

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5864566号
(P5864566)

(45) 発行日 平成28年2月17日(2016.2.17)

(24) 登録日 平成28年1月8日(2016.1.8)

(51) Int.Cl.		F I			
GO 1 R 33/02	(2006.01)	GO 1 R	33/02		X
GO 1 R 35/00	(2006.01)	GO 1 R	35/00		M

請求項の数 9 (全 16 頁)

(21) 出願番号	特願2013-517624 (P2013-517624)	(73) 特許権者	395021491
(86) (22) 出願日	平成23年6月27日 (2011.6.27)		レム アンテレクチュアル プロパルティ
(65) 公表番号	特表2013-533480 (P2013-533480A)		エスアー
(43) 公表日	平成25年8月22日 (2013.8.22)		スイス国、CH-1700 フリブール、
(86) 国際出願番号	PCT/IB2011/052817		アヴニュー・ド・ポールガール1
(87) 国際公開番号	W02012/001612	(74) 代理人	100102048
(87) 国際公開日	平成24年1月5日 (2012.1.5)		弁理士 北村 光司
審査請求日	平成26年4月18日 (2014.4.18)	(74) 代理人	100146503
(31) 優先権主張番号	10168027.0		弁理士 高尾 俊雄
(32) 優先日	平成22年6月30日 (2010.6.30)	(74) 代理人	100171435
(33) 優先権主張国	欧州特許庁 (EP)		弁理士 島田 尚子
		(72) 発明者	ジョヴァンニ マリア アネリ
			フランス国、F-01710 トワリー、
			ルー・ド・ラ・ペティ・コンブ1

最終頁に続く

(54) 【発明の名称】 自律校正磁界センサ

(57) 【特許請求の範囲】

【請求項 1】

基準磁界発生器(8)と磁界検知セル(6)とを備える磁界検知回路(2)と、当該磁界検知セルの出力に接続され、磁界センサの伝達特性の変動を修正するためのゲイン修正フィードバック回路を備える信号処理回路(4)とを、備える磁界センサであって、

前記磁界センサは、基準電流 I_{ref} を生成するように構成された基準電流発生器(3)をさらに備え、前記信号処理回路(4)は、前記磁界検知セル(6)からの出力信号を基準信号(y_{ref})と測定信号に分離して磁界センサ出力(26)及び前記ゲイン修正フィードバック回路のフィードバックループ(28)へ出力する復調回路部(22)を有し、前記基準電流発生器(3)は、前記磁界検知セル(6)にかけられる基準磁界 B_{ref} を生成するために構成された前記基準磁界発生器(8)と、前記復調回路部(22)とに前記基準電流 I_{ref} を出力する磁界センサ。

【請求項 2】

前記基準磁界発生器(8)は、前記基準磁界 B_{ref} を生成する一つ又は複数の基準コイル(14)を備え、前記基準電流発生器(3)は、前記基準電流 I_{ref} をコピーし、且つ前記基準コイル(14)を駆動して前記基準磁界 B_{ref} を生成するための第二基準電流($I_{ref,coil}$)を生成するように構成された電流ミラー回路(36a)を有し、前記基準コイル(14)は、前記電流ミラー回路(36a)に接続される請求項1記載の磁界センサ。

【請求項 3】

前記復調回路部(22)は、前記フィードバックループ(28)につながる出力(25)を有する基準復調器(30)を備え、前記基準電流発生器(3)は、前記基準電流 I_{ref} をコピーし、且つ前記ゲイン修正フィードバック回路に供給されるさらなる基準電流($I_{ref,r}$)を生成するように構成されたさらなる電流ミラー回路(36b)を有し、前記基準復調器(30)は、前記さらなる電流ミラー回路(36b)に接続される請求項2記載の磁界センサ。

【請求項4】

前記基準電流発生器(3)は、内部抵抗器 R_{BG} に印加されて前記基準電流 I_{ref} を生成するためのバンドギャップ電圧基準 V_{BG} を生成する集積回路素子を備える請求項1乃至3のいずれかに記載の磁界センサ。

10

【請求項5】

前記復調回路部(22)は、前記磁界センサ出力(26)につながる出力(23)を有する測定信号復調器(24)を備え、前記信号処理回路(4)は、前記測定信号復調器(24)の出力(23)に接続された電圧-電流(V/I)変換回路(34)を備える請求項1乃至4のいずれかに記載の磁界センサ。

【請求項6】

前記電圧-電流(V/I)変換回路は、前記測定信号をサンプルホールドするように構成された回路を含む請求項5記載の磁界センサ。

【請求項7】

前記復調回路部(22)は、前記測定信号と前記基準信号を同時に分離するように構成された少なくとも二つの復調器を並列に備える請求項1乃至6のいずれかに記載の磁界センサ。

20

【請求項8】

導体に流れる電流を、測定する当該電流によって生成された外部磁界を測定することによって、測定する電流センサであって、

請求項1乃至7のいずれかに記載の磁界センサを備える電流センサ。

【請求項9】

前記導体を取り囲むように配置され、高透磁率を有する材料からなり、前記磁界検知セルが配置される空隙を有する磁気コアを備える請求項8記載の電流センサ。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、温度、エージング、機械的ストレス及び電圧オフセット等の要因による伝達特性の変動を補正するために自律的に校正される磁界センサに関する。また、本発明は、当該校正された磁界センサによって外部導体に流れる電流を測定する電流センサに関する。

【背景技術】

【0002】

電圧オフセット及び温度ドリフトを補正するために製造中に校正される磁界センサは、コンポーネントの機械的ストレス及びエージング等の要因に起因するセンサの伝達特性の変動を適切に補正することができない。この欠点に対処するため、米国特許4,752,733及びWO2006/056829に記載されているように、使用中に校正されるセンサを提供することが知られている。

40

【0003】

WO2006/056829は、基準磁界発生器と、磁界検知セルと、磁界検知セルの出力に接続され、磁界検知セルの伝達特性の変動を修正するための一つ以上のフィードバックループを含む信号処理回路とを、備える磁界センサを開示する。外部磁界は、外部磁界上に変調された基準磁界を重畳し、一方の周波数が他方の整数倍である基準磁界の変調周波数とは異なる周波数で、磁界検知セルの出力信号を変調し、そして、この変調信号の異なる位相を加算又は減算して、外部磁界に対応する測定信号及び基準磁界に対応する基

50

準信号を抽出することによって、測定される。基準信号は、磁界検知セルの伝達特性の誤差変動を補正し、且つそれと同時に基準磁界成分を含まない出力センサ信号を生成するためにフィードバックループで用いることができるように、測定信号から分離される。

【0004】

しかしながら、変調された基準磁界の生成は、基準磁界を生成する基準コイル用の外部基準電流源に依存し、それによって、外部回路及びコンポーネントへのセンサの設置及び相互接続が複雑になり、全実装コストが増加する。外部基準電流に対する依存は、センサの信頼性又は正確性も低下させる場合がある。

【先行技術文献】

【特許文献】

10

【0005】

【特許文献1】米国特許第4752733号明細書

【特許文献2】国際公開第2006/056829号

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記を鑑みて、本発明の目的は、長時間にわたって正確であり、外部回路又は装置に容易且つ安価に実装できる信頼性のある磁界センサを提供することである。

【0007】

さらなる目的は、長時間にわたって正確であり、外部回路又は装置に容易且つ安価に実装できる信頼性のある磁界センサを備える電流センサを提供することである。

20

【0008】

様々な用途のための異なる回路への容易な構成及び実装を可能にする入力及び出力を有する磁界センサを提供することは有利である。

【0009】

産業規模で安価に製造できる磁界センサを提供することは有利である。

【0010】

本発明の目的が、請求項1に記載の磁界センサを提供することによって、達成された。

【課題を解決するための手段】

【0011】

30

本明細書において開示されるのは、基準磁界発生器と磁界検知セルとを備える磁界検知回路と、当該磁界検知セルの出力に接続され、誤差による変動を含む磁界センサの伝達特性の変動を修正するためのゲイン修正フィードバック回路と復調器回路とを備える信号処理回路とを、備える磁界センサである。上記センサは、基準電流を生成するように構成された基準電流発生器をさらに備え、上記信号処理回路は、上記磁界検知セルからの出力信号を基準信号と測定信号に分離して磁界センサ出力及び上記ゲイン修正フィードバック回路のフィードバックループへ出力する復調回路部を有し、上記基準電流発生器は、上記磁界検知セルにかけられる基準磁界を生成するために構成された上記基準磁界発生器と、上記復調回路部とに上記基準電流を出力する。

【0012】

40

有利には、内部基準電流発生器を上記センサへ組み込むと、電流検知用途等の様々な用途のための外部回路への実装が容易になる。

【0013】

上記基準磁界発生器は、上記基準磁界を生成する一つ又は複数の基準コイルを備え、上記基準電流発生器は、上記基準電流をコピーし、且つ上記コイルを駆動して上記基準磁界を生成するための第二基準電流を生成するように構成された電流ミラー回路を有し、上記基準コイルは、上記電流ミラー回路に接続されてもよい。

【0014】

上記復調回路部は、上記フィードバックループにつながる出力を有する基準復調器を備え、上記基準電流発生器は、上記基準電流 I_{ref} をコピーし、且つ上記ゲイン修正フィー

50

ドバック回路に供給されるさらなる基準電流を生成するように構成されたさらなる電流ミラー回路を有し、上記基準復調器は、上記さらなる電流ミラー回路に接続されてもよい。上記電流ミラー回路は、上記ゲイン修正フィードバック回路の復調器に接続されてもよい。

【0015】

上記基準電流発生器は、内部抵抗器 R_{BG} に印加されて上記基準電流 I_{ref} を生成するためのバンドギャップ電圧基準 V_{BG} を生成する集積回路素子を備えてもよい。

【0016】

上記復調回路部は、上記磁界センサ出力につながる出力を有する測定信号復調器を備え、上記信号処理回路は、上記測定信号復調器の出力に接続された電圧 - 電流 (V/I) 変換回路を備えてもよい。上記電圧 - 電流 (V/I) 変換回路は、測定信号に対するサンプルホールド機能と有利に組み合わせられてもよい。

10

上記復調回路部は、上記測定信号と上記基準信号を同時に分離するように構成された少なくとも二つの復調器を並列に備えてもよく、又は、例えば、時分割多重化によって、上記測定信号と上記基準信号を別々に処理するように構成された少なくとも二つの連続する復調モードで動作可能な単一の復調器を備えてもよい。

【0017】

一実施形態において、上記磁界センサは、導体に流れる電流を、測定する当該電流によって生成された外部磁界を測定することによって、測定する電流センサに、組み込まれてもよい。上記電流センサは、上記導体を取り囲むように配置され、高透磁率を有する材料からなり、上記磁界検知セルが配置される空隙を有する磁気コアを備えてもよい。

20

【0018】

本発明の更なる目的及び有利な特徴は、請求項、実施形態の以下の詳細な説明、及び以下の図面からも明らかになるであろう。

【図面の簡単な説明】

【0019】

【図1】図1は、本発明の実施形態に係る磁界センサの全体の回路原理を概略的に示す図である。

【図2】図2は、本発明の実施形態に係る磁界センサの回路を示す図である。

【図3a】図3aは、本発明の実施形態に係る磁界センサの電圧 - 電流変換回路の実施形態を示す。

30

【図3b】図3bは、当該回路の異なる動作段階に関連する異なる接続構成を示す。

【図3c】図3cは、当該回路の異なる動作段階に関連する異なる接続構成を示す。

【図3d】図3dは、当該回路の異なる動作段階に関連する異なる接続構成を示す。

【発明を実施するための形態】

【0020】

まず図2を参照すると、本発明の実施形態に係る磁界センサ1の回路の原理を示す図が示され、当該磁界センサ1は、概して、磁界検知回路2と、内部基準電流発生器3と、信号処理回路4とを備える。磁界検知回路2は、磁界検知セル6と、基準磁界発生器8と、ゲイン修正入力10とを備える。本発明に係る磁界センサは、測定する電流によって生成された磁界の検出に基づいて、電流センサとして、有利に用いられてもよい。また、本発明に係る磁界センサは、他の磁界検知の用途に実装されてもよい。

40

【0021】

磁界検知セル6は、一つ又は複数の磁界検知素子を備えてもよく、例えば、当技術分野で既知のように、ホール効果センサ又は集積回路に形成されたホール効果センサのアレイを備えてもよい。磁界検知セル6は、各磁界検知素子の出力信号を変調するための変調器をさらに備えてもよい。また、フラックスゲート磁界センサ、巨大磁気抵抗磁界センサ、又は他の既知の磁界センサ等の他の磁界センサが、本発明の範囲内において用いられてもよい。

【0022】

50

基準磁界発生器 8 は、磁界検知セル 6 にかける基準磁界 B_{ref} を生成する目的のために一つ又は複数の基準コイル 14 を駆動するコイル基準電流 $I_{ref,coil}$ を供給する変調基準電流入力 12 を備える。基準コイル及び磁界センサ信号変調器が駆動されるクロック周波数は、スイッチボックス 16a、16b によって制御され、それによって、磁界検知セル変調器のクロック周波数が、好ましくは、偶数の約数又は倍数となり、例えば、基準コイル変調器を制御するクロック周波数の半分又は 2 倍となる。

【0023】

信号処理回路 4 は、磁界検知セル 6 の出力 20 に接続された増幅回路部 18 と、復調回路部 22 と、磁界検知セル 6 の入力にフィードバックするゲイン修正のためのフィードバックループ 28 とを備える。復調回路部は、磁界センサ出力 26 につながる出力 23 を有する復調器 24 と、ゲイン修正フィードバックライン 28 につながる出力 25 を有する復調器 30 と、オフセット修正フィードバックライン 27 につながる出力を有する復調器 32 とを有する。

10

【0024】

復調器の目的は、増幅器の出力での信号に存在する両成分、すなわち、測定信号と基準信号を分離することである。両信号が同時に存在する場合、復調器は、WO 2006/056829 に記載されているように、加算及び減算によって、これらの信号を抽出できる。これは、二つの復調器を同時に並列に用いて、両信号に対して行われ得る。別の選択肢では、基準信号と測定信号を、二つの連続する復調モードで動作する単一の復調器を用いて抽出する。同様な方法は、基準信号と測定信号が、増幅系で別々に処理される場合、すなわち、センサが、他の信号を消去しながら、外部磁界又は基準磁界のみを測定するように接続される場合にも、適用できる。

20

【0025】

図 2 の実施形態では、別々の復調器 32、30 が、正確性及び応答性を改善するために、オフセット修正及びゲイン修正に用いられる。しかしながら、オフセット修正フィードバックライン及びゲイン修正フィードバックラインにつながる単一の復調器が、用いられてもよい。さらに、復調方式を、断続的に出力信号及びオフセット修正信号を生成するように適応させることにより、フィードバックライン及びセンサ出力ライン 26 用の単一の復調器のみを有することができる。すなわち、前置増幅器の出力には、必要数の復調器が接続されて、信号に存在する異なる成分を復調できる。

30

- ・外部磁界 B_{ext} の測定
- ・ゲインを校正するために用いられる基準磁界 B_{ref} の測定
- ・センサ及び前置増幅器のオフセット

【0026】

これらの信号成分のそれぞれは、図 2 に示されるような別個の復調器によって抽出でき、又は、それらのいくつかは、同じ復調器が周期的な時間単位で異なる復調方式を適用することによって、次々抽出できる。

【0027】

本発明では、測定信号復調器 24 の出力は有利には電圧出力であり、それによって、磁界センサ出力 26 が、電圧出力となるように、又は、復調器の出力 23 に接続された電圧-電流 (V/I) 変換回路 34 によって電流出力となるように、容易に構成されてもよい。電流又は電圧という出力の選択によって、外部回路への磁界センサの実装の自由度が向上する。

40

【0028】

ここで図 1 を参照して、本発明の実施形態に係るセンサの全般的な機能原理を、図 2、3 に示すそのより具体的な実施形態や態様を論ずる前に、大まかに説明する。上述のように、回路は、フィードバックループ 28 を有するゲイン修正フィードバック回路を備える。ゲイン誤差を測定するために、基準信号が、生成され外部信号とともに増幅される。基準信号を生成するために、安定した基準電流 I_{ref} が必要である。本発明の有利な態様では、安定した基準電流 I_{ref} は、基準コイル 14 を介して基準磁界 B_{ref} を生成するのに用

50

いられる内部基準電流発生器 3 によって、生成される。

$$B_{ref} = E_{coil} I_{ref} \quad (1)$$

E_{coil} は、コイル効率である。基準電流 I_{ref} の方向を変えることによって、基準磁界 B_{ref} は、正又は負になり得る。従って、例えばホールセンサ等の磁界センサ 6 の入力に存在する全磁界 (B) は、外部 (B_{ext}) 磁界及び基準 (B_{ref}) 磁界の合計又は差である。磁界センサは、以下の電圧を生成する。

$$V_H = S_I B I_{bias} \quad (2)$$

S_I は、ホールセンサの感度であり、 I_{bias} は、当該センサのバイアス電流である。次いで、増幅器の出力での信号 x は、

$$x = f(A, S_I, B, I_{bias}) \quad (3)$$

となる。A は、増幅器のゲインである。

【0029】

信号 x は、例えば、WO2006/056829 に記載されているような、それ自身が従来技術で既知であるような復調技術によって分離される外部磁界及び基準磁界の両方のイメージを含む。各信号に対して、別個の復調器が設けられる。

第一復調器 D1 の出力では、信号 y_{out} は、

$$y_{out} = f(G_S, B_{ext}) \quad (4)$$

となり、一方、第二復調器 D2 の出力は、

$$y_{out_ref} = f(G_R, B_{ref}) \quad (5)$$

となる。 G_S 及び G_R は、それぞれ、外部磁界及び基準磁界のゲインである。

【0030】

基準経路上の復調信号は、増幅系を介した基準磁界 B_{ref} のアナログイメージを表す。ゲインの誤差を測定するために、この信号を、チップ上で生成されるある安定したアナログ信号と比較しなければならない。基準電流 I_{ref} は、既に利用可能であり安定である。さらに、基準電流 I_{ref} は、基準磁界 B_{ref} を生成し、そして、第二復調器 D2 の出力 y_{out_ref} は、基準磁界 B_{ref} のイメージである。よって、それらの比は、一定であり、ゲイン修正に用いることができる。出力 y_{out_ref} 及び基準電流 I_{ref} が比較可能な量となるようにする必要がある。

【0031】

信号の増幅中にゲインの変動がなければ、比較器の出力は、ゼロとなる。基準磁界 G_R のゲインの変動があれば、以下の二つのシナリオがあり得る。

i) $y_{out_ref} > f(I_{ref})$ の場合、比較器の出力 $C_{omp} = -$

ii) $f(I_{ref}) > y_{out_ref}$ の場合、 $C_{omp} = +$

この出力は、バイアス電流 I_{bias} を増減させることによって、磁界センサのセル (例えば、ホールセル) 6 のゲイン修正バイアス電流を制御し、ゲイン修正を行う。復調器 D1、D2 が、完全に整合する場合、

$$G_R = G_S$$

となる。 G_i ($i = S, R$) は、ゲイン誤差を示す。従って、ゲイン修正は、復調器の出力 y_{out} 、 y_{out_ref} に同等に働き、出力 y_{out} を、最小誤差を有する外部磁界 B_{ext} のイメージとすることができる。

【0032】

増幅系における信号は、電圧又は電流のいずれかになり得る。ホールセンサの出力は、既に電圧である。増幅器の出力 x が電圧ならば、復調器 D2 の出力 y_{out_ref} も同様に電圧となる。この信号を基準電流 I_{ref} に対して比較可能な量にするために、

i) I_{ref} は電圧に変換される必要があるか、又は

ii) y_{out_ref} は、電流に変換される必要がある。

ゲイン誤差を最小化するために、基準磁界及び外部磁界のゲインの変動が、 $G_R = G_S$ に、又はこれに近くなるようにすることも有用である。

【0033】

提案する統合基準は、電流を与える。基準復調器の出力は電圧である。これら二つの量

10

20

30

40

50

を、比較する必要があり、それらの差を、ゲイン修正に用いる。 G_R をできるだけ G_S の近くになるように維持するために、基準電流の電圧への変換を、高精度且つ低温ドリフトで、行わなければならない。電流と電圧の基本的な関係は、 $V = R I$ である。 R は抵抗である。可能な変換方法では、本発明の実施形態に提案するように、(i)非常に安定した発振器、及び安定した抵抗器を意味するコンデンサ、(i i)外部抵抗器、又は(i i i)内部抵抗器によって、変換を行う。

【 0 0 3 4 】

好ましくは、実施される解決策では、電流の変化が電圧の変化に比例し($I \sim V$)、よって、ゲイン修正のための復調器の出力 y_{out_ref} と基準電流 I_{ref} の比は変わらない。

10

【 0 0 3 5 】

非常に安定した発振器は費用のかかる解決策であり、外部抵抗器であればより安価な解決策となるであろうが、その場合、このシステムは、完全には統合されないであろう。内蔵抵抗器は、高い温度ドリフトを有しており、それが基準経路にのみ用いられる場合、目的とするセンサの用途には適さないであろう。しかしながら、前述のものと整合する別の抵抗器を信号経路に用いるとすると、温度ドリフトは基準信号と測定信号の両方に同等に影響を与え、よって、それは相殺され、 $G_R = G_S$ となる。結果として、本発明に係るシステムの出力信号は、電圧の代わりに、電流となる。

【 0 0 3 6 】

ここで、図 2 に示す実施形態に係る磁界センサの機能を説明する。示した実施形態では、基準電流発生器 3 は、基準電流 I_{ref} を生成するために内部抵抗器 R_{BG} に印加されるバンドギャップ電圧基準 V_{BG} 3 5 を生成する、集積回路素子を備える。

20

$$I_{ref} = V_{BG} / R_{BG} \quad (1)$$

しかしながら、基準電流は、他の手段によって生成されてもよく、例えば、他の既知の安定又は一定電圧源から得られてもよい。基準電流 I_{ref} は、電流ミラー回路 3 6 a によってコピーされて、第二基準電流 $I_{ref,coil}$ を生成する。

$$I_{ref,coil} = \alpha_1 I_{ref} \quad (2)$$

α_1 は、 $I_{ref,coil}$ と I_{ref} との公称比である。

また、第三基準電流が、さらなる電流ミラー回路 3 6 b によって生成される。

$$I_{ref,r} = \alpha_2 I_{ref} \quad (3)$$

α_2 は、 $I_{ref,r}$ と I_{ref} との公称比である。

第二基準電流 $I_{ref,coil}$ は、基準磁界 B_{ref} を生成するために、基準コイル 1 4 にバイアスをつける。

$$B_{ref} = E_{coil} I_{ref,coil} \quad (4)$$

E_{coil} は、コイル効率である。

第三基準電流 $I_{ref,r}$ は、基準電圧 V_{ref} を生成するために、内部抵抗器 R_{vref} にバイアスをつける。

$$V_{ref} = R_{vref} I_{ref,r} \quad (5)$$

【 0 0 3 7 】

変形例では、 $I_{ref,coil} = I_{ref,r}$ の場合に、構成を簡略化できる。なぜならば、基準コイルと基準抵抗器は、直列に配置でき、同じ電流で直接バイアスをつけることが可能だからである。ホールセンサマイクロシステムの形態の磁界センサでは、外部磁界 B_{ext} を測定し増幅させ、外部磁界を表す増幅電圧信号 $V_{A,ext}$ を以下のように生成してもよい。

40

$$V_{A,ext} = S_1 I_{bias} A_{preamp} B_{ext} \quad (6)$$

S_1 は、ホールセンサの電流に対する感度であり、 I_{bias} は、センサにバイアスをつける電流であり、 A_{preamp} は、前置増幅器系のゲインである。

また、基準磁界 B_{ref} を、同じ回路によって測定し、基準磁界を表す増幅電圧信号 $V_{A,ref}$ を以下のように生成できる。

$$V_{A,ref} = S_1 I_{bias} A_{preamp} B_{ref} \quad (7)$$

二つの増幅電圧信号 $V_{A,ext}$ 、 $V_{A,ref}$ は、変調技術を(例えば、WO 2 0 0 6 / 0 5 6 8

50

29のように)用いる場合、システムによって同時に処理でき、又は、 B_{ext} 及び B_{ref} を交互に消去して一度に一つの信号のみを処理することによって、順次処理できる。

【0038】

基準復調器30は、感度校正ループに含まれる。その目的は、システムのゲイン、すなわち、 $S_I I_{bias} A_{preamp}$ を、動作中一定にして、それによって、システムが、補正された際、理想的な特性を示すようにすることである。そうするために、ループは、基準電圧信号を安定化させる。

$$V_{A,ref} = V_{ref} \quad (8)$$

これによって、式(8)中の全ての項を前述の式を用いて展開すると、以下のようになる。

$$S_I I_{bias} A_{preamp} E_{coil} I_{ref} = R_{vref} I_{ref} \quad (9)$$

磁界センサのバイアス電流は、よって、以下のように調整される。

$$I_{bias} = (R_{vref} / S_I A_{preamp} E_{coil}) \cdot (I_2 / I_1) \quad (10)$$

システムの信号出力26は、直接、増幅電圧信号 $V_{A,ext}$ であってもよく、又は、電圧 - 電流 V/I 変換回路又は抵抗器によって電流 I_{out} に変換したものであってもよい。

$$I_{out} = V_{A,ext} / R_{VI} = S_I I_{bias} A_{preamp} B_{ext} / R_{VI} \quad (11)$$

校正ループが動作していれば、式(10)で算出されたバイアス電流 I_{bias} を、式(11)に代入することができる。

$$I_{out} = V_{A,ext} / R_{VI} = (S_I A_{preamp} B_{ext} / R_{VI}) \cdot (R_{vref} / S_I A_{preamp} E_{coil}) \cdot (I_2 / I_1) \quad (12)$$

$$= B_{ext} (1 / E_{coil}) \cdot (R_{vref} / R_{VI}) \cdot (I_2 / I_1) \quad (12)$$

【0039】

式(12)では、なお、以下の理由から、外部磁界 B_{ext} を、安定な定数で有利に乗算してもよい。

a) コイルの効率は、温度又はエージングによる変化をほとんど受けない幾何学的寸法にのみ依存する。

b) また、抵抗器の比 R_{vref} / R_{VI} は、両コンポーネントが内部で整合する場合、すなわち、素子が類似し、シリコン上に互いに近接して配置される場合、確実に安定させることができる。

c) また、電流比 I_2 / I_1 も安定化させることができる。なぜならば、電流ミラーを形成し、抵抗器のように整合させることができる二つのトランジスタによって、それが生成されてもよいからである。このことは、校正ループは、システムの感度を効率よく調整し、出力電流を、以下のようにできることを意味する。

$$I_{out} = B_{ext} \cdot K \quad (13)$$

K は、一定で、以下のように等しい。

$$K = (1 / E_{coil}) \cdot (R_{vref} / R_{VI}) \cdot (I_1 / I_2) \quad (14)$$

感度の変化は、a)、b)及びc)で論じた三つの要素のうちの一つの変化によって、生じ得る。これは、例えば、素子が占める比表面積を増加させて内蔵コンポーネントの整合量を改善することによって、有利に最小化できる。

【0040】

ここで、図3a~3dを参照して、信号処理回路4に含まれてもよい電圧 - 電流(V/I)変換回路34の実施形態を説明する。有利な実施形態によると、 V/I 回路34は、サンプルホールド機能を含んでもよい。

【0041】

この組込みは、コンデンサ $C1 \sim C5$ 及びスイッチ $T1$ 、 $T2$ を有する増幅器で行う。サンプルホールド動作は、コンデンサ $C3$ 、 $C6$ があるため、可能であり、一方、電圧から電流への変換は、抵抗器 R で行う。

【0042】

V/I 変換器34は、信号復調器24の出力23に接続され、差動入力電圧入力 V_{in_n} 、 V_{in_p} を有する。よって、以下のように記載可能である。

10

20

30

40

50

$$V_{in_n} = v_{cm} - V_{in} / 2 \quad (1)$$

$$V_{in_p} = v_{cm} + V_{in} / 2 \quad (2)$$

v_{cm} は同相モード電圧である。電圧 - 電流変換器の動作は、三つの段階を含む。第一段階では、スイッチT1が、閉じられる(図3b)。この段階の間、入力電圧 V_{in} が、サンプリングされる。 $Q_i(\text{phase } 1)$ が、第一段階におけるコンデンサ C_i の電荷を表すならば、入力コンデンサ C_1 、 C_2 に集められた対応するコンデンサ電荷は、以下のように記載できる。

$$\begin{aligned} Q_1(\text{phase } 1) &= C_1 (V_{in_p} - v_{cm}) \\ &= C_1 V_{in}(\text{phase } 1) / 2 \quad (3) \end{aligned}$$

$$\begin{aligned} Q_2(\text{phase } 1) &= C_2 (V_{in_n} - v_{cm}) \\ &= -C_2 V_{in}(\text{phase } 1) / 2 \quad (4) \end{aligned}$$

増幅器の出力、つまり、ノードB及びノードAは、コンデンサ C_3 、 C_6 を介して同相モード電圧 v_{cm} に接続される。 C_4 、 C_5 がリセット段階においてあらかじめ放電されていれば、増幅器の入力からの電流がないため、ノードA、Bでの電圧 V_A 、 V_B が供給電圧 v_{cm} と等しい、つまり、 $V_A = V_B = v_{cm}$ となる。従って、電流が抵抗器 R を流れず、出力電流がゼロ、 $I_{out} = 0$ となり得る。さもなければ、もしリセット段階がなければ、コンデンサ C_5 は、電流がV-ノードにノードAから流れないため、放電することができず、よって、ノードBでの電圧 V_B は、前のサイクルからの値を維持し、 $I_{out}(\text{phase } 1) = I_{out}(\text{phase } 0)$ となるであろう。

【0043】

第二段階では、スイッチT2が閉じられる(図3c)。 C_1 、 C_2 に集められたコンデンサの電荷は、 C_4 、 C_5 に移される。そこで、増幅器38の入力ノード(V-ノード、V+ノード)が、コンデンサ C_3 、 C_6 を介して同相モード電圧 v_{cm} に接続される。

$$Q_1 = Q_4 + Q_3 \quad (5)$$

$$Q_2 = Q_5 + Q_6 \quad (6)$$

上記の式から、増幅器の入力における電圧を以下のように算出できる。

$$Q_1(\text{phase } 2) - Q_1(\text{phase } 1) = Q_3(\text{phase } 2) - Q_3(\text{phase } 1) + Q_4(\text{phase } 2) - Q_4(\text{phase } 1) \quad (7)$$

$$Q_3(\text{phase } 1) = 0 \text{ 且つ } Q_4(\text{phase } 1) = 0 \quad (8)$$

$$C_1 (v_{cm} - V_+ - V_{in}(1) / 2) = C_3 (v_{cm} - V_+) + C_4 (v_{cm} - V_+) \quad (9)$$

$C_3 = C_4$ 且つ $C_1 = 2C_3$ については、以下のようなになる。

$$V_+ = v_{cm} - V_{in} / 10 \quad (10)$$

【0044】

変換器における負のフィードバック及び増幅器の高いゲインのため、増幅器の両入力電圧は、互いに等しい、つまり、 $V_+ = V_-$ となる。

【0045】

式(6)、(10)から、ノードBの電圧は、 $V_B = v_{cm} - V_{in} / 2$ となる。従って、出力電流は、サンプリングされた入力に直接比例する。

$$I_{out} = I_R = (V_B - v_{cm}) / R = -V_{in} / 2R \quad (11)$$

【0046】

第三段階の間、全てのスイッチは、開かれ(図3d)、コンデンサ C_4 、 C_5 には電流が流れない。この場合、ノードBの電圧 V_B は、前の値を維持し、出力電流 I_{out} は変化しない。

【0047】

変換器に用いられる増幅器38は、その構造内に、オフセット消去を備えてもよい。オフセットは、入力チョッパによって消去され、それによって、一期間の間、 $V_+ = V_{in_p}$ 且つ $V_- = V_{in_n}$ となり、一方、第二期間の間、 $V_+ = V_{in_n}$ 且つ $V_- = V_{in_p}$ となるようにしてもよい。入力を交差させる場合、我々はシングルエンドの出力を有するので、信号経路も、同様に内部で交差する。

10

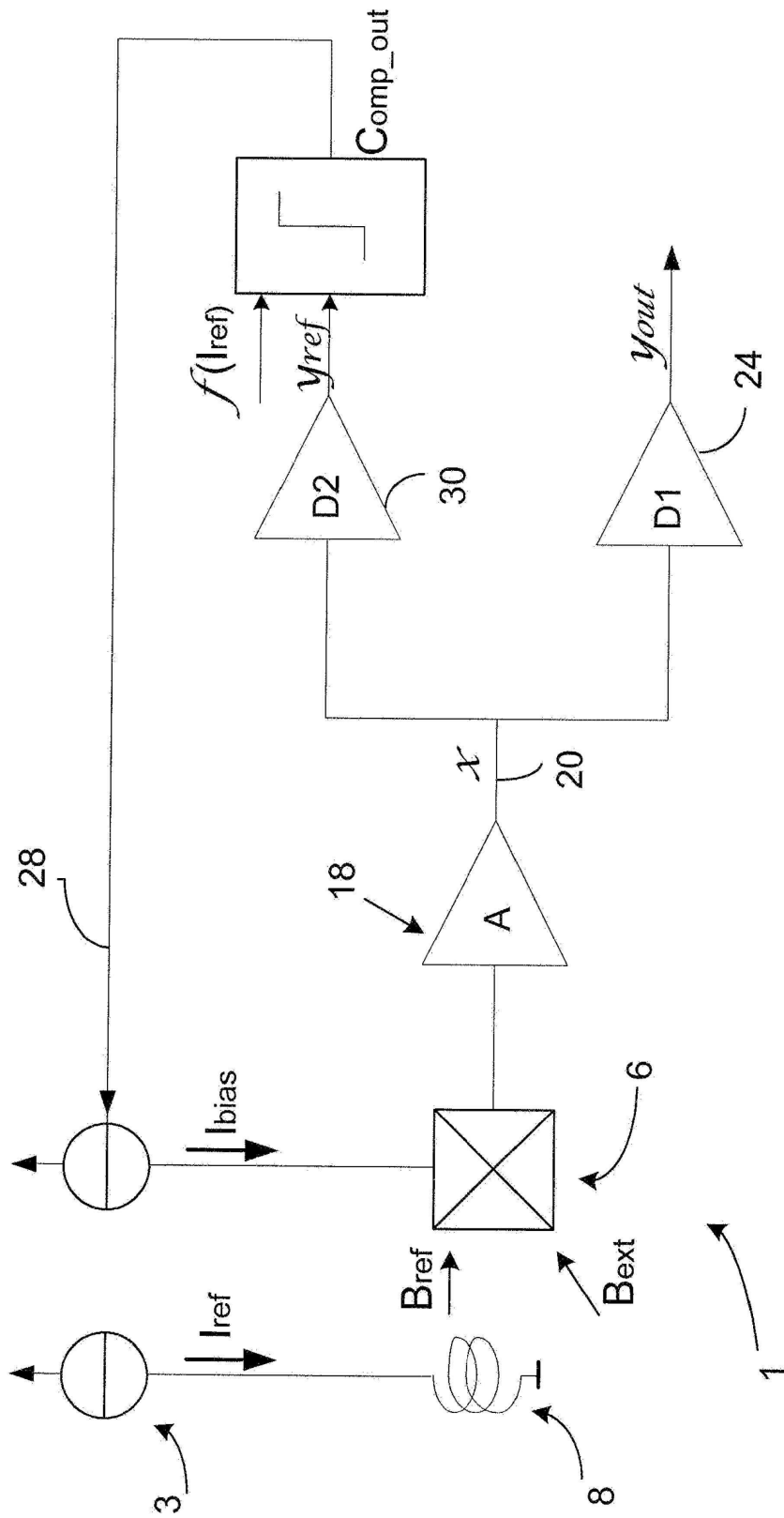
20

30

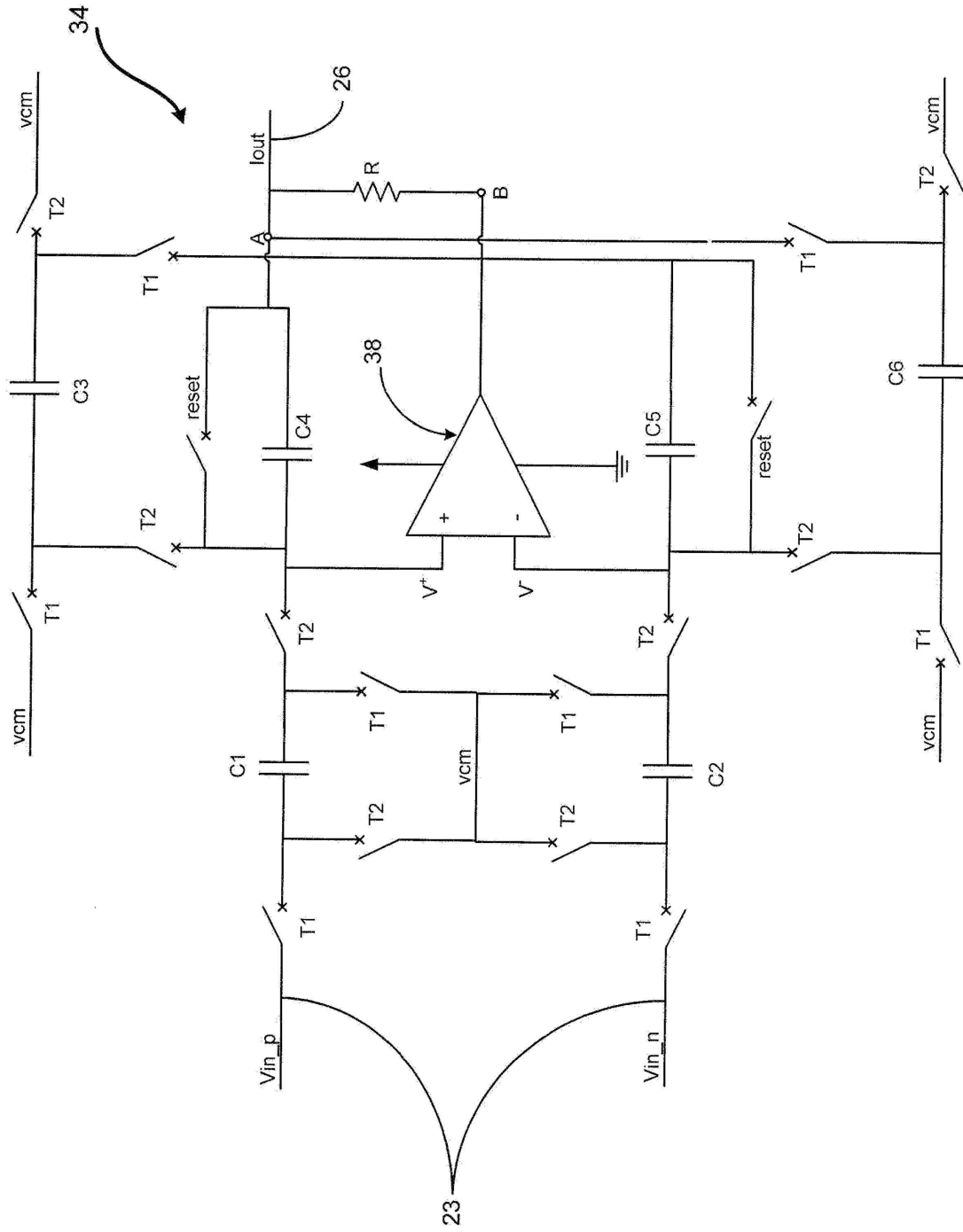
40

50

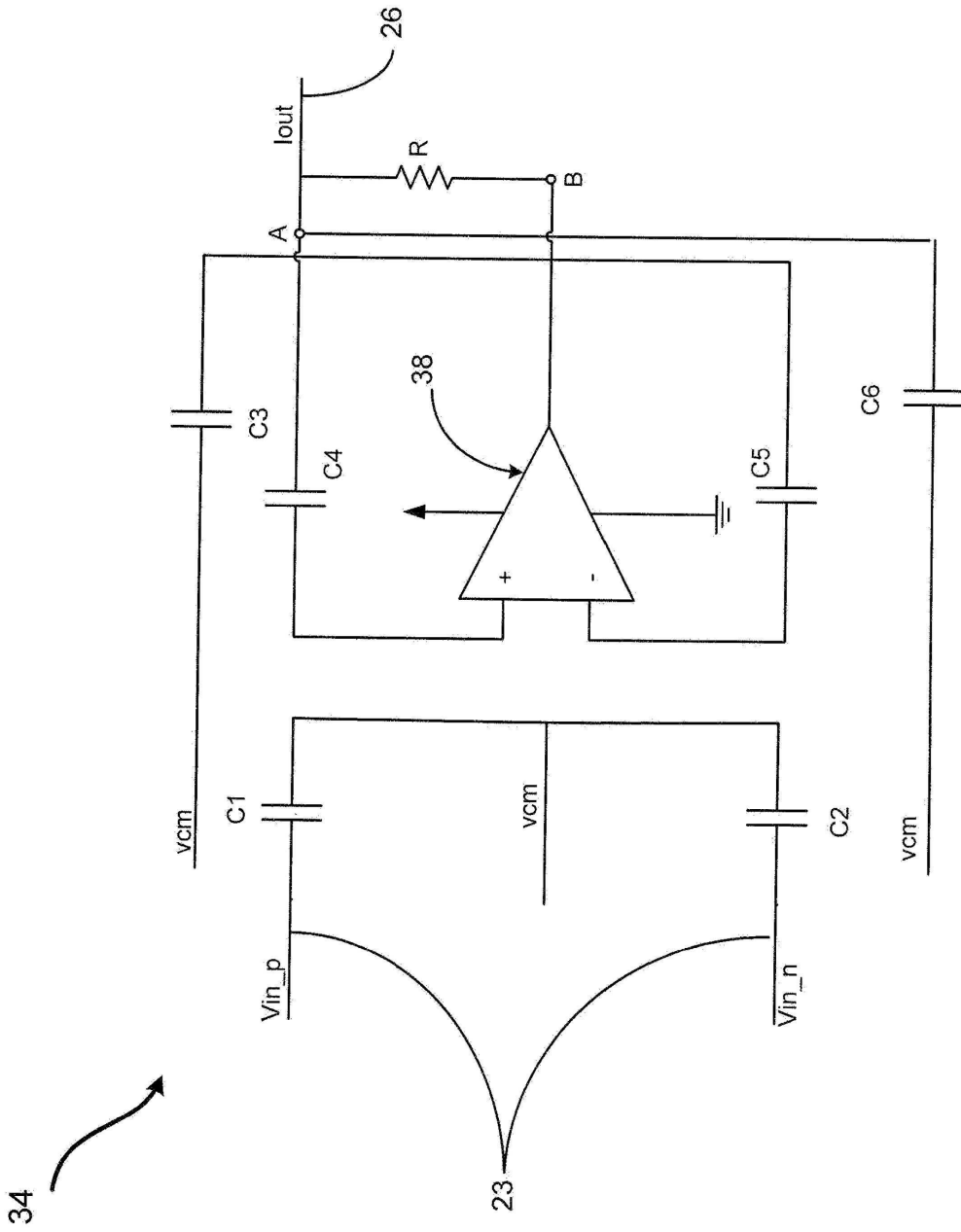
【図1】



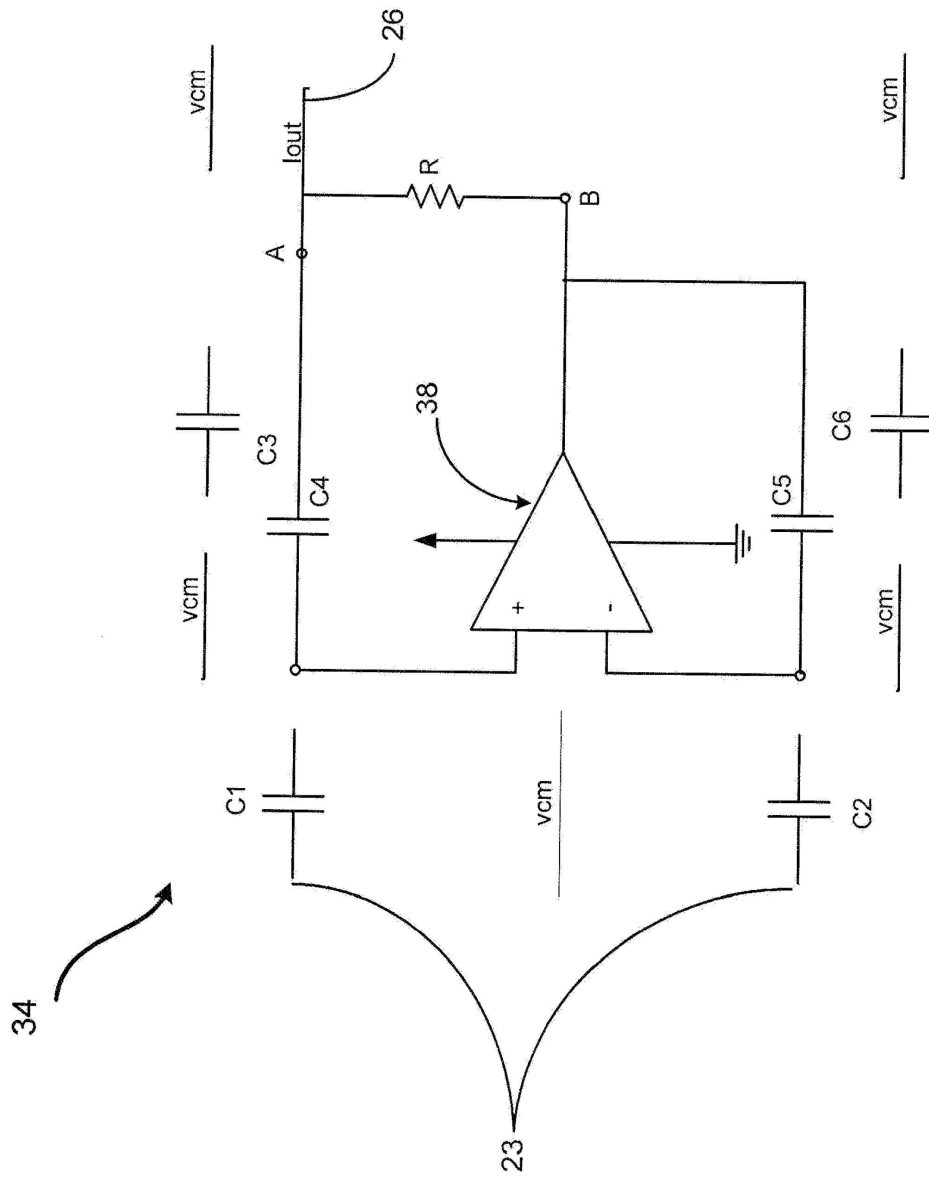
【 3 a 】



【 3 b 】



【 3 d 】



フロントページの続き

- (72)発明者 マルク パストレ
スイス国、CH - 1022 シャヴァンヌ - プレ - ルナン、ルー・ド・ラ・ムーリーヌ18
- (72)発明者 アンドレア アイブル
スイス国、CH - 1006 ローザンヌ、アヴ・フロレアル5 / 42
- (72)発明者 マヘル カヤル
スイス国、CH - 1025 サンスルピス、シュマン・ド・ロシュッタ11

審査官 井上 昌宏

- (56)参考文献 特表2008 - 513762 (JP, A)
特開平06 - 317637 (JP, A)
米国特許出願公開第2010 / 0052665 (US, A1)
米国特許出願公開第2007 / 0247141 (US, A1)

(58)調査した分野(Int.Cl., DB名)

G01R15 / 00 ~ 17 / 22
G01R33 / 00 ~ 33 / 26
G01R11 / 00 ~ 11 / 66 ; 21 / 00 ~ 22 / 04 ; 35 / 00 ~ 35 / 06
G01D5 / 00 ~ 5 / 252、5 / 39 ~ 5 / 62
G01N27 / 72 ~ 27 / 90
H01L27 / 22 ; 29 / 82 ; 43 / 00 ~ 43 / 14