

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5183871号
(P5183871)

(45) 発行日 平成25年4月17日 (2013. 4. 17)

(24) 登録日 平成25年1月25日 (2013. 1. 25)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 6 (2006. 01)

G 0 9 G 3 / 3 4 (2006. 01)

G 0 9 G 3 / 2 0 (2006. 01)

G 0 9 G 3 / 3 6

G 0 9 G 3 / 3 4 J

G 0 9 G 3 / 2 0 6 1 1 A

G 0 9 G 3 / 2 0 6 1 1 E

G 0 9 G 3 / 2 0 6 1 2 T

請求項の数 27 (全 36 頁) 最終頁に続く

(21) 出願番号 特願2005-338010 (P2005-338010)
 (22) 出願日 平成17年11月24日 (2005. 11. 24)
 (65) 公開番号 特開2006-178435 (P2006-178435A)
 (43) 公開日 平成18年7月6日 (2006. 7. 6)
 審査請求日 平成20年3月14日 (2008. 3. 14)
 (31) 優先権主張番号 特願2004-342611 (P2004-342611)
 (32) 優先日 平成16年11月26日 (2004. 11. 26)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイイースト
 千葉県茂原市早野3300番地
 (73) 特許権者 506087819
 パナソニック液晶ディスプレイ株式会社
 兵庫県姫路市飾磨区妻鹿日田町1-6
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 関口 好文
 茨城県日立市大みか町七丁目1番1号
 株式会社 日立製作
 所 日立研究所内

最終頁に続く

(54) 【発明の名称】 液晶表示装置とその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

一対の基板と、前記一対の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を1/60秒よりも長くし、

前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなるBL期間を複数設け、前記複数のBL期間の長さの和を、前記フレーム期間の長さと同しくし、

前記走査期間に対応する前記BL期間の長さは、前記走査期間の長さと同しく、

前記走査期間において、前記バックライト部の消灯期間が前記バックライト部の点灯期間より長く、

前記走査期間の始まりから途中まで前記バックライト部の消灯期間であり、前記走査期間の該途中から終わりまで前記点灯期間となることを特徴とする液晶表示装置の駆動方法

。

【請求項 2】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、

前記バックライト部の点灯期間と、前記点灯期間に続く消灯期間とからなる BL 期間を複数設け、前記複数の BL 期間の長さの和を、前記フレーム期間の長さと等しくし、

走査を開始して、走査を行う全ての走査配線の内、概ね半分の走査配線を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とした場合に、

前記走査期間に対応する前記 BL 期間の長さは、前記走査期間の長さと等しいかそれより長く、

前記走査期間の始まりから前記前半の途中まで前記バックライト部の点灯期間であり、前記走査期間の前記前半の該途中から前記消灯期間が開始することを特徴とする液晶表示装置の駆動方法。

【請求項 3】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、

前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる BL 期間は連続的に繰り返され、

前記保持期間において、前記バックライト部は少なくとも 1 回点滅し、

前記走査期間に対応する前記 BL 期間の長さは、前記走査期間の長さと等しく、

前記走査期間において、前記バックライト部の消灯期間が点灯期間より長く、

前記走査期間の始まりから途中まで前記バックライト部の消灯期間であり、前記走査期間の該途中から前記走査期間の終わりまで前記点灯期間となることを特徴とする液晶表示装置の駆動方法。

【請求項 4】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰

10

20

30

40

50

り返され、前記フレーム期間を $1/60$ 秒よりも長くし、

前記バックライト部の点灯期間と、前記点灯期間に続く消灯期間とからなる B L 期間は連続的に繰り返され、

前記保持期間において、前記バックライト部は少なくとも 1 回点滅し、

走査を開始して、走査を行う全ての走査配線の内、概ね半分の走査配線を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とした場合に、

前記走査期間に対応する前記 B L 期間の長さは、前記走査期間の長さと同じかそれより長く、

前記走査期間の始まりから前記前半の途中まで前記バックライト部の点灯期間であり、前記走査期間の前記前半の該途中から前記消灯期間が開始することを特徴とする液晶表示装置の駆動方法。

10

【請求項 5】

前記 B L 期間は、1 フレーム期間を略 n (n は 2 以上の整数) 等分した長さであり、その長さが概ね $1/60$ 秒以下であることを特徴とする請求項 1 から 4 のいずれかに記載の駆動方法。

【請求項 6】

前記 B L 期間の長さが複数個存在する場合において、 n 個 (n は 2 以上の整数) の B L 期間の長さを足し合わせた長さを、前記フレーム期間と等しくし、各 B L 期間の長さが、それぞれ概ね $1/60$ 秒以下であることを特徴とする請求項 1 から 4 のいずれかに記載の駆動方法。

20

【請求項 7】

前記 B L 期間の長さが概ね $1/60$ 秒であることを特徴とする請求項 1 から 4 のいずれかに記載の駆動方法。

【請求項 8】

前記走査期間の長さが $1/60$ 秒よりも短いことを特徴とする請求項 1 から 4 のいずれかに記載の駆動方法。

【請求項 9】

前記走査期間に対応する前記 B L 期間の長さは、前記走査期間の長さと同じく、

前記走査期間の終わりに該 B L 期間の前記消灯期間が終了することを特徴とする請求項 2 又は 4 に記載の駆動方法。

30

【請求項 10】

前記走査期間に対応する前記 B L 期間の長さは、前記走査期間の長さより長く、

前記走査期間に対応する前記 B L 期間の前記点灯期間は、前記走査期間の始まりより前から開始することを特徴とする請求項 2 又は 4 に記載の駆動方法。

【請求項 11】

前記走査期間に対応する前記 B L 期間の前記消灯期間は、前記走査期間の終わりより後で終了することを特徴とする請求項 10 に記載の駆動方法。

【請求項 12】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、

40

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、

前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる B L 期間を

50

複数設け、前記複数の B L 期間の長さの和を、前記フレーム期間の長さと等しくし、
前記走査期間に対応する前記 B L 期間の長さは、前記走査期間の長さより長く、
前記走査期間の全てにおいて、前記バックライト部の消灯期間となることを特徴とする
液晶表示装置の駆動方法。

【請求項 1 3】

前記走査期間の長さが 1 / 6 0 秒よりも短いことを特徴とする請求項 1 2 に記載の駆動
方法。

【請求項 1 4】

前記保持期間を前記走査期間の略 n (n は 1 以上の整数) 倍の長さとし、かつ、前記 B
L 期間を前記走査期間の略 m (m は 2 以上の整数) 倍の長さとすることを特徴とする請求
項 1 3 に記載の駆動方法。

【請求項 1 5】

前記 B L 期間を走査期間の略 n (n は 2 以上の整数) 倍の長さとし、かつ、フレーム期
間を前記 B L 期間の略 m (m は 2 以上の整数) 倍の長さとする請求項 1 3 に記載の駆動方
法。

【請求項 1 6】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加する
ための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数の
アクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと
、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行う
バックライト部とを有する液晶表示装置の駆動方法において、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前
記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と
同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰
り返され、前記フレーム期間を 1 / 6 0 秒よりも長くし、

前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる B L 期間を
複数設け、前記複数の B L 期間の長さの和を、前記フレーム期間の長さと等しくし、

前記走査期間において、前記バックライト部の消灯期間が前記バックライト部の点灯期
間より長く、

前記 B L 期間における点灯期間の比率である点灯比率が、前記保持期間において液晶パ
ネルの表示モードがノーマリーブラックの場合には、徐々に大きくなり、液晶パネルの表
示モードがノーマリーホワイトの場合には、徐々に小さくなる期間を有することを特徴と
する液晶表示装置の駆動方法。

【請求項 1 7】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加する
ための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数の
アクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと
、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行う
バックライト部とを有する液晶表示装置の駆動方法において、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前
記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と
同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰
り返され、前記フレーム期間を 1 / 6 0 秒よりも長くし、

前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる B L 期間を
複数設け、前記複数の B L 期間の長さの和を、前記フレーム期間の長さと等しくし、

前記走査期間において、前記バックライト部の消灯期間が前記バックライト部の点灯期
間より長く、

前記保持期間において、液晶パネルの表示モードがノーマリーブラックの場合には、バ

10

20

30

40

50

ックライトの輝度が徐々に大きくなり、液晶パネルの表示モードがノーマリーホワイトの場合には、バックライトの輝度が徐々に小さくなる期間を有することを特徴とする液晶表示装置の駆動方法。

【請求項 18】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部と、前記バックライト部の点灯と消灯を制御する制御回路と、を有する液晶表示装置において、

10

前記バックライト部の光源が発光ダイオードであり、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、

前記制御回路は、

前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる BL 期間を複数設け、前記複数の BL 期間の長さの和を、前記フレーム期間の長さと等しくし、

前記走査期間に対応する前記 BL 期間の長さは、前記走査期間の長さと等しく、

20

前記走査期間において、前記バックライト部の消灯期間が前記バックライト部の点灯期間より長くなり、

前記走査期間の始まりから途中まで前記バックライト部の消灯期間であり、前記走査期間の該途中から終わりまで前記点灯期間となるように、前記バックライト部の点灯と消灯を制御することを特徴とする液晶表示装置。

【請求項 19】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部と、前記バックライト部の点灯と消灯を制御する制御回路と、を有する液晶表示装置において、

30

前記バックライト部の光源が発光ダイオードであり、

前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、

前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、

前記制御回路は、

前記バックライト部の点灯期間と、前記点灯期間に続く消灯期間とからなる BL 期間を複数設け、前記複数の BL 期間の長さの和を、前記フレーム期間の長さと等しくし、

40

走査を開始して、走査を行う全ての走査配線の内、概ね半分の走査配線を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とした場合に、

前記走査期間に対応する前記 BL 期間の長さは、前記走査期間の長さと等しいかそれより長く、

前記走査期間の始まりから前記前半の途中まで前記バックライト部の点灯期間であり、前記走査期間の前記前半の該途中から前記消灯期間が開始するように、前記バックライト部の点灯と消灯を制御することを特徴とする液晶表示装置。

【請求項 20】

50

前記制御回路は、画像データを画素に転送する信号配線を制御する信号配線駆動回路に内蔵されることを特徴とする請求項 18 又は 19 に記載の液晶表示装置。

【請求項 21】

前記信号配線駆動回路には、画像データを記録するメモリを有することを特徴とする請求項 20 に記載の液晶表示装置。

【請求項 22】

前記制御回路は、クロック信号を所定の数カウントすることにより消灯するバックライトを点灯させるタイミングと、該クロック信号を他の所定の数カウントすることにより点灯するバックライトを消灯させるタイミングとを制御するための、カウンタを有することを特徴とする請求項 18 又は 19 に記載の液晶表示装置。

10

【請求項 23】

前記制御回路は、

前記保持期間を前記走査期間の略 n (n は 1 以上の整数) 倍の長さとし、かつ、前記 BL 期間を前記走査期間の略 m (m は 1 以上の整数) 倍の長さとするように、前記バックライト部の点灯と消灯を制御することを特徴とする請求項 18 から 20 のいずれかに記載の液晶表示装置。

【請求項 24】

前記制御回路は、

前記 BL 期間を前記走査期間の略 n (n は 1 以上の整数) 倍の長さとし、かつ、前記フレーム期間を前記 BL 期間の略 m (m は 2 以上の整数) 倍の長さとするように、前記バックライト部の点灯と消灯を制御することを特徴とする請求項 18 から 20 のいずれかに記載の液晶表示装置。

20

【請求項 25】

前記 BL 期間の長さが、液晶表示装置の外部から供給される信号周期の整数倍であることを特徴とする請求項 18 又は 19 に記載の液晶表示装置。

【請求項 26】

前記 BL 期間の長さが、液晶表示装置の外部から供給される垂直同期信号を略 n (n は 1 以上の整数) 等分した長さになることを特徴とする請求項 18 又は 19 に記載の液晶表示装置。

【請求項 27】

30

前記制御回路は、1 フレーム期間に亘ってバックライトを常時点灯するモードと、1 フレーム期間において所定のタイミングで点灯及び消灯を行うモードを切り替え可能であることを特徴とする請求項 18 又は 19 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、携帯電話等のモバイル機器の表示装置に係り、フリッカ(ちらつき)が抑制された高画質で、かつ、低消費電力化可能な液晶表示装置及びその駆動方法に関する。

【背景技術】

40

【0002】

バックライト制御による透過率不均一を抑制する方法としては、下記特許文献 1 に開示されるように、液晶表示パネルと、その背面に設置され複数の発光源を有するバックライトと、複数の発光源に対応して輝度を設定する複数の輝度値設定回路とを備え、液晶表示パネルの表示に現れる透過率不均一を相殺するように複数の輝度値設定回路で複数の発光源の輝度を調整することが挙げられる。

【0003】

また、走査期間と全走査配線を非走査状態とする休止期間の和を 1 フレーム期間とする駆動方法としては、下記特許文献 2 及び 3 に開示されている。

【0004】

50

【特許文献１】特開２００３－２５５９１４号公報

【特許文献２】特開２００１－３１２２５３号公報

【特許文献３】特開２００４－２０６０７５号公報

【発明の開示】

【発明が解決しようとする課題】

【０００５】

上記特許文献１に記載の技術は、１フレーム内に走査期間と同程度以上の長さの保持期間を設ける駆動方法及びその駆動方法によるフリッカの特性及びその抑制方法を考慮していない。

【０００６】

また、上記特許文献２及び３に記載の技術は、バックライトの制御に関しては考慮されていない。特に、バックライトの制御によるフリッカの抑制に関して考慮されていない。

【０００７】

以下、本発明が解決しようとする課題について、図１２を用いて説明する。同図（ａ）は、液晶表示装置のブロック図である。液晶表示装置１は、液晶パネル２，信号配線駆動回路３，走査配線駆動回路４，電源回路５及びバックライト部６を有する。

【０００８】

これらの回路は、別々のＬＳＩに設けられることもあり、一部共通、全て共通のＬＳＩに設けられることもある。また、一部若しくは全部を液晶パネル２に内蔵することもある。

【０００９】

ここでは、別々のＬＳＩに設けられた場合において、以下の説明を行う。液晶パネル２には、マトリクス状にＮ行Ｍ列（便宜上、Ｎ，Ｍは２以上の偶数とする。）の画素が配置されているものとする。また、表示方式はノーマリーホワイト（電圧無印加時に表示が白となる。）とする。

【００１０】

図１２（ｂ）に、ｎ行ｍ列の画素の等価回路図を示し、同図（ｃ）に、フレーム毎反転駆動の駆動スキームと、１行目， $N/2$ 行目， N 行目の画素の光学応答 OP_1 ， $OP_{N/2}$ ， OP_N を示す。また、 V_{g1} ， $V_{gN/2}$ ， V_{gN} は、１行目， $N/2$ 行目， N 行目の走査配線電位であり、その時間変化の略図を示す。

【００１１】

図１２（ｂ）に示される等価回路について説明する。信号配線１０１と走査配線１０２の交差部にスイッチとしてのアクティブ素子が存在し、このアクティブ素子を薄膜トランジスタ（以下「ＴＦＴ」という。）とする。

【００１２】

走査配線１０２は、ＴＦＴのオン／オフを制御し、 n 行目の走査配線電位 V_{gn} が‘ハイ’（電位は概ね８Ｖから１５Ｖ程度の値をとる。）の時は、ＴＦＴはオンの状態で、信号配線１０１と画素電極間は導通し、 m 列目の信号配線電位 V_{dm} が画素電極１０４に印加される。

【００１３】

n 行目の走査配線電位 V_{gn} が‘ロー’（電位は概ね０Ｖから－１５Ｖ程度の値をとる。）の時は、ＴＦＴはオフの状態で、信号配線１０１と画素電極１０４との間は高抵抗状態となり画素の電荷は保持される。オフ状態のＴＦＴは、回路的には信号配線１０１と画素電極１０４に接続される抵抗 R_{off} で表される。

【００１４】

液晶は、液晶容量 C_{lc} と液晶抵抗 R_{lc} の並列回路で表され、この並列回路に印加されている電圧（以下「液晶電圧」という。）に応じて液晶分子は動き、所望の輝度を表示する。容量配線１０３と画素電極１０４の間には電荷を保持するための保持容量 C_{stg} が配置されている。

【００１５】

10

20

30

40

50

TFTに接続される信号配線101と画素電極104との間には寄生容量 C_{sd1} が存在し、信号配線101の反対側の信号配線と画素電極間には寄生容量 C_{sd2} が存在する。また、画素電極104と走査配線102との間にも寄生容量 C_{gs} が存在する。

【0016】

寄生容量の存在により、信号配線101や走査配線102の電位が変動する際には、容量結合により画素電極電位は変動し、光学応答変化を起こす。また、TFTがオフの状態でも抵抗 R_{off} と抵抗 R_{lc} の存在によりリーク電流が流れ画素電極電位が変動する。

【0017】

図12(c)に示される駆動スキームについて説明する。連続する2フレーム分の駆動スキームを示しており、1フレーム期間 T_f において対向電極100の電位 V_{com} は、電位 V_{comH} 又は電位 V_{comL} をとる。

【0018】

対向電極電位 V_{com} が、電位 V_{comL} の時のフレームを正フレームとし、対向電極電位 V_{com} が、電位 V_{comH} の時のフレームを負フレームとする。液晶電圧の極性は正フレームの時は、所望のタイミングで正となるように書き込まれ、同様に、負フレームの時は負となるように書き込まれる。フレーム毎に対向電極電位 V_{com} は反転する。信号配線電位 V_{dm} は画像データ電位に応じた電位となる。

【0019】

図12では、説明を簡単にするために、液晶パネルの全面に画像データが、黒である表示をしている場合を示している。また、バックライトの輝度を一定としている場合を示している。液晶表示装置の場合、黒データの画像を表示していても、バックライト光が漏れるために、同図(c)に示すような光学応答変化が起こる。

【0020】

フレーム切り替え時において、対向電極電位 V_{com} 及び信号配線電位 V_{dm} が変動するために、容量結合により液晶電圧も変動を起こす。また、フレーム切り替え後は、再び走査されるまでリーク電流により液晶電圧変動が起こる。表示される輝度も液晶電圧の変動に同期して液晶の応答による遅延を伴いながら変動する。

【0021】

図12(c)に示すように、1行目の画素は、フレーム切り替え後すぐに走査されるために、フレーム切り替え時の影響が少ない。また、リーク電流による影響は、走査されるフレームと次のフレームの間に対向電極電位 V_{com} と信号配線電位 V_{dm} が反転するために、走査されるフレームの次のフレームで画像データを保持している間に大きくなる。

【0022】

したがって、1行目の画素はフレーム切り替わり後、すぐに走査されるために、リーク電流による影響も少ない。

【0023】

フレーム内において、走査されるタイミングが遅くなるほど、容量結合及びリーク電流の影響が大きくなる。また、一般的に、正フレームと負フレームでは光学応答波形が非対称となる。正負でTFTのオフ抵抗が異なることが1つの原因である。

【0024】

光学応答変化はフリッカとして知覚されることがある。特に、フレーム周波数を60Hzより低い周波数にした場合には、フリッカの周波数も60Hzより低くなり、フリッカが知覚され易くなる。

【0025】

そのために、光学応答変化を十分に小さくする必要がある。ここで、目のフリッカに対する感度について説明すると、概ね60Hz以上の周波数のフリッカは検知されない。CRTが60Hzの周期でパルス的な発光をすることで表示をしていることを考えると簡単に理解できる。

【0026】

概ね60Hzを境として、60Hzよりフレーム周波数が低くなると徐々にフリッカに

10

20

30

40

50

対する目の感度が上がりフレームにおける小さな輝度の変化もフリッカとして知覚されるようになる。

【0027】

15Hzのフリッカにおいては、フレームの最初と最後における輝度の変化をフレームの輝度の平均値で割った値が約0.03から0.04以上の場合には、フリッカとして知覚されるようになることが実験により分かっている。

【0028】

上述した1フレーム内に走査期間と同程度以上の長さの保持期間を設けない場合、1フレームの大部分で光学応答変化が起こる。

【0029】

リーク電流及び容量結合による液晶電圧の変化を考慮した上で、さらに、液晶の応答を考慮して、バックライトの輝度を制御することにより光学応答変化を逐次補償して、人間に光学応答変化が起こっていないように知覚させることは難しい。なぜならば、リーク電流や容量結合による液晶電圧の変化の大きさは階調及び信号配線の振動幅に依存する。

【0030】

また、液晶の応答も階調に依存する。そのために、複数の階調が存在する画像を表示する液晶パネルにおいて、1フレーム期間全体で変化する輝度を補償するように、バックライトの制御を行わなければならないためである。また、前述したバックライト制御を行うためには大規模な周辺回路が必要となる。

【0031】

また、駆動方法のみでフリッカを抑制する場合、駆動方法だけで完全にフリッカを抑制することは難しく、画素設計において保持容量を大きくし、フリッカを抑制することがある。保持容量を大きくすると開口率が低下するという課題がある。

【0032】

本発明の目的は、簡単な駆動方法によりドライバーコストを上げずに、保持容量を大きくするというような制限を画素設計に与えずに、フリッカを抑制することにより高画質で、かつ、消費電力を低減できる液晶表示装置及びその駆動方法を提供することである。

【課題を解決するための手段】

【0033】

一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を1/60秒よりも長くし、前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなるBL期間を複数設け、前記複数のBL期間の長さの和を、前記フレーム期間の長さと等しくし、前記走査期間において、前記バックライト部の消灯期間が前記バックライト部の点灯期間より長くすることで、フリッカを抑制することが可能となる。

【0034】

また、一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであ

10

20

30

40

50

って、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる BL 期間を複数設け、前記複数の BL 期間の長さの和を、前記フレーム期間の長さと同しくし、走査を開始して、走査を行う全ての走査配線の内、概ね半分の走査配線を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とした場合に、前記走査期間の前半において、前記バックライト部の点灯期間を有し、前記走査期間の後半において、前記バックライト部の消灯期間を有することで、フリッカを抑制することが可能となる。

【0035】

また、一対の基板と、前記一対の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる BL 期間は連続的に繰り返され、前記保持期間において、前記バックライト部は少なくとも1回点滅し、前記走査期間において、前記バックライト部の消灯期間が点灯期間より長くすることで、フリッカを抑制することが可能となる。

【0036】

また、一対の基板と、前記一対の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置の駆動方法において、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる BL 期間は連続的に繰り返され、前記保持期間において、前記バックライト部は少なくとも1回点滅し、走査を開始して、走査を行う全ての走査配線の内、概ね半分の走査配線を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とした場合に、前記走査期間の前半において、前記バックライト部の点灯期間を有し、前記走査期間の後半において、前記バックライト部の消灯期間を有することで、フリッカを抑制することが可能となる。

【0037】

また、一対の基板と、前記一対の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置において、前記バックライト部の光源が発光ダイオードであり、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を $1/60$ 秒よりも長くし、前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなる BL 期間を複数設け、前記複数の BL 期間の長さの和を、前記フレーム期間の長さと同

しくし、前記走査期間において、前記バックライト部の消灯期間が前記バックライト部の点灯期間より長くなるようにバックライトのタイミングを制御する制御回路を有することで、フリッカを抑制し電力を低減できる。

【0038】

また、一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置において、前記バックライト部の光源が発光ダイオードであり、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を1/60秒よりも長くし、前記バックライト部の消灯期間と、前記消灯期間に続く点灯期間とからなるBL期間を複数設け、前記複数のBL期間の長さの和を、前記フレーム期間の長さとし、走査を開始して、走査を行う全ての走査配線の内、概ね半分の走査配線を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とした場合に、前記走査期間の前半において、前記バックライト部の点灯期間を有し、前記走査期間の後半において、前記バックライト部の消灯期間を有するようにバックライトのタイミングを制御する制御回路を有することで、フリッカを抑制し電力を低減できる。

【0039】

また、一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を照射するバックライト部とを有する液晶表示装置において、前記画素に前記信号配線から画像データを与える走査期間と、前記走査期間の直後に前記走査配線の全てを非走査状態とする保持期間とを設け、前記保持期間は前記走査期間と同程度以上の長さであって、前記走査期間と前記保持期間の和をフレーム期間とし、前記フレーム期間は連続的に繰り返され、前記フレーム期間を1/60秒よりも長くし、前記信号配線に与える電圧のダイナミックレンジを調整可能とし、任意のフレームにおいて、前記ダイナミックレンジを小さくし、同時に1フレームにおけるバックライトの光量を小さくすることで、フリッカを抑制し電力を低減できる。

【0040】

また、一对の基板と、前記一对の基板間に挟持された液晶層と、前記液晶層に電界を印加するための信号配線及び走査配線と、前記信号配線と走査配線との交差部に接続された複数のアクティブ素子と、前記アクティブ素子により駆動される画素と、を有する液晶パネルと、前記液晶パネルに光を間欠的に照射するために、点灯と消灯を繰り返す間欠点灯を行うバックライト部とを有する液晶表示装置又はその駆動方法において、前記画素に前記信号配線から画像データを与える走査期間と前記走査期間の直後に前記走査配線の全てを非走査状態とする前記走査期間より長い保持期間とからなるフレーム期間に同期して、前記バックライト部の消灯期間と前記消灯期間に続く点灯期間とからなるBL期間をフレーム期間内に複数設定し、前記複数のBL期間で、前記バックライト部を間欠駆動することで、フリッカを抑制し電力を低減できる。

【0041】

なお、本発明は、特許請求の範囲に記載された構成および後述する実施の形態に開示される構成に限定されるものではなく、本発明の技術思想を逸脱することなく種々の変更が可能であることは言うまでもない。

【発明の効果】

【0042】

以上、本発明によると、良好な画質を維持しつつ、フリッカを抑制し電力を低減する効

10

20

30

40

50

果を奏する。

【発明を実施するための最良の形態】

【0043】

以下、図面を用いて、本発明の実施例を説明する。

【実施例1】

【0044】

本発明の実施例1について説明する。まず、一般に、液晶表示装置において、走査期間と同程度以上の長さの保持期間を設ける場合と、保持期間を設けない場合とでは、光学応答波形が異なる。保持期間を設けた場合は、走査期間で光学応答変化が起こり、保持期間では時間的に概ね輝度が一定となるか、若しくは、緩やかな光学応答変化が起こることが実験から分かっている。

10

【0045】

この実験結果を図2に示す。バックライトの輝度は一定にしている。走査期間 T_s は概ね 16.6ms ($1/60$ 秒)とし、保持期間 T_h を概ね 50ms とした。フレーム期間 T_f は概ね 66.6ms ($1/15$ 秒)である。つまり、フレーム期間は $1/60$ 秒より長く、1秒より短い期間となる。

【0046】

同図において、最上段にあるグラフは相対輝度 12.5% の時の光学応答波形を示している。相対輝度とは、液晶パネルが表示できる最大輝度を 100% とし、最低輝度を 0% とした場合の相対的な輝度である。中段のグラフは相対輝度 50% 、最下段のグラフは相対輝度 82.5% の時の光学応答波形を示している。

20

【0047】

各グラフの横軸は時刻(ms)を表し、縦軸はフレームの輝度の平均値で各時刻における輝度を規格化した規格化輝度($\%$)である。表示方式がノーマリーホワイトである液晶パネルの中央部を測定したものである。したがって、概ね $N/2$ 行目の画素付近の画素を測定している。

【0048】

測定部の画素はフレーム開始後約 8.3ms の時に走査される。何れのグラフにおいても保持期間 T_h における光学応答変化は殆ど無く輝度が一定であることが分かる。走査期間 T_s においては、相対輝度が低くなるに連れて光学応答変化が大きくなることが分かる。

30

【0049】

また、走査期間 T_s で起こる光学応答変化は何れの輝度においても輝度が一度上昇し、概ね走査される時刻に最大となり、応答が遅くても保持期間 T_h の前半までには、走査期間 T_s の最初の輝度になる。

【0050】

前記輝度の上昇はフレーム切り替え時に極性反転したために生じる容量結合による液晶電圧の変化と、信号配線電位と画素電極電位の電位差が、極性反転する前に比べて大きくなることに起因するリーク電流の増大のためである。

【0051】

40

保持期間 T_h の輝度が一定なのは、各配線の電位が一定であるため容量結合による液晶電圧変動がなく、かつ、信号配線電位と画素電極電位の電位差が、概ね信号配線電位の振幅よりも小さく、リーク電流が小さいためである。

【0052】

したがって、保持期間を設けた場合には、保持期間における輝度は一定か、若しくは、緩やかな光学応答変化であり、主な光学応答変化は走査期間で起こるため、走査期間の光学応答変化を抑制することに注力すればよい。

【0053】

ここで、液晶表示装置の電力について説明する。液晶表示装置の電力には、ロジック回路の電力や容量とみなせる液晶パネルの充放電に伴う電力などの動作回数に比例する動作

50

電力と、アナログ回路などで定常的に消費される定常電力と、バックライト部の電力の 3 種類が存在する。本実施例では、液晶パネルを駆動するのに関わる動作電力と定常電力を低減することを目的とする。

【 0 0 5 4 】

保持期間を設けない場合には、フレーム周波数を低減しても動作電力しか低減されないが、保持期間を設ける場合は、保持期間には画像データの保持動作だけであるので、保持動作に関係ないアナログ回路を停止することが可能となる。

【 0 0 5 5 】

したがって、保持期間を設ける場合は、フレーム周波数の低減を行うことで、動作電力と定常電力の両方を低減することが可能となる。また、現行は低周波数のフリッカを低減

10

【 0 0 5 6 】

フレーム周波数を 60 Hz とし、例えば、走査期間を 8.3 ms、保持期間を 8.3 ms として駆動した場合は、保持期間にアナログ回路を停止することで定常電力は削減できるが、フレーム周波数が 60 Hz であるため、単位時間当りのロジック回路等の動作回数は保持期間を設けない場合と変わらず、動作電力を削減できない。

【 0 0 5 7 】

したがって、定常電力と動作電力の両方を効果的に削減するためには、フレーム周波数を 60 Hz よりも低くする必要がある。例えば、走査期間を 16.6 ms、保持期間を 50 ms として駆動した場合は、定常電力と動作電力の両方の電力を 60 Hz で駆動した

20

【 0 0 5 8 】

図 1 に、コモン交流フレーム毎反転駆動の連続する 2 フレーム分の駆動スキームとバックライトの輝度を時間的に一定としている場合の $N/2$ 行目の画素の光学応答 $OP_{N/2}$ とバックライトを図中 BL のタイミングで点灯及び消灯を行っている場合の画素の光学応答 $OP_{B_{N/2}}$ を示す。また、 V_{g1} 、 $V_{g_{N/2}}$ 、 V_{gN} は、1 行目、 $N/2$ 行目、 N 行目の走査配線電位であり、その時間変化の略図も示す。

【 0 0 5 9 】

フレーム期間 T_f において、走査を行っている期間は走査期間 T_s であり、全走査配線が非走査状態の期間は保持期間 T_h である。走査期間 T_s を概ね 16.6 ms (1 / 60 秒) とし、保持期間 T_h を概ね 50 ms とした場合を例として説明する。このとき、フレーム期間 T_f は概ね 66.6 ms (1 / 15 秒) である。また、液晶の表示方式は液晶電圧がゼロの時に表示が白となるノーマリーホワイトモードとする。

30

【 0 0 6 0 】

フレーム期間 T_f において対向電極電位は電位 V_{comH} 又は電位 V_{comL} をとる。対向電極電位が電位 V_{comL} の時のフレームを正フレームとし、対向電極電位が電位 V_{comH} の時のフレームを負フレームとする。

【 0 0 6 1 】

液晶電圧の極性は正フレームの時は、走査期間 T_s 内の所望のタイミングで正となるように書き込まれ、同様に、負フレームの時は、負となるように書き込まれる。正及び負フレームは交互に繰り返される。

40

【 0 0 6 2 】

したがって、静止画又は 2 フレームより多くのフレームで画像データが変わらない場合は、信号配線及び対向電極の駆動が、2 フレーム毎に繰り返されるために、光学応答波形も 2 フレーム毎に繰り返される。

【 0 0 6 3 】

図 1 (a) に示す $OP_{N/2}$ において、正フレームと負フレームにおける光学応答波形は、保持期間 T_h では何れの場合も概ね同じで時間的に一定である。走査期間 T_s では、両フレームにおいて、光学応答波形はパルス的な波形となっているが、一般には、パルスの高さ $PH_{P,N/2}$ と $PH_{m,N/2}$ とは異なることがある。

50

【0064】

フレーム周期 T_f が概ね $1/15$ 秒であるため、主なフリッカ成分は、 15 Hz と 7.5 Hz となる。パルスの高さ $PH_{P,N/2}$ と $PH_{m,N/2}$ が余り変わらない場合は、知覚されるフリッカの周期はフレーム周期 T_f (周波数 15 Hz のフリッカ) となる。パルスの高さ $PH_{P,N/2}$ と $PH_{m,N/2}$ とが大きく異なる場合は、知覚されるフリッカの周期はフレーム周期 T_f の2倍 (周波数 7.5 Hz のフリッカ) となる。

【0065】

本実施例におけるバックライトの制御に関して説明する。図1に示される BL はバックライトの輝度の時間変化を表している。縦軸は輝度で、横軸が時間である。バックライト部を消灯する期間とその後に続いて点灯する期間とからなる期間を BL 期間 T_{BL} とする。

10

【0066】

BL 期間の長さは、走査期間 T_s と等しく 16.6 ms で、全ての BL 期間は概ね等しい長さであり、フレーム期間を4等分した長さである。したがって、フレーム期間 T_f 内にバックライトは4回点灯し、その点灯周波数は、概ね 60 Hz である。

【0067】

また、フレーム期間 T_f の最初に位置し、走査期間 T_s の大部分を占める BL 期間において、走査期間 T_s における $OP_{N/2}$ において、最もフリッカが大きくなる期間にバックライトが消灯となるよう制御している。これは、バックライトを消灯して、フリッカを目に見えなくするためである。この時、走査期間 T_s において、バックライトを消灯する期間は、バックライトを点灯する期間よりも長い。

20

【0068】

このようにバックライトを制御した場合における液晶パネルの光学応答波形は $OP_{N/2}$ に示されるように、光学応答波形が BL 期間の長さ 16.6 ms ($1/60$) で繰り返される。

【0069】

概ね 60 Hz 以上の周波数で繰り返される光学応答波形は、少なくとも正面輝度が 1000 cd/m^2 より低いディスプレイにおいては、目には、繰り返し周期で時間平均した一定の輝度として見えるためにフリッカとはならない。

【0070】

つまり、バックライトを制御しない場合に 15 Hz 以下の周波数で発生していたフリッカを、バックライトを制御することによって 60 Hz のフリッカに変換することで知覚することができないようにしている。

30

【0071】

走査期間 T_s において、バックライトを消灯する期間を、バックライトを点灯する期間より長くして、光学応答変化 $OP_{N/2}$ に示される走査期間 T_s におけるフリッカをなくすることだけではなく、かつ、保持期間 T_h においても明滅することで光学応答波形を 60 Hz で繰り返される波形にし、フリッカを知覚できないようにしている。また、特に、走査期間においてフリッカが大きくなるタイミングに合わせてバックライトを消灯としなければ、 15 Hz のフリッカを抑制することが難しいので、本実施例の場合は、走査期間と重複する BL 期間は1つとなっている。実施例2で説明するが、走査期間と重複する BL 期間は必ずしも1つではなく、液晶に画像データを転送する駆動タイミングとバックライトとの駆動タイミングの関係で2つから3つになることもある。

40

【0072】

また、連続する4個の BL 期間を一つのまとまりとし、便宜上、このまとまりを BL フレーム期間と定義した場合に、4つの BL 期間を足し合わせた BL フレーム期間の長さをフレーム周期 T_f と等しくすることで、 BL フレームをフレームに同期させている。これは、 BL フレーム期間とフレーム期間 T_f とが同期していない場合は、 15 Hz のフリッカを正確に 60 Hz のフリッカに変換できず、低周波数のフリッカが発生してしまうことを防いでいる。

【0073】

50

本実施例においては、 BL 期間の長さを 16.6 ms としたが、 BL 期間の長さは $1/60$ 秒以下であればよい。ただし、周波数 60 Hz 以上で繰り返される光学応答変化はフリッカとして知覚されないということに基づいて、 BL 期間の長さを $1/60$ 秒以下としたが、フリッカとして知覚されなくなる周波数は概ね 60 Hz であり、例えば、 59 Hz や 58 Hz など、数 Hz 周波数が低い場合でも知覚されないこともある。

【0074】

また、本実施例において、全ての BL 期間を等しい長さとしたが、必ずしも等しい長さとする必要はない。例えば、 16.8 ms 、 16.7 ms 、 16.6 ms 、 16.5 ms の合計がフレーム期間 66.6 ms と等しくなる4つの BL 期間で、 BL フレーム期間を構成しても構わない。各々の BL 期間の長さは、概ね $1/60$ 秒以下であり、その合計がフレーム期間 66.6 ms と等しければよい。

10

【0075】

また、一般に、走査期間における光学応答波形のパルスの高さは正フレームと負フレーム、及び、階調に依存するが、本発明の構成に依れば、前記パルスが発生している期間にバックライトを消灯するために、パルスの高さに依存せずにフリッカを抑制することが可能となる。

【0076】

また、本実施例において、信号配線と対向電極の駆動をコモン交流フレーム毎反転駆動としたが、列毎反転やライン毎反転、ドット反転及び走査期間と保持期間とで駆動方法が異なる場合でも、本実施例で説明したバックライトの制御方法は、フリッカを抑制する効果を奏する。

20

【0077】

走査期間と同程度以上の長さの保持期間を設ける駆動方法の場合、保持期間では画像データの保持を行うだけであるので、保持期間の光学応答変化は緩やかな変化か若しくは変化がないかの何れかであり、主に光学応答変化が起こるのは走査期間である。したがって、保持期間を設ける場合は、本実施例で説明したバックライトの制御方法により、フリッカを抑制することが可能となる。

【実施例2】

【0078】

本発明の実施例2について、図3を用いて説明する。同図において、実施例1と等しい符号、記号は実施例1で説明したものと同一である。

30

【0079】

連続する2フレーム分の駆動スキームとバックライトの輝度を時間的に一定としている場合の $N/2$ 行目及び N 行目の画素の光学応答 $OP_{N/2}$ 、 OP_N とバックライトを図中 BL のタイミングで点灯及び消灯を行っている場合の $N/2$ 行目及び N 行目の画素の光学応答 $OPB_{N/2}$ 、 OPB_N を示す。

【0080】

また、 V_{g1} 、 $V_{gN/2}$ 、 V_{gN} は、1行目、 $N/2$ 行目、 N 行目の走査配線電位であり、その時間変化の略図も示す。フレーム期間 T_f において走査を行っている期間は走査期間 T_s であり、全走査配線が非走査状態の期間は保持期間 T_h である。走査期間 T_s を概ね 16.6 ms ($1/60$ 秒) とし、保持期間 T_h を概ね 50 ms とした場合を例として説明する。

40

【0081】

このとき、フレーム期間 T_f は概ね 66.6 ms ($1/15$ 秒) である。また、液晶の表示方式は、液晶電圧がゼロの時に表示が白となるノーマリーホワイトモードとし、液晶パネルの全ての画素に、相対輝度が低い場合に対応した画像データが与えられている場合を示している。

【0082】

図3に示す $OP_{N/2}$ 及び OP_N において、正フレームと負フレームにおける光学応答波形は、保持期間 T_h では何れの場合も概ね同じで時間的に一定である。走査期間 T_s では2

50

つのフレームにおいて、光学応答波形はパルス的な波形となっている。

【 0 0 8 3 】

$N/2$ 行目の画素に比べて N 行目の画素の方が、走査期間開始から走査されるまでの期間が長いために、走査期間全体に亘って光学応答変化が続く。そのために、パルスの高さ $PH_{p,N}$ は $PH_{p,N/2}$ より、 $PH_{m,N}$ は $PH_{m,N/2}$ より、それぞれ大きくなる。

【 0 0 8 4 】

ここで、パルスの高さと相対輝度の関係について説明する。図 2 に示されるように、相対輝度概ね 10% から 100% に含まれる階調においては、液晶電圧が高くなる程（ノーマリーホワイト表示であるため、相対輝度が低くなる程）、走査期間に起こるパルスの高さが大きくなることが分かっている。相対輝度 0% から 10% の間では液晶パネルの輝度の非線形な電圧依存性のため前述した関係が逆転することもある。

10

【 0 0 8 5 】

したがって、相対輝度 10% 以上の場合には、画素に与えられる画像データが、高い相対輝度に対応した画像データである場合には、知覚されるフリッカが発生することは余りないが、低い相対輝度に対応した画像データである場合には、知覚されるフリッカが発生し易くなる。

【 0 0 8 6 】

つまり、画素に与えられる画像データが、高い相対輝度に対応した画像データである場合には、画素のフリッカを抑制するバックライト制御を行わずに済むが、画素に与えられる画像データが、低い相対輝度に対応した画像データである場合には、画素のフリッカを抑制するバックライト制御を行う必要がある。

20

【 0 0 8 7 】

N 行目付近の画素に低い相対輝度に対応した画像データが与えられている場合で、かつ、走査期間を現行のフレーム期間と同じく、 $1/60$ 秒とした場合には、人間の目の光学応答変化に対する感度の周波数特性のために、 BL 期間は概ね 16.6ms よりも長くできないため（つまり、 BL 期間の取り得る最大の長さは、概ね $1/60$ 秒である。）、図 3 の光学応答波形 OP_N に示されるような、走査期間 T_s における輝度が保持期間 T_h の輝度に比べて概ねパルスの高さ $PH_{p,N}$ や $PH_{m,N}$ だけ大きくなる全ての期間において、バックライトを消灯するように制御することは難しい。

【 0 0 8 8 】

30

しかしながら、パルス的な光学応答変化を起こす液晶電圧変動は、走査期間開始時に起こるが、液晶の応答のために、走査期間において、フリッカとして問題となる輝度（例えば、保持期間の輝度よりも $PH_{p,N}$ の半分だけ大きくなった輝度）に到達するまでに、数 ms の時間を伴う。走査期間開始時からフリッカとして問題となる輝度に到達するまでの期間を遅延期間 T_{ret} とする。

【 0 0 8 9 】

前記遅延期間 T_{ret} に着目して、図 3 に BL として示すように、バックライトを制御することでフリッカを抑制することができる。

【 0 0 9 0 】

図 3 に BL として示すバックライトの制御について説明する。 BL 期間の長さは、走査期間 T_s と概ね等しく 16.6ms で、全ての BL 期間は等しい長さであり、フレーム期間 T_f を 4 等分した長さである。したがって、フレーム期間 T_f 内にバックライトは 4 回点灯し、その点灯周波数は、概ね 60Hz である。

40

【 0 0 9 1 】

また、点灯から消灯に切り替わった時を BL 期間が開始する時と定義した場合に、走査期間 T_s が開始する時と BL 期間が開始する時を異ならせ、走査期間 T_s が開始する時よりも遅延期間 T_{ret} だけ遅延して、 BL 期間を開始する。なお、走査期間開始後、最初に開始される BL 期間を第 1 BL 期間 T_{BL1} と呼ぶことにする。本実施例では、遅延期間 T_{ret} だけ遅延して開始される BL 期間が、第 1 BL 期間 T_{BL1} である。

【 0 0 9 2 】

50

さらに、前記第 1 B L 期間において、輝度がフリッカとして問題となる期間に、バックライトが消灯となるよう制御している。この時、走査期間 T_s において、バックライトを消灯する期間はバックライトを点灯する期間よりも長い。また、この場合、走査期間と重複する B L 期間は 2 つである。さらに、前記第 1 B L 期間の開始のタイミングと、B L 期間の長さによっては走査期間と重複する B L 期間は 3 つとなることもある。走査期間と重複する B L 期間を 4 つ以上とし、B L 期間の長さを等しくすると、走査期間においてフリッカが大きくなっているタイミングで点灯せざるおえなくなるので、走査期間と重複する B L 期間は 3 つ以下が望ましい。

【0093】

このようにバックライトを制御することで、図 3 の $OPB_{N/2}$ 及び OPB_N に示されるように、走査期間 T_s におけるパルス的な光学応答波形の殆どを見えなくして、光学応答波形の繰り返し周期を $1/60$ 秒とすることで、フリッカのない画質を得ることが可能となる。

10

【0094】

また、走査期間 T_s が開始する時と B L 期間が開始する時とを異ならせていて、かつ、遅延期間 T_{ret} は数 ms であるために、走査期間 T_s が 16.6 ms 程度である時は、図 3 の B L に示されるように、走査期間開始後、初めてバックライト部の光が点灯から消灯に切り替わる時が走査期間 T_s の前半に存在する。

【0095】

ここで、走査期間の前半及び後半は、次の意味で用いている。走査を開始して、走査を行う全ての走査配線（この走査配線数を N_1 とする。 N_1 は 1 以上の整数）の内、概ね半分の走査配線（ N_1 が偶数の時 $N_1/2$ 本、 N_1 が奇数の時 $(N_1 - 1)/2$ 本）を走査するまでの期間を走査期間の前半とし、残りの走査配線を走査する期間を走査期間の後半とする。

20

【実施例 3】

【0096】

本発明の実施例 3 について、図 4 を用いて説明する。同図において、実施例 1, 2 と等しい符号、記号は実施例 1, 2 で説明したものと同一である。

【0097】

連続する 2 フレーム分の駆動スキームとバックライトの輝度を時間的に一定としている場合の N 行目の画素の光学応答 OP_N とバックライトを図中 B L のタイミングで点灯及び消灯を行っている場合の N 行目の画素の光学応答 OPB_N を示す。また、 V_{g1} , $V_{gN/2}$, V_{gN} は、1 行目, $N/2$ 行目, N 行目の走査配線電位であり、その時間変化の略図も示す。

30

【0098】

フレーム期間 T_f において、走査を行っている期間は走査期間 T_s であり、全走査配線が非走査状態の期間は保持期間 T_h である。

【0099】

走査期間 T_s を概ね 8.3 ms ($1/120$ 秒) とし、保持期間 T_h を概ね 58.3 ms とした場合を例として説明する。このとき、フレーム期間 T_f は概ね 66.6 ms ($1/15$ 秒) である。

40

【0100】

また、液晶の表示方式は、液晶電圧がゼロの時に表示が白となるノーマリーホワイトモードとし、液晶パネルの全ての画素に、相対輝度が低い場合に対応した画像データが与えられている場合を示している。

【0101】

図 4 に B L として示すバックライトの制御について説明する。B L 期間の長さは概ね $1/60$ 秒で、全ての B L 期間は等しい長さであり、フレーム期間 T_f を 4 等分した長さである。

【0102】

50

したがって、フレーム期間 T_f 内にバックライトは4回点灯し、その点灯周波数は、概ね 60 Hz である。また、第1の BL 期間 T_{BL1} において、全走査期間に亘ってバックライトを消灯している。

【0103】

このようにバックライトを制御することで、図4の OPB_N に示されるように、走査期間 T_s におけるパルスの光学応答波形の殆どを見えなくして、光学応答波形の繰り返し周期を $1/60$ 秒とすることで、フリッカのない画質を得ることが可能となる。

【0104】

前記光学応答波形の繰り返し周期を概ね $1/60$ 秒よりも長くすると、光学応答波形がフリッカとして知覚されてしまうということと、走査期間 T_s におけるパルスのパルス幅は概ね走査期間 T_s と等しいか、若しくは、多少走査期間よりも長くなるということに着目し、走査期間を $1/60$ 秒よりも短くし、 BL 期間の長さを概ね $1/60$ 秒とすることで、パルスのフリッカが発生する全走査期間に亘ってバックライトを消灯することを可能としている。

【0105】

また、1つの BL 期間において、点灯している期間の比率(以下「点灯比率」という。)を大きくすることができる。例えば、点灯比率 100% の液晶パネルの明るさに対して、点灯している期間のバックライトの明るさを一定にして、点灯比率を 50% にした場合には、液晶パネルの明るさは半分になる。

【0106】

点灯比率 100% の液晶パネルの明るさと、点灯比率 50% の液晶パネルの明るさを等しくするためには、点灯比率 50% の時のバックライトの明るさを倍にする必要がある。ただし、バックライトの明るさを倍にしても点灯比率が 50% であるために、点灯比率 100% の場合と 50% の場合では、電力は変わらない。

【0107】

しかしながら、点灯比率を 10% 程度とした場合には、バックライトの明るさを 10 倍にするために、高出力のバックライトを必要とする場合がある。

【0108】

本実施例のように、走査期間を $1/60$ 秒よりも短くし、 BL 期間の長さを $1/60$ 秒とすることで、点灯比率を極端に小さくしないで済む。

【0109】

ただし、走査期間の間は、バックライトを点灯させることは望ましくないことと、バックライトの点灯期間を少なくとも点灯比率を 10% (1.66 ms) より大きくすることが好ましいことから、走査期間は 15 ms ($16.66\text{ ms} - 1.66\text{ ms}$) 程度よりも短くすることが望ましい。例えば、走査期間 12.5 ms ($1/80$ 秒)とした場合、 16.6 ms の BL 期間の内、消灯期間 12.5 ms , 点灯期間 4.1 ms とし、点灯比率を約 25% とすることができる。

【0110】

また、走査期間 T_s が開始する時と BL 期間が開始する時とを異ならせ、走査期間が開始する時よりも遅延期間 T_{ret} だけ遅延して、 BL 期間を開始し、かつ、走査期間を $1/60$ 秒よりも短くすることで、点灯比率をより高くすることができる。例えば、走査期間 12.5 ms ($1/80$ 秒)とし、遅延期間 T_{ret} を 2.5 ms とした場合、 16.6 ms の BL 期間の内、消灯期間 10 ms , 点灯期間 6.6 ms とし、点灯比率を約 40% とすることができる。

【0111】

さらに、走査期間 10 ms ($1/100$ 秒)とし、遅延期間 T_{ret} を 2.5 ms とした場合、 16.6 ms の BL 期間の内、消灯期間 7.5 ms , 点灯期間 9.1 ms とし、点灯比率を約 55% とすることができる。

【0112】

本実施例においては、走査期間 T_s を 8.3 ms ($1/120$ 秒)とし、保持期間 T_h

10

20

30

40

50

を走査期間の約7倍の 58.3ms としている。また、BL期間は、走査期間の約2倍の 16.6ms としている。各期間の長さを走査期間 T_s の長さを基準とする構成にすることで、簡単に、バックライト制御によるフリッカ抑制を可能としている。

【0113】

駆動シーケンスを図4(c)に示す。走査期間 T_s の長さ毎に発生するパルス CLK をクロックとして、そのパルスの回数を数える2つのカウンタ F_CTR 、 BL_CTR を設け、パルスの数を数えることで、BL期間と保持期間の長さを規定することができる。

【0114】

カウンタ F_CTR は、0から7までの値を繰り返す、カウンタ BL_CTR は、0と1を交互に繰り返す。各カウンタはクロック CLK 毎に数が1だけ増加する。

10

【0115】

カウンタ F_CTR の値が7から0へ、 BL_CTR の値が1から0へ切り替わることを、それぞれフレーム期間 T_f の開始時、BL期間の開始時とすることで、保持期間 T_h を走査期間 T_s の約7倍の 58.3ms とし、BL期間を、走査期間 T_s の約2倍の 16.6ms とすることができる。

【0116】

また、本実施例の場合、BL期間は、走査期間 T_s の約2倍であり、フレーム期間 T_f は、BL期間の4倍の長さである。

【0117】

20

このようにBL期間を走査期間 T_s の n 倍(n は1以上の整数)とし、フレーム期間 T_f をBL期間の m 倍(m は1以上の整数)とした場合には、図4(d)に示す駆動シーケンスを行うことで簡単に、バックライト制御によるフリッカ抑制を行うことができる。

【0118】

走査期間の長さ毎に発生するパルス CLK をクロックとして、そのパルスの回数を数えるカウンタ BL_CTR と BL_CTR が1から0に変化するときにカウンタ値が増加するカウンタ F_CTR を設けることで、BL期間とフレーム期間の長さを規定することができる。

【0119】

カウンタ BL_CTR は、クロック CLK 毎に0と1を交互に繰り返す。カウンタ F_CTR は、0から3までの値を繰り返す、 BL_CTR カウンタが1から0に変化したときに1だけ増加する。

30

【0120】

カウンタ F_CTR の値が3から0へ、 BL_CTR の値が1から0へ切り替わることを、フレーム期間 T_f の開始時、BL期間の開始時とすることで、BL期間を、走査期間 T_s の約2倍の 16.6ms とし、フレーム期間 T_f をBL期間の約4倍の 66.6ms とすることができる。

【0121】

ここで、クロック CLK は、液晶表示装置の外部から供給される信号の何れかを用いてもよく、内部で生成してもよい。

40

【実施例4】

【0122】

本発明の実施例4について、図5を用いて説明する。同図において、実施例1ないし3と等しい符号、記号は実施例1ないし3で説明したものと同一である。

【0123】

連続する2フレーム分の駆動スキームと、バックライトの輝度を時間的に一定としている場合の N 行目の画素の光学応答 OP_N とバックライトを図中BLのタイミングで点灯及び消灯を行っている場合の N 行目の画素の光学応答 OP_{B_N} を示す。また、 V_{g1} 、 $V_{gN/2}$ 、 V_{gN} は、1行目、 $N/2$ 行目、 N 行目の走査配線電位であり、その時間変化の略図も示す。フレーム期間 T_f において走査を行っている期間は走査期間 T_s であり、全走査配線

50

が非走査状態の期間は保持期間 T_h である。

【0124】

走査期間 T_s を概ね 4.15 ms ($1/240$ 秒)とし、保持期間 T_h を概ね 62.45 ms とした場合を例として説明する。このとき、フレーム期間 T_f は概ね 66.6 ms ($1/15$ 秒)である。

【0125】

また、液晶の表示方式は、液晶電圧がゼロの時に表示が白となるノーマリーホワイトモードとし、液晶パネルの全ての画素に、相対輝度が低い場合に対応した画像データが与えられている場合を示している。

【0126】

図5にBLとして示すバックライトの制御について説明する。BL期間の長さは、概ね $1/60$ 秒で、全てのBL期間は等しい長さであり、フレーム期間 T_f を4等分した長さである。したがって、フレーム期間 T_f 内にバックライトは4回点灯し、その点灯周波数は、概ね 60 Hz である。

【0127】

また、走査期間 T_s が開始する時とBL期間が開始する時とを異ならせ、走査期間 T_s が開始する時よりも遅延期間 T_{ret} だけ遅延して、BL期間を開始する。このBL期間を第1のBL期間 T_{BL1} という。

【0128】

液晶の応答を考慮すると、遅延期間 T_{ret} は概ね 2 から 4 ms となる。本実施例においては、走査期間 T_s が 4.15 ms ($1/240$ 秒)であるので、第1のBL期間 T_{BL1} は、走査期間 T_s の後半において開始されることがある。本実施例では 2.5 ms から第1のBL期間 T_{BL1} を開始する。

【0129】

走査期間 T_s の開始時から液晶の応答を伴って輝度は変化して、走査期間 T_s の後半から保持期間の前半において、フリッカとして問題となる輝度となる。

【0130】

したがって、走査期間 T_s の後半から保持期間 T_h の前半に重畳する第1のBL期間 T_{BL1} において、輝度がフリッカとして問題となる期間に、バックライトが消灯となるよう制御している。

【0131】

この時、走査期間 T_s において、バックライトを消灯する期間はバックライトを点灯する期間よりも短くなるが、少なくとも走査期間 T_s の後半においてバックライトを消灯とする期間を設けている。

【0132】

このようにバックライトを制御することで、図5の OPB_N に示されるように、第1のBL期間 T_{BL1} におけるパルス的な光学応答波形の殆どを見えなくして、光学応答波形の繰り返し周期を $1/60$ 秒とすることで、フリッカのない画質を得ることが可能となる。

【0133】

また、実施例1ないし4において、液晶パネルの表示モードをノーマリーホワイトとしたが、これに限らず、ノーマリーブラックでも、実施例1ないし4で説明したバックライトの制御方法は、フリッカを抑制する効果を奏する。

【実施例5】

【0134】

本発明の実施例5について、図6を用いて説明する。同図において、実施例1ないし4と等しい符号、記号は実施例1ないし4で説明したものと同一である。

【0135】

連続する2フレーム分の駆動スキームと、バックライトの輝度を時間的に一定としている場合の $N/2$ 行目の画素の光学応答 $OP_{N/2}$ と、バックライトを図中BL1、BL2のタイミングで点灯及び消灯を行っている場合の光学応答 $OPB_{1N/2}$ (BL1の場合)、

10

20

30

40

50

OPB $2_{N/2}$ (BL2の場合)を示す。

【0136】

また、 V_{g1} 、 $V_{gN/2}$ 、 V_{gN} は、1行目、 $N/2$ 行目、 N 行目の走査配線電位であり、その時間変化の略図も示す。フレーム期間 T_f において、走査を行っている期間は走査期間 T_s であり、全走査配線が非走査状態の期間は保持期間 T_h である。

【0137】

走査期間 T_s を概ね 16.6ms ($1/60$ 秒)とし、保持期間 T_h を概ね 50ms とした場合を例として説明する。このとき、フレーム期間 T_f は概ね 66.6ms ($1/15$ 秒)である。また、液晶の表示方式は、液晶電圧がゼロの時に表示が白となるノーマリーホワイトモードとする。

10

【0138】

図6(a)のOP $N/2$ について説明する。走査期間 T_s において、パルスの光学応答変化が発生し、保持期間 T_h においては、リーク電流によって液晶電圧の大きさが徐々に小さくなり、バックライトの輝度を時間的に一定としている場合には、液晶パネルの輝度が上昇する。

【0139】

本実施例においては、走査期間 T_s において、パルスの光学応答変化だけでなく、保持期間 T_h におけるリーク電流による光学応答変化も抑制する方法を説明する。

【0140】

本実施例におけるバックライトの制御に関して説明する。図6に示されるBL1及びBL2はバックライトの輝度の時間変化を表している。縦軸は輝度で、横軸が時間である。

20

【0141】

BL1及びBL2のどちらにおいても、BL期間の長さは、概ね $1/60$ 秒で、全てのBL期間は等しい長さであり、フレーム期間 T_f を4等分した長さである。したがって、フレーム期間 T_f 内にバックライトは4回点灯し、その点灯周波数は、概ね 60Hz である。

【0142】

第1のBL期間 T_{BL1} において、図中OP $N/2$ に示される走査期間 T_s における最もフリッカが大きくなる期間に、バックライトが消灯となるよう制御している。

30

【0143】

BL1とBL2では、保持期間 T_h におけるリーク電流による光学応答変化の抑制方法が異なる。便宜上、第1のBL期間 T_{BL1} の次のBL期間を第2のBL期間とし、その次のBL期間を第3のBL期間とし、その次のBL期間を第4のBL期間とする。

【0144】

まず、図6(b)に示すバックライトの制御方法を説明する。BL1では、第1及び第2のBL期間の点灯期間は同じで、第3のBL期間の点灯期間は、第1及び第2BL期間の点灯期間より短くし、第4BL期間の点灯期間は、第3BL期間の点灯期間より短くしている。

【0145】

このようにすることで、液晶パネルの光学応答変化はOPB $1_{N/2}$ に示されるようになり、第3及び第4のBL期間の輝度の大きさは大きくなるが、点灯期間が短くなるために1フレーム期間 T_f 内の各BL期間の輝度の積分値は概ね等しくなり、液晶パネルの光学応答変化OPB $1_{N/2}$ はフリッカとして知覚されなくなる。

40

【0146】

本実施例では、液晶パネルの表示モードがノーマリーホワイトであるので、保持期間 T_h において時間とともに、BL期間における点灯期間が徐々に小さくなるように制御すること(本実施例では、第2から第4のBL期間のことを指す。)によりリーク電流による光学応答変化を抑制している。

【0147】

50

また、液晶パネルの表示モードがノーマリーブラックの場合には、輝度は徐々に小さくなるので、保持期間 T_h において時間とともに B_L 期間における点灯期間が徐々に大きくなるようにすればよい。

【0148】

次に、図6(c)に示すバックライトの制御方法を説明する。 B_L2 では、各点灯期間は等しいが、バックライトの輝度を、第1及び第2の B_L 期間の点灯期間では等しくし、第3の B_L 期間のバックライトの輝度は、第1及び第2の B_L 期間のバックライトの輝度より小さくし、第4の B_L 期間のバックライトの輝度は、第3の B_L 期間のバックライトの輝度より小さくしている。

【0149】

このようにすることで、液晶パネルの光学応答変化は $OPB_{2N/2}$ に示されるようになり、液晶の応答による輝度の増分とバックライトの輝度の減分が打ち消しあって、各 B_L 期間の点灯時の輝度の大きさは概ね等しくなり、液晶パネルの光学応答変化 $OPB_{2N/2}$ はフリッカとして知覚されなくなる。

【0150】

本実施例では、液晶パネルの表示モードがノーマリーホワイトであるので、保持期間 T_h において、バックライトの輝度が徐々に小さくなる期間（本実施例では、第2から第4の B_L 期間のことを指す。）を設けることによりリーク電流による光学応答変化を抑制している。

【0151】

また、液晶パネルの表示モードがノーマリーブラックの場合には、輝度は徐々に小さくなるので、バックライトの輝度を徐々に大きくする期間を設ければよい。

【0152】

また、実施例1ないし5において、信号配線と対向電極の駆動をコモン交流フレーム毎反転駆動としたが、列毎反転やライン毎反転、ドット反転及び走査期間と保持期間で駆動方法が異なる駆動を行う場合でも、実施例1ないし5で説明したバックライトの制御方法は、フリッカを抑制する効果を奏する。

【0153】

実施例1ないし5での消灯の定義について説明する。バックライトを全く点灯していない時、若しくは、バックライトに電力を供給する回路に、バックライトをオフする信号が与えられている時は言うまでもなく消灯であるが、本発明の場合には、点灯しているときに比べて十分に減光していれば上述した効果が得られる。

【0154】

例えば、液晶パネルの画素に白となる画像データを与えていて、暗室における測定において、点灯時の液晶パネルの輝度が 100 cd/m^2 の場合に、減光時の液晶パネルの輝度が $1\sim5\text{ cd/m}^2$ 程度以下であれば消灯している状態であると考えてよい。

【0155】

つまり、点灯時に比べて、減光したときの輝度の大きさが $1/100\sim1/20$ 程度以下になっていれば、本発明の効果が得られるという意味で、消灯している状態であると考えてよい。

【実施例6】

【0156】

本発明の実施例6について説明する。先に述べた本発明の実施例1ないし5は、画質劣化の抑制及び消費電力を低減する駆動方法に関した。本実施例は、これに加え、液晶表示装置に関する。

【0157】

図7は、本実施例を説明するためのブロック図である。液晶パネル2は、バックライト部6から光照射され、所望の画像を表示する。液晶パネル2に配置される信号配線101は、信号配線駆動回路3によって駆動され、走査配線102は、走査配線駆動回路4によって駆動される。

10

20

30

40

50

【 0 1 5 8 】

電源回路 5 は、信号配線駆動回路 3 及び走査配線駆動回路 4 に電力を供給する。また、電源回路 5 は、対向電極を駆動する回路を内蔵する。

【 0 1 5 9 】

タイミング制御回路 2 1 は、信号配線駆動回路 3 及び走査配線駆動回路 4 の駆動タイミング及びバックライト部 6 の点灯消灯を制御する。

【 0 1 6 0 】

バックライト部 6 を制御する B L 制御信号群 2 2 は、タイミング制御回路 2 1 とバックライト部 6 を接続している。B L 制御信号群 2 2 の信号は、複数存在する場合もあれば、1 つの場合もある。

10

【 0 1 6 1 】

液晶表示装置が設置されている製品に内蔵されていて、液晶表示装置の外部にある CPU 又はグラフィックコントローラなどの外部の制御回路（本実施例では CPU の場合を示す。）は、画像データや、タイミング制御回路 2 1 の動作を規定するデータ（本実施例では、このデータをインストラクションと呼ぶことにする。）や、表示同期信号をタイミング制御回路 2 1 に送る。

【 0 1 6 2 】

タイミング制御回路 2 1 は、液晶表示装置の外部の CPU であってもよく、液晶表示装置内に設置されてもよい。また、信号配線駆動回路 3 に内蔵されてもよい。

【 0 1 6 3 】

走査配線駆動回路 4 及び電源回路 5 を含むこれらの回路は、別々の L S I に設けられることもあり、一部共通、全て共通の L S I に設けられることもある。また、一部若しくは全部を液晶パネル 2 又はバックライト部 6 に内蔵することもある。ここでは別々の L S I に設けられた場合において以下の説明を行う。

20

【 0 1 6 4 】

バックライト部 6 の制御を、図 8 (a) , (b) を用いて説明する。図 8 (a) は、バックライト部 6 のブロック図を表している。バックライト部 6 の主な構成は導光板 2 4 , 拡散板 2 5 , 発光ダイオード L E D 1 ~ 3 , 発光ダイオードを駆動する L E D ドライバー 2 3 である。

【 0 1 6 5 】

本実施例では、発光ダイオードを白色 L E D とする。発光ダイオード L E D 1 ~ 3 は直列に接続され、L E D ドライバー 2 3 は、タイミング制御回路 2 1 から供給される B L 制御信号群 2 2 の内の 1 つである制御信号 S E L に基づいて、発光ダイオード L E D 1 ~ 3 に電力を供給する。

30

【 0 1 6 6 】

L E D 1 のアノードは、L E D ドライバーの端子 A に接続され、L E D 1 のカソードは L E D 2 のアノードに、L E D 2 のカソードは L E D 3 のアノードに、L E D 3 のカソードは L E D ドライバーの端子 K に接続される。

【 0 1 6 7 】

L E D ドライバーの端子 A は、端子 K よりも高い電圧、若しくは、同電圧の何れかに、制御信号 S E L に基づいてなる。L E D ドライバー 2 3 への電力は、液晶表示装置の外部より供給してもよいし、電源回路 5 から供給してもよい。ここで、発光ダイオードを直列に接続した例を説明したが、並列に接続して一括、若しくは、各々を制御してもよく、直列接続と並列接続を組み合わせてもよい。また、発光ダイオードを白色 L E D としたが、R G B などの単色の L E D を用いた構成とし、各色毎に発光ダイオードを制御しても構わない。

40

【 0 1 6 8 】

制御信号 S E L は、2 つの状態をとり、L E D ドライバー 2 3 は、制御信号 S E L が第 1 の状態の時は、発光ダイオード L E D 1 ~ 3 に電圧を印加して、発光ダイオードに電流を流し発光させる。制御信号 S E L が第 2 の状態の時は、発光ダイオード L E D 1 ~ 3 を

50

電圧無印加の状態として、発光ダイオードを消灯させる。

【0169】

以下の説明においては、便宜上、制御信号SELの第1の状態を、制御信号SELの電位が“ハイ”である場合をとし、第2の状態を、制御信号SELの電位が“ロー”である場合とする。

【0170】

図8(b)を用いて、タイミング制御回路21の制御シーケンスを説明する。表示同期信号は、垂直同期信号(以下「Vsync」という。)、水平同期信号(以下「Hsync」という。)、データイネーブル信号(以下「DE」という。)、ドットクロック(以下「CLK」という。)であり、図8(b)に示すとおり動作する。CLKは図示していない。

10

【0171】

通常の場合、フレーム期間を1/60秒程度とし、保持期間を走査期間より十分に短くしている。走査期間を16ms程度とし、フレーム期間の残りを保持期間としている。(この様な場合の保持期間を、一般に垂直帰線期間と呼んでいる。)この場合、Vsyncは、フレーム期間を規定する信号でVsyncの周期がフレーム期間となる。

【0172】

本実施例においては、Vsyncの周波数Fvを60Hzとする。Hsyncは、1行を走査する期間を規定する信号で、Vsyncの1周期内に全走査配線数Nを走査できる周波数Fhで動作している。周波数FvとFhの関係は、 $Fv < Fh / N$ である。

20

【0173】

DEは、データイネーブル信号であり、この信号が“ハイ”の時、画像データは有効となる。画像データGDATA1~3は、それぞれ1フレーム分の画像データを表している。

【0174】

図中DEにおいて、Hsyncの数パルスの間、DEが常に“ロー”である期間がある。この期間が垂直帰線期間である。垂直帰線期間は、数十μsから1ms程度の長さである。

【0175】

フレーム期間をVsyncの1周期と等しくする場合は、Hsync及びDEに従って、Vsync毎に画像データGDATA1~3を表示するように、タイミング制御回路21は、信号配線駆動回路3及び走査配線駆動回路4を制御する。

30

【0176】

バックライト部6は、常に“ハイ”若しくは60Hzより十分に早い周波数(概ね200Hzくらいで)で“ハイ”と“ロー”を繰り返すように制御される。

【0177】

フレーム期間をVsyncの3周期分(フレーム周波数は20Hz)とする場合で、走査期間を1/60秒程度(Vsyncの1周期内に存在する垂直帰線期間を除く15msから16.5ms程度を指す。)とし、保持期間を約2/60秒とする場合において、以下の説明では、便宜上、あるVsyncの1周期をVsync1とし、順次、Vsync2、Vsync3と呼ぶことにする。

40

【0178】

Vsync1においては、上述したように、外部より供給されるHsync及びDEに従って、画像データGDATA1を表示するように、タイミング制御回路21は、信号配線駆動回路3及び走査配線駆動回路4を制御する。

【0179】

そして、Vsync2、Vsync3の2周期においては、タイミング制御回路21は、走査を停止するように走査配線駆動回路4を制御し、信号配線駆動回路3の動作を一部若しくは全部を停止する。

【0180】

50

このとき、全走査配線はTFTがオフするレベルの電位にある。信号配線は、ハイインピーダンス状態とするか、若しくは、あるレベルの電位を印加するか、対向電極と全信号配線を短絡するか、その時に応じてして制御する。

【0181】

ただし、信号配線駆動回路3は、電流増幅を行って信号配線を充放電するオペアンプ部の電力を停止できるような構成とする必要がある。なぜならば、信号配線駆動回路において、最も電力を消費する部位であるため、Vsync2, Vsync3において、前記オペアンプ部の電力を停止することで、大幅に電力を削減できるためである。

【0182】

また、信号配線駆動回路3及び走査配線駆動回路4は、表示を行うためにロジック回路を動作させる必要がないので、ロジック回路の電力も低減することができる。

10

【0183】

この場合、フレーム期間をVsyncの1周期と等しくする場合に比べて、停止している箇所でする電力を概ね1/3にすることができる。また、保持期間は走査期間の略2倍で、フレーム期間は略3倍である。

【0184】

Vsyncを、BL期間を規定する信号として用い、BL期間をVsyncの1周期と等しい1/60秒とする。カウンタHCTRは、Hsyncを数えるカウンタであり、Vsyncの立下りエッジでゼロとなる。このカウンタHCTRを用いて、制御信号SELを制御することで、簡単にバックライトの点灯及び消灯のタイミングを制御できる。

20

【0185】

例えば、図8(b)のSELex1に示されるように、カウンタHCTRが0のときに、制御信号SELを“ロー”から“ハイ”に切り替え、カウンタHCTRが3のときに、制御信号SELを“ハイ”から“ロー”に切り替えることで、BL期間を簡単に規定することができ、m個(本実施例では3個)のBL期間の長さを足し合わせた長さを、フレーム期間と等しくし、走査期間において、バックライトを消灯する期間がバックライトを点灯する期間より長くなるように制御することが容易にできる。

【0186】

また、BL期間の開始時と走査期間の開始時(本実施例ではVsync1内における信号DEが1H期間毎に“ハイ”と“ロー”の繰り返しが始まる時(図中カウンタHCTRが3の時))を異ならせることも容易に可能である。

30

【0187】

例えば、図8(b)のSELex2に示されるように、カウンタHCTRが1のときに、制御信号SELを“ロー”から“ハイ”に切り替え、カウンタHCTRが4のときに、制御信号SELを“ハイ”から“ロー”に切り替えればよい。

【0188】

より具体的には、ライン数320行の液晶パネルの場合、カウンタHCTRは、0から、垂直帰線期間(0.98msとする。)分を含め概ね340までの値をとる。この時、Hsyncは49μsの周期で動く。カウンタHCTRが、20の時に走査が開始され、遅延期間T_{ret}を約2.5msとし、点灯率を約50%とする場合、カウンタHCTRが241のときに、制御信号SELを“ロー”から“ハイ”に切り替え、カウンタHCTRが71のときに、制御信号SELを“ハイ”から“ロー”に切り替えればよい。

40

【0189】

以上より、Vsyncを、BL期間を規定する信号とし、Vsyncの立下りエッジでカウンタの値がゼロとなり(カウンタの初期値となるという意味で、カウンタの初期値は0でも1でも構わず、任意である。)、Hsyncを数えるカウンタを設け、このカウンタを用いることで、バックライトの制御を容易に行うことができる。

【0190】

また、このようなカウンタを用いることで、BL期間の長さ及び点灯比率を任意の整

50

数値により指定できる。指定の方法としては、インストラクションを用いることで簡単に指定することができる。

【0191】

また、図8(b)に示されるカウンタHCTR1を用いてもよい。このカウンタHCTR1は、フレーム期間の最初に位置するVsync1におけるVsyncの立下りエッジでカウンタの値がゼロとなり、HsyncをVsync3の最後のHsyncまで数えるように動作する。このカウンタHCTR1を用いた場合、各BL期間の長さを任意に調整することができ、かつ、BL期間において、点灯比率を任意に制御することが可能となる。

【0192】

例えば、図8(b)のSELex3に示されるように、カウンタHCTR1が $N+2$ 、 $2N+4$ 、 $3N+7$ のときに、制御信号SELを“ロー”から“ハイ”に切り替え、カウンタHCTR1が0、 $N+7$ 、 $2N+7$ のときに、制御信号SEL“ハイ”をから“ロー”に切り替えればよい。このようなカウンタを用いることで、BL期間の長さ及び点灯比率を任意の整数値により指定できる。指定の方法としては、インストラクションを用いることで簡単に指定することができる。

【0193】

また、Hsyncを数えるカウンタに限らず、CLKやDEを数えるカウンタや、CLKを基に、タイミング制御回路21で生成した信号を数えるカウンタを用いて制御信号SELを制御してもよい。

【0194】

タイミング制御回路21は、信号配線駆動回路3及び走査配線駆動回路4の駆動タイミングを制御するとともに、制御信号SELの状態を制御することにより、フレームと同期して、所望のタイミングでバックライト部の点灯及び消灯を容易に制御することができる。

【0195】

フレーム期間の長さを変更する方法としては、CPUから発行されるインタラクションに従って行ってもよく、タイミング制御回路21に画像データを保持するメモリを設け、CPUから送られてくる画像データが、Vsyncの2周期以上変わらない場合は、フレーム期間をVsyncの数周期分の長さに設定するというようにしてもよい。

【0196】

また、メモリが内蔵される場合には、Vsyncの1周期よりも、走査期間の長さを短くすることが可能となる。走査期間の直前に位置する保持期間にメモリに蓄えられたデータを用いることで、Vsyncの1周期全体に亘って、Hsyncに同期して走査を行うようにする必要がなく、走査期間の長さを短くすることができる。

【0197】

また、外部の制御回路で、Vsyncの1周期を1/60秒より長くし、CLK、Hsync、DEを走査期間が1/60秒以下となるように制御し、制御信号SELの制御は液晶表示装置内で行い、タイミング制御回路21に入力される何れかの信号を、カウンタで数えることにより、制御信号SELを制御してもよい。

【実施例7】

【0198】

本発明の実施例7について説明する。図9は、本発明を携帯電話機に適用した場合のブロック図である。図9において、1004はホスト局を表し、1000は携帯電話機を表している。

【0199】

携帯電話機的主要な構成要素は、入力手段1001、主メモリ1002、送受信部1003、CPUと、液晶表示装置1である。また、液晶表示装置の主な構成要素は、液晶パネル2、信号配線駆動回路3、走査配線駆動回路4、電源回路5、バックライト部6である。

【0200】

10

20

30

40

50

さらに、信号配線駆動回路 3 の構成要素は、タイミング制御回路 300、メモリ 301、階調電圧セクタ 302、インターフェイス 303、制御レジスタ 304、階調電圧生成部 305 である。

【0201】

携帯電話機 1000 の CPU は、携帯電話機の各種動作制御を行う。液晶表示装置 1 の制御に関しては、ホスト局 1004 から受信した情報や、主メモリ 1002 内に記録されていたデータを表示できるように、表示同期信号及び画像データ 306 をタイミング制御回路 300 に出力する。また、動作を規定するデータ 307 (本実施例では、このデータをインストラクションと呼ぶことにする。)を発行する。

【0202】

インターフェイス 303 は、CPU とインストラクションを含むデータの送受信を行い、また、制御レジスタ 304 とともにデータの送受信を行う。インストラクションは制御レジスタ 304 に格納される。

【0203】

信号配線駆動回路 3 は、信号配線 101 を、走査配線駆動回路 4 は、走査配線 102 を駆動する。電源回路 5 は、携帯電話機から供給される電圧を基に、信号配線駆動回路 3、走査配線駆動回路 4 に電源電圧を供給する。また、電源回路 5 は対向電極を駆動する回路を内蔵する。

【0204】

バックライト部 6 を制御する BL 制御信号群 22 は、信号配線駆動回路 3 内部のタイミング制御回路 300 とバックライト部を接続している。タイミング制御回路 300 は、信号配線 101 及び走査配線駆動回路 4 の走査配線 102 の駆動タイミング及びバックライト部 6 の点灯消灯のタイミングを制御する。

【0205】

ここで、少なくとも 1 フレームに亘ってバックライトを常時点灯するモード (常時点灯モードと呼ぶことにする。)と、所定のタイミング (実施例 1 ないし 5 に記載されているようなフリッカを抑制するタイミング) で点灯及び消灯を行うモード (フリッカ抑制点灯モードと呼ぶことにする。)を切り替える方法について説明する。

【0206】

第 1 の方法としては、携帯電話機の周囲の環境を CPU が判断して、常時点灯モードとフリッカ抑制点灯モードを切り替える方法である。常時点灯モードに対してフリッカ抑制点灯モードは、走査期間において、光学応答変化を抑制するために、消灯するので、点灯期間の輝度を常時点灯モード時の輝度と等しくした場合は、常時点灯モードに比べて液晶パネルの輝度は低くなる。

【0207】

現行の携帯電話の液晶パネルの最大輝度は (大抵は常時点灯モードにある場合である。) 150 cd/m^2 から 200 cd/m^2 程度であり、 500 Lx 程度のオフィスや家庭の居間などの環境下や、それ以下の暗い環境下においては、十分過ぎる明るさである。明るくない環境下ではバックライトの輝度を低減し、バックライト部の電力低減と共に液晶パネルの輝度を見易い明るさにすることが望ましい。

【0208】

そこで、例えば、周囲の明るさを判定するセンサーを携帯電話機内に設け、そのセンサーの値を基に CPU が判断して、常時点灯モードとフリッカ抑制点灯モードを切り替えるインストラクションを発行し、そのデータに基づいてタイミング制御回路 300 は、常時点灯モードとフリッカ抑制点灯モードを切り替える。

【0209】

インストラクション LM を、その値が “0” の時には、液晶表示装置は、常時点灯モードになり、LM が “1” の時には、液晶表示装置は、フリッカ抑制点灯モードになるようなインストラクションとし、CPU は、センサーの値がある値より大きい場合は LM を “0” とし、低い場合は LM を “1” とする。

10

20

30

40

50

【 0 2 1 0 】

また、L Mの取り得る値を複数の値とし（例えば、“ 0 ”から“ 4 ”の値）、L Mは明るさの度合いを表すようにして、L Mの値を基にして、タイミング制御回路 3 0 0 は、点灯比率や点灯及び消灯のタイミングを制御することも可能である。

【 0 2 1 1 】

第 2 の方法としては、入力手段 1 0 0 1 に、何らかの入力があった場合、若しくは、着信やメールが届いた場合には、常時点灯モードを行い、常時点灯モード以降後、数十秒若しくは、数分たったならフリッカ抑制点灯モードに切り替わるようにしてもよい。

【 0 2 1 2 】

また、常時点灯モードからフリッカ抑制点灯モードに切り替えるまでの時間は、工場などで製品を出荷する前に、携帯電話機内のメモリに格納しておいてもよいし、携帯電話機の利用者が任意に設定できるようにしてもよい。

10

【 0 2 1 3 】

第 3 の方法としては、使用者が携帯電話機の設定を行うためのメニューにおいて、低電力で携帯電話を使用できる項目などを加えておき、この項目を使用者が選んだ時はフリッカ抑制点灯モードになるようにしてもよい。

【 0 2 1 4 】

また、C P U は、1 / 6 0 秒以上画像データに変更ない場合で、かつ、上述したような場合には、フリッカ抑制点灯モードのインストラクションを発行するようにしてもよい。

【 0 2 1 5 】

20

また、タイミング制御回路 3 0 0 は、1 / 6 0 秒以上画像データに変更ないことと、かつ、インストラクションのデータがフリッカ抑制点灯モードであるということを判定して、フリッカ抑制点灯モードの制御を行ってもよい。さらに、タイミング制御回路 3 0 0 が、センサーの値や 1 / 6 0 秒以上画像データに変更ないことを判断して、フリッカ抑制点灯モードを行ってもよい。

【 0 2 1 6 】

以上は、常時点灯モードとフリッカ抑制点灯モードを切り替える方法について説明したが、これに限らず、フリッカ抑制点灯モードと、その他のモード（例えば、走査期間と同程度以上の保持期間を有さない時の点灯消灯モード）間の切り替え方法としても使用できることは言うまでもない。

30

【 0 2 1 7 】

次に、液晶表示装置がフリッカ抑制点灯モードにある場合のタイミング制御に関して説明する。タイミング制御回路 3 0 0 に、C P U から表示同期信号及び画像データ 3 0 6 が入力され、タイミング制御回路 3 0 0 は、メモリ 3 0 1 を制御し、メモリの所定のアドレスに画像データを書き込む。

【 0 2 1 8 】

また、タイミング制御回路 3 0 0 は、画像データをメモリ 3 0 1 から読み出し、1 行分の画像データを、階調電圧セクタ 3 0 2 に順次一斉に出力する。階調電圧セクタ 3 0 2 は、画像データに従って、階調電圧生成部 3 0 5 で生成される階調電圧の何れかの電圧を選択して各信号配線 1 0 1 に電圧を印加する。階調電圧生成部 3 0 5 は、全階調数分の階調電圧を生成する。（ 6 4 階調表示の場合、 6 4 個の電圧を生成する。）

40

【 0 2 1 9 】

これらのタイミング図を図 1 0 (a) に示す。表示同期信号及び画像データ 3 0 6 の内訳は、実施例 6 で説明したものと同一のものとする。

【 0 2 2 0 】

フレーム期間を V s y n c の 3 周期分（フレーム周波数は 2 0 H z ）とする場合で、走査期間を約 1 / 6 0 秒、保持期間を約 2 / 6 0 秒とする場合のタイミング図である。走査期間は V s y n c 1 に含まれる。M D A T A はメモリ 3 0 1 内のデータを表す。

【 0 2 2 1 】

メモリ 3 0 1 には、信号 D E が“ ハイ ”の期間のドットクロック C L K（図示せず。）

50

に同期して、H s y n c 毎に 1 行分の画像データが順次書き込まれる。信号 F L M はフレーム開始を指示する。

【 0 2 2 2 】

また、信号 H O L D は、保持期間を規定する信号で、この信号は信号 F L M の立ち上りエッジで、“ロー”になる。信号 H O L D は、再び V s y n c 2 の周期の V s y n c の立ち下がりエッジ、または、書き込み動作を終えた後で“ハイ”になる。

【 0 2 2 3 】

信号 R C L K は、1 行分の画像データをメモリから読み出し、階調電圧セクタ 3 0 2 に順次一斉に出力するタイミングを指示する。T D A T A は、階調電圧セクタ 3 0 2 に与えられているデータである。

10

【 0 2 2 4 】

信号 H O L D が“ハイ”の期間には、階調電圧生成部 3 0 5 の出力をハイインピーダンスとして、階調電圧生成部 3 0 5 に流れる電流を停止若しくは低減する。また、信号 R C L K は停止し、メモリ読み出し動作は停止される。さらに、走査が終了すると、走査配線には T F T がオフとなる電圧が与えられる。これらにより、駆動に関する電力を削減することができる。

【 0 2 2 5 】

制御信号 S E L の制御は、実施例 6 で説明したように、カウンタ H C T R や H C T R 1 などを用いて行えばよい。これにより、任意の数の B L 期間の長さの和をフレーム期間と等しくして、所望のタイミングでバックライト部の点灯及び消灯を容易に制御することができる。

20

【 0 2 2 6 】

ここで、C P U は、V s y n c 毎に 1 フレーム分の画像データを転送する例を示したが、V s y n c 2 及び V s y n c 3 においては、画像データの転送を行わなくてもよい。このようにすることで、データ転送に要する電力を低減できる。

【 0 2 2 7 】

さらに、C P U は、信号 D E の V s y n c 2 及び V s y n c 3 にける値を常に“ロー”とすることで、メモリ書き込み動作も停止できる。このとき、メモリ書き込み及び、信号 D E の転送に要する電力を削減できる。

【 0 2 2 8 】

30

また、走査期間を V s y n c の周期より、短くする場合（例えば、半分の 1 / 1 2 0 秒にする場合）は、メモリ読み出しは、上述したように、V s y n c 1 のタイミングで行い、画像データのメモリ書き込みを、V s y n c 3 のタイミングで行い、V s y n c 1 及び V s y n c 2 においては、メモリ書き込みを行わない様にすることで、液晶パネルへの画像データの表示の遅延を V s y n c の 1 周期分で済むようにすることができる。

【 0 2 2 9 】

また、C P U が、各信号 C L K、H s y n c、D E を速い周期で制御することで、走査期間を短くしてもよい。

【 0 2 3 0 】

次に、発振回路を信号配線駆動回路 3 に内蔵した場合に関して図 1 0 (b) のタイミング図を用いて説明する。この場合、発振回路で内部クロック（図示していない。）を生成するので、C P U は、C L K、H s y n c、D E を信号配線駆動回路 3 に転送しなくてもよい。

40

【 0 2 3 1 】

内部クロックは、1 行を走査する期間よりも短く、V s y n c に同期するクロックである。内部クロックを用いて信号 H s y n c I N が作成される。この信号 H s y n c I N を数えることによって、制御信号 S E L を制御する。

【 0 2 3 2 】

内部クロックの周波数や、内部で作成する信号は自由に設定することが可能である。したがって、内部クロックの周波数を高くし、走査期間を V s y n c の周期より短くする

50

(例えば半分の1/120秒にする)ことができる。

【0233】

このとき、CPUからの画像データの転送は、Vsync1において、Vsync1の立下りエッジを起点として、メモリへ画像データの書き込みを開始する。CLKによる画像データの読み出しは、Vsync1よりも後に立ち上がるFLMを基準として開始する。画像データの読み出しと書き込みのタイミングをずらし、各画像データは同じVsync1内で、CPUから転送され、書き込まれた後で読み出される。

【0234】

内部クロックの周波数を高くし、画像データの読み出しと書き込みをずらすことで、走査期間をVsync1の周期よりも短くする場合でも、液晶パネルへの画像データの表示の遅延を概ね信号Vsyncの立下りと信号FLMの立ち下がりの時間差程度とすることができる。

【0235】

また、メモリの容量も、フレームメモリよりも小さなメモリとすることができる。つまり、メモリの容量をVsyncの立下りから信号FLMの立ち下がりまでの時間に転送される画像データを保持できる容量とすればよい。

【0236】

さらに、携帯電話機に内蔵されるデジタルカメラや、デジタルスチルカメラ、インターネット、モバイル放送などから送られてくる画像データのリフレッシュレートは60Hzよりも遅く、30Hz若しくは15Hzであることから、画像データのリフレッシュのタイミングにVsync1を合わせて、上述した方法で画像データの転送及び読み出しを行えば、液晶パネルへの画像データの表示の遅延を小さくすることができる。

【0237】

この場合、CPUは、Vsync1に画像データの転送を行い。Vsync2及びVsync3では、画像データの転送を行わなくてもよい。また、画像データが変わるときのみ、画像データの転送を行ってもよい。また、静止画の場合は、Vsyncの転送も停止してよい。

【0238】

また、Vsyncの周期を1/60秒とせず、フレーム期間と等しくし(本実施例では1/20秒)、信号配線及び走査配線の駆動に関しては、内部クロックを基準にした駆動を行ってもよい。

【0239】

この場合、主に異なる点は、BL期間の制御である。実施例6に示すカウンタHCTR1のようなフレーム期間に亘って、内部信号の何れかを数えるカウンタか、若しくは、フレーム期間をn等分(nは2以上の整数)した期間毎に初期値に戻るカウンタを用いて、BL期間の制御を容易に行うことが可能である。

【実施例8】

【0240】

本発明の実施例8について説明する。まず、本発明の実施例1で説明したように、保持期間Thにおける光学応答変化は殆どなく輝度が一定であり、走査期間Tsにおいては、相対輝度が低くなるに連れて光学応答変化が大きくなる。

【0241】

図2によれば、概ね相対輝度が50%以上の場合に、殆どフリッカがなくなっていることが分かる。これは、50%よりも高い相対輝度の場合、液晶に印加される電圧が低くなるために、信号配線の振幅も小さくなり、信号配線と画素電極間の容量結合による液晶電圧の変動が小さくなることが主な理由である。

【0242】

このとき、相対輝度0%に対応する電圧は約4Vで、相対輝度12.5%に対応する電圧は約2.55Vで、相対輝度50%に対応する電圧は約1.92Vで、相対輝度82.5%に対応する電圧は約1.52Vで、相対輝度100%に対応する電圧は約0.5Vである

10

20

30

40

50

。したがって、画素の液晶層に与える電圧の取りうる値の範囲であるダイナミックレンジは3.5 Vである。つまり、信号配線に与える電圧のダイナミックレンジも略3.5 V ~ 4 V程度である。

【0243】

あるフレームにおいて、相対輝度が50%よりも低い場合に対応した画像データの表示を行う場合には、バックライトの光量を下げると同時に、前記画像データよりも相対輝度が高い場合の画像データに対応する電圧を液晶に与えることでフリッカを抑制できる。

【0244】

この場合、液晶に印加する電圧を小さくし、信号配線の振幅を小さくすることができるので、フレーム周波数を60 Hzより小さくした場合に課題となる走査期間で発生するフリッカを抑制することができる。

10

【0245】

なお、バックライトの光量を下げるが、液晶に印加する電圧を小さくして液晶層を透過する光の割合を多くするので、液晶パネルは、バックライトの光量を下げる前とで殆ど変わらない画像を表示する。バックライトの光量の低減方法としては、PWM制御で行ってよい。この場合は、本発明の実施例1ないし5で説明した制御方法を用いてもよい。また、バックライトから発光する輝度の大きさを小さくすることで、バックライトの光量を低減してもよい。

【0246】

画素の液晶層に与える電圧の取りうる値の範囲であるダイナミックレンジを小さくし、液晶に印加する電圧を小さくする方法としては、1つは画像データを変換する方法が考えられる。これを、図11を用いて説明する。

20

【0247】

液晶表示装置1は、256(255から0の値を取る)階調表示が可能な場合である。図11(a)の数字は、外部のCPUにより送られてくる各画素に与える画像データを表す。この場合、画像データの最大値は100である。液晶表示装置内1の回路は、最大値をCPUより送られてくる画像データより判定し、それに基づいて画像データを変換する。

【0248】

例えば、図11(b)のように、階調100を255に変換し、それから順次、階調99は254、階調98は253、・・・、階調0は155に変換するというようにすればよい。ここで、順次、階調を1階調ずつ低くしたが、特に、順次変換する必要はない226から126の範囲に変換してもよい。すなわち、低い階調のセットを高い階調のセットとすればよい。これにより、液晶パネルの表示モードがノーマリーホワイトの場合、液晶に印加する電圧を低くすることができる。この際には、バックライトの光量を小さくする。

30

【0249】

次に、階調電圧生成部を制御してダイナミックレンジを小さくする方法を説明する。図11(c)及び(d)は、階調電圧を生成する回路を示している。各階調電圧は、電圧VdHとVdL($VdH > VdL$)間を抵抗分割することにより得る。同図(c)は、V0からV255の256個の電圧を生成する回路を示している。

40

【0250】

電圧VdHを供給する配線と、電圧V0を出力するオペアンプ3051に入力する配線との間の抵抗をR0aとし、電圧VdLを供給する配線と、電圧V255を出力するオペアンプ3052に入力する配線との間の抵抗R255aとする。

【0251】

前記液晶に印加する電圧のダイナミックレンジを小さくする方法としては、電圧VdHとVdL間の電圧を小さくすればよい。例えば、コモン交流フレーム毎反転駆動の場合、正フレームの時は、電圧VdLを一定としてVdHの電圧を小さくすればよく、負フレームの時は、電圧VdHを一定として、VdLの電圧を大きくすればよい。また、抵抗R0a

50

及び R 2 5 5 a の値を大きくすることでも、液晶に印加する電圧のダイナミックレンジを小さくすることができる。この際には、バックライトの光量を小さくする。

【 0 2 5 2 】

図 1 1 (d) では、正極及び負極用の階調電圧 V 0 から V 2 5 5 をそれぞれ作成している。生成する電圧の数は 5 1 1 個である。同図 (c) の場合と主に異なる箇所は、正極用の階調電圧を電圧 V d H と V d C 間で作成し、負極用の階調電圧を電圧 V d C と V d L 間で作成している点である。この場合、同図 (c) における回路の制御と同様にして、液晶に印加する電圧のダイナミックレンジを小さくすることができる。電圧 V d C を一定として、V d H の電圧を小さくし、V d L の電圧を大きくしてもよいし、同図 (d) 中の抵抗 R 0 a 及び R 0 b を、それぞれ大きくしてもよい。この際には、バックライトの光量を小

10

【 0 2 5 3 】

以上の構成及び制御により、液晶に印加する電圧のダイナミックレンジを小さくし、かつ、液晶層に印加される電圧を簡単に低くすることができる。

【 0 2 5 4 】

また、フレーム周波数低減による電力低減だけでなく、液晶に印加する電圧を小さくするために、信号配線電位の振幅が小さくなることによる電力低減効果も得られる。さらに、バックライトの光量を低減するために、バックライトの電力も低減できる。

【図面の簡単な説明】

【 0 2 5 5 】

20

【図 1】本発明に係る実施例 1 の駆動方法を説明するためのタイミング図。

【図 2】実施例 1 を説明するために用いるフリッカの光学応答波形図。

【図 3】本発明に係る実施例 2 の駆動方法を説明するためのタイミング図。

【図 4】本発明に係る実施例 3 の駆動方法を説明するためのタイミング図。

【図 5】本発明に係る実施例 4 の駆動方法を説明するためのタイミング図。

【図 6】本発明に係る実施例 5 の駆動方法を説明するためのタイミング図。

【図 7】本発明に係る液晶表示装置を説明するための図。

【図 8】本発明に係る液晶表示装置を説明するための図。

【図 9】本発明に係る液晶表示装置を説明するための図。

【図 10】本発明に係る液晶表示装置の制御を説明するための図。

30

【図 11】本発明に係る液晶表示装置の制御を説明するための図。

【図 12】本発明により解決される課題を説明するための図。

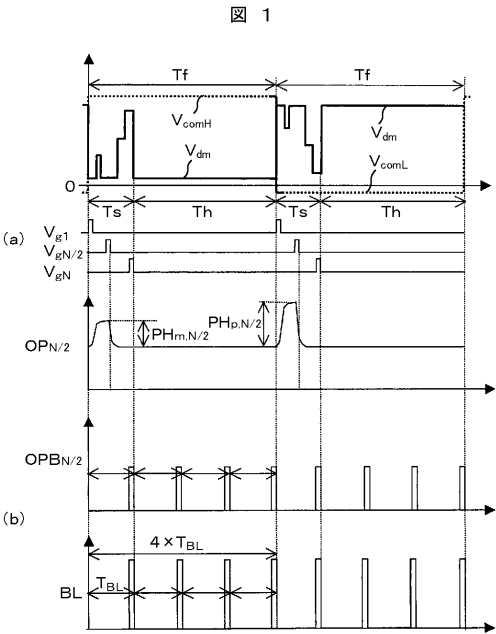
【符号の説明】

【 0 2 5 6 】

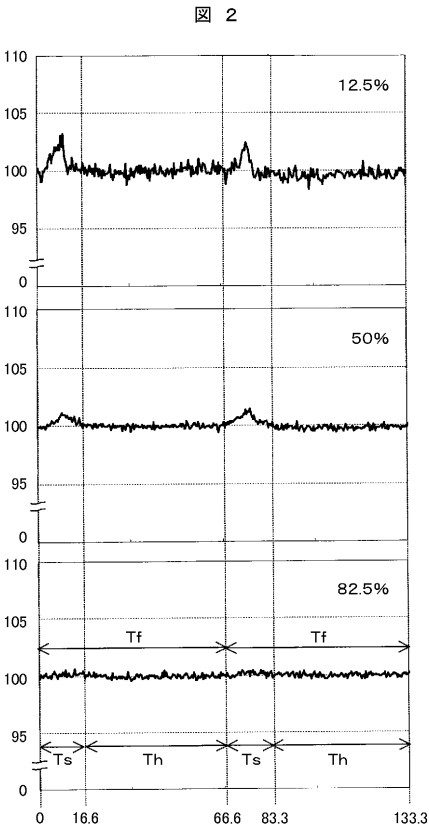
1 ... 液晶表示装置、2 ... 液晶パネル、3 ... 信号配線駆動回路、4 ... 走査配線駆動回路、5 ... 電源回路、6 ... バックライト部、2 1 ... タイミング制御回路、1 0 0 ... 対向電極、1 0 1 ... 信号配線、1 0 2 ... 走査配線、1 0 3 ... 容量配線、1 0 4 ... 画素電極、3 0 0 ... タイミング制御回路、3 0 1 ... メモリ、3 0 2 ... 階調電圧セクタ、3 0 3 ... インターフェイス、3 0 4 ... 制御レジスタ、3 0 5 ... 階調電圧生成部、1 0 0 0 ... 携帯電話機、1001 ... 入力手段、1 0 0 2 ... 主メモリ、1 0 0 3 ... 送受信部、1 0 0 4 ... ホスト局。

40

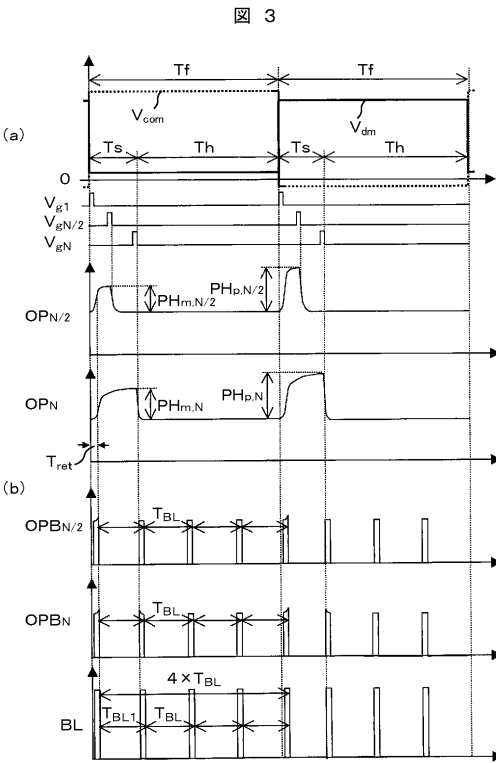
【図 1】



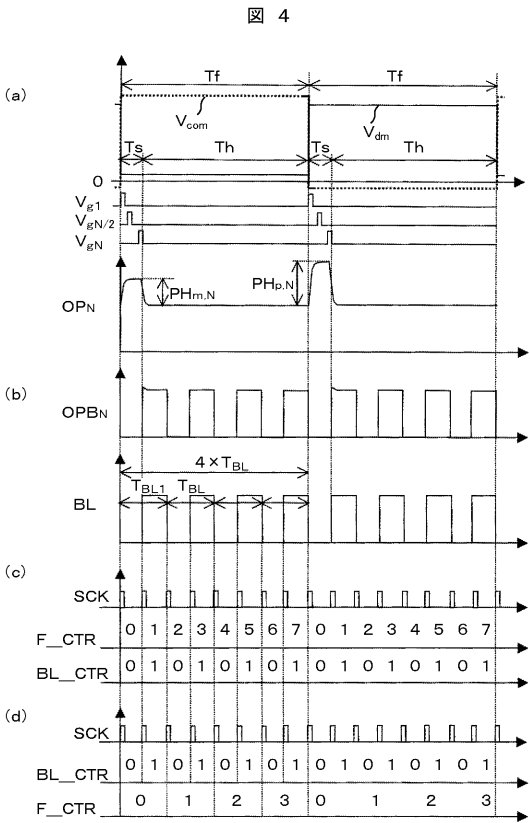
【図 2】



【図 3】

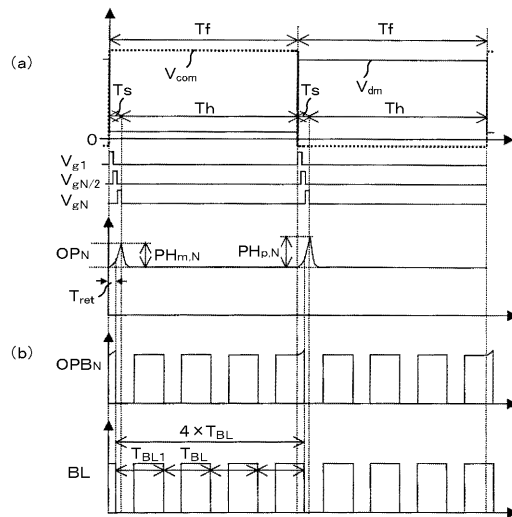


【図 4】



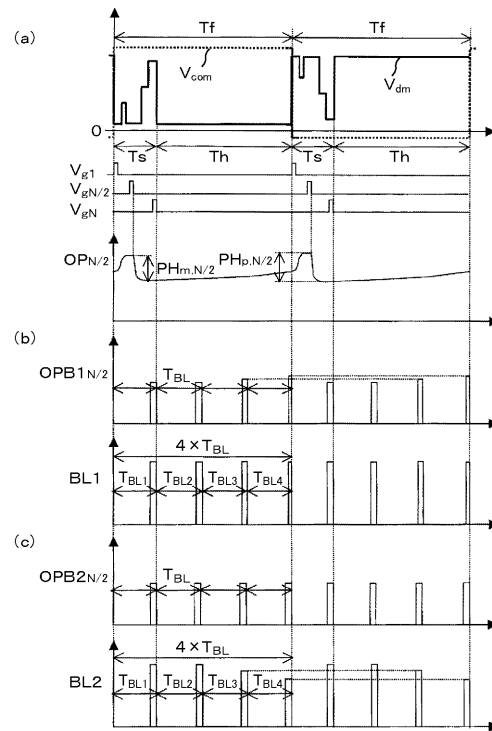
【図 5】

図 5



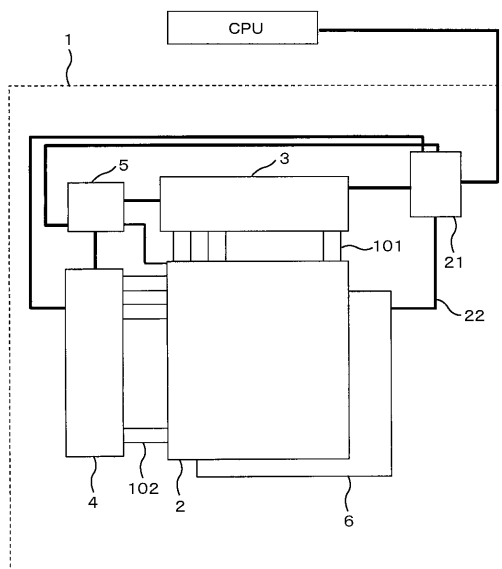
【図 6】

図 6



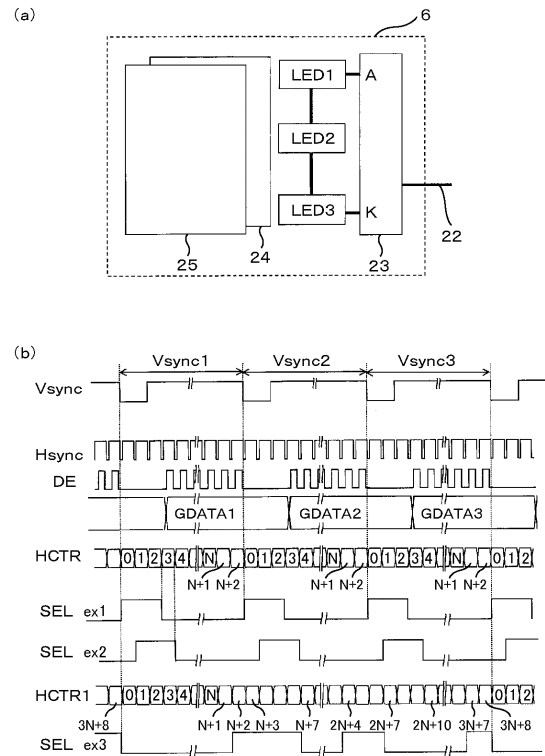
【図 7】

図 7



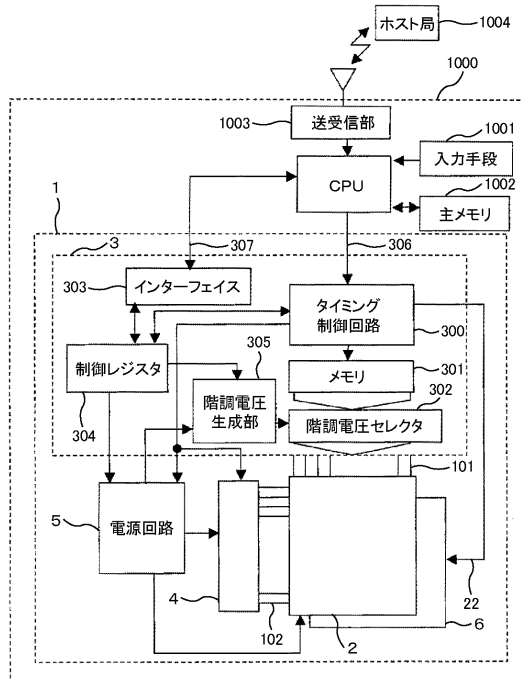
【図 8】

図 8



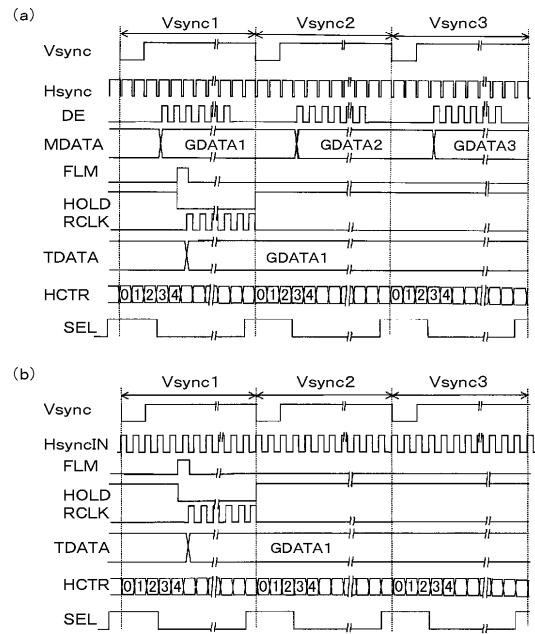
【図 9】

図 9



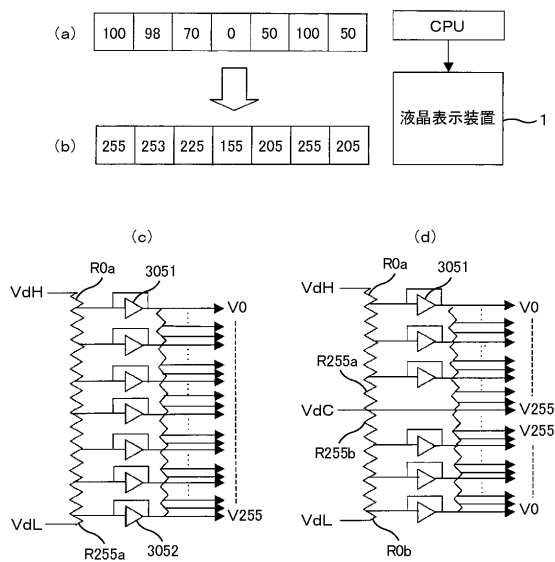
【図 10】

図 10



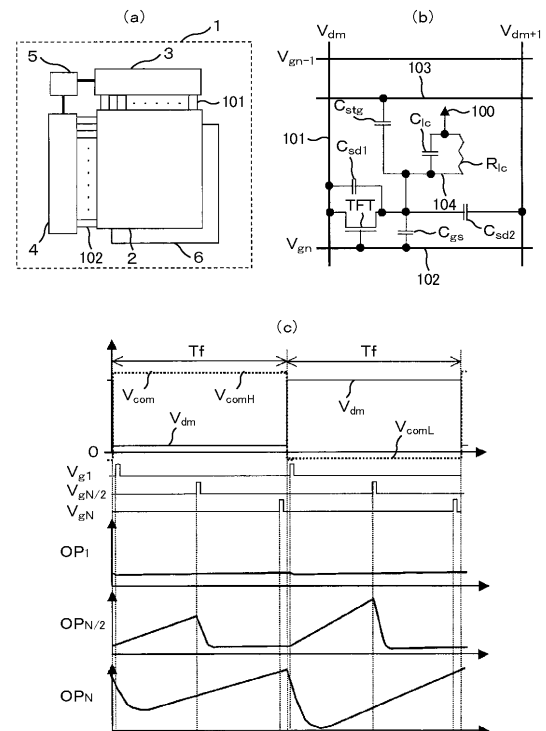
【図 11】

図 11



【図 12】

図 12



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 2 D
G 0 9 G 3/20 6 2 1 A

(72)発明者 山本 恒典
茨城県日立市大みか町七丁目1番1号
所内 株式会社 日立製作所 日立研究

(72)発明者 廣田 昇一
茨城県日立市大みか町七丁目1番1号
所内 株式会社 日立製作所 日立研究

審査官 小川 浩史

(56)参考文献 特開2004-206075(JP,A)
特開2002-287700(JP,A)
特開2000-322029(JP,A)
特開2000-293142(JP,A)
特開2001-312253(JP,A)
特開2002-14662(JP,A)
特開2002-91400(JP,A)
特開2003-177719(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 2 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3