

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 29 年 3 月 30 日 (2017.3.30)

【公表番号】特表 2016-526854 (P2016-526854A)
 【公表日】平成 28 年 9 月 5 日 (2016.9.5)
 【年通号数】公開・登録公報 2016-053
 【出願番号】特願 2016-525378 (P2016-525378)
 【国際特許分類】

H 0 4 N 19/423 (2014.01)

H 0 4 N 19/60 (2014.01)

【F I】

H 0 4 N 19/423

H 0 4 N 19/60

【手続補正書】
 【提出日】平成 29 年 2 月 27 日 (2017.2.27)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

ビデオコーディングにおいてビデオデータを変換する方法であって、
ビデオデータ値のブロックを変換するために 2 次元変換の第 1 のステージを、ビデオコー
 ディングデバイスによって、決定することと、ここにおいて、前記第 1 のステージは、
 水平方向性または垂直方向性を有する、

前記 2 次元変換の第 2 のステージを、前記ビデオコーディングデバイスによって、決定
 することと、ここにおいて、前記第 2 のステージは、前記第 1 のステージが水平方向性を
 有する場合、垂直方向性を有し、前記第 2 のステージは、前記第 1 のステージが垂直方向
 性を有する場合、水平方向性を有する、

第 1 のステージの結果を生成するために、ビデオデータ値の前記ブロックに前記 2 次元
 変換の前記第 1 のステージを、前記ビデオコーディングデバイスによって、適用すること
 と、

前記第 1 のステージと前記第 2 のステージとの間で前記第 1 のステージの結果を並べ替
 えることおよびバッファすることなしに、前記第 1 のステージの結果を前記第 2 のステー
 ジに直接、前記ビデオコーディングデバイスによって、転送することと、

第 2 のステージの結果のブロックを生成するために、前記転送された第 1 のステージの
 結果に前記 2 次元変換の前記第 2 のステージを、前記ビデオコーディングデバイスによっ
 て、適用することと、

を備える方法。

【請求項 2】

前記第 1 のステージを適用することの前に、バッファに前記ブロックのすべてのビデオ
 データ値を記憶すること、をさらに備え、

前記第 1 のステージを適用することは、前記第 2 のステージの前記方向性に基づいて前
 記第 1 のステージを適用することを備え、

前記第 1 のステージの結果を転送することは、前記第 2 のステージの前記方向性におい
 て前記第 1 のステージの結果を前記第 2 のステージに直接転送することを備える、

請求項 1 に記載の方法。

【請求項 3】

前記第 1 のステージを適用することは、前記第 1 のステージの結果を生成するために前記第 1 のステージの前記方向性に基づいて前記第 1 のステージを適用することを備え、

前記第 1 のステージの結果を転送することは、前記第 1 のステージの前記方向性において前記第 1 のステージの結果を前記第 2 のステージに直接転送することを備え、

前記第 2 のステージを適用することは、複数の部分的な第 2 のステージの結果を生成するために、前記第 2 のステージの前記方向性に基づいて前記第 1 のステージの結果に前記第 2 のステージを適用すること、および第 2 のステージの結果の前記ブロックを生成するために、前記複数の部分的な第 2 のステージの結果をアグリゲートすることを備える、

請求項 1 に記載の方法。

【請求項 4】

循環先入れ先出し部分結果バッファに、前記複数の部分的な第 2 のステージの結果を記憶することをさらに備える、請求項 3 に記載の方法。

【請求項 5】

前記 2 次元変換は、第 2 のステージの結果の前記ブロックが変換係数のブロックを備えるような順変換を備える、請求項 1 に記載の方法。

【請求項 6】

前記 2 次元変換は、第 2 のステージの結果の前記ブロックが再構成された残差値のブロックを備えるような逆変換を備える、請求項 1 に記載の方法。

【請求項 7】

ビデオコーディングにおいてビデオデータを変換するための装置であって、

ビデオデータ値のブロックを記憶するように構成されたメモリと、

ビデオデータ値の前記ブロックを変換するために 2 次元変換の第 1 のステージを決定することと、ここにおいて、前記第 1 のステージは、水平方向性または垂直方向性を有する、

前記 2 次元変換の第 2 のステージを決定することと、ここにおいて、前記第 2 のステージは、前記第 1 のステージが水平方向性を有する場合、垂直方向性を有し、前記第 2 のステージは、前記第 1 のステージが垂直方向性を有する場合、水平方向性を有する、

第 1 のステージの結果を生成するために、ビデオデータ値の前記ブロックに前記 2 次元変換の前記第 1 のステージを適用することと、

前記第 1 のステージと前記第 2 のステージとの間で前記第 1 のステージの結果を並べ替えることおよびバッファすることなしに、前記第 1 のステージの結果を前記第 2 のステージに直接転送することと、

第 2 のステージの結果のブロックを生成するために、前記転送された第 1 のステージの結果に前記 2 次元変換の前記第 2 のステージを適用することと、

を行うように構成された 1 つまたは複数のプロセッサと

を備える装置。

【請求項 8】

前記 1 つまたは複数のプロセッサは、

前記第 1 のステージを適用することの前に、バッファに前記ブロックのすべてのビデオデータ値を記憶するようにさらに構成され、

前記第 1 のステージを適用するために、前記 1 つまたは複数のプロセッサは、前記第 2 のステージの前記方向性に基づいて前記第 1 のステージを適用するように構成され、

前記第 1 のステージの結果を転送するために、前記 1 つまたは複数のプロセッサは、前記第 2 のステージの前記方向性において前記第 1 のステージの結果を前記第 2 のステージに直接転送するように構成された、

請求項 7 に記載の装置。

【請求項 9】

前記第 1 のステージを適用するために、前記 1 つまたは複数のプロセッサは、前記第 1 のステージの結果を生成するために前記第 1 のステージの前記方向性に基づいて前記第 1

のステージを適用するように構成され、

前記第1のステージの結果を転送するために、前記1つまたは複数のプロセッサは、前記第1のステージの前記方向性において前記第1のステージの結果を前記第2のステージに直接転送するように構成され、

前記第2のステージを適用するために、前記1つまたは複数のプロセッサは、複数の部分的な第2のステージの結果を生成するために、前記第2のステージの前記方向性に基づいて前記第1のステージの結果に前記第2のステージを適用すること、および第2のステージの結果の前記ブロックを生成するために、前記複数の部分的な第2のステージの結果をアグリゲートするように構成された、

請求項7に記載の装置。

【請求項10】

前記1つまたは複数のプロセッサは、循環先入れ先出し部分結果バッファに、前記複数の部分的な第2のステージの結果を記憶するようにさらに構成された、請求項9に記載の装置。

【請求項11】

前記2次元変換は、第2のステージの結果の前記ブロックが変換係数のブロックを備えるような順変換を備える、請求項7に記載の装置。

【請求項12】

前記2次元変換は、第2のステージの結果の前記ブロックが再構成された残差値のブロックを備えるような逆変換を備える、請求項7に記載の装置。

【請求項13】

ビデオコーディングにおいてビデオデータを変換するための装置であって、

ビデオデータ値のブロックを変換するために2次元変換の第1のステージを決定するための手段と、ここにおいて、前記第1のステージは、水平方向性または垂直方向性を有する、

前記2次元変換の第2のステージを決定するための手段と、ここにおいて、前記第2のステージは、前記第1のステージが水平方向性を有する場合、垂直方向性を有し、前記第2のステージは、前記第1のステージが垂直方向性を有する場合、水平方向性を有する、

第1のステージの結果を生成するために、ビデオデータ値の前記ブロックに前記2次元変換の前記第1のステージを適用するための手段と、

前記第1のステージと前記第2のステージとの間で前記第1のステージの結果を並べ替えることおよびバッファすることなしに、前記第1のステージの結果を前記第2のステージに直接転送するための手段と、

第2のステージの結果のブロックを生成するために、前記転送された第1のステージの結果に前記2次元変換の前記第2のステージを適用するための手段と、
を備える装置。

【請求項14】

前記第1のステージを適用することの前に、バッファに前記ブロックのすべてのビデオデータ値を記憶するための手段をさらに備え、

前記第1のステージを適用するための前記手段は、前記第2のステージの前記方向性に基づいて前記第1のステージを適用するための手段を備え、

前記第1のステージの結果を転送するための前記手段は、前記第2のステージの前記方向性において前記第1のステージの結果を前記第2のステージに直接転送するための手段を備える、

請求項13に記載の装置。

【請求項15】

前記第1のステージを適用するための前記手段は、前記第1のステージの結果を生成するために前記第1のステージの前記方向性に基づいて前記第1のステージを適用するための手段を備え、

前記第1のステージの結果を転送するための前記手段は、前記第1のステージの前記方

向性において前記第 1 のステージの結果を前記第 2 のステージに直接転送するための手段を備え、

前記第 2 のステージを適用するための前記手段は、複数の部分的な第 2 のステージの結果を生成するために、前記第 2 のステージの前記方向性に基づいて前記第 1 のステージの結果に前記第 2 のステージを適用するための手段、および第 2 のステージの結果の前記ブロックを生成するために、前記複数の部分的な第 2 のステージの結果をアグリゲートするための手段を備える、

請求項 1 3 に記載の装置。

【請求項 1 6】

循環先入れ先出し部分結果バッファに、前記複数の部分的な第 2 のステージの結果を記憶するための手段をさらに備える、請求項 1 5 に記載の装置。

【請求項 1 7】

前記 2 次元変換は、第 2 のステージの結果の前記ブロックが変換係数のブロックを備えるような順変換を備える、請求項 1 3 に記載の装置。

【請求項 1 8】

前記 2 次元変換は、第 2 のステージの結果の前記ブロックが再構成された残差値のブロックを備えるような逆変換を備える、請求項 1 3 に記載の装置。