

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(11) 263812

(13) B1

(21) PV 3981-87.I
(22) Přihlášeno 01 06 87

(51) Int. Cl. 4
G 05 F 1/66

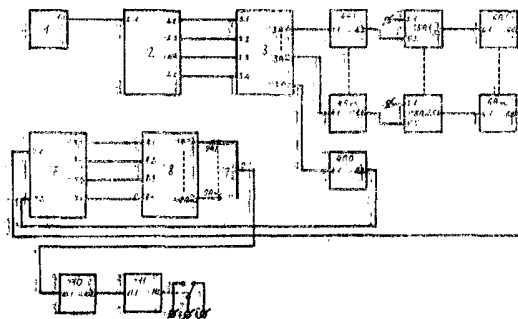
(40) Zveřejněno 16 09 88
(45) Vydáno 15 07 89

(75)
Autor vynálezu

RŮZHA JAROSLAV, PŘÍBRAM

(54) Zapojení pro regulaci výkonu počtem spotřebičů

(57) Řešení se týká zapojení pro regulaci výkonu počtem spotřebičů, které obsahuje zdroj hodinových impulsů, dva dekodéry, dva čítače impulsů, nejméně tři invertory a nejméně dvě vstupní hradla a dva součtové členy. Zdroj hodinových impulsů je spojen s prvním čítačem impulsů, který je čtyřmi výstupy spojen se čtyřmi vstupy prvního dekodéru, spojeného s invertory napojenými na vstupní hradla, která jsou spojena se součtovými členy. Součtové členy jsou napojeny na druhý čítač impulsů spojený s druhým dekodérem, napojeným na přepínač volby režimu, který je přes zesilovač spojen s pracovním kontaktem výstupního relé.



Vynález se týká zapojení pro regulaci výkonu počtem spotřebičů, obsahujícího zdroj hodinových impulsů, dva čítače impulsů, dva dekodéry a nejméně tři invertory, dvě vstupní hradla a součtové členy.

V praxi jsou při zajišťování potřebného množství stlačeného vzduchu pro důlní provozy kompresory napojeny na transformátory, jejichž počet je dán celkovým počtem kompresorů. Během dne se spotřeba stlačeného vzduchu mění, což ovlivňuje počet pracujících kompresorů. Při provozu jsou všechny transformátory zapnuty bez ohledu na to, kolik kompresorů je v daném okamžiku v chodu, což vede ke zbytečným ztrátám elektrické energie.

Uvedené nedostatky odstraňuje zapojení pro regulaci výkonu počtem spotřebičů podle vynálezu, které obsahuje zdroj hodinových impulsů, dva čítače impulsů, dva dekodéry a nejméně tři invertory, dvě vstupní hradla a součtové členy. Podstata vynálezu spočívá v tom, že zdroj hodinových impulsů je výstupem spojen se vstupem prvního čítače impulsů, jehož první výstup je spojen s prvním vstupem prvního dekodéru. Druhý vstup prvního dekodéru je spojen s druhým výstupem prvního čítače impulsů, jehož třetí výstup je spojen se třetím vstupem prvního dekodéru. Čtvrtý výstup prvního čítače impulsů je spojen se čtvrtým vstupem prvního dekodéru, jehož první až n-tý výstup je spojen se vstupem odpovídajícího prvního až n-tého invertoru. Nulovací výstup prvního dekodéru je spojen se vstupem nulovacího invertoru, jehož výstup je spojen s druhým vstupem druhého čítače impulsů. Výstup prvního až n-tého invertoru je spojen s druhým vstupem odpovídajícího prvního až n-tého vstupního hradla, opatřených prvním vstupem. Výstup prvního až n-tého vstupního hradla je spojen s odpovídajícím vstupem prvního až n-tého součtového členu, jejichž výstupy jsou připojeny na první vstup druhého čítače impulsů. První výstup druhého čítače impulsů je napojen na první vstup druhého dekodéru. Druhý výstup druhého čítače impulsů je spojen s druhým vstupem druhého dekodéru, jehož třetí vstup je spojen se třetím výstupem druhého čítače impulsů. Čtvrtý výstup druhého čítače impulsů je připojen na čtvrtý vstup druhého dekodéru, jehož první až n-tý výstup je připojen na první až n-tý vstup přepínače volby režimu. Výstup přepínače volby režimu je připojen na vstup tranzistorového zesilovače, jehož výstup je spojen se vstupem výstupního relé připojeného výstupem na pracovní kontakt.

Využitím zapojení podle vynálezu se docílí automatického vypínání a zapínání transformátorů v závislosti na počtu kompresorů v chodu, což má za následek úspory elektrické energie, která by byla spotřebovávána provozem nevyužitých transformátorů.

Na přiloženém výkresu je uvedeno bloko-

vé schéma zapojení pro regulaci výkonu počtem spotřebičů podle vynálezu.

Zapojení podle vynálezu obsahuje zdroj 1 hodinových impulsů, jímž je v tomto případě běžný multivibrátor se dvěma invertory. Dále obsahuje dva čítače impulsu 2, 7, dva dekodéry 3, 8, nejméně tři invertory 4A1 až 4An a nejméně dvě vstupní hradla 5A1 až 5An a dva součtové členy 6A1 až 6An, které jsou tvořeny diodami. Celkový počet invertorů 4An, vstupních hradel 5An a součtových členů 6An souhlasí s počtem spotřebičů, například kompresorů, které mohou být podle potřeby uváděny do provozu nebo vypínány. Zdroj 1 hodinových impulsů je svým výstupem 1.1 spojen se vstupem 2.1 prvního čítače 2 impulsů, jehož první výstup 2.2 je spojen s prvním vstupem 3.1 prvního dekodéru 3. Druhý vstup 3.2 prvního dekodéru 3 je spojen s druhým výstupem 2.3 prvního čítače 2 impulsů, jehož třetí výstup 2.4 je spojen se třetím vstupem 3.3 prvního dekodéru 3. Čtvrtý výstup 2.5 prvního čítače 2 impulsů je spojen se čtvrtým vstupem 3.4 prvního dekodéru 3, jehož první až n-tý výstup 3A1 až 3An je spojen se vstupem 4.1 odpovídajícího prvního až n-tého invertoru 4A1 až 4An. Nulovací výstup 3A0 prvního dekodéru 3 je spojen se vstupem 4.1 nulovacího invertoru 4A0, jehož výstup 4.2 je spojen s druhým vstupem 7.2 druhého čítače 7 impulsů. Výstup 4.2 prvního až n-tého invertoru 4A1 až 4An je spojen s druhým vstupem 5.2 odpovídajícího prvního až n-tého vstupního hradla 5A1 až 5An, z nichž každé je opatřeno prvním vstupem 5.1 pro přívod vstupních informací. Výstup 5.3 prvního až n-tého vstupního hradla 5A1 až 5An je spojen se vstupem 6.1 odpovídajícího prvního až n-tého součtového členu 6A1 až 6An. Výstupy 6.2 všech součtových členů 6A1 až 6An jsou připojeny na první vstup 7.1 druhého čítače 7 impulsů, jehož první výstup 7.3 je napojen na první vstup 8.1 druhého dekodéru 8. Druhý výstup 7.4 druhého čítače 7 impulsů je spojen s druhým vstupem 8.2 druhého dekodéru 8, jehož třetí vstup 8.3 je spojen se třetím výstupem 7.5 druhého čítače 7 impulsů. Čtvrtý výstup 7.6 druhého čítače 7 impulsů je připojen na čtvrtý vstup 8.4 druhého dekodéru 8, jehož první až n-tý výstup 8A1 až 8An je vyveden na první až n-tý vstup 9A1 až 9An přepínače 9 volby režimu, jehož výstup 9.1 je připojen na vstup 10.1 tranzistorového zesilovače 10. Výstup 10.2 tranzistorového zesilovače 10 je spojen se vstupem 11.1 výstupního relé 11, napojeného výstupem 11.2 na pracovní kontakt.

Z výstupu 1.1 zdroje 1 hodinových impulsů jsou impulsy vedeny na vstup 2.1 prvního desítkového čítače 2 impulsů, zapojeného v kruhovém režimu. Z prvního čítače 2 impulsů je signál veden na vstupy 3.1, 3.2, 3.3 a 3.4 prvního dekodéru 3 a je převeden na kód 1 z deseti. Z prvního dekodéru 3 je

signál veden do prvního až n-tého invertoru **4A1** až **4An** a odtud je informace o započtení celkového počtu spotřebičů převáděna jako log 1 do vstupů **5.1** prvního až n-tého vstupního hradla **5A1** až **5An**. Z výstupů **5.2** prvního až n-tého vstupního hradla **5A1** až **5An** je signál veden na vstupy **6.1** prvního až n-tého součtového členu **6A1** až **6An**, v němž se vyhodnotí počet zapnutých spotřebičů a tento údaj se vede z výstupů **6.2** na první vstup **7.1** druhého čítače 7 impulsů. Na druhý vstup **7.2** druhého čítače 7 impulsů jsou přiváděny nulovací impulsy z nulo-

vacího invertoru **4A0**. Druhý čítač 7 impulsů je nulován každý cyklus prvního čítače 2 impulsů. Z druhého čítače 7 impulsů je signál veden na první až n-tý vstup **9A1** až **9An** přepínače 9 volby režimu, na němž je nastaven počet spotřebičů, které mají být v chodu. Při dosažení zvoleného počtu spotřebičů dochází k vypnutí či zapnutí napájecích transformátorů přes pracovní kontakty výstupního relé **11**, k němuž je vypínací nebo zapínací impuls přiváděn z přepínače 9 volby režimu přes zesilovač **10**.

PŘEDMĚT VYNÁLEZU

Zapojení pro regulaci výkonu počtem spotřebičů, obsahující zdroj hodinových impulsů, dva čítače impulsů, dva dekodéry, nejméně tři invertory a nejméně dvě vstupní hradla a dva součtové členy, vyznačené tím, že zdroj (1) hodinových impulsů je svým výstupem (1.1) spojen se vstupem (2.1) prvního čítače (2) impulsů, jehož první výstup (2.2) je spojen s prvním vstupem (3.1) prvního dekodéru (3), jehož druhý vstup (3.2) je spojen s druhým výstupem (2.3) prvního čítače (2) impulsů, jehož třetí výstup (2.4) je spojen se třetím vstupem (3.3) prvního dekodéru (3) a jehož čtvrtý výstup (2.5) je spojen se čtvrtým vstupem (3.4) prvního dekodéru (3), jehož první až n-tý výstup (3A1 až 3An) je spojen se vstupem (4.1) odpovídajícího prvního až n-tého invertoru (4A1 až 4An) a nulovací výstup (3A0) prvního dekodéru (3) je spojen se vstupem (4.1) nulovacího invertoru (4A0), jehož výstup (4.2) je spojen s druhým vstupem (7.2) druhého čítače (7) impulsů, přičemž výstup (4.2) prvního až n-tého invertoru (4A1 až 4An) je spojen s druhým vstu-

pem (5.2) odpovídajícího prvního až n-tého vstupního hradla (5A1 až 5An), opatřených prvním vstupem (5.1), přičemž výstup (5.3) prvního až n-tého vstupního hradla (5A1 až 5An) je spojen se vstupem (6.1) odpovídajícího prvního až n-tého součtového členu (6A1 až 6An), jejichž výstupy (6.2) jsou připojeny na první vstup (7.1) druhého čítače (7) impulsů, jehož první výstup (7.3) je napojen na první vstup (8.1) druhého dekodéru (8) a jehož druhý výstup (7.4) je spojen s druhým vstupem (8.2) druhého dekodéru (8), jehož třetí vstup (8.3) je spojen se třetím výstupem (7.5) druhého čítače (7) impulsů, jehož čtvrtý výstup (7.6) je připojen na čtvrtý vstup (8.4) druhého dekodéru (8), jehož první až n-tý výstup (8A1 až 8An) je spojen s odpovídajícím prvním až n-tým vstupem (9A1 až 9An) přepínače (9) volby režimu, jehož výstup (9.1) je připojen na vstup (10.1) zesilovače (10), jehož výstup (10.2) je spojen se vstupem (11.1) výstupního relé (11) připojeného výstupem (11.2) na jeho pracovní kontakt.

