



(10) **DE 10 2013 219 472 B4** 2016.09.22

(12) **Patentschrift**

(21) Aktenzeichen: **10 2013 219 472.2**
(22) Anmeldetag: **26.09.2013**
(43) Offenlegungstag: **03.04.2014**
(45) Veröffentlichungstag
der Patenterteilung: **22.09.2016**

(51) Int Cl.: **H03K 17/00 (2006.01)**

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
13/631,459 **28.09.2012** **US**

(72) Erfinder:
**Norling, Karl, Villach, AT; Deboy, Gerald, Dr.,
Klagenfurt, AT**

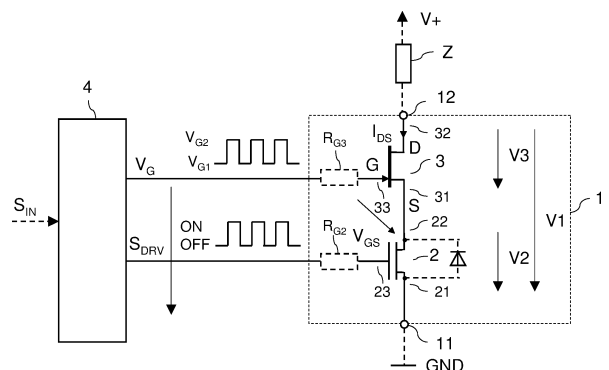
(73) Patentinhaber:
Infineon Technologies Austria AG, Villach, AT

(56) Ermittelter Stand der Technik:
DE 101 01 744 C1

(74) Vertreter:
**Westphal, Mussnug & Partner Patentanwälte mit
beschränkter Berufshaftung, 80331 München, DE**

(54) Bezeichnung: **SCHALT-SCHALTUNG MIT EINEM ERSTEN TRANSISTORBAUELEMENTUND EINEM ZWEITEN TRANSISTORBAUELEMENT, DIE IN REIHE GESCHALTETSIND**

(57) Hauptanspruch: Verfahren, das aufweist:
Ansteuern eines ersten Transistorbauelements (2) einer Schalt-Schaltung (1) unter Verwendung eines ersten Ansteuersignals (S_{DRV}); und
Ansteuern eines zweiten Transistorbauelements (3) der Schalt-Schaltung, das eine in Reihe zu einer Laststrecke des ersten Transistorbauelements (2) geschaltete Laststrecke aufweist, unter Verwendung eines zweiten Ansteuersignals (V_G), das sich von dem ersten Ansteuersignal unterscheidet, wobei das Verfahren zum Steuern der Schalt-Schaltung (1) in einen Aus-Zustand aufweist:
Ändern eines Signalpegels des zweiten Ansteuersignals (V_G) von einem zweiten Signalpegel (V_{G2}) auf einen ersten Signalpegel (V_{G1}) und Ausschalten des ersten Transistorbauelements (2) durch Ändern eines Signalpegels des ersten Ansteuersignals (S_{DRV}) von einem Ein-Pegel (ON) auf einen Aus-Pegel (OFF) nach einer Verzögerungszeit nach dem Ändern des Signalpegels des zweiten Ansteuersignals (V_G).



Beschreibung

[0001] Ausführungsbeispiele der vorliegenden Erfindung betreffen eine Schalt-Schaltung mit einem ersten Transistorbauelement (z.B. einem selbstsperrenden Transistorbauelement) und einem zweiten Transistorbauelement (z.B. einem selbstleitenden Transistorbauelement), die in Reihe geschaltet sind, und ein Verfahren zum Ansteuern einer solchen elektronischen Schaltung.

[0002] Zusammengesetzte Schaltungen mit einem selbstleitenden Transistorbauelement und einem selbstsperrenden Transistorbauelement, die in Reihe geschaltet sind, sind bekannt. Bei dieser Art von zusammengesetzter Schaltung kann ein selbstleitendes Transistorbauelement mit einer hohen Sperrspannungsfestigkeit und einem niedrigen Einschaltwiderstand mit einem selbstsperrenden Niederspannungstransistor kombiniert werden, um ein selbstsperrendes Schaltverhalten der zusammengesetzten Schaltung zu erhalten.

[0003] Gemäß einem herkömmlichen Konzept besitzt der selbstsperrende Transistor einen Steueranschluss (Gateanschluss), der an einen der Lastanschlüsse des selbstleitenden Transistors gekoppelt ist. Diese Schaltung kann durch Ein- und Ausschalten des selbstsperrenden Transistorbauelements ein- und ausgeschaltet werden, da der Schaltzustand des selbstleitenden Transistors immer dem Schaltzustand des selbstsperrenden Transistorbauelements folgt.

[0004] Gemäß einem weiteren herkömmlichen Konzept wird der selbstsperrende Transistor dauerhaft eingeschaltet, wenn die Schaltung in einem normalen Betriebszustand ist, und der selbstleitende Transistor wird durch ein Ansteuersignal, das an dessen Steueranschluss angelegt ist, ein- und ausgeschaltet.

[0005] Die DE 101 01 744 C1 beschreibt eine Schaltungsanordnung mit einem selbstsperrendem MOSFET und einem selbstleitenden JFET, die jeweils eine Laststrecke und einen Steueranschluss aufweisen und deren Laststrecken in Reihe geschaltet sind. Der JFET dient zur Begrenzung eines durch den MOSFET fließenden Stroms auf einen Maximalstrom, wobei dieser Maximalstrom zeitgleich oder zeitverzögert zu einem Einschalten des MOSFET erhöht und dann wieder verringert wird.

[0006] Die der vorliegenden Erfindung zugrunde liegende Aufgabe besteht darin, ein verbessertes Verfahren zum Ansteuern einer Schalt-Schaltung mit einem selbstleitenden Transistor und einem selbstsperrenden Transistor, die in Reihe geschaltet sind, zur Verfügung zu stellen und eine entsprechende Schalt-Schaltung zur Verfügung zu stellen.

[0007] Diese Aufgabe wird durch Verfahren gemäß Anspruch 1 und durch eine Schaltung gemäß Anspruch 8 gelöst.

[0008] Beispiele werden nun anhand der Zeichnungen erläutert. Die Zeichnungen dienen zum Veranschaulichen des Grundprinzips, sodass nur Aspekte, die zum Verständnis des Grundprinzips notwendig sind, dargestellt sind. Die Zeichnungen sind nicht maßstabsgerecht. In den Zeichnungen bezeichnen dieselben Bezugszeichen gleiche Merkmale.

[0009] Fig. 1 veranschaulicht ein Ausführungsbeispiel einer elektronischen Schaltung, die eine Schalt-Schaltung mit einem ersten Transistorbauelement und einem zweiten Transistorbauelement und eine an die Schalt-Schaltung gekoppelte Ansteuerschaltung aufweist;

[0010] Fig. 2 veranschaulicht Leitzustände des zweiten Transistorbauelements abhängig von dem internen Ansteuersignal;

[0011] Fig. 3 veranschaulicht Betriebszustände (Leitzustände) des zweiten Transistorbauelements abhängig von einem Schaltzustand des ersten Transistorbauelements und abhängig von einem externen Ansteuersignal;

[0012] Fig. 4 die Fig. 4A und Fig. 4B umfasst, veranschaulicht das Funktionsprinzip der Schalt-Schaltung gemäß ersten und zweiten Ausführungsbeispielen; und

[0013] Fig. 5 die Fig. 5A und Fig. 5B umfasst, veranschaulicht das Funktionsprinzip der Schalt-Schaltung gemäß dritten und vierten Ausführungsbeispielen.

[0014] In der nachfolgenden detaillierten Beschreibung wird auf die beigefügten Figuren Bezug genommen, die einen Teil hiervon bilden und in denen zur Veranschaulichung spezielle Ausführungsbeispiele, wie die Erfindung realisiert werden kann, dargestellt sind.

[0015] Fig. 1 veranschaulicht ein Ausführungsbeispiel einer elektronischen Schaltung, die eine Schalt-Schaltung 1 und eine an die Schalt-Schaltung 1 gekoppelte Ansteuerschaltung 4 aufweist. Die Schalt-Schaltung 1 umfasst ein erstes Transistorbauelement 2 und ein zweites Transistorbauelement 3. Das erste Transistorbauelement 2 umfasst eine Laststrecke zwischen einem ersten Lastanschluss 21 und einem zweiten Lastanschluss 22 und einen Steueranschluss 23, und das zweite Transistorbauelement 3 umfasst eine Laststrecke zwischen einem ersten Lastanschluss 31 und einem zweiten Lastanschluss 32 und einen Steueranschluss 33. Die Laststrecken der ersten und zweiten Transistorbauelemente 2, 3 sind dadurch in Reihe geschaltet, dass der erste Lastan-

schluss **31** des zweiten Transistorbauelements **3** an dem zweiten Lastanschluss **22** des ersten Transistorbauelements **2** gekoppelt ist.

[0016] Gemäß einem Ausführungsbeispiel ist das erste Transistorbauelement **2** ein selbstsperrender Transistor. Dieser Transistor ist in dem Ausführungsbeispiel gemäß **Fig. 1** schematisch als MOS-Transistor dargestellt. Dies ist jedoch nur ein Beispiel. Der erste Transistor **2** kann als ein herkömmlicher selbstsperrender Transistor ausgebildet sein. Herkömmliche selbstsperrende Transistoren sind beispielsweise n-leitende oder p-leitende Anreicherungs-MOSFETs (Metall-Oxide-Semiconductor Field-Effect Transistors), n-leitende oder p-leitende IGBTs (Insulated Gate Bipolar Transistors) oder npn- oder pnp-Bipolarsperrschichttransistoren (Bipolar Junction Transistors, BJTs). Wenn das erste Transistorbauelement **2** als ein MOSFET oder ein IGBT ausgebildet ist, ist der Steueranschluss **23** ein Gateanschluss des Transistorbauelements und die ersten und zweiten Lastanschlüsse **21**, **23** sind Source- bzw. Drainanschlüsse des Transistorbauelements. Wenn das erste Transistorbauelement **2** als ein BJT ausgebildet ist, ist der Steueranschluss **23** ein Basisanschluss, während die ersten und zweiten Lastanschlüsse **21**, **22** Emitter- bzw. Kollektoranschlüsse sind.

[0017] Gemäß einem Ausführungsbeispiel ist das zweite Transistorbauelement **3** ein selbstleitendes Transistorbauelement, wie beispielsweise ein Sperrschicht-FET (Junction FET, JFET), ein Verarmungs-MOSFET oder ein High-Electron-Mobility-Transistor (HEMT). Lediglich zur Veranschaulichungszwecken ist das zweite Transistorbauelement **3** gemäß **Fig. 1** als ein JFET, insbesondere als n-leitender JFET, ausgebildet. In diesem Fall bildet der Steueranschluss **23** einen Gateanschluss, der erste Lastanschluss **31** bildet einen Sourceanschluss und der zweite Lastanschluss **32** bildet einen Drainanschluss. Insbesondere das zweite Transistorbauelement **3** kann als Siliziumcarbid-(SiC)-JFET oder als Galliumnitrid(GaN)-High-Electron-Mobility-Transistor (HEMT) ausgebildet sein.

[0018] Die Schalt-Schaltung **1** kann als Schalter zum Schalten eines Stroms I_S durch eine Last **Z** verwendet werden. Eine solche Anwendung der Schalt-Schaltung **1** als ein elektronischer Schalter zum Schalten eines Stroms I_{DS} durch eine Last ist schematisch in **Fig. 1** dargestellt. In diesem Fall ist die Reihenschaltung mit den ersten und zweiten Transistorbauelementen **2**, **3** in Reihe zu der Last zwischen Anschlüssen für erste und zweite (positive und negative) Versorgungspotenziale V_+ , GND geschaltet. Die Schalt-Schaltung **1** kann in einem Ein-Zustand und einem Aus-Zustand betrieben werden. Wenn die Schalt-Schaltung **1** im Ein-Zustand ist, fällt eine Versorgungsspannung, die zwischen den ersten

und zweiten Versorgungsanschlüssen zur Verfügung steht, hauptsächlich über der Last **Z** ab und bewirkt einen Laststrom I_{DS} ungleich null durch die Last **Z**, während die Versorgungsspannung hauptsächlich über der Schalt-Schaltung **1** abfällt, wenn die Schalt-Schaltung **1** im Aus-Zustand ist.

[0019] Es gibt selbstleitende Transistorbauelemente, die niedrigere Einschaltwiderstände (bei einer gegebenen Sperrspannungsfestigkeit) als vergleichbare selbstsperrende Transistorbauelemente aufweisen. In der Schalt-Schaltung gemäß **Fig. 1** kann ein solches selbstleitendes Transistorbauelement als zweiter Transistor **3** verwendet werden, während das selbstsperrende Transistorbauelement **2** sicherstellt, dass die Schalt-Schaltung **1** wie ein herkömmlicher selbstsperrender elektronischer Schalter funktioniert. Dies ist nachfolgend weiter im Detail erläutert.

[0020] Bezug nehmend auf **Fig. 1** erhält der Steueranschluss **23** des ersten Transistorbauelements **2** ein erstes Ansteuersignal S_{DRV} und der Steueranschluss **33** des zweiten Transistorbauelements **3** erhält ein zweites Ansteuersignal V_G . Diese ersten und zweiten Ansteuersignale S_{DRV} , V_G werden durch die Ansteuerschaltung **4** bereitgestellt. Das erste Ansteuersignal S_{DRV} nimmt einen von einem Ein-Pegel, der das erste Transistorbauelement **2** einschaltet, und einem Aus-Pegel, der das erste Transistorbauelement **2** ausschaltet, an. Lediglich zu Erläuterungszwecken sei angenommen, dass das erste Transistorbauelement **2** ein n-leitender Anreicherungs-MOSFET mit einem Gateanschluss als Steueranschluss **23**, einem Sourceanschluss als erstem Lastanschluss **23** und einem Drainanschluss als zweitem Lastanschluss **22** ist. In diesem Fall ist das erste Ansteuersignal S_{DRV} die Gate-Source-Spannung (die Spannung zwischen dem Steueranschluss **23** und dem ersten Lastanschluss **21**), wobei der Ein-Pegel einer Gate-Source-Spannung oberhalb einer Schwellenspannung des MOSFET entspricht, während der Aus-Pegel einer Gate-Source-Spannung unterhalb der Schwellenspannung, wie beispielsweise null, entspricht.

[0021] Bezug nehmend auf **Fig. 1** ist das zweite Ansteuersignal V_G , das an den Steueranschluss **33** (Gateanschluss) des zweiten Transistorbauelements **3** angelegt wird, eine Spannung zwischen dem Steueranschluss **33** und dem ersten Lastanschluss **21** des ersten Transistorbauelements **2**. Das heißt, das zweite Ansteuersignal V_G wird an das zweite Transistorbauelement **3** über das erste Transistorbauelement **2** angelegt. Nachfolgend wird das zweite Ansteuersignal V_G auch als externes Ansteuersignal des zweiten Transistorbauelements **3** bezeichnet. Der Schaltzustand (Leitzustand) des zweiten Transistorbauelements **3** ist definiert durch ein internes Ansteuersignal V_{GS} zwischen dem Steueranschluss **33** und dem ersten Lastanschluss **31**. Wenn das zweite Transistor-

baulement **3** als JFET ausgebildet ist, ist das interne Ansteuersignal V_{GS} die Gate-Source-Spannung des JFET.

[0022] Bezug nehmend auf **Fig. 1** ist das interne Ansteuersignal V_{GS} abhängig von dem externen Ansteuersignal V_G wie folgt:

$$V_{GS} = V_G - V_2 \quad (1),$$

wobei V_2 die Laststreckenspannung (die Spannung zwischen den ersten und zweiten Lastanschlüssen **22, 21**) des ersten Transistorbauelements **2** ist.

[0023] Die Ansteuerschaltung **4** erzeugt das externe Ansteuersignal V_G mit einem von einem ersten Signalpegel V_{G1} und einem zweiten Signalpegel V_{G2} . Diese ersten und zweiten Signalpegel sind derart, dass jeder dieser ersten und zweiten Signalpegel V_{G1}, V_{G2} das zweite Transistorbauelement **3** einschaltet, wenn das erste Transistorbauelement **2** eingeschaltet wurde. Allerdings unterscheiden sich die ersten und zweiten Signalpegel V_{G1}, V_{G2} derart, dass die ersten und zweiten Signalpegel V_{G1}, V_{G2} das zweite Transistorbauelement **3** in zwei unterschiedliche Leitzustände bringen. Dies ist nachfolgend anhand von **Fig. 2** erläutert.

[0024] **Fig. 2** veranschaulicht schematisch einen Laststrom I_{DS} durch das zweite Transistorbauelement **3** abhängig von der internen Ansteuerspannung V_{GS} . Bezug nehmend auf **Fig. 2** ist der Strom I_{DS} bei internen Ansteuerspannungen V_{GS} unterhalb einer Schwellenspannung (Abschnürspannung) V_{PO} null. Das heißt, das zweite Transistorbauelement **3** ist bei internen Ansteuerspannungen V_{GS} unterhalb der Abschnürspannung ausgeschaltet. Der spezielle Wert der Abschnürspannung ist abhängig von der speziellen Art des zweiten Transistorbauelements **3**. Gemäß einem Ausführungsbeispiel ist die Abschnürspannung beispielsweise eine Spannung zwischen -25 V und -15 V. Die ersten und zweiten Signalpegel V_{G1}, V_{G2} des externen Ansteuersignals V_G sind höher als die Abschnürspannung V_{PO} , sodass das zweite Transistorbauelement **3** einen Strom leitet, wenn das erste Transistorbauelement **2** eingeschaltet wurde und wenn einer von den ersten und zweiten Signalpegeln V_{G1}, V_{G2} an das zweite Transistorbauelement **3** angelegt wird.

[0025] Zu Erläuterungszwecken sei angenommen, dass die Laststreckenspannung V_2 des ersten Transistorbauelements **2** annähernd null ist, wenn das erste Transistorbauelement **2** eingeschaltet wurde. In diesem Fall entspricht das interne Ansteuersignal V_{GS} dem externen Ansteuersignal V_G , wenn das erste Transistorbauelement **2** eingeschaltet wurde. Bezug nehmend auf **Fig. 2** sind die ersten und zweiten Signalpegel V_{G1}, V_{G2} des externen Ansteuersignals V_G derart, dass die ersten und zweiten Si-

gnalpegel V_{G1}, V_{G2} das zweite Transistorbauelement **3** in unterschiedlichen Leitzuständen betreiben. Der erste Signalpegel V_{G1} ist zwischen der Abschnürspannung und dem zweiten Signalpegel V_{G2} , sodass der erste Signalpegel V_{G1} einen niedrigeren Laststrom I_{DS} durch das zweite Transistorbauelement **3** als der zweite Signalpegel V_{G2} bewirkt. Das heißt, die Stromfähigkeit des zweiten Transistorbauelements **3** ist niedriger bei dem ersten Signalpegel V_{G1} als bei dem zweiten Signalpegel V_{G2} , und der Einschaltwiderstand ist höher bei dem ersten Signalpegel V_{G1} als bei dem zweiten Signalpegel V_{G2} .

[0026] Bezug nehmend auf **Fig. 2** kann der Laststrom I_{DS} nicht auf oberhalb eines maximalen Laststromes I_{DS-MAX} (bei einer gegebenen Laststreckenspannung des zweiten Transistorbauelements **3**) erhöht werden. Das heißt, der Einschaltwiderstand des zweiten Transistorbauelements **3** kann nicht auf unterhalb eines minimalen Einschaltwiderstandes reduziert werden. Das zweite Transistorbauelement **3** ist vollständig eingeschaltet, wenn der Einschaltwiderstand sein Minimum erreicht hat. Gemäß einem Ausführungsbeispiel ist der zweite Signalpegel V_{G2} derart, dass er das zweite Transistorbauelement **3** vollständig einschaltet (sodass der Einschaltwiderstand ein Minimum besitzt). Gemäß einem Ausführungsbeispiel ist der zweite Signalpegel V_{G2} null oder sogar positiv.

[0027] Abhängig von dem Signalpegel des ersten Ansteuersignals S_{DRV} und des Signalpegels des externen Ansteuersignals V_G kann die Schalt-Schaltung **1** einen von drei unterschiedlichen Betriebszuständen annehmen, die nachfolgend anhand von **Fig. 3** erläutert sind. Der Betriebszustand der Schalt-Schaltung **1** ist abhängig von den Betriebszuständen des ersten Transistorbauelements **2** und des zweiten Transistorbauelements **3**. **Fig. 3** veranschaulicht den Betriebszustand der Schalt-Schaltung **1**, insbesondere des zweiten Transistorbauelements **3** der Schalt-Schaltung **1**, abhängig von den Signalpegeln des ersten Ansteuersignals S_{DRV} und des zweiten Ansteuersignals (externen Ansteuersignals) V_G .

[0028] Wenn das erste Ansteuersignal S_{DRV} einen Ein-Pegel ON besitzt, nimmt das zweite Transistorbauelement **3** abhängig von dem externen Ansteuersignal V_G (das im Wesentlichen dem internen Ansteuersignal V_{GS} entspricht) einen von einem ersten und einem zweiten Betriebszustand an. In jedem der ersten und zweiten Betriebszustände ist das zweite Transistorbauelement **3** eingeschaltet. Allerdings ist die Stromfähigkeit und der Einschaltwiderstand des zweiten Transistorbauelements **3** in den ersten und zweiten Betriebszuständen unterschiedlich.

[0029] Wenn das erste Ansteuersignal S_{DRV} einen Aus-Pegel OFF besitzt, ist das erste Transistorbauelement **2** ausgeschaltet. In diesem Fall ist das zwei-

te Transistorbauelement **3** unabhängig von dem Signalpegel des externen Ansteuersignals V_G ausgeschaltet (ist in einem dritten Betriebszustand). Dies ist nachfolgend anhand von **Fig. 1** erläutert. Wenn eine positive Versorgungsspannung über der Reihenschaltung mit den ersten und zweiten Transistorbauelementen **2**, **3** anliegt und wenn das erste Transistorbauelement **2** ausgeschaltet wird, nimmt die Laststreckenspannung V_2 über dem ersten Transistorbauelement **2** zu. Bezug nehmend auf Gleichung (1) führt ein Anstieg der Laststreckenspannung V_2 zu einer Abnahme des internen Ansteuersignals V_{GS} . Die Laststreckenspannung V_2 des ersten Transistorbauelements **2** nimmt zu, bis das externe Ansteuersignal V_{GS} (die interne Ansteuerspannung) die Abschnürspannung V_{PO} erreicht, sodass:

$$V_{GS} = V_{PO} = V_G - V_2 \quad (2).$$

[0030] Die Laststreckenspannung V_2 des ersten Transistorbauelements ist daher:

$$V_2 = V_G - V_{PO} \quad (3).$$

[0031] Damit ist unabhängig von dem externen Ansteuersignal V_G das zweite Transistorbauelement **3** im Aus-Zustand, wenn das erste Transistorbauelement **2** im Aus-Zustand ist. Das heißt, im Aus-Zustand der Schalt-Schaltung **1** sind unabhängig von dem Signalpegel des externen Ansteuersignals V_G das erste und zweite Transistorbauelement **3** im Aus-Zustand. Nur die Laststreckenspannung V_2 des ersten Transistorbauelements **2** ist abhängig von dem Signalpegel des externen Ansteuersignals V_G , wie durch Gleichung (3) definiert. Gemäß einem Ausführungsbeispiel entspricht die Sperrspannungsfestigkeit des ersten Transistorbauelements **2** wenigstens dem Betrag der Abschnürspannung V_{PO} des zweiten Transistorbauelements **3**.

[0032] Der Betrag der Abschnürspannung V_{PO} ist beispielsweise im Bereich von einigen Volt, bis hin zu einigen 10 Volt, während die Sperrspannungsfestigkeit des zweiten Transistorbauelements **3** im Bereich von bis zu einigen 100 Volt oder sogar einigen Kilovolt sein kann. Wenn die Schalt-Schaltung **1** vom Ein-Zustand in den Aus-Zustand schaltet oder vom Aus-Zustand in den Ein-Zustand schaltet, kann es wünschenswert sein, die Steigung der Laststreckenspannung V_1 der Schalt-Schaltung **1** zu steuern, wobei die Laststreckenspannung V_1 der Summe der Laststreckenspannung V_3 des zweiten Transistorbauelements **3** und der Laststreckenspannung V_2 des ersten Transistorbauelements **2** entspricht. Wenn die im Aus-Zustand an die Schalt-Schaltung angelegte Spannung wesentlich höher ist als die Abschnürspannung V_{PO} des zweiten Transistorbauelements **3**, entspricht die Laststreckenspannung V_1 der Schalt-Schaltung **1** annähernd der Laststreckenspannung V_3 des zweiten Transistorbauelements **3**. Es kann

daher wünschenswert sein, die Steigung der Laststreckenspannung V_3 des zweiten Transistorbauelements **3** bei Übergängen der Schalt-Schaltung **1** vom Aus-Zustand in den Ein-Zustand, und umgekehrt, zu steuern.

[0033] Ausführungsbeispiele zum Steuern der Steigung der Laststreckenspannung V_3 des zweiten Transistorbauelements **3** sind nachfolgend anhand der **Fig. 4A** und **Fig. 4B** erläutert. **Fig. 4A** veranschaulicht ein Verfahren zum Steuern der Steigung der Laststreckenspannung V_3 bei einem Übergang vom Aus-Zustand in den Ein-Zustand der Schalt-Schaltung **1**, und **Fig. 4B** veranschaulicht ein Verfahren zum Steuern der Steigung der Laststreckenspannung V_3 bei einem Übergang vom Ein-Zustand in den Aus-Zustand der Schalt-Schaltung **1**. Die **Fig. 4A** und **Fig. 4B** zeigen jeweils Zeitdiagramme des internen Steuersignals V_{GS} , des externen Steuersignals V_G und des ersten Ansteuersignals S_{DRV} .

[0034] Bezug nehmend auf **Fig. 4A** besitzt das erste Ansteuersignal S_{DRV} einen Aus-Pegel vor dem Zeitpunkt t_1 , sodass das erste Transistorbauelement **2**, und damit die Schalt-Schaltung **1**, vor dem ersten Zeitpunkt t_1 im Aus-Zustand ist. Zum Zeitpunkt t_1 wechselt der Signalpegel des ersten Ansteuersignals S_{DRV} vom Aus-Pegel auf den Ein-Pegel, um das erste Transistorbauelement **2** einzuschalten. Wenn das erste Transistorbauelement **2** eingeschaltet wird, steigt das interne Ansteuersignal V_{GS} des zweiten Transistorbauelements **3** von der Abschnürspannung V_{PO} auf den ersten Signalpegel V_{G1} an. Eine Geschwindigkeit, mit der das interne Ansteuersignal V_{GS} ansteigt, ist abhängig von der Schaltgeschwindigkeit des ersten Transistorbauelements **2**. Das heißt, die Geschwindigkeit des Anstiegs der internen Ansteuerspannung V_{GS} ist abhängig von der Geschwindigkeit, mit der das erste Transistorbauelement **2** vom Aus-Zustand in den Ein-Zustand schaltet. Bezug nehmend auf **Fig. 1** ist die Schaltgeschwindigkeit des ersten Transistorbauelements **2** unter anderem abhängig von einem Gatewiderstand R_{G2} des ersten Transistorbauelements **2**. Die Schaltgeschwindigkeit nimmt zu, wenn der Gatewiderstand R_{G2} abnimmt.

[0035] Das zweite Transistorbauelement **3** ist im ersten Betriebszustand (ersten Leitzustand), wenn das interne Ansteuersignal V_{GS} den ersten Signalpegel V_{G1} erreicht. Bezug nehmend auf **Fig. 4A** wechselt das Ansteuersignal V_G von dem ersten Signalpegel V_{G1} auf den zweiten Signalpegel V_{G2} zu einem zweiten Zeitpunkt t_2 , der nach dem ersten Zeitpunkt t_1 liegt. Nach dem zweiten Zeitpunkt t_2 steigt das interne Ansteuersignal V_{GS} von dem ersten Signalpegel V_{G1} auf den zweiten Signalpegel V_{G2} an. Eine Geschwindigkeit, mit der das interne Ansteuersignal V_{GS} ansteigt, ist unter anderem abhängig von einem Gatewiderstand R_{G3} (vgl. **Fig. 1**) des zweiten Transistorbauelements **3**. Die Gatewiderstände R_{G2} , R_{G3}

können interne und/oder externe Widerstände zwischen der internen Gateelektrode (nicht dargestellt) des jeweiligen Transistorbauelements **2**, **3** und der Ansteuerschaltung **4** sein.

[0036] Bezug nehmend auf **Fig. 4A** bezeichnet t_3 einen Zeitpunkt, zu dem das interne Ansteuersignal V_{GS} den zweiten Signalpegel V_{G2} erreicht. Zu Erläuterungszwecken sei angenommen, dass das zweite Transistorbauelement **3** zum Zeitpunkt t_3 vollständig eingeschaltet ist. Bezug nehmend auf **Fig. 4A** gibt es eine Verzögerungszeit T_{d1} zwischen dem ersten Zeitpunkt t_1 , wenn das erste Transistorbauelement **2** beginnt, eingeschaltet zu werden, und dem dritten Zeitpunkt t_3 , zu dem das zweite Transistorbauelement **3** vollständig eingeschaltet ist. Innerhalb dieser Verzögerungszeit T_{d1} nimmt die Laststreckenspannung V_2 , die ein Maximum besitzt, wenn die Schalt-Schaltung **1** ausgeschaltet ist, ab, bis sie zum Zeitpunkt t_3 ein Minimum erreicht. Bei dem Verfahren gemäß **Fig. 4A** kann diese Verzögerungszeit T_{d1} , und damit die Steigung der Ausgangsspannung V_3 , über verschiedene Parameter eingestellt werden, nämlich eine Zeitdifferenz $t_2 - t_1$ zwischen den ersten und zweiten Zeitpunkten t_1 , t_2 und dem Wert des ersten Signalpegels V_{G1} relativ zu dem zweiten Signalpegel V_{G2} und der Abschnürspannung V_{PO} .

[0037] Wenn die Schalt-Schaltung **1** vom Ein-Zustand in den Aus-Zustand geschaltet wird, wechselt das externe Ansteuersignal V_G vom zweiten Signalpegel V_{G2} zum ersten Signalpegel V_{G1} , bevor das erste Transistorbauelement **2** ausgeschaltet wird. In dem Ausführungsbeispiel gemäß **Fig. 4B** ist t_4 der Zeitpunkt, zu dem der Signalpegel des externen Ansteuersignals V_G sich ändert, sodass das interne Ansteuersignal V_{GS} beginnt abzusinken. Eine Geschwindigkeit, bei der das interne Ansteuersignal V_{GS} absinkt, ist unter anderem abhängig von dem Gatewiderstand R_{G3} (vgl. **Fig. 1** des zweiten Transistorbauelements **3**).

[0038] Bezug nehmend auf **Fig. 4B** wird das erste Transistorbauelement **2** zum Zeitpunkt t_5 ausgeschaltet. Der Zeitpunkt t_5 ist nach dem Zeitpunkt t_4 , und in dem vorliegenden Ausführungsbeispiel, nachdem das interne Ansteuersignal V_{GS} auf den ersten Signalpegel V_{G1} abgesunken ist. Das interne Ansteuersignal V_{GS} sinkt weiter ab, wenn das erste Transistorbauelement **2** ausgeschaltet wird. Die Geschwindigkeit, bei der das interne Ansteuersignal V_{GS} absinkt, nachdem das erste Transistorbauelement **2** ausgeschaltet wurde, ist unter anderem abhängig von dem Gatewiderstand R_{G2} des ersten Transistorbauelements **2**. Bezug nehmend auf **Fig. 4B** erreicht das interne Ansteuersignal V_{GS} die Abschnürspannung zum Zeitpunkt t_6 , zu dem die ersten und zweiten Transistorbauelemente **2**, **3** ausgeschaltet sind, sodass die Schalt-Schaltung **1** den Aus-Zustand annimmt.

[0039] Eine Verzögerungszeit T_{d2} zwischen dem Zeitpunkt t_4 , zu dem das externe Ansteuersignal V_G von dem zweiten Signalpegel V_{G2} zu dem ersten Signalpegel V_{G1} wechselt, und dem Zeitpunkt t_6 , zu dem die Schalt-Schaltung **1** ausschaltet, ist abhängig von einer Zeitdifferenz $t_5 - t_4$ und dem ersten Signalpegel V_{G1} relativ zu dem zweiten Signalpegel V_{G2} und der Abschnürspannung V_{PO} . Damit kann, wie bei dem in **Fig. 4A** dargestellten Übergang von dem Aus-Zustand in den Ein-Zustand, die Steigung der Laststreckenspannung V_3 über die Zeitverzögerung $t_5 - t_4$ und dem ersten Signalpegel V_{G1} eingestellt werden.

[0040] Bezug nehmend auf die **Fig. 5A** und **Fig. 5B** können diese Zeitverzögerungen minimiert werden, und damit können die Steigungen der Laststreckenspannung V_3 maximiert werden, wenn der Signalpegel des externen Ansteuersignals V_{GS} sich ändert, bevor das erste Transistorbauelement **2** schaltet. Dies ist in den **Fig. 5A** und **Fig. 5B** dargestellt, wobei **Fig. 5A** einen Übergang von dem Aus-Zustand in den Ein-Zustand zeigt, während **Fig. 5B** einen Übergang von dem Ein-Zustand in den Aus-Zustand zeigt.

[0041] Bezug nehmend auf **Fig. 5A** wechselt das Ansteuersignal S_{DRV} des ersten Transistorbauelements **2** zum Zeitpunkt t_8 vom Aus-Pegel auf den Ein-Pegel, während das externe Ansteuersignal V_G bereits zu einem früheren Zeitpunkt t_7 von dem ersten Signalpegel V_{G1} zu dem zweiten Signalpegel V_{G2} wechselt. Bei diesem Ausführungsbeispiel ist die Steigung des internen Ansteuersignals V_{GS} , und damit die Steigung der Laststreckenspannung V_3 , nur abhängig von dem Gatewiderstand R_{G3} (vgl. **Fig. 1**) und dem zweiten Signalpegel V_{G2} .

[0042] Bezug nehmend auf **Fig. 5B** leitet das erste Ansteuersignal S_{DRV} beim Übergang von dem Ein-Zustand in den Aus-Zustand das erste Transistorbauelement **2** zum Zeitpunkt t_9 aus, zu dem das externe Ansteuersignal V_G den zweiten Signalpegel V_{G2} besitzt. In diesem Fall ist die Steigung des internen Ansteuersignals V_{GS} , und damit die Steigung der Laststreckenspannung V_3 , nur abhängig von dem Gatewiderstand R_{G3} (vgl. **Fig. 1**) und dem zweiten Signalpegel V_{G2} . Das externe Ansteuersignal V_G kann zu einem späteren Zeitpunkt t_{10} , zu dem das externe Ansteuersignal V_{GS} bereits auf die Abschnürspannung V_{PO} abgesunken ist, von dem zweiten Signalpegel V_{G2} auf den ersten Signalpegel V_{G1} wechseln.

[0043] Nachfolgend wird der Betriebszustand, der anhand der **Fig. 4A** und **Fig. 4B** erläutert wurde, bei dem der Signalpegel des externen Ansteuersignals V_G sich ändert, wenn das erste Transistorbauelement **2** im Ein-Zustand ist, als erster Betriebszustand bezeichnet. Der anhand der **Fig. 5A** und **Fig. 5B** erläuterte Betriebszustand, bei dem der Signalpegel des externen Ansteuersignals V_G sich ändert, wenn das erste Transistorbauelement **2** im Aus-Zustand ist,

wird als zweiter Betriebszustand bezeichnet. Gemäß einem Ausführungsbeispiel arbeitet die Schalt-Schaltung abhängig von einem Lastzustand der Schalt-Schaltung in einem der ersten und zweiten Betriebszustände.

[0044] Der Lastzustand ist beispielsweise definiert durch den Laststrom I_{DS} im Ein-Zustand der Schalt-Schaltung **1**, die Lastspannung $V1$ im Aus-Zustand der Schalt-Schaltung **1** oder durch eine Kombination hiervon. Bei diesem Ausführungsbeispiel wird der Lastzustand der Schalt-Schaltung detektiert und die Schalt-Schaltung wird im ersten Betriebszustand betrieben, wenn eine Überlastbedingung detektiert wurde, und die Schalt-Schaltung wird im zweiten Betriebszustand betrieben, wenn eine normale Lastbedingung detektiert wurde.

[0045] Das Vorhandensein einer Überlastbedingung kann auf verschiedene Weise detektiert werden. Gemäß einem ersten Ausführungsbeispiel wird der Laststrom I_{DS} oder ein anderer Parameter, der den Laststrom repräsentiert, gemessen, wenn die Schalt-Schaltung **1** im Ein-Zustand ist, und das Vorhandensein einer Überlastbedingung wird detektiert, wenn der Laststrom I_{DS} oberhalb einer vorgegebenen Laststromschwelle liegt. Gemäß einem zweiten Ausführungsbeispiel wird die Lastspannung $V1$ über der Schalt-Schaltung **1** oder die Lastspannung $V2$ über dem zweiten Transistorbauelement **3** gemessen, wenn die Schalt-Schaltung **1** im Aus-Zustand ist, und das Vorhandensein einer Überlastbedingung wird detektiert, wenn die Lastspannung $V1$ (oder $V3$) oberhalb einer vorgegebenen Lastspannungschwelle liegt.

[0046] Gemäß einem dritten Ausführungsbeispiel wird eine zeitliche Ableitung des Laststroms I_{DS} gemessen, wenn die Schalt-Schaltung **1** vom Aus-Zustand in den Ein-Zustand schaltet, und eine Überlastbedingung wird detektiert, wenn die zeitliche Ableitung oberhalb einer vordefinierten Schwelle liegt.

[0047] Gemäß einem vierten Ausführungsbeispiel wird eine zeitliche Ableitung der Lastspannung $V1$ der Schalt-Schaltung **1** oder von $V3$ des zweiten Transistorbauelements **3** gemessen, wenn die Schalt-Schaltung **1** vom Ein-Zustand in den Aus-Zustand schaltet, und eine Überlastbedingung wird detektiert, wenn die zeitliche Ableitung oberhalb einer vordefinierten Schwelle liegt.

[0048] Selbstverständlich kann mehr als einer von den zuvor erläuterten Parametern ausgewertet werden, um das Vorhandensein einer Überlastbedingung zu detektieren. Die Ansteuerschaltung **4** kann dazu ausgebildet sein, wenigstens einen dieser Parameter zu erhalten und den Lastzustand basierend auf diesem Parameter zu detektieren.

[0049] In jedem der zuvor erläuterten Fälle schaltet die elektronische Schaltung vom ersten Betriebszustand in den zweiten Betriebszustand, wenn ein normaler Lastzustand detektiert wird, d.h. wenn der ausgewertete Parameter unterhalb der zugehörigen Schwelle liegt. Außerdem können einzelne Schwellen eine Hysterese umfassen, um zu verhindern, dass die elektronische Schaltung zwischen dem ersten und dem zweiten Betriebszustand oszilliert, wenn der Lastzustand nahe einer der Schwellen ist.

[0050] Außer der Möglichkeit, die Steigung der Laststreckenspannung $V3$ zu steuern, bietet das Ansteuern der ersten und zweiten Transistorbauelemente **2**, **3** in der zuvor erläuterten Weise einen zusätzlichen Vorteil. Es sei angenommen, dass ein Freilaufelement, wie beispielsweise eine Diode, parallel zu der Laststrecke des ersten Transistorbauelements **2** geschaltet ist. Ein solches Freilaufelement ist in **Fig. 1** in gestrichelten Linien dargestellt und kann als herkömmliche interne Diode des Transistorbauelements **2** ausgebildet sein, wie beispielsweise als Bodydiode oder als eine externe Diode. Die Polung dieses Freilaufelements ist derart, dass das Freilaufelement rückwärts gepolt ist (sperrend), wenn das Transistorbauelement **2** vorwärts gepolt ist. Ein n-leitender MOSFET ist beispielsweise vorwärts gepolt, wenn eine positive Spannung zwischen dem Drainanschluss und dem Sourceanschluss angelegt wird, während ein p-leitender MOSFET vorwärts gepolt ist, wenn eine negative Spannung zwischen dem Drainanschluss und dem Sourceanschluss angelegt wird.

[0051] Bei dem Ausführungsbeispiel gemäß **Fig. 1** ist das erste Transistorbauelement **2** als n-leitendes Transistorbauelement mit einem Sourceanschluss als erstem Lastanschluss **21** und einem Drainanschluss **22** als zweitem Lastanschluss ausgebildet. Bei diesem Ausführungsbeispiel ist eine Anode der Freilaufdiode an den Sourceanschluss **21** angeschlossen, während eine Kathode an den Drainanschluss **22** angeschlossen ist. Die Freilaufdiode ist rückwärts gepolt, wenn eine positive Spannung $V1$ an die Reihenschaltung mit dem ersten Transistorbauelement **2** und dem zweiten Transistorbauelement **3** zwischen einen zweiten Lastanschluss **12** und einen ersten Lastanschluss **11** angelegt wird. Bei diesem Ausführungsbeispiel ist der zweite Lastanschluss **32** des zweiten Transistorbauelements **3** an den zweiten Lastanschluss **12** angeschlossen, während der erste Lastanschluss **21** des ersten Transistorbauelements **2** an den ersten Lastanschluss **11** angeschlossen ist.

[0052] Wenn die Spannung $V1$ über der Reihenschaltung eine positive Spannung ist, beeinflusst die Freilaufdiode den Betrieb der Schalt-Schaltung **1** nicht. Wenn jedoch eine negative Spannung $V1$ angelegt wird, ist die Freilaufdiode vorwärts gepolt, so dass das erste Transistorbauelement **2** einen Strom leiten kann. Der Spannungsabfall über der Freilauf-

diode ist beispielsweise im Bereich von etwa 0,7 V, wenn die Diode eine Siliziumdiode ist. Das interne Ansteuersignal V_{GS} des zweiten Transistorbauelements **3** entspricht dem externen Ansteuersignal V_G abzüglich des Spannungsabfalls über der Diode.

[0053] Selbstverständlich können Merkmale der verschiedenen hierin beschriebenen Ausführungsbeispiele miteinander kombiniert werden, sofern nichts anderes angegeben ist.

Patentansprüche

1. Verfahren, das aufweist:

Ansteuern eines ersten Transistorbauelements (**2**) einer Schalt-Schaltung (**1**) unter Verwendung eines ersten Ansteuersignals (S_{DRV}); und
Ansteuern eines zweiten Transistorbauelements (**3**) der Schalt-Schaltung, das eine in Reihe zu einer Laststrecke des ersten Transistorbauelements (**2**) geschaltete Laststrecke aufweist, unter Verwendung eines zweiten Ansteuersignals (V_G), das sich von dem ersten Ansteuersignal unterscheidet, wobei das Verfahren zum Steuern der Schalt-Schaltung (**1**) in einen Aus-Zustand aufweist:

Ändern eines Signalpegels des zweiten Ansteuersignals (V_G) von einem zweiten Signalpegel (V_{G2}) auf einen ersten Signalpegel (V_{G1}) und Ausschalten des ersten Transistorbauelements (**2**) durch Ändern eines Signalpegels des ersten Ansteuersignals (S_{DRV}) von einem Ein-Pegel (ON) auf einen Aus-Pegel (OFF) nach einer Verzögerungszeit nach dem Ändern des Signalpegels des zweiten Ansteuersignals (V_G).

2. Verfahren nach Anspruch 1, das weiterhin aufweist:

vor dem Steuern der Schalt-Schaltung in den Aus-Zustand, Steuern der Schalt-Schaltung in einen Ein-Zustand durch Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}) vom Aus-Pegel (OFF) auf den Ein-Pegel (ON) und durch Ändern des Signalpegels des zweiten Ansteuersignals (V_G) von dem ersten Signalpegel (V_{G1}) auf den zweiten Signalpegel (V_{G2}) nach einer Verzögerungszeit nach dem Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}).

3. Verfahren nach Anspruch 1 oder 2, das weiterhin aufweist:

Steuern der Schalt-Schaltung in den Ein-Zustand oder den Aus-Zustand abhängig von einem Eingangssignal (S_{IN}).

4. Verfahren nach Anspruch 1, das weiterhin aufweist:

vor dem Steuern der Schalt-Schaltung in den Aus-Zustand, Steuern der Schalt-Schaltung in einen Ein-Zustand durch Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}) vom Aus-Pegel (OFF) auf den Ein-Pegel (ON) und Ändern des Signalpegels des

zweiten Ansteuersignals (V_G) von dem ersten Signalpegel (V_{G1}) auf den zweiten Signalpegel (V_{G2}) vor dem Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}).

5. Verfahren nach einem der Ansprüche 1 bis 4, bei dem das erste Transistorbauelement (**2**) ein selbstsperrendes Bauelement ist und bei dem das zweite Transistorbauelement (**3**) ein selbstleitendes Bauelement ist.

6. Verfahren nach Anspruch 5, bei dem das zweite Transistorbauelement (**3**) ein Verarmungs-MOSFET, ein JFET oder ein HEMT ist.

7. Verfahren nach Anspruch 6, bei dem das zweite Transistorbauelement (**3**) aufweist: Silizium, Siliziumcarbid oder Galliumnitrid.

8. Elektronische Schaltung, die eine Schalt-Schaltung (**1**) und eine an die Schalt-Schaltung (**1**) gekoppelte Ansteuerschaltung (**4**) aufweist, wobei die Schalt-Schaltung (**1**) aufweist:

ein erstes Transistorbauelement (**2**) mit einer Laststrecke und einem Steueranschluss; und
ein zweites Transistorbauelement (**3**) mit einer Laststrecke und einem Steueranschluss, wobei die Laststrecken des ersten Transistorbauelements (**2**) und des zweiten Transistorbauelements (**3**) in Reihe geschaltet sind;

wobei der Steueranschluss des ersten Transistorbauelements (**2**) dazu ausgebildet ist, ein erstes Ansteuersignal (S_{DRV}) zu erhalten und der Steueranschluss des zweiten Transistorbauelements (**3**) dazu ausgebildet ist, ein zweites Ansteuersignal (V_G) zu erhalten; und

wobei die Ansteuerschaltung (**4**) dazu ausgebildet ist, die Schalt-Schaltung in einen Aus-Zustand zu steuern durch Ändern eines Signalpegels des zweiten Ansteuersignals (V_G) von einem zweiten Signalpegel (V_{G2}) auf einen ersten Signalpegel (V_{G1}) und durch Ausschalten des ersten Transistorbauelements (**2**) durch Ändern eines Signalpegels des ersten Ansteuersignals (S_{DRV}) von einem Ein-Pegel auf einen Aus-Pegel nach einer Verzögerungszeit nach dem Ändern des Signalpegels des zweiten Ansteuersignals (V_G).

9. Elektronische Schaltung nach Anspruch 8, bei der die Ansteuerschaltung (**4**) weiterhin dazu ausgebildet ist, die Schalt-Schaltung vor dem Steuern in den Aus-Zustand in einen Ein-Zustand zu steuern durch Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}) von dem Aus-Pegel (OFF) auf den Ein-Pegel (ON) und durch Ändern des Signalpegels des zweiten Ansteuersignals (V_G) von dem ersten Signalpegel (V_{G1}) auf den zweiten Signalpegel (V_{G2}) nach einer Verzögerungszeit nach dem Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}).

10. Elektronische Schaltung nach Anspruch 8, bei der die Ansteuerschaltung (4) weiterhin dazu ausgebildet ist, die Schalt-Schaltung (1) vor dem Steuern in den Aus-Zustand in einen Ein-Zustand zu steuern durch Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}) von dem Aus-Pegel (OFF) auf den Ein-Pegel (ON) und durch Ändern des Signalpegels des zweiten Ansteuersignals (V_G) von dem ersten Signalpegel (V_{G1}) auf den zweiten Signalpegel (V_{G2}) vor Ändern des Signalpegels des ersten Ansteuersignals (S_{DRV}).

11. Elektronische Schaltung nach einem der Ansprüche 8 bis 10, bei der das erste Transistorbauelement (2) ein selbstsperrendes Bauelement ist und bei dem das zweite Transistorbauelement (3) ein selbstleitendes Bauelement ist.

12. Elektronische Schaltung nach Anspruch 11, bei der das zweite Transistorbauelement (3) ein Verarmungs-MOSFET, ein JFET oder ein HEMT ist.

13. Elektronische Schaltung nach Anspruch 12, bei der das zweite Transistorbauelement Silizium (Si), Siliziumcarbid (SiC) oder Galliumnitrid (GaN) aufweist.

14. Elektronische Schaltung nach einem der Ansprüche 8 bis 13, bei der die Ansteuerschaltung weiterhin dazu ausgebildet ist, die elektronische Schaltung abhängig von einem Eingangssignal (S_{IN}) in den Ein-Zustand oder den Aus-Zustand zu steuern.

Es folgen 3 Seiten Zeichnungen

Anhängende Zeichnungen

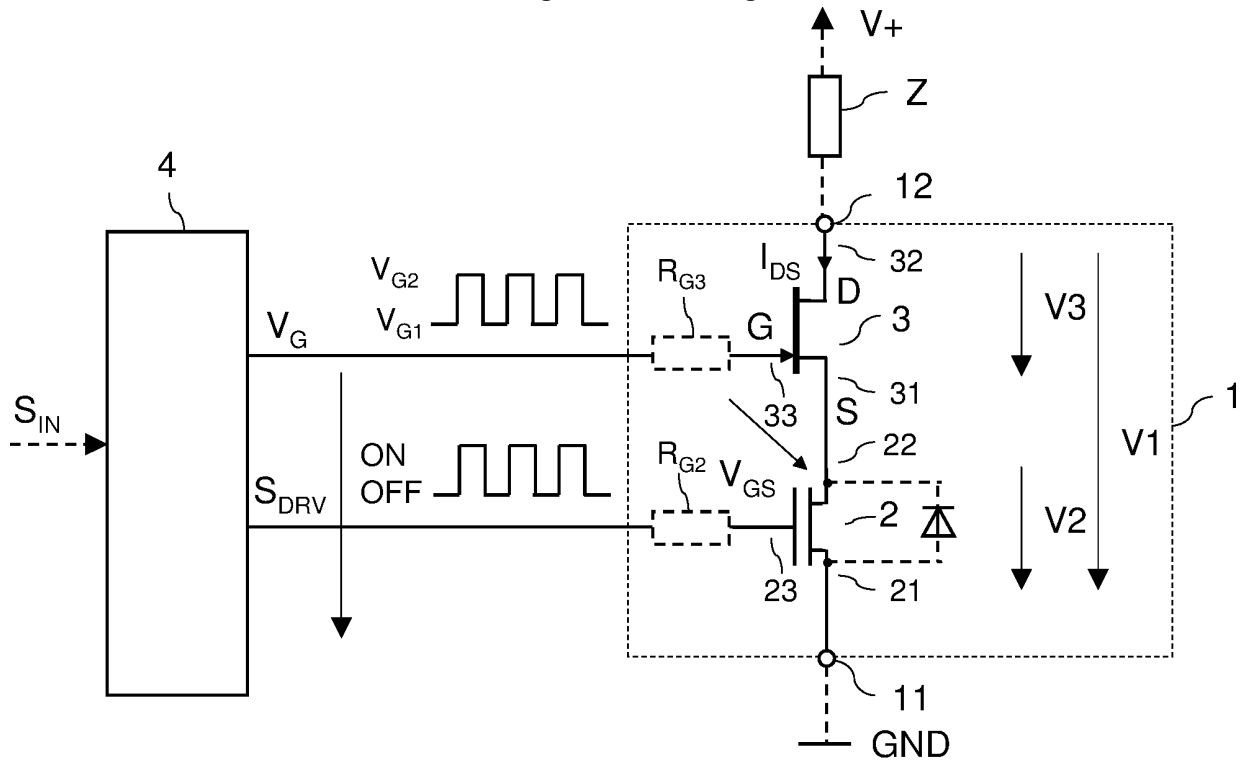


FIG 1

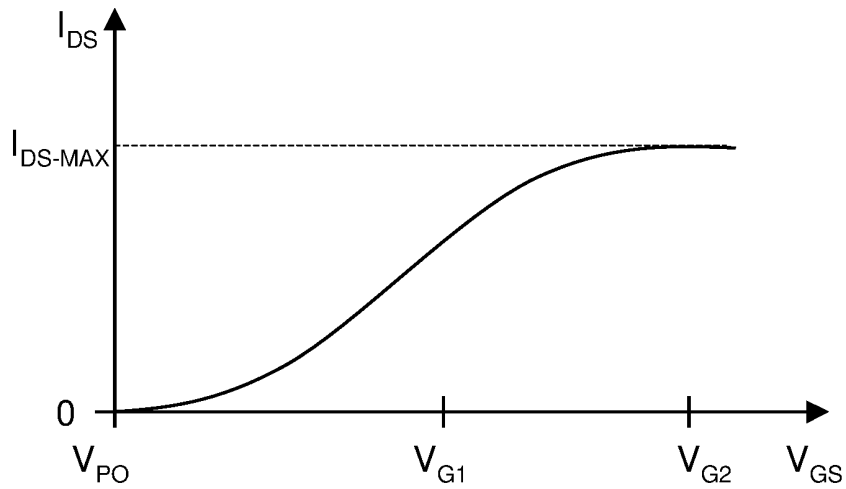


FIG 2

	S_{DRV}	ON	OFF
V_G			
V_{G1}		$V_{GS} = V_{G1}$	$V_{GS} = V_{PO}$
V_{G2}		$V_{GS} = V_{G2}$	

FIG 3

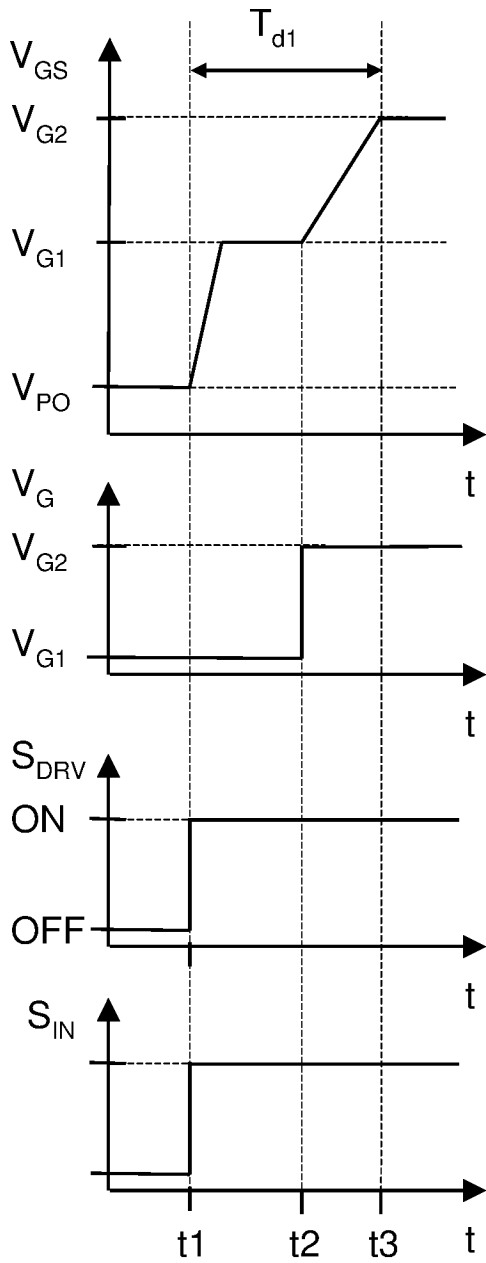


FIG 4A

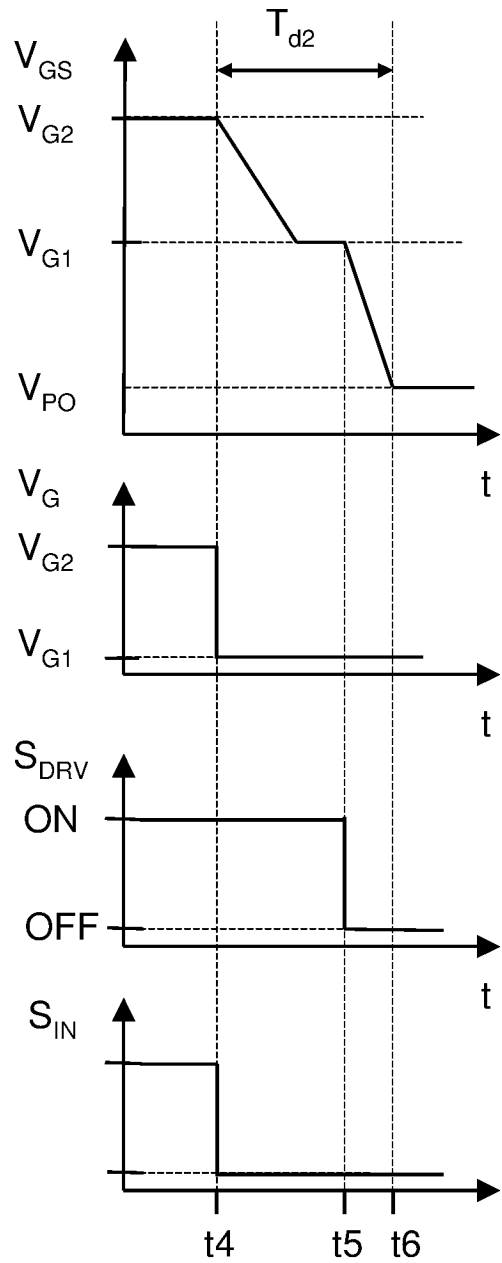


FIG 4B

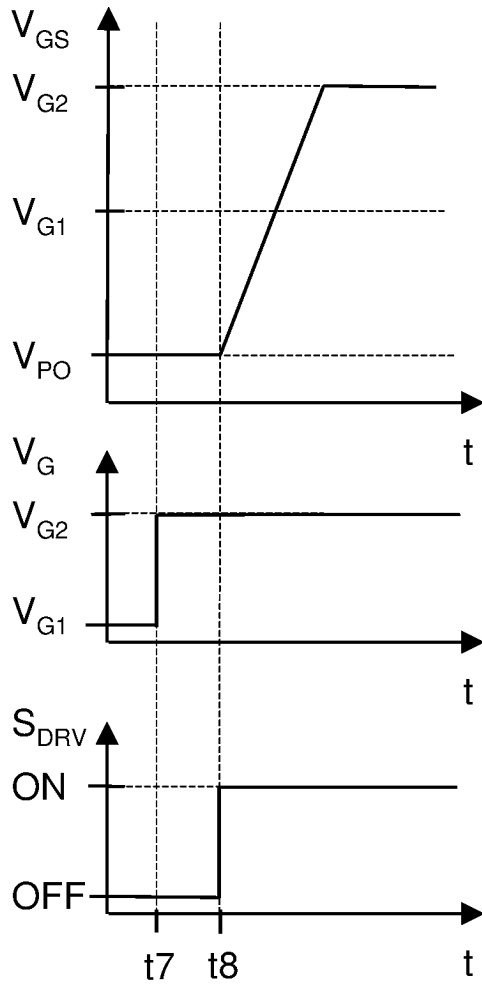


FIG 5A

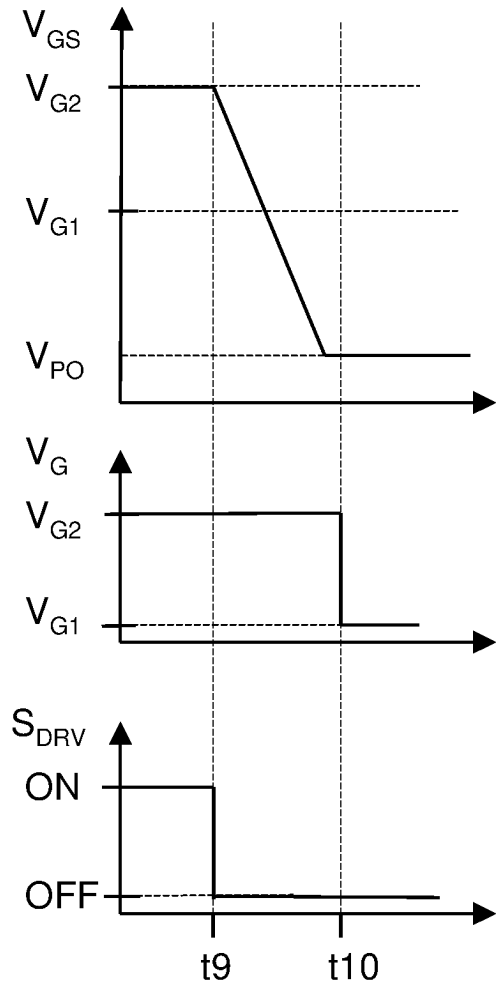


FIG 5B