



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENIU

246409
(11) (B1)

(51) Int. Cl.⁴
H 03 K 19/00

(22) Prihlášené 28 12 83
(21) (PV 10023-83)

(40) Zverejnené 13 03 86

(45) Vydané 15 12 87

(75)

Autor vynálezu

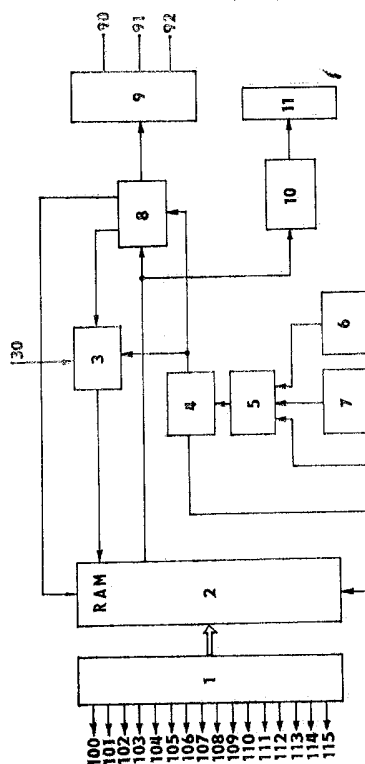
SOBOTA FRANTIŠEK ing., MURA JÁN ing., LACHOVIČ PETER ing.,
KOŠICE

(54) Zapojenie pre analýzu neperiodických dejov v číslicových zariadeniach

1

Zapojenie v kombinácii s osciloskopom vytvára merací prístroj pre analýzu logických signálov. Vstupy sú pripojené na prvý, druhý až pätnásty komparátor, ktoré sú napojené na prvú, druhú až pätnástu pamäť RAM, ktorých výstupy sú vedené do zobrazovacieho bloku a súčasne do pomocného bloku, ktorého výstup je spojený na hexadecimálnu zobrazovaciu jednotku, pričom číslicový komparátor je pripojený na blok riadiacej logiky, ktorého prvý výstup je privedený na pamäť RAM, druhý na generátor adresy a tretí na zobrazovací blok, ktorého prvý výstup je spojený na pamäť RAM, druhý na generátor adresy a tretí na zosilňovač s tromi výstupmi, pripojenými do externého osciloskopu. Generátor adresy má pripojený vstup externého vzorkovania a jeho výstup je pripojený na pamäť RAM. Na číslicový komparátor je pripojený vstup externej synchronizácie, blok komparačného slova a blok číslicového oneskorenia.

2



Vynález sa týka zapojenia pre analýzu neperiodických dejov v číslicových zariadeniach, ktoré v kombinácii s osciloskopom vytvára merací prístroj pre analýzu logických signálov.

Neustály rast zložitosti číslicových a hlavne počítačových, resp. mikropočítačových systémov si vynútil konštrukciu prístrojov, ktoré sú schopné detektovať chybu a určiť jej miesto, prípadne pôvod v hardware alebo software.

Súčasný prístroj svetových výrobcov sú nákladné, jednocelové zariadenia, ich obsluha nierzaz vyžaduje hlboké softwarové znalosti, niektoré majú pevne nastavenú rozhodovaciu úroveň a poskytujú zvyčajne iba dvojstavovú výstupnú informáciu v tvare logického časového priebehu. Nejednoznačne vyhodnocujú neprípojený vstup vo vzťahu k úrovňam logickej nuly a logickej jedničky.

Väčšina zo súčasných prístrojov vyhodnotí neprípojený vstup ako logickú jedničku. Takisto nesprávne vyhodnotí logický stav, pokiaľ je pripojený vstup na zbernicu nachádzajúcu sa v treťom stave, alebo majúcu nesprávnu napäťovú úroveň. Pri nízkej vzorkovacej frekvencii vo vzťahu k snímanému priebehu ostávajú v pamäti zapísané úrovne snímané v okamihu príchodu vzorkovacieho impulzu. Dochádza tak ku strate informácie, pokiaľ medzi dvoma vzorkovacími impulzmi došlo k viacnásobnej zmene vstupného signálu. Niektoré prístroje pracujú iba v jednej logike, obyčajne v TTL.

Výše uvedené nedostatky odstraňuje zapojenie pre analýzu neperiodických dejov v číslicových zariadeniach podľa vynálezu. Vstupy sú pripojené na prvý, druhý až pätnásty komparátor, ktoré sú napojené na prvú, druhú až pätnástu pamäť RAM, ktorých výstupy sú vedené do zobrazovacieho bloku a súčasne do pomocného bloku, ktorého výstup je spojený na hexadecimálnu zobrazovaciu jednotku, pričom číslicový komparátor je pripojený na blok riadiacej logiky, ktorého prvý výstup je privedený na pamäť RAM, druhý na generátor adresy a tretí na zobrazovací blok, ktorého prvý výstup je spojený na pamäť RAM, druhý na generátor adresy a tretí na zosilňovač s tromi výstupmi, pripojenými do externého osciloskopu. Generátor adresy má pripojený vstup externého vzorkovania a jeho výstup je pripojený na pamäť RAM. Na číslicový komparátor je pripojený vstup externej synchronizácie, blok komparačného slova a blok číslicového oneskorenia.

Výhodou tohto riešenia je rýchle odhalenie chýb v meranom systéme, keď klasické meracie prístroje, multimetry či osciloskopy sú prakticky nepoužiteľné. Na pracoviskách vybavených osciloskopom toto zapojenie umožní rozšírenie jeho použitia na súčasné sledovanie 16 priebehov a ich uchovanie v digitálnej forme. Takisto je schopné uchovávať neperiodické signály a umožní zachytenie

nie dejov pred spúšťovým impulzom, resp. s nastaviteľným spozdením po ňom.

Blokové schéma predmetného zapojenia je uvedené na priloženom výkrese.

Na prvý až pätnásty komparátor 1 sú pripojené vstupy 100 až 115. Komparátory 1 sú pripojené na prvú až pätnástu pamäť 2 RAM. Výstupy pamätí 2 RAM sú vedené do zobrazovacieho bloku 8 a súčasne do pomocného bloku 10, ktorého výstup je pripojený na hexadecimálnu zobrazovaciu jednotku 11.

Číslicový komparátor 5 je pripojený na blok 4 riadiacej logiky, ktorého prvý výstup je privedený na pamäť 2 RAM, druhý na generátor 3 adresy a tretí na zobrazovací blok 8. Jeho prvý výstup je spojený na pamäť 2 RAM, druhý na generátor 3 adresy a tretí na zosilňovač 9, ktorý je tromi výstupmi 90, 91 a 92 pripojený do externého osciloskopu. Na číslicový komparátor 5 je pripojený vstup externej synchronizácie, blok 7 komparačného slova a blok 6 číslicového oneskorenia. Na generátor 3 adresy je pripojený vstup 30 externého vzorkovania.

Významným rysom zapojenia je štvorstavová informácia na obrazovke, kde:

znak „0“ = logická nula

znak „1“ = logická jednička

znak „X“ = tretí stav, odpojený vstup, zakázaná úroveň, nízka vzorkovacia frekvencia

znak „—“ = nezapísaná pamäť.

Zmenou rozhodovacích úrovní je možné vyšetrovať rozličné logiky. Okrem zobrazenia znakov je možné zvoliť digitalizovaný priebeh ako výstupné zobrazenie obsahu pamätí 2 RAM.

Analyzované číslicové zariadenie je pripojené k vstupným komparátorom 1. Počet prepojených signálov sa môže rozširovať. Pre analýzu v oblasti mikroprocesorovej techniky je vhodné voliť počet analyzovaných signálov, napr. 16. Vo vstupných komparátoroch 1 sa vstupný signál porovná s nastaviteľnou referenčnou úrovňou pre úroveň logickej nuly a logickej jednotky a vyhodnotí sa ako logická nula, logická jednotka, prípadne ako zakázaný stav. Tieto stavy sa zobrazia ako „0“, „1“, „X“. Výsledok komparácie sa pre každý kanál zapíše do dvojice pamätí 2 RAM. Zapisovanie do pamätí 2 RAM sa vzorkuje buď nastaviteľnou frekvenciou v generátore 3 adresy, alebo zo vstupu 30 externého vzorkovania hodinami analyzovaného číslicového zariadenia.

Prvý prípad je vhodný pre analýzu hardwaru, vzorkovanie je asynchrónne vzhľadom k analyzovanému systému, a druhý prípad je vhodný pre analýzu softwaru, napr. kontrolu nejakého mikroprogramu, vzorkovanie je synchronne. Ako zakázaný stav sa

vyhodnotí aj situácia, ak medzi dvoma vzorkami sa vyskytol aspoň jeden celý impulz, napr. hazard.

Ako zakázaný stav sa tiež vyhodnotí ak niektorý zo vstupov **109** až **115** nie je nikde pripojený. Pred samotným zápisom do pamätí **2** RAM prebieha ich nastavenie do predom definovaného stavu, ktorý sa zobrazí ako „—“. Takto nemôžeme dostať nejednoznačné výsledky merania a tým dôjde k chybnému uzáveru pri analýze. Zápis do pamätí **2** RAM prebieha cyklicky, po zaplnení sa pamäte prepisujú znovu, výber adresy pamätí **2** RAM riadi adresová zbernica. Zastavenie zápisu a následné zobrazenie je podmienené príchodom synchronizačnej udalosti.

Táto synchronizácia môže nastať buď:

a) Signálom z externého vstupu synchronizácie. Tento signál môže byť napr. chybový signál mikroprocesorového zariadenia a pod.

b) Objavením sa takej kombinácie vstupných signálov na vstupoch **100** až **115**, ktorú sme predpokládali a predom nastavili na bloku **7** komparačného slova. V týchto prípadoch sa zobrazí obsah pamätí **2** RAM pred objavením sa synchronizačnej udalosti.

c) Ak máme navolené číslicové oneskorenie, synchronizácia nastane po uplynutí nastaveného počtu impulzov po objavení sa spúšťového slova. Toto oneskorenie je možné nastaviť číslicovo na klúčoch v bloku **6** číslicového oneskorenia.

Signály sa po spracovaní v obvodoch číslicového komparátora **5** prepnú blok **4** riadiacej logiky do režimu čítania. V obvodoch generátora **3** adresy v čítači adres zápisu ostane uchovaná adresa, do ktorej bolo naposledy zapisované. V pamätiach **2** RAM sa takto nachádzajú naposledy zapisované slová, napr. posledných 256 16-bitových slov.

Adresu posledného zápisu je nutné pričítať k adrese zobrazenia, aby sa na obrazovke osciloskopu objavili dáta v správnom poradí. Adresová zbernica teraz vyberá jednotlivé bunky pamätí **2** RAM stabilnou frekvenciou čítania.

V prípade, že nebolo nastavené oneskorenie, spúšťové slovo, ktoré spôsobilo synchronizáciu sa na obrazovke objaví ako posledné. Blok **6** číslicového oneskorenia umožňuje zobrazenie dát po príchode kom-

paračného slova a po uplynutí stanoveného počtu hodinových impulzov alebo komparácií navolených v bloku **6** oneskorenia.

Zobrazovací blok **8** a zosilňovač **9** je samostatnou funkčnou jednotkou zariadenia. Sprostredkujú prevod informácie zo vstupu na obrazovku osciloskopu pracujúceho v režime X/Y. Časová základňa zobrazovacieho bloku **8** vytvára na obrazovke raster. Synchronne s pohybom lúča po obrazovke je jas osciloskopu modulovaný obsahom PROM pamätí, kde vložený obsah zodpovedá tvaru zobrazovaných znakov alebo elementom analógového priebehu.

Pri zobrazovaní informácie sa z každej pamäte **2** RAM zobrazí úsek dlhý 24 bitov. Pri maximálnom využití obvodov bloku a plochy obrazovky je možné zobrazovať naraz obsah až 16 pamätí **2** RAM, tj. znakových riadkov alebo analógových priebehov.

Ďalšou úlohou zobrazovacieho bloku **8** je riadiť počas zobrazenia činnosť generátora **3** adres a zaručiť synchronný vývoj adres so zobrazovanými informáciami. Podobne je signálom zo zobrazovacieho bloku **8** zaistené pripojenie takej pamäte **2** RAM, ktorej obsah prísluší práce zobrazovanému riadku znakov.

Zosilňovač **9** sústreďuje predovšetkým výkonné obvody zobrazenia — integrátory generujúce vychyľovacie napätie pre vstupy X, Y osciloskopu, zlučovač a zosilňovač signálu pre jasovú moduláciu z osciloskopu. Zvláštny časovací obvod vytvára na obrazovke ručne posúvateľný kurzor, ktorý súčasne synchronizuje činnosť pomocného bloku **10** so stavom kursora na obrazovke.

Pomocný blok **10** je doplnkom zariadenia. Jeho výstupom je štvorica sedemsegmentových displejov tvoriacich hexadecimálnu zobrazovaciu jednotku **11**. Úlohou pomocného bloku **10** je zaistiť hexadecimálny výpis slova z obrazovky osciloskopu, ktorý sa nachádza v oblasti kursora, na sedemsegmentových displejoch. Zobrazenie znakov je riadené opäť obsahom pamätí, kde vložený obsah zodpovedá tvaru zobrazovaných číselných a abecedných znakov používaných hexadecimálnou sústavou. Zvláštnym znakom zobraziteľným je „—“ pomlčka, ak vybrané slovo obsahuje nedefinovanú binárnu hodnotu.

PREDMET VYNÁLEZU

Zapojenie pre analýzu neperiodických dejov v číslicových zariadeniach, vyznačujúce sa tým, že vstupy (100 až 115) sú pripojené na prvý, druhý až patnácty komparátor (1), ktoré sú napojené na prvú, druhú až pätnáctu pamäť (2) RAM, ktorých výstupy sú vedené do zobrazovacieho bloku (8) a súčasne do bloku (10), ktorého výstup je spojený na hexadecimálnu zobrazovaciu jednotku (11), pričom číslicový komparátor (5) je pripojený na blok (4) riadiacej logiky, ktorého prvý výstup je privedený na pamäť (2) RAM, druhý na generátor (3) adresy a

tretí na zobrazovací blok (8), ktorého prvý výstup je spojený na pamäť (2) RAM, druhý na generátor (3) adresy a tretí na zosilňovač (9) s tromi výstupmi (90, 91 a 92) pripojenými do externého osciloskopu, zatiaľ čo generátor (3) adresy má pripojený vstup (30) externého vzorkovania a jeho výstup je pripojený na pamäť (2) RAM, pričom na číslicový komparátor (5) je pripojený vstup (50) externej synchronizácie, blok (7) komparačného slova a blok (6) číslicového oneskorenia.

1 list výkresov

