

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 8 月 24 日 (24.08.2017)



(10) 国际公布号
WO 2017/140004 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) *H01L 27/02* (2006.01)
G02F 1/1368 (2006.01)
- (21) 国际申请号: PCT/CN2016/075475
- (22) 国际申请日: 2016 年 3 月 3 日 (03.03.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610090983.1 2016 年 2 月 18 日 (18.02.2016) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 徐向阳 (XU, Xiangyang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY DEVICE

(54) 发明名称: 阵列基板及液晶显示装置

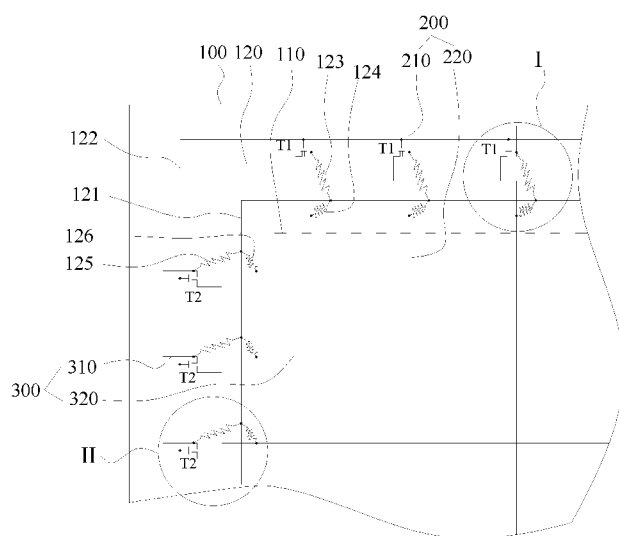


图 1

(57) Abstract: An array substrate and a liquid crystal display device having the array substrate. The array substrate comprises a substrate (100), a plurality of data lines (200) arranged on the substrate (100) and a plurality of scanning lines (300) arranged on the substrate (100), wherein the substrate (100) comprises a display region (110) and a peripheral circuit region (120) at the periphery of the display region (110); each data line (200) comprises a data line outer section (210) and a data line inner section (220); each scanning line (300) comprises a scanning line outer section (310) and a scanning line inner section (320); and the peripheral circuit region (120) is also provided with a short wire (121), an enable signal line (122), a plurality of first thin film transistors (T1), a plurality of second thin film transistors (T2), a plurality of first electrostatic protection circuits (123), a plurality of second electrostatic protection circuits (124), a plurality of third electrostatic protection circuits (125) and a plurality of fourth electrostatic protection circuits (126). The array substrate can effectively drain the static electricity away, separate the static electricity of a peripheral circuit region (120) from the static electricity of a display region (110), and avoid puncturing devices in the display region (110) when the high voltage electrostatic charge of the peripheral circuit region (120) accumulates too much or the high voltage electrostatic release point is close to the display region (110).

(57) 摘要:

[见续页]

WO 2017/140004 A1



一种阵列基板和具有该阵列基板的液晶显示装置，所述阵列基板包括基板（100）、设置于所述基板（100）上的多条数据线（200）及设置于所述基板（100）上的多条扫描线（300）；基板（100）包括显示区（110）及显示区（110）周侧的外围电路区（120），每条数据线（200）包括数据线外段（210）和数据线内段（220），每条扫描线（300）包括扫描线外段（310）和扫描线内段（320）；外围电路区（120）还设置有短接线（121）、使能信号线（122）、多个第一薄膜晶体管（T1）、多个第二薄膜晶体管（T2）、多个第一静电保护电路（123）、多个第二静电保护电路（124）、多个第三静电保护电路（125）及多个第四静电保护电路（126）。所述阵列基板可有效排走静电，将外围电路区（120）的静电与显示区（110）的静电分开，避免外围电路区（120）的高压静电电荷累积过大或高压静电释放点离显示区（110）近时击穿显示区（110）内的器件。

阵列基板及液晶显示装置

本申请要求于 2016 年 02 月 18 日提交中国专利局、申请号为 201610090983.1、发明名称为“阵列基板及液晶显示装置”的中国专利申请的优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及液晶显示领域，尤其涉及一种阵列基板及一种具有该阵列基板的液晶显示装置。

背景技术

阵列基板是薄膜晶体管液晶显示装置如薄膜晶体管液晶显示器，TFT-LCD 的重要部件，阵列基板通常包括外围电路区和显示区，在阵列基板的制造和使用过程中，由于带电粒子、工程条件、原材料及设计等因素，不可避免地会产生静电，尤其是产生于阵列基板的外围电路区的静电通常为高压静电。

静电问题直接影响着阵列基板的良品率，进而影响液晶显示装置的产品良率。高压静电释放时，如果阵列基板上没有有效路径及时将静电排走，则极易将阵列基板上的精密器件击穿，尤其是显示区内的各个部件都极为精密，更容易被高压静电击穿。例如，薄膜晶体管阵列，其极为精密，很容易被外围电路区的高压静电击穿，而薄膜晶体管阵列是阵列基板的关键部件，一旦被击穿则导致液晶显示器的品质低劣或失效。

现有技术中，通常在阵列基板的线路（例如，栅线和数据线）的始末端设置静电释放环（ESD ring），将静电释放环与短接线连接，并使阵列基板中所有的线路通过静电释放环与短接线连接，从而在静电释放时可以通过短接线将静电排放到接地端。然而，在这样的设计中，静电释放环与短接线会将阵列基板的外围电路区内的电路与阵列基板的显示区内的电路连接起来，而阵列基板的外围电路区最容易产生高压静电，在阵列基板的制造过程中或使用过程中，当外围电路区的高压静电电荷累积过大时和/或高压静电释放点离所述显示区

近时，则位于该显示区的精密器件仍有可能被击穿或损坏。

发明内容

本发明所要解决的技术问题在于，提供一种阵列基板，所述阵列基板的静电保护电路可以有效将静电排走，且可以将外围电路区的静电与显示区的静电分开，从而避免所述外围电路区的高压静电电荷累积过大或高压静电释放点离所述显示区近时击穿所述显示区内的器件。

另外，本发明还提供一种具有该阵列基板的液晶显示装置。

为了解决上述技术问题，本发明采用以下技术方案：

一方面，本发明提供一种阵列基板，所述阵列基板包括基板及设置于所述基板上的多条数据线和多条扫描线；所述基板包括显示区及设置于所述显示区周侧的外围电路区，每条所述数据线包括数据线外段和数据线内段，每条所述扫描线包括扫描线外段和扫描线内段，所述数据线外段和所述扫描线外段设置于所述外围电路区，所述数据线内段及所述扫描线内段均从所述外围电路区延伸至所述显示区；

所述外围电路区还设置有短接线、使能信号线、多个第一薄膜晶体管、多个第二薄膜晶体管、多个第一静电保护电路、多个第二静电保护电路、多个第三静电保护电路及多个第四静电保护电路，每个所述第一薄膜晶体管及每个所述第二薄膜晶体管的栅极均连接于所述使能信号线，所述第一薄膜晶体管的漏极连接于一条所述数据线的数据线外段，所述第一薄膜晶体管的源极连接于同一条所述数据线的数据线内段；每个所述第二薄膜晶体管的漏极连接于一条所述扫描线的扫描线外段，所述第二薄膜晶体管的源极连接于同一条所述扫描线的扫描线内段；所述第一静电保护电路的一端连接于所述数据线外段，另一端连接于所述短接线；所述第二静电保护电路的一端连接于所述数据线内段，另一端连接于所述短接线；所述第三静电保护电路的一端连接于所述扫描线外段，另一端连接于所述短接线；所述第四静电保护电路的一端连接于所述扫描线内段，另一端连接于所述短接线；所述使能信号线控制所述第一薄膜晶体管和所述第二薄膜晶体管导通或断开。

其中，所述第一静电保护电路包括第三薄膜晶体管，所述第三薄膜晶体管

的栅极和漏极连接于所述数据线外段,源极连接于所述短接线,所述第二静电保护电路包括第四薄膜晶体管,所述第四薄膜晶体管的栅极和漏极连接于所述数据线内段,源极连接于所述短接线。

其中,所述第一静电保护电路还包括第七薄膜晶体管,所述第七薄膜晶体管与所述第三薄膜晶体管并联或串联;所述第二静电保护电路还包括第八薄膜晶体管,所述第八薄膜晶体管与所述第四薄膜晶体管并联或串联。

其中,所述第三静电保护电路包括第五薄膜晶体管,所述第五薄膜晶体管的栅极和漏极连接于所述扫描线外段,所述第五薄膜晶体管的源极连接于所述短接线,所述第四静电保护电路包括第六薄膜晶体管,所述第六薄膜晶体管的栅极和漏极连接于所述扫描线内段,所述第六薄膜晶体管的源极连接于所述短接线。

其中,所述第三静电保护电路还包括第九薄膜晶体管,所述第九薄膜晶体管与所述第五薄膜晶体管并联或串联;所述第四静电保护电路还包括第十薄膜晶体管,所述第十薄膜晶体管与所述第六薄膜晶体管并联或串联。

其中,所述使能信号线处于高电平状态时,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态,所述使能信号线处于低电平状态时,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

其中,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态时,所述显示区进行工作,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态时,所述显示区停止工作。

另一方面,本发明还提供一种液晶显示装置,所述液晶显示装置包括阵列基板,所述阵列基板包括基板及设置于所述基板上的多条数据线和多条扫描线;所述基板包括显示区及设置于所述显示区周侧的外围电路区,每条所述数据线包括数据线外段和数据线内段,每条所述扫描线包括扫描线外段和扫描线内段,所述数据线外段和所述扫描线外段设置于所述外围电路区,所述数据线内段及所述扫描线内段均从所述外围电路区延伸至所述显示区;

所述外围电路区还设置有短接线、使能信号线、多个第一薄膜晶体管、多个第二薄膜晶体管、多个第一静电保护电路、多个第二静电保护电路、多个第三静电保护电路及多个第四静电保护电路,每个所述第一薄膜晶体管及每个所

述第二薄膜晶体管的栅极均连接于所述使能信号线,所述第一薄膜晶体管的漏极连接于一条所述数据线的数据线外段,所述第一薄膜晶体管的源极连接于同一条所述数据线的数据线内段;每个所述第二薄膜晶体管的漏极连接于一条所述扫描线的扫描线外段,所述第二薄膜晶体管的源极连接于同一条所述扫描线的扫描线内段;所述第一静电保护电路的一端连接于所述数据线外段,另一端连接于所述短接线;所述第二静电保护电路的一端连接于所述数据线内段,另一端连接于所述短接线;所述第三静电保护电路的一端连接于所述扫描线外段,另一端连接于所述短接线;所述第四静电保护电路的一端连接于所述扫描线内段,另一端连接于所述短接线;所述使能信号线控制所述第一薄膜晶体管和所述第二薄膜晶体管导通或断开。

其中,所述第一静电保护电路包括第三薄膜晶体管,所述第三薄膜晶体管的栅极和漏极连接于所述数据线外段,源极连接于所述短接线,所述第二静电保护电路包括第四薄膜晶体管,所述第四薄膜晶体管的栅极和漏极连接于所述数据线内段,源极连接于所述短接线。

其中,所述第一静电保护电路还包括第七薄膜晶体管,所述第七薄膜晶体管与所述第三薄膜晶体管并联或串联;所述第二静电保护电路还包括第八薄膜晶体管,所述第八薄膜晶体管与所述第四薄膜晶体管并联或串联。

其中,所述第三静电保护电路包括第五薄膜晶体管,所述第五薄膜晶体管的栅极和漏极连接于所述扫描线外段,所述第五薄膜晶体管的源极连接于所述短接线,所述第四静电保护电路包括第六薄膜晶体管,所述第六薄膜晶体管的栅极和漏极连接于所述扫描线内段,所述第六薄膜晶体管的源极连接于所述短接线。

其中,所述第三静电保护电路还包括第九薄膜晶体管,所述第九薄膜晶体管与所述第五薄膜晶体管并联或串联;所述第四静电保护电路还包括第十薄膜晶体管,所述第十薄膜晶体管与所述第六薄膜晶体管并联或串联。

其中,所述使能信号线处于高电平状态时,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态,所述使能信号线处于低电平状态时,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

其中,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态时,所述

显示区进行工作，所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态时，所述显示区停止工作。

与现有技术相比，本发明的技术方案具有以下有益效果：

本发明的技术方案中，由于每个所述第一薄膜晶体管的栅极连接于所述使能信号线，第一薄膜晶体管的漏极连接于其中一条所述数据线的数据线外段，第一薄膜晶体管的源极连接于同一条所述数据线的数据线内段，而且每个所述第二薄膜晶体管的栅极连接于所述使能信号线，第二薄膜晶体管的漏极连接于其中一条所述扫描线的扫描线外段，第二薄膜晶体管的源极连接于同一条所述扫描线的扫描线内段，即所述数据线外段与所述数据线内段之间连接了第一薄膜晶体管作为开关，所述扫描线外段与所述扫描线内段之间连接了第二薄膜晶体管作为开关，从而将数据线及扫描线都分成了两部分，其中一部分位于所述外围电路区，另一部分主要位于所述显示区，即所述数据线外段及所述扫描线外段位于所述外围电路区，所述数据线内段及所述扫描线内段从所述外围电路区延伸至所述显示区。又由于所述第一静电保护电路的一端连接于所述数据线外段，另一端连接于所述短接线，所述第二静电保护电路的一端连接于所述数据线内段，另一端连接于所述短接线；所述第三静电保护电路的一端连接于所述扫描线外段，另一端连接于所述短接线，所述第四静电保护电路的一端连接于所述扫描线内段，另一端连接于所述短接线，因此，所述数据线外段及所述扫描线外段分别连接到所述短接线，所述数据线内段及所述扫描线内段也分别连接到所述短接线，而所述数据线外段及所述扫描线外段位于所述外围电路区，则当所述外围电路区存在有高压静电的情况下，该高压静电直接从所述第一静电保护电路及所述第三静电保护电路传输至所述短接线，并传输至接地端，而不会影响到所述显示区内的部件，从而避免所述外围电路区的高压静电电荷累积过大或高压静电释放点离所述显示区近时而导致击穿所述显示区内的部件。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述

中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的变形形式。

图 1 是本发明的实施例中阵列基板的结构示意图；

图 2 是本发明第一实施例中对应图 1 中 I 部分的结构示意图；

图 3 是本发明第一实施例中对应图 1 中 II 部分的结构示意图；

图 4 是本发明第二实施例中对应图 1 中 I 部分的结构示意图；

图 5 是本发明第二实施例中对应图 1 中 II 部分的结构示意图；

图 6 是本发明第三实施例中对应图 1 中 I 部分的结构示意图；及

图 7 是本发明第三实施例中对应图 1 中 II 部分的结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

此外，以下各实施例的说明是参考附加的图示，用以例示本发明可用以实施的特定实施例。本发明中所提到的方向用语，例如，“上”、“下”、“前”、“后”、“左”、“右”、“内”、“外”、“侧面”等，仅是参考附加图式的方向，因此，使用的方向用语是为了更好、更清楚地说明及理解本发明，而不是指示或暗指所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

在本发明的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸地连接，或者一体地连接；可以是机械连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

此外，在本发明的描述中，除非另有说明，“多个”的含义是两个或两个以上。若本说明书中出现“工序”的用语，其不仅是指独立的工序，在与其它工序无法明确区别时，只要能实现该工序所预期的作用则也包括在本用语中。

另外，本说明书中用“~”表示的数值范围是指将“~”前后记载的数值分别作为最小值及最大值包括在内的范围。在附图中，结构相似或相同的单元用相同的标号表示。

请一并参阅图 1、图 2 及图 3，图 1 是本发明的实施例中阵列基板的结构示意图；图 2 是本发明第一实施例中对应图 1 中 I 部分的结构示意图；图 3 是本发明第一实施例中对应图 1 中 II 部分的结构示意图。

本发明的第一实施例中，所述阵列基板包括基板 100、设置于所述基板 100 上的多条数据线 200 及设置于所述基板 100 上的多条扫描线 300。

所述基板 100 包括显示区 110 及设置于所述显示区 110 周侧的外围电路区 120，所述显示区 110 是液晶显示装置工作时显示图像的区域，所述显示区 110 内设置有多个像素区域（图中未示出），每个像素区域设置有精密部件，例如，薄膜晶体管、像素电极、公共电极等。

在本发明的实施例中，每一所述数据线 200 包括数据线外段 210 和数据线内段 220，每一所述扫描线 300 包括扫描线外段 310 和扫描线内段 320。所述数据线外段 210 和所述扫描线外段 310 均设置于所述外围电路区 120，所述数据线内段 220 及所述扫描线内段 320 均从所述外围电路区 120 向延伸至所述显示区 110。

在本发明的实施例中，所述外围电路区 120 还设置有短接线 121、使能信号线 122、多个第一薄膜晶体管 T1、多个第二薄膜晶体管 T2、多个第一静电保护电路 123、多个第二静电保护电路 124、多个第三静电保护电路 125 及多个第四静电保护电路 126。每条所述数据线 200 对应连接一个第一薄膜晶体管 T1、一个第一静电保护电路 123 及一个第二静电保护电路 124。每条所述扫描线 300 对应连接一个第二薄膜晶体管 T2、一个第三静电保护电路 125 及一个第四静电保护电路 126。

每个所述第一薄膜晶体管 T1 及每个所述第二薄膜晶体管 T2 均包括栅极、漏极和源极。每条所述数据线 200 对应连接一个第一薄膜晶体管 T1，具体为，每个所述第一薄膜晶体管 T1 的栅极连接于所述使能信号线 122，每个所述第一薄膜晶体管 T1 的漏极连接于一条对应的数据线 200 的数据线外段 210，每

个所述第一薄膜晶体管 T1 的源极连接于同一条所述数据线 200 的数据线内段 220。每条所述扫描线 300 对应连接一个第二薄膜晶体管 T2，具体为，每个所述第二薄膜晶体管 T2 的栅极连接于所述使能信号线 122，每个所述第二薄膜晶体管 T2 的漏极连接于一条对应的扫描线 300 的扫描线外段 310，每个所述第二薄膜晶体管 T2 的源极连接于同一条所述扫描线 300 的扫描线内段 320。因此，所述数据线 200 的数据线外段 210 和数据线内段 220 之间的导通或断路由所述第一薄膜晶体管 T1 的导通或断开来控制，而所述扫描线 300 的扫描线外段 310 与扫描线内段 320 之间的导通或断路由所述第二薄膜晶体管 T2 的导通或断开来控制。所述第一薄膜晶体管 T1 及所述第二薄膜晶体管 T2 的导通或断开则由所述使能信号线 122 控制，具体为，当所述使能信号线 122 处于高电平状态时，所述第一薄膜晶体管 T1 及所述第二薄膜晶体管 T2 均导通，当所述使能信号线 122 处于低电平状态时，所述第一薄膜晶体管 T1 及所述第二薄膜晶体管 T2 均断开。

在本发明的实施例中，每一所述第一静电保护电路 123 的一端连接于所述数据线外段 210，另一端连接于所述短接线 121。每一所述第二静电保护电路 124 的一端连接于所述数据线内段 220，另一端连接于所述短接线 121。所述第三静电保护电路 125 的一端连接于所述扫描线外段 310，另一端连接于所述短接线 121。所述第四静电保护电路 126 的一端连接于所述扫描线内段 320，另一端连接于所述短接线 121。

所述使能信号线 122 用于控制所述第一薄膜晶体管 T1 和所述第二薄膜晶体管 T2 导通或断开，具体可通过发送电压信号以控制所述第一薄膜晶体管 T1 和所述第二薄膜晶体管 T2 导通或断开。所述第一薄膜晶体管 T1 及所述第二薄膜晶体管 T2 处于导通状态时，所述显示区 110 进行工作，所述第一薄膜晶体管 T1 及所述第二薄膜晶体管 T2 处于断开状态时，所述显示区 110 停止工作。因此，由于在阵列基板的制造过程中，所述使能信号线 122 不上电，必然使所述第一薄膜晶体管 T1 及所述第二薄膜晶体管 T2 处于断开状态，故而所述数据线外段 210 与所述数据线内段 220 之间处于断路状态，所述扫描线外段 310 与所述扫描线内段 320 之间也处于断路状态，从而使所述数据线 200 及所述扫描线 300 在阵列基板的制造过程中不导通，当外围电路区 120 有静电传输

至所述数据线外段 210 和所述扫描线外段 310 时,静电分别直接从所述第一静电保护电路 123 和所述第三静电保护电路 125 流到所述短接线 121,从而将静电排出至接地端(图中未示出),而不会经过所述显示区 110,从而使得静电无法影响到所述显示区 110,进而避免静电击穿或损坏位于该显示区 110 的器件;当所述显示区 110 有静电时,静电直接从所述第二静电保护电路 124 和所述第四静电保护电路 126 流到所述短接线 121,从而将静电排出至接地端。

所述第一静电保护电路 123 及第三静电保护电路 125 用于导出所述外围电路区 120 的静电,从而独立地将所述外围电路区 120 的静电导出到所述短接线 121,进而将所述外围电路区 120 的静电排到接地端。所述第二静电保护电路 124 及第四静电保护电路 126 用于导出所述显示区 110 的静电,从而独立地将所述显示区 110 的静电导出到所述短接线 121,进而将所述显示区 110 的静电排到接地端。

进一步地,请参阅图 2,图 2 是本发明第一实施例中对应图 1 中 I 部分的结构示意图。所述第一静电保护电路 123 包括第三薄膜晶体管 T3,所述第三薄膜晶体管 T3 的栅极和漏极连接于所述数据线外段 210,所述第三薄膜晶体管 T3 的源极连接于所述短接线 121,形成所述数据线外段 210 与所述短接线 121 之间的开关。所述第二静电保护电路 124 包括第四薄膜晶体管 T4,所述第四薄膜晶体管 T4 的栅极和漏极连接于所述数据线内段 220,所述第四薄膜晶体管 T4 的源极连接于所述短接线 121,形成所述数据线内段 220 与所述短接线 121 之间的开关。

进一步地,请参阅图 3,图 3 是本发明第一实施例中对应图 1 中 II 部分的结构示意图。所述第三静电保护电路 125 包括第五薄膜晶体管 T5,所述第五薄膜晶体管 T5 的栅极和漏极连接于所述扫描线外段 310,所述第五薄膜晶体管 T5 的源极连接于所述短接线 121,形成所述扫描线外段 310 与所述短接线 121 之间的开关。所述第四静电保护电路 126 包括第六薄膜晶体管 T6,所述第六薄膜晶体管 T6 的栅极和漏极连接于所述扫描线内段 320,所述第六薄膜晶体管 T6 的源极连接于所述短接线 121,形成所述扫描线内段 320 与所述短接线 121 之间的开关。

下面对所述阵列基板的静电保护过程进行详细描述。为了便于简便且清

晰，下面对静电保护过程的描述中，将数据线所对应的静电保护过程和扫描线所对应的静电保护过程分开描述，分别对应图 2 和图 3，但是，数据线所对应的静电保护过程和扫描线所对应的静电保护过程是可以同时进行的。每个所述第一薄膜晶体管 T1 的栅极连接于所述使能信号线 122

请一并参阅图 1 及图 2，当所述显示区 110 处于工作状态时，所述使能信号线 122 处于高电平状态，第一薄膜晶体管 T1 处于导通状态，当外围电路区 120 的高压静电传输至所述数据线外段 210 时，由于第一薄膜晶体管 T1 的栅极与使能信号线 122 相连，电阻大，则高压静电优先流向所述第一静电保护电路 123 的第三薄膜晶体管 T3 的栅极，并迅速开启第三薄膜晶体管 T3 的栅极，且静电电荷流向所述第三薄膜晶体管 T3 的漏极，由于第三薄膜晶体管 T3 的栅极处于打开状态，则流向第三薄膜晶体管 T3 的漏极的静电电荷会继续传输至第三薄膜晶体管 T3 的源极，进而传输至所述短接线 121，从而将静电排出至接地端，无需经过显示区 110。

当所述显示区 110 不工作时，所述使能信号线 122 处于低电平状态，第一薄膜晶体管 T1 处于断开状态，当外围电路区 120 的高压静电传输至所述数据线外段 210 时，由于第一薄膜晶体管 T1 处于断开状态，高压静电优先流向所述第一静电保护电路 123 的第三薄膜晶体管 T3 的栅极，并迅速开启第三薄膜晶体管 T3 的栅极，且静电电荷流向所述第三薄膜晶体管 T3 的漏极，由于第三薄膜晶体管 T3 的栅极处于打开状态，则流向第三薄膜晶体管 T3 的漏极的静电电荷会继续传输至第三薄膜晶体管 T3 的源极，进而传输至所述短接线 121，从而将静电排出至接地端，无需经过所述显示区 110。

可见，无论所述显示区 110 是否处于工作状态，即无论所述阵列基板是否处于使用状态，所述第三薄膜晶体管 T3（即第一静电保护电路 123）均可将所述外围电路区 120 的静电导出至接地端，从而避免所述外围电路区 120 的静电进入所述显示区 110，进而避免所述外围电路区 120 的高压静电电荷累积过大或高压静电释放点离所述显示区 110 近时击穿所述显示区 110 内的部件。

当所述显示区 110 内产生静电时，静电电荷会通过数据线内段 220 流向所述第二静电保护电路 124 的第四薄膜晶体管 T4 的栅极和漏极，并开启第四薄膜晶体管 T4 的栅极，使其处于打开状态，从而使静电电荷从第四薄膜晶体管

T4 的漏极流向该第四薄膜晶体管 T4 的源极,进而传输至所述短接线 121,将静电电荷导出至接地端。

请一并参阅图 1 及图 3,当所述显示区 110 处于工作状态时,所述使能信号线 122 处于高电平状态,第二薄膜晶体管 T2 处于导通状态,当外围电路区 120 的高压静电传输至所述扫描线外段 310 时,由于第二薄膜晶体管 T2 的栅极与使能信号线 122 相连,电阻大,则高压静电优先流向第三静电保护电路 125 的第五薄膜晶体管 T5 的栅极,并迅速开启第五薄膜晶体管 T5 的栅极,且静电电荷流向所述第五薄膜晶体管 T5 的漏极,且由于五薄膜晶体管 T5 的栅极处于打开状态,则流向第五薄膜晶体管 T5 的漏极的静电电荷会继续传输至第五薄膜晶体管 T5 的源极,进而传输至所述短接线 121,从而将静电排出至接地端,无需经过显示区 110。

当所述显示区 110 不工作时,所述使能信号线 122 处于低电平状态,第二薄膜晶体管 T2 处于断开状态,当外围电路区 120 的高压静电传输至所述扫描线外段 310 时,由于第二薄膜晶体管 T2 处于断开状态,高压静电优先流向第五薄膜晶体管 T5 的栅极,并迅速开启第五薄膜晶体管 T5 的栅极,且静电电荷流向所述第五薄膜晶体管 T5 的漏极,由于该第五薄膜晶体管 T5 的栅极处于打开状态,则流向第五薄膜晶体管 T5 的漏极的静电电荷会继续传输至第五薄膜晶体管 T5 的源极,进而传输至所述短接线 121,从而将静电排出至接地端,无需经过所述显示区 110。

可见,无论所述显示区 110 是否处于工作状态,即无论所述阵列基板是否处于使用状态,所述第五薄膜晶体管 T3 (即第三静电保护电路 125) 均可将所述外围电路区 120 的静电导出至接地端,从而避免所述外围电路区 120 的静电进入所述显示区 110,进而避免所述外围电路区 120 的高压静电电荷累积过大或高压静电释放点离所述显示区 100 近时击穿所述显示区 110 内的部件。

当所述显示区 110 内产生静电时,静电电荷会通过扫描线内段 320 流向所述第四静电保护电路 126 的第六薄膜晶体管 T6 的栅极和漏极,并开启第六薄膜晶体管 T6 的栅极,使其处于打开状态,从而使静电电荷从第六薄膜晶体管 T6 的漏极流向第六薄膜晶体管 T6 的源极,进而传输至所述短接线 121,将静电电荷导出至接地端。

本实施例中，由于每个所述第一薄膜晶体管的栅极连接于所述使能信号线，第一薄膜晶体管的漏极连接于其中一条所述数据线的数据线外段，第一薄膜晶体管的源极连接于同一条所述数据线的数据线内段，而且每个所述第二薄膜晶体管的栅极连接于所述使能信号线，第二薄膜晶体管的漏极连接于其中一条所述扫描线的扫描线外段，第二薄膜晶体管的源极连接于同一条所述扫描线的扫描线内段，即所述数据线外段与所述数据线内段之间连接了第一薄膜晶体管作为开关，所述扫描线外段与所述扫描线内段之间连接了第二薄膜晶体管作为开关，从而将数据线及扫描线都分成了两部分，其中一部分位于所述外围电路区，另一部分主要位于所述显示区，即所述数据线外段及所述扫描线外段位于所述外围电路区，所述数据线内段及所述扫描线内段从所述外围电路区延伸至所述显示区。又由于所述第一静电保护电路的一端连接于所述数据线外段，另一端连接于所述短接线，所述第二静电保护电路的一端连接于所述数据线内段，另一端连接于所述短接线；所述第三静电保护电路的一端连接于所述扫描线外段，另一端连接于所述短接线，所述第四静电保护电路的一端连接于所述扫描线内段，另一端连接于所述短接线，因此，所述数据线外段及所述扫描线外段分别连接到所述短接线，所述数据线内段及所述扫描线内段也分别连接到所述短接线，而所述数据线外段及所述扫描线外段位于所述外围电路区，则当所述外围电路区存在有高压静电的情况下，该高压静电直接从所述第一静电保护电路及所述第三静电保护电路传输至所述短接线，并传输至接地端，而不会影响到所述显示区内的部件，从而避免所述外围电路区的高压静电电荷累积过大或高压静电释放点离所述显示区近时而导致击穿所述显示区内的部件。

请参阅一并参阅图 1、图 4 和图 5，图 1 是本发明的实施例中阵列基板的结构示意图，图 4 是本发明第二实施例中对应图 1 中 I 部分的结构示意图，图 5 是本发明第二实施例中对应图 1 中 II 部分的结构示意图。本发明的第二实施例中的阵列基板的结构与第一实施例中所述阵列基板的结构基本相同，不同之处在于：本实施例（第二实施例）中的阵列基板的第一静电保护电路 123 还包括第七薄膜晶体管 T7，所述第七薄膜晶体管 T7 与所述第三薄膜晶体管 T3 并

联；所述第二静电保护电路 124 还包括第八薄膜晶体管 T8，所述第八薄膜晶体管 T8 与所述第四薄膜晶体管 T4 并联；所述第三静电保护电路 125 还包括第九薄膜晶体管 T9，所述第九薄膜晶体管 T9 与所述第五薄膜晶体管 T5 并联；所述第四静电保护电路 126 还包括第十薄膜晶体管 T10，所述第十薄膜晶体管 T10 与所述第六薄膜晶体管并联。因此，所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均包括两个并联的薄膜晶体管。

在本实施例的另外的实施方式中，所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均包括更多个并联的薄膜晶体管。

在本实施例中，由于所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均包括至少两个并联的薄膜晶体管，因此，当每一静电保护电路的其中一个薄膜晶体管因损坏而只能处于断开状态时，另一个薄膜晶体管可以正常工作，从而使所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均能保持原有的作用。例如，当所述第一静电保护电路 123 的第三薄膜晶体管 T3 因损坏而只能处于断开状态时，若外围电路区 120 的高压静电传输至所述数据线外段 210 时，虽然第三薄膜晶体管 T3 因损坏而无法工作，但高压静电仍可以启动第七薄膜晶体管 T7 的栅极，从而使静电电荷从第七薄膜晶体管 T7 的漏极流到第七薄膜晶体管 T7 的源极，再从第七薄膜晶体管 T7 的源极流到所述短接线 121，从而将所述外围电路区 120 的高压静电导出至接地端。可见，所述第一静电保护电路 123 仍然未丧失原有的作用，与第一实施例相比，本发明的第二实施例可进一步避免所述外围电路区 120 的高压静电电荷累积过大或高压静电释放点离所述显示区近时而导致击穿所述显示区内的部件。

请参阅一并参阅图 1、图 6 和图 7，图 1 是本发明的实施例中阵列基板的结构示意图，图 6 是本发明第三实施例中对应图 1 中 I 部分的结构示意图，图 7 是本发明第三实施例中对应图 1 中 II 部分的结构示意图。本发明的第三实施

例中的阵列基板的结构与第一实施例中所述阵列基板的结构基本相同，不同之处在于：本实施例（第三实施例）中的阵列基板的第一静电保护电路 123 还包括第七薄膜晶体管 T7，所述第七薄膜晶体管 T7 与所述第三薄膜晶体管 T3 串联；所述第二静电保护电路 124 还包括第八薄膜晶体管 T8，所述第八薄膜晶体管 T8 与所述第四薄膜晶体管 T4 串联；所述第三静电保护电路 125 还包括第九薄膜晶体管 T9，所述第九薄膜晶体管 T9 与所述第五薄膜晶体管 T5 串联；所述第四静电保护电路 126 还包括第十薄膜晶体管 T10，所述第十薄膜晶体管 T10 与所述第六薄膜晶体管串联。因此，所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均包括两个串联的薄膜晶体管。

在本实施例的另外的实施方式中，所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均包括更多个串联的薄膜晶体管。

在本实施例中，由于所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均包括至少两个串联的薄膜晶体管，因此，当每一静电保护电路的其中一个薄膜晶体管因损坏而只能处于短路状态时，另一个薄膜晶体管可以正常工作，以防止因所述数据线外段 210 与所述短接线 121 发生短路而引起阵列基板无法工作的情况，并且仍然可起到静电保护的作用，从而使所述第一静电保护电路 123、所述第二静电保护电路 124、所述第三静电保护电路 125 及所述第四静电保护电路 126 均能保持原有的作用。例如，当所述第一静电保护电路 123 的第三薄膜晶体管 T3 因损坏而只能处于短路状态时，若外围电路区 120 的高压静电传输至所述数据线外段 210 时，虽然第三薄膜晶体管 T3 因损坏而无法工作，但高压静电仍可以启动第七薄膜晶体管 T7 的栅极，从而使静电电荷从第七薄膜晶体管 T7 的漏极流到第七薄膜晶体管 T7 的源极，再从第七薄膜晶体管 T7 的源极流到所述短接线 121，从而将所述外围电路区 120 的高压静电导出至接地端。可见，所述第一静电保护电路 123 仍然未丧失原有的作用，并且防止所述数据线外段 210 与所述短接线 121 短路而引起阵列基板无法工作的情况。

本发明还提供一种液晶显示装置，所述液晶显示装置包括上述图 1 至图 7 所示的任一实施例或实施方式所述的阵列基板。

在本说明书的描述中，参考术语“一个实施例”、“一些实施例”、“示例”、“具体示例”或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中，对上述术语的示意性表述不一定指的是相同的实施例或示例。而且，描述的具体特征、结构、材料或特点可以在任何的一个或多个实施例或示例中以合适的方式结合。

以上所述的实施方式，并不构成对该技术方案保护范围的限定。任何在上述实施方式的精神和原则之内所作的修改、等同替换和改进等，均应包含在该技术方案的保护范围之内。

权 利 要 求

1. 一种阵列基板, 包括基板及设置于所述基板上的多条数据线和多条扫描线; 其中, 所述基板包括显示区及设置于所述显示区周侧的外围电路区, 每条所述数据线包括数据线外段和数据线内段, 每条所述扫描线包括扫描线外段和扫描线内段, 所述数据线外段和所述扫描线外段设置于所述外围电路区, 所述数据线内段及所述扫描线内段均从所述外围电路区延伸至所述显示区;

所述外围电路区还设置有短接线、使能信号线、多个第一薄膜晶体管、多个第二薄膜晶体管、多个第一静电保护电路、多个第二静电保护电路、多个第三静电保护电路及多个第四静电保护电路, 每个所述第一薄膜晶体管及每个所述第二薄膜晶体管的栅极均连接于所述使能信号线, 所述第一薄膜晶体管的漏极连接于一条所述数据线的数据线外段, 所述第一薄膜晶体管的源极连接于同一条所述数据线的数据线内段; 每个所述第二薄膜晶体管的漏极连接于一条所述扫描线的扫描线外段, 所述第二薄膜晶体管的源极连接于同一条所述扫描线的扫描线内段; 所述第一静电保护电路的一端连接于所述数据线外段, 另一端连接于所述短接线; 所述第二静电保护电路的一端连接于所述数据线内段, 另一端连接于所述短接线; 所述第三静电保护电路的一端连接于所述扫描线外段, 另一端连接于所述短接线; 所述第四静电保护电路的一端连接于所述扫描线内段, 另一端连接于所述短接线; 所述使能信号线控制所述第一薄膜晶体管和所述第二薄膜晶体管导通或断开。

2. 如权利要求 1 所述的阵列基板, 其中, 所述第一静电保护电路包括第三薄膜晶体管, 所述第三薄膜晶体管的栅极和漏极连接于所述数据线外段, 源极连接于所述短接线, 所述第二静电保护电路包括第四薄膜晶体管, 所述第四薄膜晶体管的栅极和漏极连接于所述数据线内段, 源极连接于所述短接线。

3. 如权利要求 2 所述的阵列基板, 其中, 所述第一静电保护电路还包括第七薄膜晶体管, 所述第七薄膜晶体管与所述第三薄膜晶体管并联或串联; 所述第二静电保护电路还包括第八薄膜晶体管, 所述第八薄膜晶体管与所述第四薄膜晶体管并联或串联。

4. 如权利要求 1 所述的阵列基板, 其中, 所述第三静电保护电路包括第五

薄膜晶体管，所述第五薄膜晶体管的栅极和漏极连接于所述扫描线外段，所述第五薄膜晶体管的源极连接于所述短接线，所述第四静电保护电路包括第六薄膜晶体管，所述第六薄膜晶体管的栅极和漏极连接于所述扫描线内段，所述第六薄膜晶体管的源极连接于所述短接线。

5. 如权利要求 4 所述的阵列基板，其中，所述第三静电保护电路还包括第九薄膜晶体管，所述第九薄膜晶体管与所述第五薄膜晶体管并联或串联；所述第四静电保护电路还包括第十薄膜晶体管，所述第十薄膜晶体管与所述第六薄膜晶体管并联或串联。

6. 如权利要求 1 所述的阵列基板，其中，所述使能信号线处于高电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态，所述使能信号线处于低电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

7. 如权利要求 2 所述的阵列基板，其中，所述使能信号线处于高电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态，所述使能信号线处于低电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

8. 如权利要求 3 所述的阵列基板，其中，所述使能信号线处于高电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态，所述使能信号线处于低电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

9. 如权利要求 4 所述的阵列基板，其中，所述使能信号线处于高电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态，所述使能信号线处于低电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

10. 如权利要求 5 所述的阵列基板，其中，所述使能信号线处于高电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态，所述使能信号线处于低电平状态时，所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

11. 如权利要求 1 所述的阵列基板，其中，所述第一薄膜晶体管及所述

第二薄膜晶体管处于导通状态时,所述显示区进行工作,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态时,所述显示区停止工作。

12. 如权利要求 2 所述的阵列基板,其中,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态时,所述显示区进行工作,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态时,所述显示区停止工作。

13. 如权利要求 3 所述的阵列基板,其中,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态时,所述显示区进行工作,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态时,所述显示区停止工作。

14. 一种液晶显示装置,其中,所述液晶显示装置包括阵列基板,所述阵列基板包括基板及设置于所述基板上的多条数据线和多条扫描线;所述基板包括显示区及设置于所述显示区周侧的外围电路区,每条所述数据线包括数据线外段和数据线内段,每条所述扫描线包括扫描线外段和扫描线内段,所述数据线外段和所述扫描线外段设置于所述外围电路区,所述数据线内段及所述扫描线内段均从所述外围电路区延伸至所述显示区;

所述外围电路区还设置有短接线、使能信号线、多个第一薄膜晶体管、多个第二薄膜晶体管、多个第一静电保护电路、多个第二静电保护电路、多个第三静电保护电路及多个第四静电保护电路,每个所述第一薄膜晶体管及每个所述第二薄膜晶体管的栅极均连接于所述使能信号线,所述第一薄膜晶体管的漏极连接于一条所述数据线的数据线外段,所述第一薄膜晶体管的源极连接于同一条所述数据线的数据线内段;每个所述第二薄膜晶体管的漏极连接于一条所述扫描线的扫描线外段,所述第二薄膜晶体管的源极连接于同一条所述扫描线的扫描线内段;所述第一静电保护电路的一端连接于所述数据线外段,另一端连接于所述短接线;所述第二静电保护电路的一端连接于所述数据线内段,另一端连接于所述短接线;所述第三静电保护电路的一端连接于所述扫描线外段,另一端连接于所述短接线;所述第四静电保护电路的一端连接于所述扫描线内段,另一端连接于所述短接线;所述使能信号线控制所述第一薄膜晶体管和所述第二薄膜晶体管导通或断开。

15. 如权利要求 14 所述的液晶显示装置,其中,所述第一静电保护电路包括第三薄膜晶体管,所述第三薄膜晶体管的栅极和漏极连接于所述数据线外

段,源极连接于所述短接线,所述第二静电保护电路包括第四薄膜晶体管,所述第四薄膜晶体管的栅极和漏极连接于所述数据线内段,源极连接于所述短接线。

16. 如权利要求 15 所述的液晶显示装置,其中,所述第一静电保护电路还包括第七薄膜晶体管,所述第七薄膜晶体管与所述第三薄膜晶体管并联或串联;所述第二静电保护电路还包括第八薄膜晶体管,所述第八薄膜晶体管与所述第四薄膜晶体管并联或串联。

17. 如权利要求 14 所述的液晶显示装置,其中,所述第三静电保护电路包括第五薄膜晶体管,所述第五薄膜晶体管的栅极和漏极连接于所述扫描线外段,所述第五薄膜晶体管的源极连接于所述短接线,所述第四静电保护电路包括第六薄膜晶体管,所述第六薄膜晶体管的栅极和漏极连接于所述扫描线内段,所述第六薄膜晶体管的源极连接于所述短接线。

18. 如权利要求 17 所述的液晶显示装置,其中,所述第三静电保护电路还包括第九薄膜晶体管,所述第九薄膜晶体管与所述第五薄膜晶体管并联或串联;所述第四静电保护电路还包括第十薄膜晶体管,所述第十薄膜晶体管与所述第六薄膜晶体管并联或串联。

19. 如权利要求 14 所述的液晶显示装置,其中,所述使能信号线处于高电平状态时,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态,所述使能信号线处于低电平状态时,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态。

20. 如权利要求 14 所述的液晶显示装置,其中,所述第一薄膜晶体管及所述第二薄膜晶体管处于导通状态时,所述显示区进行工作,所述第一薄膜晶体管及所述第二薄膜晶体管处于断开状态时,所述显示区停止工作。

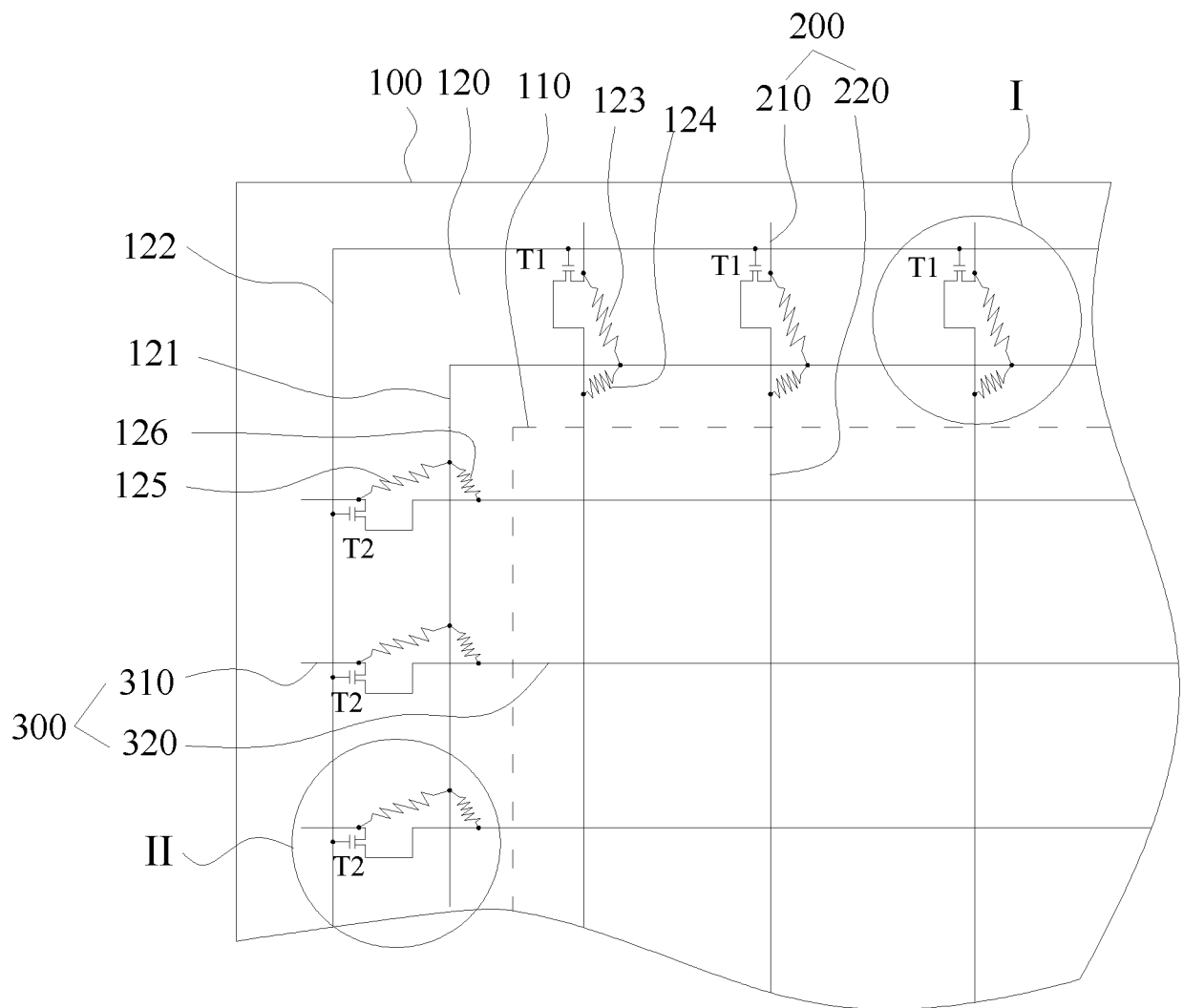


图 1

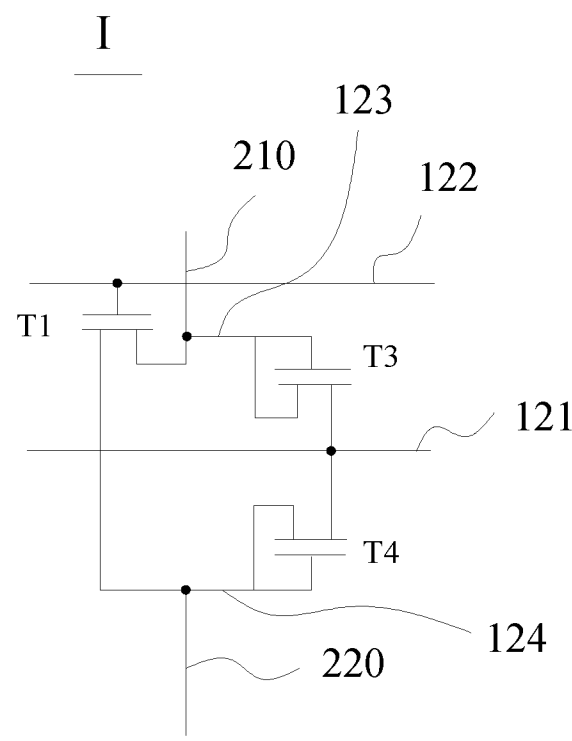


图 2

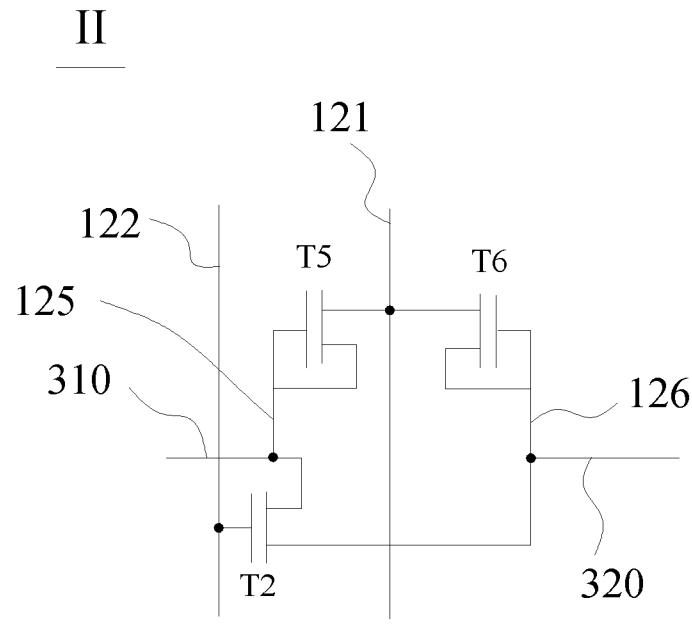


图 3

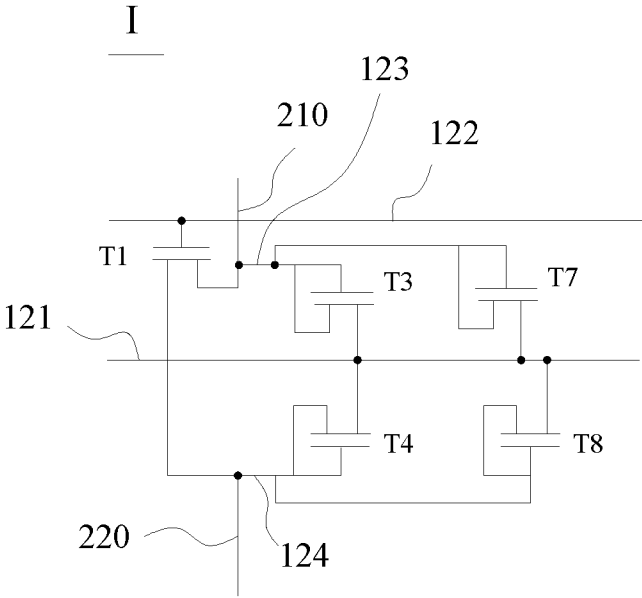


图 4

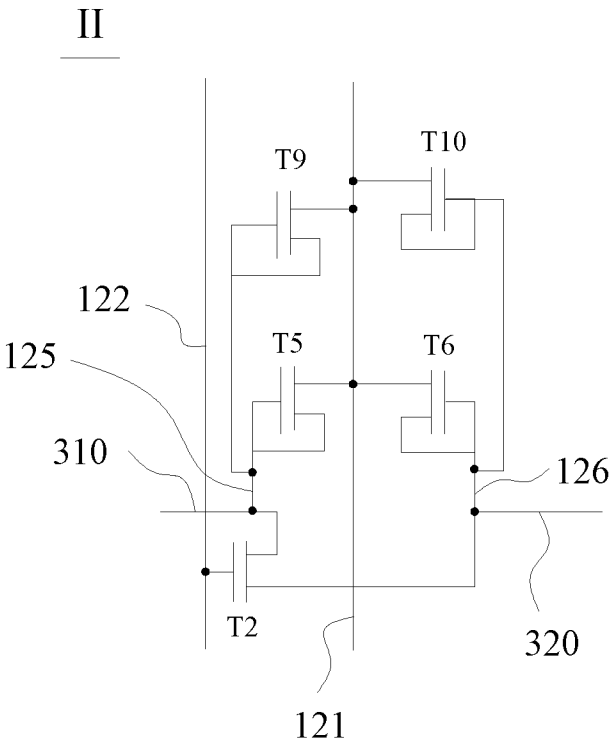


图 5

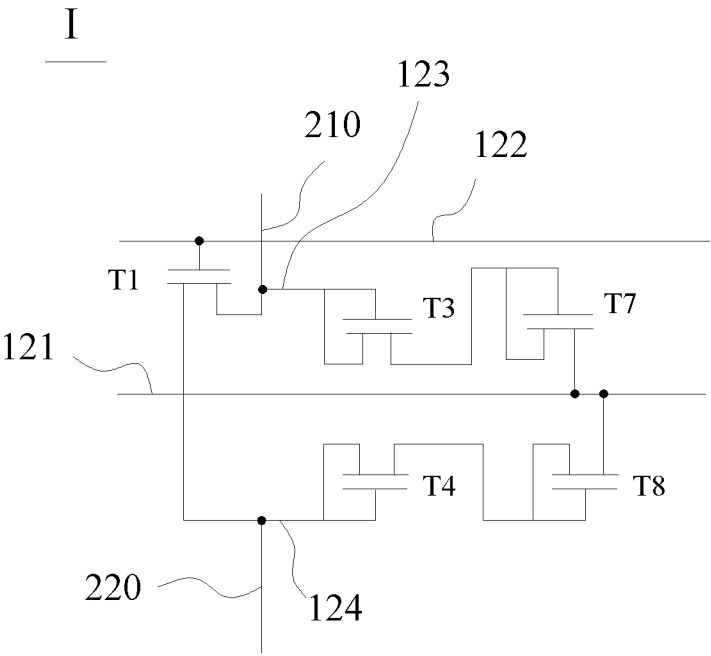


图 6

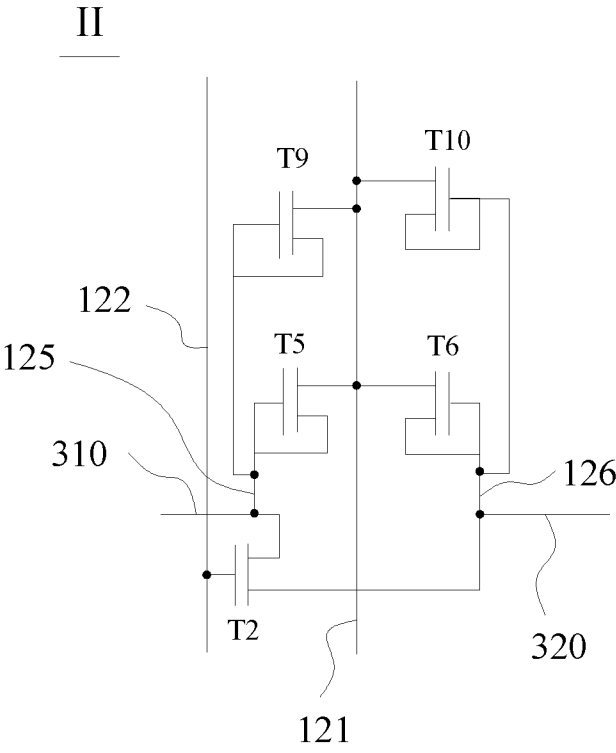


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/075475

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G02F 1/1368 (2006.01) i; H01L 27/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F, H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; CNKI; EPODOC; WPI: lead, TFT?, display area, peripheral, surrounding, circuit, short circuit, enable, source, drain, "4" or four, display+, thin 2w film 2w transistor?, discharg+, line?, electro, scan+, gate?, data?, wire?, potential, breakdown+, short+, electrostatic+, protect+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 201349132 Y (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 18 November 2009 (18.11.2009), description, page 2, paragraph 2 to page 4, first paragraph and page 5, paragraph 3 to page 13, first paragraph, and figures 1-11	1-20
A	CN 202332851 U (BOE TECHNOLOGY GROUP CO., LTD. et al.), 11 July 2012 (11.07.2012), the whole document	1-20
A	CN 1396656 A (LG. PHILIPS LCD CO., LTD.), 12 February 2003 (12.02.2003), the whole document	1-20
A	CN 101064984 A (CHUNGHWA PICTURE TUBES, LTD.), 31 October 2007 (31.10.2007), the whole document	1-20
A	CN 202736443 U (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 13 February 2013 (13.02.2013), the whole document	1-20
A	JP 2015084034 A (HITACHI DISPLAYS K.K.), 30 April 2015 (30.04.2015), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13 September 2016 (13.09.2016)	Date of mailing of the international search report 27 September 2016 (27.09.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer ZHONG, Jie Telephone No.: (86-10) 62413984

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/075475

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 201349132 Y	18 November 2009	None	
CN 202332851 U	11 July 2012	None	
CN 1396656 A	12 February 2003	CN 1299359 C	07 February 2007
		DE 10228517 A1	06 March 2003
		JP 4439163 B2	24 March 2010
		US 6791632 B2	14 September 2004
		JP 2003107528 A	09 April 2003
		DE 10228517 B4	19 July 2007
		KR 20030005797 A	23 January 2003
		TW 575766 B	11 February 2004
		KR 100386849 B1	09 June 2003
		US 2003020845 A1	30 January 2003
CN 101064984 A	31 October 2007	CN 101064984 B	22 December 2010
CN 202736443 U	13 February 2013	None	
JP 2015084034 A	30 April 2015	None	

A. 主题的分类 G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i; H01L 27/02(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F, H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT;CNKI;EPDOC;WPI: 显示, 静电, 保护, 防护, 排, 引, 薄膜晶体管, TFT?, 显示区, 外围, 周边, 电路, 短接, 短路, 使能, 栅, 数据, 源, 漏, "4" or 四, display+, thin 2w film 2w transistor?, discharg+, line?, electro, scan+, gate?, data?, wire?, potential, breakdown+, short+, electrostatic+, protect+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 201349132 Y (北京京东方光电科技有限公司) 2009年 11月 18日 (2009 - 11 - 18) 说明书第2页第2段至第4页首段, 第5页第3段至第13页首段、图1-11	1-20
A	CN 202332851 U (京东方科技集团股份有限公司 等) 2012年 7月 11日 (2012 - 07 - 11) 全文	1-20
A	CN 1396656 A (LG. 飞利浦LCD有限公司) 2003年 2月 12日 (2003 - 02 - 12) 全文	1-20
A	CN 101064984 A (中华映管股份有限公司) 2007年 10月 31日 (2007 - 10 - 31) 全文	1-20
A	CN 202736443 U (北京京东方光电科技有限公司) 2013年 2月 13日 (2013 - 02 - 13) 全文	1-20
A	JP 2015084034 A (HITACHI DISPLAYS K.K.) 2015年 4月 30日 (2015 - 04 - 30) 全文	1-20
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2016年 9月 13日		国际检索报告邮寄日期 2016年 9月 27日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 钟杰 电话号码 (86-10)62413984

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/075475

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	201349132	Y	2009年 11月 18日	无	
CN	202332851	U	2012年 7月 11日	无	
CN	1396656	A	2003年 2月 12日	CN 1299359	C 2007年 2月 7日
				DE 10228517	A1 2003年 3月 6日
				JP 4439163	B2 2010年 3月 24日
				US 6791632	B2 2004年 9月 14日
				JP 2003107528	A 2003年 4月 9日
				DE 10228517	B4 2007年 7月 19日
				KR 20030005797	A 2003年 1月 23日
				TW 575766	B 2004年 2月 11日
				KR 100386849	B1 2003年 6月 9日
				US 2003020845	A1 2003年 1月 30日
CN	101064984	A	2007年 10月 31日	CN 101064984	B 2010年 12月 22日
CN	202736443	U	2013年 2月 13日	无	
JP	2015084034	A	2015年 4月 30日	无	