



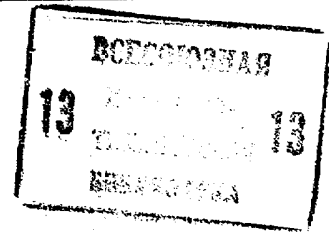
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1166144** **A**

4(5D) G 06 G 7/186

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3603360/18-24
(22) 10.06.83
(46) 07.07.85. Бюл. № 25
(72) А. Я. Булгаков
(53) 681.335(088.8)
(56) 1. Сергеев Н. П. Основы вычислительной техники. М., «Высшая школа», 1973, с. 52—57.

2. Аналоговая и аналого-цифровая вычислительная техника. Сб. статей Под ред. Б. В. Ушакова, вып. 6, М., «Советское радио», 1973, с. 190—195.

3. Авторское свидетельство СССР по заявке № 2620573/24, кл. G 06 G 7/18, 1978 (прототип).

(54) (57) УСТРОЙСТВО ДЛЯ ИНТЕГРИРОВАНИЯ ПОСТОЯННОГО ТОКА, содержащее последовательно соединенные первый и второй усилители постоянного тока, пороговый элемент, счетчик и цифроаналоговый преобразователь, выход которого подключен к другому входу второго усилителя постоянного тока, первый интегрирующий

конденсатор, первая обкладка которого подключена к выходу второго усилителя постоянного тока, второй интегрирующий конденсатор, первая обкладка которого соединена с выходом первого усилителя постоянного тока, являющимся выходом устройства, причем вход первого усилителя постоянного тока через масштабный резистор соединен с входом устройства, ключ, управляющий вход которого через одновибратор подключен к выходу порогового элемента, а первый вывод — к входу первого усилителя постоянного тока, и источник напряжения смещения, отличающееся тем, что, с целью повышения точности интегрирования и помехоустойчивости устройства, оно содержит ограничивающий резистор, включенный между источником напряжения смещения и второй обкладкой второго интегрирующего конденсатора, соединенной с вторым выводом ключа, причем вход первого усилителя постоянного тока подключен к второй обкладке первого интегрирующего конденсатора.

(19) **SU** (11) **1166144** **A**

Изобретение относится к аналого-цифровой вычислительной технике и может быть использовано, например, для построения электронного интегратора постоянного тока с большим временем интегрирования.

Известны устройства для интегрирования, содержащие интегрирующий конденсатор, включенный в цепь обратной связи усилителя постоянного тока [1].

В условиях микроминиатюризации радиоэлектронной аппаратуры такие интеграторы имеют большие ограничения по времени и точности интегрирования ввиду недопустимости больших габаритов конденсатора.

Известен интегратор постоянного тока, содержащий последовательно соединенные первый и второй усилители постоянного тока, последовательно соединенные пороговое устройство, реверсивный счетчик и цифроаналоговый преобразователь, конденсатор, первая обкладка которого соединена с входом порогового устройства и с выходом первого усилителя, а вторая обкладка — с входом первого усилителя; ключ и одновибратор: причем вход первого усилителя подключен к входу устройства, выход цифроаналогового преобразователя подключен к входу второго усилителя, управляющий вход ключа соединен с выходом одновибратора, вход которого подключен к любому выходу, выбранному из группы, состоящей из выходов порогового устройства, счетчика, цифроаналогового преобразователя и второго усилителя; конденсатор шунтирован ключом, выход второго усилителя соединен с выходом устройства [2].

Наиболее близким по технической сущности и достигаемому результату к изобретению является устройство для интегрирования постоянного тока, содержащее последовательно соединенные первый и второй усилители постоянного тока, пороговый элемент, счетчик и цифроаналоговый преобразователь, выход которого подключен к второму входу второго усилителя, между выходом которого и входом первого усилителя включены первый интегрирующий конденсатор и ключ, второй интегрирующий конденсатор, включенный между входом и выходом первого усилителя, источник напряжения смещения, подключенный через ключи к входу первого усилителя постоянного тока [3].

Недостатком известного устройства является сложность, вызванная присутствием нескольких ключей и двух сравнительно крупных конденсаторов.

Целью изобретения является упрощение устройства и уменьшение габаритов.

Поставленная цель достигается тем, что устройство для интегрирования постоянного тока, содержащее последовательно соединенные первый и второй усилители постоянного тока, пороговый элемент, счетчик и циф-

роаналоговый преобразователь, выход которого подключен к другому входу второго усилителя постоянного тока, первый интегрирующий конденсатор, первая обкладка которого подключена к выходу второго усилителя постоянного тока, второй интегрирующий конденсатор, первая обкладка которого соединена с выходом первого усилителя постоянного тока, являющимся выходом устройства, причем вход первого усилителя постоянного тока через масштабный резистор соединен с входом устройства, ключ, управляющий вход которого через одновибратор подключен к выходу порогового элемента, и источник напряжения смещения, содержит ограничивающий резистор, включенный между источником напряжения смещения и второй обкладкой второго интегрирующего конденсатора, соединенной через ключ с входом первого усилителя постоянного тока, подключенным к второй обкладке первого интегрирующего конденсатора.

На чертеже представлена функциональная схема устройства для интегрирования постоянного тока.

Устройство для интегрирования постоянного тока содержит усилитель постоянного тока (УПТ) 1, интегрирующий конденсатор 2, цифроаналоговый преобразователь 3, счетчик 4, пороговый элемент 5, одновибратор 6, ключ 7, усилитель 8 постоянного тока, масштабный резистор 9, ограничивающий резистор 10, второй интегрирующий конденсатор 11, причем резисторы 9 и 10 и конденсатор 11 образуют блок 12 памяти, УПТ 1 содержит усилитель 13 и масштабные резисторы 14—16. Пороговый элемент 5 состоит из элемента ИЛИ 17, генератора 18, однопороговых элементов 19 и 20, элемента И 21.

$I_{вх}$ и $I_{вых}$ — общие входное и выходное напряжения, $I_{ос}$ — выходное напряжение УПТ 1, I_c — ток через конденсатор 2, $J_{вх}$ — входной ток интегратора, $U_{см1}$ — напряжение смещения «нуля» УПТ 1, вырабатываемое преобразователем 3, кодовые входы которого соединены с выходами разрядов двоичного нереверсивного счетчика 4. Его счетный вход T соединен с выходом порогового элемента 5 и с входом одновибратора 6, выход которого подключен к управляющему входу нормально разомкнутого ключа 7. Один его вывод соединен с инвертирующим входом УПТ 8, выход которого является выходом устройства, с резистором 9 и с конденсатором 2, другой обкладкой подключенным к выходу УПТ 1. Он охвачен (через инвертирующий вход и делитель напряжения на резисторах 15 и 16) последовательной ООС по напряжению; неинвертирующий вход УПТ 1 соединен с выходом УПТ 8. Между выходом УПТ 8 и вторым выводом ключа 7 включен конденсатор 11, подключенный одной обкладкой к источнику напряжения смещения $U_{см2}$ через резистор

10, инвертирующий вход усилителя 13 через резистор 14 подключен к второму входу УПТ 1, выход которого подключен к входу порогового элемента 5.

Интегратор работает следующим образом.

При разомкнутом ключе 7 и $I_{см1} = \text{const}$ резистор 9, последовательно соединенные УПТ 8 и 1, которые в этом случае представляют собой единый усилитель, образующий с конденсатором 2 интегрирующий операционный усилитель.

УПТ 1 охвачен дискретной ООС по напряжению через пороговый элемент 5, счетчик 4 и преобразователь 3. Действие данной ООС таково, что она исключает насыщение УПТ 1: если напряжение $I_{ос}$ близко к любому из двух уровней насыщения, элемент ИЛИ 17 изменяет свое состояние с «логического 0», на «логическую 1», очередной импульс генератора 18 через элемент 21 записывается счетчиком 4, напряжение $I_{см1}$ получает приращение и через резистор 14 смещает рабочую точку усилителя 13, удаляя ее от того уровня насыщения, к которому она приближалась, в область линейной зоны амплитудной характеристики усилителя. Счетчик 4 — непереворачиваемый и данный результат достигается пропуском через элемент 21 одного импульса генератора 18 только при приближении к одному (первому) уровню насыщения. Для второго уровня насыщения первый пропущенный элементом 21 импульс генератора 18, давая всегда положительное приращение абсолютного значения $I_{см1}$, за исключением случая, когда счетчик 4 переполняется, перемещает рабочую точку усилителя 13 ближе к насыщению или в область насыщения, «логическая 1» на выходе элемента ИЛИ 17 сохраняется, поэтому на счетчик 4 поступает следующий импульс и т.д. до тех пор, пока не переполнится счетчик 4 и соответственно не изменится скачком напряжение $I_{см1}$: от максимального к минимальному значению. При этом рабочая точка УПТ 1 перемещается в область первого уровня насыщения (исключение составляет случай, когда напряжение $I_{вых}$ таково, что сброс счетчика 4 соответствует линейному участку характеристики УПТ 1). На счетчик 4 продолжают поступать импульсы: его входной код увеличивается от нуля до значения, в простейшем случае на единицу меньше того исходного кода, при котором рабочая точка приблизилась к второму уровню насыщения; абсолютное значение $I_{см1}$ получает отрицательное приращение относительно исходного значения, элемент ИЛИ 17 изменяет свое состояние с «1» на «0», предыдущий код счетчика запоминается.

Так как $I_{см1}$ непостоянно, то напряжение $I_{ос}$ нельзя использовать в качестве выходного напряжения интегратора. Дискретная ООС, охватывающая УПТ 1, позволяет

это сделать при ограниченном диапазоне напряжения $I_{ос}$. Однако его перепады ($\Delta I_{ос}$), вызванные дискретностью приращений напряжения $I_{см1}$, требуют форсированного разряда (точнее, перезаряда) конденсатора 2 на то же приращение $\Delta I_{ос}$, причем импульсный ток перезаряда конденсатора 2 не должен вызывать значительной погрешности интегрирования. В интеграторе это достигается тем, что перезаряд конденсатора 2 осуществляется через ключ 7, который замыкается под действием импульса одновибратора 6, вырабатываемого одновременно с появлением скачка $\Delta I_{ос}$ и через конденсатор 11. При закрытом ключе 7 конденсатор 11 через резистор 10 заряжается до напряжения, равного сумме напряжений $I_{вых}$ и $I_{см2}$ с погрешностью, определяемой законом изменения во времени напряжения $I_{вых}$ и постоянной времени цепи конденсатора 11. Функция конденсатора 11 — запомнить напряжение $I_{вых}$ совместно с замкнутым ключом 7 и УПТ 8. Последний при этом охвачен емкостной ООС по напряжению и поэтому в основном отфильтровывает импульсный ток перезаряда конденсатора 2. В течение замыкания ключа 7 неустойчивость напряжения $I_{вых}$ определяется следующими основными факторами: падением напряжения на сопротивлении ключа 7 от тока перезаряда и приращением напряжения на запоминающем конденсаторе 11 под действием суммы тока перезаряда и тока резистора 10. Его сопротивление тем лучше, чем оно меньше (чтобы снизить постоянную времени цепи конденсатора 11 при разомкнутом ключе 7). Напряжение $I_{см2}$ выравнивает потенциал вывода конденсатора 11 с потенциалом входа УПТ 8, что необходимо для исключения значительного скачка напряжения $I_{вых}$ при замыкании ключа 7, и вместе с тем уменьшает ток резистора 10 при замкнутом ключе 7.

Другой вариант конструктивной реализации блока 12 памяти — высококачественная реализация памяти, целесообразная для большой точности интегрирования, когда ток перезаряда пропускается через ключ 7, но он не проходит через конденсатор 11 благодаря тому, что полюс ключа, не соединенный со входом УПТ 8, подключен к выходу дополнительного УПТ, инвертирующий и неинвертирующий входы которого соединены соответственно с инвертирующим входом УПТ 8 и с точкой соединения элементов 11 и 10; и когда достигается низкая постоянная времени конденсатора 11 тем, что резистор 10 заменен нормально замкнутым ключом.

Большинство остальных узлов интегратора в зависимости от конкретных условий также целесообразно реализовать по-разному. Если коэффициент передачи интегрирования должен быть обратного знака в сравнении с тем, что есть в изображенном инте-

граторе, то после УПТ 8 необходим дополнительный инвертирующий УПТ, с выхода которого снимается напряжение $I_{\text{вых}}$, а вычитание из него напряжения $I_{\text{см}}$ проще произвести путем вычитания пропорциональных токов на инвертирующем входе УПТ 1, который в этом случае должен быть охвачен параллельной ООС по напряжению. При этом в цепи дискретной ООС целесообразно использовать преобразователь кода непосредственно в постоянный ток, а не в напряжение постоянного тока. Замена нереверсивного счетчика на реверсивный исключает длительный переходный процесс при приближении рабочей точки УПТ 1 к одному из уровней насыщения. В интеграторе с реверсивным счетчиком 4 пороговый элемент 5 может состоять только из элементов 19 и 20 и генератора 18; выход генератора 18 непосредственно соединен со счетным входом, а выходы пороговых элементов 19 и 20 соединены со входами сложения и вычитания счетчика. Если интегрирование осуществляется только в одну сторону, например, в генераторе пилообразного напряжения, то пороговый элемент 5 может быть однопороговым. Запуск одновибратора 6 может осуществляться не только с выхода порогового элемента 5, но и с выходов счетчика 4, цифроаналогового преобразователя 3, потому что и выходные сигналы изменяются скачкообразно.

Важной комплексной характеристикой аналоговых интеграторов постоянного тока является частное от деления произведения объема конденсатора (V_c) и погрешности (δ_u) на время интегрирования (T_u). Если интегрирование начинается с напряжения на конденсаторе $I_c = 0$, то средний ток через конденсатор емкости C

$$I_{c, \text{ср}} = C \cdot U_c / T_u, \quad (1)$$

При постоянном значении паразитных токов, которые вызывают часть, наиболее трудно устранимую при большом T_u , погрешности, она обратно пропорциональна $I_{c, \text{ср}}$. Произведение $C \cdot I_c$ прямо пропорционально объему для конденсаторов одного типа. При этом из (1) следует, что

$$\delta_u \cdot V_c / T_u = K_u, \text{ где } K_u = \text{const}. \quad (2)$$

При работе интегрирующего усилителя весь ток I_c участвует в интегрировании, поэтому, например, увеличение $I_{c, \text{ср}}$ для снижения δ_u неизбежно вызывает увеличение правой части (1) и, согласно (2), ухудшение отношения V_c / T_u .

В предлагаемом устройстве ток I_c принудительно изменяет свое направление - при перезаряде конденсатора 2, а в процессе интегрирования участвует только часть тока I_c : ток, который имеет место в промежутке между перезарядками. Благодаря этому ток $I_{c, \text{ср}}$, который фигурирует в (1), равен разности двух средних токов: одного — в про-

межутках между перезарядками, другого — во время перезаряда, но δ_u обратно пропорциональна первому току. Оба последних тока могут в любое число раз превышать максимум тока $I_{c, \text{ср}}$ из (1), поэтому он не имеет однозначной связи с погрешностью δ_u ; ее можно уменьшить, оставляя неизменным отношение V_c / T_u , причем K_u пропорционально уменьшается. Так как параметры δ_u , V_c и T_u по-прежнему остаются взаимосвязанными согласно (2), то при меньшем значении K_u выигрыш можно получить по любому параметру, в том числе одновременно по всем трем, независимо от их абсолютных значений. Например, устройство применимо при временах интегрирования как в тысячи секунд, так и в единицы микросекунд, обеспечивая решение такой актуальной для микроминиатюризации радиоэлектронной аппаратуры задачи, как уменьшение размеров конденсаторов.

Предложенное устройство имеет ограничение по минимуму коэффициента K_u , потому что конечно минимальное время перезаряда конденсатора (2). Например, при увеличении токов $I_{\text{вх}} \approx I_c$ с целью уменьшения погрешности δ_u конденсатор 2 чаще перезаряжается, при этом возрастает доля времени перезаряда и соответствующая погрешность. Последняя, составляя часть δ_u , ограничивает ее снизу. Для уменьшения времени перезаряда в предложенном устройстве необходимо увеличить быстродействие и импульсный выходной ток УПТ 1 и 8, быстродействие ряда других элементов, уменьшить сопротивление ключа 7. В связи с этим может возрасти объем электронной части, компенсируя уменьшение объема конденсатора 2. Погрешность от времени перезаряда можно снизить путем усложнения устройства: использованием второго конденсатора, который в пассивном режиме должен быть заряжен до напряжения, близкого к тому, которое будет после перезаряда. Второй конденсатор заменяет первый для интегрирования, тот тем временем перезаряжается, затем они меняются ролями и т.д.

В предложенном устройстве импульсные помехи могут дать лишь кратковременные сбои, что показывает процесс восстановления равновесного состояния интегратора при сбое нереверсивного счетчика.

Погрешности порогового устройства, реверсивного счетчика и цифроаналогового преобразователя роли не играют: они лишь подготавливают условия для приращения (после перезаряда) напряжения на конденсаторе на постоянную величину, которая в точности равна перепаду напряжения ООС. Последнее определяет то, что при возобновлении интегрирования после окончания перезаряда напряжения в интеграторе полностью уравниваются, и изменение резуль-

5

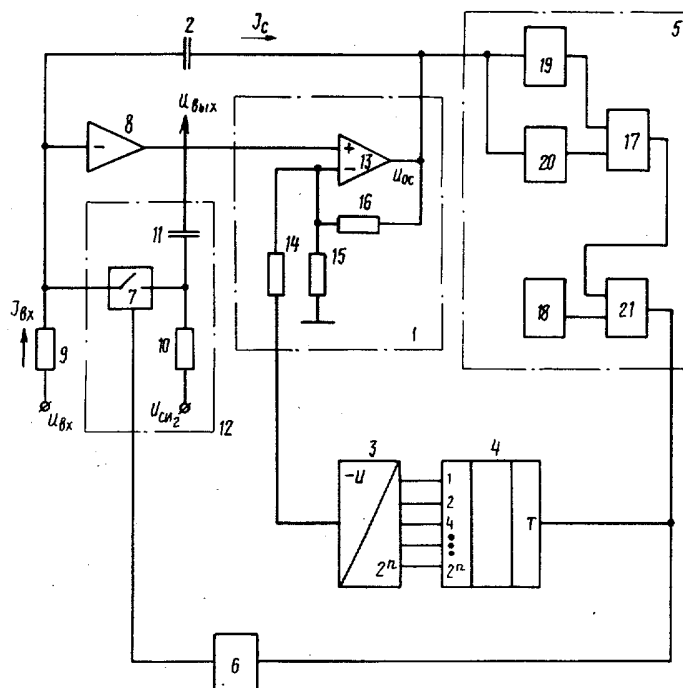
10

15

20

Упрощение и уменьшение габаритов достигается за счет потенциальной точности и увеличения переменной составляющей выходного напряжения.

15



ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4