

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-40730

(P2004-40730A)

(43) 公開日 平成16年2月5日(2004.2.5)

(51) Int.Cl.⁷

H03G 11/00

H03F 3/08

H03F 3/45

F I

H03G 11/00

H03F 3/08

H03F 3/45

テーマコード (参考)

5J030

5J066

5J092

5J500

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号

特願2002-198906 (P2002-198906)

(22) 出願日

平成14年7月8日 (2002.7.8)

(71) 出願人 000006220

ミツミ電機株式会社

東京都多摩市鶴牧2丁目11番地2

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者 権田 英徳

神奈川県厚木市酒井1601 ミツミ電機
株式会社厚木事業所内

(72) 発明者 松山 浩

神奈川県厚木市酒井1601 ミツミ電機
株式会社厚木事業所内

Fターム(参考) 5J030 CB03 CC02

5J066 AA01 AA12 AA56 CA25 FA11

HA02 HA25 HA45 KA02 KA05

KA27 MA21 ND05 PD01

最終頁に続く

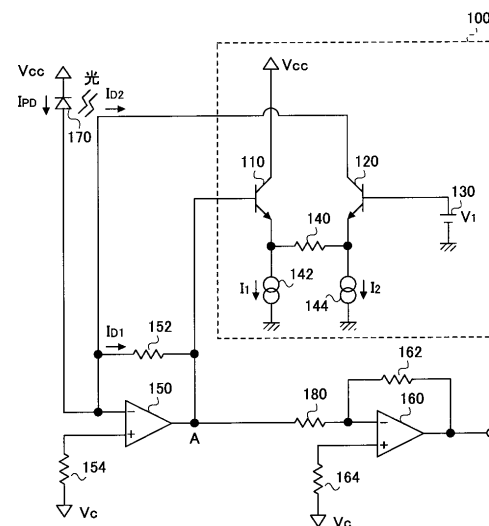
(54) 【発明の名称】 リミッタ回路

(57) 【要約】

【課題】 電流 / 電圧変換器の飽和を防止することが可能なリミッタ回路を提供する。

【解決手段】 フォトダイオード170に過大光が入射し、当該フォトダイオード170の出力電流 I_{PD} が増加して、差動増幅器150の出力端子の電位が電源130の電位 V_1 になった場合には、npnトランジスタ120のエミッタの電位は、電源130の電位 V_1 からベース - エミッタ間の電圧を差し引いた値にまで低下する。このため、npnトランジスタ120は導通し、コレクタ電流 I_{D2} が流れ、抵抗素子152を流れる電流 I_{D1} は、フォトダイオード170が出力する電流 I_{PD} からnpnトランジスタ120のコレクタ電流 I_{D2} を差し引いた値に維持される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

入力電流に応じた電圧の信号を出力する電流 / 電圧変換器が飽和することを防止するリミッタ回路において、
 ベースが前記電流 / 電圧変換器の出力端子に接続される第 1 の n p n トランジスタと、
 ベースが電源に接続され、コレクタが前記電流 / 電圧変換器の入力端子に接続される第 2 の n p n トランジスタと、
 前記第 1 及び第 2 の n p n トランジスタのエミッタ同士を接続する抵抗素子と、
 を備えることを特徴とするリミッタ回路。

【請求項 2】

10

請求項 1 に記載のリミッタ回路において、
 前記入力電流は、光が入射されたフォトダイオードから入射されることを特徴とするリミッタ回路。

【請求項 3】

請求項 1 又は 2 に記載のリミッタ回路において、
 前記電流 / 電圧変換器は、差動増幅器であることを特徴とするリミッタ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力電流、特にフォトダイオードからの入力電流に応じた電圧の信号を出力する電流 / 電圧変換器が飽和することを防止するリミッタ回路に関する。 20

【0002】

【従来の技術】

光ピックアップ用のフォトダイオードを備えた集積回路 (P D I C) は、コンパクトディスク等に光を照射し、反射光を検出することにより、当該コンパクトディスク等に記録された信号を読み取るために用いられる。

【0003】

図 2 は、従来の P D I C の回路図である。同図に示す P D I C は、2 段の差動増幅器 2 1 0、2 2 0 を備える。1 段目の差動増幅器 2 1 0 は、フォトダイオード 2 3 0 に光が入射したときに、当該フォトダイオード 2 3 0 から出力される電流に応じた電圧の信号を出力する電流 / 電圧変換アンプ (I - V アンプ) である。この差動増幅器 2 1 0 は、逆相入力端子がフォトダイオード 2 3 0 のアノードに接続され、逆相入力端子と出力端子とが抵抗素子 2 1 2 によって接続されるとともに、正相入力端子が抵抗素子 2 1 4 を介して電位 V_c の端子に接続される。 30

【0004】

2 段目の差動増幅器 2 2 0 は、1 段目の差動増幅器 2 1 0 から出力される電圧の信号を増幅する電圧増幅器である。この差動増幅器 2 2 0 は、逆相入力端子と出力端子との間が抵抗素子 2 2 2 によって接続され、正相入力端子が抵抗素子 2 2 4 を介して電位 V_c の端子に接続される。また、1 段目の差動増幅器 2 1 0 の出力端子と 2 段目の差動増幅器 2 2 0 の逆相入力端子とが抵抗素子 2 4 0 により接続される。 40

【0005】

【発明が解決しようとする課題】

ところで、上述した従来の P D I C において、ノイズ特性は重要な項目である。このアンプのノイズ特性は以下のようにして決まる。

【0006】

$V_n = (I - V \text{ アンプ ノイズ }) \times (2 \text{ 段目 アンプ ゲイン })$
 つまり、差動増幅器 2 1 0 のノイズがゲイン倍されることになる。ノイズ特性を向上させるためには、差動増幅器 2 1 0 の抵抗値を上げ、差動増幅器 2 2 0 のゲインを下げる方法が考えられる。差動増幅器 2 1 0 の変換抵抗が持つノイズより、差動増幅器 2 2 0 のゲインの方が直接に働くためである。 50

【 0 0 0 7 】

しかし、抵抗素子 2 1 2、2 1 4 の抵抗値を上げる方法では、フォトダイオード 2 3 0 に過大光が入射すると、当該フォトダイオード 2 3 0 から出力される電流が増加し、差動増幅器 2 1 0 の出力端子における電位（図 2 の点 A における電位）が低下する。このため、差動増幅器 2 1 0 の出力電流源の n p n トランジスタの V_{ce} が低下し、飽和することによる動作不良が生じる。

【 0 0 0 8 】

例えば、フォトダイオード 2 3 0 の感度が $0.2 \mu / W$ 、 $I - V$ アンプ抵抗が $120 k \Omega$ の場合、フォトダイオード 2 3 0 に $100 \mu W$ の光が入射されると、 $20 \mu A$ の電流が流れる。差動増幅器 2 1 0 は、 $V_c (2.5 V)$ 基準の反転アンプであるため、出力は以下
10

【 0 0 0 9 】

$$V_{out} = 2.5 V - 120 k \Omega \times 20 \mu A = 0.1 V$$

上記の電圧では、出力電流源の n p n トランジスタは飽和してしまう。

【 0 0 1 0 】

本発明は、上記問題点を解決するものであり、その目的は、電流 / 電圧変換器の飽和を防止することが可能なリミッタ回路を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段】

上記の目的を達成するため、請求項 1 に記載の発明は、入力電流に応じた電圧の信号を出力する電流 / 電圧変換器が飽和することを防止するリミッタ回路において、ベースが前記電流 / 電圧変換器の出力端子に接続される第 1 の n p n トランジスタと、ベースが電源に接続され、コレクタが前記電流 / 電圧変換器の入力端子に接続される第 2 の n p n トランジスタと、前記第 1 及び第 2 の n p n トランジスタのエミッタ同士を接続する抵抗素子とを備えることを特徴とする。
20

【 0 0 1 2 】

また、請求項 2 に記載の発明は、請求項 1 に記載のリミッタ回路において、前記入力電流は、光が入射されたフォトダイオードから入射されることを特徴とする。

【 0 0 1 3 】

また、請求項 3 に記載の発明は、請求項 1 又は 2 に記載のリミッタ回路において、前記電流 / 電圧変換器は、差動増幅器であることを特徴とする。
30

【 0 0 1 4 】

電流 / 電圧変換器に入力される電流が大きい場合には、当該電流 / 電圧変換器の出力端子の電位が低下する。しかし、本発明によれば、第 2 の n p n トランジスタのベースに接続された電源の電位を適切な値に設定しさえすれば、電流 / 電圧変換器の出力端子の電位が低下したときに、入力電流の一部を第 2 の n p n トランジスタのコレクタへ分流することにより、電流 / 電圧変換器の出力端子の電位が低下することを防止し、当該電流 / 電圧変換器の飽和を防止することが可能となる。

【 0 0 1 5 】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。図 1 は、本発明の実施の形態に係るリミッタ回路を用いた P D I C の回路図である。同図に示す P D I C は、例えば、コンパクトディスク等に光を照射し、反射光を検出することにより、当該コンパクトディスク等に記録された信号を読み取るために用いられる。この P D I C は、リミッタ回路 1 0 0、1 段目の差動増幅器 1 5 0、抵抗素子 1 5 2、1 5 4、2 段目の差動増幅器 1 6 0、抵抗素子 1 6 2、1 6 4、フォトダイオード 1 7 0、抵抗素子 1 8 0 を備える。
40

【 0 0 1 6 】

1 段目の差動増幅器 1 5 0 は、フォトダイオード 1 7 0 に光が入射したときに、当該フォトダイオード 1 7 0 から出力される電流 I_{PD} に応じた電圧の信号を出力する電流 / 電圧変換アンプ（ $I - V$ アンプ）である。この差動増幅器 1 5 0 は、逆相入力端子がフォトダ
50

イオード 170 のアノードに接続され、逆相入力端子と出力端子とが抵抗素子 152 によって接続されるとともに、正相入力端子が抵抗素子 154 を介して電位 V_c の端子に接続される。

【0017】

2 段目の差動増幅器 160 は、1 段目の差動増幅器 150 から出力される電圧の信号を増幅する電圧増幅器である。この差動増幅器 160 は、逆相入力端子と出力端子との間が抵抗素子 162 によって接続され、正相入力端子が抵抗素子 164 を介して電位 V_c の端子に接続される。また、1 段目の差動増幅器 150 の出力端子と 2 段目の差動増幅器 160 の逆相入力端子とが抵抗素子 180 により接続される。

【0018】

リミッタ回路 100 は、フォトダイオード 170 に過大光が入射した場合に、電流クランプを行う。これにより出力電流源の npn トランジスタの飽和が防止される。このリミッタ回路 100 は、2 つの npn トランジスタ 110、120、電源 130、抵抗素子 140、2 つの変圧器 142、144 を備える。なお、2 つの npn トランジスタ 110、120 は、同一の仕様のものが用いられる。

【0019】

n pn トランジスタ 110 は、ベースが 1 段目の差動増幅器 150 の出力端子に接続され、コレクタが電位 V_{cc} の端子に接続される。更に、n pn トランジスタ 110 のエミッタは、変圧器 142 の一方の端子に接続される。この変圧器 142 は、他方の端子が接地されている。

【0020】

n pn トランジスタ 120 は、ベースが電位 V_1 の電源 130 に接続され、コレクタが 1 段目の差動増幅器 150 の逆相入力端子に接続される。更に、n pn トランジスタ 120 のエミッタは、変圧器 144 の一方の端子に接続される。この変圧器 144 は、他方の端子が接地されている。

【0021】

また、n pn トランジスタ 110 及び 120 のエミッタ同士が抵抗素子 140 により接続される。

【0022】

電源 130 の電位 V_1 は、1 段目の差動増幅器 150 の出力電流源の npn トランジスタが飽和に入らない値（飽和が防止される電圧 0.8 ~ 1 V 程度）に設定される。これにより、リミッタ回路 100 は、フォトダイオード 170 に過大光が入射した場合にも、1 段目の差動増幅器 150 の出力端子の電位を当該差動増幅器 150 が飽和しないような電位に維持することができる。具体的には、以下の動作となる。

【0023】

フォトダイオード 170 に過大光が入射していない通常の動作時においては、1 段目の差動増幅器 150 の出力端子の電位（図 1 の A の電位）は、電源 130 の電位 V_1 よりも高くなる。このため、n pn トランジスタ 120 のエミッタの電位は、電源 130 の電位 V_1 からベース - エミッタ間の電圧を差し引いた値より高くなり、当該 npn トランジスタ 120 には、コレクタ電流が流れない。

【0024】

従って、フォトダイオード 170 から出力される電流 I_{PD} は全て 1 段目の差動増幅器 150 の逆相入力端子と出力端子とを接続する抵抗素子 152 を流れる電流 I_{D1} となる。

【0025】

フォトダイオード 170 に入射する光のエネルギーが増加すると、当該フォトダイオード 170 から出力される電流 I_{PD} が大きくなり、それに伴って電流 I_{D1} が大きくなる。このため、1 段目の差動増幅器 150 の出力端子の電位は低下する。但し、電源 130 の電位 V_1 よりも高ければ、当該差動増幅器 150 は通常の動作を行う。

【0026】

一方、フォトダイオード 170 に過大光が入射し、当該フォトダイオード 170 から出力

10

20

30

40

50

される電流 I_{PD} が増加することにより、１段目の差動増幅器 １５０ の出力端子の電位（図 １ の A の電位）が電源 １３０ の電位 V_1 になった場合には、npn トランジスタ １２０ のエミッタの電位は、電源 １３０ の電位 V_1 からベース - エミッタ間の電圧を差し引いた値にまで低下する。

【００２７】

このため、npn トランジスタ １２０ は導通し、コレクタ電流 I_{D2} が流れる。このコレクタ電流 I_{D2} は、フォトダイオード １７０ から出力される電流 I_{PD} の一部を分流したものであり、変圧器 １４２ 及び １４３ を流れる電流 I_1 、 I_2 となる。

【００２８】

従って、１段目の差動増幅器 １５０ の逆相入力端子と出力端子とを接続する抵抗素子 １５２ を流れる電流 I_{D1} は、フォトダイオード １７０ が出力する電流 I_{PD} から npn トランジスタ １２０ のコレクタ電流 I_{D2} （電流 I_1 、 I_2 ）を差し引いた値に維持される。このため、１段目の差動増幅器 １５０ の出力端子の電位が電源 １３０ の電位 V_1 より低下せず、当該差動増幅器 １５０ の飽和を防止することができる。

【００２９】

【発明の効果】

本発明によれば、第 ２ の npn トランジスタのベースに接続された電源の電位を適切な値に設定しさえすれば、電流 / 電圧変換器の出力端子の電位が低下したときに、入力電流の一部を第 ２ の npn トランジスタのコレクタへ分流することにより、電流 / 電圧変換器の出力端子の電位が低下することを防止し、当該電流 / 電圧変換器の飽和を防止することが可能となる。

【図面の簡単な説明】

【図 １】本実施形態の PDI C の回路図である

【図 ２】従来の PDI C の回路図である

【符号の説明】

１００ リミッタ回路

１１０、１２０ npn トランジスタ

１３０ 電源

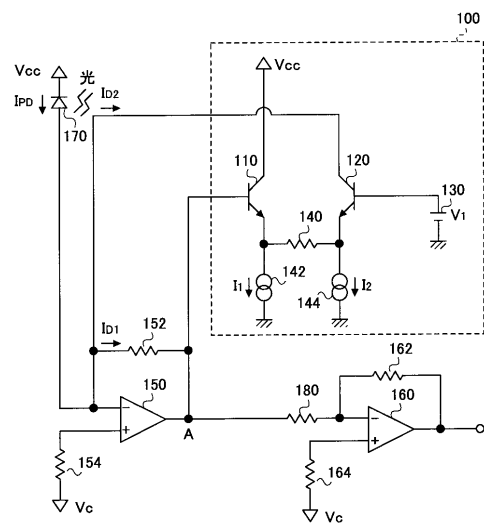
１４０、１５２、１５４、１６２、１６４、１８０ 抵抗素子

１４２、１４４ 変圧器

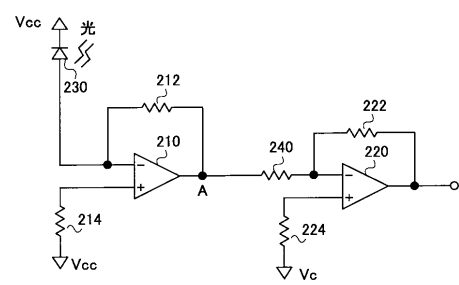
１５０、１６０ 差動増幅器

１７０ フォトダイオード

【 図 1 】



【 図 2 】



フロントページの続き

F ターム(参考) 5J092 AA01 AA12 AA56 CA25 FA11 HA02 HA25 HA45 KA02 KA05
KA27 MA21 UL02
5J500 AA01 AA12 AA56 AC25 AF11 AH02 AH25 AH45 AK02 AK05
AK27 AM21 DN05 DP01 LU02