

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5726930号
(P5726930)

(45) 発行日 平成27年6月3日(2015.6.3)

(24) 登録日 平成27年4月10日(2015.4.10)

(51) Int.Cl. F I
H O 1 G 5/16 (2006.01) H O 1 G 5/16
B 8 1 B 3/00 (2006.01) B 8 1 B 3/00

請求項の数 6 (全 34 頁)

(21) 出願番号	特願2013-24777 (P2013-24777)	(73) 特許権者	000003078
(22) 出願日	平成25年2月12日 (2013.2.12)		株式会社東芝
(62) 分割の表示	特願2009-214849 (P2009-214849) の分割		東京都港区芝浦一丁目1番1号
原出願日	平成21年9月16日 (2009.9.16)	(74) 代理人	100108855 弁理士 蔵田 昌俊
(65) 公開番号	特開2013-128138 (P2013-128138A)	(74) 代理人	100109830 弁理士 福原 淑弘
(43) 公開日	平成25年6月27日 (2013.6.27)	(74) 代理人	100088683 弁理士 中村 誠
審査請求日	平成25年2月12日 (2013.2.12)	(74) 代理人	100103034 弁理士 野河 信久
		(74) 代理人	100075672 弁理士 峰 隆司
		(74) 代理人	100153051 弁理士 河野 直樹

最終頁に続く

(54) 【発明の名称】 MEMSデバイス

(57) 【特許請求の範囲】

【請求項1】

基板上に設けられた第1及び第2の下部電極と、
 前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して
 平行方向に互いに隣り合う第1及び第2の駆動電極と、

前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2
 の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー一部
 によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆
 動電極に向かって動く1つの上部電極と、

前記上部電極と前記第1のアンカー部とを接続し、第1の材料からなる第1のばね構造
 と、

前記上部電極と前記第2のアンカー部とを接続し、前記第1の材料とは異なる第2の材
 料からなる第2のばね構造と、

を具備し、

互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電
 容量が形成され、

互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電
 容量が、形成され、

前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、

前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成される、

10

20

ことを特徴とするMEMSデバイス。

【請求項2】

前記第1のばね構造は、延性材料からなり、
前記第2のばね構造は、脆性材料からなる、
ことを特徴とする請求項1に記載のMEMSデバイス。

【請求項3】

前記第2のばね構造のばね定数は、前記第1のばね構造のばね定数より大きい、
ことを特徴とする請求項1又は2に記載のMEMSデバイス。

【請求項4】

基板上に設けられた第1及び第2の下部電極と、
前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して
平行方向に互いに隣り合う第1及び第2の駆動電極と、

前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2
の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー一部
によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆
動電極に向かって動く1つの上部電極と、

を具備し、

互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電
容量が、形成され、

互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電
容量が、形成され、

前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、

前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成され、

前記上部電極を前記第1及び第2の駆動電極に向かって動かす時、

前記上部電極には、前記上部電極と前記第1のアンカー一部とを接続する第1のばね構造
を介して、第1の電圧が印加され、

前記第1の電圧に起因して前記上部電極と前記第1及び第2の駆動電極との間に生じる
静電引力によって、前記上部電極が駆動される、

ことを特徴とするMEMSデバイス。

【請求項5】

基板上に設けられた第1及び第2の下部電極と、

前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して
平行方向に互いに隣り合う第1及び第2の駆動電極と、

前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2
の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー一部
によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆
動電極に向かって動く1つの上部電極と、

を具備し、

互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電
容量が、形成され、

互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電
容量が、形成され、

前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、

前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成され、

前記上部電極を前記第1及び第2の駆動電極に向かって動かす時、

前記上部電極の電位は、フローティング状態に設定され、

前記第1の駆動電極に第2の電圧が印加され、前記第2の駆動電極に前記第2の電圧と
異なる電圧値を有する第3の電圧が印加され、

前記上部電極の内部電位の変動に起因する前記上部電極と前記第1及び第2の駆動電極
との間に生じる静電引力によって、前記上部電極が駆動される、

10

20

30

40

50

ことを特徴とするMEMSデバイス。

【請求項6】

基板上に設けられた第1及び第2の下部電極と、

前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して平行方向に互いに隣り合う第1及び第2の駆動電極と、

前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー部によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆動電極に向かって動く1つの上部電極と、

前記第1の下部電極に接続され、第1の絶縁膜を介して前記第1の駆動電極上に設けられる第1の導電層と、

10

前記第2の下部電極に接続され、第2の絶縁膜を介して前記第2の駆動電極上に設けられる第2の導電層と、

を具備し、

互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電容量が、形成され、

互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電容量が、形成され、

前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、

前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成される、

20

ことを特徴とするMEMSデバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、MEMSデバイスに関する。

【背景技術】

【0002】

MEMS (Micro-Electro-Mechanical Systems) を可変容量素子に適用したデバイス (以下、MEMS可変容量デバイスとよぶ) は、低い損失、高いアイソレーション、高い線形性を実現できることから、次世代携帯端末のマルチバンド・マルチモード化を実現するキーデバイスとして期待されている。

30

【0003】

MEMS可変容量デバイスが、例えば、GSM (Global System for Mobile communications) 規格の無線システムに適用される場合、そのMEMS可変容量デバイスは、35 dBm程度のRFパワーが印加されている状態で、スイッチングすることが要求される。つまり、35 dBmのRFパワーが印加されている状態で、MEMS可変容量デバイスを構成する可動な上部容量電極が、下部容量電極側の下がった状態 (down-state) から、上部容量電極を下部容量電極側から上方へ引き上げた状態 (up-state) に戻さなければならない。このようなRFパワーが印加されている状態におけるスイッチング動作は、ホットスイッチングとよばれる。

40

【0004】

ホットスイッチングを実現するための一手法として、上部容量電極に接続されているばね構造 (又は支持部材) のばね定数を大きくする手法がある。しかし、ばね構造のばね定数が大きくなると、上部容量電極を下部容量電極側から引き上げる動作は容易になるのに対して、上部容量電極を下部容量電極側へ下げる動作は、大きな駆動力 (例えば、静電引力) が必要となる。

【0005】

大きな駆動力を得るためには、MEMS可変容量デバイスを駆動させるための駆動電圧を大きくしたり、駆動電極の面積を大きくしたりしなければならない。

【0006】

50

駆動電圧を大きくして、大きな駆動力を得る場合には、外部からの供給電位を駆動電圧まで昇圧する昇圧回路の面積が増える、消費電力が増加する、或いは、スイッチング時間が長くなるなどの問題が生じる。

また、駆動電極の面積を大きくして、大きな駆動力を得る場合には、チップ面積が増加し、製造コストが増大してしまう。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】米国特許第6,391,675号明細書

【発明の概要】

10

【発明が解決しようとする課題】

【0008】

本発明は、ホットスイッチング特性が向上するMEMSデバイスを提案する。

【課題を解決するための手段】

【0009】

本実施形態のMEMSデバイスは、基板上に設けられた第1及び第2の下部電極と、前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して平行方向に互いに隣り合う第1及び第2の駆動電極と、前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー部によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆動電極に向かって動く1つの上部電極と、前記上部電極と前記第1のアンカー部とを接続し、第1の材料からなる第1のばね構造と、前記上部電極と前記第2のアンカー部とを接続し、前記第1の材料とは異なる第2の材料からなる第2のばね構造と、を具備し、互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電容量が形成され、互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電容量が、形成され、前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成される。

20

本実施形態のMEMSデバイスは、基板上に設けられた第1及び第2の下部電極と、前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して平行方向に互いに隣り合う第1及び第2の駆動電極と、前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー部によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆動電極に向かって動く1つの上部電極と、を具備し、互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電容量が、形成され、互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電容量が、形成され、前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成され、前記上部電極を前記第1及び第2の駆動電極に向かって動かす時、前記上部電極には、前記上部電極と前記第1のアンカー部とを接続する第1のばね構造を介して、第1の電圧が印加され、前記第1の電圧に起因して前記上部電極と前記第1及び第2の駆動電極との間に生じる静電引力によって、前記上部電極が駆動される。

30

40

本実施形態のMEMSデバイスは、基板上に設けられた第1及び第2の下部電極と、前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して平行方向に互いに隣り合う第1及び第2の駆動電極と、前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー部によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆動電極に向かって動く1つの上部電極と、を具備し、互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な

50

第1の静電容量が、形成され、互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電容量が、形成され、前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成され、前記上部電極を前記第1及び第2の駆動電極に向かって動かす時、前記上部電極の電位は、フローティング状態に設定され、前記第1の駆動電極に第2の電圧が印加され、前記第2の駆動電極に前記第2の電圧と異なる電圧値を有する第3の電圧が印加され、前記上部電極の内部電位の変動に起因する前記上部電極と前記第1及び第2の駆動電極との間に生じる静電引力によって、前記上部電極が駆動される。

本実施形態のMEMSデバイスは、基板上に設けられた第1及び第2の下部電極と、前記第1及び第2の下部電極間において前記基板上に設けられ、前記基板表面に対して平行方向に互いに隣り合う第1及び第2の駆動電極と、前記第1の下部電極及び前記第1の駆動電極、及び、前記第2の下部電極及び前記第2の駆動電極に対して共通に設けられ、前記基板上に設けられた第1及び第2のアンカー部によって、前記第1及び第2の駆動電極の上方に中空に支持され、前記第1及び第2の駆動電極に向かって動く1つの上部電極と、前記第1の下部電極に接続され、第1の絶縁膜を介して前記第1の駆動電極上に設けられる第1の導電層と、前記第2の下部電極に接続され、第2の絶縁膜を介して前記第2の駆動電極上に設けられる第2の導電層と、を具備し、互いに隣り合う前記第1の下部電極と前記第1の駆動電極との間に、固定な第1の静電容量が、形成され、互いに隣り合う前記第2の下部電極と前記第2の駆動電極との間に、固定な第2の静電容量が、形成され、前記第1の駆動電極と前記上部電極との間に、可変な第3の静電容量が、形成され、前記第2の駆動電極と前記上部電極との間に、可変な第4の静電容量が、形成される。

【発明の効果】

【0010】

本発明によれば、ホットスイッチング特性が向上するMEMSデバイスを提供できる。

【図面の簡単な説明】

【0011】

【図1】第1の実施形態に係るMEMSデバイスの構造を示す平面図。

【図2A】第1の実施形態に係るMEMSデバイスの構造を示す断面図。

【図2B】第1の実施形態に係るMEMSデバイスの構造を示す断面図。

【図3】MEMSデバイスを駆動させるための構成例を示す図。

【図4】第1の実施形態のMEMSデバイスの動作を説明するための図。

【図5】MEMSデバイスの動作を説明するための図。

【図6】検証結果を説明するための図。

【図7】検証結果を説明するための図。

【図8】MEMSデバイスの製造方法を示す図。

【図9】第2の実施形態に係るMEMSデバイスの構造を示す平面図。

【図10A】第2の実施形態に係るMEMSデバイスの構造を示す断面図。

【図10B】第2の実施形態に係るMEMSデバイスの動作を説明するための図。

【図11】第3の実施形態に係るMEMSデバイスの構造を示す平面図。

【図12A】第3の実施形態に係るMEMSデバイスの構造を示す断面図。

【図12B】第3の実施形態に係るMEMSデバイスの構造を示す断面図。

【図12C】第3の実施形態に係るMEMSデバイスの動作を説明するための図。

【図13】第4の実施形態に係るMEMSデバイスの構造を示す平面図。

【図14A】第4の実施形態に係るMEMSデバイスの構造を示す断面図。

【図14B】第4の実施形態に係るMEMSデバイスの構造を示す断面図。

【図15】本発明の実施形態の応用例を説明するための図。

【発明を実施するための形態】

【0012】

以下、図面を参照しながら、本発明の例を実施するための形態について詳細に説明する

10

20

30

40

50

。以下の説明において、同一の機能及び構成を有する要素については、同一符号を付し、重複する説明は必要に応じて行う。

【0013】

[実施形態]

(1) 第1の実施形態

図1乃至図8を参照して、本発明の第1の実施形態に係るMEMSデバイスについて、説明する。

【0014】

(a) 構造

図1、図2A及び図2Bを用いて、本発明の第1の実施形態に係るMEMSデバイスの構造について、説明する。図1は、本実施形態に係るMEMSデバイスの平面構造を示している。また、図2A及び図2Bは、本実施形態に係るMEMSデバイスの断面構造を示している。図2Aは、図1のA-A'線に沿う断面構造を示し、図2Bは、図1のB-B'線に沿う断面構造を示している。

10

【0015】

本実施形態に係るMEMSデバイスは、例えば、MEMS可変容量デバイスである。

【0016】

図1、図2A及び図2Bに示すように、本実施形態に係るMEMS可変容量デバイス100Aは、基板1上に設けられる。基板1は、例えば、ガラスなどの絶縁性基板や、シリコン基板上に設けられた層間絶縁膜である。

20

【0017】

シリコン基板上の層間絶縁膜が基板1に用いられた場合、シリコン基板の表面領域（半導体領域）に、電界効果トランジスタなどの素子が設けられてもよい。それらの素子は、ロジック回路や記憶回路を構成している。層間絶縁膜は、それらの回路を覆うように、シリコン基板上に設けられている。それゆえ、MEMS可変容量デバイスは、シリコン基板上の回路の上方に設けられる。尚、例えば、オシレータのようなノイズの発生源になる回路は、MEMS可変容量デバイス100Aの下方に、配置しないことが好ましい。尚、層間絶縁膜内にシールドメタルを設けて、下層の回路からのノイズが、MEMS可変容量デバイス100Aに伝播するのを抑制してもよい。

また、シリコン基板上の層間絶縁膜は、その寄生容量を小さくするため、誘電率の低い材料が用いられることが望ましい。例えば、層間絶縁膜には、TEOS（Tetra Ethyl Ortho Silicate）が、用いられる。また、寄生容量を小さくするためには、層間絶縁膜の膜厚は厚いほうが望ましく、基板1としての層間絶縁膜の膜厚は、例えば、10 μ m以上であることが好ましい。

30

【0018】

MEMS可変容量デバイス100Aは、例えば、下部容量電極（下部電極）1と上部容量電極（上部電極）2とを含んでいる。下部容量電極1と上部容量電極2とは、1つの可変容量素子を形成している。

【0019】

本実施形態において、下部容量電極1は、シグナル電極（第1の下部電極）11とグラウンド電極（第2の下部電極）12とから構成されている。シグナル電極11及びグラウンド電極12は1つの対をなし、2つの電極11、12間の電位差が、MEMS可変容量デバイス100Aの出力（RFパワー/RF電圧）として扱われる。シグナル電極11の電位は、可変であり、グラウンド電極12の電位は、一定の電位（例えばグラウンド電位）に設定される。

40

【0020】

シグナル電極11及びグラウンド電極12は、例えば、基板9内の溝Z内に埋め込まれ、基板9内に固定されている。シグナル電極11及びグラウンド電極12は、例えば、y方向に延在している。

シグナル電極11及びグラウンド電極12は、例えば、アルミニウム（Al）、銅（Cu

50

)や金(Au)などの金属、又は、これらのいずれか1つを含む合金が用いられる。

【0021】

シグナル電極11及びグランド電極12の上面上には、絶縁膜15が設けられている。

【0022】

上部容量電極2は、シグナル電極11及びグランド電極12上方に設けられている。上部容量電極2は、例えば、複数のばね構造41, 45を介して、アンカー51, 52によって、中空に支持されている。上部容量電極2は可動であり、基板1表面に対して上下方向(垂直方向)に動く。上部容量電極2は、例えば、四角形状の平面形状を有し、x方向に延在している。尚、上部容量電極2は、その上面からその底面に向かって貫通する開口部(貫通孔)を有してもよい。

10

【0023】

上部容量電極2は、例えば、アルミニウム(Al)、アルミニウム合金、銅(Cu)、金(Au)又は白金(Pt)などの金属が用いられる。

【0024】

上部容量電極2には、第1のばね構造41の一端が接続されている。第1のばね構造41は、例えば、上部容量電極2と一体に形成され、上部容量電極2と第1のばね構造41とは、1つに繋がった単層構造になっている。第1のばね構造41は、例えば、メアンダ状の平面形状を有している。

【0025】

第1のばね構造41の他端には、アンカー部51が接続される。アンカー部51は、例えば、配線91上に設けられている。配線91は、基板9表面を覆う絶縁膜15上に設けられている。配線91表面は、絶縁膜92によって、覆われている。絶縁膜92には、開口部が設けられている。この開口部を経由して、アンカー部51は、配線91に直接接触する。

20

【0026】

第1のばね構造41は、例えば、導電体から構成され、上部容量電極2と同じ材料が用いられる。この場合、第1のばね構造41には、Al、Al合金、Cu、Au又はPtなどの金属が用いられる。アンカー部51は、例えば、導電体から構成され、ばね構造41と同じ材料から構成される。ただし、アンカー部51は、上部容量電極2及びばね構造41と異なる材料が用いられてもよい。

30

【0027】

上部容量電極2は、第1のばね構造41、アンカー部52及び配線91を介して、電位(電圧)が供給される。

【0028】

また、四角形状の上部容量電極2の四隅に、第2のばね構造45が1つずつ接続されている。第2のばね構造45の一端は、上部容量電極2上に設けられている。第2のばね構造45と上部容量電極2との接合部は、積層構造になっている。第2のばね構造41の他端は、アンカー部52に接続される。アンカー部52は、ダミー層93, 94上に設けられている。ダミー層93, 94は、基板9表面を覆う絶縁膜15上に設けられている。

【0029】

第2のばね構造45は、例えば、第1のばね構造41とは異なる材料から構成される。第2のばね構造45に用いられる材料は、例えば、脆性材料が用いられる。脆性材料とは、その材料からなる部材に応力を与えて破壊する場合に、その部材が塑性変化(形状の変化)をほとんど生じないで破壊される材料のことである。

40

第2のばね構造45に用いられる材料は、酸化シリコン、窒化シリコンのような絶縁性を有する材料を使用してもよいし、ポリシリコン(poly-Si)、シリコン(Si)及びシリコンゲルマニウム(SiGe)のような半導体材料、タンゲステン(W)、モリブデン(Mo)、アルミニウム-チタニウム(AlTi)合金のような導電性を有する材料を使用してもよい。但し、本実施形態において、第2のばね構造45は、脆性材料以外の材料が用いられてもよいし、第1のばね構造と同じ材料(導電体)が用いられてもよい

50

【0030】

尚、第1のばね構造41に用いられる材料は、例えば、延性材料である。延性材料とは、その材料からなる部材に応力を与えて破壊する場合に、その部材が大きな塑性変化（延び）を生じてから破壊される材料のことである。一般に、脆性材料を用いた部材を破壊するのに要するエネルギー（応力）は、延性材料を用いた部材を破壊するのに要するエネルギーより小さい。つまり、脆性材料を用いた部材は、延性材料を用いた部材より、破壊されやすい。

【0031】

脆性材料を用いたばね構造45のばね定数 k_2 は、例えば、ばね構造45の線幅、ばね構造45の膜厚、及びばね構造45の湾曲部（フレクチャー（Flexure））を適宜設定することによって、延性材料を用いたばね構造41のばね定数 k_1 よりも大きくされる。

10

【0032】

本実施形態のように、延性及び脆性材料のばね構造41、45が上部電極2に接続されている場合、上部容量電極2が上方に引き上げられた状態（up-stateとよぶ）における容量電極間の間隔は、脆性材料を用いたばね構造45のばね定数 k_2 によって、実質的に決定される。

【0033】

上記のように、脆性材料を用いたばね構造45は、クリープ現象が起こりにくい。そのため、MEMS可変容量デバイス100Aの駆動を複数回繰り返しても、up-state時における容量電極間の間隔の変動は、少ない。尚、材料のクリープ現象とは、ある部材に応力が与えられたときに、部材の歪み（形状の変化）が増大する現象のことである。

20

延性材料を用いたばね構造41は、複数回の駆動によって、クリープ現象が生じる。しかし、ばね構造41のばね定数 k_1 は、脆性材料を用いたばね構造45のばね係数 k_2 に比較して小さく設定されている。よって、up-state時における容量電極間の間隔に、延性材料を用いたばね構造41の形状の変化（たわみ）が、大きな影響を与えることはない。

このように、延性材料を用いたばね構造と脆性材料を用いたばね構造をMEMSデバイスに適用することによって、損失が低いという利点を保持しつつ、クリープ現象による特性劣化の小さいMEMSデバイス（MEMS可変容量デバイス）を提供できる。

30

【0034】

アンカー部52に用いられる材料は、例えば、第2のばね構造45と同じ材料（例えば、脆性材料）が用いられもよいし、アンカー部51と同じ材料（例えば、延性材料）でもよい。

【0035】

下部容量電極11、12と上部容量電極2との間に、第1及び第2の下部駆動電極（駆動電極）31、32が設けられている。上部容量電極2と下部駆動電極31、32との間には、空隙（キャビティ）が設けられている。

【0036】

下部駆動電極31、32は、絶縁膜15を介して、下部容量電極11、12上に積層されている。より具体的には、第1の下部駆動電極31は、絶縁膜15を介して、シグナル電極11上に設けられている。第2の下部駆動電極32は、絶縁膜15を介して、グランド電極12上に設けられている。尚、下部駆動電極31、32は、基板9上面に設けられたシグナル電極11及びグランド電極12上に、絶縁膜を介して、積層されてもよい。

40

【0037】

下部駆動電極31、32は四角形状の平面形状を有し、例えば、y方向に延在する。下部駆動電極31、32の表面は、例えば、絶縁膜35、36によって覆われている。下部駆動電極31、32は、絶縁膜15上に固定されている。

【0038】

尚、本実施形態において、下部駆動電極31、32のx方向及びy方向の寸法は、下部

50

信号電極 11, 12 と同じ寸法を有して図示されているが、これに限定されない。例えば、下部駆動電極 31, 32 の x 方向の寸法は、下部信号電極 11, 12 の x 方向の寸法より大きくてもよいし、下部駆動電極 31, 32 の y 方向の寸法は、下部信号電極 11, 12 の y 方向の寸法より小さくてもよい。

【0039】

下部駆動電極 31, 32 には、例えば、アルミニウム (Al)、アルミニウム合金、銅 (Cu) などの、金属が用いられる。また、絶縁膜 35, 36 には、例えば、シリコン酸化膜、シリコン窒化膜、高誘電体 (High-k) 膜などの絶縁体が用いられる。

尚、配線 91 及びダミー層 93 は、例えば、下部駆動電極 31, 32 と同じ材料が用いられ、配線 91 及びダミー層 93 の膜厚は、下部駆動電極 31, 32 の膜厚と同じになっている。また、配線 91 及びダミー層 93 をそれぞれ覆う絶縁膜 92, 94 は、下部駆動電極 31, 32 を覆う絶縁膜 35, 36 と同じ材料が用いられ、絶縁膜 92, 94 の膜厚は、絶縁膜 35, 36 の膜厚と同じになっている。

10

【0040】

上述のように、上部電極 2 は、下部容量電極 11, 12 と可変容量素子を形成する。さらに、本実施形態においては、上部電極 2 は、2つの下部駆動電極 31, 32 と対を成す駆動電極としても機能する。つまり、本実施形態の MEMS 可変容量デバイス 100A において、上部電極 2 と 2つの下部駆動電極 31, 32 によって、アクチュエータが構成されている。以下では、MEMS 可変容量デバイスを構成する可動な上部電極 2 のことを、上部容量 / 駆動電極 2 とよぶ。また、本実施形態のように、下部駆動電極 31, 32 が、絶縁膜 15 を介して、下部容量電極 11, 12 上に積層された構造のことを、積層電極構造とよぶ。

20

【0041】

本実施形態の MEMS 可変容量デバイス 100A において、下部容量電極 11, 12 と下部駆動電極 31, 32 とは、固定容量素子を形成している。固定容量素子は、積層された電極間の対向面積、積層された電極の間隔 (絶縁膜 15 の膜厚)、絶縁膜の誘電率に応じて、所定の静電容量を有する。具体的には、シグナル電極 11 と下部駆動電極 31 との間に、静電容量 (第 1 の静電容量) C_1 を有する。グランド電極 12 と下部駆動電極 32 との間に静電容量 (第 2 の静電容量) C_2 を有する。静電容量 C_1 と静電容量 C_2 との値は、同じ大きさを有する場合もあるし、異なる大きさを有する場合もある。

30

【0042】

また、下部駆動電極 31, 32 と上部容量 / 駆動電極 2 との間には、容量結合が存在している。例えば、下部駆動電極 31 と上部容量 / 駆動電極 2 との間に、可変な静電容量 (第 3 の静電容量) C_3 を有し、下部駆動電極 32 と上部容量 / 駆動電極 2 との間に、可変な静電容量 (第 4 の静電容量) C_4 を有する。上記のように、上部容量 / 駆動電極 2 は、下部駆動電極 31, 32 の上面に対して、上下方向に動くので、容量結合の値は変動する。静電容量 C_3 と静電容量 C_4 の上限値 / 下限値のそれぞれは、同じ大きさを有する場合もあるし、異なる大きさを有する場合もある。

【0043】

シグナル電極 11 とグランド電極 12 との間の静電容量は、シグナル電極 11 とグランド電極 12 との間に直列接続された静電容量 C_1, C_2, C_3, C_4 から構成されている。尚、シグナル電極 11 とグランド電極 12 との間に直列接続された静電容量 C_1, C_2, C_3, C_4 に加えて、シグナル電極 11 とグランド電極 12 との間の静電容量は、シグナル電極 11 とグランド電極 12 との間に寄生容量をさらに含む場合があるのはもちろんである。

40

【0044】

本実施形態の MEMS 可変容量デバイス 100A は、上部容量 / 駆動電極 2 と下部駆動電極 31, 32 との間に電位差を与えることによって、静電引力が生じる。上部容量 / 駆動電極 2 と下部駆動電極 31, 32 との間に生じた静電引力によって、上部容量 / 駆動電極 2 が基板表面 (下部駆動電極) に対して垂直方向 (上下方向) に動き、上部容量 / 駆動

50

電極 2 と下部容量電極 1 との間隔が変動する。容量素子を形成する電極間の距離が変動することによって、MEMS 可変容量デバイス 100 A の可変容量値（静電容量） C_{MEMS} が変化する。これにともなって、容量電極（ここでは、シグナル電極 11）の電位が変位し、高周波（RF：Radio frequency）の信号が、容量電極（シグナル/グランド電極）から出力される。

【0045】

本実施形態のMEMS デバイスにおいて、シグナル電極 11 とグランド電極 12 との間に、一定の静電容量 C_1 、 C_2 と可変な静電容量（容量結合） C_3 、 C_4 とが直列接続されている。この直列接続された静電容量（合成容量） C_1 、 C_2 、 C_3 、 C_4 が、MEMS デバイス 100 A の可変容量となり、出力（RF 電圧 V_{RF} ）を生成するための可変容量として用いられる。

10

【0046】

本実施形態のように、可動な上部電極が容量電極及び駆動電極として機能するMEMS 可変容量デバイス 100 A は、上部容量電極と上部駆動電極とが互いに独立した構造のMEMS 可変容量デバイスと比較して、製造方法がシンプルであり、且つ、構造的に頑強である。

【0047】

(b) 動作

図 2 A 乃至図 5 を用いて、本発明の第 1 の実施形態に係るMEMS デバイスの動作について、説明する。

20

まず、図 3 を用いて、MEMS 可変容量デバイス 100 を駆動させるための構成の概略について、説明する。

図 3 の (a) は、MEMS 可変容量デバイス 100 を駆動させるための全体構成を模式的に示している。

【0048】

図 3 の (a) に示されるように、MEMS 可変容量デバイス 100 において、容量電極 1、2 及び駆動電極 31、32 は、ローパスフィルタ（LPF：Low Pass Filter）7 を介して、電位供給回路 8 に接続される。

【0049】

電位供給回路 8 は、例えば、昇圧回路を含んでいる。電位供給回路 8 は、外部から入力された電圧を、昇圧回路によって昇圧し、供給電位 V_{in} を出力する。供給電位 V_{in} は、ローパスフィルタ 7 に入力される。供給電位 V_{in} は、バイアス電位 V_b 又はグランド電位 V_{gnd} である。

30

【0050】

図 3 の (b) は、ローパスフィルタ 7 の一例を示す等価回路図である。図 3 の (b) に示す例において、ローパスフィルタ 7 は、2 つの抵抗素子 71、72 と 1 つの固定容量素子 73 とから構成される。2 つの抵抗素子 71、72 は、直列に接続されている。直列接続された 2 つの抵抗素子 71、72 の接続点 n_d に、固定容量素子 73 の一端が接続される。固定容量素子 73 の他端は、例えば、グランド端子 g_d に接続される。

【0051】

ローパスフィルタ 7 は、そのカットオフ周波数 f_{co} に基づいて、入力信号（供給電位 V_{in} ）が含むカットオフ周波数 f_{co} より大きい周波数成分を遮断し、入力信号が含むカットオフ周波数 f_{co} 以下の周波数成分を通過させる。ローパスフィルタ 7 を通過した信号（出力電位） V_{out} が、MEMS 可変容量デバイス 100 のバイアス電位 V_b 又はグランド電位 V_{gnd} として、容量電極 1、2 及び駆動電極 31、32 に供給される。

40

【0052】

ローパスフィルタ 7 のカットオフ周波数 f_{co} は、ローパスフィルタ 7 を構成する抵抗素子の抵抗値及び固定容量素子の容量値によって、設定される。図 3 の (b) に示されるローパスフィルタ 7 において、そのカットオフ周波数 f_{co} は、抵抗素子 71、72 の抵抗値 R と容量素子 73 の容量値 C とから求められる時定数の逆数によって、得られる。例

50

例えば、ローパスフィルタのカットオフ周波数 f_{co} が 0.7 MHz に設定される場合、2つの抵抗素子 71 、 72 及び固定容量素子 73 において、その抵抗値 R と容量値 C とから求められる時定数が 0.7 MHz の逆数になるように、抵抗値 R 及び容量値 C が設定される。

【0053】

ローパスフィルタ7によって、供給電位 V_{in} の周波数成分（周波数帯域）に比較して、ローパスフィルタ7の出力電位 V_{out} は、低い周波数成分の電位、換言すると、供給電位 V_{in} に対して相対的に直流成分の電位にされる。このように、ローパスフィルタ7が電位供給回路8と各電極 $1, 2, 31, 32$ との間に挿入されることによって、電位供給回路8から発生するノイズ（高い周波数成分）が、MEMS可変容量デバイス100、特に、RF出力部（容量電極 $1, 2$ ）に伝播するのを、防止する。

10

【0054】

例えば、ローパスフィルタ7のカットオフ周波数が 0.7 MHz に設定された場合、ノイズは、ローパスフィルタ7によって、 -20 dB/decade の割合で減少する。よって、例えば、 700 MHz 以上の周波数帯域で使用されるMEMS可変容量デバイス100において、MEMS可変容量デバイスに対するノイズの伝播は、 -60 dB に抑制できる。

【0055】

また、電極を保持している状態（ホールド状態（up-state））におけるMEMS可変容量デバイスの発振周波数（オシレータ周波数）が 0.7 MHz に設定された場合、ノイズは、 -20 dB/decade の割合で減少する。このため、例えば、 700 MHz 以上の周波数帯域で使用されるMEMS可変容量デバイスにおいて、MEMS可変容量デバイス100に対するノイズの伝播は、 -60 dB に抑制できる。

20

【0056】

このように、ローパスフィルタのカットオフ周波数 f_{co} が 0.7 MHz に設定され、ホールド状態時におけるMEMS可変容量デバイス100の発振周波数が 0.7 MHz に設定された場合、電位供給回路8からのMEMS可変容量デバイス100に対するノイズの伝播は、ローパスフィルタ7の挿入によって、 -120 dB に抑制できる。この値（ -120 dB ）は、多くの無線システムにおいて、ノイズの伝播を抑制するのに、十分な値である。

30

【0057】

尚、ノイズの伝播を抑制するために、ローパスフィルタ7の挿入に加え、シールドメタルを、MEMS可変容量デバイスが設けられた領域（配線レベル）より下層に、設けてもよい。また、電位供給回路（電源線）8を、MEMS可変容量デバイス（RF出力部）とシリコン基板表面に設けられた駆動/ロジック回路とで、それぞれ別途に用いて、ノイズの伝播を抑制してもよい。

【0058】

以上のように、RF出力部に対する電位供給回路8のノイズは、ローパスフィルタ7によって低減される。ノイズが低減された電位 V_{out} が、バイアス電位 V_b （又はグランド電位 V_{gnd} ）として、MEMS可変容量デバイス100に供給される。そして、MEMS可変容量デバイス100は、上部駆動電極と下部駆動電極とに供給された電位によって、駆動する。

40

【0059】

図3の(a)に示されるように、本発明の実施形態に係るMEMS可変容量デバイスは、容量電極 $1, 2$ と駆動電極 $31, 32$ との間に、静電容量 C_1, C_2, C_3, C_4 をそれぞれ有する。この静電容量 C_1, C_2, C_3, C_4 によって、MEMS可変容量デバイス100は、ホットスイッチング特性が向上する。

【0060】

図2A、図4及び図5を用いて、第1の実施形態に係るMEMS可変容量デバイス100Aの動作について、より具体的に説明する。本実施形態に係るMEMS可変容量デバイ

50

ス100Aは、例えば、静電駆動型のMEMSデバイスである。図4は、本実施形態のMEMS可変容量デバイス100Aにおける、各電極2, 31, 32、ローパスフィルタ7a, 7b, 7c、及び電位供給回路8a, 8b, 8cとの接続関係を示している。また、図2A及び図4は、MEMS可変容量デバイス100Aの駆動時のそれぞれ異なる状態を示している。

【0061】

図4に示されるように、上部容量/駆動電極2は、ローパスフィルタ7aを經由して、電位供給回路8aに接続される。第1の下部駆動電極31には、ローパスフィルタ7bを經由して、電位供給回路8bに接続される。第2の下部駆動電極32には、ローパスフィルタ7cを經由して、電位供給回路8cに接続される。図4に示される例では、2つの下部駆動電極31, 32は、それぞれ異なる電位供給回路8b, 8cに接続されている。但し、本実施形態において、2つの下部駆動電極31, 32は、それぞれ異なるローパスフィルタ7b, 7cに接続されていれば、1つの電位供給回路を共有してもよい。

10

【0062】

本実施形態のMEMS可変容量デバイス100Aが駆動される場合、上部容量/駆動電極2と下部駆動電極31, 32との間に、電位差が与えられる。

【0063】

例えば、上部容量/駆動電極2にグランド電位 V_{gnd} (例えば、0V)が供給され、下部駆動電極31, 32にバイアス電位 V_b が供給されることによって、MEMS可変容量デバイス100Aは駆動する。上部容量/駆動電極2が下側へ向かって駆動する場合において、バイアス電位 V_b は、例えば、30V程度である。

20

これとは反対に、上部容量/駆動電極2にバイアス電位 V_b が供給され、下部駆動電極31, 32にグランド電位 V_{gnd} が供給されることによって、MEMS可変容量デバイス1を駆動してもよい。また、上部容量/駆動電極2及び下部駆動電極31, 32にそれぞれ供給する電位を、バイアス電位 V_b とグランド電位 V_{gnd} とで交互に入れ替えて駆動させてもよい。尚、2つの下部駆動電極31, 32の両方に、同じ大きさ・極性の電位が供給されることに限定されない。

【0064】

与えられた電位差に起因して、電極2, 31, 32間に静電引力が発生する。

上部容量/駆動電極2と下部駆動電極31, 32との間の電位差が小さい、又は、電位差が無い場合、図2Aに示すように、MEMS可変容量デバイス100Aは、上部容量/駆動電極2は、上へ上がった状態になっている。

30

【0065】

上部容量/駆動電極2と下部駆動電極31, 32との間の電位差がある値以上になると、上部容量/駆動電極2と下部駆動電極31, 32との間に生じる静電引力によって、可動な上部容量/駆動電極2は動き始め、下部駆動電極31, 32側へ引き寄せられる。その結果として、上部容量/駆動電極2は、下部駆動電極31, 32側へ下がる。可動な上部容量/駆動電極2が動き始める電位差は、プルイン電圧とよばれる。

【0066】

本実施形態において、上部駆動電極2と下部駆動電極31, 32との間の電位差がある値(プルイン電圧)以上になって、例えば、図4に示されるように、上部容量/駆動電極2が下部駆動電極31, 32側へ下がった状態のことを、down-stateとよぶ。これに対して、上部駆動電極2と下部駆動電極31, 32との間の電位差がプルイン電圧より小さくて、例えば、図2Aに示されるように、上部容量/駆動電極2が上へ上がった状態のことをup-stateとよぶ。

40

【0067】

本実施形態のMEMS可変容量デバイス100Aは、下部容量電極(シグナル/グランド電極)11, 12上に、下部駆動電極31, 32が積層された構造を有している。それゆえ、上部容量/駆動電極2が下部駆動電極31, 32側へ下がる動作は、上部容量/駆動電極2が下部容量電極11, 12側へ下がる動作と、同じである。

50

よって、MEMS可変容量デバイス100Aのup-state時とMEMS可変容量デバイス100Bのdown-state時とで、可変容量素子を形成する上部容量/駆動電極2と下部容量電極1との間の電極間距離が、変化する。

【0068】

本実施形態のMEMS可変容量デバイスにおいて、下部容量電極1を構成する2つの電極11, 12のうち、一方の電極(シグナル電極)11の電位は可変にされ、他方の電極(グランド電極)12の電位は固定されている。

上部容量電極2と下部容量電極11, 12との間の電極間距離が変動することによって、対を成す2つの下部容量電極のうち、シグナル電極11の電位は、down-stateとup-stateとで、変化する。一方、MEMS可変容量デバイス100Aの動作時、2つの下部容量電極1のうちグランド電極12は、一定の電位(例えば、グランド電位)に固定されている。このため、グランド電極12の電位は、上部容量/駆動電極2が上下に動いても、変化しない。

このシグナル電極11とグランド電極12との電位差が、出力信号(RFパワー又はRF電圧) V_{RF} として、up-stateとdown-stateとが繰り返されるMEMS可変容量デバイス100Aの動作サイクルに応じて、外部へ出力される。この出力の周波数は、MEMS可変容量デバイス100Aの動作サイクルに応じた値になる。

【0069】

また、上部容量/駆動電極2を、down-stateからup-stateに戻す場合には、上部容量/駆動電極2と下部駆動電極31, 32との間に、ある値以上の電位差(以下、プルアウト電圧とよぶ)が与えられる。

【0070】

以上のように、図4に示すように、上部容量/駆動電極2と電位供給回路8aとの間に、ローパスフィルタ7aが挿入されている。これによって、上部信号/容量電極2は、高周波(RF)的には、フロート(浮遊状態)になる。このため、本実施形態のMEMS可変容量デバイス100Aにおいて、上部電極2は、下部容量電極1と対を成す上部容量電極として機能すると共に、下部駆動電極31, 32と対を成す上部駆動電極としても機能する。

【0071】

上記の構成によって、本実施形態に係るMEMS可変容量デバイス100Aは、高いホットスイッチング特性を示す。ホットスイッチングとは、RF電圧を出力している状態、換言すると、RFパワーが印加されている状態で、可動な上部電極2をスイッチング(駆動)することである。

【0072】

本実施形態のMEMS可変容量デバイス100Aが、高いホットスイッチング特性を示す理由について、図5を用いて、説明する。

【0073】

一般的なMEMS可変容量デバイスにおいて、RFパワーが印加されている状態で、素子をオフさせる、すなわち、上部容量電極をup-stateに戻すのは、RFパワー(RF電圧)に起因する上部容量電極と下部容量電極との間の静電引力によって、困難である。

これに対して、本実施形態のMEMS可変容量デバイス100Aは、図5の(a)に示されるように、各電極2, 11, 12, 31, 32間に、静電容量 C_1, C_2, C_3, C_4 を有する。

【0074】

下部容量電極(シグナル電極)11及び下部駆動電極31は、絶縁膜15を挟んで、容量 C_1 を有する固定容量素子を形成している。これと同様に、下部容量電極(グランド電極)12及び下部駆動電極32は、静電容量 C_2 を有する固定容量素子を形成している。これらの固定容量素子は、MIM(Metal-Insulator-Metal)構造を有している。以下、では、MIM構造を有する固定容量素子のことをMIM容量素子とよぶ。静電容量 C_1 と静電容量 C_2 との値は、同じ大きさを有する場合もあるし、異なる大きさを有する場合も

10

20

30

40

50

ある。

【 0 0 7 5 】

上部容量 / 駆動電極 2 及び下部駆動電極 3 1 は、絶縁膜 3 5 を挟んで、静電容量 C_3 の容量結合を有する。また、上部容量 / 駆動電極 2 及び下部駆動電極 3 2 は、絶縁膜 3 6 を挟んで、静電容量 C_4 の容量結合を有する。この静電容量 C_3 の大きさは、上部容量 / 駆動電極 2 と下部駆動電極 3 2 との対向面積に応じた範囲内で、上部容量 / 駆動電極 2 が上下に駆動するのに伴って、変化する。静電容量 C_3 と静電容量 C_4 の上限値 / 下限値のそれぞれは、同じ大きさを有する場合もあるし、異なる大きさを有する場合もある。

【 0 0 7 6 】

MEMS 可変容量デバイス 1 0 0 A の容量 / 駆動電極 2 , 1 1 , 1 2 , 3 1 , 3 2 において、図 5 の (b) に示されるように、2 個の固定容量 C_1 , C_2 と、2 個の可変容量 C_3 , C_4 がシグナル線 *sig* - グランド線 *gnd* 間に直列接続された構成に等価的になっている。シグナル電極 1 1 とグランド電極 1 2 との間の静電容量は、シグナル電極 1 1 とグランド電極 1 2 との間に直列接続された静電容量 C_1 , C_2 , C_3 , C_4 によって決定される。

10

【 0 0 7 7 】

シグナル電極 1 1 とグランド電極 1 2 との間に直列接続された静電容量 (合成容量) C_1 , C_2 , C_3 , C_4 が、MEMS デバイス 1 0 0 の可変容量 C_{MEMS} 、つまり、出力 (RF 電圧 V_{RF}) を生成するための可変容量 C_{MEMS} として用いられる。

【 0 0 7 8 】

尚、直列接続された静電容量 C_1 , C_2 , C_3 , C_4 に加えて、シグナル電極 1 1 とグランド電極 1 2 との間に生じる寄生容量が、シグナル電極 1 1 とグランド電極 1 2 との間の静電容量にさらに含まれる場合があるのはもちろんである。

20

【 0 0 7 9 】

本実施形態において、一定な固定容量 C_1 , C_2 と可変な容量結合 C_3 , C_4 との静電容量 (合成容量) が、MEMS 可変容量デバイス 1 0 0 A の動作及び出力に、寄与する。尚、シグナル電極 1 1 の電位の変動は、上部容量 / 駆動電極 2 とシグナル電極との電極間距離の変動によると述べた。但し、上部容量 / 駆動電極 2 の動作 (up/down-state) に伴う容量結合 C_2 の値の変動によって、固定容量 C_1 の電位が変動し、その容量 C_1 の電位の変動が、シグナル電極 1 1 の電位に反映されている、とも換言できる。

30

【 0 0 8 0 】

ここで、上部容量 / 駆動電極 2 と下部駆動電極 3 1 との間に印加される電位差 V_1 は、静電容量 C_1 , C_3 及び、印加された RF パワーによる RF 電圧 V_{RF} を用いて、次の (式 1 A) で示される。尚、ここでは、説明の簡単化のため、静電容量 C_1 , C_2 が $C_1 = C_2$ の関係を有し、静電容量 C_3 , C_4 が $C_3 = C_4$ の関係を有する場合について、説明する。

【 0 0 8 1 】

$$V_1 = V_{RF} \times C_1 / (2 (C_1 + C_3)) \quad \dots (式 1 A)$$

(式 1 A) に示されるように、電位差 V_1 は、 $C_1 / (2 (C_1 + C_3))$ に相関して、RF 電圧 V_{RF} より小さくなる。

40

【 0 0 8 2 】

これと同様に、静電容量 C_1 , C_2 , C_3 , C_4 が、 $C_1 = C_2$ 、及び、 $C_3 = C_4$ の関係を有する場合、上部容量 / 駆動電極 2 と下部駆動電極 3 2 との間に印加される電位差 V_2 は、 $V_2 = V_1$ の関係を有する。また、この場合、電位差 V_2 は (式 1 B) で示すこともできる。

【 0 0 8 3 】

$$V_2 = V_{RF} \times C_2 / (2 (C_2 + C_4)) \quad \dots (式 1 B)$$

(式 1 B) に示されるように、電位差 V_2 は、 $C_2 / (2 (C_2 + C_4))$ に相関して、RF 電圧 V_{RF} より小さくなる。

【 0 0 8 4 】

50

また、直列接続された1つの静電容量 C_1 と1つの静電容量 C_3 との合成容量 C_{13} は、次の(式2A)で示される。

$$C_{13} = C_1 \times C_3 / (C_1 + C_3) = C_1 / (1 + C_1 / C_3) \quad \dots (式2A)$$

これと同様に、直列接続された静電容量 C_2 と静電容量 C_4 との合成容量 C_{24} は、次の(式2B)で示される。

【0085】

$$C_{24} = C_2 / (1 + C_2 / C_4) \quad \dots (式2B)$$

尚、(式1A)、(式1B)、(式2A)及び(式2B)における静電容量 C_3 、 C_4 は、可動な上部容量/駆動電極2と下部駆動電極31との容量結合の値なので、例えば、MEMS可変容量デバイス100Aがdown-stateである場合と、up-stateである場合で異なる。静電容量 C_3 、 C_4 は、可動な上部容量/駆動電極2と下部駆動電極31との間隔に反比例するので、静電容量 C_3 、 C_4 の容量値は、down-stateである場合にup-stateである場合より大きくなる。

10

【0086】

シグナル電極 - グランド電極間に印加されているRFパワーが35dBm(3.2W程度)である場合、RF電圧 V_{RF} は、例えば、13V程度になる。

【0087】

上記のように、RF電圧 V_{RF} はシグナル電極11とグランド電極12との間の電位差であるため、上部容量/駆動電極2と下部容量電極11、12との間に、RF電圧 V_{RF} に起因した静電引力が発生することになる。

20

【0088】

通常のMEMS可変容量デバイスでは、RF電圧 V_{RF} が出力されている場合、RF電圧 V_{RF} に起因した静電引力によって、可動な上部容量電極は、下部容量電極に引き寄せられる。そのため、上部容量電極を上方へ引き上げる(プルアウトする)には、RF電圧 V_{RF} に起因する静電引力より大きい駆動力が必要である。それゆえ、通常のMEMS可変容量デバイスは、ホットスイッチングを容易に実現できなかった。

【0089】

これに対して、本実施形態のMEMS可変容量デバイス100Aにおいて、シグナル線(シグナル電極)sigとグランド線(グランド電極)gndとの間に、複数(本例では、4個)の静電容量 C_1 、 C_2 、 C_3 、 C_4 が、挿入されている。それらの静電容量 C_1 、 C_2 、 C_3 、 C_4 は、上部容量/駆動電極2と下部容量電極11、12との間で、下部駆動電極31、32を経由して、直列に接続されている。それらの静電容量 C_1 、 C_2 、 C_3 、 C_4 は、シグナル線sig - グランド線gnd間に、上部容量/駆動電極2を経由して、直列に接続されている。

30

それゆえ、(式1)に示されるように、上部容量/駆動電極2と下部駆動電極31、32との間の電位差 V_1 、 V_2 は、 $C_1 / (2 \times (C_1 + C_3))$ 又は $C_2 / (2(C_2 + C_4))$ の値に応じて、RF電圧 V_{RF} より小さくなる。上部容量/駆動電極2と下部駆動電極31、32との間の静電引力は、静電容量 C_3 、 C_4 と電位差 V_1 、 V_2 との積でそれぞれ示される。そのため、上部容量/駆動電極2に与えられる静電引力は、RF電圧 V_{RF} が上部容量/駆動電極2と下部容量電極11、12との間に直接印加されている場合に比較して、小さくなる。

40

【0090】

例えば、MEMS可変容量デバイス100Aのdown-state時において、静電容量 C_3 、 C_4 が静電容量 C_1 、 C_2 と同じ大きさであれば、式(1)に基づくと、電位差 V はRF電圧 V_{RF} の1/4になる。この場合、印加されているRF電圧 V_{RF} が13V程度とすると、電位差 V は、3V程度になる。上部容量/駆動電極2をup-stateに戻すためのプルアウト電圧は、例えば、5V程度である。よって、上記のように、電位差 V を3V程度にすることができれば、RFパワーの印加時であっても、可動な上部容量/駆動電極2をdown-stateからup-stateに戻すことは容易である。したがって、本実施形態のMEM

50

S可変容量デバイス100Aによれば、ホットスイッチングが容易になり、ホットスイッチング特性は向上する。

【0091】

また、本実施形態のように、下部駆動電極31, 32が下部容量電極11, 12上に積層された構造(以下、積層電極構造とよぶ)を有するMEMS可変容量デバイス100Aは、その容量値のばらつきを抑えることもできる。

【0092】

MEMS可変容量デバイスに用いられる一般的な静電型アクチュエータは、上部駆動電極と下部駆動電極とのうち、一方が可動であり、他方が、基板上に固定されている。一般的な静電型アクチュエータのdown-state時において、上部駆動電極と下部駆動電極との間の静電容量の値は、駆動電極表面のラフネス(表面粗さ)の影響を受ける。そのため、MIM容量素子の容量値よりもばらつきが大きい。

10

【0093】

本実施形態のように、積層電極構造を有するMEMS可変容量デバイス1において、その動作及び出力に寄与する静電容量 C_{MEMS} の一部は、静電容量 C_1, C_2 を有するMIM容量素子によって担われている。MIM容量素子は、電極と絶縁膜との界面のラフネスの影響は小さいので、その容量値のばらつきは小さい。そのため、一般的な静電型アクチュエータを用いたMEMS可変容量デバイスと比較して、本実施形態のように、MIM容量素子が動作及び出力に直接寄与するMEMS可変容量デバイス100Aは、その駆動力を生成する静電容量のばらつきを、低減できる。

20

【0094】

より具体的には、本実施形態のMEMS可変容量デバイス100Aでは、容量比 $C_3 / C_1 (= C_4 / C_2)$ を小さくすることによって、デバイスの動作及び出力に寄与する静電容量のばらつきを低減できる。例えば、MIM容量素子の静電容量 C_1, C_2 のばらつきが、無視できるほど小さいと仮定する。そして、down-state時における静電容量 C_3, C_4 が静電容量 C_1, C_2 と同じ大きさである場合、静電容量のばらつきは、半分になる。したがって、MEMS可変容量デバイスの動作を安定化できる。

【0095】

以上のように、第1の実施形態に係るMEMSデバイス(MEMS可変容量デバイス)によれば、そのホットスイッチング特性を向上できる。

30

【0096】

(c) 検証

図6及び図7を用いて、本発明の第1の実施形態に係るMEMSデバイスの検証結果について、説明する。

まず、MEMSデバイスのプルイン電圧 V_{pi} 及びプルアウト電圧 V_{po} の温度特性について、述べる。ここでは、第1の実施形態のMEMS可変容量デバイスと類似した構造を有する静電駆動型アクチュエータ200のプルイン/プルアウト電圧 V_{pi}, V_{po} が、測定される。図6は、その静電駆動型アクチュエータ200の構造を示している。図6の(a)は、静電型アクチュエータ200の平面構造を示し、図6の(b)は、図6の(a)のA-A'線に沿う断面構造を示している。

40

【0097】

図6の(a)及び図6の(b)に示すように、2つの下部駆動電極31, 35が基板9上に設けられている。下部駆動電極31, 35の上方に、可動な上部電極2Xが中空に支持されている。検証に用いられたアクチュエータ200は、下部容量電極を有さない。そのため、上部電極2Xは、駆動電極としてのみ機能する。ここでは、上部電極2Xのことを、上部駆動電極2Xとよぶ。上部駆動電極2Xには、その上面から底面に向かって貫通する開口部21が設けられている。

【0098】

上部駆動電極2Xには、ばね構造46の一端が接続されている。ばね構造46には、絶縁性の材料(SiN)が用いられている。また、ばね構造46の他端は、ダミー層93、

50

9 4 上のアンカー部 5 1 に接続されている。

【 0 0 9 9 】

下部駆動電極 3 1 , 3 2 には、配線 9 9 を経由して、電位が供給される。上部駆動電極 2 には、電位が供給されず、上部駆動電極 2 はフローティング状態になっている。

【 0 1 0 0 】

図 7 は、図 6 に示されるアクチュエータ 2 0 0 のプルイン/プルアウト電圧 V_{pi} , V_{po} の温度依存性を示している。その測定に用いられた温度範囲は、 - 4 0 から 8 5 までの範囲である。

【 0 1 0 1 】

図 7 に示されるように、上記の温度範囲において、プルアウト電圧 V_{po} は、 7 V から 8 V 程度の範囲内で変化している。また、プルイン電圧 V_{pi} は、 2 1 V から 2 7 V 程度の範囲内で変化している。

10

【 0 1 0 2 】

尚、プルイン電圧 V_{pi} 及びプルアウト電圧 V_{po} は、ばね構造のばね定数 k や、上部駆動電極と下部駆動電極との対向面積 A によって、変化する。しかし、プルイン電圧 V_{pi} 及びプルアウト電圧 V_{po} の大きさは、 (k/A) に比例する。そのため、この検証結果は、比率 k/A が一定であれば、電極のサイズが異なるアクチュエータでも、同様の結果が得られるのは、もちろんである。

【 0 1 0 3 】

図 7 に示されるアクチュエータのプルアウト電圧 V_{po} の測定結果に基づいて、ホットスイッチングのための静電容量 C_1 , C_2 , C_3 , C_4 の条件を求める。ここでは、直列接続された 1 つの固定の静電容量 C_1 と 1 つの変な静電容量 C_3 との静電容量比 C_3/C_1 について、検証する。また、MEMS 可変容量デバイスの RF パワーは、 3 5 d B m (約 3 . 2 W) とし、シグナル線 sig - グランド線 gnd 間のインピーダンスは、 5 0 とする。

20

【 0 1 0 4 】

3 5 d B m の RF パワーが印加されている時、上記のインピーダンス (5 0) に対応して、約 1 3 V の電位差 (RF 電圧 V_{RF}) がシグナル線 sig - グランド線 gnd 間に印加されている。この状態で、可動な上部電極 2 が down-state から up-state になるためには、プルアウト電圧 V_{po} が (式 1) の V よりも大きい、すなわち、 $V_{po} > V$ の関係が成り立てばよい。

30

【 0 1 0 5 】

ここで、図 7 に示される測定結果より、プルアウト電圧 V_{po} は、基準値として 5 V とする。また、RF 電圧 V_{RF} は 1 3 V とする。これらの値 V_{po} , V_{RF} を用いて、 $V_{po} > V$ の関係が成立するように、(式 1 A) を演算すると、次の (式 3) が得られる。尚、ここでは、説明の簡単化のため、静電容量 C_1 , C_2 が $C_1 = C_2$ の関係を有し、静電容量 C_3 , C_4 が、 $C_3 = C_4$ の関係を有する場合について、述べる。

【 0 1 0 6 】

$$(C_3 / C_1) > 0.5 \quad \dots (式 3)$$

この結果より、積層電極構造を有する MEMS 可変容量デバイス 1 0 0 A が、 3 5 d B m の RF パワーが印加されている状態でホットスイッチングするためには、(式 3) の条件を満たすことが好ましい。また、直列接続された固定の静電容量 C_2 と可変な静電容量 C_4 と静電容量比 C_4/C_2 も、 $(C_3/C_1) > 0.5$ を満たすことが好ましい。尚、静電容量比 (C_3/C_1) 及び静電容量比 C_4/C_2 のうち、少なくとも一方が、 0 . 5 より大きくともよい。

40

【 0 1 0 7 】

以上のように、MEMS デバイス (MEMS 可変容量デバイス) が、図 1 乃至図 4 の構成を有し、下部電極 1 と駆動電極 2 との静電容量 C_1 , C_2 、上部電極と駆動電極との静電容量 C_3 , C_4 が、(式 1) の関係を有し、更には、(式 3) の関係を有することによって、ホットスイッチング特性が向上する。

50

【 0 1 0 8 】

したがって、本発明の第 1 の実施形態によれば、ホットスイッチング特性が向上した M E M S デバイスを実現できる。

【 0 1 0 9 】

(d) 製造方法

以下、図 8 を用いて、第 1 の実施形態に係る M E M S デバイス (M E M S 可変容量デバイス) の製造方法について、説明する。ここでは、 M E M S 可変容量デバイスの下部容量電極及び下部駆動電極が形成される領域を抽出して、 M E M S 可変容量デバイスの製造工程について、説明する。図 8 は、 M E M S 可変容量デバイスの製造工程の各工程において、図 1 の y 方向に沿う断面構造をそれぞれ示している。

10

【 0 1 1 0 】

まず、図 8 の (a) に示すように、基板 (例えば、層間絶縁膜) 1 内に、例えば、フォトリソグラフィ技術及び R I E (Reactive Ion Etching) 法を用いて、溝 Z が形成される。

【 0 1 1 1 】

この後、基板 1 上及び溝 Z 内に、導電体が、例えば、 C V D (Chemical Vapor deposition) 法又はスパッタ法を用いて、堆積される。導電体には、例えば、アルミニウム (A l)、銅 (C u) 及び金 (A u) 等の金属やこれらのいずれかを含む合金が用いられる。

【 0 1 1 2 】

そして、基板 1 の上面をストッパとして、導電体に対して、 C M P (Chemical Mechanical Polishing) 法による平坦化処理が実行される。

20

これによって、基板 1 の溝 Z 内に、 M E M S 可変容量デバイスの下部容量電極 1 1 , 1 2 が、自己整合的に埋め込まれる。本実施形態の M E M S 可変容量デバイスにおいて、下部容量電極 1 1 , 1 2 は、2つの電極 (配線) が対をなして形成されている。具体的には、シグナル電極 1 1 とグランド電極 1 2 とから一对の下部容量電極が構成されている。シグナル線 1 1 とグランド線 1 2 との電位差が、 M E M S 可変容量デバイスの出力 (R F パワー、 R F 電圧) となる。

【 0 1 1 3 】

このように、下部容量電極 1 1 , 1 2 は、ダマシンプロセスによって、形成される。尚、溝 Z の平面形状は、下部容量電極 1 1 , 1 2 のレイアウトに応じて、所定の形状になるように、形成される。

30

【 0 1 1 4 】

次に、図 8 の (b) に示されるように、絶縁膜 1 5 が、例えば、 C V D 法や熱酸化法などを用いて、基板 1 表面上及び下部 R F 電極 1 1 , 1 2 上に、堆積される。絶縁膜 1 5 は、例えば、酸化シリコンが用いられる。但し、窒化シリコン、酸化アルミニウム、窒化アルミニウムなどのように、酸化シリコンより比誘電率の高い材料を用いてもよい。

【 0 1 1 5 】

続いて、導電体が、例えば、 C V D 法やスパッタ法を用いて、絶縁膜 1 5 上に堆積される。堆積された導電体は、フォトリソグラフィ技術及び R I E 法を用いて、所定の形状に加工される。これによって、シグナル電極 1 1 及びグランド電極 1 2 と上下に重なる位置に、 M E M S 可変容量デバイスの下部駆動電極 3 1 , 3 2 がそれぞれ形成される。

40

【 0 1 1 6 】

このように、シグナル電極 1 1 上及びグランド電極 1 2 上に、下部駆動電極 3 1 , 3 2 が積層される。この結果として、シグナル電極 1 1、下部駆動電極 3 1、及びこれら2つの電極 1 1 , 3 1 に挟まれた絶縁膜 1 5 によって、1つの M I M 容量素子が形成される。これと同様に、グランド電極 1 2、下部駆動電極 3 2、及びこれら2つの電極 1 2 , 3 2 に挟まれた絶縁膜 1 5 によって、 M I M 容量素子が形成される。これらの M I M 容量素子は、積層された電極間の対向面積、絶縁膜の膜厚及び絶縁膜の誘電率に応じて、静電容量 C_1 、 C_2 を有する。

【 0 1 1 7 】

50

ここで、図 8 の (a) に示したように、シグナル/グランド電極 1 1 , 1 2 はダマシンプロセスを用いて形成される。これによって、シグナル/グランド電極 1 1 , 1 2 の上面、及び、これらの電極 1 1 , 1 2 上に堆積される絶縁膜 1 5 の上面は、平坦になる。そのため、平坦な絶縁膜 1 5 上に形成される下部駆動電極 3 1 , 3 2 の上面及び底面も、平坦になる。したがって、M I M 容量素子の静電容量 C_1 , C_2 のばらつきは、小さくなる。

【 0 1 1 8 】

尚、下部駆動電極 3 1 , 3 2 が形成されるのと同時に、絶縁膜 1 5 (基板 1) 上に、M E M S デバイスの配線やダミー層が、下部駆動電極 3 1 , 3 2 と同じ材料を用いて、形成されてもよい。

10

【 0 1 1 9 】

下部駆動電極 3 1 , 3 2 上に、絶縁膜 3 5 , 3 6 が、例えば、C V D 法や熱酸化法などを用いて、形成される。絶縁膜 3 5 , 3 6 には、例えば、酸化シリコンが用いられる。但し、絶縁膜 3 5 , 3 6 には、酸化シリコンより比誘電率の高い絶縁体が用いられてもよい。尚、絶縁膜 3 5 , 3 6 が C V D 法を用いて堆積された場合、下部駆動電極 3 1 , 3 2 表面だけでなく、絶縁膜 1 5 上にも堆積されるが、ここでの図示は省略する。

【 0 1 2 0 】

続いて、図 8 の (c) に示されるように、犠牲層 9 8 が、例えば、C V D 法や塗布法などを用いて、絶縁膜 1 5 , 3 5 上に形成される。犠牲層 9 8 は、犠牲層 9 8 より下層に形成された材料及び犠牲層 9 8 より上層に形成される後述の材料に対して、所定のエッチング選択比を確保できれば、絶縁体、導電体 (金属) 、半導体、或いは、有機物 (例えば、レジスト) など、いずれを用いてもよい。

20

【 0 1 2 1 】

そして、アンカー部を形成する領域 (以下、アンカー形成領域とよぶ) において、犠牲層 9 8 内に、アンカー部を埋め込む開口部 (図示せず) が、フォトリソグラフィ技術及び R I E 法を用いて、形成される。

【 0 1 2 2 】

それから、導電体 2 が、例えば、C V D 法やスパッタ法を用いて、犠牲層 9 8 上に堆積される。

犠牲層 9 8 上の導電体 2 は、例えば、フォトリソグラフィ技術及び R I E 法を用いて、所定の形状に加工される。これによって、M E M S 可変容量デバイスの上部容量電極 2 が形成される。尚、第 1 の実施形態に係る M E M S 可変容量デバイスにおいて、上部電極 2 は、可変容量素子の容量電極として機能すると共に、アクチュエータの駆動電極としても機能する。

30

【 0 1 2 3 】

上部容量 / 駆動電極 2 と同じ材料 (導電体) を用いて、第 1 のばね構造 (図示せず) が形成される。このばね構造は、上部容量 / 駆動電極 2 と一体に繋がっている。この場合、ばね構造は、例えば、延性材料から構成される。

【 0 1 2 4 】

尚、犠牲層 9 8 上に導電体 2 が堆積されるのと同時に、アンカー形成領域の開口部内に、導電体 2 が開口部内に埋め込まれる。これによって、アンカー部 (図示せず) が基板上の所定の位置に形成される。但し、アンカー部は、上部電極及びばね構造と異なる工程で形成してもよい。

40

【 0 1 2 5 】

また、図 1 乃至図 2 B に示されるように、M E M S 可変容量デバイスがそれぞれ異なる材料のばね構造 4 1 , 4 5 を有する場合、上部容量 / 駆動電極 2 及び第 1 のばね構造 4 1 が形成された後、第 2 のばね構造 (図示せず) が、上部容量 / 駆動電極 2 上の所定の位置に接続されるように、犠牲層 9 8 上に形成される。例えば、以下の工程で、第 2 のばね構造が形成される。

【 0 1 2 6 】

50

上部容量ノ駆動電極 2 及び第 1 のばね構造が形成された後、第 2 のばね構造が接続されるアンカー部の形成領域において、犠牲層 9 8 内に開口部が形成される。そして、第 2 のばね構造を構成する材料（例えば、脆性材料）が、例えば、CVD法などを用いて、上部容量ノ駆動電極 2 上、犠牲層 9 8 上、アンカー形成領域の開口部内に、堆積される。その堆積された部材が、例えば、フォトリソグラフィ技術及びRIE法によって、所定の形状に加工され、第 2 のばね構造が形成される。また、アンカー形成領域の開口部内に堆積された材料は、アンカー部（図示せず）となる。尚、第 2 のばね構造に接続されるアンカー部は、第 1 のばね構造に接続されるアンカー部と同じ工程及び材料（例えば、延性材料）で、形成されてもよい。

【0127】

この後、犠牲層 9 8 が、例えば、ウェットエッチングを用いて、選択的に除去される。これによって、図 2 A に示されるように、上部容量ノ駆動電極 2 と下部駆動電極 3 1, 3 2 との間に、キャビティ（空隙）が形成される。上部容量ノ駆動電極 2 と下部駆動電極 3 1, 3 2 との間には、容量結合 C_3 , C_4 が形成される。

【0128】

以上の工程によって、例えば、図 1 乃至図 2 B に示されるように、積層電極構造の MEMS 可変容量デバイスが完成する。

【0129】

尚、上部容量ノ駆動電極及び下部駆動電極に接続されるローパスフィルタは、MEMS 可変容量デバイスと同じ配線レベルに形成されてもよいし、MEMS 可変容量デバイスよりも下層の配線レベル（例えば、シリコン基板上）に形成されてもよい。

【0130】

上述したように、第 1 の実施形態に係る MEMS 可変容量デバイスの動作及び出力に寄与する静電容量の一部は、基板上の MIM 容量素子（固定容量素子）によって担われる。そのため、動作及び出力に寄与する容量値のばらつきを小さくするためには、MIM 容量素子のばらつきを抑制することが望ましい。

【0131】

上記のように、その MIM 容量素子は、下部容量電極 1 1, 1 2 と下部駆動電極 3 1, 3 2 とから構成される。それゆえ、図 8 を用いて説明した製造方法のように、下部容量電極 1 1, 1 2 がダマシンプロセスを用いて形成されることによって、下部容量電極 1 1, 1 2 及びその電極 1 1, 1 2 上の絶縁膜 1 5 は、その上面の平坦性が、向上する。その絶縁膜 1 5 上に積層される下部駆動電極において、その底面の平坦性が向上するのはもちろんである。これによって、MEMS デバイスに含まれる MIM 容量素子の静電容量のばらつきは、小さくなる。

このように、動作及び出力に寄与する MIM 容量素子の静電容量 C_1 , C_2 のばらつきが、低減されるので、MEMS 可変容量デバイスの動作を安定化できる。

【0132】

また、本実施形態では、下部容量電極 1 1, 1 2 - 下部駆動電極 3 1, 3 2 間の一定の静電容量 C_3 , C_4 及び下部駆動電極 3 1, 3 2 - 上部容量ノ駆動電極 2 間の可変な静電容量 C_3 , C_4 によって、MEMS 可変容量デバイスのホットスイッチング特性を向上できる。

【0133】

したがって、本発明の第 1 の実施形態に係る MEMS デバイスの製造方法によれば、容易なホットスイッチングを実現する MEMS デバイスを提供できる。

【0134】

(2) 第 2 の実施形態

図 9、図 10 A 及び図 10 B を用いて、本発明の第 2 の実施形態に係る MEMS デバイスの構造について、説明する。図 9 は、本実施形態における MEMS デバイス（例えば、MEMS 可変容量デバイス）の平面構造を示す平面図である。図 10 A は、図 9 の A - A' 線に沿う断面構造を示す断面図である。図 9 の B - B' 線に沿う断面構造は、図 2 B に

10

20

30

40

50

示される構造と実質的に同じである。図 10 B は、本実施形態の MEMS 可変容量デバイスの駆動時の状態を示している。

ここでは、第 2 の実施形態に係る MEMS デバイスと第 1 の実施形態に係る MEMS デバイスとの相違点について、主に説明する。

【 0 1 3 5 】

第 2 の実施形態に係る MEMS 可変容量デバイス 100 B において、上部容量 / 駆動電極 2 は、電位が供給されない。

例えば、図 9 及び図 10 に示されるように、上部容量 / 駆動電極 2 は、ばね構造 4 5 及びアンカー 5 2 部によって、中空に支持されている。このばね構造 4 5 は、外部から電氣的に分離されている。または、ばね構造 4 5 に用いられている材料が、絶縁体である。そのため、ばね構造 4 5 を経由して、上部容量 / 駆動電極 2 に外部から電位が供給されない。そして、本実施形態の MEMS 可変容量デバイス 100 B において、導電体が用いられ、且つ、外部と電氣的に接続されたばね構造は、設けられていない。そのため、そのばね構造を經由して、上部容量 / 駆動電極 2 に電位が供給されることも無い。

【 0 1 3 6 】

このように、第 2 の実施形態に係る MEMS 可変容量デバイス 100 B は、上部容量 / 駆動電極 2 に外部から電位が供給されず、上部容量 / 駆動電極 2 は電氣的にフローティング状態になっている。

【 0 1 3 7 】

図 9 及び図 10 に示される MEMS 可変容量デバイス 100 B は、上部容量 / 駆動電極 2 に、電位が直接供給されない。しかし、第 1 の下部駆動電極 3 1 と第 2 の下部駆動電極 3 2 との間に電位差が設けられることによって、上部容量 / 駆動電極 2 は、下部駆動電極 3 1 , 3 2 に対して上下方向（垂直方向）に動く。例えば、図 10 B に示されるように、上部容量 / 駆動電極 2 が下部駆動電極 3 1 , 3 2 側へ引き下げられる場合、第 1 の下部駆動電極 3 1 に、バイアス電位 V_b が供給され、第 2 の下部駆動電極 3 2 に、グランド電位 V_{gnd} が供給される。

【 0 1 3 8 】

電位が供給されない上部容量 / 駆動電極 2 が、下部駆動電極 3 1 , 3 2 に向かって動くのは、次の理由による。

【 0 1 3 9 】

フローティング状態の上部容量 / 駆動電極 2 の内部電位は、上部容量 / 駆動電極 2 と下部駆動電極 3 1 , 3 2 との間の静電容量（容量結合）に、依存する。

2 つ下部駆動電極 3 1 , 3 2 間に電位差が設けられると、一方の静電容量 C_3 が保持する電荷量（電位）と他方の静電容量 C_4 の電荷量に、差が生じる。その結果として、上部容量 / 駆動電極 2 の内部電位が変動する。この内部電位の変動によって、上部容量 / 駆動電極 2 と 2 つの下部駆動電極 3 1 , 3 2 との間に電位差が与えられ、静電引力が発生する。

【 0 1 4 0 】

これによって、図 10 B に示されるように、可動な上部容量 / 駆動電極 2 が、下部駆動電極 3 1 , 3 2 に対して上下に動く。尚、上部容量 / 駆動電極 2 が上方へ引き上げられる場合、例えば、2 つの下部駆動電極 3 1 , 3 2 の電位が、同じ電位にされる。

【 0 1 4 1 】

以上のように、上部容量 / 駆動電極 2 に電位が供給されなくても、下部駆動電極 3 1 , 3 2 とフローティング状態の上部容量 / 駆動電極 2 との容量結合 C_3 , C_4 を利用して、本実施形態の MEMS 可変容量デバイス 100 B が駆動される。

【 0 1 4 2 】

また、本実施形態の MEMS 可変容量デバイス 100 B は、第 1 の実施形態と同様に、一定の静電容量 C_1 , C_2 と可変な静電容量 C_3 , C_4 は、上部容量 / 駆動電極 2 と下部容量電極 1 1 , 1 2 との間で、下部駆動電極 3 1 , 3 2 を経由して、直列に接続されている。更には、それらの静電容量 C_1 , C_2 , C_3 , C_4 は、シグナル線 sig - グランド

10

20

30

40

50

線 gnd 間に、直列に接続されている。直列に接続された静電容量 C_1, C_2, C_3, C_4 が、MEMS デバイスの出力を生成する可変容量となる。

【0143】

それゆえ、第1の実施形態と同様に、本実施形態のMEMS可変容量デバイス100Bは、ホットスイッチング特性を向上できる。

【0144】

したがって、本発明の第2の実施形態によれば、ホットスイッチング特性が向上したMEMSデバイスを実現できる。

【0145】

(3) 第3の実施形態

図11、図12A、図12B及び図12Cを用いて、本発明の第3の実施形態に係るMEMSデバイス(例えば、MEMS可変容量デバイス)100Cの構造について、説明する。図11は、本実施形態におけるMEMS可変容量デバイスの平面構造を示す平面図である。図12Aは、図11のC-C'線に沿う断面構造を示す断面図である。図12Bは、図11のD-D'線に沿う断面構造を示す断面図である。また、図12Cは、本実施形態のMEMS可変容量デバイスの駆動時の状態を示している。

ここでは、第3の実施形態に係るMEMSデバイスと第1及び第2の実施形態に係るMEMSデバイスとの相違点について、主に説明する。

【0146】

図11、図12A及び図12Bに示されるように、本実施形態のMEMS可変容量デバイス100Cにおいて、第1及び第2の実施形態とは異なって、下部駆動電極31, 32は、下部容量電極11A, 12A上に積層されていない。しかし、本実施形態のMEMS可変容量デバイス100Cは、下部容量電極上に下部駆動電極が積層された構造(積層電極構造)を有するMEMS可変容量デバイスと、回路的に等価な構造が実現されている。

【0147】

図11乃至図12Bに示されるように、下部容量電極11A, 12Aは、基板9上に設けられている。本実施形態においても、下部容量電極11A, 12Aは、対をなすシグナル電極11Aとグランド電極12Aとから構成されている。シグナル電極11A及びグランド電極12Aは、y方向に延在している。シグナル電極11Aは、シグナル線 sig として機能し、グランド電極12Aは、グランド線 gnd として機能する。シグナル電極11Aの電位は、可変であり、上部容量/駆動電極2の動作に伴って、変動する。グランド電極12Aには、例えば、グランド電位が供給される。シグナル電極11Aとグランド電極12Aとの電位差(RF電圧)が、MEMS可変容量デバイス100Cの出力(RFパワー)となる。

【0148】

2つの下部駆動電極31, 32は、x方向に互いに隣接している。第1の下部駆動電極31は、基板表面に対して平行方向(x方向)において、シグナル電極11Aに隣接している。第2の下部駆動電極32は、基板表面に対して平行方向(x方向)において、グランド電極12Aに隣接している。例えば、2つの下部駆動電極31, 32は、シグナル電極11Aとグランド電極12Aとの間の基板9上に設けられている。

【0149】

下部駆動電極31, 32は、基板9表面に対して垂直方向において、上部容量/駆動電極2の下方に設けられ、2つの下部駆動電極31, 32の一部分が、上部容量/駆動電極2と上下に重なる位置に配置されている。

また、シグナル電極11A及びグランド電極12Aは、例えば、基板9表面に対して垂直方向において、上部容量/駆動電極2と上下に重ならない位置に配置されている。

【0150】

尚、シグナル/グランド電極11A, 12Aは、例えば、下部駆動電極31, 32と同じ材料を用いて、同時に形成される。この場合、シグナル/グランド電極11A, 12Aの膜厚は、下部駆動電極31, 32の膜厚と実質的に同じである。

10

20

30

40

50

【 0 1 5 1 】

下部駆動電極 3 1 , 3 2 の表面は、絶縁膜 3 5 , 3 6 によって、それぞれ覆われている。この絶縁膜 3 5 , 3 6 には、開口部 Q 1 , Q 2 がそれぞれ設けられている。開口部 Q 1 , Q 2 は、例えば、基板 9 表面に対して垂直方向において、上部容量 / 駆動電極 2 と上下に重ならない位置に設けられている。シグナル電極 1 1 A 及びグランド電極 1 2 A の表面は、絶縁膜 3 7 , 3 8 によって、それぞれ覆われている。絶縁膜 3 7 , 3 8 は、例えば、絶縁膜 3 5 , 3 6 と同じ材料を用いて、同時に形成される。この場合、絶縁膜 3 7 , 3 8 の膜厚は、絶縁膜 3 5 , 3 6 の膜厚と同じである。

【 0 1 5 2 】

このように、本実施形態の MEMS 可変容量デバイス 1 0 0 C において、シグナル電極 1 1 A 及びグランド電極 1 2 A は、下部駆動電極 3 1 , 3 2 と同じ配線レベルに設けられている。尚、配線レベルとは、基板 9 表面又は基板 9 下層のシリコン基板表面を基準とした高さ (位置) である。

10

【 0 1 5 3 】

第 1 及び第 2 の導電層 3 3 , 3 4 は、絶縁膜 3 5 , 3 6 , 3 7 , 3 8 上に設けられる。

第 1 の導電層 3 3 は、絶縁膜 3 7 を介して、シグナル電極 1 1 A 上に積層されている。第 1 の導電層 3 3 は、開口部 Q 1 を経由して、下部駆動電極 3 1 に直接接触する。

第 2 の導電層 3 4 は、絶縁膜 3 8 を介して、グランド電極 1 2 A 上に積層されている。第 2 の導電層 3 4 は、開口部 Q 2 を経由して、下部駆動電極 3 2 に直接接触する。尚、導電層 3 3 , 3 4 は、例えば、基板表面に対して垂直方向において、上部容量 / 駆動電極 2 と上下に重ならない位置に配置される。

20

【 0 1 5 4 】

本実施形態の MEMS 可変容量デバイス 1 0 0 C において、MIM 容量素子は、シグナル電極 1 1 A、第 1 の導電層 3 3、及び、シグナル電極 1 1 A と導電層 3 3 との間に挟まれた絶縁膜 3 7 を用いて、構成されている。その MIM 容量素子は、電極 1 1 A と導電層 3 3 との対向面積、絶縁膜 3 7 の膜厚及び絶縁膜 3 7 の誘電率に応じて、一定の静電容量 C_1 , C_2 を有している。これと同様に、グランド電極 1 2 A、第 1 の導電層 3 4 及び絶縁膜 3 8 は、MIM 容量素子を構成し、その素子は一定の静電容量 C_1 , C_2 を有している。このように、導電層 3 3 , 3 4 は、MIM 容量素子の電極として機能する。

30

【 0 1 5 5 】

第 1 の実施形態と同様に、上部容量 / 駆動電極 2 は、ばね構造 4 1 , 4 5 を経由して、アンカー部 5 1 , 5 2 に接続されている。上部容量 / 駆動電極 2 は、アンカー部 5 1 , 5 2 によって、下部駆動電極 3 1 , 3 2 上方に、中空に支えられている。上部容量 / 駆動電極 2 は、導電体 (延性材料) が用いられたばね構造 4 1 及びアンカー 5 1 を経由して、電位が供給される。本実施形態においては、上部容量 / 駆動電極 2 の y 方向の端部に、ばね構造 4 1 , 4 5 及びアンカー部 5 1 , 5 2 が設けられている。尚、第 2 の実施形態の MEMS デバイスと同様に、上部容量 / 駆動電極 2 は電位が供給されず、上部容量 / 駆動電極 2 は、フローティング状態であってもよい。

【 0 1 5 6 】

MEMS 可変容量デバイス 1 0 0 C は、上部容量 / 駆動電極 2 と下部駆動電極 3 1 との間に、容量結合を有している。また、MEMS 可変容量デバイス 1 0 0 C は、上部容量 / 駆動電極 2 と下部駆動電極 3 2 との間に、容量結合を有している。それらの容量結合の大きさは、静電容量 C_3 , C_4 である。静電容量 C_3 , C_4 の大きさは、上部容量 / 駆動電極 2 が上下に動くのに伴って、変化する。

40

【 0 1 5 7 】

上記のように、下部駆動電極 3 1 , 3 2 は、開口部 Q 1 , Q 2 を経由して、導電層 3 3 , 3 4 にそれぞれ電氣的に接続されている。よって、本実施形態の MEMS 可変容量デバイス 1 0 0 C は、静電容量 (容量結合) C_3 , C_4 が、開口部 Q 1 , Q 2 及び導電層 3 3 , 3 4 によって、静電容量 C_1 , C_2 に直列に接続された構成を有する。

50

【0158】

本実施形態のMEMS可変容量デバイス100Cは、上部容量/駆動電極2と下部駆動電極31, 32との間に、プルイン電圧以上の電位差が与えられると、図12Cに示されるように、上部容量/駆動電極2は下部駆動電極31, 32に向かって下がる。このように、MEMS可変容量デバイス100Cは、up-stateからdown-stateになる。

【0159】

上部容量/駆動電極2が、下部駆動電極31, 32に対して上下に動くことによって、シグナル電極11Aと上部容量/駆動電極2との間の可変な静電容量 C_3 , C_4 の大きさが変動する。これに伴って、シグナル電極11Aの電位が変動し、シグナル電極11Aとグランド電極12Aとの電位差が、RF電圧 V_{RF} として出力される。

10

【0160】

本実施形態のMEMS可変容量デバイス100Cでは、単に、可動な上部容量電極2と下部容量電極11Aとの電極間距離を変えて、下部容量電極(シグナル電極)11Aの電位を変動させるだけではなく、上部容量電極2と下部容量電極11A, 12Aとの間に、1つのMIM容量素子(静電容量 C_1 , C_2)と1つの容量結合(静電容量 C_3 , C_4)がそれぞれ直列接続されているのを利用している。

可動な上部電極2が、up-stateからdown-stateになったときに、容量結合の静電容量 C_3 , C_4 の大きさが変化する。その静電容量 C_3 , C_4 の変化に伴って、一定の静電容量 C_1 , C_2 を有するMIM容量素子の電位は変動する。その結果として、MIM容量素子の一方の電極であるシグナル電極11Aの電位が変動する。尚、グランド電極12Aの電位は、グランド電位に固定されているので、上部電極2が上下に動いても、変動しない。

20

このように、下部容量電極11Aが、上部容量電極2と上下に重ならない位置に配置されていても、下部容量電極11Aの電位が変動する。

【0161】

本実施形態のMEMS可変容量デバイス100Cにおいても、各電極間の一定の静電容量 C_1 , C_2 と可変な静電容量 C_3 , C_4 は、上部容量/駆動電極2と下部容量電極11A, 12Bとの間で、下部駆動電極31, 32を経由して、直列に接続されている。また、それらの静電容量 C_1 , C_2 , C_3 , C_4 は、シグナル電極11A-グランド電極12A間に、直列に接続されている。直列接続された静電容量 C_1 , C_2 , C_3 , C_4 は、デバイスの可変容量となり、直列接続された静電容量(合成容量) C_1 , C_2 , C_3 , C_4 によって、出力が生成される。

30

それゆえ、第3の実施形態のMEMS可変容量デバイス100Cのように、下部駆動電極31, 32が、シグナル電極11及びグランド電極12上に積層されていなくとも、第1及び第2の実施形態で述べたMEMS可変容量デバイスと等価な構成を、形成できる。よって、本実施形態のMEMS可変容量デバイス100Cは、ホットスイッチング特性を向上できる。

【0162】

本実施形態に係るMEMS可変容量デバイスの製造方法において、シグナル電極11A及びグランド電極12Aは、下部駆動電極31, 32と同じ工程で同時に形成される。すなわち、本実施形態のMEMS可変容量デバイス100Cは、ダマシンプロセスを用いずに、簡便な工程によって、形成できる。

40

【0163】

また、本実施形態において、シグナル/グランド電極11A, 12Aが、下部駆動電極31, 32と同じ配線レベル(配線層)に形成されるため、導電層37, 38が新たに設けられたとしても、MEMS可変容量デバイス100Cを形成するための実質的な配線レベルの数は、2層になる。

【0164】

よって、本実施形態のMEMS可変容量デバイス100Cは、積層電極構造のMEMS可変容量デバイスに比較して、配線レベルの数を削減できる。そのため、本実施形態のM

50

EMS可変容量デバイス100Cによれば、製造コストを低減できる。

【0165】

したがって、本発明の第3の実施形態によれば、ホットスイッチング特性が向上したMEMS可変容量デバイスを実現できる。さらに、本実施形態によれば、MEMS可変容量デバイスの製造方法の簡略化及びその製造コストの低減に、貢献できる。

【0166】

(4) 第4の実施形態

図13、図14A及び図14Bを用いて、本発明の第4の実施形態に係るMEMSデバイス(MEMS可変容量デバイス)の構造について、説明する。図13は、本実施形態に係るMEMS可変容量デバイス100Dの平面構造を示す平面図である。図14Aは、図13のE-E'線に沿う断面構造を示す断面図である。図14Bは、本実施形態のMEMS可変容量デバイスの駆動時の状態を示している。

ここでは、第4の実施形態に係るMEMS可変容量デバイスと第1乃至第3の実施形態に係るMEMS可変容量デバイスとの相違点について、主に説明する。

【0167】

本実施形態のMEMS可変容量デバイスは、可動な上部電極2Aがグラウンド線gnd(グラウンド電極12B)に接続されていることが、他の実施形態のMEMS可変容量デバイスと相違している。

【0168】

図13及び図14Aに示されるように、本実施形態のMEMS可変容量デバイス100Dは、シグナル電極11Bとグラウンド電極12Bとを有している。シグナル電極11B及びグラウンド電極12Bは、下部容量電極として、対をなしている。

【0169】

シグナル電極11Bは、例えば、ダマシンプロセスを用いて、基板9内の溝Z内に埋め込まれ、y方向に延在している。シグナル電極11Bは、シグナル線sigとして機能する。シグナル電極11Bの電位は、上部容量/駆動電極2Aの動作に伴って、変動する。

【0170】

本実施形態において、2つのグラウンド電極12Bが、x方向に隣接して、基板9上に設けられている。2つのグラウンド電極12Bは、y方向にそれぞれ延在している。尚、2つのグラウンド電極12Bは、電氣的に接続されていてもよい。2つのグラウンド電極12Bは、グラウンド線gndとして機能し、グラウンド電位が供給される。

【0171】

シグナル電極11Bとグラウンド電極12Bとの電位差が、MEMS可変容量デバイス100Dの出力(RFパワー/RF電圧)となる。

【0172】

グラウンド電極12B表面は、絶縁膜92によって覆われている。絶縁膜92内には、開口部Uが設けられている。2つのグラウンド電極12B上には、アンカー部53がそれぞれ設けられている。アンカー部53は、開口部Uを經由して、グラウンド電極12Bの上面に直接接触する。アンカー部53には、例えば、導電体が用いられる。

【0173】

本実施形態のMEMS可変容量デバイス100Dは、1つの下部駆動電極31を有する。下部駆動電極31は、2つのグラウンド電極12B間の基板9(絶縁膜15)上に、配置されている。下部駆動電極31は、絶縁膜15を介して、シグナル電極11B上に積層されている。下部駆動電極31の寸法(幅・長さ)は、シグナル電極11Bの寸法と異なってもよいし、同じであってもよい。

下部駆動電極31の表面は、絶縁膜35によって覆われている。

【0174】

下部駆動電極31は、例えば、グラウンド電極12Bと同じ材料を用いて、同時に形成される。この場合、下部駆動電極31の膜厚は、グラウンド電極12Bの膜厚と同じである。

10

20

30

40

50

また、絶縁膜 35 は、例えば、絶縁膜 92 と同じ材料を用いて、同時に形成される。この場合、絶縁膜 35 の膜厚は、絶縁膜 92 の膜厚と同じである。

【0175】

上部容量 / 駆動電極 2A は、下部駆動電極 31 上方に設けられている。上部容量 / 駆動電極 2A は、例えば、四角形状の平面形状を有し、y 方向に延在している。上部容量 / 駆動電極 2A の y 方向の両端には、アンカー部 53 が接続されている。上部容量 / 駆動電極 2A は、アンカー部 53 によって中空に支持され、上部容量 / 駆動電極 2A と下部駆動電極 31 との間には、空隙 (キャビティ) が設けられている。本実施形態においては、ばね構造は用いられずに、上部容量 / 駆動電極 2A は、アンカー部 53 に直接接続されている。

10

上部容量 / 駆動電極 2A は、下部容量電極 (シグナル電極 2A) と 1 対の容量電極を形成すると共に、下部駆動電極 31 と 1 対の駆動電極を形成する。

【0176】

本実施形態の MEMS 可変容量 MEMS デバイス 100D においても、シグナル電極 11B と下部駆動電極 31 は、MIM 容量素子を形成している。この MIM 容量素子は、静電容量 C_1 を有する。また、上部容量 / 駆動電極 2A と下部駆動電極 31 は、容量結合を形成している。この容量結合は、静電容量 C_3 を有する。そして、静電容量 C_1 、 C_3 が、シグナル電極 11B とグランド電極 12B との間に、直列に接続されている。

【0177】

また、本実施形態において、上部容量 / 駆動電極 2A は、アンカー部 53 によって、グランド電極 12B に電氣的に接続されている。これによって、本実施形態の MEMS 可変容量デバイス 100D において、上部容量 / 駆動電極 2A にグランド電位が供給され、上部容量 / 駆動電極 2A の電位は、グランド電極 12B の電位と同じになる。尚、上部容量 / 駆動電極 2A が、グランド電極 12B に電氣的に接続されていれば、アンカー部 53 をグランド電極 12B 上に設けずともよい。

20

【0178】

図 14B は、本実施形態の MEMS 可変容量デバイス 100D の down-state を、示している。

本実施形態において、上部容量 / 駆動電極 2A は、グランド電極 12B に接続されているので、上部容量 / 駆動電極 2A の電位は、グランド電位に設定されている。

30

図 14B に示すように、上部容量 / 駆動電極 2A を下方 (下部駆動電極 31 側) に動かす場合、グランド電極 12B と下部駆動電極 31 との間の電位差がプルイン電圧以上になるように、バイアス電位が、下部駆動電極 31 に供給される。

この電位差によって、上部容量 / 駆動電極 2 と下部駆動電極 31 との間に、静電引力が発生する。発生した静電引力によって、上部容量 / 駆動電極 2 が下方にたわむ。このため、上部容量 / 駆動電極 2 とシグナル電極 11B との間隔が小さくなる。また、静電容量 C_3 の値が変わる。これによって、シグナル電極 11B の電位が変動する。シグナル電極 11B とグランド電極 12B との電位差が、RF 電圧 (RF パワー) として、外部に出力される。

【0179】

40

上部容量 / 駆動電極 2A を元の状態 (up-state) にする場合、グランド電極 12B と下部駆動電極 31 との間に、プルアウト電圧が与えられる。

【0180】

可動な上部電極 2A に対してクリープ現象が生じて問題ない場合、もしくは、MEMS 可変容量デバイスが、駆動回数の少ない用途に使用する場合、図 13 乃至図 14B に示される MEMS 可変容量デバイス 100D の構造を採用できる。

【0181】

本実施形態の MEMS 可変容量デバイス 100D は、複雑な形状のばね構造を有さないため、高い難度の加工が不要であり、且つ、製造工程も削減できる。よって、本実施形態では、MEMS 可変容量デバイスの製造コストを削減できる。

50

【0182】

また、本実施形態のMEMS可変容量デバイス100Dにおいて、静電容量 C_1 、 C_3 が、上部容量/駆動電極2と下部容量電極11Bとの間で、下部駆動電極31を經由して、直列に接続されている。また、それらの静電容量 C_1 、 C_3 は、シグナル電極11Bとグランド電極12Bとの間に、一定の静電容量 C_1 と可変な静電容量 C_3 とが、直列に接続されている。それゆえ、MEMS可変容量デバイス100Dのホットスイッチング特性は、向上する。

【0183】

以上のように、本発明の第3の実施形態によれば、ホットスイッチング特性が向上したMEMSデバイスを実現できる。さらに、本実施形態によれば、MEMS可変容量デバイスの製造方法の簡略化及びその製造コストの低減に、貢献できる。

10

【0184】

(5) 応用例

図15を用いて、本発明の実施形態に係るMEMSデバイスの応用例について、説明する。図15は、本応用例におけるMEMSデバイスの平面構造を示す平面図である。

【0185】

図15に示されるように、複数のMEMS可変容量デバイス100₁、100₂を用いて、容量バンクを構成してもよい。

【0186】

図15に示されるように、容量バンク500は、複数のMEMS可変容量デバイス100₁、100₂によって、構成されている。図15に示される容量バンク500は、第1の実施形態で述べたMEMS可変容量デバイスが複数個用いられている。ここでは、図示の簡略化のため、2個のMEMS可変容量デバイス100₁、100₂が図示されているが、3個以上のMEMS可変容量デバイスを用いて、容量バンク500を構成してもよいのは、もちろんである。また、容量バンク500は、第2乃至第4の実施形態で述べたMEMS可変容量デバイスによって、構成されてもよいのはもちろんである。

20

【0187】

複数のMEMS可変容量デバイス100₁、100₂は、1つの基板9上に設けられている。複数のMEMS可変容量デバイス100₁、100₂は、y方向に沿って配列されている。

30

【0188】

シグナル/グランド電極11、12及び下部駆動電極31、32は、y方向に延在し、それらの電極11、12、31、32は、y方向に配列された複数のMEMS可変容量デバイス100₁、100₂によって、共通に用いられる。第1の実施形態において、図2Aを用いて説明したように、下部駆動電極31、32は、絶縁膜を介して、シグナル/グランド電極11、12上に積層されている。

【0189】

上部容量/駆動電極2₁、2₂は、MEMS可変容量デバイス100₁、100₂毎に、それぞれ設けられる。そして、各MEMS可変容量デバイスの上部容量/駆動電極2₁、2₂は、第1のばね構造41₁、41₂を經由して、アンカー部51₁、51₂に接続されている。このアンカー部51₁、51₂によって、各上部容量/駆動電極2₁、2₂は、中空に支持されている。

40

【0190】

図15において、図示は省略されているが、図4に示されるのと同様に、2つの下部駆動電極31、32のそれぞれに、ローパスフィルタが接続される。そして、ローパスフィルタを經由して、下部駆動電極31、32のそれぞれに、電位供給回路から電位が供給される。

【0191】

また、上部容量/駆動電極2₁、2₂のそれぞれに、ローパスフィルタが接続される。これと同様に、電位供給回路も、上部容量/駆動電極2₁、2₂のそれぞれに、ローパス

50

フィルタを經由して、1つずつ接続されている。このように、MEMS可変容量デバイス100₁、100₂の上部容量/駆動電極2₁、2₂のそれぞれに、電位が個別に供給される。

【0192】

これによって、各MEMS可変容量デバイス100₁、100₂は、それぞれ独立してup-state及びdown-stateの2つの状態になるように、制御される。

【0193】

第1乃至第4の実施形態で述べたように、1つのMEMS可変容量デバイス100₁はup-stateとdown-stateとの2つの状態の範囲内で、RF電圧(RFパワー)を出力する。それゆえ、1つのMEMS可変容量デバイス100₁が出力するRF電圧の周波数は、up-state/down-stateの可動範囲及び動作サイクルから得られる値に限られてしまう。

【0194】

本応用例のように、複数のMEMS可変容量デバイス100₁、100₂を用いて容量バンク500が構成された場合、各MEMS可変容量デバイス100₁、100₂のup-state/down-stateをそれぞれ制御することによって、1つのMEMS可変容量デバイスが出力するRF電圧よりも高い周波数のRF電圧を、容量バンク500は出力できる。つまり、各MEMS可変容量デバイス100₁、100₂のup-stateまたはdown-stateとなるタイミングを調整することで、より高い周波数のRF電圧が、容量バンク500によって、得られる。また、複数のMEMS可変容量デバイス100₁、100₂を同時にdown-stateにすることで、RF電圧を大きくできる。

【0195】

したがって、複数のMEMS可変容量デバイス100を用いて容量バンク500を構成することによって、より広い周波数帯域の出力(RF電圧/RFパワー)を、得ることができる。

【0196】

また、上述したように、第1乃至第4の実施形態で述べたMEMS可変容量デバイスは、高いスイッチング特性を有する。

それゆえ、そのMEMS可変容量デバイスを用いた容量バンク500も、ホットスイッチング特性が向上するのは、もちろんである。

【0197】

[その他]

本発明の例は、上述の実施形態に限定されるものではなく、その要旨を逸脱しない範囲で、各構成要素を変形して具体化できる。また、上述の実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を構成できる。例えば、上述の実施形態に開示される全構成要素から幾つかの構成要素を削除してもよいし、異なる実施形態の構成要素を適宜組み合わせてもよい。

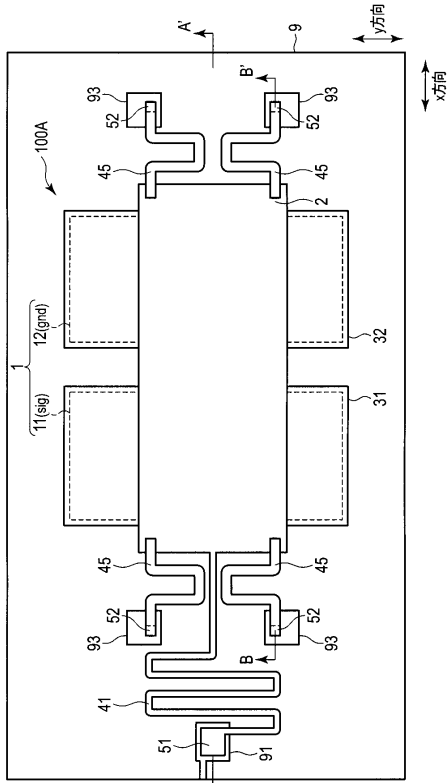
【符号の説明】

【0198】

1：下部容量電極(下部電極)、11、11A、11B：シグナル電極、12、12A、12B：グランド電極、2：上部容量/駆動電極(上部電極)、31、32：下部駆動電極、15、35、36、37、38：絶縁膜、9：基板、41：第1のばね構造、45：第2のばね構造、51、52、53：アンカー部。

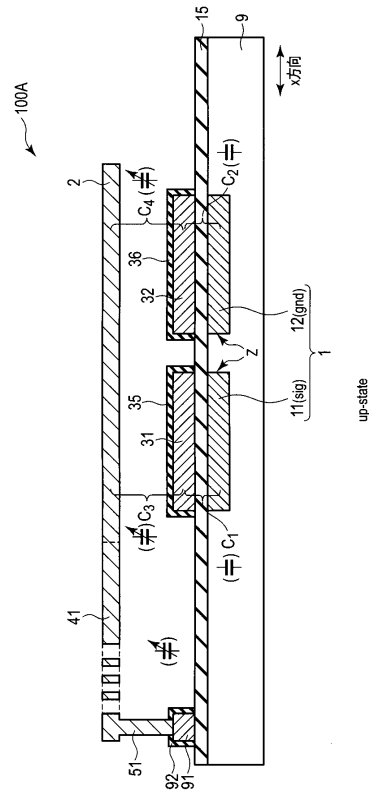
【 図 1 】

図 1



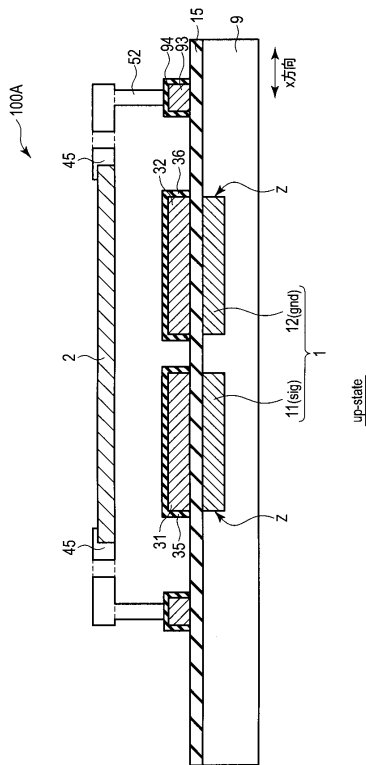
【 図 2 A 】

図 2A



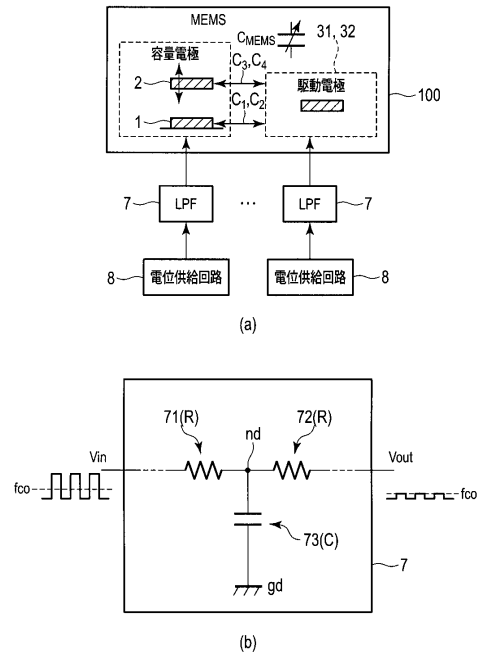
【 図 2 B 】

図 2B



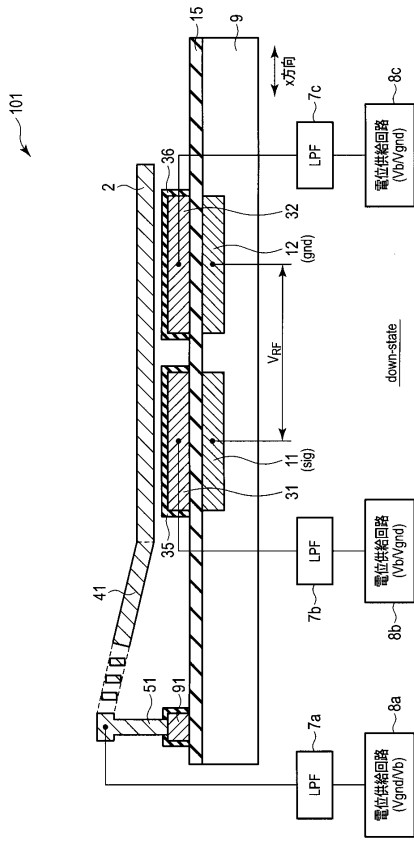
【 図 3 】

図 3



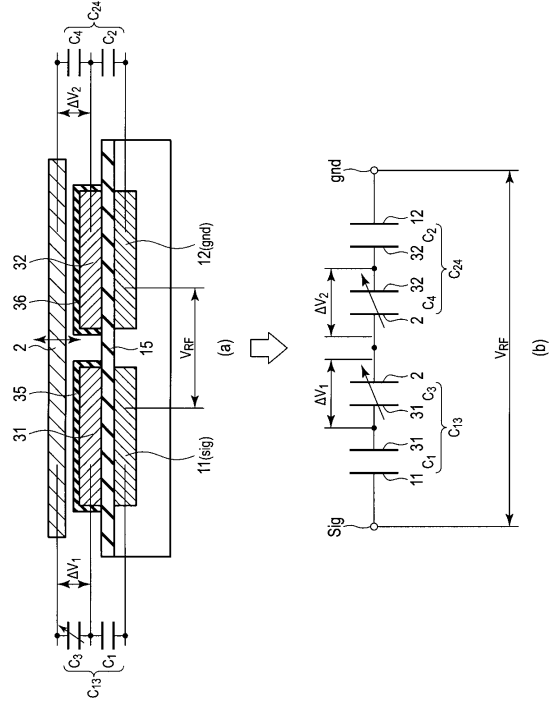
【図4】

図4



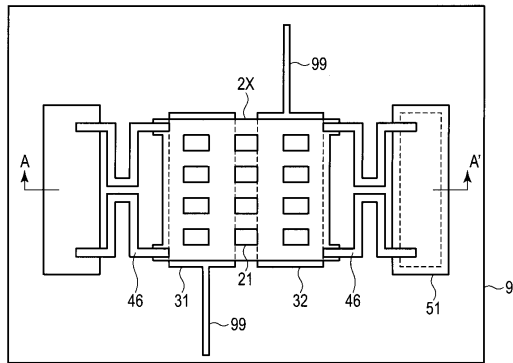
【図5】

図5

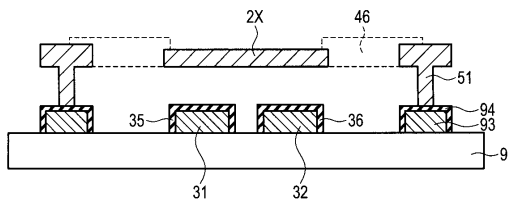


【図6】

図6



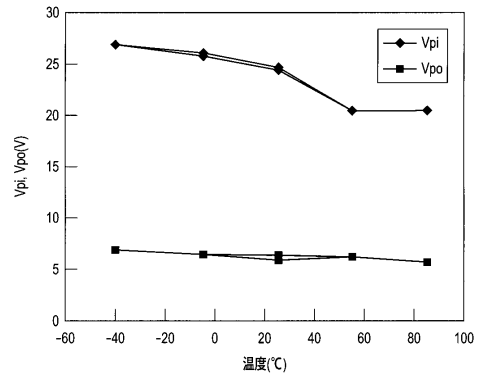
(a)



(b)

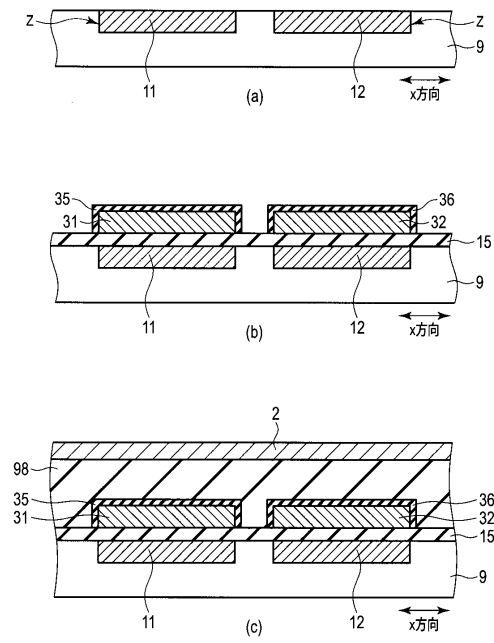
【図7】

図7



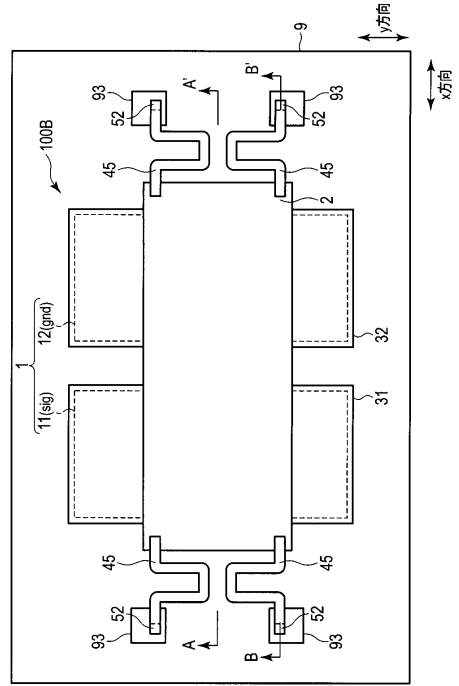
【 8 】

图 8



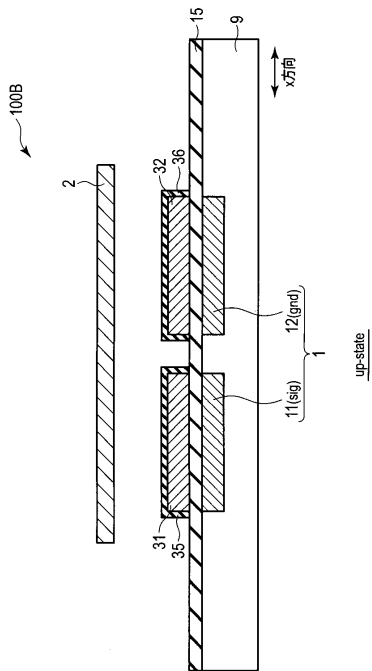
【 9 】

图 9



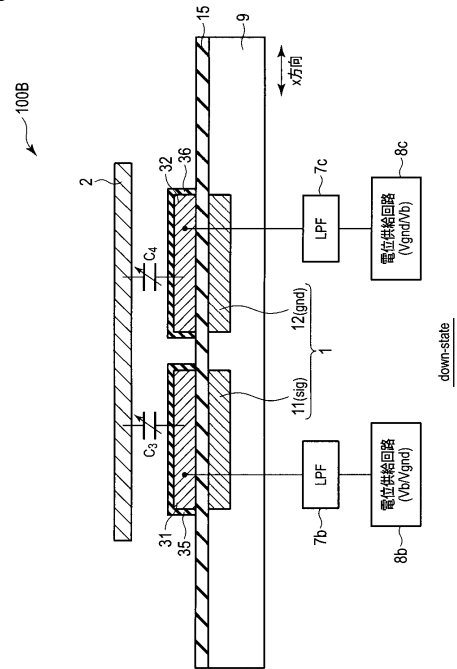
【 10 A 】

图 10A



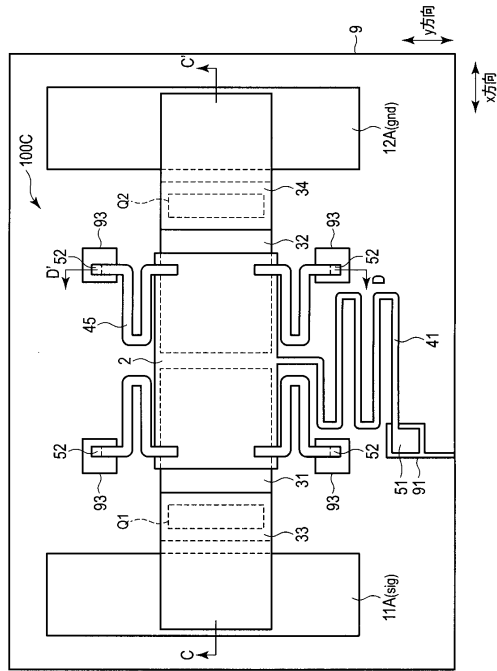
【 10 B 】

图 10B



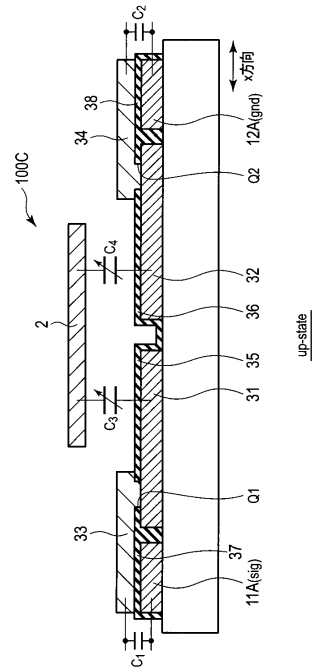
【図 1 1】

図 11



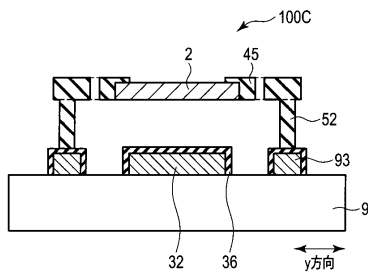
【図 1 2 A】

図 12A



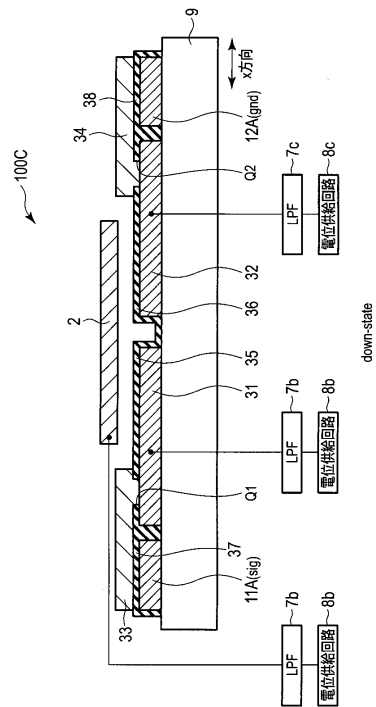
【図 1 2 B】

図 12B



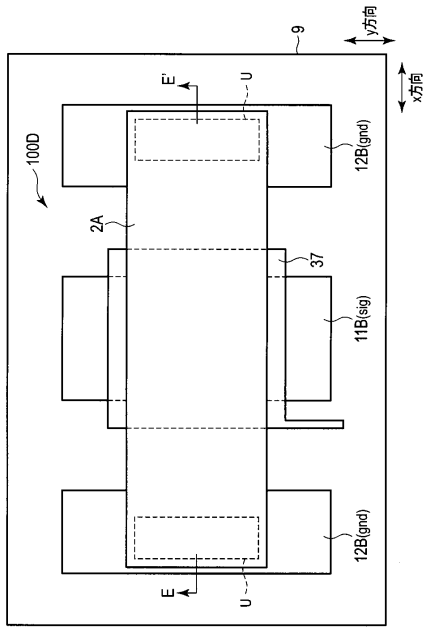
【図 1 2 C】

図 12C



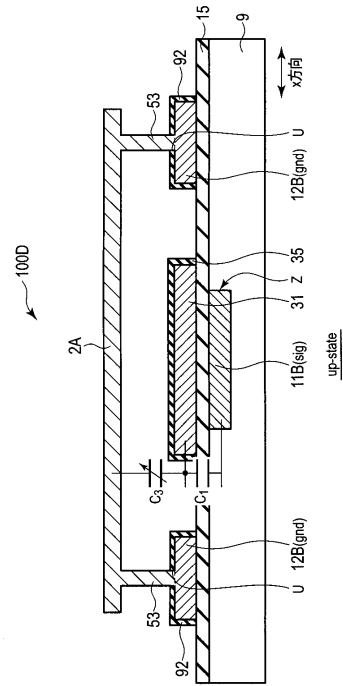
【図 13】

図 13



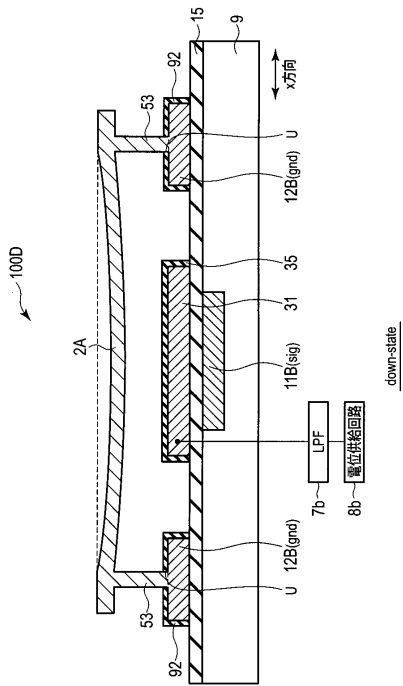
【図 14 A】

図 14A



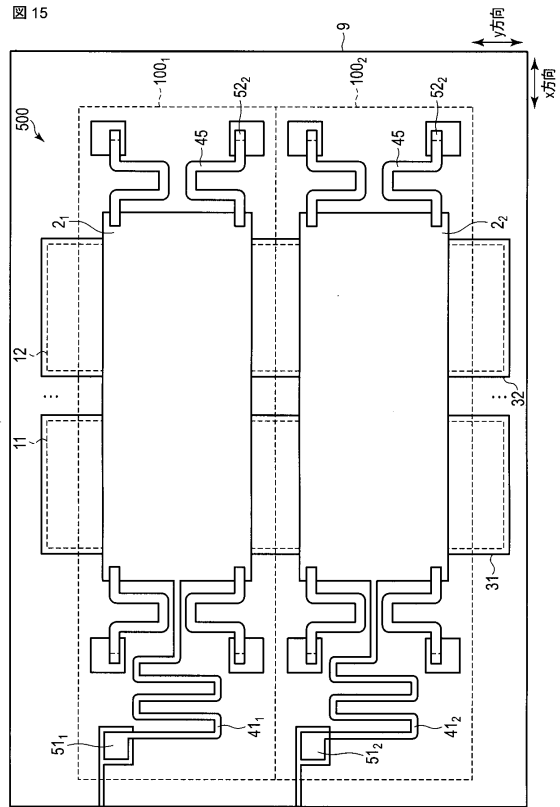
【図 14 B】

図 14B



【図 15】

図 15



フロントページの続き

- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100172580
弁理士 赤穂 隆雄
- (74)代理人 100179062
弁理士 井上 正
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (72)発明者 池橋 民雄
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 五貫 昭一

- (56)参考文献 特開2007-15067(JP,A)
特開2007-242607(JP,A)
特開2009-70940(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|------|
| H01G | 5/16 |
| B81B | 3/00 |