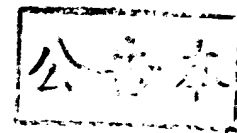


(此處由本局於收
文時黏貼條碼)

765624

發明專利說明書



(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：096114660

※申請日期：96 年 04 月 25 日

※IPC 分類：H01L33/00 (2010.01)

一、發明名稱：

(中) 附加過電壓保護元件的半導體發光裝置
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 三肯電氣股份有限公司

(英) SANKEN ELECTRIC CO., LTD.

代表人：(中) 1. 飯島貞利

(英) 1. IIJIMA, SADATOSHI

地 址：(中) 日本國埼玉縣新座市北野三丁目六番三號

(英) 6-3, Kitano 3-chome, Niiza-shi, Saitama, 352-8666 Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 杉森暢尚

(英) SUGIMORI, NOBUHISA

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

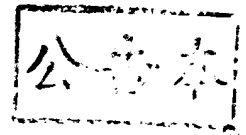
【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2006/05/17 ; 2006-138303 ☒ 有主張優先權

(此處由本局於收
文時黏貼條碼)

765624

發明專利說明書



(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：096114660

※申請日期：96 年 04 月 25 日

※IPC 分類：H01L33/00 (2010.01)

一、發明名稱：

(中) 附加過電壓保護元件的半導體發光裝置
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 三肯電氣股份有限公司
(英) SANKEN ELECTRIC CO., LTD.
代表人：(中) 1. 飯島貞利
(英) 1. IIJIMA, SADATOSHI
地 址：(中) 日本國埼玉縣新座市北野三丁目六番三號
(英) 6-3, Kitano 3-chome, Niiza-shi, Saitama, 352-8666 Japan
國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 杉森暢尚
(英) SUGIMORI, NOBUHISA
國 籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2006/05/17 ; 2006-138303 ☒ 有主張優先權

九、發明說明

【發明所屬之技術領域】

本發明關於肖特基位障二極體（Schottky barrier diode）、pn接面二極體（pn-junction diode）、變阻器、電容器等之附加過電壓保護元件的半導體發光裝置。

【先前技術】

附加過電壓保護元件的半導體發光裝置如本發明揭示之特開 2006-66863 號公報（專利文獻 1），其中揭示之半導體發光裝置，具有：矽半導體基板，形成於其上的多數氮化物半導體層構成之發光半導體區域，形成於發光半導體區域表面的透光性導電膜，連接於透光性導電膜的接合焊墊電極，形成於半導體基板底面的基板電極，及形成於半導體基板之中或其上的過電壓保護元件。過電壓保護元件配置於接合焊墊電極之下，可以抑制半導體發光裝置之大型化，保護發光二極體避免過電壓破壞。

但是，透光性導電膜發揮使電流流入較發光半導體區域中之接合焊墊電極更外周側部分之功能。為獲得良好之該功能，較好是縮小透光性導電膜之電阻、並且增大透光性。但是，通常作為透光性導電膜使用之 ITO（Indium-Tin-Oxide，銦錫氧化物），和金屬膜比較具有高電阻係數。另外，ITO 並非具有 100%透光性，因此被形成儘可能薄。因此，ITO 構成之透光性導電膜之薄片（sheet）電阻較大，電壓較難充分流入遠離發光半導體區域之接合焊墊

電極的部分。即使藉由 ITO 以外材料形成透光性導電膜亦難以兼顧透光性及導電性雙方。

為解決問題，特開 2001-237461 號公報（專利文獻 2）揭示，在透光性導電膜上以放射線狀或格子狀圖案配置細線電極，連接於接合焊墊電極。細線電極，由金屬膜或合金膜與金屬膜之複合膜構成，具有小於 ITO 之電阻係數。又，細線電極形成較 ITO 厚，因此接合焊墊電極之電流可藉由細線電極良好擴散至 ITO 膜外周側，可實現流入發光半導體區域之電流分布均勻化，可提升發光效率。

本發明人嘗試將和專利文獻 2 揭示之細線電極具有同樣功能的帶狀連接導體層，設於專利文獻 1 揭示附加過電壓保護元件的半導體發光裝置。圖 1 為具有過電壓保護元件與帶狀連接導體層的半導體發光裝置之概略。

該試作之半導體發光裝置具備：由 p 型單晶矽構成之半導體基板 1；構成發光元件之由 3-5 族化合物半導體構成之主半導體區域 2；第 1 電極 3；及第 2 電極（基板電極）4。

半導體基板 1，於其中央具有保護元件形成區域（內側區域）7；及支撐主半導體區域 2 的外側區域 8。

主半導體區域 2，為構成雙異質接面（double heter-junction）發光二極體而於半導體基板 1 之一方主面 5 上依序具有 n 型緩衝層 10、n 型半導體層 11、活化層 12、及 p 型半導體層 13。又，亦有稱 n 型半導體層 11 為 n 型包覆層，稱 p 型半導體層 13 為 p 型包覆層。自主半導體

區域 2 之第 1 主面 14 貫穿第 2 主面 15 的孔 16，被形成於主半導體區域 2 之第 1 主面 14 之大略中央。

作為保護主半導體區域 2、亦即發光二極體避免過電壓破壞的保護元件而構成肖特基位障二極體時，係於半導體基板 1 之一方主面 5 之中央形成凹部 9，於該凹部 9 配置肖特基接觸金屬層 18。

第 1 電極 3 係由：由 ITO 膜構成之透光性導電膜 19，接合焊墊電極 20，及帶狀連接導體層 22' 構成。透光性導電膜 19 形成於主半導體區域 2 之第 1 主面 14 上之大部分。接合焊墊電極 20 以覆蓋主半導體區域 2 之孔 16 及主半導體區域 2 之內周部分之上的方式被配置，連接於肖特基接觸金屬層 18 之同時，藉由帶狀連接導體層 22' 連接於透光性導電膜 19。

半導體基板 1 之凹部 9 之表面、主半導體區域 2 之孔 16 之壁面與主半導體區域 2 之內周部分之上形成內周側絕緣膜 17'。肖特基接觸金屬層 18 藉由形成於內周側絕緣膜 17' 之孔 17a 和半導體基板 1 之凹部 9 之表面呈肖特基接觸。內周側絕緣膜 17'，除具有電氣分離接合焊墊電極 20 與半導體基板 1 及主半導體區域 2 之孔 16 之壁面之間的功能以外，具有緩和因接合焊墊電極 20 而產生於主半導體區域 2 之應力的功能。於接合焊墊電極 20 之下未配置內周側絕緣膜 17' 使接合焊墊電極 20 對主半導體區域 2 直接或藉由帶狀連接導體層 22' 與透光性導電膜 19 接觸時，於主半導體區域 2 有可能產生應力，導致主半導

體區域 2 之發光特性劣化及機械特性劣化。相對於此，如圖 1 所示，於接合焊墊電極 20 之下配置內周側絕緣膜 17'時，內周側絕緣膜 17'作為緩衝構件功能，可抑制於主半導體區域 2 之應力之產生。

帶狀連接導體層 22'係藉由蒸鍍電阻係數低於 ITO 膜構成之透光性導電膜 19 的金屬而形成，連接於接合焊墊電極 20 與帶狀連接導體層 22'雙方。該帶狀連接導體層 22'並未以覆蓋透光性導電膜 19 之全體的方式形成，和專利文獻 2 同樣僅覆蓋透光性導電膜 19 之一部分，和專利文獻 2 同樣有助於主半導體區域 2 之電流之均勻化。

於圖 1，為設置帶狀連接導體層 22'而設置和內周側絕緣膜 17'獨立之外周側絕緣膜 23，外周側絕緣膜 23 為具有透光性者，以覆蓋透光性導電膜 19 及帶狀連接導體層 22'的方式被配置，作為彼等之保護膜功能。

第 2 電極 4，係形成於半導體基板 1 之另一方主面 6，作為發光二極體之陰極之功能之同時，作為肖特基位障二極體之陽極之功能。20，係作為發光二極體之陽極之功能之同時，作為肖特基位障二極體之陰極之功能，因此於接合焊墊電極 20 與第 2 電極 4 之間被施加順向電壓時，由主半導體區域 2 產生光，該光藉由透光性導電膜 19 及外周側絕緣膜 23 取出於外部。對發光二極體施加例如靜電等之高逆向電壓時，肖特基位障二極體導通，發光二極體之逆向電壓被肖特基位障二極體之順向電壓限制，可保護發光二極體避免過電壓破壞。肖特基位障二極體配置於

接合焊墊電極 20 之下，因此可抑制肖特基位障二極體之設置引起之半導體發光裝置之大型化。

【發明內容】

（發明所欲解決之課題）

但是，為抑制主半導體區域 2 之產生應力而於接合焊墊電極 20 之下配置內周側絕緣膜 17'時，在由接合焊墊電極 20 延伸於透光性導電膜 19 之上的帶狀連接導體層 22'會產生段差部分。為減少對光取出之妨礙，帶狀連接導體層 22'儘可能形成為窄幅，因此帶狀連接導體層 22'有可能於段差部分（內周側絕緣膜 17'之外周端）被切斷。

亦即，上述問題為，欲實現附加過電壓保護元件的半導體發光裝置之小型化之同時，達成主半導體區域 2 之電流之均勻化乃困難之事。因此，本發明目的在於提供可解決上述問題之半導體發光裝置。

（用以解決課題的手段）

為解決上述問題之本發明之附加過電壓保護元件的半導體發光裝置，其特徵為具備：

基板，具有一方之主面及另一方之主面，且具有導電性；

半導體區域，具有可取出光之第 1 主面及和上述第 1 主面呈對向、且和上述基板之上述一方之主面以電氣及機

械式被結合的第 2 主面，且包含產生光之多數半導體層，而且具有由上述第 1 主面貫穿上上述第 2 主面之孔；

接合焊墊電極，覆蓋上述孔，且覆蓋上述主半導體區域之上上述第 1 主面之一部分；

基板電極，形成於上述基板；

過電壓保護元件，配置於上述接合焊墊電極與上述基板之另一方主面之間，且電連接於上述接合焊墊電極與上述基板電極之雙方；

透光性導電膜，形成於上述主半導體區域之上上述一方主面上；

透光性絕緣膜，具有：第 1 部分，其配置於上述接合焊墊電極與上述主半導體區域之上上述一方主面之間，及第 2 部分，其偏離上述接合焊墊電極與上述主半導體區域之上上述一方主面之間、且和上述第 1 部分呈連續、且覆蓋上述透光性導電膜之至少一部分；而且於上述第 2 部分設有孔用於露出上述透光性導電膜；及

連接導體層，具有：覆蓋部分，其以帶狀覆蓋上述透光性絕緣膜表面之一部分、且連接於上述接合焊墊電極，及填充部分，其被填充於上述透光性絕緣膜之上上述孔之中、且和上述覆蓋部分呈連續、且連接於上述透光性導電膜；而且由電阻係數小於透光性導電膜之導電性材料形成。

本發明之光意味著由上述主半導體區域放射之光。又上述接合焊墊電極意味著連接導線等之導體的電極。

又，如申請專利範圍第 2 項所示，較好是上述連接導

體層，係由平面上延伸於和上述接合焊墊電極呈分離之方向的多數帶狀導體層構成。

又，如申請專利範圍第 3 項所示，較好是上述透光性絕緣膜之孔，係於平面上於上述連接導體層之上上述覆蓋部分之中以帶狀被形成。

又，如申請專利範圍第 4 項所示，較好是上述透光性絕緣膜，係由較上述透光性導電膜具有高透光性之材料被形成。

又，如申請專利範圍第 5 項所示，較好是上述基板為半導體基板，上述過電壓保護元件由：設於上述半導體基板之肖特基位障二極體形成區域，及和上述肖特基位障二極體形成區域呈肖特基接觸、而且連接於上述接合焊墊電極的金屬層形成。

又，如申請專利範圍第 6 項所示，較好是上述基板為半導體基板，上述過電壓保護元件為包含形成於上述半導體基板之至少一個 pn 接面的二極體，上述二極體之一端連接於上述接合焊墊電極，另一端連接於基板電極。

又，如申請專利範圍第 7 項所示，較好是上述過電壓保護元件，係由配置於上述主半導體區域之上上述孔之中的變阻器、電容器與二極體所選擇之 1 個電子元件。

【實施方式】

以下參照圖 2－圖 19 說明本發明實施形態。

(第 1 實施形態)

圖 2－圖 4 之本發明第 1 實施形態之具有過電壓保護功能的半導體發光裝置、亦即發光二極體，與作為過電壓保護元件之肖特基位障二極體的複合半導體裝置，係設置絕緣膜 17，其相當於將圖 1 之半導體發光裝置之內周側絕緣膜 17'與外周側絕緣膜 23 變形者，而且設置帶狀連接導體層 22，其相當於將帶狀連接導體層 22'變形者，此外均和圖 1 為相同構成。因此圖 2－圖 4 之本發明第 1 實施形態之具有過電壓保護功能的半導體發光裝置，和圖 1 之半導體發光裝置同樣，具備：半導體基板 1；構成發光元件之主半導體區域 2；第 1 電極 3；第 2 電極（基板電極）4；及肖特基接觸金屬層 18。以下詳細說明各部分。

半導體基板 1，係由包含導電型決定用雜質之硼等 3 族元素的 P 型單晶矽基板形成，具有一方主面 5 與另一方主面 6，而且於大略中央具有保護元件形成區域 7。半導體基板 1 之 p 型雜質濃度為例如約 $5 \times 10^{18} \sim 5 \times 10^{19} \text{ cm}^{-3}$ ，電阻係數約 $0.0001 \Omega \cdot \text{cm} \sim 0.01 \Omega \cdot \text{cm}$ 。因此半導體基板 1 為導電性基板，作為發光元件與保護元件之電流通路功能。亦即，半導體基板 1 之中央之保護元件形成區域 7 作為肖特基位障二極體之本體部功能之同時，亦作為電流通路功能。又，包圍半導體基板 1 之保護元件形成區域 7 的外側區域 8，係作為發光元件之電流通路功能。另外，半導體基板 1 具有作為主半導體區域 2 之磊晶成長用基板之功能，及構成發光元件用的主半導體區域 2 與第 1 電極

3 之支撐體之功能。半導體基板 1 之較佳厚度為較厚之 $100 \sim 500 \mu\text{m}$ 。有圖 2、3 可知，於半導體基板 1 之一方主面 5 之外周部分雖形成段差部分，且於中央形成凹部 9，但半導體基板 1 之一方主面 5 之全部可構成平坦。又，半導體基板 1 之導電型可設為 n 型。又，半導體基板 1 之外側區域 8 之雜質濃度大於保護元件形成區域 7，如此則，外側區域 8 之電阻係數低於保護元件形成區域 7，可減少發光元件動作時外側區域 8 之電壓下降。

構成發光元件之主要部分的主半導體區域 2，係具有由矽構成之半導體基板 1 與由異種之 3-5 族化合物半導體構成之多數層，藉由習知氣相成長法形成於矽所構成之半導體基板 1 之上。更詳言之為，主半導體區域 2，為構成雙異質接面發光二極體，依序具有 n 型緩衝層 10、n 型半導體層 11、活化層 12、及 p 型半導體層 13。又，亦有稱 n 型半導體層 11 為 n 型包覆層，稱 p 型半導體層 13 為 p 型包覆層。原理上發光二極體可僅由 n 型半導體層 11 與 p 型半導體層 13 構成。因此，可由主半導體區域 2 省略 n 型緩衝層 10 與活化層 12 之一方或雙方。又，必要時可於主半導體區域 2 附加習知電流分散層或歐姆接觸層。主半導體區域 2 之第 1 主面 14 及第 2 主面 15 係和半導體基板 1 平行延伸。主半導體區域 2 之第 1 主面 14 具有作為將活化層 12 產生之光取出於外部之面的功能。主半導體區域 2 之第 2 主面 15 和半導體基板 1 以電氣及機械式被結合。

為求簡單於圖 1 僅圖示 1 層 n 型緩衝層 10，實際上由多數第 1 層與多數第 2 層構成。第 1 層與第 2 層被交互配置。於 n 型緩衝層 10 之最下配置第 1 層。

n 型緩衝層 10 之第 1 層較好是包含 Al（鋁）的氮化物半導體，例如由化學式 $Al_xM_yGa_{1-x-y}N$ 所示材料添加雜質而成者，

其中，M 為由 In（銦）與 B（硼）選擇之至少一種元素，

上述 x 及 y 為滿足以下之數值，亦即

滿足 $0 < x \leq 1$ ，

$0 \leq y < 1$ ，

$x + y \leq 1$ 。

本實施形態中，第 1 層由 AlN（氮化鋁）形成。含鋁之第 1 層之格子常數及熱膨脹係數係較第 2 層更接近矽所構成之半導體基板 1。第 1 層之較佳厚度為 $0.5\text{nm} \sim 5\text{nm}$ 。第 1 層之厚度未滿 0.5nm 時無法保持上面形成之主半導體區域 2 之平坦性，大於 5nm 時無法獲得量子力學之穿隧效應。

第 2 層係為更能提升 n 型緩衝層 10 之緩衝功能者，由不含鋁或鋁之比例小於第 1 層之鋁之比例的 n 型氮化物半導體構成。滿足該條件之第 2 層可為例如由化學式 $Al_aM_bGa_{1-a-b}N$ 所示材料添加 n 型雜質而成者，

其中，上述 M 為由 In（銦）與 B（硼）選擇之至少一種元素，

上述 a 及 b 為滿足以下之數值，亦即

滿足 $0 \leq a < 1$ ，

$0 \leq b < 1$ ，

$a + b \leq 1$ ，

$a < x$ 。

本實施形態中，第 2 層由 GaN（氮化鎵）形成。第 2 層之較佳厚度為 $0.5\text{nm} \sim 200\text{nm}$ 。第 2 層之厚度未滿 0.5nm 時無法保持上面所形成之 n 型半導體層 11、活化層 12 及 p 型半導體層 13 之良好之平坦性，第 2 層之厚度大於 200nm 時 n 型緩衝層 10 有可能產生龜裂。

本實施形態中 n 型緩衝層 10 接觸於 p 型之矽所構成的半導體基板 1，但矽所構成之半導體基板 1 與 n 型緩衝層 10 為異質接面，且於兩者間產生合金化區域（未圖示），因此順向偏壓施加於兩者時矽所構成之半導體基板 1 與 n 型緩衝層 10 之接面部之電壓降很小。亦可取代 p 型矽所構成之半導體基板 1 改用 n 型矽所構成之半導體基板，可於 n 型矽半導體基板之上形成 n 型緩衝層 10。n 型緩衝層 10 亦可以不形成多層構造，而形成 1 層構造。

n 型緩衝層 10 之上配置的 n 型半導體層 11 較好是由化學式 $\text{Al}_a\text{M}_b\text{Ga}_{1-a-b}\text{N}$ 所示氮化物半導體構成。

其中，上述 M 為由 In（銦）與 B（硼）選擇之至少一種元素，

上述 a 及 b 為滿足以下之數值，亦即

滿足 $0 \leq a \leq 1$ ，

$$0 \leq b < 1,$$

$$a + b \leq 1,$$

$$a < x.$$

由 GaN 等 n 型氮化鎵系化合物半導體構成更好。

n 型半導體層 11 之上配置的活化層 12 較好是由化學式 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ 所示氮化物半導體構成。

其中，x 及 y 為滿足以下之數值，亦即

$$\text{滿足 } 0 \leq x < 1,$$

$$0 \leq y < 1.$$

又，圖 1 概略顯示 1 層之活化層 12，但實際為習知之具有多重量子阱構造。活化層 12 亦可以 1 層構成。又，本實施形態中，於活化層 12 未摻雜導電型雜質，但亦可摻雜 p 型或 n 型雜質。

活化層 12 之上配置的 p 型半導體層 13 較好是由化學式 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ 所示氮化物半導體摻雜 p 型雜質者構成。

其中，x 及 y 為滿足以下之數值，亦即

$$\text{滿足 } 0 \leq x < 1,$$

$$0 \leq y < 1.$$

本實施形態中，p 型半導體層 13 由厚度 500nm 之 p 型 GaN 形成。

主半導體區域 2，係於大略中央具有自第 1 主面 14 貫穿第 2 主面 15 的孔 16。孔 16 係和矽所構成之半導體基板 1 之凹部 9 呈連續。孔 16 及凹部 9，係於形成凹部 9

前之矽所構成之半導體基板 1 之上，磊晶成長主半導體區域 2 之後進行蝕刻形成。因此，矽所構成之半導體基板 1 與主半導體區域 2 之間產生之合金化層被除去，矽會露出於矽所構成之半導體基板 1 之凹部 9 之表面。又，由圖 7 可知，孔 16 及凹部 9 之壁面自主半導體區域 2 之第 1 主面 14 朝第 2 主面 15 成為前端變細而傾斜。又，矽所構成之半導體基板 1 之凹部 9 設於保護元件形成區域 7。

第 1 電極（上側電極）3 由透光性導電膜 19、接合焊墊電極 20 之下及帶狀連接導體層 22 構成。接合焊墊電極 20 藉由帶狀連接導體層 22 連接於透光性導電膜 19 之同時，亦連接於肖特基接觸金屬層 18。因此，接合焊墊電極 20 除發光二極體之陽極功能以外亦具有肖特基位障二極體之陰極之功能。

透光性導電膜 19 被配置於主半導體區域 2 之第 1 主面 14、亦即 p 型半導體層 13 之表面大略全部，呈歐姆接觸層。因此如上述說明，透光性導電膜 19 有助於電流均勻流入主半導體區域 2，且可取出由主半導體區域 2 放射之光。本實施形態之透光性導電膜 19 由厚度約為 $1800\text{\AA}$ 之 ITO 構成。透光性導電膜 19 可由 ITO 以外之 Ni、Pt、Pd、Rh、Ru、Os、Ir、Au、Ag 等選擇之材料構成。但是，任一材料構成時均需要提升透光性導電膜 19 之透光性。透光性導電膜 19 無法形成太厚，形成為例如 $500\sim 5000\text{\AA}$ ，較好是形成為 $1800\text{\AA}$ 。透光性導電膜 19 形成薄時，透光性導電膜 19 之薄片電阻必然變高，電流無法充分

流入遠離主半導體區域 2 之接合焊墊電極 20 之部分。未解決此一問題，於圖 2-3 之實施形態中，設置圖 1 之帶狀連接導體層 22'之變形之帶狀連接導體層 22。圖 2-4 之第 1 實施形態之帶狀連接導體層 22，係和圖 1 之帶狀連接導體層 22'同樣，電連接於透光性導電膜 19 與接合焊墊電極 20，有助於提升主半導體區域 2 之電流之均勻性。但是，圖 2-4 之第 1 實施形態之帶狀連接導體層 22 具有和圖 1 之帶狀連接導體層 22'不同構成，圖 2-4 之第 1 實施形態之帶狀連接導體層 22，係和後述絕緣膜 17 具有密接之關係。

圖 2-4 之第 1 實施形態之絕緣膜 17，係覆蓋透光性導電膜 19 之大部分、亦即未被主半導體區域 2 之透光性導電膜 19 覆蓋之第 1 主面 14 及側面，以及凹部 9 之壁面及底面之一部分，具有以下功能：

(1) 電氣分離接合焊墊電極 20 與主半導體區域 2 之側面之間之功能。

(2) 電氣分離接合焊墊電極 20 與半導體基板 1 之間之功能。

(3) 保護主半導體區域 2 與半導體基板 1 之表面之功能。

(4) 帶狀連接導體層 22 形成為特定圖案之蝕刻處理時保護透光性導電膜 19 免於受到蝕刻液影響之功能。

(5) 抑制接合焊墊電極 20 引起產生於主半導體區域 2 之應力之功能，亦即應力緩衝功能。

(6) 特定帶狀連接導體層 22 對於透光性導電膜 19 之連接位置之功能。

為獲得上述功能，絕緣膜 17，係由透光性好於透光性導電膜 19 之材料、例如 SiO_2 以覆蓋透光性導電膜 19、主半導體區域 2 及半導體基板 1 之表面的方式形成。絕緣膜 17，係由透光性好於透光性導電膜 19 之材料 (SiO_2) 形成，厚度可設為厚於透光性導電膜 19 之例如 $1500 \sim 10000 \text{\AA}$ 。由圖 2、3 可知，絕緣膜 17，除於中央具有被填充肖特基接觸金屬層 18 的第 1 孔 17a 以外，由圖 5 可知，具有由接合焊墊電極 20 朝透光性導電膜 19 之外周方向以帶狀延伸之多數 (4 個) 第 2 孔 17b。於圖 5，透光性導電膜 19 之平面形狀為長方形，帶狀之第 2 孔 17b 雖彎曲，可設為由接合焊墊電極 20 以放射狀延伸之形狀。帶狀之第 2 孔 17b 之一端儘可能接近接合焊墊電極 20 較好，帶狀之第 2 孔 17b 之另一端儘可能接近透光性導電膜 19 之外周緣較好。較好是，帶狀之第 2 孔 17b 之寬度窄於帶狀連接導體層 22，而且於可確保帶狀連接導體層 22 對接合焊墊電極 20 與透光性導電膜 19 之電連接範圍內儘可能窄，例如決定為約 $2 \sim 10 \mu\text{m}$ 。又，接合焊墊電極 20 與透光性導電膜 19 之電連接用帶狀之第 2 孔 17b，係設於除去接合焊墊電極 20 之下之較其更外側，不具有絕緣膜 17 之帶狀之第 2 孔 17b 的部分，係被配置於接合焊墊電極 20 與主半導體區域 2 之間，藉由絕緣膜 17 可以良好抑制接合焊墊電極 20 引起產生於主半導體區域 2 之應力

由圖 2 可知，對應於絕緣膜 17 之 4 個帶狀之第 2 孔 17b 設置 4 個帶狀連接導體層 22，各帶狀連接導體層 22 具有：配置於絕緣膜 17 之上的帶狀覆蓋部分 24，及配置於第 2 孔 17b 之中的填充部分 25。帶狀連接導體層 22 之寬度，僅稍微寬於絕緣膜 17 之帶狀之第 2 孔 17b 之寬度，帶狀連接導體層 22 之帶狀覆蓋部分 24 之一端配置於接合焊墊電極 20 之下，電連接於接合焊墊電極 20。帶狀連接導體層 22 之帶狀覆蓋部分 24 之另一端延伸至第 2 孔 17b 之外側端部之稍微外側。帶狀連接導體層 22 之填充部分 25 被電連接於透光性導電膜 19。帶狀連接導體層 22 由電阻係數低於透光性導電膜 19 之材料構成，且具有低於透光性導電膜 19 之薄片電阻係數。本實施形態中，於絕緣膜 17 上全體及第 2 孔 17b 之中蒸鍍約為 $2500 \sim 10000 \text{ \AA}$ 之 Au（金）後，藉由蝕刻除去不用部分而形成帶狀連接導體層 22。又，帶狀連接導體層 22，可藉由 AuGe 層與 Au 層之複合層形成，或藉由和 AuGe、Au 不同之另一金屬或合金形成。帶狀連接導體層 22 形成較絕緣膜 17 之第 2 孔 17b 寬，因此帶狀連接導體層 22 之覆蓋部分 24 與填充部分 25 之境界，係延伸存在於絕緣膜 17 上形成之第 2 孔 17b 之緣部全周，該境界之長度大幅較帶狀連接導體層 22 之寬度變長。因此，帶狀連接導體層 22 之覆蓋部分 24 與填充部分 25 之間之連接信賴性可以提升，兩者間無切斷之可能。

帶狀連接導體層 22 之填充部分 25，係和圖 1 之帶狀連接導體層 22' 同樣，自接合焊墊電極 20 至透光性導電膜 19 之外側端被延伸，有助於藉由透光性導電膜 19 使電流良好分散流入包含活化層 12 之主半導體區域 2。

作為肖特基功能的肖特基接觸金屬層 18，係由例如 Ti、Pt、Cr、Al、Sm、PtSi、Pd₂Si 等選擇之 1 個或多數形成，藉由絕緣膜 17 之第 1 孔 17a 與矽所構成之半導體基板 1 之凹部 9 之表面呈肖特基接觸。

作為保護元件的肖特基二極體係由半導體基板 1 之保護元件形成區域 7 與肖特基接觸金屬層 18 形成。肖特基接觸金屬層 18 於平面上被配置於接合焊墊電極 20 之內側。因此，藉由設置作為保護元件的肖特基二極體可抑制半導體基板 1 及主半導體區域 2 之面積增大。

接合焊墊電極 20 由電阻係數低於透光性導電膜 19 之材料（例如 Au、Ni）形成，連接於肖特基接觸金屬層 18 及帶狀連接導體層 22。於接合焊墊電極 20 被結合圖 2、3 虛線所示 Al 或 Au 等構成之外部連接用導線 21。接合焊墊電極 20 具有能耐外部連接用導線 21 之接合的厚度（例如 100nm ~ 100 μm）。因此，光不會透過接合焊墊部分 20。本實施形態中，由圖 2 可知，接合焊墊部分 20 之平面形狀為圓形，但可設為橢圓形、四角形或多角形等其他形狀。半導體基板 1 之平面形狀可設為正方形或圓形。

接合焊墊電極 20，於平面上、亦即由和主半導體區域 2 之第 1 主面 14 或矽所構成之半導體基板 1 之一方主

面 5 呈垂直方向觀察，較好是以覆蓋保護元件形成區域 7 之全部的方式形成，但是於平面上觀察，保護元件形成區域 7 之一部分由接合焊墊電極 20 溢出亦可以。

第 2 電極（基板電極）4，係由金屬層形成，被形成於半導體基板 1 之另一方主面 6 之全面。亦即，第 2 電極 4 和半導體基板 1 之保護元件形成區域 7 及外側區域 8 之雙方呈歐姆接觸。如圖 2、3 虛線所示，亦可配置於半導體基板 1 之一方主面 5 之外周側。

圖 2-4 之附加過電壓保護元件的半導體發光裝置，係作為如圖 8 所示發光元件之發光二極體 31 與過電壓保護元件之肖特基位障二極體 32 之逆並接電路之功能。肖特基位障二極體 32，在由主半導體區域 2 構成之發光二極體 31 被施加特定值以上之逆向過電壓（例如突波電壓）時導通。如此則，發光二極體 31 之電壓被肖特基位障二極體 32 之順向電壓限制，可保護發光二極體 31 避免靜電氣等引起之逆向過電壓之破壞。肖特基位障二極體 32 之順向導通開始電壓設為，發光二極體 31 之容許最大逆向電壓。

第 1 實施形態具有以下效果。

（1）於透光性導電膜 19 之上設置具有第 2 孔 17b 之絕緣膜 17，帶狀連接導體層 22 藉由絕緣膜 17 之第 2 孔 17b 連接於透光性導電膜 19，因此帶狀連接導體層 22 之覆蓋部分 24 與填充部分 25 之境界變長，帶狀連接導體層 22 難以切斷。因此，可提供高信賴性之半導體發光裝置

，可提升製造良品率。

(2) 帶狀連接導體層 22 由電阻係數小於透光性導電膜 19 之材料形成，因此和透光性導電膜 19 之情況比較，電流可以良好分散至主半導體區域 2 之外周部分，主半導體區域 2 之活化層 12 之電流均勻性變高，發光效率可以提升。

(3) 接合焊墊電極 20 與主半導體區域 2 之間存在具有應力緩和功能之絕緣膜 17，可抑制接合焊墊電極 20 引起產生於主半導體區域 2 之應力，可防止主半導體區域 2 之發光特性之降低。

(4) 絕緣膜 17 由透光性好於透光性導電膜 19 之 SiO_2 形成，且形成厚於透光性導電膜 19，因此主半導體區域 2 之帶狀連接導體層 22 之下部分產生之光，如圖 6 虛線 26 所示，可藉由絕緣膜 17 導出至外部，發光效率可以提升。假設帶狀連接導體層 22 之寬度方向全部接觸透光性導電膜 19，則不會產生如圖 6 虛線 26 所示之光之導出。

(5) 透光性導電膜 19 被絕緣膜 17 覆蓋，帶狀連接導體層 22 形成為特定圖案之蝕刻處理時，可保護透光性導電膜 19 避免蝕刻液之影響。

(6) 保護元件形成區域 7 於平面上觀察被配置於接合焊墊電極 20 之下，可抑制發光元件之光取出面積之減少而形成保護元件，可達成內藏保護元件之半導體發光裝置之小型化。

(7) 保護元件形成區域 7 設於半導體基板 1 內，可以容易、且低成本獲得作為保護元件之肖特基位障二極體 32。

(第 2 實施形態)

說明圖 9 之第 2 實施形態之具有過電壓保護功能的半導體發光裝置。於圖 9 及後述圖 10-19，和圖 2-4 實質上同一之部分，以及於圖 9-19 互為同一之部分附加同一符號並省略說明。

圖 9 之第 2 實施形態之具有過電壓保護功能的半導體發光裝置，係於矽所構成之半導體基板 1 之保護元件形成區域 7 形成構成 pn 接面二極體的 n 型半導體區域 40，而且省略圖 3 之肖特基接觸金屬層 18，其他則和圖 3 形成為實質上相同。

亦即，圖 9 之半導體發光裝置之保護元件，係由形成於半導體基板 1 之包含 1 個 pn 接面的保護二極體構成。該保護二極體係由：作為第 1 導電型半導體區域的 p 型矽所構成之半導體基板 1；及作為第 2 導電型半導體區域的 n 型半導體區域 40，其係於該 p 型矽所構成之半導體基板 1 之保護元件形成區域 7 之中以島狀形成、且具有露出半導體基板 1 之一方主面 5 之表面。n 型半導體區域 40，係於 p 型矽所構成之半導體基板 1 擴散 n 型雜質形成，和 p 型矽所構成之半導體基板 1 之間形成 pn 接面。接合焊墊電極 20 之前端部分 18a，係和露出保護元件形成區域 7

之表面之凹部 9 的 n 型半導體區域 40 呈歐姆接觸。又，可於接合焊墊電極 20 之前端部分 18a 和 n 型半導體區域 40 之間追加配置對 n 型半導體區域 40 呈良好歐姆接觸的金屬層。n 型半導體區域 40，於平面上、亦即由和主半導體區域 2 之第 1 主面 14 或矽所構成之半導體基板 1 之一方主面 5 呈垂直之方向觀察，被配置於接合焊墊電極 20 之內側。

第 1 電極 3 作為發光元件及 pn 接面二極體之一方電極之功能，第 2 電極 4 作為發光元件及 pn 接面二極體之另一方電極之功能。因此，圖 9 之具有過電壓保護功能的半導體發光裝置之等效電路，成為發光二極體與 pn 接面二極體之逆並接電路。亦即，圖 9 之具有過電壓保護功能的半導體發光裝置之等效電路，為將圖 8 之肖特基位障二極體 32 替換為 pn 接面二極體者。在發光二極體被施加特定值以上之逆向過電壓時，pn 接面二極體導通而可保護發光二極體避免靜電氣等引起之突波電壓等之逆向過電壓之破壞。

於圖 9 之第 2 實施形態，設置和圖 2-4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2-4 之第 1 實施形態同樣之效果。

（第 3 實施形態）

圖 10 之第 3 實施形態之具有過電壓保護功能的半導體發光裝置，係取代圖 3 之 p 型矽所構成之半導體基板 1

改用 n 型矽半導體基板 1a，亦即於該 n 型矽半導體基板 1a 之保護元件形成區域 7 形成 n 型半導體區域 40 與 p 型半導體區域 41，用於形成 npn3 層二極體、亦即通常稱為 DIAC 之雙向二極體，而且省略圖 3 之肖特基接觸金屬層 18，其他則和圖 3 形成為實質上相同。亦即，圖 10 之第 3 實施形態之具有過電壓保護功能的半導體發光裝置之保護元件，係由形成於該 n 型矽半導體基板 1a 之保護元件形成區域 7 的 npn3 層二極體構成。該 3 層二極體係由以下構成：n 型矽半導體基板 1a；p 型半導體區域 41，其於 n 型矽半導體基板 1a 之中以島狀形成、且具有露出 n 型矽半導體基板 1a 之一方主面 5 之表面；及 n 型半導體區域 40，其於 p 型半導體區域 41 之中以島狀形成、且具有露出 n 型矽半導體基板 1a 之一方主面 5 之表面。

圖 10 之 n 型半導體區域 40 形成稍微小於圖 9 之 n 型半導體區域 40。p 型半導體區域 41，以包圍除 n 型半導體區域 40 之表面以外的方式被配置。p 型半導體區域 41，藉由在 n 型矽半導體基板 1a 擴散 p 型雜質而形成，在和 n 型矽半導體基板 1a 之間形成 pn 接面。n 型半導體區域 40，藉由在 p 型半導體區域 41 擴散 n 型雜質而形成，在和 p 型半導體區域 41 之間形成 pn 接面。n 型半導體區域 40 以露出保護元件形成區域 7 之表面之凹部 9 的方式配置。接合焊墊電極 20 之前端部分 18a，係和 n 型半導體區域 40 呈歐姆接觸。又，可於接合焊墊電極 20 和 n 型半導體區域 40 之間追加配置呈良好歐姆接觸的金屬層。

圖 10 之具有過電壓保護功能的半導體發光裝置之等效電路，為發光二極體與 npn3 層二極體之逆並接電路，亦即，圖 10 之具有過電壓保護功能的半導體發光裝置之等效電路，為將圖 8 之肖特基位障二極體 32 替換為 npn3 層二極體者。在發光二極體被施加特定值以上之逆向電壓及特定值以上之順向電壓時，nnp3 層二極體導通而可保護發光二極體避免逆向電壓及順向電壓之破壞。

於圖 10 之第 3 實施形態，設置和圖 2-4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2-4 之第 1 實施形態同樣之效果。

（第 4 實施形態）

圖 11 之第 4 實施形態之具有過電壓保護功能的半導體發光裝置，係取代圖 3 之保護元件之肖特基位障二極體改用電容器，其他則和圖 3 形成為實質上相同。

於圖 11 之主半導體區域 2 之孔 16 之中配置介電體層 50 用於形成厚膜電容器。介電體層 50，係由具有相對介電係數大於形成絕緣膜 17 之 SiO_2 之相對介電係數、例如 1200~2000 之介電體瓷器材料構成。該介電體瓷器材料由以下構成：2 族金屬與 4 族金屬之氧化物之例如 BaTiO_3 （鈦酸鋇）或 SrTiO_3 （鈦酸鋇）等主成份，及 3 族或 5 族或彼等之雙方構成之副成份（添加成份）。3 族金屬氧化物為由例如 Nd_2O_3 、 La_2O_3 、 Dy_2O_3 、 Sm_2O_3 、 Pr_2O_3 、 Gd_2O_3 、 Ho_2O_3 選擇之一種或多數，5 族金屬氧化物為由例

如 Nb_2O_5 、 Ta_2O_5 選擇之一種或多數。介電體層 50 可藉由選擇性塗布有機粉末伴隨介電體瓷器材料之漿料而燒成之方法，或貼合介電體瓷器材料之生片（green sheet）而燒成之方法形成，介電體層 50 之一方主面接觸半導體基板 1，另一方主面接觸接合焊墊電極 20。因此藉由半導體基板 1、介電體層 50、及接合焊墊電極 20 構成電容器。

圖 11 之具有過電壓保護功能的半導體發光裝置之等效電路，為發光二極體與電容器之逆並接電路，亦即，圖 11 之具有過電壓保護功能的半導體發光裝置之等效電路，為將圖 8 之肖特基位障二極體 32 替換為電容器者。電容器可保護發光元件避免突波電壓等過電壓之破壞。

於圖 11 之第 4 實施形態，亦設置和圖 2-4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2-4 之第 1 實施形態同樣之效果。

於圖 11，如虛線 51 所示，可於介電體層 50 之一方主面設置電容器電極。又，如虛線 52 所示，可於介電體層 50 之另一方主面設置電容器電極。又，可取代介電體層 50 而將晶片狀電容器元件配置於第 1 電極 3 之接合焊墊電極 20 與矽所構成之半導體基板 1 之一方主面 5 之間。

（第 5 實施形態）

圖 12 之第 5 實施形態之具有過電壓保護功能的半導體發光裝置，係取代圖 3 之肖特基接觸金屬層 18 或圖 11

之介電體層 50 改配置作為保護元件之晶片狀變阻器元件 60，其他則和圖 3 或圖 11 形成為相同。變阻器元件 60 係由以下構成：半導體瓷器層 61，配置於其之一方主面的一方電極 62，及配置於另一方主面的另一方電極 63。半導體瓷器層 61 可由 BaTiO_3 （鈦酸鋇）、 SrTiO_3 （鈦酸鋇）、 ZnO 等構成之主成份添加有 Nb_2O_5 、 Pr_6O_{51} 等習知副成份的半導體瓷器材料構成。於圖 12，為確保接合焊墊電極 20 與變阻器元件 60 之一方電極 62 間之絕緣，於彼等將配置絕緣物 64。變阻器元件 60 之一方電極 62，對於矽所構成之半導體基板 1 之一方主面 5 上形成之歐姆電極 65，係藉由習知導電性接合材料（未圖示）接合，另一方電極 63 連接於接合焊墊電極 20。變阻器元件 60 具有約 10V 之變阻電壓。

圖 12 之具有過電壓保護功能的半導體發光裝置之等效電路，為發光二極體與變阻器之逆並接電路，亦即，圖 12 之具有過電壓保護功能的半導體發光裝置之等效電路，為將圖 8 之肖特基位障二極體 32 替換為變阻器元件者。變阻器元件可保護發光二極體避免突波電壓等過電壓之破壞。

於圖 12 之第 5 實施形態，亦設置和圖 2-4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2-4 之第 1 實施形態同樣之效果。

（第 6 實施形態）

圖 13 之第 6 實施形態之具有過電壓保護功能的半導體發光裝置，係係取代圖 3 之肖特基接觸金屬層 18 改配置薄膜半導體亦即 n 型半導體薄膜 40a，其他則和圖 3 形成為相同。

n 型半導體薄膜 40a 被配置於 p 型矽所構成之半導體基板 1 與接合焊墊電極 20 之間。n 型半導體薄膜 40a 可藉由蒸鍍或 CVD (Chemical Vapor Deposition) 或濺鍍或印刷 (塗布) 等習知方法形成，具有例如約 $1\text{nm} \sim 1\mu\text{m}$ 之厚度。

n 型半導體薄膜 40a 之材料可使用例如由非晶質矽、ITO、ZnO、 SnO_2 、 In_2O_3 、ZnS、ZnSe、 ZnSb_2O_6 、CdO、 CdIn_2O_4 、 MgIn_2O_4 、 ZnGa_2O_4 、 CdGa_2O_4 、 Ga_2O_3 、GaInO₃、CdSnO₄、InGaMgO₄、InGaZnO₄、 $\text{Zn}_2\text{In}_2\text{O}_5$ 、AgSbO₃、 $\text{Cd}_2\text{Sb}_2\text{O}_7$ 、 Cd_2GeO_4 、AgInO₂、CdS 及 CdSe 所選擇者。

圖 13 之 n 型半導體薄膜 40a 和圖 9 之 n 型半導體區域 40 為同樣之功能，和 p 型半導體基板 1 之間形成 pn 接面。因此，圖 13 之具有過電壓保護功能的半導體發光裝置之等效電路，成為發光二極體與 pn 接面二極體之逆並接電路。亦即，圖 13 之具有過電壓保護功能的半導體發光裝置之等效電路，為將圖 8 之肖特基位障二極體 32 替換為 pn 接面二極體者。pn 接面二極體可保護發光二極體避免突波電壓等之過電壓之破壞。

於圖 13 之第 6 實施形態，亦設置和圖 2-4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2-4 之第 1

實施形態同樣之效果。

(第 7 實施形態)

圖 14 之第 7 實施形態之具有過電壓保護功能的半導體發光裝置，係係取代圖 3 之肖特基接觸金屬層 18 改配置 p 型半導體薄膜 41a 及 n 型半導體薄膜 40a，其他則和圖 3 形成為相同。由另一觀點而言，圖 14 之複合半導體裝置，係於圖 13 之 n 型半導體薄膜 40a 與 p 型矽所構成之半導體基板 1 之間追加配置 p 型半導體薄膜 41a 者。

p 型半導體薄膜 41a 可藉由蒸鍍或 CVD (Chemical Vapor Deposition) 或濺鍍或印刷 (塗布) 等習知方法形成，具有例如約 $1\text{nm} \sim 1\mu\text{m}$ 之厚度。p 型半導體薄膜 41a 之材料可使用例如由 p 型非晶質矽、NiO、 Cu_2O 、FeO、 CuAlO_2 、 CuGaO_2 及 SrCu_2O_2 所選擇者。

n 型半導體薄膜 40a 與 p 型半導體薄膜 41a 之間形成 pn 接面，而且 p 型半導體薄膜 41a 和 p 型矽所構成之半導體基板 1 呈歐姆接觸，n 型半導體薄膜 40a 和接合焊墊電極 20 呈歐姆接觸。因此，圖 14 之具有過電壓保護功能的半導體發光裝置之等效電路，成為發光二極體與 pn 接面二極體之逆並接電路。亦即，圖 14 之具有過電壓保護功能的半導體發光裝置之等效電路，為將圖 8 之肖特基位障二極體 32 替換為 pn 接面二極體者。薄膜構成之 pn 接面二極體可保護發光二極體避免突波電壓等之過電壓之破壞。

於圖 14 之第 7 實施形態，亦設置和圖 2－4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2－4 之第 1 實施形態同樣之效果。

（第 8 實施形態）

圖 15 之第 8 實施形態之具有過電壓保護功能的半導體發光裝置，係和圖 10 同樣將圖 3 之 p 型矽所構成之半導體基板 1 替換為 n 型（第 1 導電型）半導體基板 1a，取代圖 3 之肖特基接觸金屬層 18 改配置 n 型之第 1 半導體薄膜 71、p 型之第 2 半導體薄膜 72、及 n 型之第 3 半導體薄膜 73，其他則和圖 3 形成為相同。

圖 15 之 n 型之第 1 半導體薄膜 71，係和 n 型半導體基板 7a 呈歐姆接觸，使用和圖 13 之 n 型半導體薄膜 40a 同樣材料藉由同樣方法形成。n 型之第 1 半導體薄膜 71 之上配置的 p 型之第 2 半導體薄膜 72，係使用和圖 14 之 p 型半導體薄膜 41a 同樣材料藉由同樣方法形成。p 型之第 2 半導體薄膜 72 之上配置的 n 型之第 3 半導體薄膜 73，係使用和圖 13 之 n 型半導體薄膜 40a 同樣材料形成，且和接合焊墊電極 20 呈歐姆接觸。

第 1 半導體薄膜 71、第 2 半導體薄膜 72 及第 3 半導體薄膜 73 構成之薄膜 3 層二極體具有和圖 10 之 npn3 層二極體同樣功能。

於圖 15 之第 8 實施形態，亦設置和圖 2－4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2－4 之第 1

實施形態同樣之效果。

（第 9 實施形態）

圖 16 之第 9 實施形態之具有過電壓保護功能的半導體發光裝置，係取代圖 10 之 n 型半導體區域 40 改於 n 型矽半導體基板 1a 之上配置 n 型半導體薄膜 40a，其他則和圖 10 形成為相同。

圖 16 之 n 型半導體薄膜 40a，係使用和圖 13 之同一符號所示者同樣材料藉由同樣方法形成。該 n 型半導體薄膜 40a 和 p 型半導體區域 41 之間形成 pn 接面，和接合焊墊電極 20 呈歐姆接觸，因此藉由 n 型矽半導體基板 1a、p 型半導體區域 41 與 n 型半導體薄膜 40a 可獲得和圖 10 之 npn3 層二極體相同之功能。

於圖 16 之第 9 實施形態，亦設置和圖 2-4 同樣之絕緣膜 17 及帶狀連接導體層 22，可獲得和圖 2-4 之第 1 實施形態同樣之效果。

（第 10 實施形態）

圖 17 之第 10 實施形態表示絕緣膜 17 之變形之第 2 孔 17b'。於圖 17，對 1 個帶狀連接導體層 22 配置多數第 2 孔 17b'。換言之，圖 5 之 1 個第 2 孔 17b，被分割為多數第 2 孔 17b'。圖 17 之第 2 孔 17b'，係隨著遠離圖 17 之中被省略圖示之和圖 5 之接合焊墊電極 20 相當者而變大。結果，第 2 孔 17b'對於和圖 5 之透光性導電膜 19 相

當者之單位面積之比例，係隨著遠離和圖 5 之接合焊墊電極 20 相當者而變大。如此則，和圖 3 之主半導體區域 2 相當者之電流之均勻性更能提升。帶狀連接導體層 22 分別被填充於多數第 2 孔 17b'之中，因此和圖 2-4 之第 1 實施形態同樣難以切斷。因此於圖 17 之第 10 實施形態，亦可獲得和圖 2-4 之第 1 實施形態同樣之效果。

（第 11 實施形態）

圖 18 之第 11 實施形態表示絕緣膜 17 之變形之第 2 孔 17b''。圖 18 之第 2 孔 17b''之寬度，係隨著遠離圖 18 之中被省略圖示的和圖 5 之接合焊墊電極 20 相當者而變大。結果，第 2 孔 17b''對於和圖 5 之透光性導電膜 19 相當者之單位面積之比例，係隨著遠離和圖 5 之接合焊墊電極 20 相當者而變大。如此則，和圖 17 之第 10 實施形態同樣，和圖 3 之主半導體區域 2 相當者之電流之均勻性更能提升。

因此於圖 18 之第 11 實施形態，亦可獲得和圖 2-4 之第 1 實施形態同樣之效果。

（第 12 實施形態）

圖 19 之第 12 實施形態表示具有變形之絕緣膜 17''之半導體發光裝置之一部分。圖 19 之絕緣膜 17''不以覆蓋透光性導電膜 19 之全面的方式形成，僅覆蓋一部分。亦即絕緣膜 17''和帶狀連接導體層 22 同樣具有帶狀圖案。

但是，在圖 19 被省略圖示之相當於圖 3 之接合焊墊電極 20 者與相當於圖 3 之主半導體區域 2 者之間，係和第 1 實施形態同樣，存在絕緣膜 17''。圖 19 之第 12 實施形態，就透光性導電膜 19 之保護觀點而言較第 1 實施形態差，但就光取出效率之觀點而言較第 1 實施形態好。

本發明不限定於上述實施形態可做例如以下之變形。

(1) 可設置將圖 5 之第 1 實施形態之絕緣膜 17 之 4 個第 2 孔 17b 互相連結之孔（溝），於該連結孔（溝）之中及其鄰接之絕緣膜 17 之上亦設置帶狀連接導體層 22。亦即，可將第 2 孔 17b 及帶狀連接導體層 22 變形為格子狀或網目形狀。

(2) 可於接合焊墊電極 20 之下設置將 4 個帶狀連接導體層 22 互相連結之連結導體層。

(3) 矽所構成之半導體基板 1 或 n 型半導體基板 1a 可設為單晶矽以外之多晶矽或 SiC 等矽化合物或 3-5 族化合物半導體。又，於圖 11、12、14、15 之實施形態中，矽所構成之半導體基板 1 可設為金屬基板。

(4) 矽所構成之半導體基板 1 或 n 型半導體基板 1a 及構成主半導體區域 2 之層及構成保護元件之層或膜之導電型可設為和實施形態相反。

(5) 於主半導體區域 2 可設習知電流分散用半導體層及接觸用半導體層。

(6) 可取代圖 12 之保護元件之變阻器元件 60，改用矽變阻器元件、定電壓二極體、整流二極體、3 層二極

體等晶片狀保護元件。

(7) 於接合焊墊電極 20 可連接外部連接用導線 21 以外之棒形狀或板形狀等其他導體構件。

(8) 可取代於半導體基板 1 或 n 型半導體基板 1a 之上氣相成長主半導體區域 2，改於半導體基板 1 或 n 型半導體基板 1a 或金屬基板藉由熱壓接等貼合主半導體區域 2。

(9) 可設置使由主半導體區域 2 放射至半導體基板 1 或 n 型半導體基板 1a 側之光，反射至主半導體區域 2 之第 1 主面 14 側之光反射層。

(10) 於圖 3，可取代肖特基接觸金屬層 18，改為在孔 16 之中配置由主半導體區域 2 被電性分離之半導體層，使用該半導體層來形成肖特基位障二極體等之過電壓保護元件。

(發明效果)

本發明具有以下效果。

(1) 於透光性導電膜之上設置具有孔的透光性絕緣膜，連接導體層係覆蓋透光性絕緣膜表面之一部分之同時，藉由透光性絕緣膜之孔連接於透光性導電膜，因此連接導體層不容易被切斷。因此可提升半導體發光裝置之製造良品率。

(2) 連接導體層由較透光性導電膜具有低電阻係數之材料構成，和僅具有透光性導電膜之情況比較，電流可

以良好分散於主半導體區域之外周部分，主半導體區域之電流均勻性變高，可提升發光效率。

(3) 接合焊墊電極與主半導體區域之間存在具有應力緩和功能之絕緣膜，可抑制接合焊墊電極引起之產生於主半導體區域之應力。

(4) 接合焊墊電極與基板之另一方主面間形成過電壓保護元件，可實現附加過電壓保護元件的半導體發光裝置之小型化。

【圖式簡單說明】

圖 1 為習知具有過電壓保護功能的半導體發光裝置之概略中央縱斷面圖。

圖 2 為本發明第 1 實施形態之具有過電壓保護功能的半導體發光裝置之平面圖。

圖 3 為圖 2 之 B－B 線斷面圖。

圖 4 為圖 2 之 A－A 線斷面圖。

圖 5 為圖 2 之具有過電壓保護功能的半導體發光裝置之絕緣膜更下側部分之平面圖。

圖 6 為圖 2 之 C－C 線之一部分擴大之斷面圖。

圖 7 為圖 3 之主半導體區域與半導體基板之一部分之斷面圖。

圖 8 為圖 2 之具有過電壓保護功能的半導體發光裝置之電路圖。

圖 9 為將第 2 實施形態之具有過電壓保護功能的半導

體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 10 為將第 3 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 11 為將第 4 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 12 為將第 5 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 13 為將第 6 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 14 為將第 7 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 15 為將第 8 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 16 為將第 9 實施形態之具有過電壓保護功能的半導體發光裝置和圖 3 同樣表示之概略中央縱斷面圖。

圖 17 為將第 10 實施形態之具有過電壓保護功能的半導體發光裝置之絕緣膜之一部分表示之概略斷面圖。

圖 18 為將第 11 實施形態之具有過電壓保護功能的半導體發光裝置之絕緣膜之一部分表示之概略斷面圖。

圖 19 為將第 12 實施形態之具有過電壓保護功能的半導體發光裝置之絕緣膜之一部分表示之概略斷面圖。

【主要元件符號說明】

1：半導體基板

- 2：主半導體區域
- 3：第 1 電極
- 4：第 2 電極
- 7：保護元件形成區域
- 17：絕緣膜
- 17b：第 2 孔
- 19：透光性導電膜
- 20：接合焊墊電極
- 22：帶狀連接導體層

五、中文發明摘要

發明之名稱：附加過電壓保護元件的半導體發光裝置

附加過電壓保護元件的半導體發光裝置具備：矽所構成之半導體基板 1、發光元件用之主半導體區域 2、第 1 電極 3、及第 2 電極 4。矽所構成之半導體基板 1 具有保護元件形成區域 7。第 1 電極 3 具有接合焊墊電極 20。平面上看，保護元件形成區域 7 配置於接合焊墊電極 20 之內側。於主半導體區域 2 之上配置透光性導電膜 19 及絕緣膜 17。於絕緣膜 17 形成孔 17b。藉由包含該孔 17b 而被形成之帶狀連接導體層 22 使接合焊墊電極 20 與透光性導電膜 19 連接。接合焊墊電極 20 與透光性導電膜 19 藉由絕緣膜 17 之孔 17b 連接，因此帶狀連接導體層 22 不容易斷線。

六、英文發明摘要

發明之名稱：

十、申請專利範圍

1. 一種附加過電壓保護元件的半導體發光裝置，其特徵為具備：

基板，具有一方之主面及另一方之主面，且具有導電性；

主半導體區域，具有可取出光之第 1 主面及和上述第 1 主面呈對向、且和上述基板之上述一方之主面以電氣及機械式被結合的第 2 主面，且包含產生光之多數半導體層，而且具有由上述第 1 主面貫穿上上述第 2 主面之孔；

接合焊墊電極，覆蓋上述孔，且覆蓋上述主半導體區域之上述第 1 主面之一部分；

基板電極，形成於上述基板；

過電壓保護元件，配置於上述接合焊墊電極與上述基板之另一方主面之間，且電連接於上述接合焊墊電極與上述基板電極之雙方；

透光性導電膜，形成於上述主半導體區域之上述一方主面上；

透光性絕緣膜，具有：第 1 部分，其配置於上述接合焊墊電極與上述主半導體區域之上述一方主面之間，及第 2 部分，其偏離上述接合焊墊電極與上述主半導體區域之上述一方主面之間、且和上述第 1 部分呈連續、且覆蓋上述透光性導電膜之至少一部分；而且於上述第 2 部分設有孔用於露出上述透光性導電膜；及

連接導體層，具有：覆蓋部分，其以帶狀覆蓋上述透

光性絕緣膜表面之一部分、且連接於上述接合焊墊電極，及填充部分，其被填充於上述透光性絕緣膜之上述孔之中、且和上述覆蓋部分呈連續、且連接於上述透光性導電膜；而且由電阻係數小於透光性導電膜之導電性材料形成。

2.如申請專利範圍第 1 項之附加過電壓保護元件的半導體發光裝置，其中，

上述連接導體層，係由平面上延伸於和上述接合焊墊電極呈分離之方向的多數帶狀導體層構成。

3.如申請專利範圍第 1 項之附加過電壓保護元件的半導體發光裝置，其中，

上述透光性絕緣膜之孔，係於平面上於上述連接導體層之上述覆蓋部分之中以帶狀被形成。

4.如申請專利範圍第 1 項之附加過電壓保護元件的半導體發光裝置，其中，

上述透光性絕緣膜，係由較上述透光性導電膜具有高透光性之材料被形成。

5.如申請專利範圍第 1 項之附加過電壓保護元件的半導體發光裝置，其中，

上述基板為半導體基板，

上述過電壓保護元件，係由：設於上述半導體基板之肖特基位障二極體形成區域，及和上述肖特基位障二極體形成區域呈肖特基接觸、而且連接於上述接合焊墊電極的金屬層形成。

6.如申請專利範圍第 1 項之附加過電壓保護元件的半

導體發光裝置，其中，

上述基板為半導體基板，

上述過電壓保護元件，係包含形成於上述半導體基板之至少一個pn接面的二極體，

上述二極體之一端連接於上述接合焊墊電極，另一端連接於基板電極。

7.如申請專利範圍第1項之附加過電壓保護元件的半導體發光裝置，其中，

上述過電壓保護元件，係由配置於上述主半導體區域之上述孔之中的變阻器、電容器與二極體所選擇之1個電子元件。

一
回

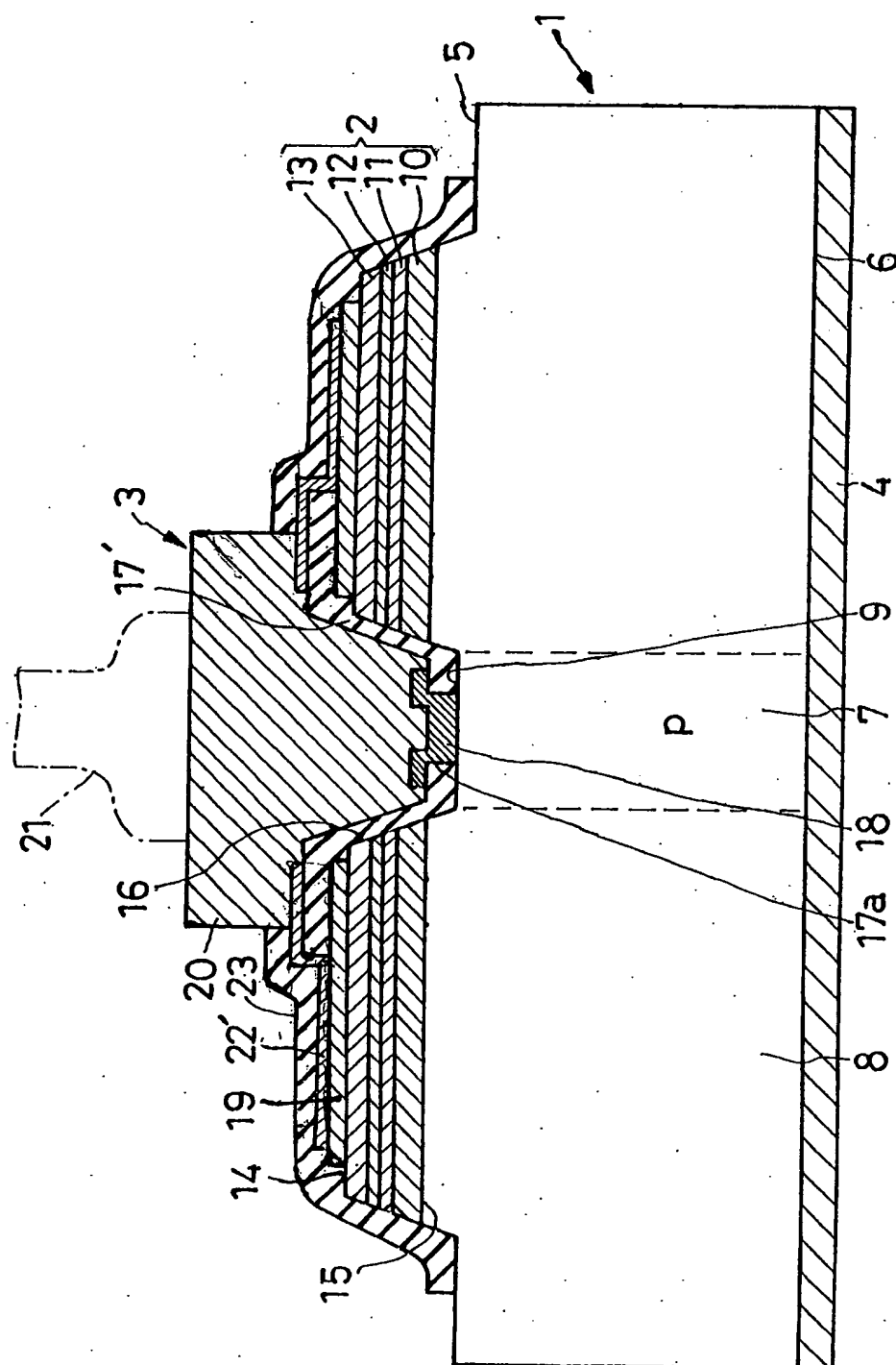


圖2

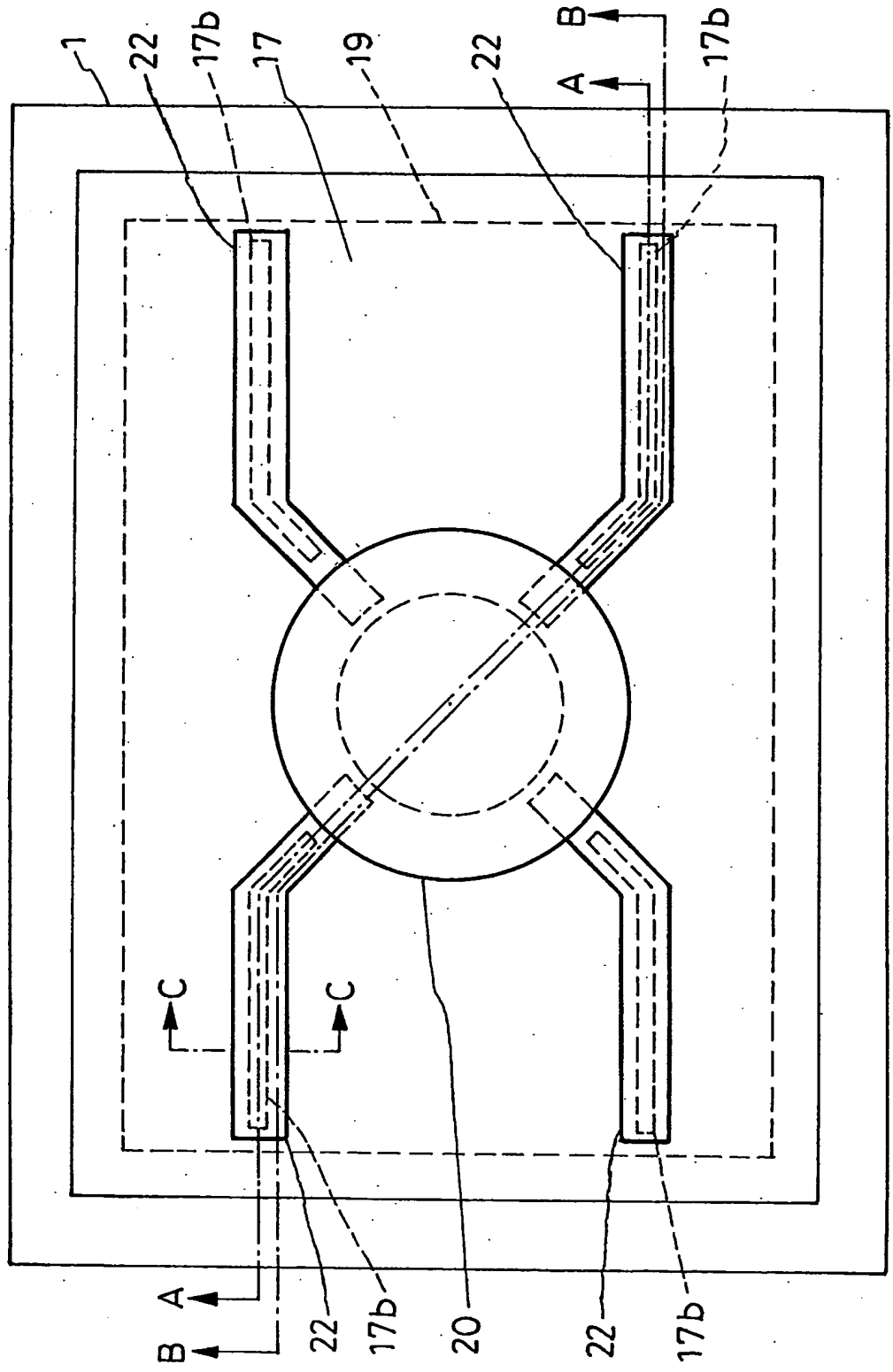


圖4

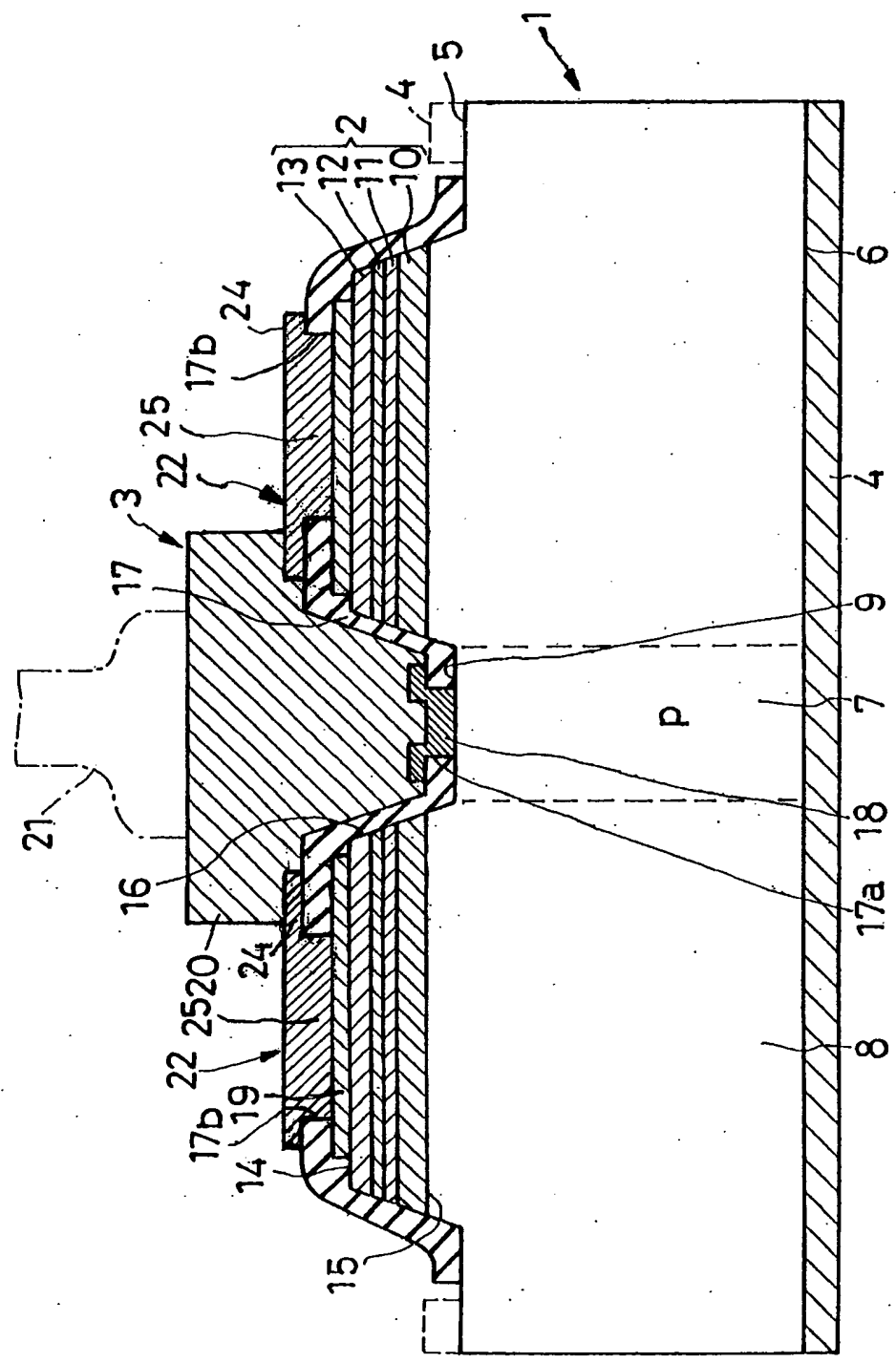


圖5

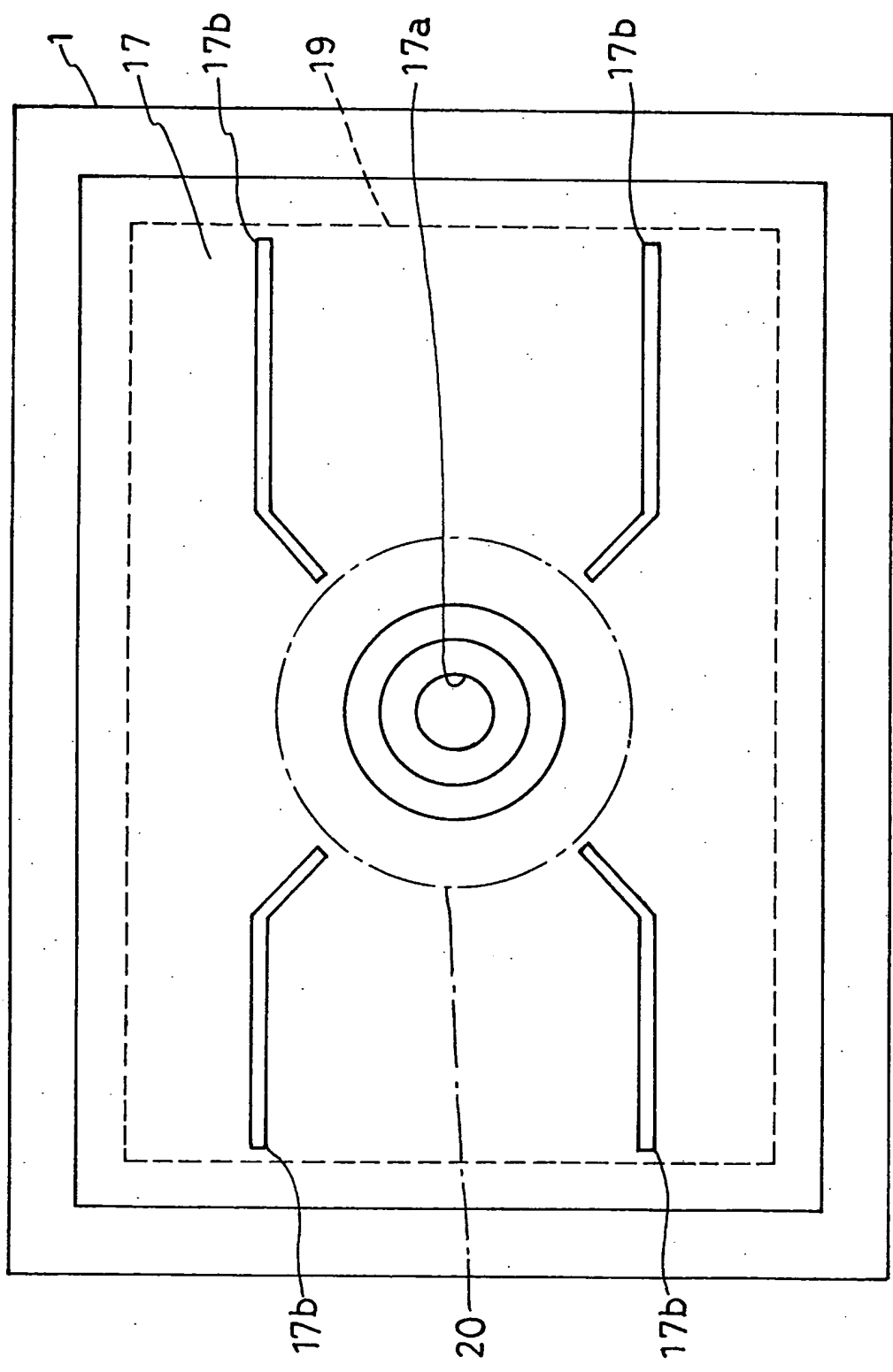


圖 6

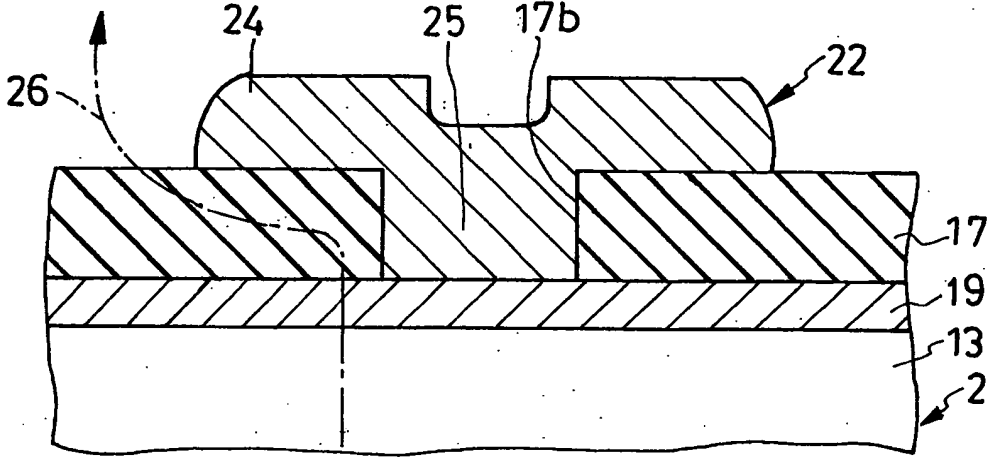


圖 7

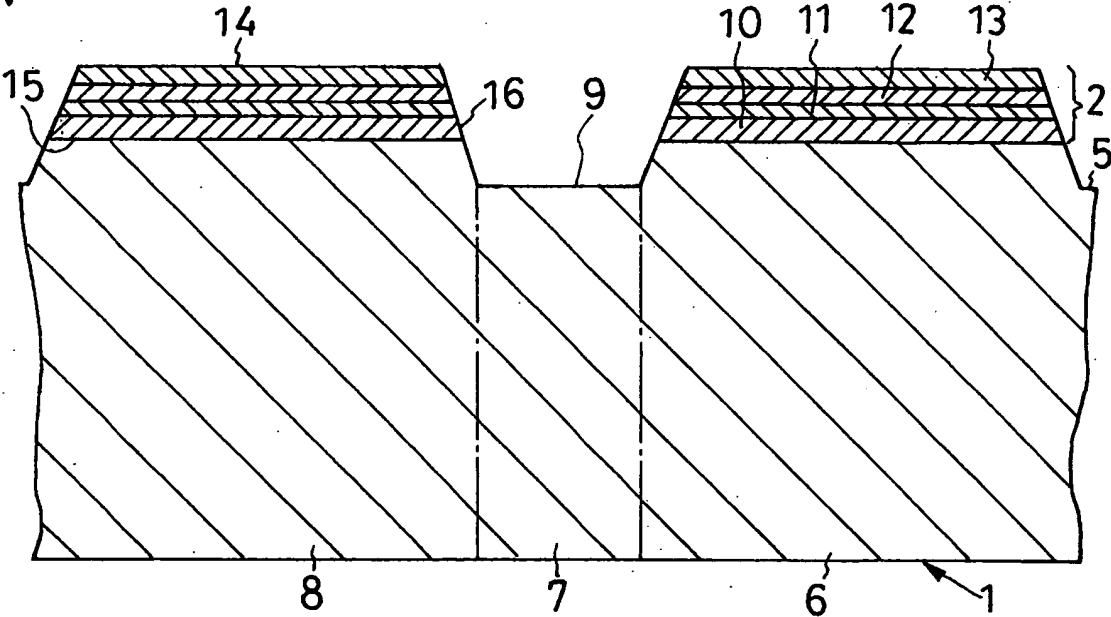


圖 8

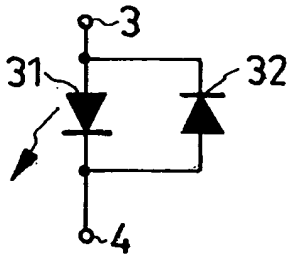


圖10

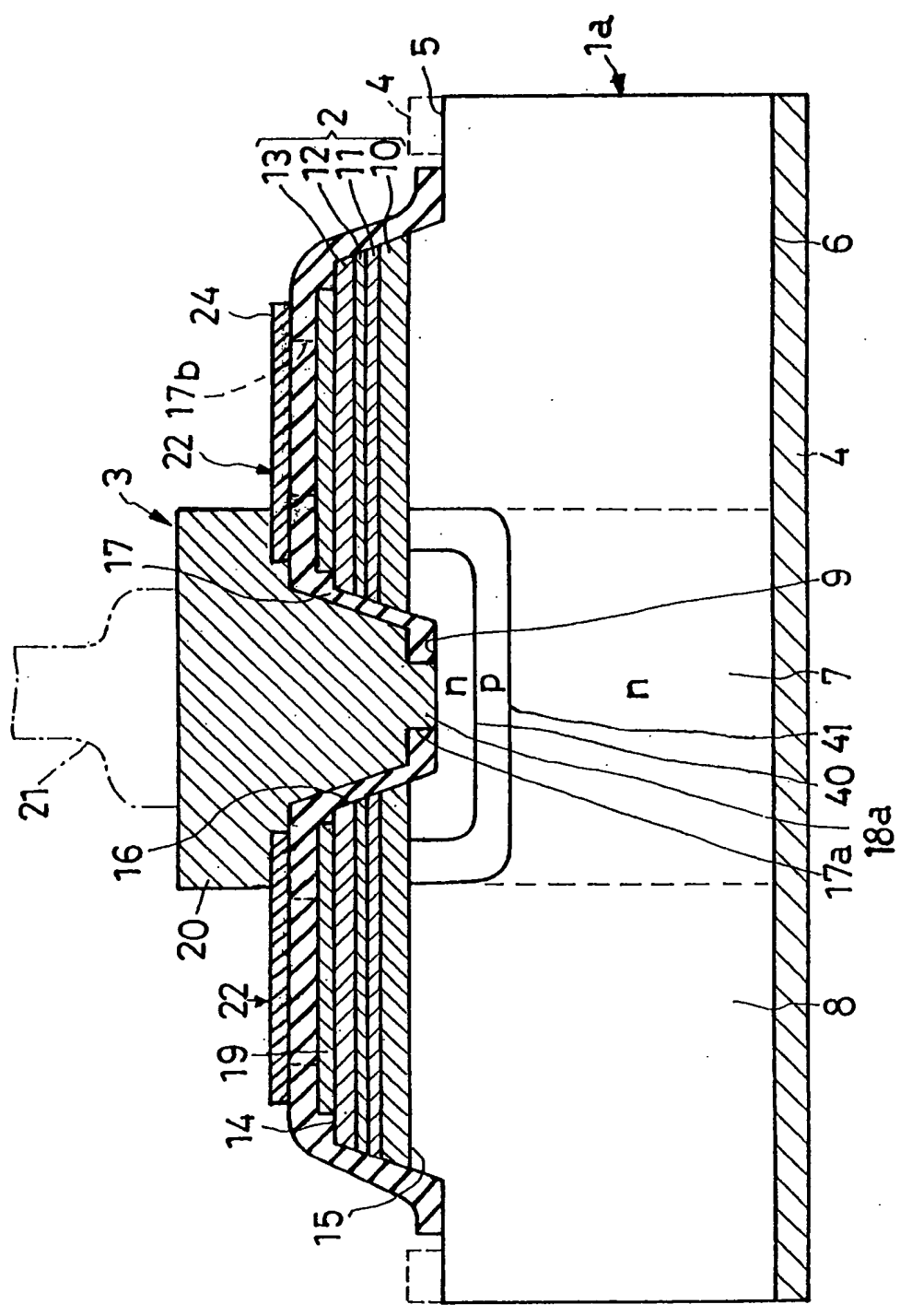


圖11

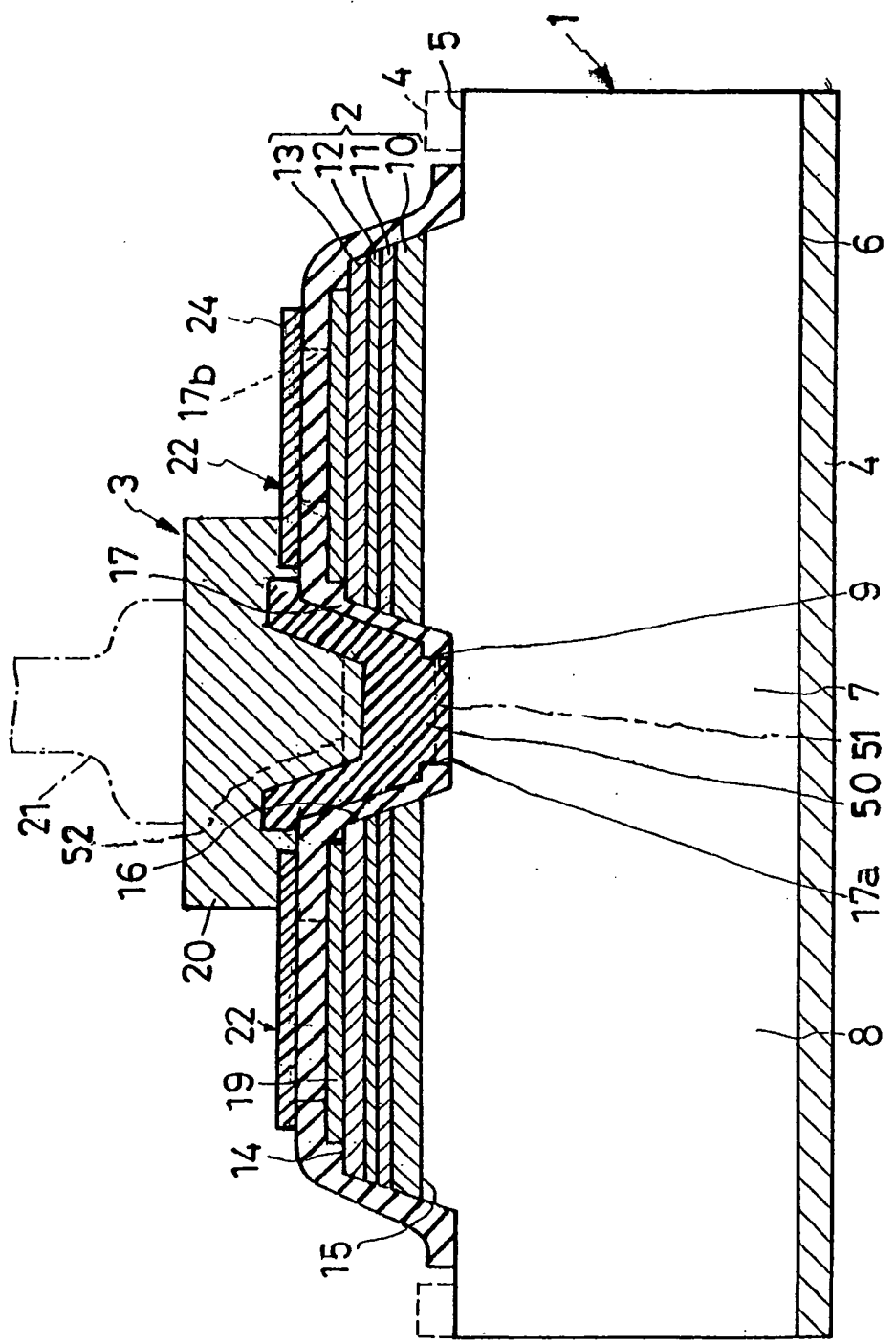
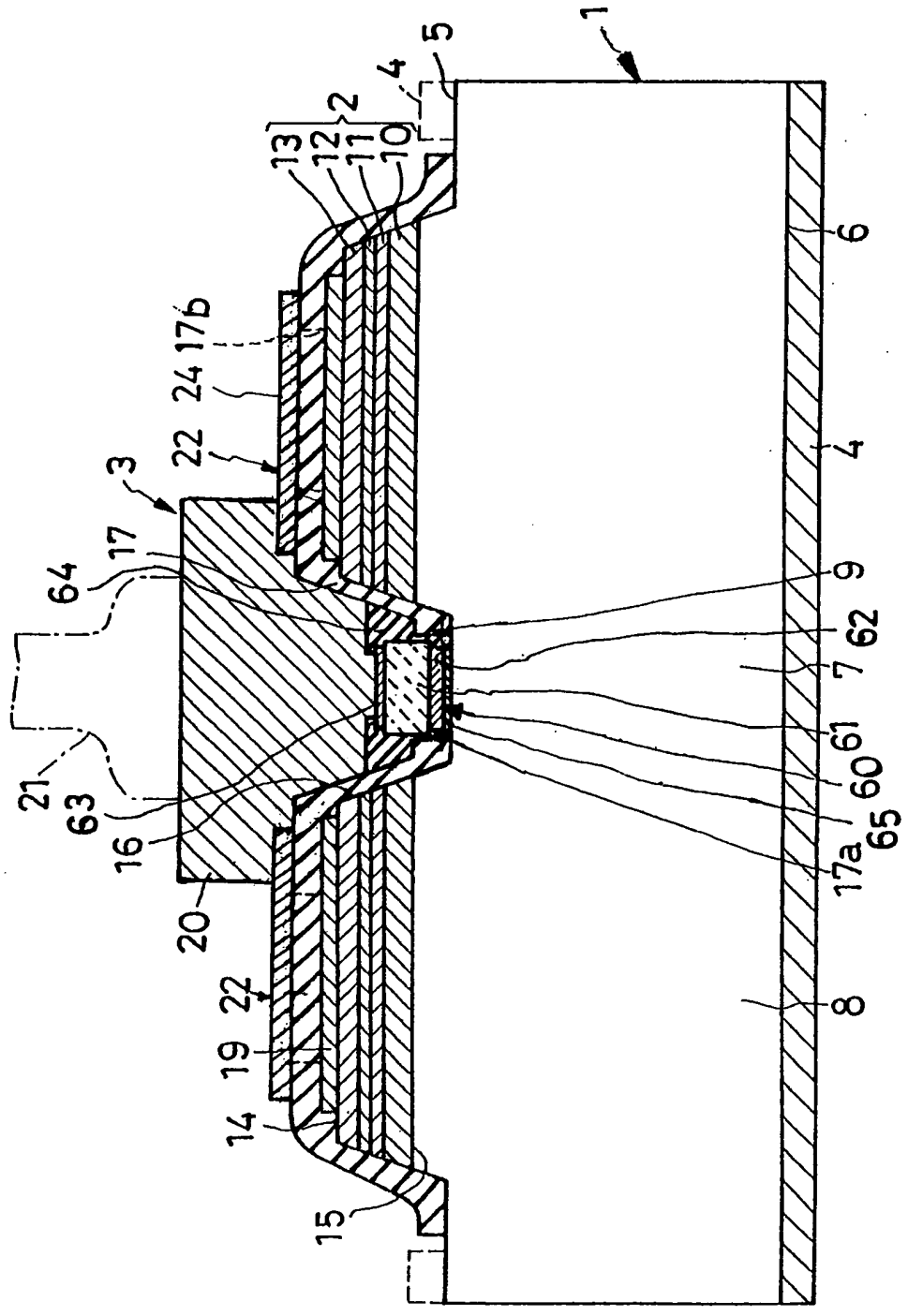


圖12



13

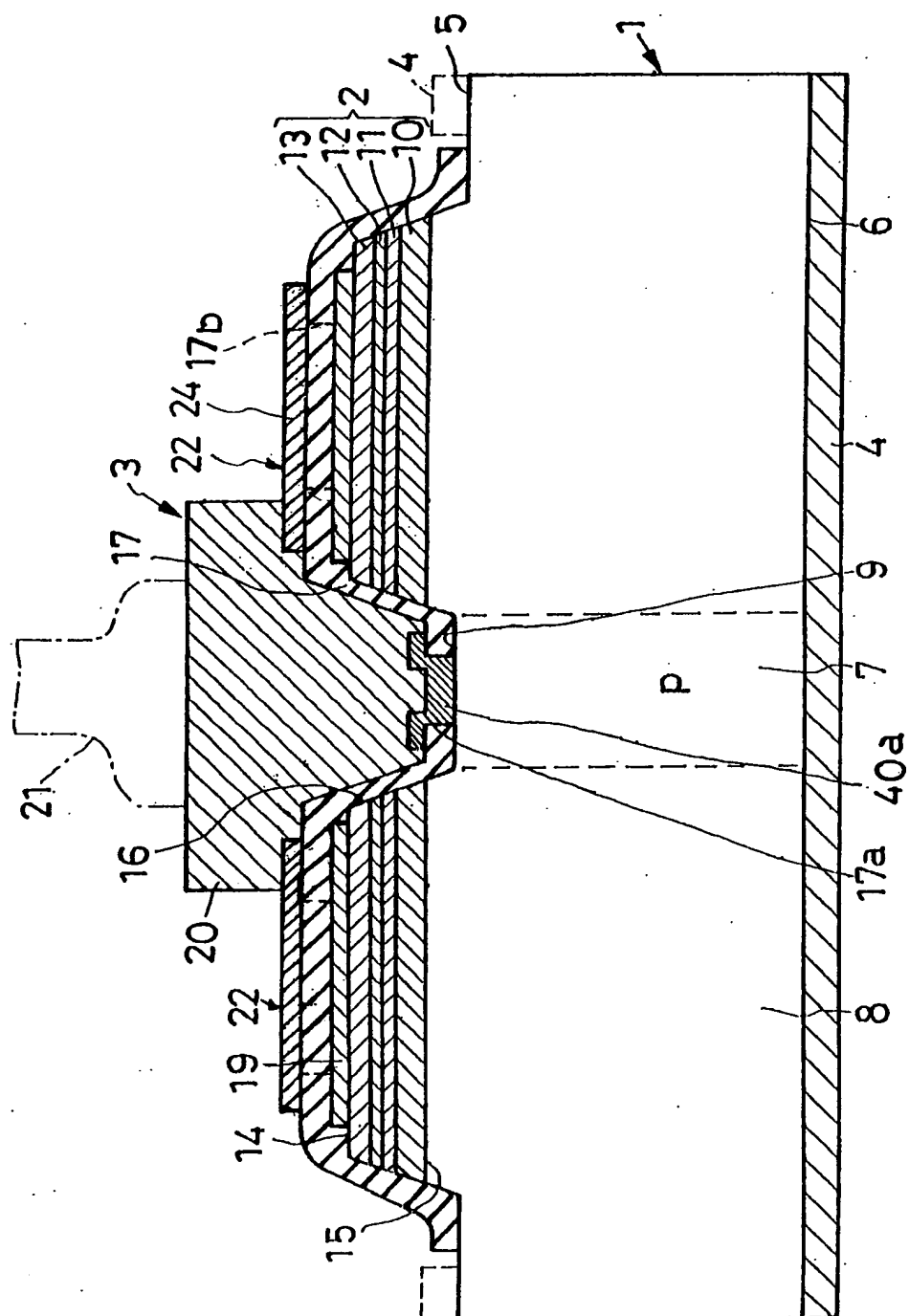


圖14

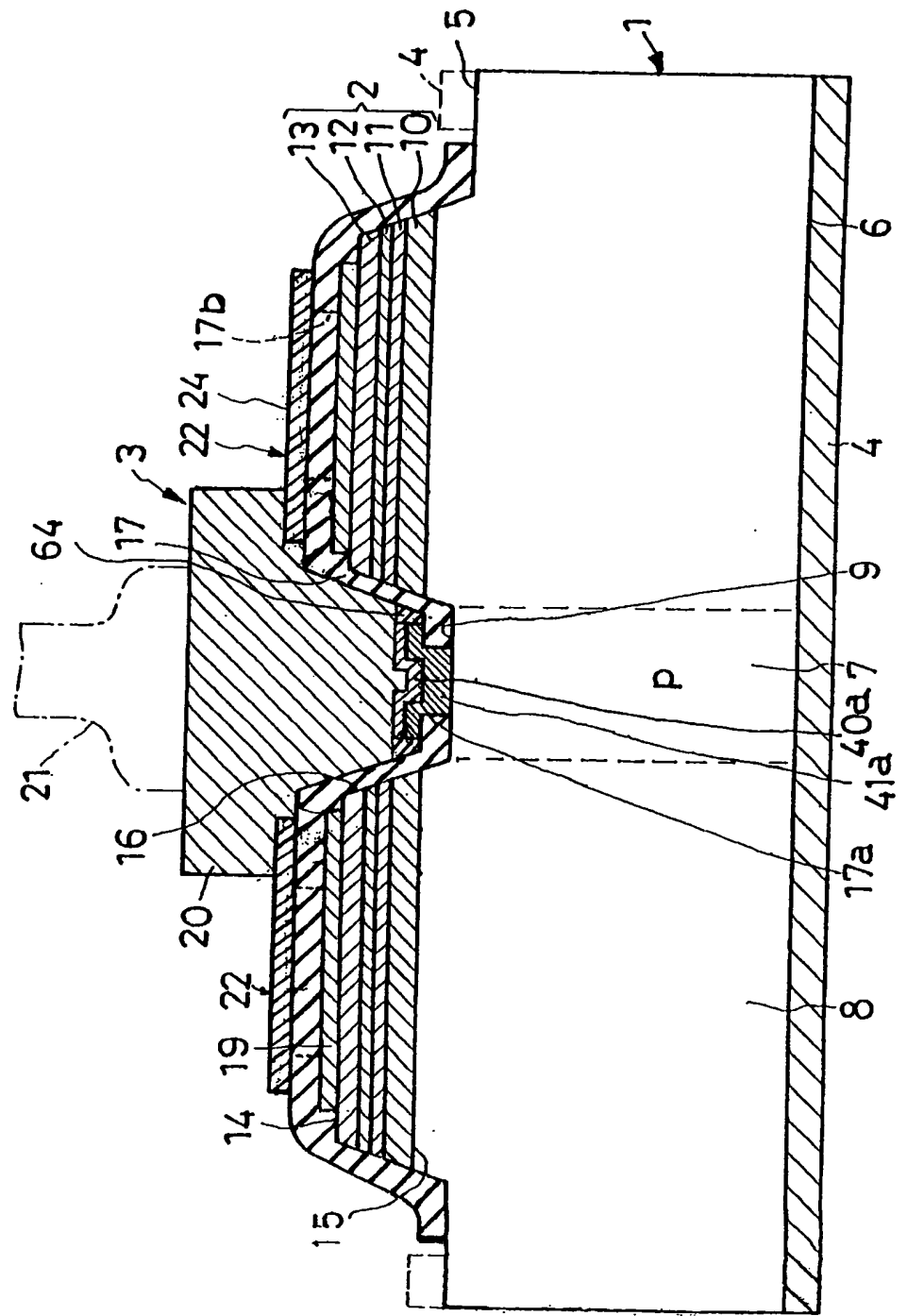


圖16

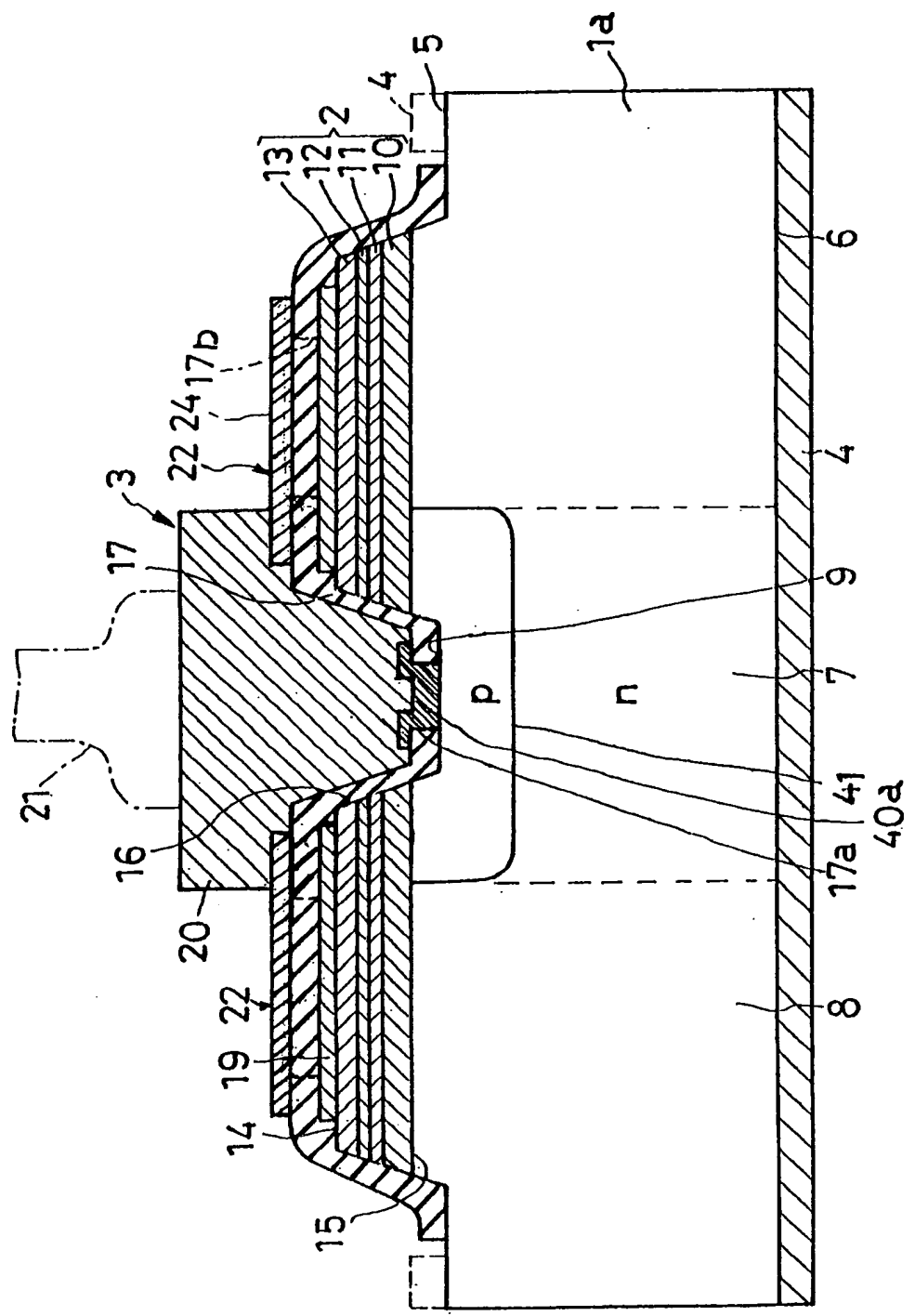


圖 17

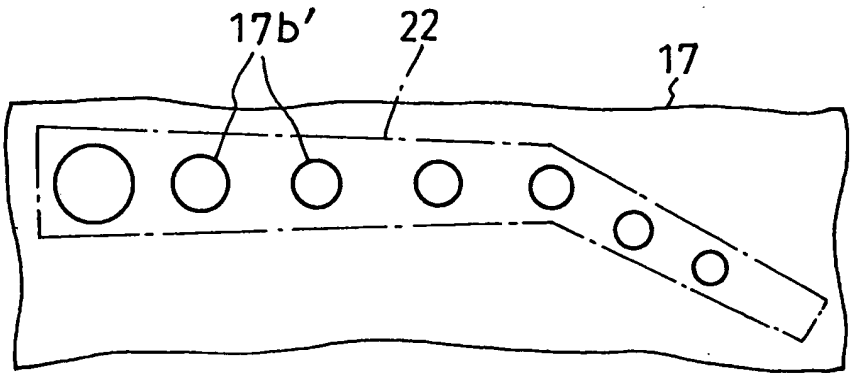


圖 18

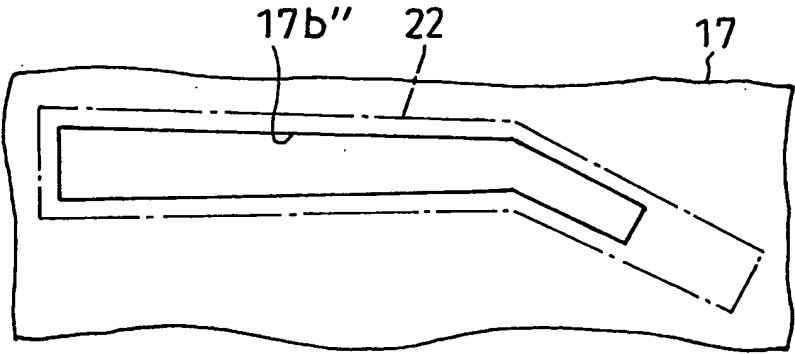
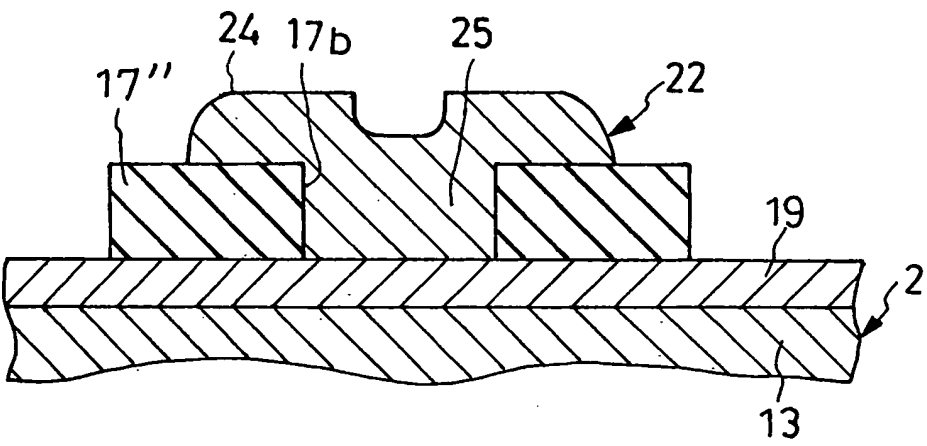


圖 19



七、指定代表圖：

(一) 本案指定代表圖為：第(4)圖

(二) 本代表圖之元件符號簡單說明：

1：半導體基板；2：主半導體區域；3：第1電極；
4：第2電極；5：一方主面；6：另一方主面；
7：保護元件形成區域；8：外側區域；9：凹部；
10：n型緩衝層；11：n型半導體層；12：活化層；
13：p型半導體層；14：第1主面；15：第2主面；
16：孔；17：絕緣膜；17a：第1孔；17b：第2孔；
18：肖特基接觸金屬層；19：透光性導電膜；
20：接合焊墊電極；21：外部連接用導線；
22：帶狀連接導體層；24：覆蓋部分；25：填充部分

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無