



SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

(11) CH 700 063 A2

(51) Int. Cl.: G01R 1/073 (2006.01)

Patentanmeldung für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) PATENTANMELDUNG

(21) Anmeldenummer: 01910/08

(71) Anmelder:
HUBER+SUHNER AG, Degersheimerstrasse 14
9100 Herisau (CH)

(22) Anmeldedatum: 05.12.2008

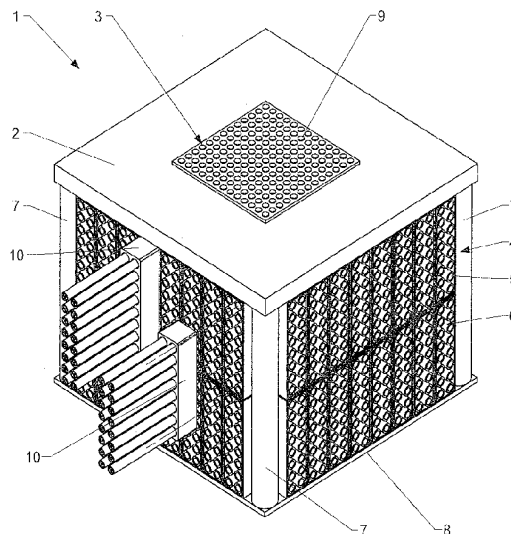
(72) Erfinder:
Richard Loveless, 05401 Burlington, VT (US)

(43) Anmeldung veröffentlicht: 15.06.2010

(74) Vertreter:
Rentsch & Partner, Fraumünsterstrasse 9, Postfach 2441
8022 Zürich (CH)

(54) Testadapter für Computer-Chips.

(57) Die Erfindung betrifft einen Testadapter (1) zum Wirkverbinden eines zu testenden Chips mit einer Testvorrichtung. Der Testadapter weist einen dreidimensionalen Aufbau mit einer Bodenplatte (8) und einer Deckelplatte (2) auf. Die Deckelplatte (2) weist ein Kontaktfeld (3) mit in Anzahl und Anordnung auf den zu testenden Chip abgestimmten Kontaktelementen (9) auf. Zwischen der Bodenplatte (8) und der Deckelplatte (2) sind Seitenflächen (4) angeordnet, die in einem Winkel zur Deckelplatte (2) angeordnet sind und eine auf den zu testenden Chip abgestimmte Anzahl von Einzelverbindern (5) aufweisen.



Beschreibung

[0001] Die Erfindung liegt auf dem Gebiet der Testvorrichtungen, respektive Testadapter zum Testen von integrierten Schaltungen (IG), wie Computer-Chips und (Mikro-) Prozessoren.

[0002] Prozessoren, wie sie bei handelsüblichen Computern (PC) zum Einsatz kommen, weisen immer mehr Anschlüsse auf. In Zukunft werden bis zu 1024 Anschlüsse erwartet, die zur Übertragung von Daten und/oder Energie von und zu einem Prozessorkern dienen. Die Frequenzen mit denen die Daten übertragen werden liegen im Gigaherzbereich.

[0003] Jeder IC wird zwischen den verschiedenen Herstellungsschritten und bei der Endkontrolle auf seine Funktion überprüft und getestet. Aus dem Stand der Technik sind zu diesem Zweck so genannte Testvorrichtungen bekannt, welche heute ein so genanntes Test- oder Loadboard beinhalten. Bei diesen Loadboards werden viele serielle Verbindungen von einem Testkopf zu einer Messstation geführt. Derzeit werden typischerweise Datenraten bis 6 Gbps erreicht. Zukünftig sind Datenraten bis 15Gbps oder mehr zu erwarten. Aufgrund der engen Platzverhältnisse auf dem Loadboard und der vorzugsweise möglichst kurzen PCB-Verbindungen sind 100 Kanäle pro Quadratzoll von Vorteil. Derzeitige Vorrichtungen genügen heutigen Ansprüchen nicht mehr oder weisen einen komplizierten, kostspieligen Aufbau auf.

[0004] Ein Chip hat Kontaktfelder von einigen um Durchmesser, welche mit dem Messgerät (Testgerät) zu verbinden sind. Der Stand der Technik verwendet planare Strukturen für Signalleitungen auf PCB (Printed Circuit Boards), so genannte Microstrips. Ein Microstrip beeinträchtigt das Signal negativ, da die Dämpfung mit zunehmender Leitungslänge zunimmt. Um mehrere hundert Pins zu kontaktieren, müssen heute sehr lange Leitungen verwendet werden. Ausserdem ist eine hohe Präzision erforderlich. Ein weiteres Problem besteht in den hohen mechanischen Belastungen die auftreten können, da jeder Pin mit einer vergleichsweise hohen Kraft kontaktiert werden muss, damit eine sichere Verbindung resultiert.

[0005] Aus dem Stand der Technik sind Vorrichtungen zum Testen von Chips mit einer Vielzahl von Anschlüssen bekannt. Für jeden Chip ist ein austauschbares Loadboard spezifisch auf den jeweiligen Chip abgestimmt. Neben den Anschlüssen kann dieses auch Elektronik aufweisen. Die aus dem Stand der Technik bekannten Lösungen weisen einen 2-dimensionalen, planaren Aufbau auf, bei dem um ein Kontaktfeld gruppierte, in einer Ebene oder parallel dazu liegende Anschlüsse, zum Anschliessen des Loadboards an die Testmaschine dienen. Diese Loadboards bauen sehr gross und weisen zudem mechanische Nachteile auf. Ausserdem weisen sie einen vergleichsweise komplizierten Aufbau auf.

[0006] US4 931 726 der Fa. Hitachi, Ltd. wurde 1988 publiziert und beschreibt eine Testvorrichtung zum Testen von auf Platinen angeordneten, respektive aufgelöteten Chips. Die Testvorrichtung wird von oben auf die Platine mit dem Chip gepresst. Koaxiale Verbinder sind schematisch gezeigt und sollen auf der einen Seite zum Kontaktieren von Leiterbahnen oder Lötstellen auf der Platine dienen. Am anderen Ende sind die Kabel in zwei in einem Winkel direkt aneinander stossenden plattenähnlichen Anschlussbereichen gehalten und werden dort über Federstifte kontaktiert. Es findet keine durchgehende koaxiale Signalführung statt, was zu einer Beeinträchtigung der Signalqualität führt. Das gezeigte Prinzip eignet sich nicht für hohe Kanaldichten.

[0007] US2007/167 083 der Fa. Advantest wurde 2007 publiziert und beschreibt einen sehr gross bauenden Verbindergehäuseblock zum elektrischen Verbinden eines Testkopfes mit Verbindern einer Testvorrichtung. Auf einer ersten Ebene wird ein Chip zu Testzwecken angeordnet und mittels elektrischen Leitungen mit auf einer zweiten parallelen Ebene angeordneten Verbindern wirkverbunden. Gewisse Teile sind schwimmend gelagert.

[0008] US5 896 037 von Method Electronics, Inc. wurde 1999 publiziert und zeigt eine Art Testadapter zum Testen von Chips. Der Testadapter weist einen mehrlagigen Aufbau auf. Die einzelnen Verbinder werden über Leiterbahnen angeschlossen. Der Testadapter weist einen zweidimensionalen Aufbau auf, d.h. alle Anschlüsse befinden sich in einer Ebene.

[0009] Eine Aufgabe der Erfindung besteht darin, eine Vorrichtung zu zeigen, welche die Probleme aus dem Stand der Technik vermeidet. Eine weitere Aufgabe der Erfindung besteht darin, eine Vorrichtung zu zeigen, welche auf einfache Art und Weise zum Testen von unterschiedlichen Chips umgerüstet werden kann.

[0010] Die Aufgabe wird durch die in den Patentansprüchen definierte Erfindung gelöst.

[0011] Eine Ausführungsform der Erfindung umfasst einen 3-dimensionalen Testadapter, welcher es bei Bedarf ermöglicht, alle Anschlüsse eines Chips gleichzeitig koaxial zu kontaktieren. Die Anschlüsse werden vom Chip weg über räumlich gekrümmte Leitungen auf ein dreidimensionales Anschlussfeld überführt, das von aussen einfach kontaktiert werden kann. Die Leitungen weisen bei Bedarf zumindest teilweise dieselbe Länge auf und sind im Vergleich zum Stand der Technik kurz gehalten. Auf diese Weise ist es - im Unterschied zu den aus dem Stand der Technik bekannten (PCB-) Lösungen - möglich z.B. 1024 Kanäle gleichzeitig koaxial mit der Aussenwelt zu verbinden. Da Koaxialkabel viel bessere Übertragungseigenschaften aufweisen, wird eine massive Erhöhung der Signalqualität erreicht. Zudem ermöglicht das erfindungsgemässe 3D-Routing eine wesentlich höhere Packungsdichte. Alternativ oder in Ergänzung können auch optische Leiter und Verbinder zur Übertragung der Signale von und zu den Chips verwendet werden.

[0012] Der erfindungsgemässe Testadapter kann zur Verwendung in bestehenden Chip-Testvorrichtungen konzipiert werden und bildet eine Wirkverbindung zwischen der Chip-Testvorrichtung, respektive einem Loadboard und dem zu testenden Chip. Bei Bedarf kann der Testadapter in ein Loadboard eingesetzt werden oder weitere Funktionen aufnehmen und z.B. das Loadboard komplett ersetzen.

[0013] Pro Chip-Typ ist ein spezifisch auf den Chip abgestimmter Testadapter vorgesehen, der einen wesentlich einfacheren Aufbau als ein konventionelles Loadboard aufweist und zudem eine massive Verbesserung der Signalqualität ermöglicht.

[0014] Bei Bedarf kann der Testadapter eine integrierte Kodierung aufweisen, welche der Testvorrichtung Informationen über den zu testenden Chip vermittelt oder speichert.

[0015] In einer Ausführungsform weist der Testadapter eine in etwa quaderförmige, resp. würfelförmige Ausgestaltung auf. Eine Seitenplatte, welche normaler Weise die Oberseite des Würfels (Quaders) bildet, weist ein chipspezifisches Kontaktfeld auf. Das Kontaktfeld umfasst eine Vielzahl von spezifisch angeordneten Verbindern zum temporären Wirkverbinden des Chips mit dem Testadapter. An den angrenzenden Seitenwänden sind in einem Winkel zur Oberseite eine entsprechende Anzahl von Steckverbindern, respektive Verbinderbänken angebracht, welche über - vorzugsweise koaxiale - Leitungen mit den Verbindern des Kontaktfeldes wirkverbunden sind. Bei Bedarf können andere oder eine Mischung von mehreren Verbindertypen (z.B. optische) vorgesehen werden. Die Anzahl der notwendigen Verbinder bestimmen die Grösse und Form der Seitenflächen.

[0016] Der Testadapter - insbesondere die Seitenplatte mit dem Verbinderfeld - weist mit Vorteil einen mechanisch stabilen Aufbau auf, damit die beim Testen des Chips auftretenden mechanischen Kräfte sicher abgeleitet werden können und keine ungewollten Deformationen auftreten. So wird erreicht, dass alle Anschlüsse des Chips mit der vorgegebenen Kraft kontaktiert werden.

[0017] Je nach Anwendungsgebiet können die an den Seitenwänden angebrachten Verbinder oder die Seitenwände selber anders angeordnet sein. Bei Bedarf können mehr oder weniger als vier Seitenwände vorgesehen werden. Ebenfalls kann ein verbinderfreier Bereich vorgesehen werden. Falls erforderlich kann auch die Grundfläche des Testadapters Verbinder aufweisen.

[0018] Um mechanische Toleranzen auszugleichen können die Steckverbinder der Seitenflächen in Verbinderbänken mit einer zumindest einseitig schwimmenden Lagerung zusammengefasst sein. Die Verbinderbänke weisen mit Vorteil einen koaxialen Aufbau auf (Mehrfachkoaxialverbinder), da dadurch eine höhere Signalqualität erreicht wird.

[0019] Durch die Zusammenfassung einzelner Verbinder in Verbinderbänken wird die Toleranzkette gezielt unterbrochen, so dass die Packungsdichte (Kanäle pro Fläche) kein Problem darstellt. Die Verbinderbänke weisen eine Mehrzahl von einzelnen Koaxialverbindern auf, die in einer oder zwei oder mehr Reihen angeordnet sind. In einer Ausführungsform sind einzelnen Koaxialverbinder zumindest auf einer Verbinderseite schwimmend gelagert, indem sie z.B. in Aussparungen eines Grundkörpers befestigt sind, um Toleranzen auszugleichen. Die einzelnen Verbinderbänke können zumindest kabelseitig starr oder in einem definierten Mass beweglich miteinander zu einer grösseren Einheit wirkverbunden sein. Falls erforderlich, weisen die einzelnen Verbinderbänke Zentriermittel auf, mittels denen die einzelnen Verbinderbänke getrennt voneinander ausgerichtet und justiert werden. Die einzelnen Verbinder selber können als Zentrierhilfe ausgebildet sein.

[0020] Zu diesem Zweck können die einzelnen Verbinder auf jeder Seite des Verbinders in einem oder mehreren Gehäusen eingepresst, die zur Halterung derselben - je nach Ausführungsform starren oder schwimmenden - dienen. Die Gehäuse bestehen vorzugsweise aus spritzgegossenem Kunststoff. Die Wirkverbindung mit den Kabeln erfolgt durch Verpressen oder Verlöten. Die einzelnen Verbinder weisen bei Bedarf Feder Elemente auf, mittels denen die Steckkraft mit dem Gegenstück bestimmt und allfällige Abweichungen in einem definierten Mass ausgeglichen werden. Je nach Ausführungsform sind die Feder Elemente z.B. balgförmig ausgebildet oder weisen eine tonnenförmige Ausgestaltung auf, die bei Bedarf in Längsrichtung oder in einem gewissen Winkel dazu geschlitzt ist, derart dass das Lastniveau einen gewissen Wert nicht überschreitet.

[0021] In einer Ausführungsform beinhaltet der Mehrfachkoaxialverbinder eines Verbinderbankes einen weiblichen und zumindest einen kabelseitigen männlichen Verbinderteil auf. Der kabelseitige Verbinderteil weist mindestens eine Verbinderbank mit einem Gehäuse auf, das einen Grundkörper aufweist. Der Grundkörper weist von einer oder zwei gegenüberliegenden Seiten her zugängliche, kammförmig angeordnete Aussparungen auf, die zur seitlichen Aufnahme von einzelnen Verbindern dienen. Der kabelseitige Verbinderteil kann mehrere, seitlich nebeneinander und miteinander wirkverbundene Verbinderbänke aufweisen. Die kabelseitigen Verbinderbänke können z.B. über elastische Verbindungselemente schwimmend miteinander wirkverbunden sein. Je nach Ausführungsform können die kabelseitigen Verbinderbänke auch starr miteinander wirkverbunden sein. Der weibliche Verbinderteil, der z.B. starr auf einer Platine oder direkt auf einer Seitenwand befestigt wird, kann ein einteiliges Gehäuse mit parallel verlaufenden Öffnungen aufweisen, die zur Aufnahme von einzelnen Verbindern dienen. Die Verbinder können im weiblichen Verbinderteil von der Vorder- oder der Rückseite her eingepresst oder eingeschnappt werden. Bei Bedarf kann das einteilige Gehäuse mehrere Reihen von Öffnungen aufweisen. Zum Ausgleichen von geometrischen Abweichungen können die einzelnen Verbinder zumindest in einem Gehäuse seitlich schwimmend gelagert sein. Bei Bedarf können die Verbinderbänke Zentriermittel aufweisen mittels denen die Gehäuse beim Zusammenstecken gegeneinander zentriert werden.

[0022] In einer Ausführungsform weist der Testadapter einen innen liegenden, formstabilen Rahmen auf, der zur Halterung einer Deckelplatte mit einem Kontaktfeld und den an den Seitenwänden angeordneten Steckverbindern dient. Bei Bedarf weist der formstabile Rahmen Anschlussmittel auf, mittels denen der Testadapter mechanisch mit einer Testvorrichtung wirkverbunden werden kann.

[0023] Ein Vorteil des erfindungsgemässen Testadapters besteht darin, dass für jeden Anschluss eine identische Leitungslänge gewährleistet werden kann. Im Unterschied zu den aus dem Stand der Technik bekannten Loadboards ist der Testadapter zudem mechanisch wesentlich stabiler und weist aufgrund seiner dreidimensionalen Struktur einen viel geringeren Platzbedarf auf. Zudem sind die sich im Innern befindlichen Kabel vor äusseren mechanischen Einflüssen weitgehend geschützt. Bei Bedarf kann der Innenraum auch vergossen werden.

[0024] Ein weiterer Vorteil der Erfindung besteht darin, dass das Innere des dreidimensionalen Testadapters für weitere Aufgaben verwendet werden kann. Z.B. besteht die Möglichkeit Sensoren anzubringen welche Aufschluss über die Testverhältnisse und Umgebungsparameter geben.

[0025] Die Erfindung wird anhand der in den Figuren gezeigten Ausführungsform näher erläutert. Es zeigen:

Fig. 1 einen Testadapter und Steckerverbinder von schräg oben;

Fig. 2 den Testadapter von schräg oben;

Fig. 3 den Testadapter von schräg unten;

Fig. 4 das Innenleben des Testadapters;

[0026] Die Fig. 1 und 2 zeigt einen erfindungsgemässen Testadapter 1 von schräg oben und Fig. 3 den Testadapter 1 von schräg unten. Fig. 4 zeigt vereinfacht den inneren Aufbau eines Testadapters 1.

[0027] In der gezeigten Ausführungsform hat der Testadapter 1 in etwa die Gestalt eines Würfels mit einer Deckelplatte 2 die in der Mitte ein Kontaktfeld 3 aufweist. Das Kontaktfeld 3 weist eine Vielzahl von einzelnen Kontaktelementen 9 auf, die spezifisch zu den Kontaktbereichen eines zu testenden Chips (nicht näher dargestellt) angeordnet sind und von Chip zu Chip variieren können. Die Kontaktelemente 9 können so ausgestaltet sein, dass sie direkt mit den Kontaktbereichen eines Chips wirkverbunden werden können. Die Kontaktelemente können als federnde Stifte ausgebildet sein, die bei axialem Druck gegen die Kraft einer Feder nach hinten zurückweisen. Die Stifte können mit einem Spitz oder einem Rundkopf versehen sein. Andere Ausführungsformen sind möglich. Z.B. besteht die Möglichkeit selektiv leitendes Polymer als Zwischenschicht zu verwenden.

[0028] Alternativ oder in Ergänzung können Adapterplatten (nicht näher dargestellt) vorgesehen werden, welche beim Testen zwischen Chip und Testadapter angeordnet sind und die Verbindung zwischen den Kontaktelementen des Kontaktfeldes 3 und dem Chip dienen. Der Testadapter 1 kann bei Bedarf Haltemittel und/oder Zentriermittel für Adapterplatten und/oder den Chip aufweisen, damit diese gegenüber dem Kontaktfeld beim Testen eine definierte Position einnehmen. Die Halte- oder Zentriermittel können mit der Deckelplatte 2 wirkverbunden sein. Ebenfalls besteht die Möglichkeit einen um ein Scharnier beweglich angeordneten Zentrier- und Halterahmen (nicht näher dargestellt) vorzusehen, der z.B. an der Deckelplatte 2 befestigt ist. Mittels dem Zentrier-, resp. Halterahmen kann ein Chip ganzflächig kontrolliert gegen das Kontaktfeld 3 gepresst werden. Ein Vorteil besteht dabei darin, dass bei einer geeigneten Verriegelung die Kräfte in der Deckelplatte konzentriert werden können, so dass die umgehende Struktur nicht übermässig belastet wird.

[0029] Der quaderförmige Testadapter weist in der gezeigten Ausführungsform vier Seitenwände 4 auf, die in einem Winkel von 90° zur Deckelplatte 2 angeordnet sind. Andere Ausführungsformen sind möglich. Beispielsweise kann der Testadapter die Form eines Pyramidenstumpfes aufweisen bei dem die Seitenflächen 4 einen grösseren Winkel grösser als 90° gegenüber der Deckelplatte 2 aufweisen. Bei Bedarf kann der Testadapter auch einen schiefen Aufbau aufweisen, bei dem die Boden- und die Deckelplatte gegeneinander versetzt oder in einem Winkel zueinander angeordnet sind.

[0030] Die Seitenwände 4 haben eine der Anzahl Kontaktelemente 9 des Kontaktfeldes 3 entsprechende Anzahl von Einzelverbindern 5. Diese können, wie in der gezeigten Ausführungsform dargestellt, zu Mehrfachverbindern 6 zusammengeschlossen werden, welche gemeinsam über korrespondierende Steckerverbinder 10 mit einer Testvorrichtung wirkverbunden werden. Je nach Anwendungsgebiet sind andere Anordnungen der Seitenwände 4 und Verbinder 5 ist möglich. Z.B. könne mehr oder weniger als vier Seitenwände vorgesehen werden.

[0031] Die Kontaktelemente 9 des Kontaktfeldes 3 und die Einzelverbinder 5 sind vorzugsweise über koaxiale Kabel 11 miteinander verbunden. Zur Durchleitung der Kabel weist die Deckelplatte eine oder mehrere Durchgangsöffnungen (nicht näher dargestellt) auf. Um die Herstellbarkeit zu vereinfachen, kann der Testadapter einen modularen, segmentartig unterteilten Aufbau aufweisen, der ein einfaches Zerlegen der Seitenwände und der ihnen zugeordneten Kontaktelemente 9 des Kontaktfeldes 3 ermöglichen (schematisch in Fig. 2 angedeutet).

[0032] Bei den Mehrfachverbindern 6, respektive den Steckerverbindern 10 der gezeigten Ausführungsform handelt es sich um so genannte Mehrfachkoaxialverbinder, welche jeweils acht koaxiale Einzelverbinder 5 aufweisen. Im Testbetrieb werden die Mehrfachverbinder 6 typischer Weise über an Kabeln montierte Mehrfachstecker (nicht näher dargestellt) mit einer Testvorrichtung wirkverbunden, welche zum Austesten der Funktionen von Chips dienen.

[0033] In Fig. 1 sind peripher angeordnete Pfosten 7 zu erkennen, die ein Teil der tragenden Struktur bilden und die Deckelplatte 2 mit einer Bodenplatte 8 starr verbinden. Die Deckelplatte 2 weist eine Dicke auf, die so gewählt ist, dass

keine sich negativ auswirkende Deformation auftritt wenn ein Chip beim Testen von oben gegen das Kontaktfeld 3 gepresst wird. Anstelle oder in Ergänzung zu den Pfosten 7 können die Seitenwände 4 tragende Funktionen übernehmen.

[0034] Es hat sich gezeigt, dass es in gewissen Fällen vorteilhaft ist, wenn die Einzelverbinder 5 zumindest auf einer Seite schwimmend in einem der Verbinderteile 6, 10 gelagert sind. Dadurch wird erreicht, dass sich Ungenauigkeiten und Massabweichungen nicht negativ auswirken.

[0035] In Fig. 4 sind die Deckelplatte 2 und die Pfosten 7 entfernt, so dass das Innenleben des Testadapters besser ersichtlich wird. Zu erkennen ist, wie die Kabel 11 die Einzelverbinder 5 mit den entsprechenden Kontaktelementen des Kontaktfeldes 3 (hier durch einen Kreis umrahmt) wirkverbinden. Selbstverständlich können auch andere als die hier dargestellten Einzelverbinder, respektive Mehrfachverbinder 6 verwendet werden.

Bezugszeichen

[0036]

- | | |
|----|-------------------|
| 1 | Testadapter |
| 2 | Deckelplatte |
| 3 | Kontaktfeld |
| 4 | Seitenwände |
| 5 | Einzelverbinder |
| 6 | Mehrfachverbinder |
| 7 | Pfosten |
| 8 | Bodenplatte |
| 9 | Kontaktelemente |
| 10 | Steckerverbinder |
| 11 | Kabel |

Patentansprüche

1. Testadapter (1) zum Wirkverbinden eines zu testenden Chips mit einer Testvorrichtung, wobei der Testadapter (1) eine Bodenplatte (8) und eine Deckelplatte (2) mit einem Kontaktfeld (3) mit in Anzahl und Anordnung auf den zu testenden Chip abgestimmten Kontaktelementen (9) und zwischen der Bodenplatte (8) und der Deckelplatte (2) angeordneten Seitenflächen (4) aufweist, die in einem Winkel zur Deckelplatte (2) angeordnet eine auf den zu testenden Chip abgestimmte Anzahl von Einzelverbindern (5) beinhalten.
2. Testadapter (1) gemäss Patentanspruch 1, dadurch gekennzeichnet, dass die Deckelplatte (2) und die Bodenplatte (8) durch strukturtragende Elemente (7) wirkverbunden sind.
3. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass die Kontaktelemente (9) des Kontaktfeldes (3) und die Einzelverbinder (5) durch koaxiale und/oder optische Leitungen (11) miteinander wirkverbunden sind.
4. 4. Testadapter (1) gemäss Patentanspruch 3, dadurch gekennzeichnet, dass die koaxialen und/oder optischen Leitungen (11) zumindest paarweise in etwa dieselbe Länge aufweisen.
5. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass mehrere Einzelverbinder (5) in einem Mehrfachverbinder (6) zusammengefasst sind.
6. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass das Kontaktfeld (3) einen segmentartigen Aufbau aufweist, wobei die Kontaktelemente (9) jedes Segmentes den Einzelverbindern (5) einer Seitenwand (4) zugeordnet sind.
7. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass die Einzelverbinder (5) einen koaxialen und/oder einen optischen Aufbau aufweisen.
8. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass der Testadapter (1) eine quader- oder würfelförmige Ausgestaltung hat.
9. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass die Deckelplatte (2) Mittel zum Zentrieren einer Zwischenplatte und/oder eines Chips aufweist.

CH 700 063 A2

10. Testadapter (1) gemäss einem der vorangehenden Patentansprüche, dadurch gekennzeichnet, dass die Deckelplatte (2) einen Zentrier- und/oder Halterahmen aufweist, der zum Zentrieren und/oder Anpressen eines Chips gegen die Kontaktelemente (9) des Kontaktbereichs (3) dient.

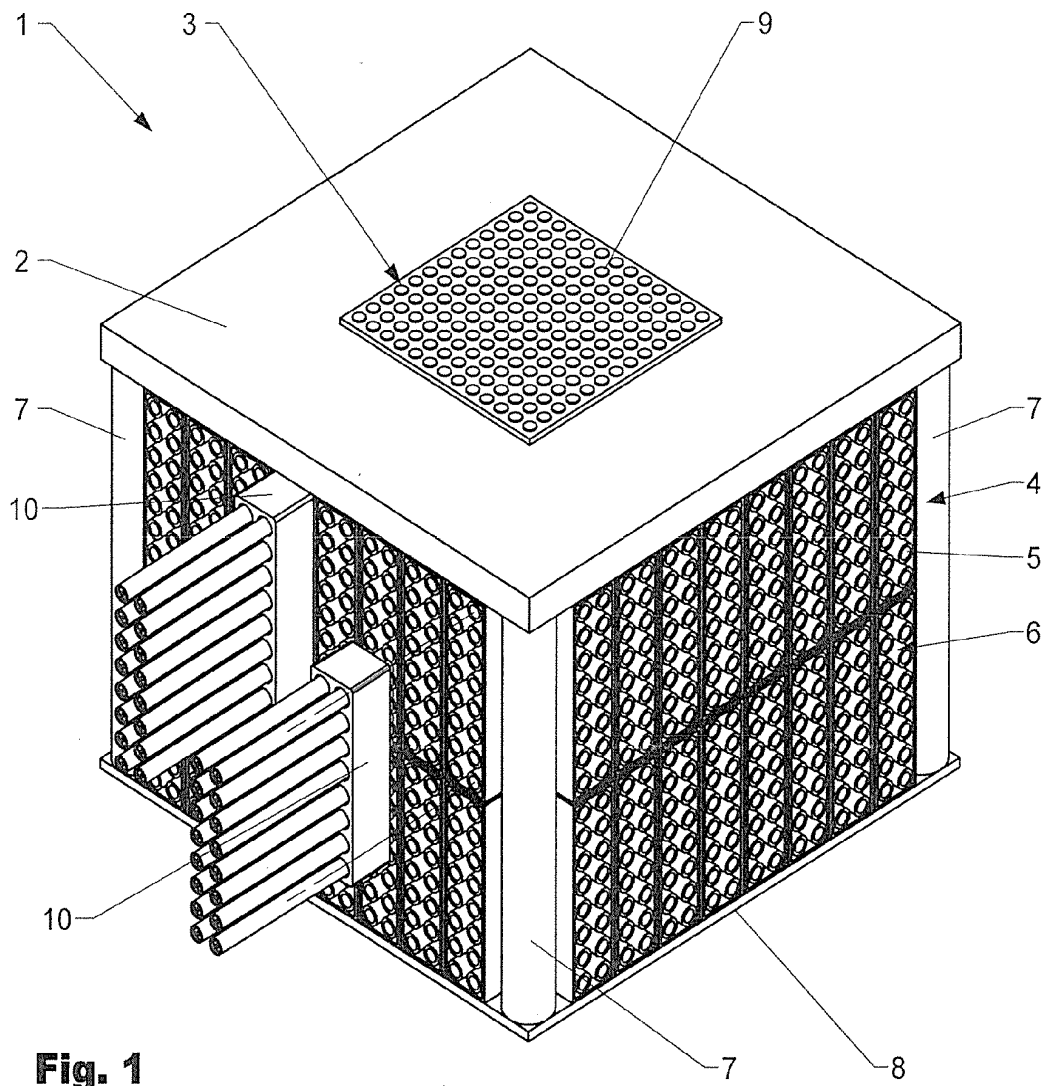


Fig. 1

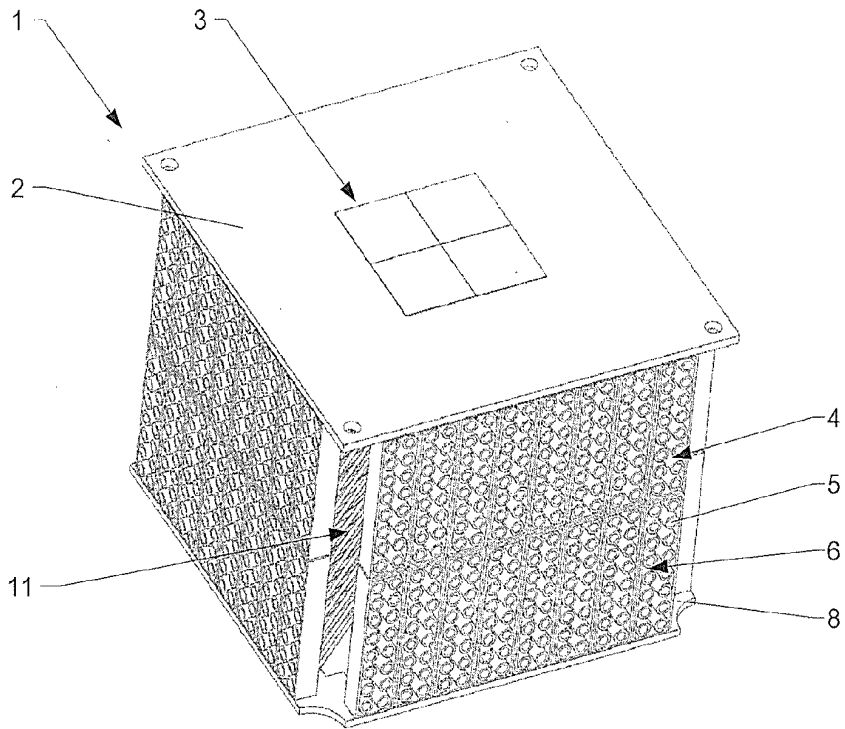


Fig. 2

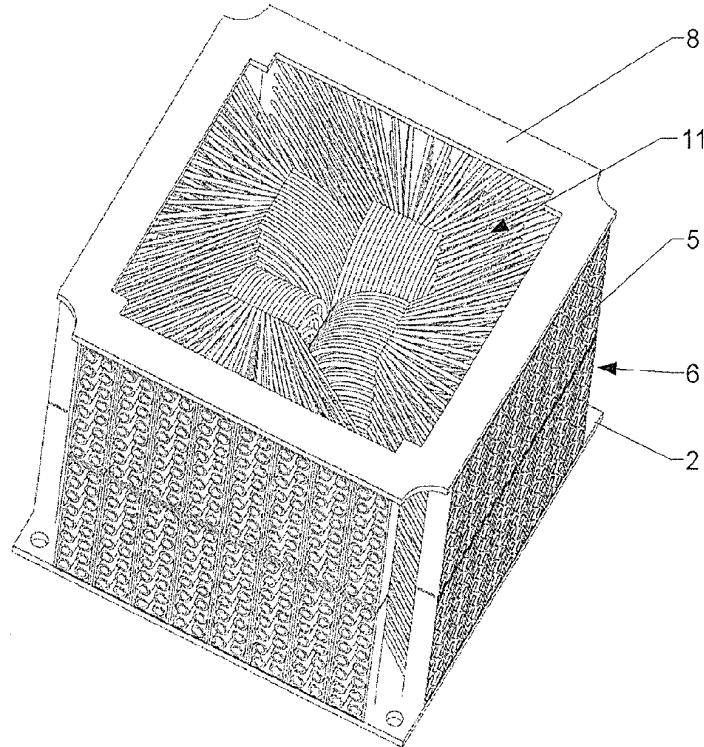


Fig. 3

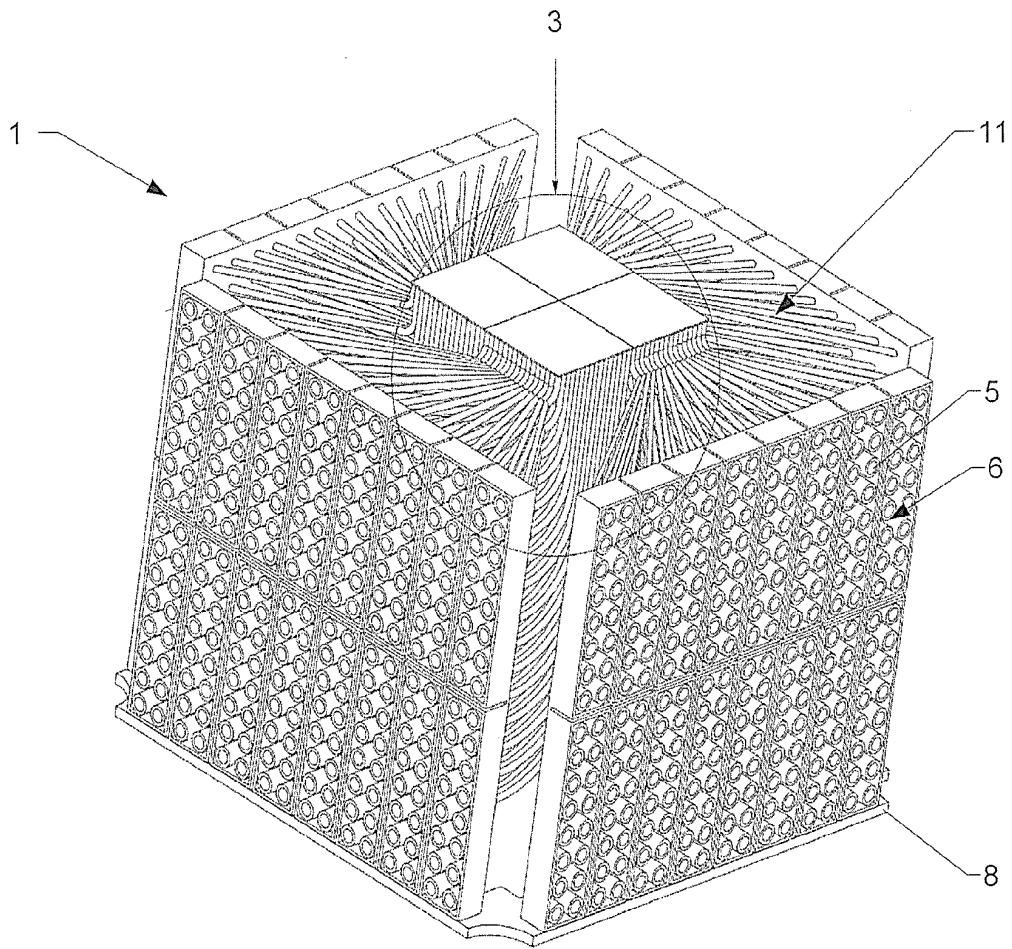


Fig. 4