

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5917980号
(P5917980)

(45) 発行日 平成28年5月18日 (2016. 5. 18)

(24) 登録日 平成28年4月15日 (2016. 4. 15)

(51) Int. Cl.

F I

G 0 6 K 7 / 0 8 (2006. 01)

G 0 6 K 7 / 0 8 O 4 0

請求項の数 12 (全 21 頁)

(21) 出願番号	特願2012-80816 (P2012-80816)	(73) 特許権者	000002233
(22) 出願日	平成24年3月30日 (2012. 3. 30)		日本電産サンキョー株式会社
(65) 公開番号	特開2013-210854 (P2013-210854A)		長野県諏訪郡下諏訪町 5 3 2 9 番地
(43) 公開日	平成25年10月10日 (2013. 10. 10)	(74) 代理人	100094053
審査請求日	平成27年2月4日 (2015. 2. 4)		弁理士 佐藤 隆久
		(74) 代理人	100135828
			弁理士 飯島 康弘
		(74) 代理人	100157989
			弁理士 葛谷 稔
		(72) 発明者	栗林 郁郎
			長野県諏訪郡下諏訪町 5 3 2 9 番地 日本
			電産サンキョー株式会社内
		(72) 発明者	中嶋 茂雄
			長野県諏訪郡下諏訪町 5 3 2 9 番地 日本
			電産サンキョー株式会社内

最終頁に続く

(54) 【発明の名称】 情報記録媒体処理装置および信号処理方法

(57) 【特許請求の範囲】

【請求項 1】

情報記録媒体に記録・再生処理を行う記録再生手段と、
 前記情報記録媒体を搬送する搬送手段と、
 前記搬送手段を駆動する駆動モータと、
受光素子、および、前記受光素子の検出信号に基づいて前記情報記録媒体の位置を検出し、前記駆動モータを制御して前記搬送手段を制御して前記情報記録媒体の搬送処理および前記情報記録媒体へ信号処理を行う制御処理手段を含む、安定した電源電圧を必要とする第 1 の電子回路と、

前記受光素子と光学的結合された発光素子を含む、前記安定した電源電圧を要求しない第 2 の電子回路と、

を有し、

前記第 1 の電子回路と前記第 2 の電子回路への給電系統を分離して構成され、
 前記安定した電源電圧を要求する第 1 の電子回路には、安定した電圧を供給する第 1 の電源から給電され、

前記安定した電源電圧を要求しない第 2 の電子回路には、前記第 2 の電子回路が動作可能な電圧を給電する第 2 の電源から給電される、

ことを特徴とする、情報記録媒体処理装置。

【請求項 2】

前記発光素子および受光素子として、複数の光学的結合された発光素子と受光素子との

10

20

対を有し、

前記第 2 の電子回路は、前記複数の光学素子を直列に接続した回路を有する、
請求項 1 に記載の情報記録媒体処理装置。

【請求項 3】

前記第 2 の電源は当該情報記録媒体処理装置の外部から供給される外部電源であり、
前記制御処理手段は、

前記外部電源の電圧を測定し、

前記測定した外部電源の電圧と、事前に得られた前記外部電源の電圧変化に応じて変化する前記発光素子の特性変化に応じて対応する受光素子の検出信号を修正する修正係数を用いて前記受光素子の検出信号を修正し、

当該修正した受光素子の検出信号の値を用いて前記発光素子と受光素子の間の光学的結合状態を判断する、

ことを特徴とする、

請求項 2 に記載の情報記録媒体処理装置。

【請求項 4】

前記制御処理手段は、前記光学的結合状態の判断として、

前記修正した受光素子の検出信号の値が第 1 の閾値以上のとき前記受光素子が正常に受光していると判断し、

前記修正した受光素子の検出信号の値が第 2 の閾値以下のとき、前記受光素子が正常に受光していないと判断する、

請求項 3 に記載の情報記録媒体処理装置。

【請求項 5】

前記第 1 の閾値は前記第 2 の閾値より大きい、

請求項 4 に記載の情報記録媒体処理装置。

【請求項 6】

前記修正係数は、前記各発光素子について、前記外部電源の電圧が前記発光素子の下限動作電圧～通常動作電圧の範囲にあるときの第 1 の修正係数と、前記外部電源の電圧が前記発光素子の通常動作電圧～上限動作電圧の範囲にあるときの第 2 の修正係数を含み、

前記制御処理手段は、

前記外部電源の電圧を測定し、

前記測定した外部電源の電圧が前記発光素子の下限動作電圧～通常動作電圧の範囲にあるとき、前記各受光素子の検出値を前記第 1 の修正係数を用いて修正し、

前記測定した外部電源の電圧が前記発光素子の通常動作電圧～上限動作電圧の範囲にあるとき、前記各受光素子の検出値を前記第 2 の修正係数を用いて修正し、

当該修正した値が第 1 の閾値以上のとき、前記各受光素子が正常に受光していると判断し、

当該修正した値が第 2 の閾値以下のとき、前記各受光素子が正常に受光していないと判断する、

請求項 3～5 のいずれかに記載の情報記録媒体処理装置。

【請求項 7】

前記発光素子は発光ダイオードであり、

前記受光素子はフォトダイオードである、

請求項 1～6 のいずれかに記載の情報記録媒体処理装置。

【請求項 8】

情報記録媒体の搬送位置検出に使用する発光素子が外部電源によって駆動される情報記録媒体処理装置における信号処理方法であって、

前記外部電源の電圧を測定し、

事前に求めた、前記外部電源の電圧変化に応じて変化する前記発光素子の特性変化を示す対応する受光素子の検出信号を修正するための修正係数と、前記測定した外部電圧の電圧を用いて前記対応する受光素子の検出信号を修正し、

10

20

30

40

50

当該修正した値を用いて前記発光素子と前記受光素子の光学的結合状態を判断する、
ことを特徴とする、情報記録媒体処理装置における信号処理方法。

【請求項 9】

前記結合状態の判断として、

前記修正した値が第 1 の閾値以上のとき、前記受光素子が正常に受光していると判断し

、
前記修正した値が第 2 の閾値以下のとき、前記受光素子に正常に受光していないと判断する、

請求項 8 に記載の信号処理方法。

【請求項 10】

前記第 1 の閾値は前記第 2 の閾値より大きい、

請求項 9 に記載の信号処理方法。

【請求項 11】

前記発光素子として、複数の発光素子を有し、

前記受光素子として、前記複数の発光素子に対応して配設された複数の受光素子を有し

、
前記複数の発光素子は直列に接続され、さらに抵抗器が接続されており、
前記修正係数は、各発光素子について、前記外部電源の電圧が前記発光素子の下限動作電圧～通常動作電圧の範囲にあるときの第 1 の修正係数と、前記外部電源の電圧が前記発光素子の通常動作電圧～上限動作電圧の範囲にあるときの第 2 の修正係数を含み、

前記外部電源の電圧を測定し、

前記測定した外部電源の電圧が前記発光素子の下限動作電圧～通常動作電圧の範囲にあるとき、前記各受光素子の検出値を前記第 1 の修正係数を用いて修正し、

前記測定した外部電源の電圧が前記発光素子の通常動作電圧～上限動作電圧の範囲にあるとき、前記各受光素子の検出値を前記第 2 の修正係数を用いて修正し、

当該修正した値が第 1 の閾値以上のとき、前記各受光素子が正常に受光していると判断し、

当該修正した値が第 2 の閾値以下のとき、前記各受光素子に正常に受光していないと判断する、

請求項 10 に記載の信号処理方法。

【請求項 12】

情報記録媒体に記録・再生処理を行う記録再生手段と、

前記情報記録媒体を搬送する搬送手段と、

前記搬送手段を駆動する駆動モータと、

前記情報記録媒体の搬送位置を検知するため、前記情報記録媒体の搬送経路を挟んで対向して配設され、光学的結合された発光素子と受光素子を有する、位置検出手段と、

前記駆動モータを制御し、前記受光素子の検出信号に基づいて前記情報記録媒体の位置を検出し、前記情報記録媒体について信号処理を行う、制御処理手段と

を備え、

前記発光素子は外部電源によって駆動され、

前記制御処理手段は、

前記外部電源の電圧を測定し、

前記測定した外部電源と、事前に得られた前記外部電源の変化に応じて変化する前記発光素子の特性変化に応じて対応する受光素子の検出信号を修正する修正係数を用いて、前記受光素子の検出信号を修正し、

当該修正した受光素子の検出信号の値を用いて前記発光素子と受光素子の間の光学的結合状態を判断する、

ことを特徴とする、情報記録媒体処理装置。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【 0 0 0 1 】

本発明は、情報記録媒体、たとえば、クレジットカード、銀行カードなどを用いて認証処理、データ更新などの信号処理を行う、たとえば、カードリーダなどの情報記録媒体処理装置に関する。

本発明はさらに情報記録媒体処理装置における信号処理方法に関する。

【 背景技術 】

【 0 0 0 2 】

情報記録媒体処理装置としてカードリーダを例示し、情報記録媒体としてカードリーダで使用する銀行カードを例示して述べる。

たとえば、特許文献 1（特開 2 0 0 9 - 3 1 8 9 0 号公報）は、銀行カードの認証処理、課金処理などの信号処理などに利用されているカードリーダを開示している。

特許文献 1 に開示されているカードリーダには、信号処理用のコンピュータ、銀行カードの搬送位置を検出する搬送路センサを構成する発光素子と受光素子などの各種の電子回路、銀行カードを搬送するローラを駆動するモータなどが内蔵されている。

【 0 0 0 3 】

上述した、コンピュータ、各種の電子回路、モータなどを駆動するため、カードリーダには、たとえば、特許文献 1 の図 8 に図解されている電源系統が設けられている。

電源系統は、この例示においては、各種の電子回路に所望の電圧を給電するための電源電圧変換回路と、モータ給電回路と設けられている。モータ給電回路は、外部電源が停電になったときでもカードリーダに装荷されているカードをカードリーダ外に排出するためにモータを駆動するため、バックアップコンデンサと、このバックアップコンデンサの電圧の低下を補いモータを駆動可能とする電圧昇圧回路とで構成されている。

【 0 0 0 4 】

上記電源電圧変換回路は、特許文献 1 には代表して 1 個を例示しているが、複数の電源電圧変換回路が設けられる場合が多い。その理由は、たとえば、上述したコンピュータ、各種の電子回路は駆動電圧が異なることから、それらに駆動電圧に応じた安定した電圧を供給するため、複数の電源電圧変換回路が設けられている。また、たとえば、1 台の電源電圧変換回路を用いると大型化する、および、負荷分散の観点から、適正な規模の複数の電源電圧変換回路が設けられる。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 5 】

【 特許文献 1 】 特開 2 0 0 9 - 3 1 8 9 0 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

上述したように、カードリーダに複数の電源電圧変換回路を設けると、たとえば、下記に例示する問題に遭遇する。

（ 1 ）安定した所望の電圧を給電するための電源電圧変換回路としては、通常、DC - DC コンバータなどの高価格のスイッチング電源を用いる場合が多く、多数の電源電圧変換回路を設けるとカードリーダの価格が高騰する。

（ 2 ）カードリーダ内に多数の電源電圧変換回路を収容することはスペースおよび / または電源電圧変換回路の放熱対策などの観点から困難になる場合が多い。あるいは、カードリーダの小型化が困難になる。

（ 3 ）スイッチング電源は、高周波のスイッチングノイズを発生するから、カードリーダ内に多数のスイッチング電源を設けると、それらのスイッチング電源の近傍のコンピュータ、電子回路などの動作に影響を及ぼす可能性が大きくなる。そのため、ノイズ対策などを厄介な対策を講ずる必要がでてくる。

【 0 0 0 7 】

かかる観点から、カードリーダ内の電源系統を簡素化し、高価格の電源電圧変換回路の

10

20

30

40

50

数を少なくすることが望まれている。

しかしながら、電源の安定性が低下すると、カードリーダー内の各種の電子回路の動作が不安定になる。そこで、さらに、上述した電源系統の簡素化、低価格化を図りながら、電源の不安定であっても、支障なく、カードリーダーを動作を遂行することが求められる。

【 0 0 0 8 】

以上、情報記録媒体処理装置として、カードリーダーを例示して述べたが、カードリーダー以外の他の情報記録媒体処理装置についても、上記同様の課題に遭遇している。

【 0 0 0 9 】

本発明は上述した課題を克服することを目的とする。

【課題を解決するための手段】

10

【 0 0 1 0 】

基本思想

上記要望を達成するため、本願発明者は、カードリーダーなどの情報記録媒体処理装置内には、安定した電圧を必要とする第1の電子回路と、上記安定した電圧を要求しない第2の電子回路とが存在することを見出し、そのような電子回路の電源電圧の安定度に応じた電源を選択して配設するという構想を得た。

安定した電圧を必要とする第1の電子回路には、安定した電圧を供給する第1の電源を使用する。第1の電源としては、たとえば、高周波で高精度のスイッチング動作を行うスイッチング電源、たとえば、安定度の高いDC-DCコンバータを用いる。

他方、上記安定した電圧を要求しない第2の電子回路に給電する第2の電源は、たとえば、第1の電源より低周波のスイッチング動作を行うスイッチング電源、たとえば、DC-DCコンバータ、あるいは、外部電源そのものを使用することができる。その結果、價格的に有利となる。高周波ノイズも少ない。

20

【 0 0 1 1 】

カードリーダーなどの情報記録媒体処理装置において、安定した電圧を必要とする第1の電子回路としては、たとえば、コンピュータの演算処理部、記憶手段、および、AD変換器などが該当する。

他方、情報記録媒体処理装置において、上記安定した電圧を要求しない第2の電子回路としては、たとえば、搬送路センサを構成する発光素子（たとえば、発光ダイオード（LED））を複数直列に接続したLED直列回路がある。

30

すなわち、情報記録媒体処理装置には、情報記録媒体処理装置内の情報記録媒体（カード）の搬送位置を検出するため、情報記録媒体の搬送路に沿って複数の搬送路センサが設けられている。各搬送路センサは、搬送路を挟んで対向して配設された1対の発光素子（たとえば、LED）と受光素子（たとえば、フォトダイオード（PD））とで構成されている。

【 0 0 1 2 】

したがって、本発明によれば、情報記録媒体に記録・再生処理を行う記録再生手段と、前記情報記録媒体を搬送する搬送手段と、前記搬送手段を駆動する駆動モータと、受光素子、および、前記受光素子の検出信号に基づいて前記情報記録媒体の位置を検出し、前記駆動モータを制御して前記搬送手段を制御して前記情報記録媒体の搬送処理および前記情報記録媒体へ信号処理を行う制御処理手段を含む、安定した電源電圧を必要とする第1の電子回路と、前記受光素子と光学的結合された発光素子を含む、前記安定した電源電圧を要求しない第2の電子回路とを有し、

40

前記第1の電子回路と前記第2の電子回路への給電系統を分離して構成され、

前記安定した電源電圧を要求する第1の電子回路には、安定した電圧を供給する第1の電源から給電され、

前記安定した電源電圧を要求しない第2の電子回路には、前記第2の電子回路が動作可能な電圧を給電する第2の電源から給電される、

ことを特徴とする、情報記録媒体処理装置が提供される。

【 0 0 1 3 】

50

したがって、本発明によれば、情報記録媒体に記録・再生を行う記録再生手段と、前記情報記録媒体を搬送する搬送手段と、前記搬送手段を駆動する駆動モータと、前記駆動モータを制御して前記搬送手段を制御して前記情報記録媒体の搬送処理および前記情報記録媒体へ信号処理を行う制御処理手段を含む、安定した電源電圧を必要とする第1の電子回路と、光学的結合された発光素子と受光素子を有し、前記記録再生手段の動作確認または前記情報記録媒体の位置を検出する検出手段の発光素子を含む、前記安定した電源電圧を要求しない第2の電子回路とを有し、

前記第1の電子回路と前記第2の電子回路との給電系統は分離して構成され、

前記安定した電源電圧を要求する第1の電子回路には、安定した電圧を供給する第1の電源から給電され、前記安定した電源電圧を要求しない第2の電子回路には、前記第2の電子回路が動作可能な電圧を給電する第2の電源から給電される、

ことを特徴とする、情報記録媒体処理装置が提供される。

【0014】

好ましくは、上記第2の電源として、当該情報記録媒体処理装置の外部から供給される外部電源であることが、価格、スペース、放熱対策など、各種の観点から望ましい。

【0015】

ところが、上記外部電源は大きく電圧が変動する可能性が高く、それに伴い上記安定した電圧をさほど要求しない第2の電子回路の動作が不安定になる可能性がある。

たとえば、後述するように、その電圧変動が、非線形特性を示す発光素子（たとえば、LED）の安定な駆動電圧の範囲を逸脱する可能性がある。それに伴い、対応する受光素子（たとえば、フォトダイオード（PD））の検出値も大きく変動する可能性がある。

そこで、本発明においては、制御処理手段により、発光素子の回路（たとえば、LED直列回路）への印加電圧に応じて、LEDに対応する受光素子（たとえば、フォトダイオード）の検出信号を修正することとした。修正係数は事前に求めておき、記憶手段に記憶しておく。

【0016】

したがって、本発明の情報記録媒体処理装置のさらに好ましい形態によれば、

上記安定した電圧を要求しない第2の電子回路に含まれる、搬送センサを構成する発光素子を外部電源によって駆動することとし、

前記制御処理手段は、

前記外部電源の電圧を検出し、

事前に得られた、前記外部電源の電圧変化に応じて変化する前記発光素子の特性変化に応じて対応する受光素子の検出信号を修正する修正係数を用いて、当該発光素子に対応する受光素子の検出信号を修正し、

当該修正した値を用いて前記発光素子と対応する受光素子の光学的結合状態を識別する、ことを特徴とする、情報記録媒体処理装置が提供される。

【0017】

また本発明によれば、情報記録媒体の搬送位置検出に使用する半導体発光素子が外部電源によって駆動される情報記録媒体処理装置における信号処理方法であって、

事前に求めた、前記外部電源の変化に応じて変化する前記発光素子の特性変化に応じて対応する受光素子の検出信号を修正する修正係数を用いて受光素子の検出信号を修正し、

当該修正した値を用いて前記発光素子と前記受光素子の光学的結合状態を識別する、

ことを特徴とする情報記録媒体処理装置における信号処理方法が提供される。

【発明の効果】

【0018】

本発明によれば、情報記録媒体処理装置の電源系統を低価格、簡素な構成とすることができる。

【0019】

また本発明によれば、上記発光素子を外部電源によって駆動した場合でも、外部電源の電圧変動に対応した処理により、たとえば、外部電源の電圧に応じた発光素子の特性変化

10

20

30

40

50

に応じて対応する受光素子の検出信号を修正する修正係数で受光素子の検出信号を修正することにより、外部電源の電圧変動に対応した受光素子の検出信号を得ることができるので、外部電源の変動の影響を受けない位置検出処理が可能となる。その結果、外部電源の電圧が変動しても、情報記録媒体処理装置が安定した処理を行うことが可能である。

【図面の簡単な説明】

【0020】

【図1】本発明の情報記録媒体処理装置の実施の形態としてのカードリーダーの機構部の1例を示す図であり、図1(A)はカードリーダーの内部平面図であり、図1(B)は断面図であり、図1(C)はゲート口から見たカードリーダーの正面図である。

【図2】本発明の第1実施の形態としてのカードリーダーに内蔵された信号処理装置、搬送路センサの回路構成、および、電源系統を示す図である。

10

【図3】本発明の実施の形態における発光ダイオード(LED)の特性を示す図である。

【図4】本発明の第2実施の形態としてのカードリーダーに内蔵された信号処理系の1例を示す図である。

【図5】本発明の実施の形態におけるLEDへの電圧の印加に伴う、対応するフォトダイオードの検出信号を示す図である。

【図6】図4に図解した本発明の実施の形態のカードリーダーにおける、搬送路センサにかかるコンピュータのCPUの動作を示すフローチャートである。

【図7】本発明の第3実施の形態としてのカードリーダーに内蔵された信号処理系の1例を示す図である。

20

【発明を実施するための形態】

【0021】

本発明の情報記録媒体処理装置の実施の形態として、ATMなどに使用するカードリーダーを例示して、添付図を参照して述べる。

【0022】

第1実施の形態

図1および図2を参照して、本発明の第1実施の形態について述べる。

カードリーダーの機構部

図1は、カードリーダーの機構部の1例を示す図である。図1(A)はカードリーダーの内部平面図であり、図1(B)は断面図であり、図1(C)はゲート口から見たカードリーダーの正面図である。

30

カードリーダー100は、図1(B)の中央に破線で図解した搬送路110に沿って配設され、銀行カード200の搬送位置を検出するために用いる、搬送路センサ111~114を有する。搬送路センサ111~114が本発明の位置検出手段に該当する。

カードリーダー100はまた、搬送路110に沿って銀行カード200を搬送するためのローラ103、104と、これらのローラを駆動する駆動モータ102を有する。ローラ103、104が本発明の搬送手段に該当し、駆動モータ102が本発明の駆動モータに該当する。

カードリーダー100はさらに、磁気ヘッド108、エンコーダ、接点位置確認用センサなどを有する。

40

【0023】

カードリーダー100はまた、図2に図解した、信号処理装置500、搬送路センサ111~114を構成するLEDとフォトダイオード(PD)の回路、他の電子回路510、電源系統を有する。

【0024】

挿入口、すなわち、ゲート口101からカードリーダー100内に挿入された銀行カード200は、駆動モータ102によって駆動されるローラ103の回転によって、ストップまで、搬送路110を搬送されていく。

銀行カード200がカードリーダー100内の所定の位置に搬送されたことを検出するため、搬送路110に沿って複数の搬送路センサ111~114が設けられている。各搬送

50

路センサは、搬送路 110 を挟んで光学的結合（フォトカップリング）をするように、上下に対向して配設された、発光素子、たとえば、発光ダイオード（LED）と、受光素子、たとえば、フォトダイオード（PD）との対（組）として構成されている。対応する LED と PD との間に銀行カード 200 が位置すると LED から PD への光が遮光され、対応する LED と PD との間に銀行カード 200 が存在しないと LED から PD への光が遮光されずに受光される。これにより、PD の検出信号をチェックすると、LED と PD との間の光学的結合状態を判断することができ、ひいては、銀行カード 200 の有無または位置を検出することができる。

搬送路センサ 111 ~ 114 の回路構成は図 2 を参照して述べる。

【0025】

銀行カード 200 がカードリーダー 100 の所定の位置に位置決めされると、銀行カード 200 に記録されている磁気データが磁気ヘッド 108 で読み取られ、読み取られたデータについて信号処理装置 500 において種々の信号処理、たとえば、認証処理などの処理が行われる。

上記信号処理装置 500 と磁気ヘッド 108 とが、本発明の情報記録媒体に記録・再生処理を行う記録再生手段に該当している。

【0026】

回路構成、電源系統

図 2 は、カードリーダーに内蔵された信号処理装置 500、搬送路センサの回路、他の電子回路 510、および、電源系統を示す図である。

【0027】

電源系統は、第 1 給電線、第 1 電圧調整回路（REG1）700、第 2 給電線、第 2 電圧調整回路（REG2）710、第 3 給電線を有する。

第 1 電圧調整回路 700 が、本発明の第 1 の電源に相当しており、第 2 電圧調整回路 710 が本発明の第 2 の電源に相当している。

【0028】

信号処理装置 500 は、演算処理ユニット（CPU）501 および A/D 変換器（ADC）502 を有する。

演算処理ユニット（CPU）501 が本発明の制御処理手段、および、上述した記録再生手段の一部と、に該当する。

【0029】

搬送路センサ回路 600 は、搬送路センサ 111 ~ 114 を構成する 4 個の LED を直列接続し、さらに直列に抵抗器 R を接続した LED 直列回路と、並列に設けられた 4 個のフォトダイオード（PD）回路として構成されている。

このような、定電流型 LED を直列に接続した回路構成は、駆動用印加電圧が変動した場合でも対応でき、電流が少なくても済むという利点がある。

LED を 4 個直列に接続したこの例では、 $[(LED \text{ の順方向の電圧}) \times 4] / R$ で規定される電流が流れる。R は直列抵抗器 R の抵抗値を示す。

なお、4 個のフォトダイオード（PD）には、第 1 電圧調整回路 700 から給電され、4 個のフォトダイオード（PD）の検出信号がそれぞれ ADC 502 に入力されて、それぞれデジタル信号に変換される。

【0030】

本実施の形態において、演算処理ユニット（CPU）501 および A/D 変換器（ADC）502 を有する信号処理装置 500 と他の電子回路 510 が、本発明の「安定した電圧を必要とする第 1 の電子回路」として、本発明の第 1 の電源としての第 1 電圧調整回路 700 から給電される。

他方、搬送路センサ回路 600 を構成している LED 直列回路が本発明の「上記安定した電圧を要求しない第 2 の電子回路（上記安定した電圧をさほど要求しない第 2 の電子回路）」として、本発明の第 2 の電源としての第 2 電圧調整回路 710 から給電される。

【0031】

10

20

30

40

50

第1電圧調整回路700は、外部電源の電圧を安定な電圧に調整して、常時、安定に調整された電圧を第2給電線を経由して、信号処理装置500の演算処理ユニット(CPU)501、A/D変換器(ADC)502、および、他の電子回路510に給電する。ADC変換器502の基準電圧は、特に、安定で正確(精確)な電圧が要求されている。

第1電圧調整回路700は、たとえば、高周波で動作する高精度のスイッチング電源、たとえば、許容電圧変動率が $\pm 5\%$ 以内のDC-DCコンバータである。

第1電圧調整回路700は、たとえば、1.8~5V程度に調整した安定した電圧を上記回路に供給する。

【0032】

電圧変動によって影響を受けにくいという利点を有しているLED直列回路には、第2電圧調整回路710から給電する。

10

第2電圧調整回路710は、第1電圧調整回路700ほど安定した電圧を出力しないでもよく、外部電源を調整して、通常、図3に図解した、動作電圧 V_N の電圧を搬送路センサ回路600のLED直列回路に供給可能に設計されている。しかしながら、図3に図解した下限動作電圧 V_L と上限動作電圧との範囲内で変動してもよい。

第2電圧調整回路710は、たとえば、低周波で動作する低価格のスイッチング電源、たとえば、許容電圧変動率が $\pm 10\%$ 以内のDC-DCコンバータである。

【0033】

図3は、LEDの動作特性を模式的に図解した図である。横軸はLEDへの印加電圧を示し、縦軸は電流を示す。このように、LEDは印加電圧と電流との関係において非線形特性を有する。各LEDは、通常、下限動作電圧 V_L から上限動作電圧 V_U の範囲にある通常動作電圧 V_N で駆動される。

20

【0034】

なお、1個のLEDの順方向電圧は、輝度、発光色によって異なるが、たとえば、1~3V程度である。搬送路センサ111~114を構成する1個のLEDの順方向電圧を、たとえば、1.5Vとすると、4個のLED直列回路の順方向の電圧の和は6Vとなる。この電圧が4個のLED直列回路の下限動作電圧 V_L を規定している。4個のLED直列回路の通常動作電圧 V_N としては、たとえば、8Vとなる。

第2電圧調整回路710は、たとえば、8Vの電圧を4個のLED直列回路に供給する。

30

【0035】

このように、第2電圧調整回路710として、第1電圧調整回路700程、安定した電圧を提供する必要はなく、低周波動作型のDCDCコンバータを用いることができるので、価格は安くてすみ、さらに、スイッチング動作によるノイズを電子回路に及ぼす影響も低減させることができる。

【0036】

なお、回路600内のフォトダイオードは、駆動電圧レベルの観点から、第1電圧調整回路700から給電される回路としている。

また、特許文献1に記載された駆動モータの給電のための給電回路は図示していないが、特許文献1に記載された給電回路と同等のモータ給電回路を設けることができる。

40

【0037】

信号処理装置500の動作

A/D変換器502は、CPU501の制御のもとで、搬送路センサ111~114のフォトダイオード(PD)から出力されるアナログ形式の検出信号を順次、サンプリングしてデジタル信号の形態に変換する。

【0038】

CPU501は、ADC502で変換された搬送路センサ111~114の検出信号のデジタル信号を入力して、対応するLEDとフォトダイオード(PD)との光学的結合状態を判断して、カードリーダー100に挿入された銀行カード200の位置を判断する処理を行う。

50

すなわち、第2電圧調整回路710でLED直列回路を駆動して各LEDから発光させている状態において、CPU501は、搬送路センサ111~114を構成するあるフォトダイオード(PD)の検出信号の値が所定レベル未満のとき、そのPDと対応するLEDとの間に銀行カード200が位置しており遮光されていると判断する。他方、CPU501は、搬送路センサ111~114を構成するあるPDの検出信号の値が所定レベル以上のときは、そのPDと対応するLEDとの間が銀行カード200によって遮光されず、そのPDと対応するLEDとの間に銀行カード200が位置していないと判断する。

図示しないメモリには搬送路センサ111~114のカードリーダ100の搬送路110に沿った位置が記憶されている。

CPU501は、複数のフォトダイオード(PD)の検出信号の結果と、図示しないメモリには記憶された搬送路センサ111~114の位置データを参照して、銀行カード200がカードリーダ100内の搬送路110のどの位置に位置しているかを識別することができる。

【0039】

CPU501は、上述したように、銀行カード200のカードリーダ100内の位置を識別しながら、銀行カード200を搬送路110に沿って搬送させるため、駆動モータ102を制御してローラ103、104の回転を制御する。

【0040】

CPU501は、銀行カード200が所定の位置に位置しているとき、磁気ヘッド108で検出した銀行カード200の磁気データを入力して、たとえば、ATMなどに内蔵されたホストコンピュータと情報交換しながら、認証処理、データ更新などの所望の信号処理を行う。

信号処理された銀行カード200は、CPU501で制御された駆動モータ102の動作に応じて回転するローラ103、104により、カードリーダ100の外部に排出される。

【0041】

以上のとおり、本発明の第1実施の形態によれば、カードリーダ100の電源系統を低価格ですみ、簡素な構成とすることができる。

【0042】

以上の例は、「上記安定した電圧を要求しない第2の電子回路」として、搬送路センサ111~114の搬送路センサ回路600を例示して述べたが、LED直列回路に限らず、たとえば、銀行カード200のカードリーダ100内の位置を確認するため、LEDとフォトダイオード(PD)とが構成される接点位置確認用センサなどの回路についても適用することができる。

【0043】

第2実施の形態

図4~図6を参照して本発明の第2実施の形態について述べる。

第2実施の形態においてカードリーダの機構部は、図1を参照して例示したものと同様である。

【0044】

図4は、図2に対応する、第2実施の形態のカードリーダ内の信号処理装置、搬送路センサの回路、電源系統を示す図である。

図4に図解したカードリーダ100Aの回路は、信号処理装置500Aと、搬送路センサ回路600と、電圧調整回路700とを有する。

信号処理装置500Aは、CPU501Aと、ADC変換器502と、不揮発性メモリ503とを有する。

信号処理装置500Aは、演算制御ユニット(CPU)501A、A/D変換器(ADC)502、および、後述するパラメータを記憶している不揮発性メモリ503を有する。演算制御ユニット(CPU)501Aが本発明の制御処理手段の1例であり、A/D変換器502が本発明の信号入力手段の1例であり、不揮発性メモリ503が本発明の記憶

10

20

30

40

50

手段の１例である。CPU 501AおよびA/D変換器502の動作は、第１実施の形態として述べたCPU 501およびA/D変換器502の動作と基本的に同じである。

以下、搬送路センサ111～114の処理に関する第２実施の形態について述べる。

電圧調整回路700は、図2に図解した第１実施の形態における第１の電圧調整回路(REG1)700と同じである。

第２実施の形態においては、第１実施の形態における第２電圧調整回路710は設けられていない。

【0045】

本実施の形態において、CPU 501A、ADC変換器502、不揮発性メモリ503を有する信号処理装置500A、および、他の電子回路510が、本発明の「安定した電圧を必要とする第１の電子回路」に対応し、搬送路センサ回路600のLED直列回路が本発明の「上記安定した電圧を要求しない(安定した電圧をさほど要求しない)第２の電子回路」に対応している。

10

第１電圧調整回路700が、本発明の第１の電源に対応しており、外部電源が本発明の第２の電源に対応している。

すなわち、LED直列回路はカードリーダー100Aの外部から供給される外部電源により駆動される。外部電源としては、たとえば、カードリーダー100Aが搭載されるATMから供給される電圧である。

【0046】

搬送路センサ回路600は、第１実施の形態と同じ、搬送路センサ111～114を構成する４個のLEDを直列接続し、さらに直列に抵抗器Rを接続した回路である。

20

上述したように、定電流型LEDを直列に接続した回路構成は、駆動用電圧が変動した場合でも対応できるという利点があるので、第２実施の形態においては、第２電圧調整回路710を設けずに、LED直列回路を外部電源で駆動する。

【0047】

外部電源は、通常、図3に図解した通常動作電圧VNをLED直列回路に供給する。なお、外部電源は、下限動作電圧VLから上限動作電圧VUの範囲内に変動するように設計されている。

このように構成することにより、図2に図解した第２電圧調整回路710を外部電源にしても、カードリーダー100Aは、第１実施の形態と同様、銀行カード200に関する処理を行うことができる。

30

【0048】

第２実施の形態の好ましい態様

カードリーダー100Aにおける銀行カード200の処理を正確に行うため、下記の処理を行うことが望ましい。

LED直列回路が電源電圧の変動に強いとしても、図3に図解したように、LEDの非線形特性および急峻な特性変化により、電圧の変動に応じてLEDの発光強度は大きく変動する。したがって、対応するフォトダイオード(PD)で受光する光の強さも大きく変動し、検出信号は変動する。したがって、PDの検出信号を固定の閾値で判断すると、正確な判断ができない可能性がある。

40

そこで、下記の処理を行う。

【0049】

外部電源の検出回路の追加

電源系統に、外部電源の電圧を、A/D変換器502で入力可能な電圧に変換する分圧回路800を付加する。

分圧回路800は、抵抗器R1と抵抗回路R2との抵抗分圧により、外部電源の電圧を、A/D変換器502で入力可能な電圧に変換する抵抗分圧回路である。抵抗回路R2は、抵抗器R21とR22との並列抵抗値を示す抵抗回路である。

分圧回路800における電力損失を小さくするため、好ましくは、抵抗器R1と抵抗回路R2の抵抗値は、ある程度、大きな値にすることが望ましい。

50

A/D変換器502は、第1実施の形態と同様、搬送路センサ回路600内の複数のフォトダイオード(PD)の検出信号を入力してデジタル信号に変換する他、分圧回路800の電圧を入力してデジタル信号に変換し、CPU501Aにおいて推定外部電源電圧 V_{PWR-E} が検出可能となっている。

ただし、外部電源の電圧が、直接、A/D変換器502に入力可能ならば、分圧回路800は不要である。ただし、以下、分圧回路800を設けた場合について述べる。

【0050】

外部電源の電圧を V_{PWR-E} とすると、分圧回路800の出力電圧 V_{800} は下記式で規定される。

【0051】

$$V_{800} = V_{PWR-E} \times \{ R_2 \div (R_1 + R_2) \} \quad \dots (1)$$

ただし、 R_1 は、抵抗器 R_1 の抵抗値を示し、

R_2 は、抵抗回路 R_2 の抵抗値を示す。

【0052】

後述するカードリーダ100Aの実動作時に、A/D変換器502で入力してデジタル信号に変換した電圧 V_{800} を演算制御ユニット(CPU)501Aにおいて外部電源電圧 V_{PWR-E} を推定して、外部電源の電圧を測定することができる。

すなわち、推定外部電源電圧 V_{PWR-E} は、CPU501Aにおいて式2により求めることができる。なお、 $\{ (R_1 + R_2) \div R_2 \}$ は、既知の変換係数として、たとえば、不揮発性メモリ503に、事前に、記憶しておく。

【0053】

$$V_{PWR-E} = V_{800} \times \{ (R_1 + R_2) \div R_2 \} \quad \dots (2)$$

【0054】

修正係数の算出回路(製造時または試験調整モード)

カードリーダ100Aには、必要に応じて、試験電源900を電源系統に組み込む/切り離すためのスイッチ回路850とを設けることができる。

試験電源900は、LED直列回路を動作させるため、外部電源と同様、4個直列に接続したLED直列回路の、下限動作電圧 V_L 、上限動作電圧 V_U 、通常動作電圧 V_N をLED直列回路に出力可能に構成されている。

スイッチ回路850は、通常は、図示の接点aの位置にあり、カードリーダの製造時または試験調整のとき接点bを選択することにより、外部電源に代えて、試験電源900から試験電圧を搬送路センサ回路600のLED回路に印加することを可能とする回路である。同様に、カードリーダ100Aの製造時または試験調整時は、手動で、スイッチ回路850の部分で搬送路センサ部600への給電線を試験電源900側に、切り換えるならば、スイッチ回路850は不要となる。ただし、以下、スイッチ回路850を設けた場合について述べる。

【0055】

修正係数の算出

カードリーダの製造時または試験調整時に、外部電源に代えて、試験電源900から上述した、4個直列接続したLED直列回路への下限動作電圧 V_L 、上限動作電圧 V_U 、通常動作電圧 V_N の試験電圧をLED直列回路に印加して下記のパラメータを求める。

なお、この処理は、オフラインの処理であるから、カードリーダ100A内の演算制御ユニット501A、A/D変換器502を用いずに、代替の装置を用いて上述した方法で上記パラメータを求めて不揮発性メモリ503に記憶させることもできる。

【0056】

試験電圧印加

a. 下限動作電圧 V_L 印加試験

試験電源900から、図5に図解したように、LED直列回路の下限動作電圧 V_L を搬送路センサ回路600のLED直列回路に印加する。

10

20

30

40

50

図5は、図3に図解した特性図に対応する図であり、各LEDへの電圧の印加に伴う、対応する各フォトダイオードの検出信号を示す図である。

CPU501Aは、そのときの各フォトダイオードの検出信号をA/D変換器502においてデジタル信号に変換した値を、各LEDにその下限動作電圧 V_L が印加されたときの対応する各フォトダイオードの検出値 $P_{DVL}(n)$ として、不揮発性メモリ503に記憶する。 n はフォトダイオードの番号を示す。

【0057】

b．上限動作電圧 V_U 印加試験

試験電源900から、図5に図解したように、LED直列回路の上限動作電圧 V_U を搬送路センサ回路600のLED直列回路に印加する。CPU501Aは、そのときの各フォトダイオードの検出信号をA/D変換器502を介して入力して、デジタル信号に変換した値を、各LEDに上限動作電圧 V_U が印加されたときの対応する各フォトダイオードの検出値を $P_{DVU}(n)$ として不揮発性メモリ503に記憶する。

【0058】

c．通常動作電圧 V_N 印加試験

試験電源900から、図5に図解したように、LED直列回路の通常動作電圧 V_N を搬送路センサ回路600のLED直列回路に印加する。CPU501Aは、そのときの各フォトダイオードの検出信号をA/D変換器502においてデジタル信号に変換した値を、各LEDに通常動作電圧 V_N が印加されたときの対応する各フォトダイオードの検出値を $P_{DVN}(n)$ として、不揮発性メモリ503に記憶する。

【0059】

以上の処理によって、下限動作電圧 V_L 、通常動作電圧 V_N 、上限動作電圧 V_U をそれぞれ印加したときの、各フォトダイオードの検出値 P_{DVL} 、 P_{DVN} 、 P_{DVU} が測定されて、不揮発性メモリ503に記憶された。

これらの測定値は、次に述べる修正係数の算出およびフォトダイオードの検出信号の修正に使用する。

【0060】

修正係数の演算

(1) CPU501Aは、下記式(3)に基づいて下限動作電圧～通常動作電圧領域における第1の修正係数 1 を求めて、不揮発性メモリ503に記憶する。

【0061】

$$1 = \{ P_{DVN}(n) - P_{DVL}(n) \} \div (V_N - V_L) \quad \dots (3)$$

ただし、 $P_{DVN}(n)$ は、LED回路に通常動作電圧 V_N を印加したときの各フォトダイオードの検出値であり、

$P_{DVL}(n)$ は、LED回路に下限動作電圧 V_L を印加したときのフォトダイオードの検出値であり、

V_N は通常動作電圧であり、

V_L は下限動作電圧である。

【0062】

(2) CPU501Aは、下記式(4)に基づいて通常動作電圧～上限動作電圧領域における第2の修正係数 2 を求めて不揮発性メモリ503に記憶する。

【0063】

$$2 = \{ P_{DVU}(n) - P_{DVN}(n) \} \div (V_U - V_N) \quad \dots (4)$$

ただし、 $P_{DVU}(n)$ は、LED回路に上限動作電圧 V_U を印加したときのフォトダイオードの検出値 $P_{DVU}(n)$ であり、

P_{DVN} は、LED回路に通常動作電圧 V_N を印加したときのフォトダイオードの検出値であり、

V_U は上限動作電圧であり、

V_N は通常動作電圧である。

【0064】

以上により、LED直列回路に印加される外部電源の電圧が、下限動作電圧 V_L ～通常動作電圧 V_N 、通常動作電圧 V_N ～上限動作電圧 V_U の範囲で変化したときの、LEDの発光状態が変化したことに伴うフォトダイオードの検出信号の修正係数 1、2 が不揮発性メモリ503に記憶された。

【0065】

以上の初期設定処理を終了したら、スイッチ回路850の接点をa側にして、通常動作状態とする。これ以降、CPU501Aは通常動作に移行する。

【0066】

フォトダイオード検出信号の信号処理

図6はカードリーダーのCPU501Aの搬送路センサ111～114の検出信号に係る信号処理フローチャートを示す。

以下、図6を参照してCPU501Aの処理を述べる。

【0067】

ステップ1(S1)

搬送路センサ回路600を構成するLED直列回路に外部電源の電圧を印加して、LED直列回路の各LEDを点灯(発光)させているとき、CPU501Aは、A/D変換器502を介して分圧回路800の出力電圧 V_{800} を入力する。

CPU501Aは、式2を適用して推定外部電源電圧 $V_{PWR-E'}$ を算出する。

【0068】

ステップ2(S2)

CPU501Aは、推定外部電源電圧 $V_{PWR-E'}$ が、LED直列回路の下限動作電圧 V_L 以上で、かつ、LED直列回路の上限動作電圧 V_U 以下であることを判断する。

【0069】

ステップ3(S3)

推定外部電源電圧 $V_{PWR-E'}$ が上記範囲になれば、外部電源が異常であり、搬送路センサ回路600のLED直列回路が正常に動作することが保証されない。この場合、CPU501Aは、たとえば、警報を出力する。

【0070】

推定外部電源電圧 $V_{PWR-E'}$ が下限動作電圧 V_L 以上で上限動作電圧 V_U 未満の範囲にあり、LED直列回路が正常に動作可能な範囲のときは、CPU501Aは下記の処理を行う。

【0071】

推定外部電源電圧 $V_{PWR-E'}$ が下限動作電圧 V_L の近傍、または、通常動作電圧 V_N の近傍、または、上限動作電圧 V_U の近傍の場合は、CPU501Aは上記修正係数を使用せず、それぞれ、下記の判断処理を行う。

なお、下限動作電圧 V_L の近傍とは、下限動作電圧 V_L の、たとえば、5%の範囲を言う。上限動作電圧 V_U 、通常動作電圧 V_N も同様である。

【0072】

ステップ4～5(S4～S5)、下限動作電圧 V_L 近傍のとき

(1) $PDi = (PDVL \times TH1L)$ のとき、CPU501Aは、搬送路センサを構成する対応するLEDとPDとの間の光学的結合が正常である、すなわち、LEDとPDとの間に銀行カード200が存在しないと判断する。

(2) $PDi < (PDVL \times TH2L)$ のとき、CPU501Aは、搬送路センサを構成する対応するLEDとPDとの間の光学的結合が正常でない、すなわち、LEDとPDとの間に銀行カード200が存在すると判断する。

【0073】

なお、 PDi は測定したフォトダイオードの現在の検出電圧を示し、 $PDVL$ はLEDに下限動作電圧 V_L を印加したときのフォトダイオードの検出値である。

10

20

30

40

50

図5に図解したように、 $TH1L$ は第1の閾値であり、たとえば、LEDに下限動作電圧 V_L が印加されたときのフォトダイオードの検出信号 $PDVL$ の60%である。 $TH2L$ は第2の閾値であり、たとえば、LEDに下限動作電圧 V_L が印加されたときのフォトダイオードの検出信号 $PDVL$ の40%である。

【0074】

本実施の形態においては、第1の閾値 $TH1L$ と第2の閾値 $TH2L$ を、LEDに下限動作電圧 V_L が印加されたときのフォトダイオードの検出信号 $PDVL$ に対して、相対的な60%、40%としているので、LEDに印加される電圧に対応した判断処理が可能となる。

【0075】

本実施の形態は、特に、第1の閾値 $TH1L$ と第2の閾値 $TH2L$ とを異ならせている。その理由は、フォトダイオード(PD)の検出信号が1つの閾値の境界で変動した場合に、その判断が頻繁に閾値より大きく判断されたり閾値より低く判断されたりして、判断結果が頻繁に変動することを防止するため、いわゆる「ヒステリシス効果」を持たせたためである。

この「ヒステリシス効果」を適用することにより、判断結果が安定する。

【0076】

上述した閾値については、他の閾値についても、同様である。

【0077】

ステップ8～9($S8 \sim S9$)、通常動作電圧 V_N 近傍のとき

(1) $PDi \geq (PDVN \times TH1N)$ のとき、CPU501Aは搬送路センサを構成するLEDとPDとの間の光学的結合が正常である、すなわち、LEDとPDとの間に銀行カード200が存在しないと判断する。

(2) $PDi < (PDVN \times TH2N)$ のとき、CPU501Aは搬送路センサを構成するLEDとPDとの間の光学的結合が正常でない、すなわち、LEDとPDとの間の銀行カード200が存在すると判断する。

【0078】

なお、 PDi は測定したフォトダイオードの現在の検出電圧を示し、 $PDVN$ はLEDに通常動作電圧 V_N を印加したときのフォトダイオードの検出値である。

$TH1N$ は、図5に図解した第1の閾値であり、たとえば、たとえば、LEDに通常動作電圧 V_N が印加されたときのフォトダイオードの検出信号 $PDVN$ の60%である。他方、 $TH2L$ は、図5に図解した第2の閾値であり、たとえば、LEDに通常動作電圧 V_N が印加されたときのフォトダイオードの検出信号 $PDVN$ の40%である。

【0079】

ステップ13($S13$)、上限動作電圧 V_U 近傍のとき

(1) $PDi \geq (PDVU \times TH1U)$ のとき、CPU501Aは搬送路センサを構成するLEDとPDとの間の光学的結合が正常である、すなわち、LEDとPDとの間に銀行カード200が存在しないと判断する。

(2) $PDi < (PDVU \times TH2U)$ のとき、CPU501Aは搬送路センサを構成するLEDとPDとの間の光学的結合が正常でない、すなわち、LEDとPDとの間に銀行カード200が存在すると判断する。

【0080】

なお、 PDi は測定したフォトダイオードの現在の検出電圧を示し、 $PDVU$ はLEDに上限動作電圧 V_U を印加したときのフォトダイオードの検出値である。

$TH1U$ は第1の閾値であり、たとえば、LEDに上限動作電圧 V_U が印加されたときのフォトダイオードの検出信号 $PDVU$ の60%である。 $TH2U$ は第2の閾値であり、たとえば、LEDに上限動作電圧 V_U が印加されたときのフォトダイオードの検出信号 $PDVU$ の40%である。

【0081】

推定外部電源電圧 $V_{PWR-E'}$ が、下限動作電圧 $V_L \sim$ 通常動作電圧 V_N の範囲、ま

10

20

30

40

50

たは、通常動作電圧 V_N ~ 上限動作電圧 V_U の範囲の場合は、修正係数を用いた修正（補正）を行う。

【0082】

ステップ 6 ~ 7 (S6 ~ S7)、下限動作電圧 V_L ~ 通常動作電圧 V_N の範囲のとき

(a) CPU 501A は下記の修正処理を行う。

$$A = (VPWR - E' - V_L) \times 1 + PDV_L$$

ただし、 $VPWR - E'$ は推定外部電源電圧であり、

V_L は、下限動作電圧であり、

1 は、不揮発性メモリ 503 に記憶している第 1 の修正係数であ

り、

10

PDV_L は、LED に下限動作電圧 V_L を印加したときのフォトダイオードの検出値である。

【0083】

(b) 判定処理

$PD_i < (A \times TH1LU)$ のとき、CPU 501A は搬送センサを構成する LED と PD との間の光学的結合が正常である、すなわち、LED と PD との間に銀行カード 200 が存在しないと判定する。

$PD_i < (A \times TH2LU)$ のとき、CPU 501A は搬送センサを構成する LED と PD との間の光学的結合が正常でない、すなわち、LED と PD との間に銀行カード 200 が存在すると判定する。

20

【0084】

$TH1LU$ は、図 5 に図解した第 1 の閾値であり、たとえば、LED に下限動作電圧 V_L が印加されたときのフォトダイオードの検出信号 PDV_L の 60% である。 $TH2LU$ は第 2 の閾値であり、たとえば、LED に下限動作電圧 V_L が印加されたときのフォトダイオードの検出信号 PDV_L の 40% である。

【0085】

ステップ 11 ~ 12 (S11 ~ S12)、通常動作電圧 V_N ~ 上限動作電圧 V_U の範囲のとき

(a) CPU 501A は下記の修正処理を行う。

$$B = (VPWR - E' - V_N) \times 2 + DV_N$$

ただし、 $VPWR - E'$ は推定外部電源電圧であり、

V_N は、通常動作電圧あり、

2 は、不揮発性メモリ 503 に記憶している第 2 の修正係数であ

り、

30

PDV_N は、LED に通常動作電圧 V_N を印加したときのフォトダイオードの検出値である。

(b) 判定処理

$PD_i < (B \times TH1LU)$ のとき、CPU 501A は搬送センサを構成する LED と PD との間の光学的結合が正常である、すなわち、LED と PD との間に銀行カード 200 が存在しないと判定する。

40

$PD_i < (B \times TH2LU)$ のとき、CPU 501A は搬送センサを構成する LED と PD との間の光学的結合が正常でない、すなわち、LED と PD との間に銀行カード 200 が存在すると判定する。

【0086】

上述した CPU 501A の処理によれば、LED 直列回路に印加する外部電源の電圧が変動しても、外部電源から LED 直列回路に LED 直列回路の下限動作電圧 V_L ~ 上限動作電圧 V_U 内の電圧が印加されていれば、CPU 501A は、フォトダイオードの検出信号を適切に修正することにより、その信号レベルに応じた判断をして、正常に搬送センサを構成する LED と PD との間の光学的結合状態を判断することができる。

【0087】

50

このように、仮に外部電源の電圧が変動したとしても、CPU501Aにおいて、外部電源の電圧に応じた上述した処理を行って、搬送路センサ111～114を構成する各LEDと対応するフォトダイオードとの間の光学的結合状態を正しく、かつ、柔軟に判断することができる。その結果、搬送路センサ111～114の光学的結合状態と、たとえば、不揮発性メモリ503に記憶させた搬送路センサ111～114の位置データとを用いて、銀行カード200の搬送位置を正確に識別することが可能となる。

【0088】

また、たとえば、第1の閾値TH1Lと第2の閾値TH2Lを、LEDに下限動作電圧VLが印加されたときのフォトダイオードの検出信号PDVLに対して、相対的な60%、40%としているので、LEDに印加される電圧に対応した判断処理が可能となる。

さらに、第1の閾値TH1Lと第2の閾値TH2Lとを異ならせてヒステリシス効果を持たせたため、判断結果が頻繁に変動することを防止することができる。

他の閾値についても同様である。

【0089】

第1の変形例

上記第2実施の形態は、下限動作電圧VL～上限動作電圧VUの範囲を、通常動作電圧VNを境にして2つの領域に分けて、第1の修正係数と第2の修正係数を求め、その修正係数を用いてフォトダイオードの検出信号を修正し、判断処理をした場合について述べた。

本実施の形態における、より簡易な方法としては、下限動作電圧VL～上限動作電圧VUの範囲を1つの修正係数を用いて、フォトダイオードの検出信号を修正し、その信号レベルに応じた判断をして、正常に搬送センサを構成するLEDとPDとの間の光学的結合状態を判断することができる。

【0090】

第2の変形例

上記第1の変形例は、簡易な方法を述べたが、逆に、本実施の形態において、下限動作電圧VL～上限動作電圧VUの範囲を複数の領域に分割して、それぞれの領域における、それぞれの修正係数を用いて、CPU501Aにおいてフォトダイオードの検出信号を修正し、その信号レベルに応じた判断をして、正常に搬送センサを構成するLEDとPDとの間の光学的結合状態を判断することができる。

【0091】

第3実施の形態

図7を参照して本発明の第3実施の形態を述べる。

図7に図解した回路は、外部電源から搬送路センサ回路600内のLED直列回路への給電経路に、分圧回路800の他に、第2の分圧回路810を設けている。

カードリーダは、それ自体単体で利用されることもあるし、ATMなどより大型の信号処理装置の一部に組み込まれて利用されることもある。そのような場合、提供される外部電源の電圧が搬送センサを構成するLEDの駆動電圧に適合しているとは限らない。また、LED直列回路を構成するLEDの個数によっても、搬送路センサ回路600内のLEDを駆動する電圧は変化する。

そのような場合に適合させるため、第3実施の形態のカードリーダ100Bにおいては、回路構成が簡単で、消費電力も少ない、第2の分圧回路810を設けて、外部電源の電圧を第2の分圧回路810で電圧を降下して搬送路センサ回路600のLED直列回路に給電する。

【0092】

第2の分圧回路810は、分圧回路800と同様、抵抗器Ra、Rbの直列回路を構成して、その接続点から、LED直列回路への所望の給電電圧を出力可能としている。

LED直列回路に流す電流容量を確保しつつ、抵抗器Ra、Rbを大きくとることでより、消費電力は低くなる。また、発熱も少ない。さらに、簡単な回路構成であるから、安価である。

10

20

30

40

50

【0093】

なお、たとえば、抵抗器 R_a 、 R_b のいずれかを、可変抵抗器にして、LED 直列回路への給電電圧を調整可能とすることができる。

【0094】

本発明の実施の形態に際しては、上述した実施の形態には限らず、種々の変形態様をとることができる。たとえば、「上記安定した電圧を要求しない第2の電子回路（安定して電圧をさほど要求しない第2の電子回路）」としては、搬送路センサ111～114のLED直列回路に限らず、接点位置確認用センサなどを、他の電子回路を含めることができる。

【0095】

また、本発明は、カードリーダを例示して述べた情報記録媒体処理装置への適用が限定されるわけではなく、上述した本発明の実施の形態から当業者が容易に想到できる技術思想を適用することにより、その他の用途、たとえば、銀行通帳、または、航空券や切符等の一般にチケットと呼ばれる情報記録媒体を処理する情報記録媒体処理装置であってもよい。

【0096】

さらに、本発明は、上述した本発明の実施の形態から当業者が容易に想到できる技術思想を適用することにより、発光ダイオードなどの半導体発光素子と受光素子とを光学結合して使用する種々の電子機器にも適用することができる。

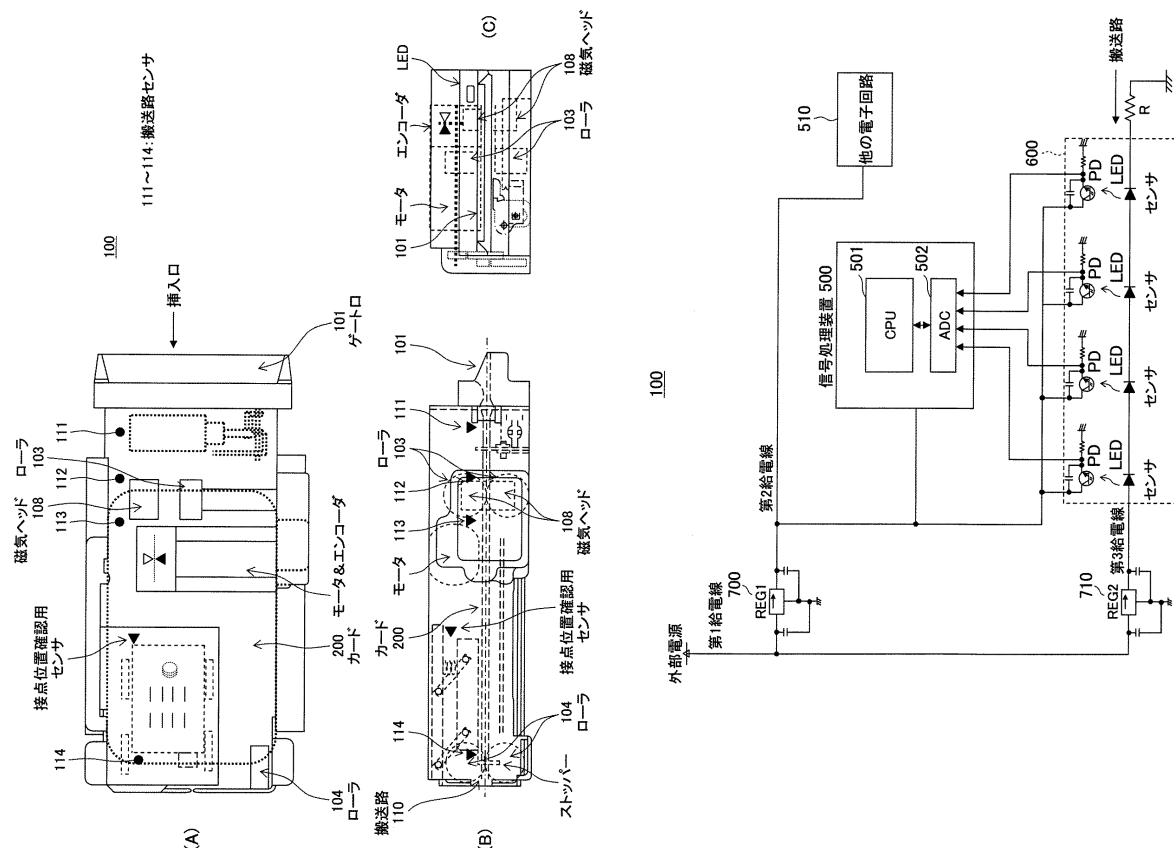
【符号の説明】

【0097】

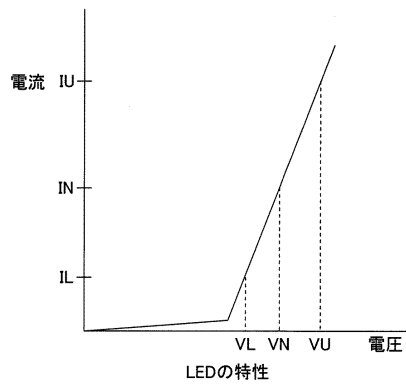
100、100A、100B...カードリーダ、500...信号処理装置、501、501A...演算処理ユニット、502...A/D変換器、503...不揮発性メモリ、600...搬送路センサ回路、700...第1の電圧調整回路、710...第2の電圧調整回路、800...分圧回路、810...第2の分圧回路、850...スイッチ回路、900...試験電源。

【図1】

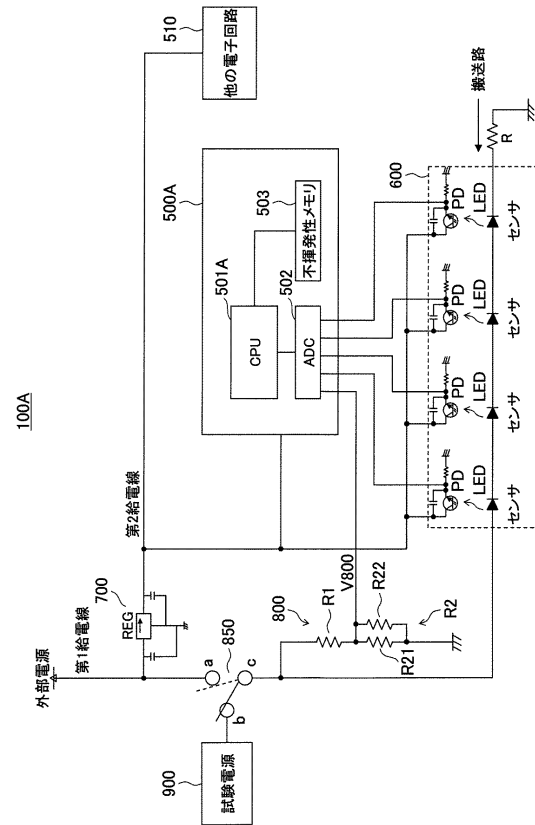
【図2】



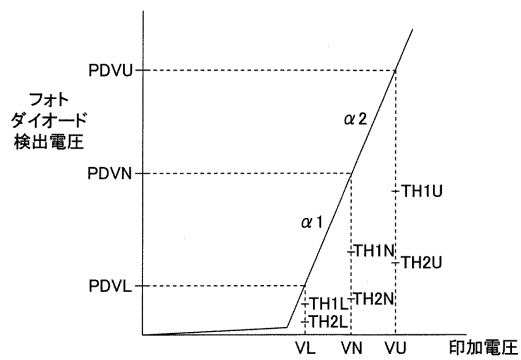
【図 3】



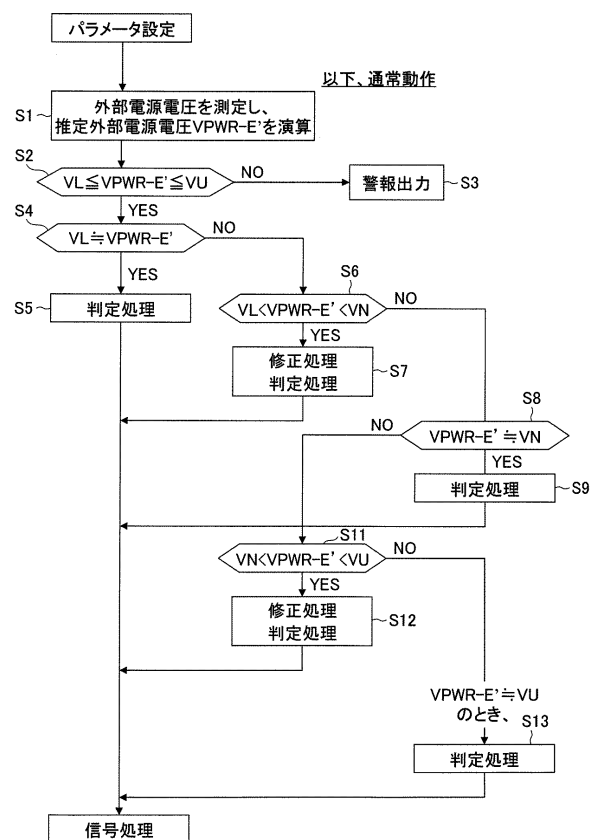
【図 4】



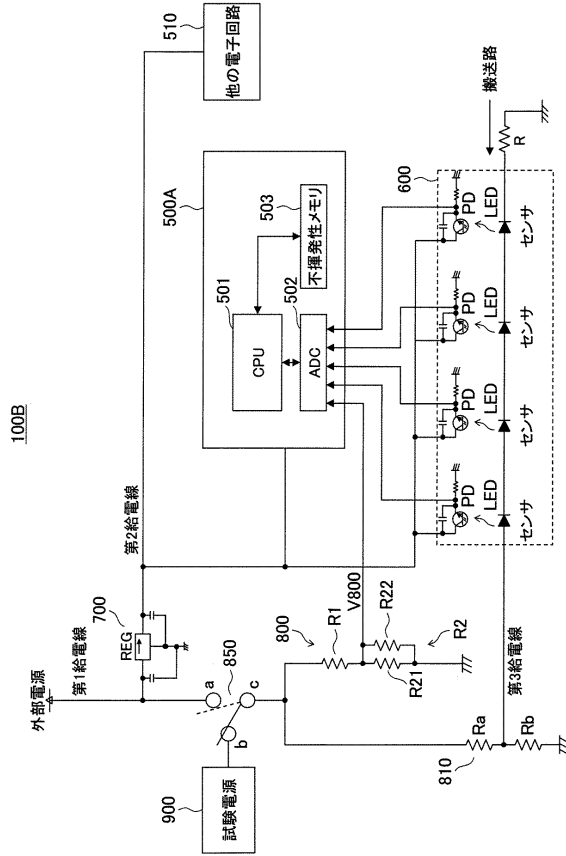
【図 5】



【図 6】



【図7】



フロントページの続き

- (72)発明者 東 賀津久
長野県諏訪郡下諏訪町 5 3 2 9 番地 日本電産サンキョー株式会社内
- (72)発明者 磯野 陽市
長野県諏訪郡下諏訪町 5 3 2 9 番地 日本電産サンキョー株式会社内

審査官 岡北 有平

- (56)参考文献 特開 2 0 0 8 - 0 0 9 4 7 8 (J P , A)
特開平 0 7 - 0 0 6 2 1 9 (J P , A)
特開平 0 3 - 2 5 1 9 7 5 (J P , A)
特開 2 0 0 6 - 0 9 2 3 2 3 (J P , A)
特開昭 5 8 - 0 9 6 2 0 3 (J P , A)
特開平 0 8 - 1 9 0 6 1 2 (J P , A)
米国特許第 0 3 9 7 3 9 2 8 (U S , A)

- (58)調査した分野(Int.Cl. , D B 名)
G 0 6 K 7 / 0 0 - 7 / 1 4