

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97108725

※申請日期：97年03月12日

※IPC分類：G09G 3/20 (2006.01)

一、發明名稱：

G09G 3/36 (2006.01)

(中) 顯示裝置和顯示裝置的驅動方法

(英) Display device, and driving method of display device

二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 本田達也

(英) HONDA, TATSUYA

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2007/03/23 ; 2007-076283 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：顯示裝置和顯示裝置的驅動方法

本發明的目的在於提供一種可靠性高的顯示裝置及顯示裝置的驅動方法，可以抑制在用作開關元件的電晶體的汲極附近產生高電場。著眼於電荷積蓄在像素的顯示元件和與該顯示元件並聯連接的其他電容器中的緩和時間，透過將施加到信號線的視頻信號分階段地改變且最終設定到所希望的位準，來抑制當寫入時施加到電晶體的源極和汲極之間的電壓。

六、英文發明摘要

發明之名稱：**DISPLAY DEVICE, AND DRIVING METHOD
OF DISPLAY DEVICE**

It is an object to provide a high reliable display device which can suppress the generation of high electric field near the drain of the transistor used as a switching element and a driving method thereof. A relaxation time when charge is stored in the display element of the pixel and other capacitors connected to the display element in parallel is focused on, and the voltage applied between the source and the drain of the transistor in the writing period is suppressed by changing the video signal applied to the signal line step by step and finally setting it at the desired level.

七、指定代表圖：

(一)、本案指定代表圖為：第 (4A) 圖

(二)、本代表圖之元件代表符號簡單說明：無

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

九、發明說明

【發明所屬之技術領域】

本發明係關於主動矩陣型的顯示裝置及其驅動方法。

【先前技術】

在主動矩陣型的顯示裝置中，對佈置為矩陣狀的幾十至幾百萬個像素的每一個，設置開關元件和顯示元件。由於所述開關元件，在將視頻信號輸入到像素之後，也能以某一定的程度保持對顯示元件施加電壓或供應電流，因此主動矩陣型可以靈活性地對應於面板的大型化及高清晰化，並且漸漸成為今後的顯示裝置的主流。

上述顯示裝置所具有的驅動電路的典型例子，是掃描線驅動電路和信號線驅動電路。透過掃描線驅動電路，一線一線地選擇多個像素，有時多線多線地選擇。並且，透過信號線驅動電路，控制向所述被選擇的線所具有的像素輸入視頻信號。

在將液晶材料用於顯示元件中的顯示裝置中，為了防止被稱為燒傷的液晶材料的退化而進行如下那樣的交流驅動，即，根據預定時序倒轉施加到顯示元件的電壓極性。例如，下述專利文獻 1 公開向液晶層的電壓施加，必須要透過交流驅動來進行。具體來說，交流驅動可以透過以共同電位為基準使輸入到每個像素的視頻信號的極性倒轉來實現。

[專利文獻 1] 日本專利申請公開第 3481349 號公報

然而，在將電晶體用作開關元件的顯示裝置中，有因交流驅動而導致該電晶體容易退化的問題。參照圖 20A 至 20C 和圖 21，說明進行交流驅動時的像素的工作。

圖 20A 示出主動矩陣型的顯示裝置所具有的像素的一般結構。電晶體 2001 是用來控制向像素輸入視頻信號的開關元件。此外，顯示元件 2002 是能夠顯示灰度的元件。在顯示元件 2002 所具有的一對電極中，將接收共同電壓的電極稱作相對電極，而將根據視頻信號接收電壓的電極稱作像素電極。

對每個像素，設置信號線 S_i ($i=1$ 至 x) 和掃描線 G_j ($j=1$ 至 y)。並且，電晶體 2001 的閘極連接到掃描線 G_j 。此外，電晶體 2001 的源極和汲極中的一個連接到信號線 S_i ，另一個連接到顯示元件 2002 的像素電極。

圖 21 示出在使圖 20A 所示的像素透過交流驅動工作的情況下的施加到信號線的電壓的時序圖。首先，如圖 20A 所示，在寫入週期中選擇掃描線 G_j ，使得電晶體 2001 導通。並且，當視頻信號的電壓 $+V_{sig}$ 施加到信號線 S_i 時，該電壓 $+V_{sig}$ 經過電晶體 2001 施加到顯示元件 2002 的像素電極。接下來，如圖 20B 所示，當寫入週期結束的同時，掃描線 G_j 的選擇結束時，電晶體 2001 截斷。因此，無論信號線 S_i 的電壓如何，一直到下一個寫入週期都保持電壓 $+V_{sig}$ 。

並且，如圖 20C 所示，在寫入週期中，再選擇掃描線 G_j 使得電晶體 2001 導通。此時，施加到信號線 S_i 的視頻

信號具有電壓 $+V_{sig}$ 的極性倒轉的電壓 $-V_{sig}$ 。當電壓 $-V_{sig}$ 施加到信號線 Si 時，該電壓 $-V_{sig}$ 經過電晶體 2001 施加到顯示元件 2002 的像素電極。此時，雖然電晶體 2001 的源極和汲極之間的電壓最終實質上接近 0，但是剛剛在電晶體 2001 導通且電壓 $-V_{sig}$ 施加到信號線 Si 之後，如圖 20C 所示，電壓 $|2V_{sig}|$ 施加到電晶體 2001 的源極和汲極之間。

當施加到源極和汲極之間的電壓增高時，在電晶體 2001 的汲極附近產生高電場，從而導致產生熱載流子效應，電晶體退化而臨界值電壓波動。特別是，當隨著像素部的高清晰化而電晶體的通道長度減短時，上述傾向更強，並且臨界值電壓的波動更大。當臨界值電壓大幅度地波動時，電晶體 2001 變成作為開關元件不正常工作，而導致顯示不良。因此，由於交流驅動而導致源極和汲極之間的電壓升高是降低顯示裝置的可靠性的原因之一。

此外，專利文獻 1 公開了向相當於上述信號線的寫入信號線輸入隨著時間變化而電壓漸漸改變的寫入信號的結構。但是，即使如專利文獻 1 那樣漸漸改變施加到信號線的電壓，像素所具有的顯示元件、以及與此並聯連接的儲存電容器所積蓄的電荷量，也追隨施加到信號線的電壓變化而改變。因此，與如圖 20A 至 20C 所示的現有的驅動方法相比，可以減小用作開關元件的電晶體的源極和汲極之間的電壓，然而還存在有可以進一步減小的餘地。

此外，在電晶體中設置 LDD（輕摻雜汲）區域是抑制

熱載流子效應的有效方法之一。但是，當改變電晶體的結構本身例如設置 LDD 區域等時，不僅使製造過程變成複雜，而且導致電晶體的特性的不均勻性。因此，透過改善電晶體的結構來抑制由於熱載流子效應而產生的臨界值電壓的波動，有一定的限度。

【發明內容】

本發明鑒於上述問題，其目的在於提供一種可靠性高的顯示裝置及其驅動方法，可以抑制在用作開關元件的電晶體的汲極附近產生高電場。

本發明人認為當對像素寫入視頻信號時，透過改變對信號線施加視頻信號的電壓的方法，可以抑制施加到電晶體的源極和汲極之間的電壓大小。並且，著眼於電荷積蓄在像素的顯示元件和與該顯示元件並聯連接的其他電容器中的緩和時間，想出來如下那樣的顯示裝置，即，透過將施加到信號線的視頻信號分階段地改變且最終設定到所希望的位準，來抑制當寫入時施加到電晶體的源極和汲極之間的電壓。

具體來說，本發明的顯示裝置，具有：可以透過多種電源電壓的供應，來多次地分階段地改變在寫入週期中施加到信號線的視頻信號的信號線驅動電路。並且，施加到信號線的視頻信號的電壓，可以透過在信號線驅動電路內部順次更換施加有不同的電源電壓的多個電源線來分階段地改變。在此情況下，信號線驅動電路具有多個電源電壓

的供應路徑。並且，還包括根據上述多種電源電壓順次更換視頻信號，而將此供應到一個信號線的電路。

或者，也可以透過在顯示裝置外部順次更換被供應的多種電源電壓，而不在信號線驅動電路內部更換電源電壓，多次地分階段地改變施加到信號線的視頻信號。

本發明可以在寫入週期中，將用作開關元件的電晶體的源極和汲極之間的電壓的絕對值，抑制到比進行圖 21 所示的驅動的現有的顯示裝置及進行專利文獻 1 所公開的驅動的顯示裝置小。因此，透過抑制在該電晶體的汲極附近產生高電場，可以防止由於熱載流子效應而導致的電晶體的退化。並且，根據本發明的結構，可以實現開關元件的可靠性的提高、以及顯示裝置的可靠性的提高。

【實施方式】

下面，參照附圖說明本發明的實施例模式。但是，本發明可以透過多種不同的方式來實施，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式和詳細內容在不脫離本發明的宗旨及其範圍內可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定在以下的實施例模式所記載的內容中。

實施例模式 1

參照圖 1A 和 1B 說明本發明的驅動方法。圖 1A 示出在本發明中施加到信號線的電壓的時序圖。在圖 1A 的最

初出現的寫入週期中，視頻信號以從共同電壓到 $+V_{sig}$ 如階梯形狀那樣分階段地改變的方式施加到信號線 S_i 。圖 1B 示出在圖 1A 的最初出現的寫入週期的時序圖的放大圖。

具體來說，如圖 1B 所示，當寫入週期開始時，信號線的電壓首先改變 $+\Delta V_{sig}$ 。其中，滿足 $|\Delta V_{sig}| < |V_{sig}|$ 。在電壓改變 $+\Delta V_{sig}$ 之後，當時間 t_s 經過時，信號線的電壓再改變 $+\Delta V_{sig}$ 。但是，假設寫入週期的長度為 t_w ，就滿足 $t_s < t_w$ 。

然後，當時間 t_s 經過時，信號線的電壓再改變 $+\Delta V_{sig}$ 。透過順次反復上述工作，信號線的電壓最終到達 $+V_{sig}$ 。並且，在下面出現的寫入週期中，如圖 1A 所示地進行驅動，以使信號線的電壓在時間 t_s 經過的每一次改變 $-\Delta V_{sig}$ 。

接下來，為了進一步容易瞭解地說明本發明的效果，而在現有的情況和本發明的情況之間，比較源極和汲極之間的電壓的時間變化。

首先，考慮到如現有那樣在寫入週期中，對信號線從頭施加預定電壓的情況下的源極和汲極之間的電壓 V_{ds1} 。將緊接著施加到信號線的視頻信號設定為 $+V_{sig}$ ，並且假設在下次寫入週期中，視頻信號 $-V_{sig}$ 施加到信號線。此時，由於在像素電極中釋放正電荷且注入負電荷，因此如果將顯示元件所具有的像素電極的電壓設定為 $V_p(t)$ ， $V_p(t)$ 就由如下公式 1 表示。

(公式 1)

$$V_p(t) = V_{sig} \times e^{-t/\tau} - V_{sig} \times (1 - e^{-t/\tau}) = -V_{sig} \times (1 - 2e^{-t/\tau})$$

因此，在對信號線從頭施加預定電壓的情況下，源極和汲極之間的電壓 V_{ds1} 由如下公式 2 表示。

(公式 2)

$$V_{ds1} = V_p(t) - (-V_{sig}) = -V_{sig} \times (1 - 2e^{-t/\tau}) + V_{sig} = 2 V_{sig} \times e^{-t/\tau}$$

由公式 2 可知，當 t 是無窮大時，源極和汲極之間的電壓 V_{ds1} 為 0。並且，由公式 2 可知，在現有的情況下，當 t 是 0 時，源極和汲極之間的電壓 V_{ds1} 為 $2 V_{sig}$ 。

接下來，考慮到如上述專利文獻 1 那樣在透過漸漸推移施加到信號線的視頻信號，來最終設定到所希望的位準的情況下的源極和汲極之間的電壓 V_{ds2} 。首先，當將緊接著施加到信號線的視頻信號和寫入時間分別設定為 $+ V_{sig}$ 和 t_w 時，信號線的電壓 $V_s(t)$ 由如下公式 3 表示。

(公式 3)

$$V_s(t) = - (V_{sig} / t_w) \times t$$

當將由顯示元件形成的電容器的電容值設定為 C_1 ，將用來保持施加到顯示元件所具有的一對電極之間的電壓的電容器的電容值設定為 C_s ，並且將積蓄在上述兩個電容器中的電荷量的總和值設定為 Q 時，滿足如下公式 4。

(公式 4)

$$Q = (C_s + C_1) \times V_p(t)$$

並且，當將佈線電阻設定為 R 時，滿足如下公式 5。

(公式 5)

$$dQ / dt = (C_s + C_1) \times (dV_p(t) / dt) = -(V_p(t) - V_s(t)) / R$$

接下來，當滿足 $\tau = (C_s + C_1) \times R$ 時，可以從公式 5 引出公式 6。

(公式 6)

$$dV_p(t)/dt = -(V_p(t) - V_s(t))/\tau$$

在此，將公式 1 代入公式 6，來引出公式 7。

(公式 7)

$$dV_p(t)/dt = -(V_p(t) + (V_{sig}/tw) \times t)/\tau$$

對 t 微分公式 7，並且設定 $dV_p(t)/dt = F(t)$ ，來引出公式 8。

(公式 8)

$$dF(t)/dt = -(F(t) + V_{sig}/tw)/\tau$$

此外，由於 V_{sig}/tw 是常數，因此公式 9 成立。

(公式 9)

$$dF(t)/dt = d(F(t) + V_{sig}/tw)/dt$$

將公式 9 代入公式 8，來引出公式 10。

(公式 10)

$$d(F(t) + V_{sig}/tw)/dt = -(F(t) + V_{sig}/tw)/\tau$$

公式 10 由於表示當微分 $F(t) + V_{sig}/tw$ 時返回原來的函數，因此意味著 $F(t) + V_{sig}/tw$ 是指數函數。從而，如下公式 11 成立。

(公式 11)

$$F(t) + V_{sig}/tw = A \times e^{-t/\tau} \quad (A \text{ 是常數})$$

由於滿足 $dV_p(t)/dt = F(t)$ ，因此可以從公式 11 引出如下公式 12。

(公式 12)

$$dV_p(t)/dt = A \times e^{-t/\tau} - V_{sig}/tw$$

透過積分公式 12，來引出如下公式 13。

(公式 13)

$$V_p(t)/dt = -t \times A \times e^{-t/\tau} - (V_{sig}/tw) \times t$$

此外，當設定 $V_p(0) = V_{sig}$ 時，由公式 13 可知 $A = -V_{sig}/\tau$ 。因此，將 A 代入公式 13，來引出如下公式 14。

(S)

(公式 14)

$$V_p(t) = V_{sig} \times e^{-t/tw} - (V_{sig}/tw) \times t$$

由公式 14 可知，專利文獻 1 所公開的源極和汲極之間的電壓 V_{ds2} ，可以由如下公式 15 表示。

(公式 15)

$$V_{ds2} = V_p(t) - V_s(t) = V_{sig} \times e^{-t/tw}$$

由公式 15 可知，當 t 是無窮大時，源極和汲極之間的電壓 V_{ds2} 為 0。並且，由公式 15 可知，當 t 是 0 時，源極和汲極之間的電壓 V_{ds2} 為 V_{sig} 。

接下來，考慮到如本發明那樣在透過分階段地改變施加到信號線的視頻信號來最終設定到所希望的位準的情況下的源極和汲極之間的電壓 V_{ds3} 及 V_{ds4} 。

在本實施例模式中，將緊接著施加到信號線的視頻信號設定為 $+V_{sig}$ 。並且，在寫入週期 tw 內透過幾個階段以 $-\Delta V_{sig}$ 改變施加到信號線的電壓。將從改變電壓到使下次施加到信號線的電壓改變 $-\Delta V_{sig}$ 的期間設定為 ts 。 ts 短於寫入週期 tw 。

首先，考慮到在 $0 \leq t \leq ts$ 的條件下的源極和汲極之間的電壓 V_{ds3} 。在 $0 \leq t \leq ts$ 的條件下，由於滿足 $V_s(t) = -\Delta V_{sig}$ ，所以 $V_s(t)$ 是一定的。因此，電壓 V_{ds3} 由如下公式 16 表示。

(公式 16)

$$V_{ds3} = V_p(t) - V_s(t) = V_p(t) + \Delta V_{sig}$$

此外，在本發明中，與現有情況相同地滿足公式 4。因此，當將佈線電阻設定為 R 時，如下公式 17 成立。

(公式 17)

$$dQ / dt = (C_s + C_l) \times (dV_p(t) / dt) = - (V_p(t) + \Delta V_{sig}) / R$$

接下來，當滿足 $\tau = (C_s + C_l) \times R$ 時，可以從公式 17 引出公式 18。

(公式 18)

$$dV_p(t) / dt = - (V_p(t) + \Delta V_{sig}) / \tau$$

由於 ΔV_{sig} 是常數，因此公式 19 成立。

(公式 19)

$$dV_p(t) / dt = d(V_p(t) + \Delta V_{sig}) / dt$$

將公式 19 代入公式 18，來引出公式 20。

(公式 20)

$$d(V_p(t) + \Delta V_{sig}) / dt = - (V_p(t) + \Delta V_{sig}) / \tau$$

公式 20 由於表示當微分 $V_p(t) + \Delta V_{sig}$ 時返回原來的函數，因此意味著 $V_p(t) + \Delta V_{sig}$ 是指數函數。從而，如下公式 21 成立。

(公式 21)

$$V_p(t) + \Delta V_{sig} = B \times e^{-t/\tau} \quad (B \text{ 是常數})$$

此外，當設定 $V_p(0) = V_{sig}$ 時，由公式 21 可知 $B = V_{sig} + \Delta V_{sig}$ 。因此，將 B 代入公式 21，來引出如下公式 22。

(公式 22)

$$V_p(t) = -\Delta V_{sig} + (V_{sig} + \Delta V_{sig}) \times e^{-t/\tau}$$

由公式 22 可知，本發明的在 $0 \leq t \leq t_s$ 的條件下的源極和汲極之間的電壓 V_{ds3} 可以由如下公式 23 表示。

(公式 23)

$$V_{ds3} = V_p(t) - V_s(t) = (V_{sig} + \Delta V_{sig}) \times e^{-t/\tau}$$

由公式 23 可知，當 t 是無窮大時，源極和汲極之間的電壓 V_{ds3} 為 0。並且，由公式 23 可知，當 t 是 0 時，

源極和汲極之間的電壓 V_{ds3} 為 $V_{sig} + \Delta V_{sig}$ 。

接下來，考慮到在 $t_s < t \leq 2t_s$ 的條件下的源極和汲極之間的電壓 V_{ds4} 。在 $t_s < t \leq 2t_s$ 的條件下，由於滿足 $V_s(t) = -2\Delta V_{sig}$ ，所以 $V_s(t)$ 是一定的。因此，電壓 V_{ds4} 由如下公式 24 表示。

(公式 24)

$$V_{ds4} = V_p(t) - V_s(t) = V_p(t) + 2\Delta V_{sig}$$

此外，在本發明中，與現有情況相同地滿足公式 4。因此，當將佈線電阻設定為 R 時，如下公式 25 成立。

(公式 25)

$$dQ/dt = (C_s + C_l) \times (dV_p(t)/dt) = -(V_p(t) + 2\Delta V_{sig})/R$$

接下來，當滿足 $\tau = (C_s + C_l) \times R$ 時，可以從公式 25 引出公式 26。

(公式 26)

$$dV_p(t)/dt = -(V_p(t) + 2\Delta V_{sig})/\tau$$

由於 $2\Delta V_{sig}$ 是常數，因此公式 27 成立。

(公式 27)

$$dV_p(t)/dt = d(V_p(t) + 2\Delta V_{sig})/dt$$

將公式 27 代入公式 26，來引出公式 28。

(公式 28)

$$d(V_p(t) + 2\Delta V_{sig})/dt = -(V_p(t) + 2\Delta V_{sig})/\tau$$

公式 28 由於表示當微分 $V_p(t) + 2\Delta V_{sig}$ 時返回原來的函數，因此意味著 $V_p(t) + 2\Delta V_{sig}$ 是指數函數。從而，如下公式 29 成立。

(公式 29)

$$V_p(t) + 2\Delta V_{sig} = C \times e^{-t/\tau} \quad (C \text{ 是常數})$$

此外，當設定 $V_p(0) = -\Delta V_{sig}$ 時，由公式 29 可知

$C = \Delta V_{sig}$ 。因此，將 C 代入公式 29，最後將 t 代替 $t - t_s$ ，來引出如下公式 30。

(公式 30)

$$V_p(t) = -2\Delta V_{sig} + V_{sig} \times e^{-(t-t_s)/\tau}$$

由公式 30 可知，本發明的在 $t_s < t \leq 2t_s$ 的條件下的源極和汲極之間的電壓 V_{ds4} ，透過最後將 t 代替 $t - t_s$ ，可以由如下公式 31 表示。

(公式 31)

$$V_{ds4} = V_p(t) - V_s(t) = \Delta V_{sig} \times e^{-(t-t_s)/\tau}$$

由公式 31 可知，本發明的在 $t_s < t \leq 2t_s$ 的條件下的源極和汲極之間的電壓 V_{ds4} 的最大值為 ΔV_{sig} 。並且，也在將 t 的範圍一般化地設定為 $m \times t_s < t \leq (m+1) \times t_s < t_w$ (m 是大於 1 的整數) 的情況下，源極和汲極之間的電壓可以由公式 31 表示。因此，在 t 的範圍為 $m \times t_s < t \leq (m+1) \times t_s < t_w$ 的情況下，源極和汲極之間的電壓的最大值為 ΔV_{sig} 。

圖 2 示出本發明的像素電極的電壓 $V_p(t)$ 和信號線的電壓 $V_s(t)$ 的時間變化。如圖 2 所示，在將時間 t_s 的值設定為大於電荷的緩和時間 τ 的情況下，當信號線的電壓 $V_s(t)$ 以時間 t_s 改變時，電壓 $V_p(t)$ 的值追隨此地改變。

接下來，比較 V_{ds1} 、 V_{ds2} 、以及 V_{ds3} 和 V_{ds4} 的時間變化，所述 V_{ds1} 是現有的在對信號線從頭施加預定電壓的情況下源極和汲極之間的電壓，所述 V_{ds2} 是專利文獻 1 的在透過漸漸改變施加到信號線的視頻信號來最終設

定到所希望的位準的情況下的源極和汲極之間的電壓，所述 V_{ds3} 和 V_{ds4} 是本發明的在透過分階段地改變施加到信號線的視頻信號來最終設定到所希望的位準的情況下的源極和汲極之間的電壓。

此外，在本實施例模式中，爲了簡單地比較，而假設 $V_{sig}=1$ 、 $\tau=1$ 、 $t_w/\tau=6$ 、 $\Delta V_{sig}=1/6$ 、 $t_s=1$ 。並且，在上述假設下，透過使用公式 2、公式 15、公式 24、公式 31 來獲得的源極和汲極之間的電壓的時間變化表示於圖 3。

由圖 3 可知，在本發明中，雖然當在寫入週期中最初使電壓改變 $-\Delta V_{sig}$ 時，源極和汲極之間的電壓的絕對值變成比電壓 V_{ds2} 大 ΔV_{sig} ，但是在之後的期間中，可以將源極和汲極之間的電壓的絕對值的最大值抑制到比 V_{ds1} 和 V_{ds2} 小。

因此，透過本發明，由於在寫入週期中，可以將用作開關元件的電晶體的源極和汲極之間的電壓的絕對值成爲比現有的值小，因此可以防止在該電晶體的汲極附近產生高電場。並且，透過本發明的結構，可以實現開關元件的可靠性的提高、以及顯示裝置的可靠性的提高。

此外，在圖 1A 和 1B 示出信號線的電壓以三個階段改變的例子，然而本發明不局限於此。在本發明中，信號線的電壓既可以兩個階段改變，又可以四個階段以上改變。

此外，每個階段的電壓的變化量並不需要爲一定。也可以在每個階段中使電壓的變化量爲不同。例如，在上一個寫入週期中施加極性不同的電壓的情況下，透過將在寫

入週期的第一階段中改變的電壓的變化量抑制到比其他階段中的變化量小，來將用作開關元件的電晶體的在第一階段中的源極和汲極之間的電壓抑制到更小。特別是，透過在第一階段中施加基準電壓且從下一個階段開始改變施加到信號線的電壓，可以如專利文獻 1 所公開的源極和汲極之間的電壓那樣，將寫入週期的第一階段中的源極和汲極之間的電壓抑制到小。

此外，在本發明中進行的交流驅動不僅可以為在任意一個框周期中對所有的像素輸入具有相同極性的視頻信號的框倒轉驅動，而且可以為源極線倒轉驅動、閘極線倒轉驅動、點倒轉驅動、或者其他倒轉驅動。源極線倒轉驅動是指在任意一個框周期中對連接到某一個信號線的所有像素輸入具有相同極性的視頻信號且對連接到相鄰的信號線的像素輸入具有相反極性的視頻信號的驅動方法。閘極線倒轉驅動是指在任意一個框周期中對連接到某一個掃描線的所有像素輸入具有相同極性的視頻信號且對連接到相鄰的掃描線的像素輸入具有相反極性的視頻信號的驅動方法。點倒轉驅動是指在任意一個框周期中對鄰接的像素輸入具有相反極性的視頻信號的驅動方法。

實施例模式 2

參照圖 4A 和 4B 說明與實施例模式 1 不同的驅動方法。圖 4A 示出在本發明中施加到信號線的電壓的時序圖。與實施例模式 1 同樣，在圖 4A 的最初出現的寫入週期中

，視頻信號 $+V_{sig}$ 分階段地施加到信號線 Si 。圖 4B 示出在圖 4A 的最初出現的寫入週期的時序圖的放大圖。

如圖 4B 所示，當寫入週期開始時，信號線的電壓首先改變 $+\Delta V_{sig}$ 。此外，滿足 $|\Delta V_{sig}| < |V_{sig}|$ 。並且，在本實施例模式中，以上述電容 C_s 和 C_l 的電荷量的變化更容易追隨信號線的電壓的變化的方式改變信號線的電壓。具體來說，在實施例模式 1 中，使電壓提高 $+\Delta V_{sig}$ 以使其波形成為矩形，但是在本實施例模式中，延遲 $+\Delta V_{sig}$ 的電壓上升，以使其波形產生拋物線形狀的圓鈍。

接下來，在電壓改變 $+\Delta V_{sig}$ 之後，當時間 t_s 經過時，信號線的電壓再改變 $+\Delta V_{sig}$ 。但是，假設寫入週期的長度為 t_w ，就滿足 $t_s < t_w$ 。然後，當時間 t_s 經過時，信號線的電壓同樣地再改變 $+\Delta V_{sig}$ 。透過順次反復上述工作，信號線的電壓最終到達 $+V_{sig}$ 。此外，第二階段以後的電壓變化與第一階段同樣，延遲 $+\Delta V_{sig}$ 的電壓上升以使其波形變鈍。

並且，在下面出現的寫入週期中，如圖 4A 所示地進行驅動，以使信號線的電壓在時間 t_s 經過的每一次改變 $-\Delta V_{sig}$ 。在電壓每次改變 $-\Delta V_{sig}$ 的情況下，與電壓每次改變 $+\Delta V_{sig}$ 的情況同樣以上述電容 C_s 和 C_l 的電荷量的變化更容易追隨信號線的電壓的變化的方式改變信號線的電壓。具體來說，在實施例模式 1 中，使電壓提高 $-\Delta V_{sig}$ 的電壓以使其波形成為矩形，但是在本實施例模式中，延遲 $-\Delta V_{sig}$ 的電壓上升以使其波形變鈍。

接下來，考慮到如本實施例模式那樣在透過分階段地改變施加到信號線的視頻信號，來最終設定到所希望的位準的情況下的源極和汲極之間的電壓 V_{ds5} 及 V_{ds6} 。

在本實施例模式中，將緊接著施加到信號線的視頻信號設定為 $+V_{sig}$ 。此外，考慮到使施加到信號線的電壓波形延遲電荷的積蓄時間 $\tau = (C_s + C_l) \times R$ 的情況。此外，在寫入週期 t_w 內透過幾個階段以 $-\Delta V_{sig}$ 改變施加到信號線的電壓。並且，將到使施加到信號線的電壓改變 $-\Delta V_{sig}$ 的期間設定為 t_s 。 t_s 短於寫入週期 t_w 。

首先，考慮到在 $0 \leq t \leq t_s$ 的條件下的源極和汲極之間的電壓 V_{ds5} 。在 $0 \leq t \leq t_s$ 的條件下，滿足 $V_s(t) = -\Delta V_{sig} \times (1 - e^{-t/\tau})$ 。因此，電壓 V_{ds5} 由如下公式 32 表示。

(公式 32)

$$V_{ds5} = V_p(t) - V_s(t) = V_p(t) + \Delta V_{sig} \times (1 - e^{-t/\tau})$$

此外，在本發明中，與現有的情況相同地滿足公式 4。因此，當將佈線電阻設定為 R 時，如下公式 33 成立。

(公式 33)

$$dQ/dt = (C_s + C_l) \times (dV_p(t)/dt) = -(V_p(t) + \Delta V_{sig} \times (1 - e^{-t/\tau})) / R$$

接下來，當滿足 $\tau = (C_s + C_l) \times R$ 時，可以從公式 33 引出公式 34。

(公式 34)

$$dV_p(t)/dt = -(V_p(t) + \Delta V_{sig} \times (1 - e^{-t/\tau})) / \tau$$

在此，當利用微分方程式 $dy/db = -a \times y + Q(b)$ 的一般解為 $y = e^{-ab} \times \{ \int e^{ab} \times Q(b) db + D \}$ (D 是常數) 的法則來解公式 34 時，可以得到公式 35。

(公式 35)

$$V_p(t) = -\Delta V_{sig} + (t - D) \times (\Delta V_{sig} / \tau) \times e^{-t/\tau}$$

當將初始條件為 $V_p(0) = +V_{sig}$ 時，由公式 35 可知 $D = -(\tau / \Delta V_{sig}) \times (\Delta V_{sig} + V_{sig})$ 。將 D 代入公式 35，來引出如下公式 36。

(公式 36)

$$V_p(t) = -\Delta V_{sig} + (t + (\tau / \Delta V_{sig}) \times (\Delta V_{sig} + V_{sig})) \times (\Delta V_{sig} / \tau) \times e^{-t/\tau}$$

因此，由公式 32 和公式 36 可知， V_{ds5} 由如下公式 37 表示。

(公式 37)

$$V_{ds5} = V_p(t) + \Delta V_{sig} \times (1 - e^{-t/\tau}) = (t + (\tau / \Delta V_{sig}) \times V_{sig}) \times (\Delta V_{sig} / \tau) \times e^{-t/\tau}$$

接下來，考慮到在 $t_s < t \leq 2t_s$ 的條件下的源極和汲極之間的電壓 V_{ds6} 。在 $t_s < t \leq 2t_s$ 的條件下，滿足 $V_s(t) = -\Delta V_{sig} \times (1 - e^{-t/\tau}) - \Delta V_{sig} = -\Delta V_{sig} \times (2 - e^{-t/\tau})$ 。因此，電壓 V_{ds6} 由如下公式 38 表示。

(公式 38)

$$V_{ds6} = V_p(t) - V_s(t) = V_p(t) + \Delta V_{sig} \times (2 - e^{-t/\tau})$$

此外，在本發明中，與現有的情況相同地滿足公式 4。因此，當將佈線電阻設定為 R 時，如下公式 39 成立。

(公式 39)

$$dQ/dt = (C_s + C_l) \times (dV_p(t)/dt) = -(V_p(t) + \Delta V_{sig} \times (2 - e^{-t/\tau})) / R$$

接下來，當滿足 $\tau = (C_s + C_l) \times R$ 時，可以從公式 39 引出公式 40。

(公式 40)

$$dV_p(t)/dt = -(V_p(t) + \Delta V_{sig} \times (2 - e^{-t/\tau})) / \tau$$

在此，當使用 $dy/db = -a \times y + Q(b)$ 的解為 $y = e^{-ab} \times \{ \int e^{ab} \times Q(b) db + E \}$ (E 是常數) 的法則來解公式 40

時，可以得到公式 41。

(公式 41)

$$V_p(t) = -(\Delta V_{sig}/\tau) \times e^{-t/\tau} \{2\tau \times e(t/\tau) - t + E\}$$

當將初始條件為 $V_p(0) = -\Delta V_{sig}$ 時，由公式 41 可知 $E = -\tau$ 。將 E 代入公式 41，最後將 t 代替 $t - t_s$ ，來引出如下公式 42。

(公式 42)

$$V_p(t) = -(\Delta V_{sig}/\tau) \times e^{-(t-t_s)/\tau} \{2\tau \times e((t-t_s)/\tau) - (t-t_s) - \tau\}$$

因此，由公式 38 和公式 42 可知，當將 t 代替 $t - t_s$ 時， V_{ds6} 由如下公式 43 表示。

(公式 43)

$$V_{ds6} = V_p(t) + \Delta V_{sig} \times (2 - e^{-(t-t_s)/\tau}) = ((t-t_s)/\tau) \times \Delta V_{sig} \times e^{-(t-t_s)/\tau}$$

此外，也在將 t 的範圍一般化地設定為 $m \times t_s < t \leq (m+1) \times t_s < t_w$ (m 是大於 1 的整數) 的情況下，源極和汲極之間的電壓可以由公式 43 表示。

圖 5 示出本實施例模式的像素電極的電壓 $V_p(t)$ 和信號線的電壓 $V_s(t)$ 的時間依賴性。如圖 5 所示，在使施加到信號線的電壓的波形延遲積蓄時間 $\tau = (C_s + C_1) \times R$ 的情況下，當信號線的電壓 $V_s(t)$ 以時間 t_s 改變時，電壓 $V_p(t)$ 的值比實施例模式 1 的情況進一步追隨此地改變。

接下來，比較 V_{ds1} 、 V_{ds2} 、以及 V_{ds5} 和 V_{ds6} 的時間依賴性，所述 V_{ds1} 是現有的在對信號線從頭施加預定電壓的情況下的源極和汲極之間的電壓，所述 V_{ds2} 是專利文獻 1 的在透過漸漸改變施加到信號線的視頻信號來最終設定到所希望的位準的情況下的源極和汲極之間的電壓，

所述 V_{ds5} 和 V_{ds6} 是本發明的在透過分階段地改變施加到信號線的視頻信號，來最終設定到所希望的位準的情況下，的源極和汲極之間的電壓。

此外，在本實施例模式中，為了簡單地進行比較，而假設 $V_{sig}=1$ 、 $\tau=1$ 、 $tw/\tau=6$ 、 $\Delta V_{sig}=1/6$ 、 $ts=1$ 。並且，在上述假設下，圖 6 示出透過使用公式 2、公式 15、公式 37、公式 43，來獲得的源極和汲極之間的電壓的時間變化。

由圖 6 可知，在本實施例模式的 V_{ds5} 和 V_{ds6} 中，雖然當在寫入期間中最初使電壓改變 $-\Delta V_{sig}$ 時， V_{ds5} 和 V_{ds6} 的絕對值與 V_{ds1} 和 V_{ds2} 實質上相同，但是在之後的期間中，可以將 V_{ds5} 和 V_{ds6} 的絕對值的最大值抑制到比 V_{ds1} 和 V_{ds2} 小。

此外，在圖 4A 和 4B 示出信號線的電壓以三個階段改變的例子，然而本發明不局限於此。在本發明中，信號線的電壓既可以兩個階段改變，又可以四個階段以上改變。

此外，每個階段的電壓的變化量並不需要為一定。也可以在每個階段中使電壓的變化量為不同。例如，在上一個寫入週期中施加極性不同的電壓的情況下，透過將在寫入週期的第一階段中改變的電壓的變化量抑制到比其他階段中的變化量小，來可以將用作開關元件的電晶體的在第一階段中的源極和汲極之間的電壓抑制到更小。特別是，透過在第一階段中施加基準電壓且從下一個階段開始改變施加到信號線的電壓，可以將寫入週期的第一階段中的源極和汲極之間的電壓抑制到比專利文獻 1 所公開的源極和

汲極之間的電壓小。

因此，透過本發明，由於在寫入週期中，可以將用作開關元件的電晶體的源極和汲極之間的電壓的絕對值成為比現有的值小，因此可以防止在該電晶體的汲極附近產生高電場。並且，透過本發明的結構，可以實現開關元件的可靠性的提高、以及顯示裝置的可靠性的提高。

此外，在本發明中進行的交流驅動不僅可以為在任意一個框周期中對所有的像素輸入具有相同極性的視頻信號的框倒轉驅動，而且可以為源極線倒轉驅動、閘極線倒轉驅動、點倒轉驅動、或者其他倒轉驅動。源極線倒轉驅動是指在任意一個框周期中對連接到某一個信號線的所有像素輸入具有相同極性的視頻信號且對連接到相鄰的信號線的像素輸入具有相反極性的視頻信號的驅動方法。閘極線倒轉驅動是指在任意一個框周期中對連接到某一個掃描線的所有像素輸入具有相同極性的視頻信號且對連接到相鄰的掃描線的像素輸入具有相反極性的視頻信號的驅動方法。點倒轉驅動是指在任意一個框周期中對鄰接的像素輸入具有相反極性的視頻信號的驅動方法。

實施例模式 3

在本實施例模式中，說明具體的電荷積蓄的緩和時間的計算方法。

在此計算出如下情況的緩和時間 τ ，即，在假設在像素內佈線電阻小得可以忽略，並且像素內的電阻 R 起因於

用作開關元件的電晶體的情況下的緩和時間。由於用作開關元件的電晶體在線性區域中工作，因此電晶體的通道形成區域中的電阻可以由如下公式 44 表示。此外，在公式 44 中， V_{gs} 和 V_{th} 分別表示施加到電晶體的閘極和源極之間的電壓（閘極電壓）和臨界值電壓。此外， L 和 W 分別表示通道長度和通道寬度， μ 表示遷移率，並且 C_{ox} 表示電晶體的單位面積的閘極電容。

(公式 44)

$$R = 1 / \beta (V_{gs} - V_{th}) \text{ Note that } \beta = (L / W) \times \mu \times C_{ox}$$

接下來，當假設像素內的電容相當於液晶電容時，像素的電容值 C_p 由如下公式 45 表示。此外，在公式 45 中， ϵ_0 和 ϵ_{liq} 分別表示真空的介電常數和液晶的相對介電常數。此外， t_{liq} 表示液晶的膜厚度， S 表示像素電極的面積。

(公式 45)

$$C_p = (\epsilon_0 \times \epsilon_{liq} \times t_{liq}) \times S$$

接下來，透過以將使用了非晶矽的電晶體用作開關元件的液晶面板為例，並且設定其 L/W 、 μ 、 C_{ox} 、 V_{gs} 、 V_{th} 、 ϵ_{liq} 、 t_{liq} 、 S 、 R 的一般值，來計算出緩和時間 τ 。具體地設定為 $L/W=10/10\mu m$ 、 $\mu=0.5cm^2/Vsec$ 、 $C_{ox}=1.8 \times 10^{-4}F$ （假想閘極絕緣膜相當於膜厚度為 300nm 的氮化矽膜）、 $V_{gs}=10V$ 、 $V_{th}=5V$ 、 $\epsilon_{liq}=8$ 、 $t_{liq}=6\mu m$ 、 $S=150 \times 150\mu m$ 。

因此，緩和時間為 $\tau = C_p \times R = 2.6 \times 10^{-13} \times 2.2 \times 10^7 sec = 5.7 \times 10^{-6} sec$ 。當假設 VGA（480×640 像素），並且將一個框周期設定為 1/60sec 時，一個水平期間（寫入一行而需

要的時間) 為 $1/60/480=3.5\times 10^{-5}\text{sec}$ ，該一個水平期間為寫入時間 t_w 會獲得的最大值。為了相當於信號線的電壓的電荷積蓄於電容器中，而需要 $t_s>\tau$ ，並且可能的寫入時間的步驟的大概分割數可以透過 t_w/τ 來獲得。在上述例子中，由於滿足 $t_w=3.5\times 10^{-5}\text{sec}$ ，所以步驟分割數為 $t_w/\tau=3.5\times 10^{-5}/(5.7\times 10^{-6})\approx 6$ 。因此，當假設信號線的電壓為 5V 時，步驟電壓 ΔV_{sig} 為 $5/6=0.83\text{V}$ 。

實施例模式 4

在本實施例模式中，說明本發明的顯示裝置的結構。圖 7A 是本實施例模式的顯示裝置的方塊圖。圖 7A 所示的顯示裝置包括：具有多個具備顯示元件的像素的像素部 100；以每個線選擇各個像素的掃描線驅動電路 110；以及控制對被選擇的線的像素輸入視頻信號的信號線驅動電路 120。

在圖 7A 中，信號線驅動電路 120 包括移位暫存器 121、第一鎖存器 122、第二鎖存器 123、以及位準移位器 124。對移位暫存器 121 輸入時鐘信號 S-CLK、起始脈衝信號 S-SP、以及掃描方向轉換信號 L/R。移位暫存器 121 根據這些時鐘信號 S-CLK 及起始脈衝信號 S-SP 生成脈衝順次轉移的時序信號，來將該信號輸出到第一鎖存器 122。時序信號的脈衝出現的順序由掃描方向轉換信號 L/R 轉換。

當時序信號輸入到第一鎖存器 122 時，視頻信號根據

該時序信號的脈衝按順序寫入且保持在第一鎖存器 122 所具有的多個儲存元件中。此外，當將信號線的數量設定為 x ，並且假設以 m 個階段改變施加到信號線的電壓時，第一鎖存器 122 所具有的儲存元件的數量至少為 $x \times m$ 個。並且，具有相同的影像資訊的視頻信號輸入到與同一個信號線對應的 m 個儲存元件。

此外，雖然在本實施例模式中，對第一鎖存器 122 所具有的多個儲存元件按順序寫入視頻信號，但是本發明不局限於該結構。也可以進行所謂的分割驅動，即，將第一鎖存器 122 所具有的多個儲存元件分類成幾個組，對該幾個組的每一組同時輸入視頻信號。此外，將此時的組數量稱作分割數。例如，在以四個儲存元件將鎖存器分類成組的情況下，以四分割進行分割驅動。

一直到在第一鎖存器 122 中對所有的儲存元件的視頻信號的寫入都結束的時間，相當於水平期間（線期間）。實際上，有時，將對上述水平期間追加水平歸線期間的時間稱作水平期間。

當假設將信號線的數量設定為 x ，並且以 m 個階段改變施加到信號線的電壓時，第二鎖存器 123 至少具有 $x \times m$ 個儲存元件。並且，在一個水平期間結束之後，保持在第一鎖存器 122 的視頻信號根據輸入到第二鎖存器 123 的鎖存信號 $LS1$ 至 LSm 的脈衝寫入且保持在第二鎖存器 123 中。對將視頻信號發送到了第二鎖存器 123 的第一鎖存器 122 再根據來自移位暫存器 121 的時序信號順次寫入下一

個視頻信號。

此外，在鎖存信號 $LS1$ 至 LSm 中，脈衝按順序轉移。從而，著眼於第二鎖存器 123 所具有的與同一個信號線對應的 m 個儲存元件，從第一鎖存器 122 的視頻信號的輸入對該 m 個儲存元件按順序進行。因此，在第二次的一個水平期間中，分別存儲在第二鎖存器 123 內的 m 個儲存元件中的視頻信號按從第一鎖存器 122 寫入的順序輸入到位準移位器 124。

對位準移位器 124 除了施加接地（GND）等共同的電源電壓以外，經過電源線等供應路徑還施加電源電壓 $V1$ 至 Vm 。並且，寫入到第二鎖存器 123 的視頻信號在位準移位器 124 中根據電源電壓 $V1$ 至 Vm 調整其電壓，然後經過信號線輸入到像素部 100。

此外，在本實施例模式中，分別存儲在第二鎖存器 123 內的 m 個儲存元件中的視頻信號按順序經過位準移位器 124 輸入到同一個信號線。並且，由於每個視頻信號根據電源電壓 $V1$ 至 Vm 調整其電壓，所以可以根據電源電壓 $V1$ 至 Vm 按順序改變在寫入週期中施加到每個信號線的電壓。因此，位準移位器 124 相當於用來根據被供應的電源電壓按順序轉換視頻信號而將此供應到像素部的電路。

此外，在信號線驅動電路 120 中，也可以使用能夠輸出脈衝順次轉移的信號的其他電路而代替移位暫存器 121。

此外，雖然在圖 7A 中，位準移位器 124 的後一段直接與像素部 100 連接，但是本發明不局限於該結構。可以在像素部 100 的前一段設置對從位準移位器 124 輸出的視頻信號進行信號處理的電路。作為進行信號處理的電路，可以舉出如下例子如能夠將波形整形的緩衝器、以及能夠轉換成類比信號的數位類比轉換電路等。

接下來，說明掃描線驅動電路 110 的結構。掃描線驅動電路 110 具有移位暫存器。在掃描線驅動電路 110 中，透過時鐘信號 G-CLK、起始脈衝信號 G-SP、以及掃描方向轉換信號 L/R 輸入到移位暫存器，而脈衝順次轉移的選擇信號經過掃描線輸入到像素部 100。選擇信號的脈衝出現的順序由掃描方向轉換信號 L/R 轉換。透過生成了的選擇信號的脈衝輸入到掃描線，而具有該掃描線的線的像素被選擇，並且視頻信號輸入到該像素。

此外，在掃描線驅動電路 110 中，既可在移位暫存器的後一段直接與像素部 100 連接，又可在像素部 100 的前一段設置對從移位暫存器輸出的選擇信號進行信號處理的電路。作為進行信號處理的電路，可以舉出如下例子如能夠將波形整形的緩衝器、以及能夠放大振幅的位準移位器等。

此外，雖然圖 7A 示出在位準移位器 124 中根據電源電壓 V_1 至 V_m 調整在一個寫入週期中輸入到同一個信號線的 m 個視頻信號的結構，但是本發明不局限於該結構。並不一定需要設置位準移位器 124。例如，也可以採用在

第二鎖存器 123 中根據電源電壓 V_1 至 V_m 調整視頻信號的結構。

圖 7B 示出沒有設置位準移位器的本發明的顯示裝置的結構。在圖 7B 中，電源電壓 V_1 至 V_m 經過電源線等供應路徑施加到第二鎖存器 123。並且，視頻信號在第二鎖存器 123 中根據電源電壓 V_1 至 V_m 調整其電壓，然後經過信號線輸入到像素部 100。

此外，由於每個視頻信號根據電源電壓 V_1 至 V_m 調整其電壓，所以可以根據電源電壓 V_1 至 V_m 按順序改變在寫入週期中施加到每個信號線的電壓。因此，第二鎖存器 123 相當於用來轉換被供應的電源電壓而將此作為視頻信號供應到像素部的電路。

此外，雖然在圖 7A 和 7B 中說明對信號線輸入數位視頻信號的情況，但是本發明不局限於此。

圖 8 示出對信號線輸入類比視頻信號的本發明的顯示裝置的結構。在圖 8 中，在第二鎖存器 123 的後一段設置 DA 轉換電路 125。並且，電源電壓 V_1 至 V_m 經過電源線等供應路徑施加到 DA 轉換電路 125。輸入到 DA 轉換電路 125 的數位視頻信號在 DA 轉換電路 125 中被轉換為根據電源電壓 V_1 至 V_m 調整其電壓的類比信號，然後經過信號線輸入到像素部 100。

由於每個視頻信號根據電源電壓 V_1 至 V_m 調整其電壓，因此可以根據電源電壓 V_1 至 V_m 按順序改變在寫入週期中施加到每個信號線的視頻信號的電壓。因此，DA

轉換電路 125 相當於用來轉換被供應的電源電壓而將此作為視頻信號供應到像素部的電路。

雖然圖 7A 和 7B、以及圖 8 都示出使用掃描方向轉換信號 L/R 的顯示裝置的結構，但是本發明不局限於該結構。在不轉換掃描方向的情況下，不需要使用掃描方向轉換信號 L/R。

此外，在圖 7A 和 7B、以及圖 8 所示的顯示裝置中，也可以在像素部 100 的前一段設置對視頻信號進行信號處理的電路。作為進行信號處理的電路，例如可以舉出能夠將波形整形的緩衝器等。

在本實施例模式中，說明了以每一個框周期倒轉電源電壓 V_1 至 V_m 的極性的顯示裝置的結構。但是，本發明不局限於該結構，也可以採用預先對信號線驅動電路施加極性相反的多個電源電壓 V_1 至 V_m 和電源電壓 $-V_1$ 至 $-V_m$ 的結構。

此外，在想要以施加到信號線的電壓波形變鈍的方式驅動的情況下，雖然如實施例模式 3 所示那樣透過適當地調整施加到信號線的電源電壓或各種信號的電壓來可以實現，但是也可以透過在信號線驅動電路設置使波形變鈍的電路如乘法電路等來實現。

本實施例模式可以與上述實施例模式組合來實施。

實施例 1

在本實施例中，說明本發明的顯示裝置之一的主動矩

陣型的液晶顯示裝置所具有的像素部的結構。

圖 9 示出本實施例的顯示裝置的像素部 610 的放大圖。在圖 9 中的像素部 610 中，多個像素 611 設置為矩陣形狀。此外， S_1 至 S_x 相當於信號線，而 G_1 至 G_y 相當於掃描線。在本實施例的情況下，像素 611 具有信號線 S_1 至 S_x 中的一個和掃描線 G_1 至 G_y 中的一個。

像素 611 包括：用作開關元件的電晶體 612；相當於顯示元件的液晶單元 613；以及儲存電容器 614。液晶單元 613 包括：像素電極；相對電極；以及由像素電極和相對電極施加電壓的液晶。電晶體 612 的閘極連接到掃描線 G_j ($j=1$ 至 y)，電晶體 612 的源極和汲極中的一個連接到信號線 S_i ($i=1$ 至 x)，而另一個連接到液晶單元 613 的像素電極。此外，儲存電容器 614 所具有的兩個電極中的一個連接到液晶單元 613 的像素電極，而另一個連接到共同電極。共同電極既可連接到液晶單元 613 的相對電極，又可連接到其他掃描線。

當根據從掃描線驅動電路輸入到掃描線 G_1 至 G_y 的選擇信號的脈衝選擇掃描線 G_j 時，換言之，當選擇與掃描線 G_j 對應的線的像素 611 時，在該線的像素 611 中其閘極連接到掃描線 G_j 的電晶體 612 導通。並且，當視頻信號從信號線驅動電路輸入到信號線 S_i 時，電壓根據該視頻信號施加到液晶單元 613 的像素電極和相對電極之間。液晶單元 613 的透過率根據施加到像素電極和相對電極之間的電壓值而確定。此外，液晶單元 613 的像素電極和

相對電極之間的電壓保持在儲存電容器 614 中。

本實施例可以與上述實施例模式適當地組合來實施。

實施例 2

在本實施例中，說明本發明的顯示裝置之一的主動矩陣型的發光裝置所具有的像素部的結構。

在主動矩陣型發光裝置中，在各個像素設置相當於顯示元件的發光元件。由於發光元件靠自身發光而可見度好，並且由於不需要液晶顯示裝置所需要的背光燈而最適合於製造成薄形，而且，其視角沒有限制。雖然在本實施例中說明使用發光元件之一的有機發光元件（OLED；有機發光二極體）的發光裝置，但是本發明也可以為使用其他發光元件的發光裝置。

OLED 具有包含電致發光材料的層（以下稱為電致發光層）、陽極層和陰極層，電致發光材料可以獲得透過施加電場而產生的發光（電致發光）。電致發光包括當從單態激發態回到基態時的發光（熒光）和當從三重態激發態回到基態時的發光（磷光）。本發明的發光裝置可以使用上述發光中的任一個發光或兩者發光。

圖 10A 示出本實施例的發光裝置的像素部 601 的放大圖。像素部 601 具有佈置為矩陣狀的多個像素 602。此外，S1 至 Sx 相當於信號線，V1 至 Vx 相當於電源線，而 G1 至 Gy 相當於掃描線。在本實施例的情況下，像素 602 具有信號線 S1 至 Sx 中的一個、電源線 V1 至 Vx 中的一個

、以及掃描線 $G1$ 至 Gy 中的一個。

圖 10B 示出像素 602 的放大圖。在圖 10B 中，附圖標記 603 是開關用電晶體。開關用電晶體 603 的閘極連接到掃描線 Gj ($j=1$ 至 y)。開關用電晶體 603 的源極和汲極中的一個連接到信號線 Si ($i=1$ 至 x)，而另一個連接到驅動用電晶體 604 的閘極。此外，在電源線 Vi ($i=1$ 至 x) 和驅動用電晶體 604 的閘極之間設置儲存電容器 606。

設置儲存電容器 606，以便當開關用電晶體 603 處於截斷狀態時保持驅動用電晶體 604 的閘極電壓（閘極和源極之間的電壓）。另外，在本實施例中雖然示出了設置儲存電容器 606 的結構，但是本發明不局限於該結構，也可以不設置保持電容器 606。

另外，驅動用電晶體 604 的源極和汲極中的一個連接到電源線 Vi ($i=1$ 至 x)，而另一個連接到發光元件 605。發光元件 605 具有陽極、陰極、以及設置在陽極和陰極之間的電致發光層。在陽極與驅動用電晶體 604 的源極或汲極連接的情況下，陽極用作像素電極並且陰極用作相對電極。而在陰極與驅動用電晶體 604 的源極或汲極連接的情況下，陰極用作像素電極並且陽極用作相對電極。

對發光元件 605 的相對電極和電源線 Vi 分別施加預定電壓。

當根據從掃描線驅動電路輸入到掃描線 $G1$ 至 Gy 的選擇信號的脈衝選擇掃描線 Gj 時，換言之，當選擇與掃描線 Gj 對應的線的像素 602 時，在該線的像素 602 中其

閘極連接到掃描線 G_j 的開關用電晶體 603 導通。並且，當視頻信號輸入到信號線 S_i 時，根據該視頻信號而驅動用電晶體 604 的閘極電壓確定。在驅動用電晶體 604 處於導通狀態的情況下，電源線 V_i 和發光元件 605 電連接來供應電流，以使發光元件 605 發光。與此相反，在驅動用電晶體 604 處於截斷狀態的情況下，由於電源線 V_i 和發光元件 605 不電連接，所以電流不供應到發光元件 605，以使發光元件 605 不發光。

此外，開關用電晶體 603 和驅動用電晶體 604 都可以使用 n 通道型電晶體和 p 通道型電晶體。但是，在驅動用電晶體 604 的源極或汲極與發光元件 605 的陽極連接的情況下，驅動用電晶體 604 較佳的為 p 通道型電晶體。另外，在驅動用電晶體 604 的源極或汲極與發光元件 605 的陰極連接的情況下，驅動用電晶體 604 較佳的為 n 通道型電晶體。

另外，開關用電晶體 603 和驅動用電晶體 604 除了具有單閘極結構以外，還可以具有雙閘極結構或三閘極結構等多閘極結構。

此外，本發明可以應用於包括除了具有圖 10A 和 10B 所示的電路結構以外，還具有各種電路結構的像素的顯示裝置。本發明的顯示裝置所具有的像素例如可以包括：能夠校正驅動用電晶體的臨界值電壓的臨界值校正型電路結構；以及透過輸入電流來能夠校正驅動用電晶體的臨界值和遷移率的電流輸入型電路結構等。

在發光裝置中，在很多情況下，施加到顯示元件的電壓被設定為比液晶顯示裝置高幾 V。因此，即使在不進行交流驅動的情況下，也有如下問題，即，根據顯示的影像，用作開關元件的電晶體的源極和汲極之間的電壓差很容易變大。此外，有時，為了透過改善發光元件的電流－電壓特性的退化來提高發光元件的可靠性，對發光元件進行以一定的期間施加反方向偏壓的電壓的交流驅動。但是，透過使用本發明的結構，可以實現用作開關元件的電晶體的可靠性的提高、以及顯示裝置的可靠性的提高。

本實施例可以與上述實施例模式或上述實施例適當地組合來實施。

實施例 3

在本實施例中說明本發明的顯示裝置所具有的信號線驅動電路的更具體的結構。

圖 11 示出信號線驅動電路的電路圖的一例。圖 11 所示的信號線驅動電路具有移位暫存器 501、第一鎖存器 502、第二鎖存器 503、位準移位器 504、以及緩衝器 505。

移位暫存器 501 具有多個延遲正反器 (DFF) 506。並且，移位暫存器 501 根據被輸入的起始脈衝信號 S-SP 及時鐘信號 S-CLK 生成脈衝順次轉移的時序信號，將此輸入到後一段的第一鎖存器 502。

當假設將信號線的數量設定為 x 且以三個階段改變施

加到信號線的電壓時，第一鎖存器 502 至少具有 $3 \times x$ 個儲存元件（LAT）507。並且，第一鎖存器 502 根據被輸入的時序信號的脈衝按順序取樣視頻信號，將此寫入到儲存元件 507。

當將信號線的數量設定為 x 且假設以三個階段改變施加到信號線的電壓時，第二鎖存器 503 至少具有 $3 \times x$ 個儲存元件（LAT）508。在第一鎖存器 502 中寫入到儲存元件 507 的視頻信號的資料根據脈衝按順序轉移的鎖存信號 LS1 至 LS3 按順序寫入且保持在第二鎖存器 503 所具有的儲存元件 508 中。並且，保持在儲存元件 508 中的資料作為視頻信號輸出到後一段的位準移位器 504。

對位準移位器 504 除了施加共同的電源電壓以外，經過電源線等供應路徑還施加電源電壓 $V1$ 至 $V3$ 。並且，寫入到第二鎖存器 503 的視頻信號在位準移位器 504 中根據電源電壓 $V1$ 至 $V3$ 調整其電壓，然後其波形在緩衝器 505 中整形而輸入到信號線。

此外，當假設以 m 個階段改變施加到信號線的電壓時，由於施加到信號線的視頻信號根據電源電壓 $V1$ 至 Vm 調整其電壓，所以可以根據電源電壓 $V1$ 至 Vm 按順序改變在寫入週期中施加到每個信號線的電壓。因此，位準移位器 504 相當於用來根據被供應的電源電壓按順序轉換視頻信號而將此供應到像素部的電路。

在本實施例中，說明了以每一個框周期倒轉電源電壓 $V1$ 至 Vm 的極性的顯示裝置的結構。但是，本發明不局限

於該結構，也可以採用預先對信號線驅動電路經過電源線等供應路徑施加極性相反的多個電源電壓 V_1 至 V_m 和電源電壓 $-V_1$ 至 $-V_m$ 的結構。

本實施例可以與上述實施例模式或上述實施例適當地組合來實施。

實施例 4

在本實施例中說明本發明的顯示裝置所具有的信號線驅動電路的更具體的結構。

圖 12 示出信號線驅動電路的電路圖的一例。圖 12 所示的信號線驅動電路具有移位暫存器 511、第一鎖存器 512、第二鎖存器 513、DA 轉換電路 514。

移位暫存器 511 具有多個延遲正反器 (DFF) 516。並且，移位暫存器 511 根據被輸入的起始脈衝信號 $S-SP$ 及時鐘信號 $S-CLK$ 生成脈衝順次轉移的時序信號，將此輸入到後一段的第一鎖存器 512。

當假設將視頻信號的位元數和信號線的數量分別設定為 3 和 x 且以三個階段改變施加到信號線的電壓時，第一鎖存器 512 至少具有 $3 \times 3 \times x$ 個儲存元件 (LAT) 517。並且，第一鎖存器 512 根據被輸入的時序信號的脈衝按順序取樣視頻信號，將此寫入到儲存元件 517。

當假設將視頻信號的位元數和信號線的數量分別設定為 3 和 x 且以三個階段改變施加到信號線的電壓時，第二鎖存器 513 至少具有 $3 \times 3 \times x$ 個儲存元件 (LAT) 518。在

第一鎖存器 512 中寫入到儲存元件 517 的視頻信號的資料根據脈衝按順序轉移的鎖存信號 LS1 至 LS3 按順序寫入且保持在第二鎖存器 513 所具有的儲存元件 518 中。具體來說，在以 m 個階段改變電壓的情況下，將與每個階段對應的視頻信號一起按順序寫入到第二鎖存器 513。並且，保持在儲存元件 518 中的資料作為視頻信號輸出到後一段的 DA 轉換電路 514。

對 DA 轉換電路 514 除了施加共同的電源電壓以外，經過電源線等供應路徑還施加電源電壓 $V1$ 至 $V3$ 。並且，寫入到第二鎖存器 513 的視頻信號在 DA 轉換電路 514 中被轉換為根據電源電壓 $V1$ 至 $V3$ 調整其電壓的類比信號，然後輸入到信號線。

此外，當假設以 m 個階段改變施加到信號線的電壓時，由於施加到信號線的類比視頻信號根據電源電壓 $V1$ 至 Vm 調整其電壓，所以可以根據電源電壓 $V1$ 至 Vm 按順序改變在寫入週期中施加到每個信號線的電壓。因此，DA 轉換電路 514 相當於用來根據被供應的電源電壓按順序轉換視頻信號而將此供應到像素部的電路。

本實施例可以與上述實施例模式或上述實施例適當地組合來實施。

實施例 5

在本實施例中，參照圖 13A 和 13B 說明對像素部輸入視頻信號的寫入週期在一個框周期中出現的時序。

圖 13A 是表示在將一個框周期分割成多個子框周期 SF1 至 SF6 來工作的情況下的對像素部輸入視頻信號的時序的時序圖。橫軸表示時間，而縱軸表示由掃描線驅動電路選擇的線的掃描方向。在圖 13A 中，作為一例舉出使用 6 位元的視頻信號且將一個框周期分割成與位數相同數量的六個子框周期的情況。但是，在本發明中，視頻信號的位元數不局限於 6。

子框周期 SF1 至 SF6 分別具有用來對每個像素輸入視頻信號的寫入週期 T_a 。在寫入週期 T_a 中，由掃描線驅動電路按順序選擇每個線的像素。並且，視頻信號從信號線驅動電路輸入到被選擇的線的像素。並且，從視頻信號的輸入結束的線的像素按順序根據視頻信號進行顯示。當在所有的線的像素中視頻信號的輸入結束時，寫入週期就結束。此外，由於在一個寫入週期中 1 位元視頻信號輸入到像素部，所以只有寫入週期 T_a 都結束才輸入所有的 6 位元的視頻信號。

並且，從一個寫入週期結束一直到下一個子框周期的寫入週期出現，根據輸入到像素部的視頻信號繼續進行顯示。下面，與其他子框周期對應的寫入週期出現，反復上述工作。並且，透過按順序出現所有的子框周期而形成一個框周期。

當在一個框周期內的所有的子框周期出現時，可以顯示具有灰度級的影像。灰度級數可以透過控制在每個子框周期中的顯示元件的亮度來確定。例如，在使用 6 位元視

頻信號顯示 64 灰度級的情況下，如果以線形改變灰度級數，就將子框周期 SF1 至 SF6 的長度的比例從長度長一側按順序設定為 $2^5 : 2^4 : 2^3 : 2^2 : 2^1 : 2^0$ 。

此外，雖然在上述工作中，根據視頻信號控制像素所具有的顯示元件的亮度，但是本發明不局限於該結構。例如，也可以設置不顯示期間，在該不顯示期間中不根據視頻信號而強制性地使顯示元件的亮度處於最低狀態。此外，上述不顯示期間並不一定需要設置。但是，在子框周期的長度短於寫入週期的情況下，必須要設置如上所述的不顯示期間。透過設置不顯示期間，而不需要在像素部中對兩列以上的像素並行輸入視頻信號。

此外，也可以將一個子框周期進一步分割成多個子框周期來工作。在此情況下，被分割了的子框周期也分別具有寫入週期 T_a 。

接下來，說明在一個框周期中只有一個寫入週期 T_a 出現的情況。圖 13B 是表示將視頻信號輸入到像素部的時序的時序圖。橫軸表示時間，而縱軸表示由掃描線驅動電路選擇的線的掃描方向。

在圖 13B 的寫入週期 T_a 中，由掃描線驅動電路按順序選擇每個線的像素。並且，對被選擇了的線的像素從信號線驅動電路輸入類比視頻信號。並且，從在寫入週期 T_a 中視頻信號的輸入結束的線的像素開始按順序根據視頻信號進行顯示。當在所有的線的像素中視頻信號的輸入結束時，寫入週期就結束。接著，根據在寫入週期 T_a 中

輸入到像素部的視頻信號，一直到下一個框周期出現進行顯示。

此外，在圖 13B 中，寫入週期 T_a 的長度只要是一個框周期以內的長度，設計人就可以適當地設定。透過將寫入週期 T_a 設定為與一個框周期大概相同的長度，可以減小視頻信號的寫入時的信號線驅動電路的驅動頻率，並且可以降低耗電量。

本實施例與上述實施例模式或上述實施例適當地組合來實施。

實施例 6

接下來，詳細地解釋本發明的顯示裝置的製造方法。此外，雖然在本實施例中，示出薄膜電晶體（TFT）作為半導體元件的一例，但是用於本發明的顯示裝置的半導體元件不局限於此。例如，除了 TFT 以外，可以使用儲存元件、二極體、電阻器、電容器、電感器等。

首先，如圖 14A 所示，在具有耐熱性的基板 700 上按順序形成絕緣膜 701、剝離層 702、絕緣膜 703、以及半導體膜 704。絕緣膜 701、剝離層 702、絕緣膜 703、以及半導體膜 704 可以連續形成。

作為基板 700，例如可以使用玻璃基板如硼矽酸鋁玻璃或硼矽酸鋁玻璃等、石英基板、陶瓷基板等。此外，也可以使用包括不銹鋼基板的金屬基板或如矽基板等半導體基板。雖然由具有撓性的合成樹脂如塑膠等構成的基板的

耐熱溫度通常低於上述基板，但只要能夠耐受製造過程中的處理溫度，就可以使用。

作為塑膠基板，可以舉出以聚對苯二甲酸乙二醇酯（PET）為代表的聚酯、聚醚砜（PES）、聚萘二甲酸乙二醇酯（PEN）、聚碳酸酯（PC）、聚醚醚酮（PEEK）、聚砜（PSF）、聚醚醯亞胺（PEI）、聚芳酯（PAR）、聚對苯二甲酸丁二醇酯（PBT）、聚醯亞胺、丙烯酸－丁二烯－苯乙烯樹脂、聚氯乙烯、聚丙烯、聚乙酸乙烯酯、丙烯酸樹脂等。

此外，在本實施例中雖然在基板 700 的整個表面上設置剝離層 702，但本發明不局限於該結構。例如，也可以使用光微影法等在本基板 700 上部分形成剝離層 702。

絕緣膜 701 和絕緣膜 703 透過使用 CVD 法或濺射法等並且使用氧化矽、氮化矽（ SiN_x 、 Si_3N_4 等）、氧氮化矽（ SiO_xN_y ）（ $x>y>0$ ）、氮氧化矽（ SiN_xO_y ）（ $x>y>0$ ）等的具有絕緣性的材料來形成。

設置絕緣膜 701 和絕緣膜 703，以便防止包含在基板 700 中的 Na 等的鹼金屬或鹼土金屬擴散在半導體膜 704 中而對 TFT 等半導體元件的特性帶來不好影響。另外，絕緣膜 703 還具有以下作用：防止包含在剝離層 702 中的雜質元素擴散在半導體膜 704 中，並且在之後的剝離半導體元件的處理中保護半導體元件。

絕緣膜 701、絕緣膜 703 可以是使用單個絕緣膜而成的，也可以是層疊多個絕緣膜而成的。在本實施例中，按

順序層疊 100nm 厚的氧氮化矽膜、50nm 厚的氮氧化矽膜、100nm 厚的氧氮化矽膜來形成絕緣膜 703，但各個膜的材質、膜厚度、層疊個數不局限於此。例如，也可以透過旋轉塗敷法、狹縫式塗布機法、液滴噴射法、印刷法等形成 $0.5\ \mu\text{m}$ 至 $3\ \mu\text{m}$ 厚的矽氧烷類樹脂而代替下層的氧氮化矽膜。另外，也可以使用氮化矽膜（ SiN_x 、 Si_3N_4 等）而代替中層的氮氧化矽膜。另外，也可以使用氧化矽膜而代替上層的氧氮化矽膜。另外，它們的膜厚度分別較佳的為 $0.05\ \mu\text{m}$ 至 $3\ \mu\text{m}$ ，從該範圍內可以任意選擇。

或者，也可以使用氧氮化矽膜或氧化矽膜形成與剝離層 702 最接近的絕緣膜 703 的下層，使用矽氧烷類樹脂形成中層，並且使用氧化矽膜形成上層。

此外，矽氧烷類樹脂相當於以矽氧烷類材料作為起始材料而形成的包含 $\text{Si}-\text{O}-\text{Si}$ 鍵的樹脂。矽氧烷類樹脂除了氫以外，還可以具有氟、烷基、或芳烴中的至少一種作為取代基。

氧化矽膜可以使用矽烷/氧、TEOS（四乙氧基矽烷）/氧等組合的混合氣體並且透過熱 CVD、電漿 CVD、常壓 CVD、偏壓 ECRCVD 等方法來形成。另外，氮化矽膜可以典型使用矽烷/氨的混合氣體並且透過電漿 CVD 來形成。另外，氧氮化矽膜和氮氧化矽膜可以典型使用矽烷/一氧化二氮的混合氣體並且透過電漿 CVD 來形成。

剝離層 702 可以使用金屬膜、金屬氧化膜、以及層疊金屬膜和金屬氧化膜而形成的膜。金屬膜和金屬氧化膜可

以是單層，也可以具有層疊有多個層的疊層結構。另外，除了金屬膜或金屬氧化膜以外，還可以使用金屬氮化物或金屬氧氮化物。剝離層 702 可以透過濺射法或電漿 CVD 法等各種 CVD 法等來形成。

作為用於剝離層 702 的金屬，可以舉出鎢 (W)、鉬 (Mo)、鈦 (Ti)、鉭 (Ta)、鈮 (Nb)、鎳 (Ni)、鈷 (Co)、鋯 (Zr)、鋅 (Zn)、鈦 (Ru)、銠 (Rh)、鈀 (Pd)、銱 (Os) 或銱 (Ir) 等。剝離層 702 除了由上述金屬形成的膜以外，還可以使用由以上述金屬為主要成分的合金形成的膜、或使用包含上述金屬的化合物來形成的膜。

另外，剝離層 702 既可以使用由矽 (Si) 單體形成的膜，又可以使用由以矽 (Si) 為主要成分的化合物形成的膜。或者，也可以使用由矽 (Si) 和包含上述金屬的合金形成的膜。包含矽的膜可以具有非晶、微晶、多晶結構中的任一種結構。

剝離層 702 可以使用單層的上述膜，也可以使用上述多個膜的疊層。層疊了金屬膜和金屬氧化膜的剝離層 702 可以透過在形成成為基本的金屬膜之後使該金屬膜的表面氧化或氮化來形成。具體而言，在氧氣氛中或一氧化二氮氣氛中對成為基本的金屬膜進行電漿處理、或者在氧氣氛中或一氧化二氮氣氛中對金屬膜進行加熱處理即可。另外，也可以透過在成為基本的金屬膜上接觸地形成氧化矽膜或氧氮化矽膜來進行金屬膜的氧化。另外，可以透過在成

為基本的金屬膜上接觸地形成氧氮化矽膜或氮化矽膜來進行氮化。

作為進行金屬膜的氧化或氮化的電漿處理，可以進行如下高密度電漿處理，即電漿密度為 $1 \times 10^{11} \text{ cm}^{-3}$ 以上，較佳的為 $1 \times 10^{11} \text{ cm}^{-3}$ 至 $9 \times 10^{15} \text{ cm}^{-3}$ 以下，並且使用微波（例如，頻率為 2.45 GHz）等的高頻波。

此外，可以透過使成為基本的金屬膜的表面氧化來形成層疊有金屬膜和金屬氧化膜的剝離層 702，但是也可以在形成金屬膜之後另行形成金屬氧化膜。例如，在使用鎢作為金屬的情況下，在透過濺射法或 CVD 法等形成鎢膜作為成為基本的金屬膜之後，對該鎢膜進行電漿處理。透過該方法，可以形成相當於金屬膜的鎢膜、以及與該金屬膜接觸且由鎢的氧化物形成的金屬氧化膜。

另外，鎢的氧化物由 WO_x 表示。 x 在 2 以上 3 以下的範圍內，有如下情況： x 為 2 (WO_2)、 x 為 2.5 (W_2O_5)、 x 為 2.75 (W_4O_{11})、以及 x 為 3 (WO_3)。當形成鎢的氧化物時，對 x 值沒有特別的限制，而根據蝕刻率等來設定 x 值即可。

半導體膜 704 較佳的在形成絕緣膜 703 之後，以不露出於大氣的方式形成。半導體膜 704 的厚度為 20nm 至 200nm（較佳的為 40nm 至 170nm，更佳的為 50nm 至 150nm）。此外，半導體膜 704 既可以是非晶半導體，又可以是多晶半導體。此外，作為半導體，除了矽以外，還可以使用矽鍺。在使用矽鍺的情況下，鍺的濃度較佳的為

0.01 原子 % 至 4.5 原子 % 左右。

另外，半導體膜 704 也可以透過衆所周知的技術來結晶。作為衆所周知的結晶化方法，有利用雷射的雷射晶化法、使用催化元素的晶化法。或者，也可以採用組合了使用催化元素的晶化法和雷射晶化法的方法。另外，在使用石英等具有優越的耐熱性的基板作為基板 700 的情況下，也可以採用組合了使用電熱爐的熱晶化法、利用紅外光的燈退火晶化法、或使用催化元素的晶化法、950℃ 左右的高溫退火的晶化法。

例如，在採用雷射晶化法的情況下，在進行雷射晶化之前對半導體膜 704 以 550℃ 進行 4 小時的加熱處理，以便提高相對於雷射的半導體膜 704 的耐性。之後，透過使用能夠連續振蕩的固體雷射器並照射基波的二次至四次諧波的雷射，可以獲得大晶粒尺寸的結晶。例如，典型地，最好使用 Nd:YVO₄ 雷射器（基波：1064nm）的二次諧波（532nm）或三次諧波（355nm）。具體而言，由連續振蕩型 YVO₄ 雷射器發射的雷射由非線性光學元件轉換為高次諧波以獲得輸出功率為 10W 的雷射。較佳的，透過使用光學系統將雷射的照射表面形成為矩形或橢圓形，並且將它照射到半導體膜 704。在這種情況下，需要 0.01MW/cm² 至 100MW/cm² 左右（較佳的為 0.1MW/cm² 至 10MW/cm²）的能量密度。將掃描速度設定為 10cm/sec 至 2000cm/sec 左右來照射。

作為連續振蕩的氣體雷射器，可以使用 Ar 雷射器、

Kr 雷射器等。另外，作為連續振盪的固體雷射器，可以使用 YAG 雷射器、 YVO_4 雷射器、YLF 雷射器、 YAlO_3 雷射器、鎂橄欖石（ Mg_2SiO_4 ）雷射器、 GdVO_4 雷射器、 Y_2O_3 雷射器、玻璃雷射器、紅寶石雷射器、變石雷射器、Ti:藍寶石雷射器等。

另外，作為脈衝振盪的雷射器，例如可以使用 Ar 雷射器、Kr 雷射器、受激準分子雷射器、 CO_2 雷射器、YAG 雷射器、 Y_2O_3 雷射器、 YVO_4 雷射器、YLF 雷射器、 YAlO_3 雷射器、玻璃雷射器、紅寶石雷射器、變石雷射器、Ti:藍寶石雷射器、銅蒸汽雷射器、或金蒸汽雷射器。

另外，也可以透過使脈衝振盪的雷射的振盪頻率為 10MHz 以上，並且使用比通常使用的幾十 Hz 至幾百 Hz 的頻帶明顯高的頻帶，來進行雷射晶化。一般認為：從以脈衝振盪方式將雷射照射到半導體膜 704 後、直到半導體膜 704 完全固化的時間，是幾十 nsec 至幾百 nsec。因此，透過使用上述頻率，在半導體膜 704 因為雷射而熔融到固化的期間，可以照射下一個脈衝的雷射。因此，由於可以在半導體膜 704 中連續移動固體和液體介面，所以形成具有朝向掃描方向連續生長的晶粒的半導體膜 704。具體而言，可以形成在被包含的晶粒的掃描方向上的寬度為 10 μm 至 30 μm 並且在垂直於掃描方向的方向上的寬度為 1 μm 至 5 μm 左右的晶粒的集合。可以透過形成沿著所述掃描方向連續生長的單晶晶粒，來形成至少在 TFT 的通道方向上幾乎不存在晶界的半導體膜 704。

另外，雷射晶化既可以並行照射連續振蕩的基波的雷射和連續振蕩的高次諧波的雷射，又可以並行照射連續振蕩的基波的雷射和脈衝振蕩的高次諧波的雷射。

另外，也可以在稀有氣體或氮等惰性氣體氣氛中照射雷射。以這種方式，可以抑制由於雷射照射而導致的半導體表面的粗糙度，並且可以抑制由於介面態密度的不均勻性而產生的臨界值的不均勻性。

透過上述的雷射照射來形成進一步提高了結晶性的半導體膜 704。此外，也可以使用透過濺射法、電漿 CVD 法、熱 CVD 法等預先形成的多晶半導體作為半導體膜 704。

另外，雖然在本實施例中使半導體膜 704 晶化，但也可以不使它晶化而使用非晶矽膜或微晶半導體膜來直接進入後續的步驟。因為使用非晶半導體或微晶半導體的 TFT 的製造程序少於使用多晶半導體的 TFT 的製造程序，所以其具有可以抑制成本而提高成品率的優點。

可以輝光放電分解包含矽的氣體來獲得非晶半導體。作為包含矽的氣體，可以舉出 SiH_4 、 Si_2H_6 。也可以使用氫或氫及氮稀釋上述包含矽的氣體來使用。

接著，對半導體膜 704 進行以低濃度添加賦予 p 型的雜質元素或賦予 n 型的雜質元素的通道摻雜。既可以對半導體膜 704 整體進行通道摻雜，又可以對半導體膜 704 的一部分選擇性地進行通道摻雜。作為賦予 p 型的雜質元素，可以使用硼 (B)、鋁 (Al)、鎵 (Ga) 等。作為賦予 n 型的雜質元素，可以使用磷 (P)、砷 (As) 等。在此

，使用硼（B）作為雜質元素，以 1×10^{16} 至 $5 \times 10^{17}/\text{cm}^3$ 的濃度添加該硼。

接著，如圖 14B 所示，將半導體膜 704 加工（構圖）為預定的形狀，以形成島狀半導體膜 705 至 707。覆蓋島狀半導體膜 705 至 707 地形成閘極絕緣膜 709。閘極絕緣膜 709 可以透過使用電漿 CVD 法或濺射法等以包含氮化矽、氧化矽、氮氧化矽或氧氮化矽的膜的單層或疊層來形成。在層疊的情況下，例如，較佳的採用從基板 700 一側層疊氧化矽膜、氮化矽膜、氧化矽膜的三層結構。

閘極絕緣膜 709 也可以透過進行高密度電漿處理，使島狀半導體膜 705 至 707 的表面氧化或氮化來形成。高密度電漿處理例如使用 He、Ar、Kr、Xe 等的稀有氣體與氧、氧化氮、氨、氮、氫等的混合氣體來進行。在此情況下，可以透過引入微波來進行電漿的激發，而生成低電子溫度且高密度的電漿。透過利用由這種高密度的電漿生成的氧基（也有包括 OH 基的情況）或氮基（也有包括 NH 基的情況）來使半導體膜的表面氧化或氮化，與半導體膜接觸地形成厚度為 1nm 至 20nm，典型為 5nm 至 10nm 的絕緣膜。將該 5nm 至 10nm 厚的絕緣膜用作閘極絕緣膜 709。

上述的利用高密度電漿處理的半導體膜的氧化或氮化以固相反應進行，從而可以使閘極絕緣膜和半導體膜之間的介面態密度極為低。透過利用高密度電漿處理來直接使半導體膜氧化或氮化，可以抑制被形成的絕緣膜的厚度的

不均勻性。另外，在半導體膜具有結晶性的情況下，可以透過利用高密度電漿處理以固相反應使半導體膜的表面氧化，抑制僅在晶界中氧化快速進行，並且形成均勻性好且介面態密度低的閘極絕緣膜。將利用高密度電漿處理來形成的絕緣膜包括在閘極絕緣膜的一部分或整體中而成的電晶體可以抑制特性的不均勻性。

接著，如圖 14C 所示，透過在將導電膜形成在閘極絕緣膜 709 上之後將該導電膜加工（構圖）為預定的形狀，在島狀半導體膜 705 至 707 的上方形成電極 710。在本實施例中，透過對層疊了的兩個導電膜進行構圖來形成電極 710。導電膜可以使用鉭（Ta）、鎢（W）、鈦（Ti）、鉬（Mo）、鋁（Al）、銅（Cu）、鉻（Cr）、鈮（Nb）等。另外，既可以使用以上述金屬為主要成分的合金，又可以使用包含上述金屬的化合物。或者，也可以使用對半導體膜摻雜了賦予導電性的雜質元素如磷等而成的多晶矽等半導體來形成。

在本實施例中，使用氮化鉭膜或鉭（Ta）膜作為第一層導電膜，並且使用鎢（W）膜作為第二層導電膜。作為兩個導電膜的組合，除了本實施例所示的實例以外，還可以舉出氮化鎢膜和鎢膜、氮化鉬膜和鉬膜、鋁膜和鉭膜、以及鋁膜和鈦膜等。由於鎢和氮化鉭具有高耐熱性，所以在形成兩層導電膜之後的工序中可以進行目的在於熱啟動的加熱處理。另外，作為第二層導電膜的組合，例如可以使用摻雜了賦予 n 型的雜質的矽和鎳矽化物（NiSi）、摻

雜了賦予 n 型的雜質的 Si 和 WSi_x 等。

另外，雖然在本實施例中使用層疊了的兩個導電膜形成電極 710，但本實施例不局限於該結構。電極 710 既可以由單層的導電膜形成，又可以透過層疊三層以上的導電膜來形成。在採用層疊三層以上的導電膜的三層結構的情況下，較佳的採用鉬膜、鋁膜和鉬膜的疊層結構。

作為形成導電膜的方法，可以使用 CVD 法、濺射法等。在本實施例中，以 20nm 至 100nm 的厚度形成第一層導電膜，並且以 100nm 至 400nm 的厚度形成第二層導電膜。

此外，作為當形成電極 710 之際使用的掩模，也可以使用氧化矽、氧氮化矽等而代替抗蝕劑。在此情況下，雖然還要添加進行構圖來形成氧化矽、氧氮化矽等的掩模的製程，但由於當蝕刻時的掩模的膜厚度的減少比抗蝕劑少，所以可以形成具有所希望的寬度的電極 710。另外，也可以透過使用液滴噴射法選擇性地形成電極 710，而不使用掩模。

此外，液滴噴射法意味著從細孔噴出或噴射包含預定組成物的液滴來形成預定圖形的方法，噴墨法等包括在其範疇內。

接著，將電極 710 作為掩模對島狀半導體膜 705 至 707 以低濃度摻雜賦予 n 型的雜質元素（典型為 P（磷）或 As（砷））（第一摻雜處理）。第一摻雜處理的條件為：劑量是 $1 \times 10^{15}/\text{cm}^2$ 至 $1 \times 10^{19}/\text{cm}^2$ 、加速電壓是 50keV

至 70keV，但不局限於此。藉由該第一摻雜處理，隔著閘極絕緣膜 709 進行摻雜，在島狀半導體膜 705 至 707 中分別形成低濃度雜質區域 711。此外，也可以使用掩模覆蓋成為 p 通道型 TFT 的島狀半導體膜 706 來進行第一摻雜處理。

接著，如圖 15A 所示，覆蓋成為 n 通道型 TFT 的島狀半導體膜 705 和 707 地形成掩模 712。不僅使用掩模 712，還使用電極 710 作為掩模，對島狀半導體膜 706 以高濃度摻雜賦予 p 型的雜質元素（典型為 B（硼））（第二摻雜處理）。第二摻雜處理的條件為：劑量是 $1 \times 10^{19}/\text{cm}^2$ 至 $1 \times 10^{20}/\text{cm}^2$ 、加速電壓是 20keV 至 40keV。藉由該第二摻雜處理，隔著閘極絕緣膜 709 進行摻雜，在島狀半導體膜 706 中形成 p 型高濃度雜質區域 713。

接著，如圖 15B 所示，在透過灰化等去除掩模 712 之後，覆蓋閘極絕緣膜 709 及電極 710 地形成絕緣膜。該絕緣膜透過電漿 CVD 法或濺射法等以由矽膜、氧化矽膜、氮化矽膜、氮氧化矽膜、或含有有機樹脂等有機材料的膜的單層或疊層形成。在本實施例中，透過電漿 CVD 法形成 100nm 厚的氧化矽膜。

之後，透過以垂直方向為主體的各向異性蝕刻，部分地蝕刻閘極絕緣膜 709 及該絕緣膜。透過上述各向異性蝕刻，閘極絕緣膜 709 部分地被蝕刻，以在島狀半導體膜 705 至 707 上部分地形成閘極絕緣膜 714。另外，透過上述各向異性蝕刻部分地蝕刻覆蓋閘極絕緣膜 709 及電極

710 的絕緣膜，而形成與電極 710 的側面接觸的側壁 715。側壁 715 用作當形成 LDD（輕摻雜汲）區域時的摻雜用掩模。在本實施例中，使用 CHF_3 和 He 的混合氣體作為蝕刻氣體。此外，形成側壁 715 的方法不局限於此。

接著，如圖 15C 所示，覆蓋成為 p 通道型 TFT 的島狀半導體膜 706 地形成掩模 716。除了使用形成的掩模 716 之外，還使用電極 710 及側壁 715 作為掩模，對島狀半導體膜 705 和 707 以高濃度摻雜賦予 n 型的雜質元素（典型為 P 或 As）（第三摻雜處理）。第三摻雜處理的條件為：劑量是 $1 \times 10^{19}/\text{cm}^3$ 至 $1 \times 10^{20}/\text{cm}^3$ 、加速電壓是 60 keV 至 100 keV。藉由該第三摻雜處理，在島狀半導體膜 705 和 707 中形成 n 型高濃度雜質區域 717。

此外，側壁 715 用作當後面摻雜高濃度的賦予 n 型的雜質且在側壁 715 的下部形成低濃度雜質區域或無摻雜的偏移區域時的掩模。因此，為了控制低濃度雜質區域或偏移區域的寬度，適當地改變當形成側壁 715 時的各向異性蝕刻條件或用於形成側壁 715 的絕緣膜的厚度來調節側壁 715 的大小即可。此外，在半導體膜 706 中，也可以在側壁 715 的下部形成低濃度雜質區域或無摻雜的偏移區域。

接著，也可以在透過灰化等去除掩模 716 之後，利用雜質區域的加熱處理進行啟動。例如，在形成 50 nm 的氮化矽膜之後，在氮氣氣氛中以 550°C 進行 4 小時的加熱處理即可。

另外，也可以在將包含氫的氮化矽膜形成為 100 nm 厚

之後進行以下製程，即在氮氣氣氛中以 410°C 進行 1 小時的加熱處理，來使島狀半導體膜 705 至 707 氫化。或者，也可以進行在包含氫的氣氛中以 300°C 至 450°C 進行 1 至 12 小時的加熱處理，來使島狀半導體膜 705 至 707 氫化的製程。作為加熱處理，可以使用熱退火、雷射退火法、或 RTA 法等。藉由加熱處理，不僅進行氫化，而且還可以進行添加到半導體膜中的雜質元素的啟動。另外，作為氫化的其他方法，也可以進行電漿氫化（使用由電漿激發的氫）。透過上述氫化製程，可以使用熱激發的氫來使懸空鍵終結。

藉由上述的一系列製程，形成 n 通道型 TFT 718、720、以及 p 通道型 TFT 719。

接著，如圖 16A 所示，形成用來保護 TFT 718 至 720 的絕緣膜 722。雖然不需要一定設置絕緣膜 722，但可以透過形成絕緣膜 722 來防止鹼金屬或鹼土金屬等雜質進入到 TFT 718 至 720 中。具體地，作為絕緣膜 722，較佳的使用氮化矽、氮氧化矽、氮化鋁、氧化鋁、氧化矽等。在本實施例中，使用 600nm 左右厚的氧氮化矽膜作為絕緣膜 722。在此情況下，也可以在形成該氧氮化矽膜之後，進行上述氫化製程。

接著，以覆蓋 TFT 718 至 720 的方式在絕緣膜 722 上形成絕緣膜 723。絕緣膜 723 可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸、苯並環丁烯、聚醯胺、環氧等。另外，除了上述有機材料之外，還可以使用低介電常數

材料 (low - k 材料) 、矽氧烷樹脂、氧化矽、氮化矽、氧氮化矽、氮氧化矽、PSG (磷矽玻璃) 、BPSG (硼磷矽玻璃) 、氧化鋁等。矽氧烷類樹脂除了氫以外，還可以具有氟、烷基、或芳烴中的至少一種作為取代基。此外，也可以透過層疊多個由上述材料形成的絕緣膜，來形成絕緣膜 723 。

絕緣膜 723 可以根據其材料而使用 CVD 法、濺射法、SOG 法、旋轉塗敷、浸漬、噴塗、液滴噴射法 (噴墨法、絲網印刷、膠版印刷等) 、刮刀、輥塗、幕塗、刮刀塗布等來形成。

接著，分別露出島狀半導體膜 705 至 707 的一部分地在絕緣膜 722 及絕緣膜 723 中形成接觸孔。之後，形成透過該接觸孔與島狀半導體膜 705 至 707 接觸的導電膜 725 至 730。雖然使用 CHF_3 和 He 的混合氣體作為用於當形成接觸孔時的蝕刻處理的氣體，但不局限於此。

導電膜 725 至 730 可以透過 CVD 法或濺射法等來形成。具體而言，作為導電膜 725 至 730，可以使用鋁 (Al) 、鎢 (W) 、鈦 (Ti) 、鉭 (Ta) 、鉬 (Mo) 、鎳 (Ni) 、鉑 (Pt) 、銅 (Cu) 、金 (Au) 、銀 (Ag) 、錳 (Mn) 、釹 (Nd) 、碳 (C) 、矽 (Si) 等。另外，既可以使用以上述金屬為主要成分的合金，又可以使用包含上述金屬的化合物。導電膜 725 至 730 可以採用使用上述金屬的膜的單層或疊層來形成。

作為以鋁為主要成分的合金的實例，可以舉出以鋁為

主要成分且包含鎳的合金。另外，也可以舉出以鋁為主要成分且包含鎳以及碳和矽中的之一或兩者的合金作為實例。鋁和鋁矽的電阻值很低且其價格低廉，所以作為形成導電膜 725 至 730 的材料最合適。尤其是，與鋁膜相比，當對導電膜 725 至 730 進行構圖時，鋁矽（Al-Si）膜可以防止在抗蝕劑焙燒中產生小丘。另外，也可以在鋁膜中混入 0.5% 左右的 Cu 而代替矽（Si）。

導電膜 725 至 730 例如較佳的採用阻擋膜、鋁矽（Al-Si）膜和阻擋膜的疊層結構；阻擋膜、鋁矽（Al-Si）膜、氮化鈦膜和阻擋膜的疊層結構。此外，阻擋膜是使用鈦、鈦的氮化物、鉬、或鉬的氮化物來形成的膜。若以中間夾著鋁矽（Al-Si）膜的方式形成阻擋膜，則可以進一步防止產生鋁或鋁矽的小丘。另外，若使用具有高還原性的元素的鈦來形成阻擋膜，即使在島狀半導體膜 705 至 707 上形成有薄的氧化膜，包含在阻擋膜中的鈦也可以還原該氧化膜，而導電膜 725 至 730 和島狀半導體膜 705 至 707 可以良好地接觸。另外，也可以層疊多個阻擋膜來使用。在此情況下，例如，可以使導電膜 725 至 730 具有按順序層疊有鈦、氮化鈦、鋁矽、鈦、氮化鈦的五層結構。

此外，導電膜 725、726 連接到 n 通道型 TFT 718 的高濃度雜質區域 717。導電膜 727、728 連接到 p 通道型 TFT 719 的高濃度雜質區域 713。導電膜 729、730 連接到 n 通道型 TFT 720 的高濃度雜質區域 717。

接下來，如圖 16B 所示，在絕緣膜 723 上與導電膜

730 接觸地形成電極 731。雖然在圖 16B 中示出使用容易反射光的導電膜形成電極 731，來製造反射型液晶元件的例子，但是本發明不局限於該結構。透過使用透明導電膜形成像素電極，可以形成透過型液晶元件。此外，在反射型液晶元件中，也可以將導電膜 730 的一部分用作電極而不設置電極 731。此外，除了液晶元件以外，可以使用利用具有存儲性的顯示材料的顯示元件、以有機發光元件（OLED）為代表的發光元件等。

作為用作電極 731 的透明導電膜，例如可以使用包含氧化矽的氧化銦錫（ITSO）、氧化銦錫（ITO）、氧化鋅（ZnO）、氧化銦鋅（IZO）、添加有鎵的氧化鋅（GZO）等。

接下來，如圖 16C 所示，以覆蓋導電膜 725 至 730 及電極 731 的方式，在絕緣膜 723 上形成保護層 736。作為保護層 736，使用當在後面的製程中以剝離層 702 為介面剝離基板 700 時能夠保護絕緣膜 723、導電膜 725 至 730 及電極 731 的材料。例如，透過將可溶於水或醇類的環氧類、丙烯酸酯類、矽類的樹脂塗覆到整個表面上，可以形成保護層 736。

在本實施例中，透過旋塗法將水溶性樹脂（東亞合成公司製造：VL-WSHL10）塗覆為 30 μ m 厚，曝光兩分鐘，以便預固化，然後使用紫外線從後面照射 2.5 分鐘，從表面照射 10 分鐘，來進行一共 12.5 分鐘的曝光，以完全固化形成保護層 736。此外，在層疊多個有機樹脂的情況

下，根據使用的溶劑有可能塗覆或焙燒時部分融解或緊密性過分增高。因此，在作為絕緣膜 723 和保護膜 736 使用可溶解於相同的溶劑的有機樹脂的情況下，較佳的以覆蓋絕緣膜 723 的方式形成無機絕緣膜（氮化矽膜、氮氧化矽膜、 AlN_x 膜、或 AlN_xO_y 膜），以便在後面的處理中順利地除去保護層 736。

接下來，如圖 16C 所示，從基板 700 剝離絕緣膜 703 至形成在絕緣膜 723 上的導電膜 725 至 730 及電極 731，即，包括以 TFT 為代表的半導體元件和各種導電膜的層（以下稱作元件形成層 738）、以及保護層 736。在本實施例中，將第一片材 737 貼附到保護層 736，使用物理力量從基板 700 剝離元件形成層 738 和保護層 736。剝離層 702 也可以不除去全部而一部分殘留。

另外，上述剝離也可以透過利用剝離層 702 的蝕刻的方法來進行。在此情況下，露出剝離層 702 的一部分地形成槽。該槽透過切割、劃線、利用含有 UV 光的雷射的加工、光微影法等來形成。槽只要具有露出剝離層 702 的深度即可。使用氟化鹵作為蝕刻氣體，從槽引入該氣體。在本實施例中，例如使用 ClF_3 （三氟化氯），在以下條件下進行：溫度為 350°C 、流量為 300sccm 、氣壓為 800Pa 、時間為 3h 。另外，也可以使用在 ClF_3 氣體中混合了氮的氣體。透過使用 ClF_3 等氟化鹵素，可以選擇性地蝕刻剝離層 702，並且從元件形成層 738 剝離基板 700。此外，氟化鹵素可以是氣體或液體。

接著，如圖 17A 所示，在將第二片材 744 貼合在透過上述剝離露出了的元件形成層 738 的表面上。並且，從第一片材 737 剝離元件形成層 738 及保護層 736 之後，除去保護層 736。

作為第二片材 744，例如可以使用玻璃基板如硼矽酸鋁玻璃或硼矽酸鋁玻璃等、具有撓性的有機材料如紙或塑膠等。或者，作為第二片材 744，也可以使用具有撓性的無機材料。作為塑膠基板，可以使用由附有極性基的聚降冰片烯（polynorbornene）構成的 ARTON（JSR 公司製造），還可以舉出以聚對苯二甲酸乙二醇酯（PET）為代表的聚酯、聚醚砜（PES）、聚萘二甲酸乙二醇酯（PEN）、聚碳酸酯（PC）、聚醚醚酮（PEEK）、聚砜（PSF）、聚醚醯亞胺（PEI）、聚芳酯（PAR）、聚對苯二甲酸丁二醇酯（PBT）、聚醯亞胺、丙烯酸－丁二烯－苯乙烯樹脂、聚氯乙烯、聚丙烯、聚乙酸乙烯酯、丙烯酸樹脂等。

此外，在基板 700 上形成有與多個顯示裝置對應的半導體元件的情況下，以每一個顯示裝置分開元件形成層 738。可以透過雷射照射裝置、切割裝置、劃線裝置等來分開。

接下來，如圖 17B 所示，以覆蓋導電膜 730、電極 731 的方式形成定向膜 750，對此進行研磨處理。並且，形成用來密封液晶的密封材料 751。另一方面，另行準備形成有使用透明導電膜的電極 752 和進行了研磨處理的定向膜 753 的基板 754。並且，對由密封材料 751 圍繞的區

域滴落液晶 755，使用密封材料 751 以電極 752 和電極 731 對置的方式貼合另行準備的基板 754。此外，密封材料 751 也可以混合有填料。

此外，也可以形成有顏色濾光片、用來防止旋錯的遮罩膜（黑矩陣）等。此外，對基板 754 的與形成有電極 752 的表面相反的表面貼合偏光板 756。

作為用作電極 731 或電極 752 的透明導電膜，例如可以使用包含氧化矽的氧化銦錫（ITSO）、氧化銦錫（ITO）、氧化鋅（ZnO）、氧化銦鋅（IZO）、添加有鎳的氧化鋅（GZO）等。電極 731、液晶 755、以及電極 752 互相重疊而形成液晶單元 760。此外，雖然在本實施例中示出電極 731 和電極 752 中間夾著液晶 755 重疊而構成的液晶單元 760 的結構，但是用於本發明的顯示裝置的液晶單元的結構不局限於此。例如，如 IPS 液晶那樣，也可以使用以覆蓋電極 731 和電極 752 的方式設置液晶 755 的液晶單元。

雖然在上述液晶注入中，使用分配器法（滴落法），但是本發明不局限於此。也可以使用貼合基板 754 之後注入液晶的浸漬法（水泵法）。

此外，雖然在本實施例中，示出從基板 700 剝離元件形成層 738 來利用的例子，但是也可以在基板 700 上製造上述元件形成層 738 而不設置剝離層 702，以用作顯示裝置。

此外，雖然在本實施例中，所有的 TFT718 至 720 的

閘極絕緣膜 714 的膜厚度都相同，但是本發明不局限於該結構。例如，也可以在要求更高速驅動的電路中比其他電路進一步減薄 TFT 所具有的閘極絕緣膜的膜厚度。

此外，雖然在本實施例中以薄膜電晶體為例說明，但是本發明不局限於此。除了薄膜電晶體以外，還可以使用由單晶矽形成的電晶體、由 SOI 形成的電晶體等。

本實施例可以與上述實施例模式或上述實施例適當地組合來實施。

實施例 7

在本實施例中，以本發明的顯示裝置之一的液晶顯示裝置為例，參照圖 18A 和 18B 說明其外觀。圖 18A 表示將形成在第一基板上的電晶體和液晶單元設置在第一基板和第二基板之間而構成的面板的俯視圖，而圖 18B 相當於沿圖 18A 中的線 A-A' 切斷的剖視圖。

以圍繞設置在第一基板 4001 上的像素部 4002、信號線驅動電路 4003、以及掃描線驅動電路 4004 的方式提供有密封材料 4020。此外，在像素部 4002、信號線驅動電路 4003、以及掃描線驅動電路 4004 上提供有第二基板 4006。因此，像素部 4002、信號線驅動電路 4003、以及掃描線驅動電路 4004 在第一基板 4001 和第二基板 4006 之間由密封材料 4020 與液晶 4013 一起密封。

此外，設置在第一基板 4001 上的像素部 4002、信號線驅動電路 4003、以及掃描線驅動電路 4004 分別具有多

個電晶體。在圖 18B 中示出包括在信號線驅動電路 4003 的電晶體 4008、4009、和包括在像素部 4002 的電晶體 4010。

此外，液晶單元 4011 包括：透過佈線 4017 連接到電晶體 4010 的源區或汲區的像素電極 4030；形成在第二基板 4006 上的相對電極 4012；以及液晶 4013。

此外，雖然未圖示，本實施例的液晶顯示裝置具有定向膜和偏光板，還可以具有顏色濾光片和遮罩膜。

此外，附圖標記 4035 表示球形間隔物，是爲了控制像素電極 4030 和相對電極 4012 之間的距離（單元間隔）而設置的。此外，也可以使用透過構圖絕緣膜獲得的間隔物。

供應到信號線驅動電路 4003、掃描線驅動電路 4004、或者像素部 4002 的各種信號及電壓從連接端子 4016 經過佈線 4014 及 4015 供應。連接端子 4016 透過各向異性導電膜 4019 與 FPC4018 所具有的端子電連接。

本實施例可以與上述實施例模式或上述實施例適當地組合來實施。

實施例 8

作爲可以使用本發明的顯示裝置的電子設備，可以舉出行動電話、攜帶型遊戲機或電子書、攝像機及數位相機等影響拍攝裝置、護目鏡型顯示器（頭盔顯示器）、導航系統、聲音再現裝置（汽車音響、音響元件等）、筆記型

個人電腦、具備記錄媒體的影像再現裝置（典型地，包括能夠再現 DVD（數位通用盤）等記錄媒體且顯示影像的顯示器的裝置）等。圖 19A 至 19C 表示這些電子設備的具體例子。

圖 19A 表示行動電話，包括主體 2101、顯示部 2102、音頻輸入部 2103、音頻輸出部 2104、操作鍵 2105。對顯示部 2102 應用本發明的顯示裝置，可以獲得可靠性高的行動電話。

圖 19B 表示攝像機，包括主體 2601、顯示部 2602、框體 2603、外部連接埠 2604、遙控接收部 2605、影像接收部 2606、電池 2607、音頻輸入部 2608、操作鍵 2609、取景部 2610 等。對顯示部 2602 應用本發明的顯示裝置，可以獲得可靠性高的攝像機。

圖 19C 表示影像顯示裝置，包括框體 2401、顯示部 2402、揚聲器部 2403 等。對顯示部 2402 應用本發明的顯示裝置，可以獲得可靠性高的影像顯示裝置。此外，影像顯示裝置包括個人電腦用、TV 播放接收用、廣告顯示用等用來顯示影像的所有的影像顯示裝置。

如上那樣，本發明的應用範圍非常大，可以應用於各種領域的電子設備。

本實施例可以與上述實施例模式或上述實施例適當地組合來實施。

【圖式簡單說明】

圖 1A 和 1B 是表示本發明的驅動方法的時序圖；

圖 2 是表示施加到信號線的電壓的時間變化的圖；

圖 3 是表示源極和汲極之間的電壓的時間變化的圖；

圖 4A 和 4B 是表示本發明的驅動方法的時序圖；

圖 5 是表示施加到信號線的電壓的時間變化的圖；

圖 6 是表示源極和汲極之間的電壓的時間變化的圖；

圖 7A 和 7B 是表示本發明的顯示裝置的結構的方塊圖

；

圖 8 是表示本發明的顯示裝置的結構的方塊圖；

圖 9 是表示本發明的顯示裝置的像素部的結構的圖；

圖 10A 和 10B 是表示本發明的顯示裝置的像素部的結構的圖；

圖 11 是表示本發明的顯示裝置所具有的信號線驅動電路的結構的方塊圖；

圖 12 是表示本發明的顯示裝置所具有的信號線驅動電路的結構的方塊圖；

圖 13A 和 13B 是表示寫入週期出現的時序圖；

圖 14A 至 14C 是表示本發明的顯示裝置的製造方法的圖；

圖 15A 至 15C 是表示本發明的顯示裝置的製造方法的圖；

圖 16A 至 16C 是表示本發明的顯示裝置的製造方法的圖；

圖 17A 和 17B 是表示本發明的顯示裝置的製造方法的

圖 ；

圖 18A 和 18B 分別是本發明的顯示裝置的俯視圖和剖視圖 ；

圖 19A 至 19C 是使用本發明的顯示裝置的電子設備的例子 ；

圖 20A 至 20C 是說明現有的問題的電路圖 ； 和

圖 21 是表示現有的驅動方法的時序圖 。

【 主要元件符號說明 】

2001：電晶體

2002：顯示元件

120：信號線驅動電路

121：移位暫存器

122：第一鎖存器

123：第二鎖存器

124：位準移位器

100：像素部

110：掃描線驅動電路

111：移位暫存器

125：D/A 轉換電路

610：像素部

611：像素

612：電晶體

613：液晶單元

614 : 儲存電容器
 601 : 像素部
 602 : 像素
 603 : 開關電晶體
 604 : 驅動電晶體
 605 : 發光元件
 606 : 儲存電容器
 501 : 移位暫存器
 502 : 第一鎖存器
 503 : 第二鎖存器
 504 : 位準移位器
 505 : 緩衝器
 506 : 延遲正反器
 507、508 : 儲存元件
 511 : 移位暫存器
 512 : 第一鎖存器
 513 : 第二鎖存器
 514 : D/A 轉換電路
 517 : 儲存元件
 700 : 耐熱基板
 701 : 絕緣膜
 702 : 剝離層
 703 : 絕緣膜
 704 : 半導體膜

705-707：島狀半導體膜

709：閘極絕緣膜

710：電極

711：低濃度雜質區

712：掩模

714：閘極絕緣膜

715：側壁

716：掩模

717：高濃度雜質區

718：n 通道 TFT

719：p 通道 TFT

720：n 通道 TFT

722、723：絕緣膜

725-730：導電膜

713：高濃度雜質區

731：電極

736：保護層

737：第一片材

738：元件形成層

744：第二片材

750：定向膜

751：密封材料

752：電極

753：定向膜

754：基板
755：液晶
756：偏光板
760：液晶單元
4020：密封材料
4001：第一基板
4002：像素部
4003：訊號線驅動電路
4004：掃描線驅動電路
4006：第二基板
4013：液晶
4008、4009、4010：電晶體
4011：液晶單元
4030：像素電極
4017：佈線
4012：相對電極
4035：球形間隔物
4016：連接端子
4014、4015：佈線
4018：FPC
4019：各向異性導電膜
2101：主體
2102：顯示部
2103：音頻輸入部

2104：音頻輸出部

2105：操作鍵

2601：主體

2602：顯示部

2603：框體

2604：外部連接埠

2605：無線遙控接收部

2606：影像接收部

2607：電池

2608：音頻輸入部

2609：操作鍵

2610：取景部

2401：框體

2402：顯示部

2403：揚聲器部

十、申請專利範圍

1. 一種顯示裝置，包含：
取樣一視頻信號的一電路；
被施加 m 個不同的電源電壓的 m 個電源線， m 是大於 1 的整數；
 m 個儲存元件；以及
順次切換該等 m 個電源線且以包含 m 個階段改變該取樣的該視頻信號，而後將該取樣的視頻信號供應到一個信號線的一電路，
其中，對於該一個信號線，從該視頻信號獲得的相同的影像資訊被儲存於該等 m 個儲存元件中，
其中，該等 m 個儲存元件之各者以對應該等 m 個電源線之一者所供應，以及
其中，該視頻信號從該等儲存元件依據該等電源電壓被順次輸出至該一個信號線。
2. 如申請專利範圍第 1 項的顯示裝置，其中該視頻信號具有階梯形狀。
3. 如申請專利範圍第 1 項的顯示裝置，其中該視頻信號具有拋物線形狀。
4. 如申請專利範圍第 1 項的顯示裝置，還包含電連接到該一個信號線的一像素。
5. 如申請專利範圍第 4 項的顯示裝置，
其中該像素包括一電晶體和一液晶單元，和
其中供應到該一個信號線的該視頻信號透過該電晶體

施加到該液晶單元。

6. 一種顯示裝置，包含：

取樣一視頻信號的一電路；

交替地被施加第一 m 個電源電壓及第二 m 個電源電壓的 m 個電源線， m 是大於 1 的整數；

m 個儲存元件；以及

順次切換該等 m 個電源線且以包含 m 個階段改變該取樣的該視頻信號，而後將該取樣的視頻信號供應到一個信號線的一電路，

其中，對於該一個信號線，從該視頻信號獲得的相同的影像資訊被儲存於該等 m 個儲存元件中，

其中，該等 m 個儲存元件之各者以對應該等 m 個電源線之一者所供應，

其中，該視頻信號從該等儲存元件依據該等電源電壓被順次輸出至該一個信號線，以及

其中該等第一 m 個電源電壓和該等第二 m 個電源電壓的極性彼此相反。

7. 如申請專利範圍第 6 項的顯示裝置，其中該視頻信號具有階梯形狀。

8. 如申請專利範圍第 6 項的顯示裝置，其中該視頻信號具有拋物線形狀。

9. 如申請專利範圍第 6 項的顯示裝置，還包含電連接到該一個信號線的一像素。

10. 如申請專利範圍第 9 項的顯示裝置，

其中供應到該一個信號線的該視頻信號施加到包括在該像素中的一電晶體的一源極或一汲極。

11. 如申請專利範圍第 9 項的顯示裝置，
其中該像素包括一電晶體和一液晶單元，和
其中供應到該一個信號線的該視頻信號透過該電晶體施加到該液晶單元。

12. 一種顯示裝置的驅動方法，包含以下步驟：
在第一框時間中藉由施加 m 個階段來增加施加到一個信號線的正電壓；
在第二框時間中藉由施加 m 個階段來增加施加到該一個信號線的負電壓，

其中，施加到該正電壓和該負電壓的該等階段，分別地藉由：

儲存該正電壓和該負電壓之各者於該等 m 個儲存元件中，該等 m 個儲存元件之各者以對應該等 m 個電源線之一者所供應，以及

從該等儲存元件依據該等電源電壓被順次輸出至該一個信號線，

其中該正電壓和該負電壓交替地被施加到一像素的開關用電晶體。

13. 如申請專利範圍第 12 項的顯示裝置的驅動方法，其中該正電壓和該負電壓具有階梯形狀。

14. 如申請專利範圍第 12 項的顯示裝置的驅動方法，其中該正電壓和該負電壓具有拋物線形狀。

圖 1A

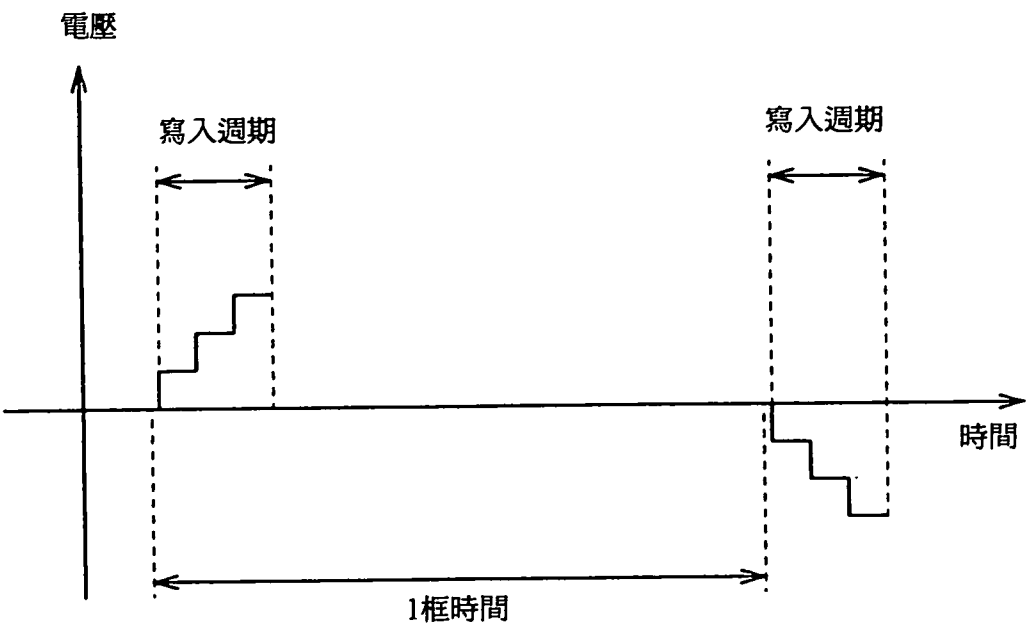


圖 1B

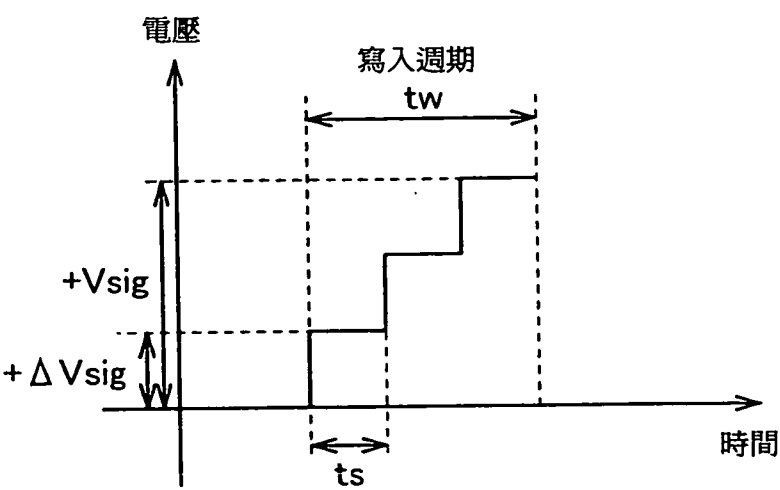


圖2

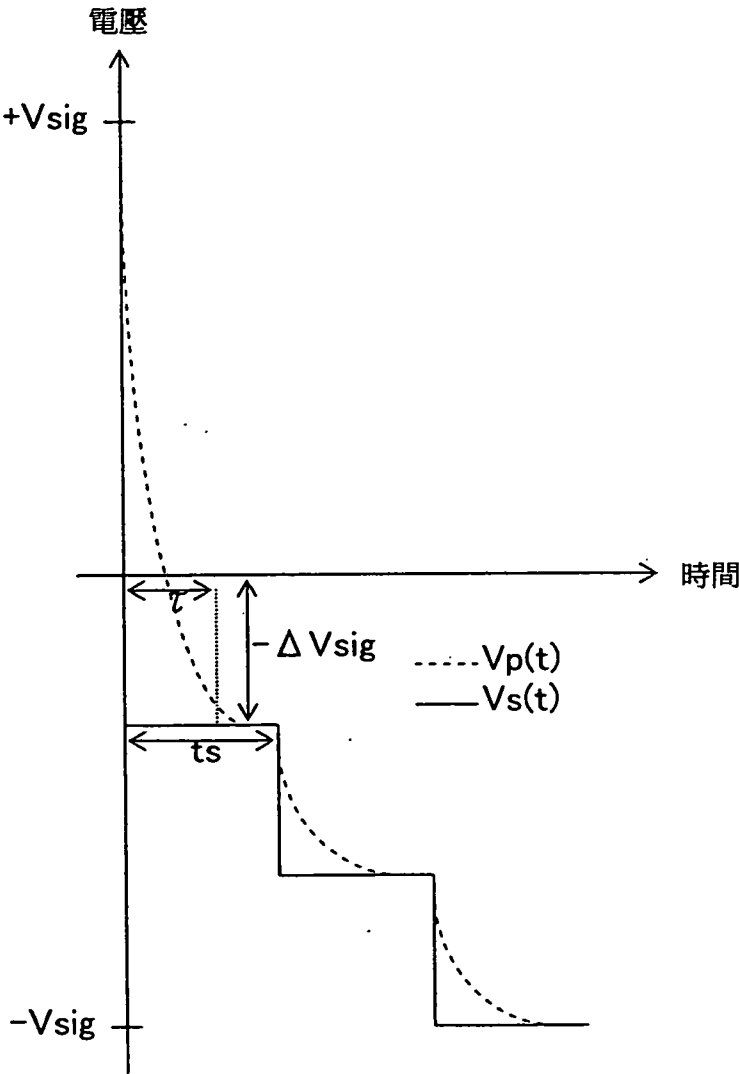


圖3

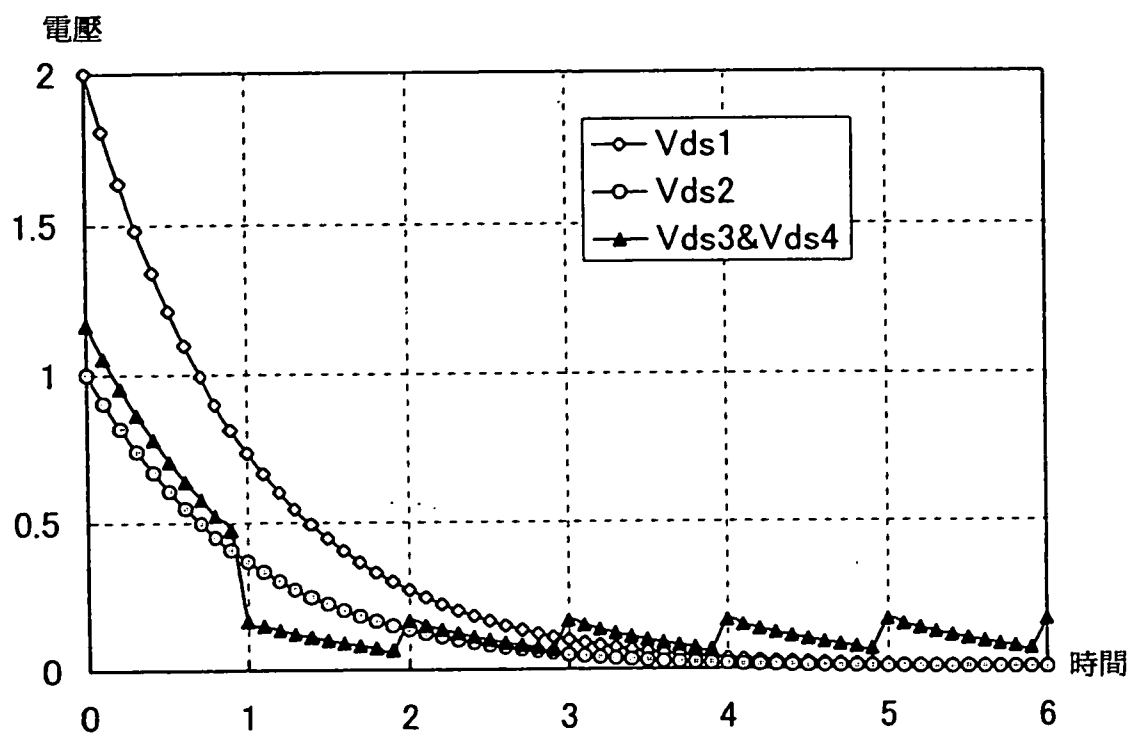


圖 4A

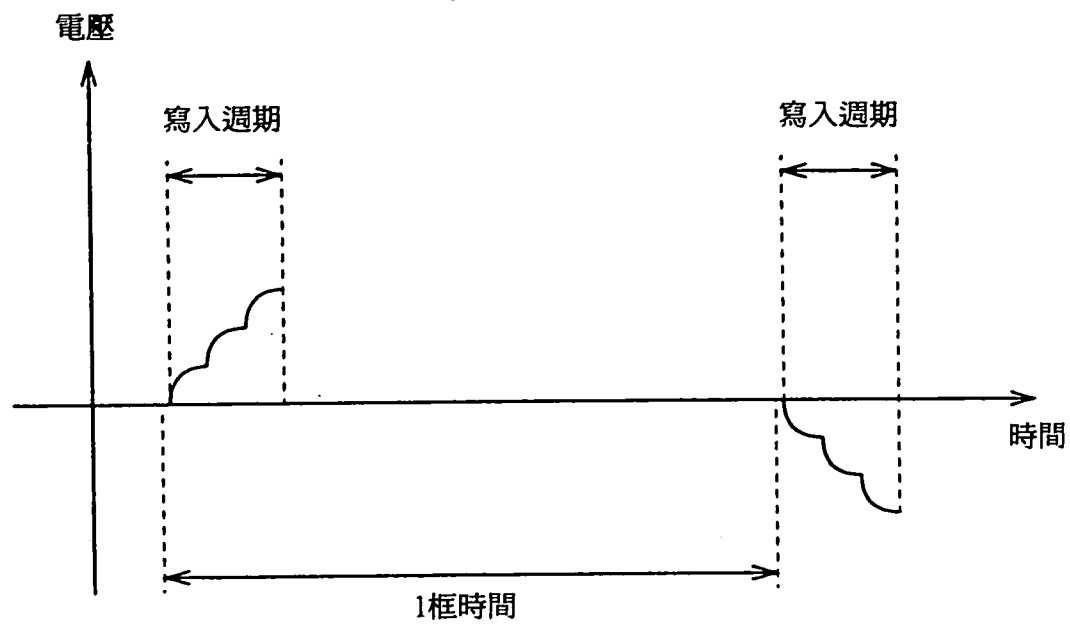


圖 4B

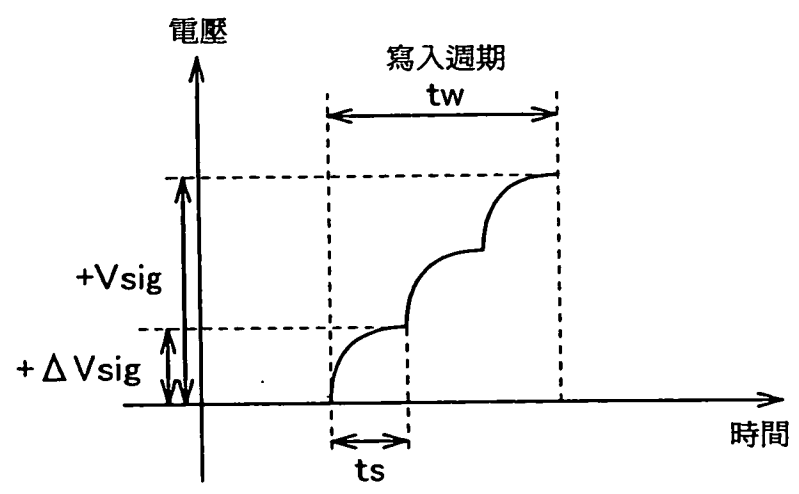


圖5

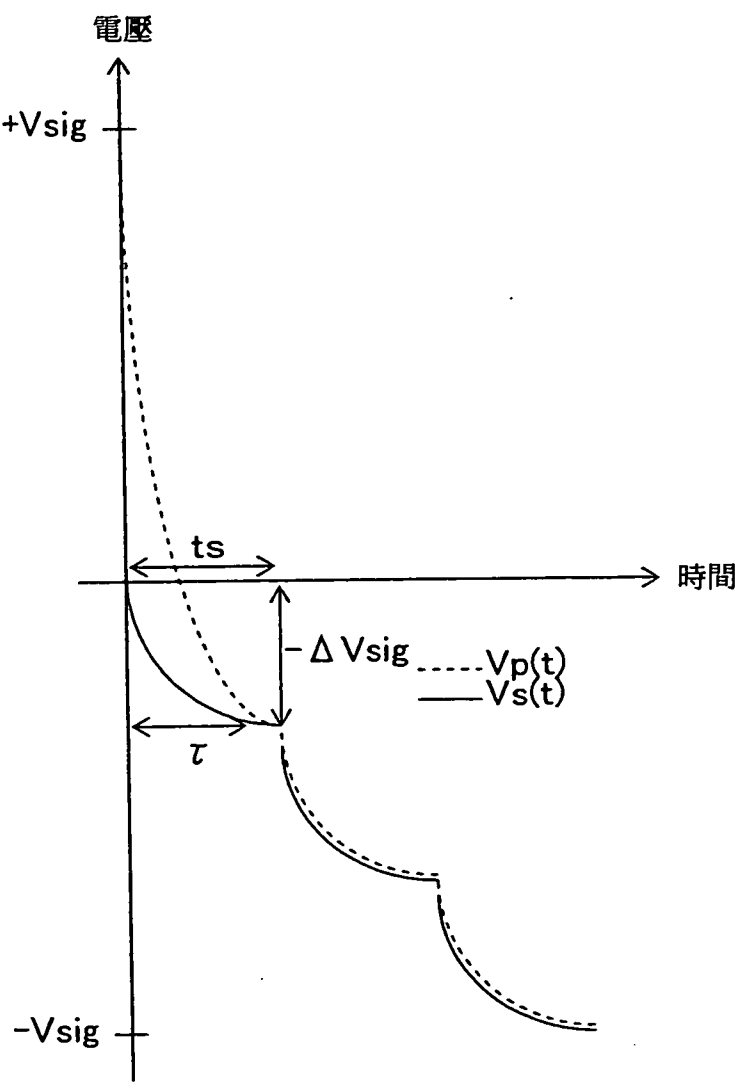


圖 6

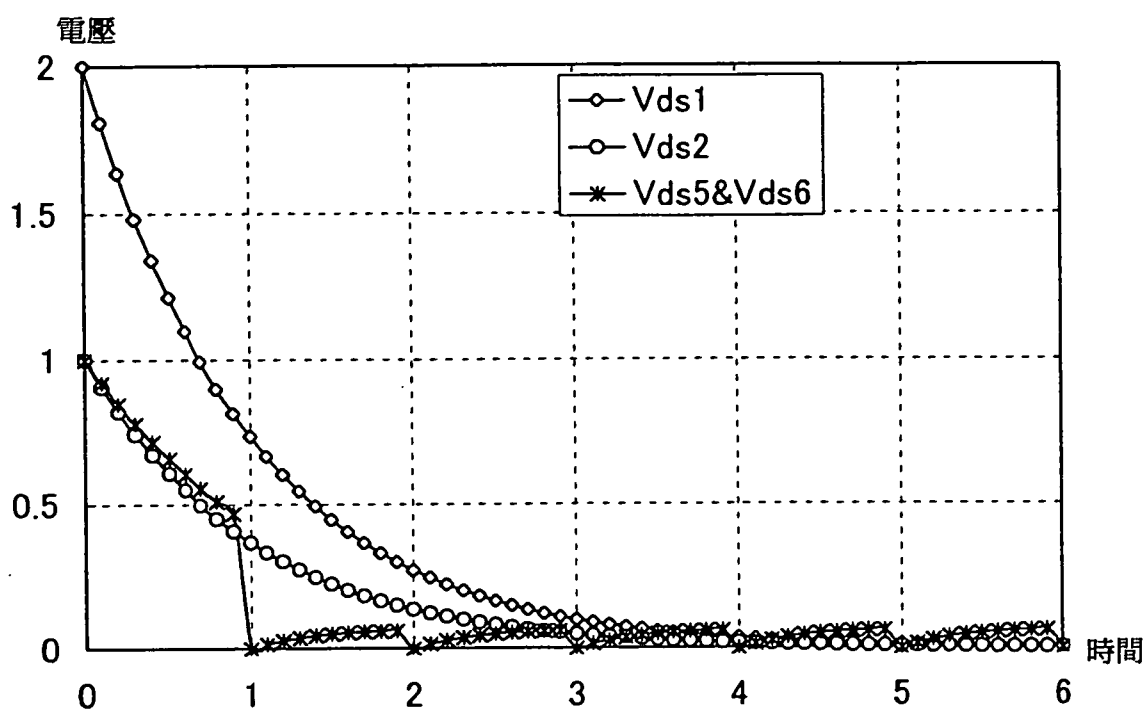


圖 7A

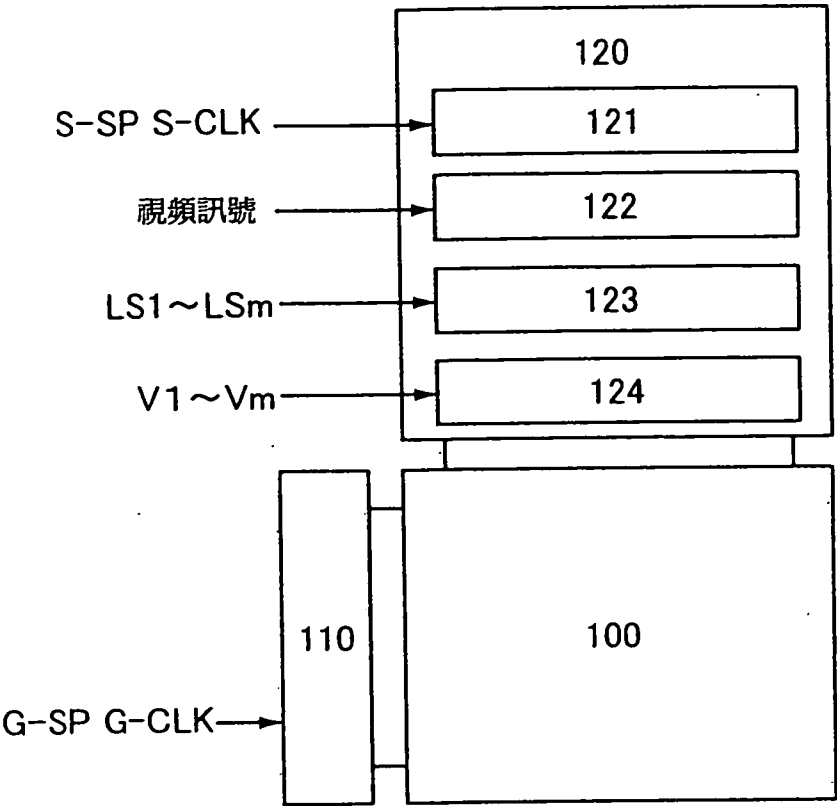


圖 7B

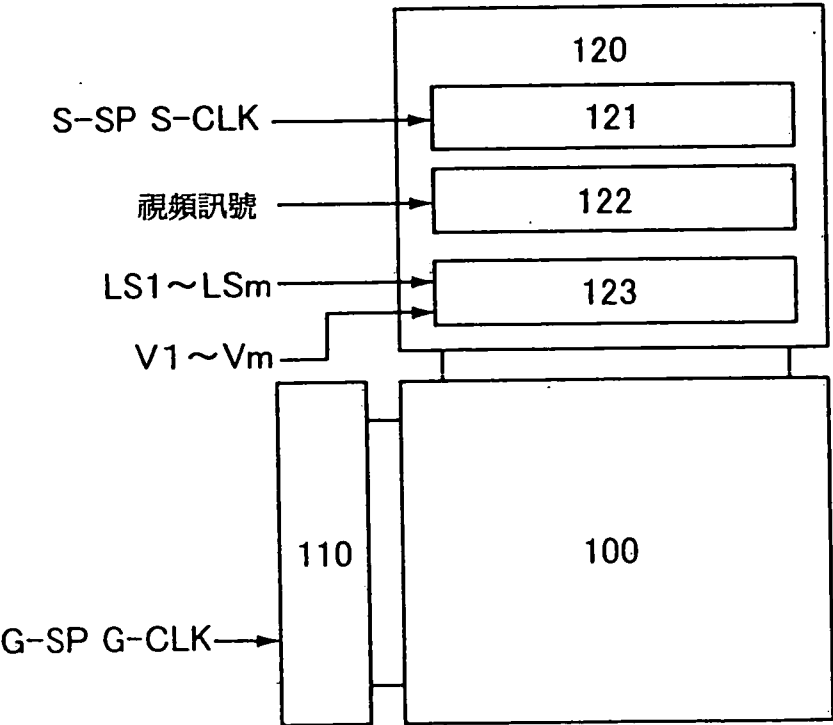


圖 8

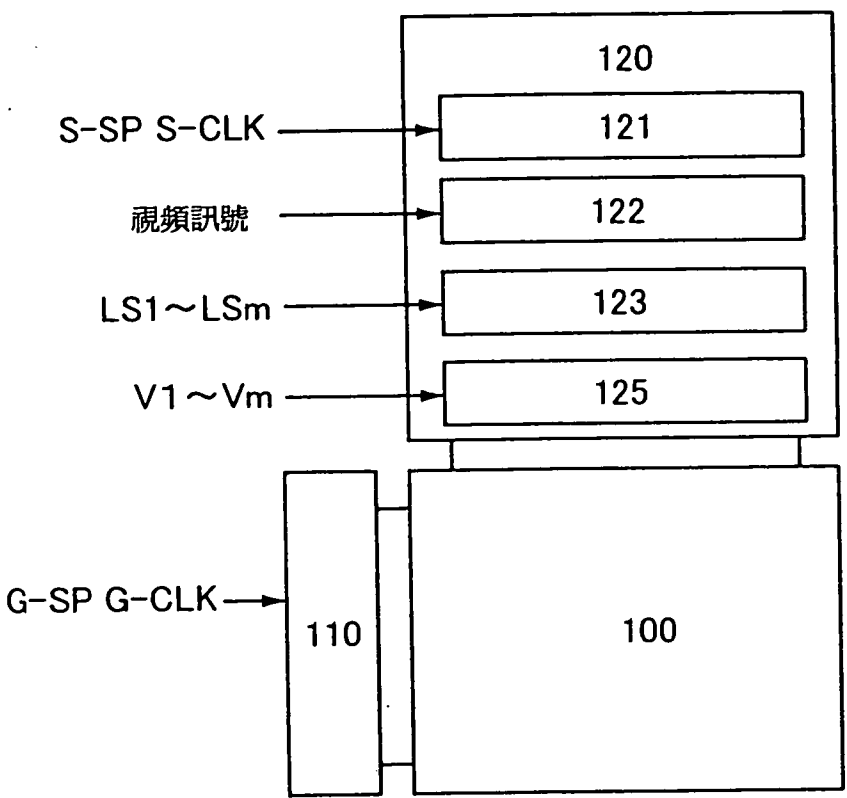


圖 9

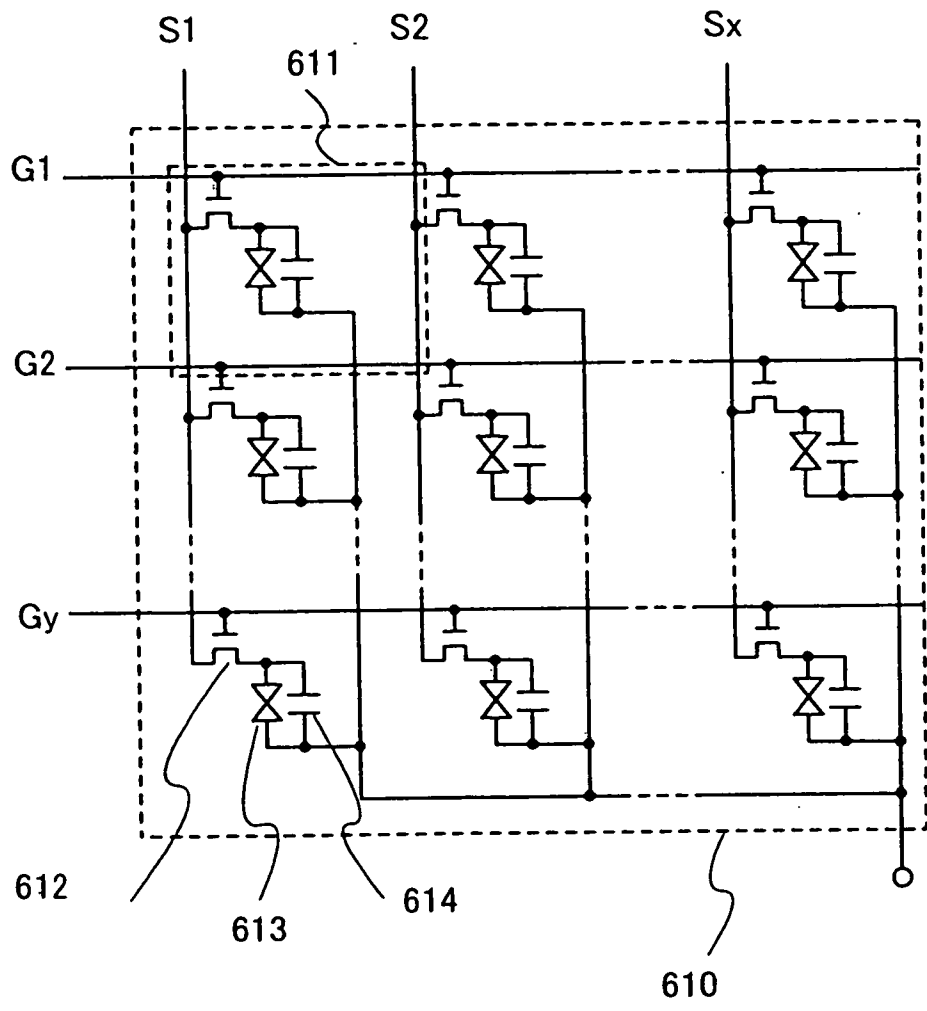


圖 10A

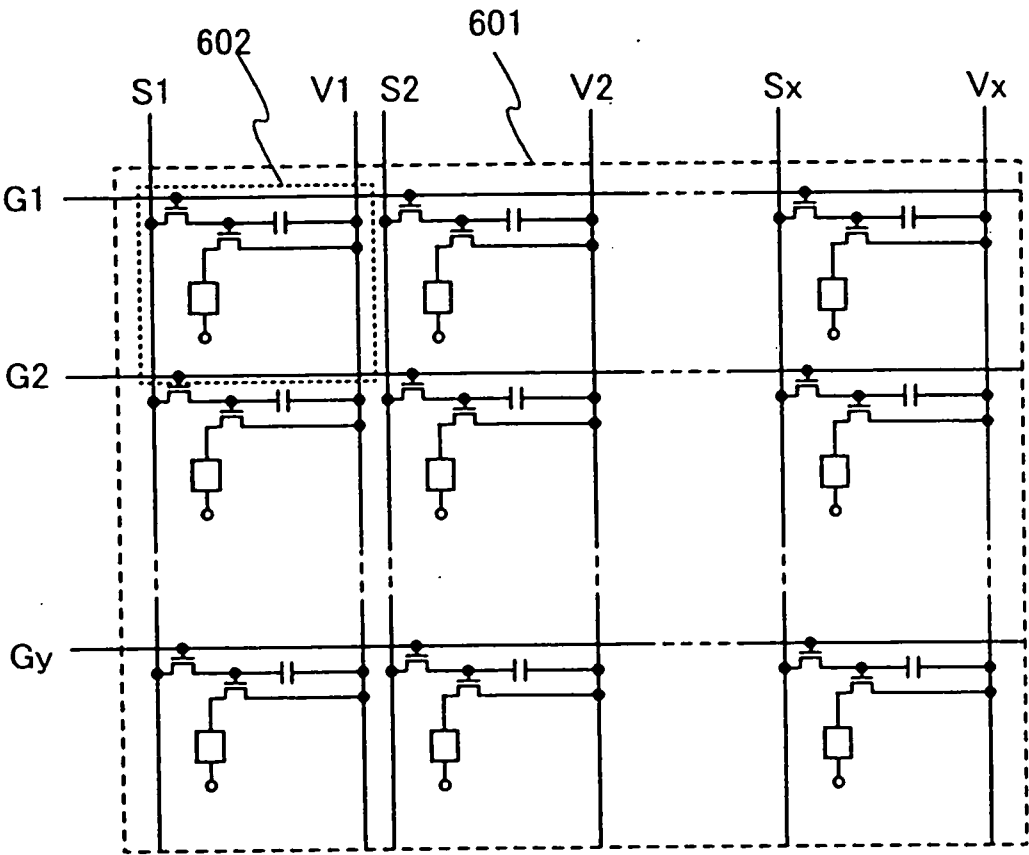


圖 10B

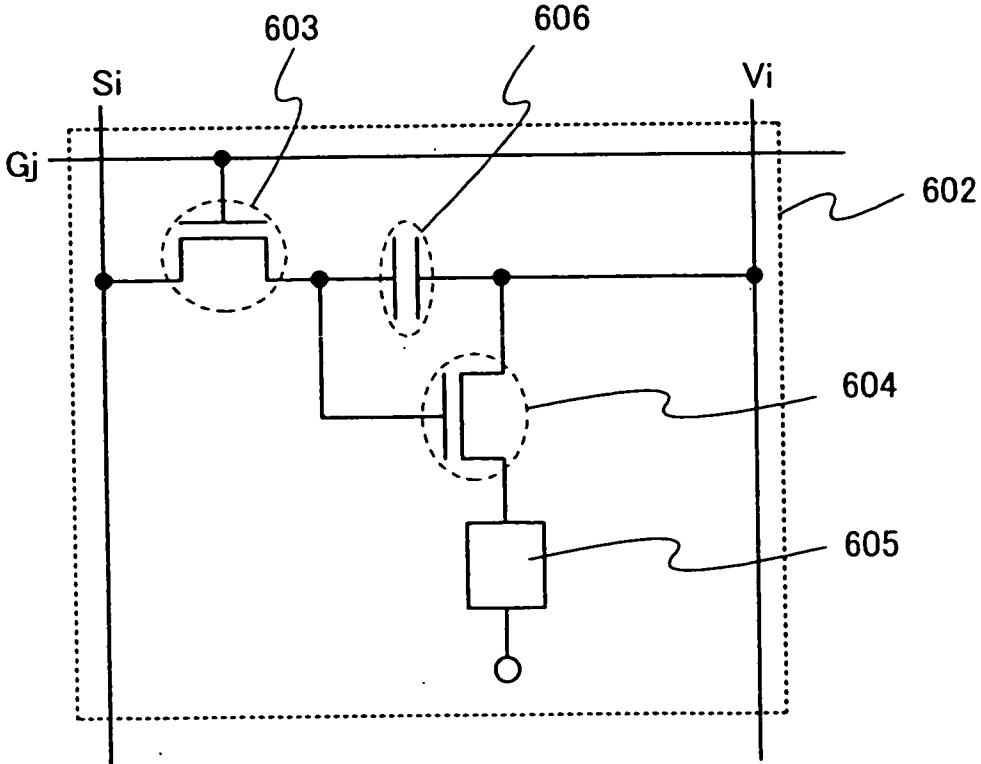


圖11

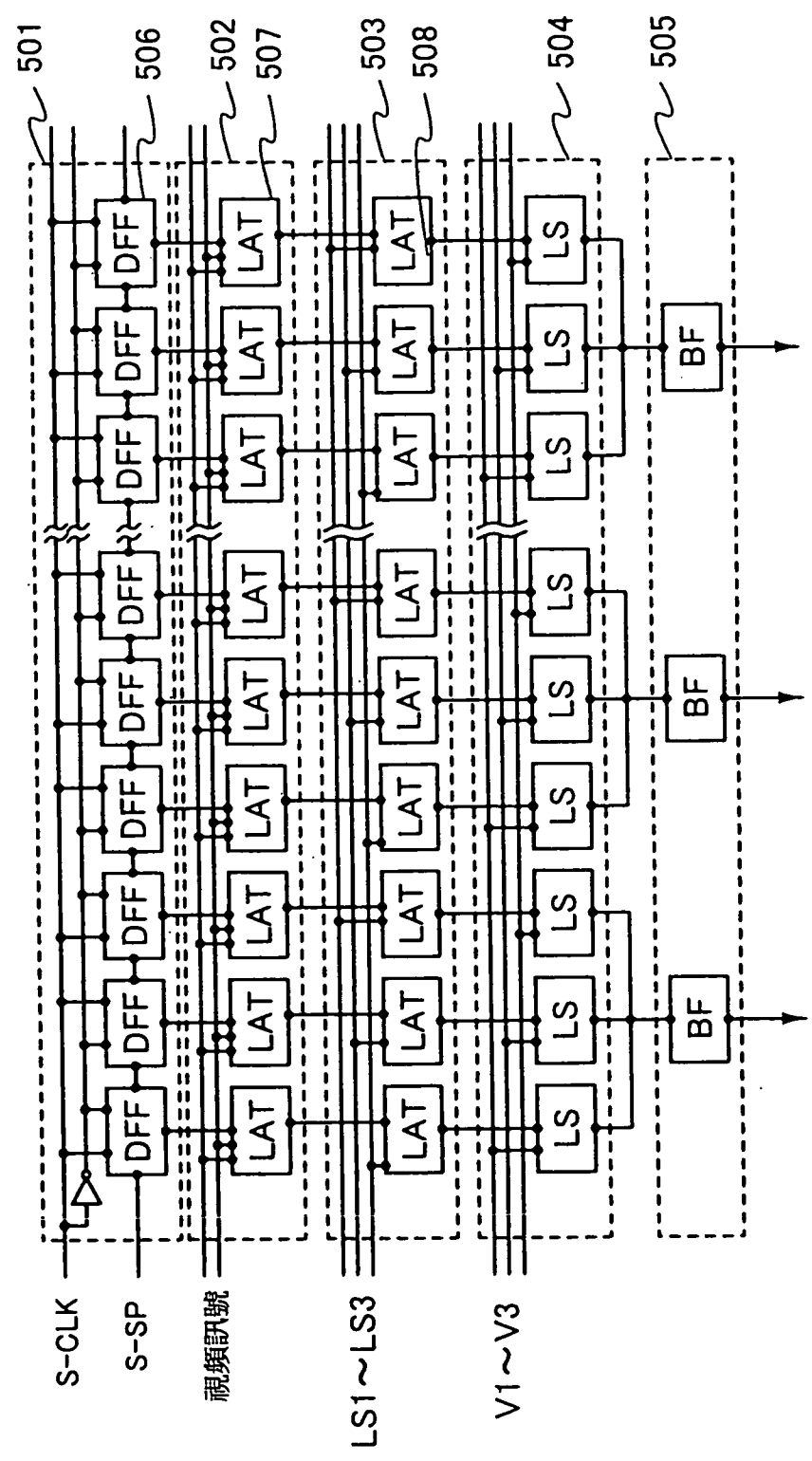
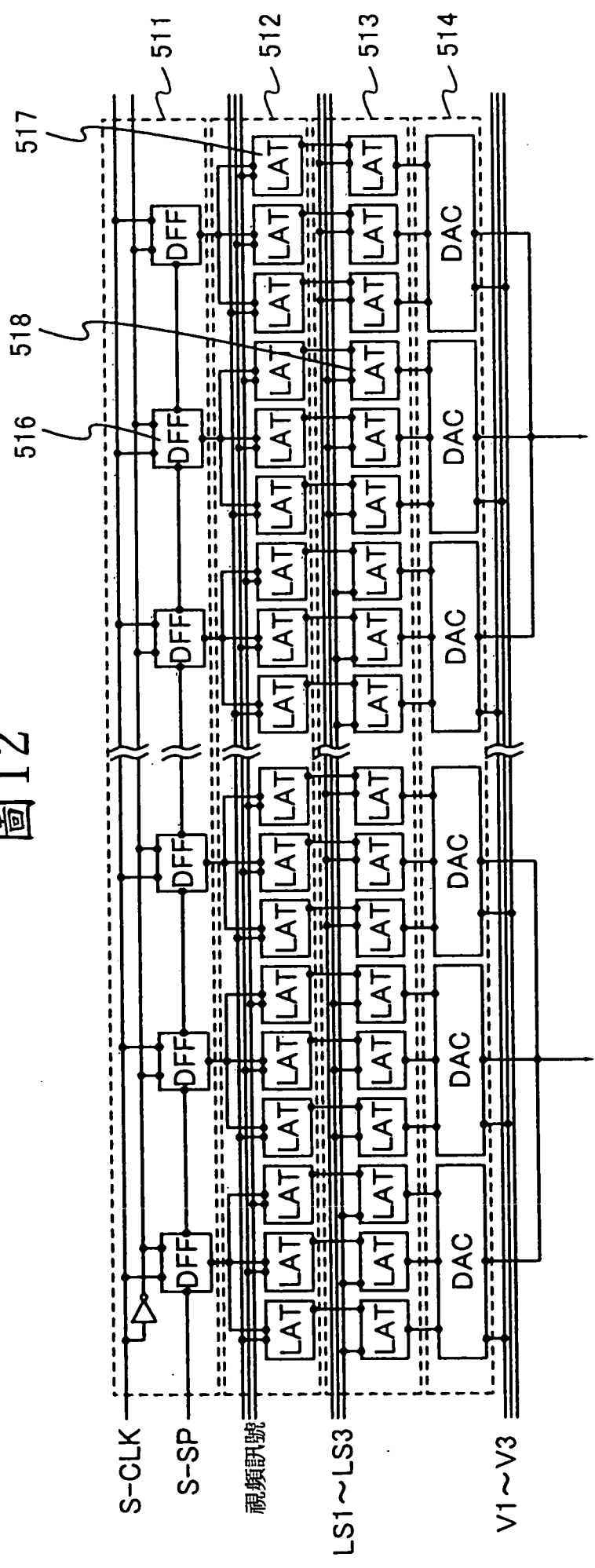


圖12



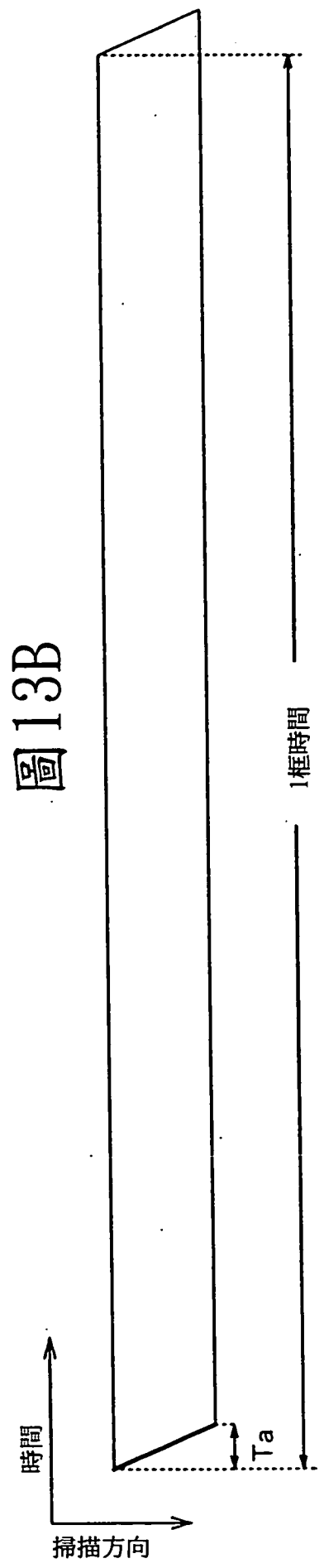
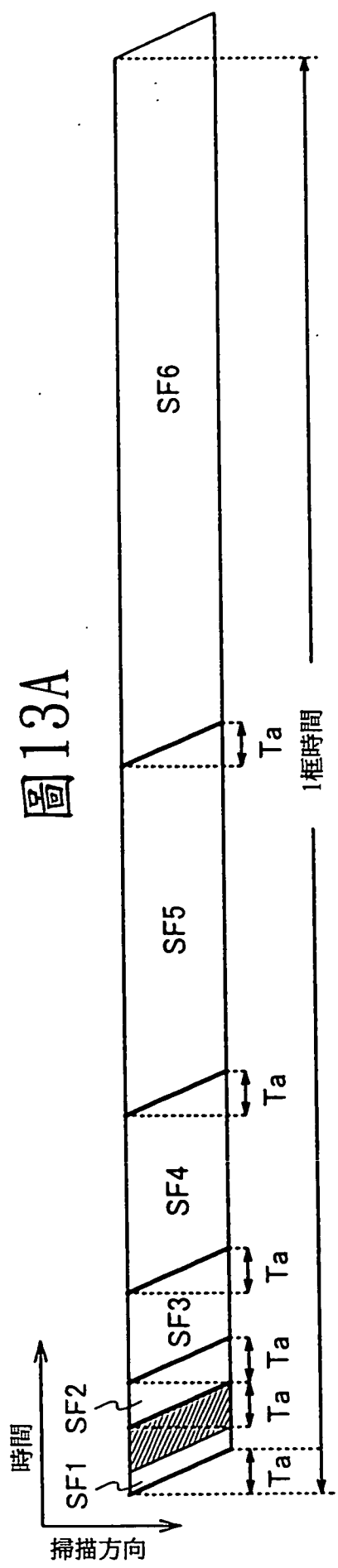


圖14A

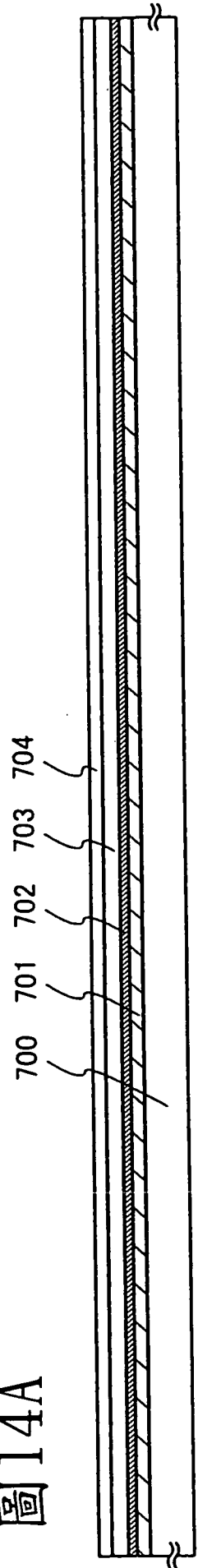


圖14B

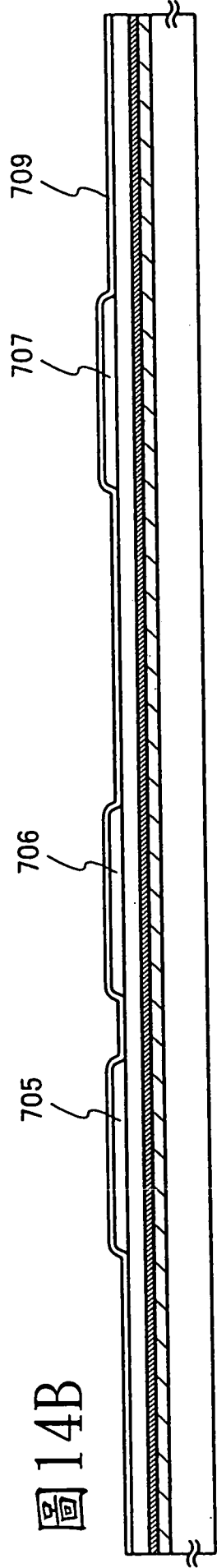


圖14C

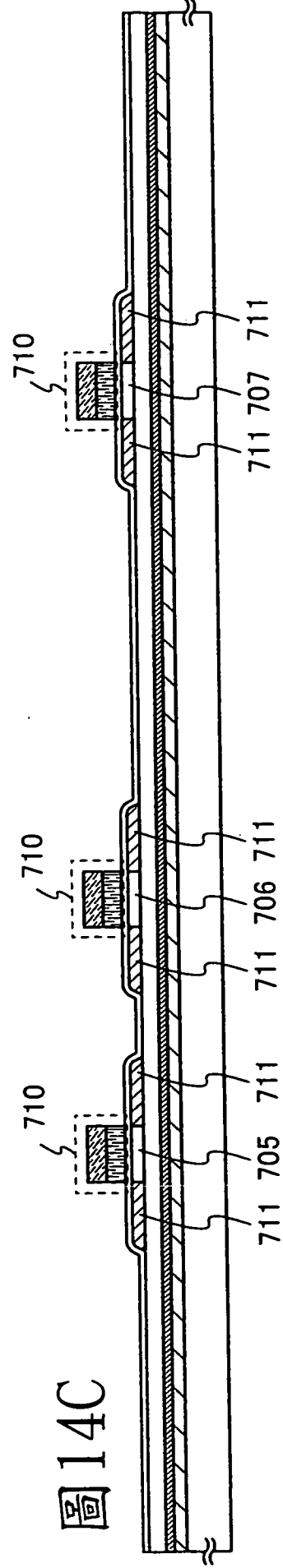


圖15A

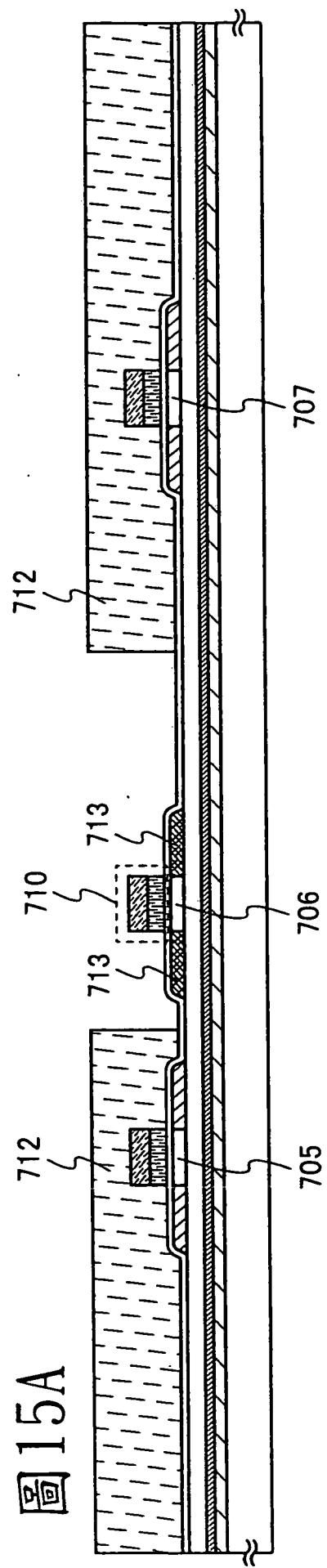


圖15B

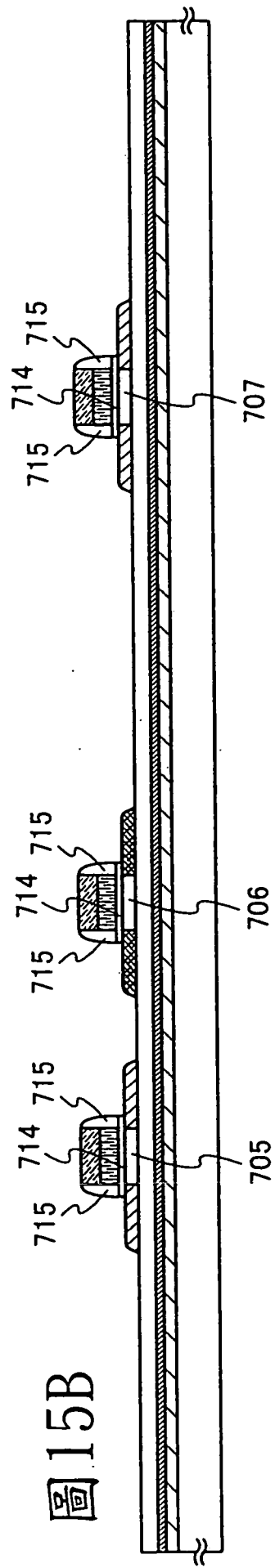


圖15C

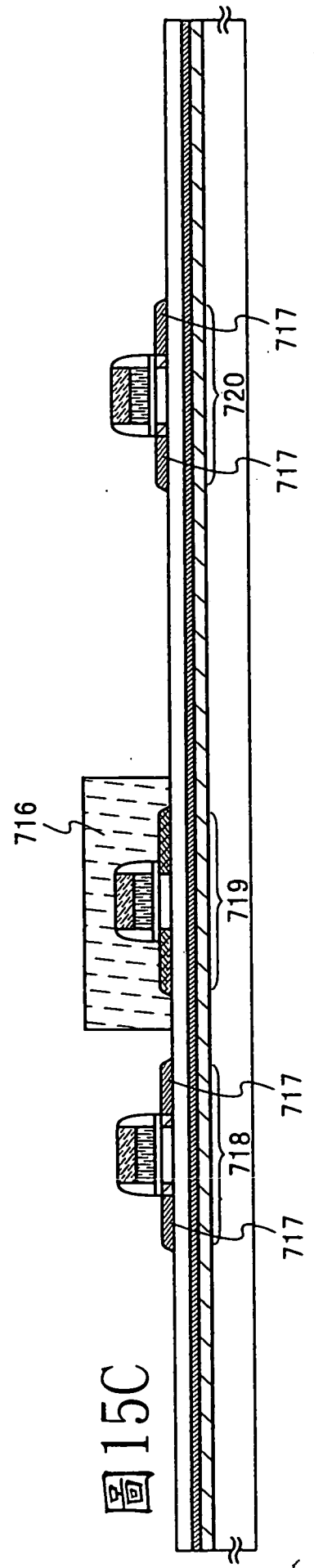


圖 16A

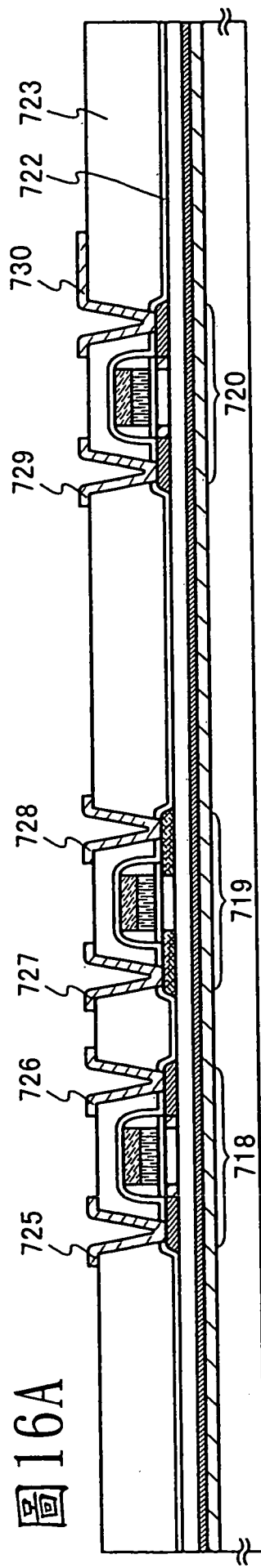


圖 16B

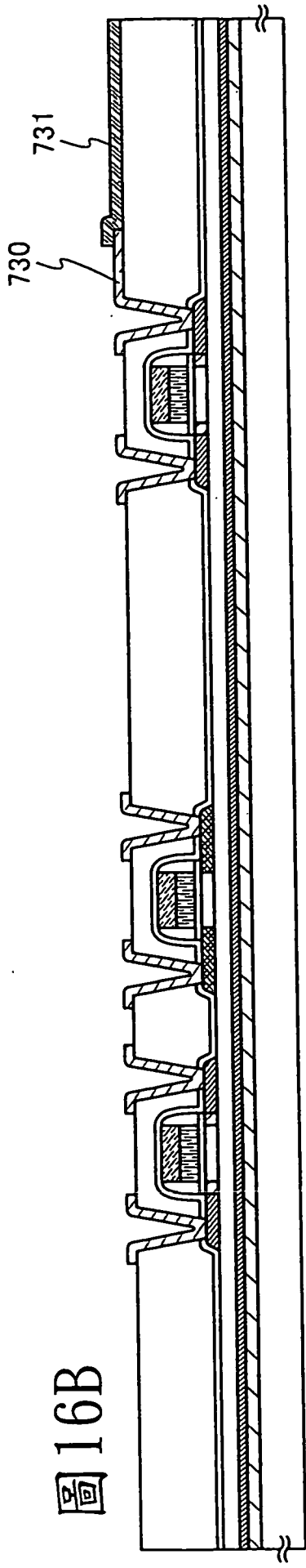


圖 16C

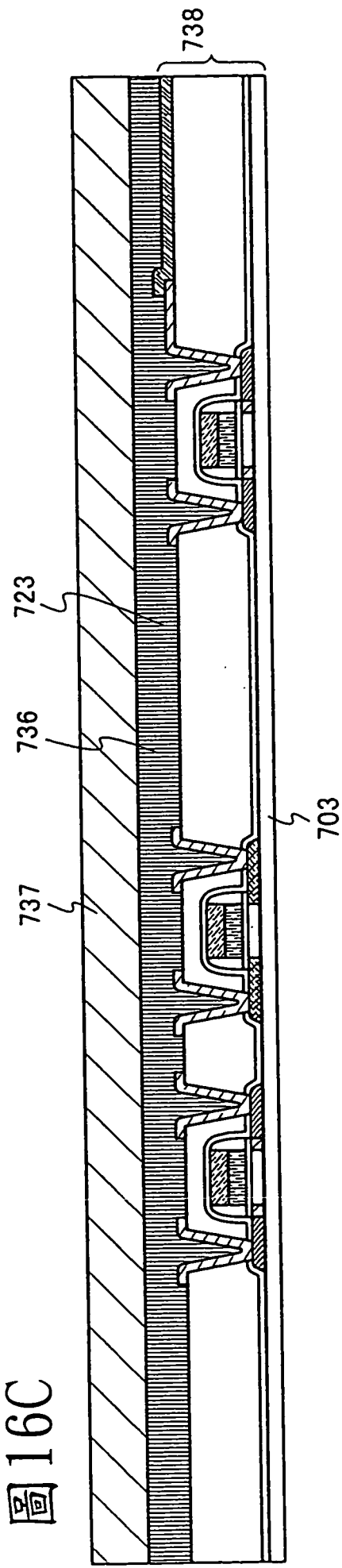


圖17A

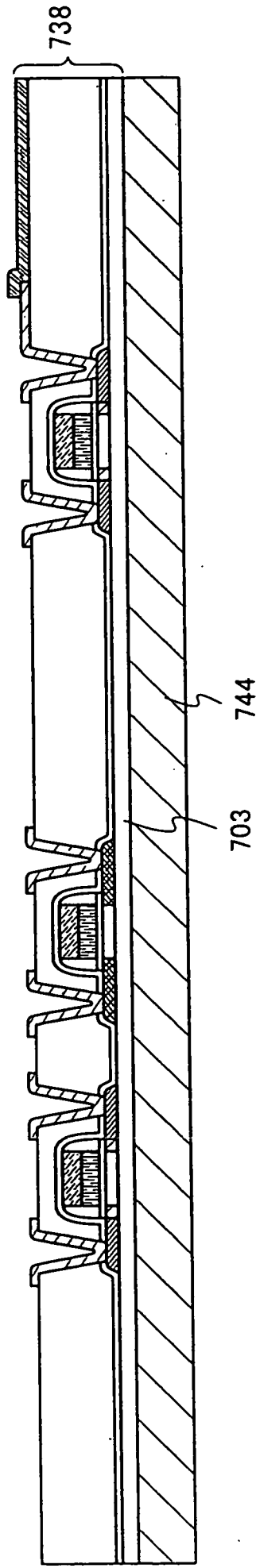


圖17B

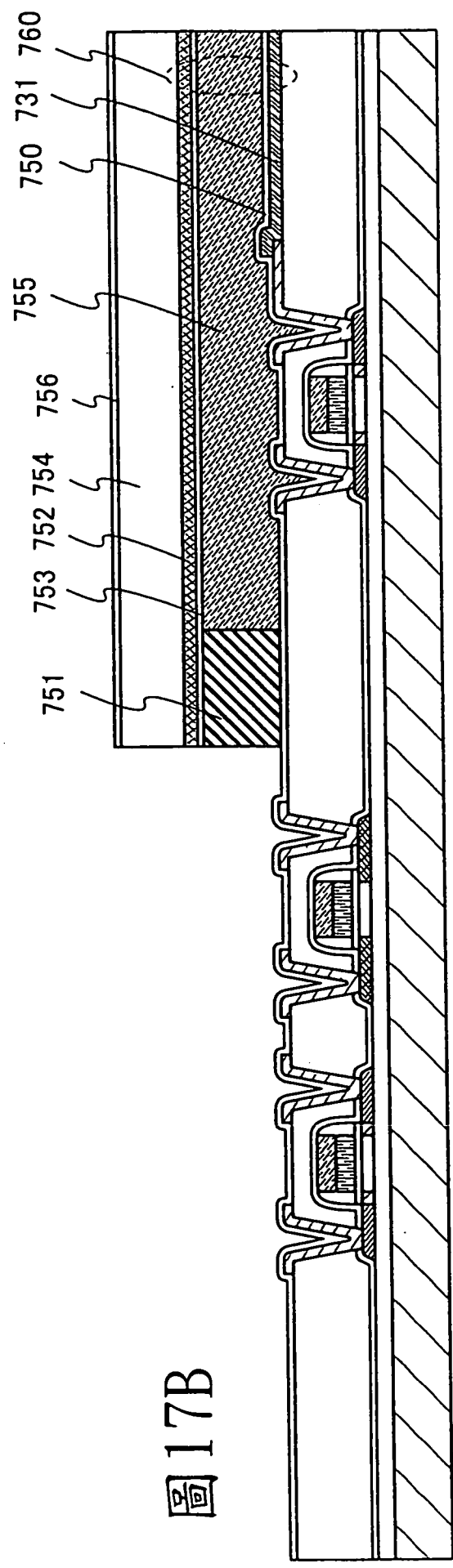


圖18A

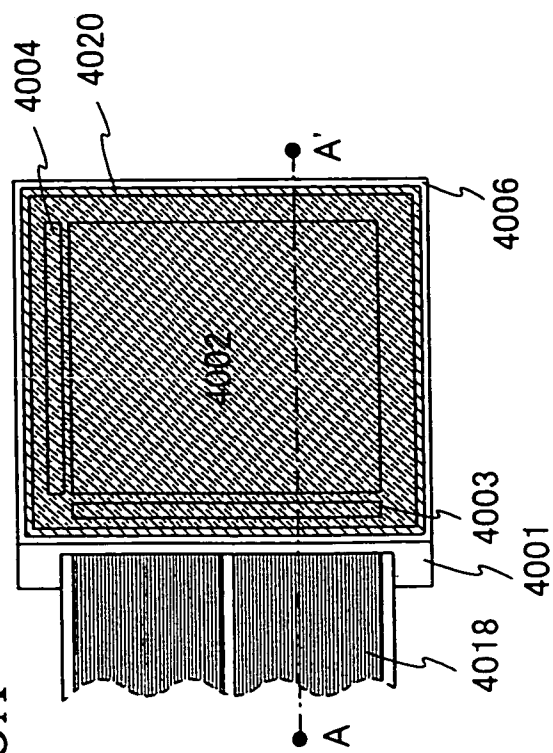


圖18B

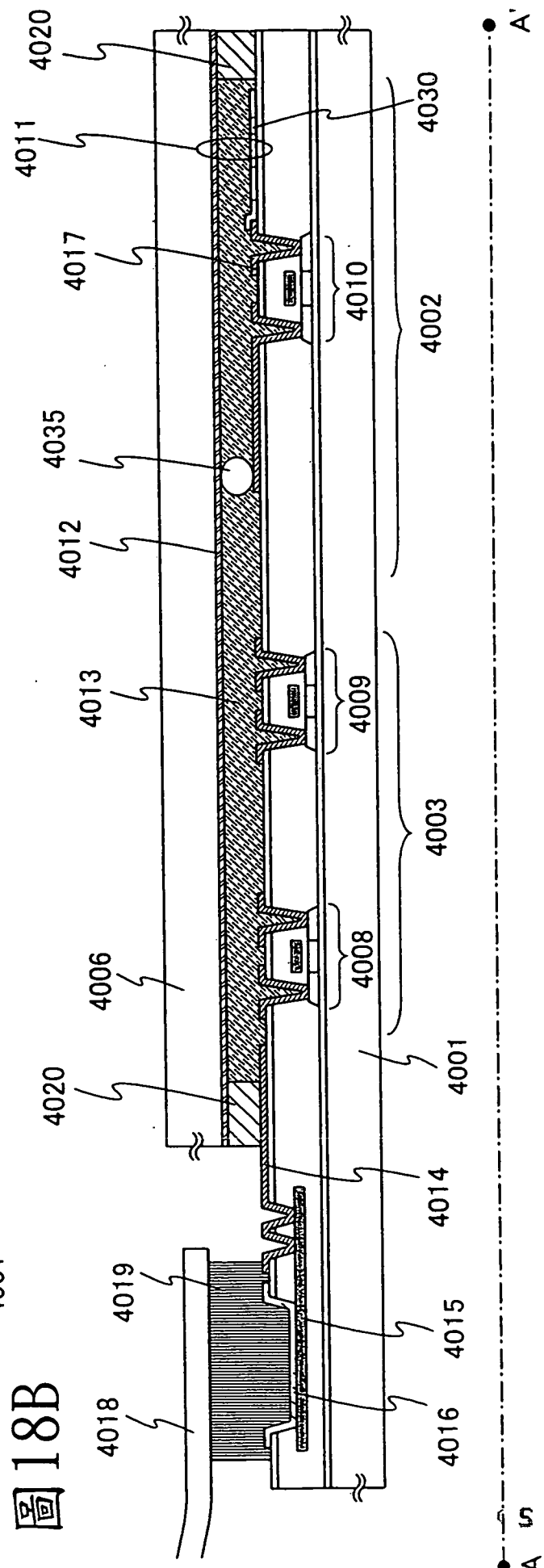


圖 19A

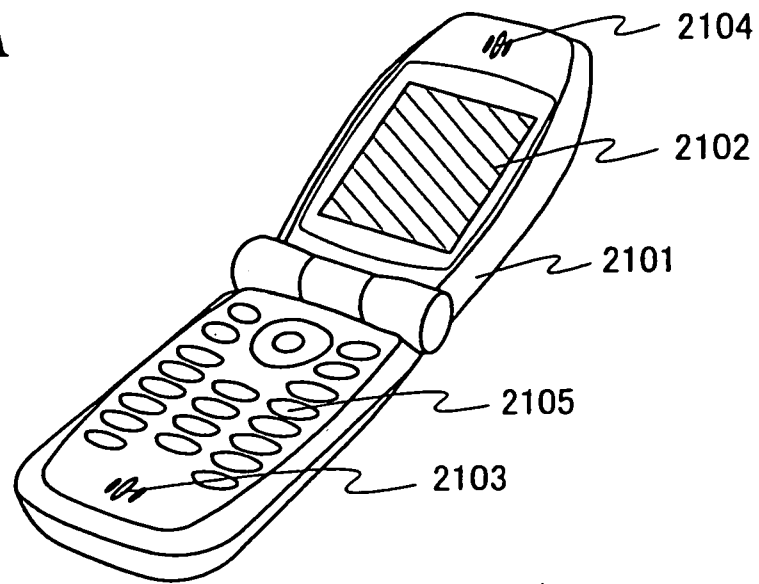


圖 19B

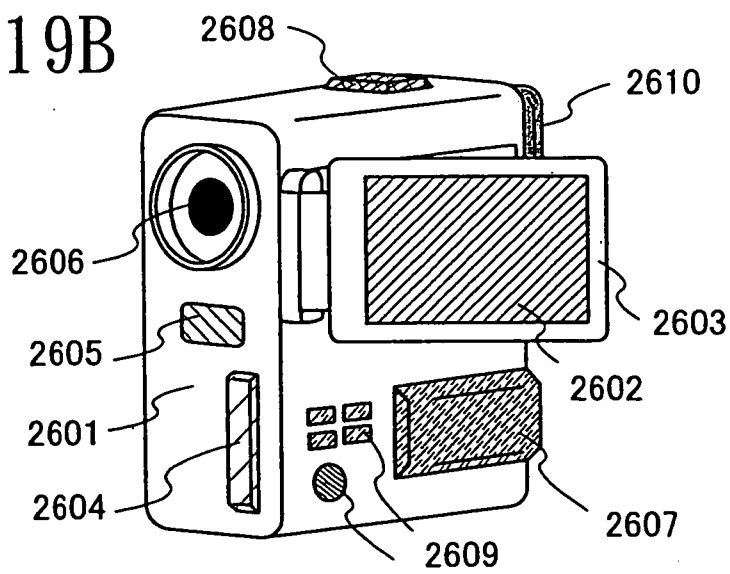


圖 19C

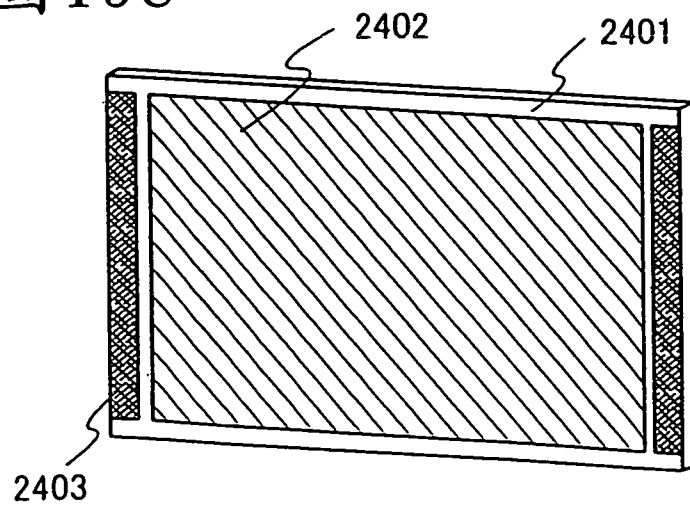


圖 20A

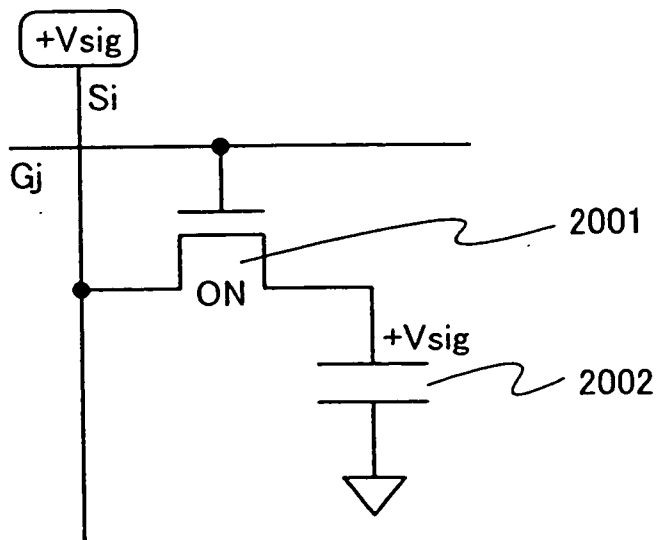


圖 20B

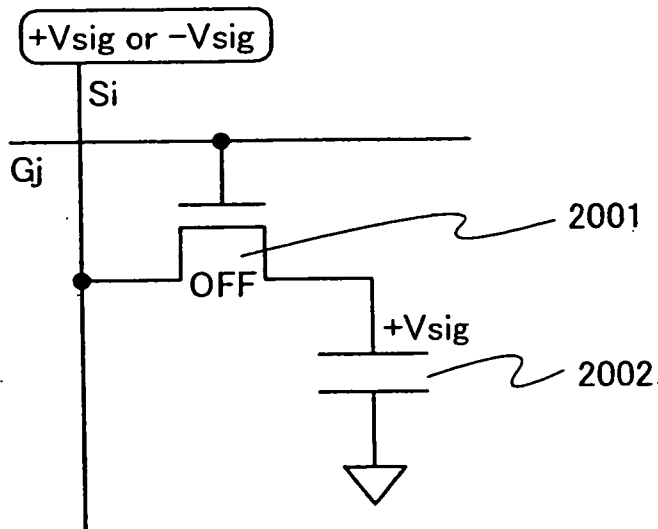


圖 20C

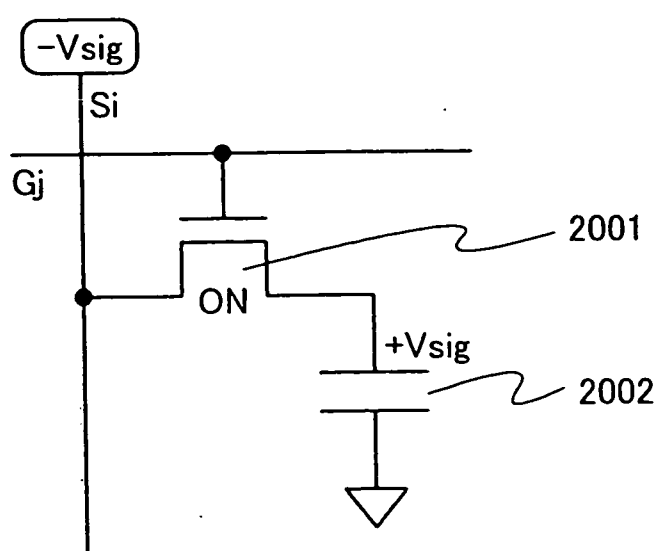


圖 21

