



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0064965
(43) 공개일자 2014년05월28일

- (51) 국제특허분류(Int. Cl.)
H01L 51/00 (2006.01) *H01L 51/05* (2006.01)
C07D 495/14 (2006.01) *C08L 65/00* (2006.01)
- (21) 출원번호 10-2014-7010080
- (22) 출원일자(국제) 2012년09월12일
심사청구일자 없음
- (85) 번역문제출일자 2014년04월16일
- (86) 국제출원번호 PCT/GB2012/000711
- (87) 국제공개번호 WO 2013/041822
국제공개일자 2013년03월28일
- (30) 우선권주장
1116251.8 2011년09월20일 영국(GB)

- (71) 출원인
캡브리지 디스플레이 테크놀로지 리미티드
영국 캡브리지 캠브리지셔 씨비23 6디더블유 캠버
른 비지니스 파크 캠버른 빌딩 2020
- (72) 발명자
버로우스 제레미
영국 캡브리지 캠브리지셔 씨비23 6디더블유 캠버른 비지니
스 파크 빌딩 2020 캡브리지 디스플레이 테크놀로
지 리미티드
뉴섬 크리스토퍼
영국 캡브리지 캠브리지셔 씨비23 6디더블유 캠버른 비지니
스 파크 빌딩 2020 캡브리지 디스플레이 테크놀로
지 리미티드

- (74) 대리인
제일특허법인

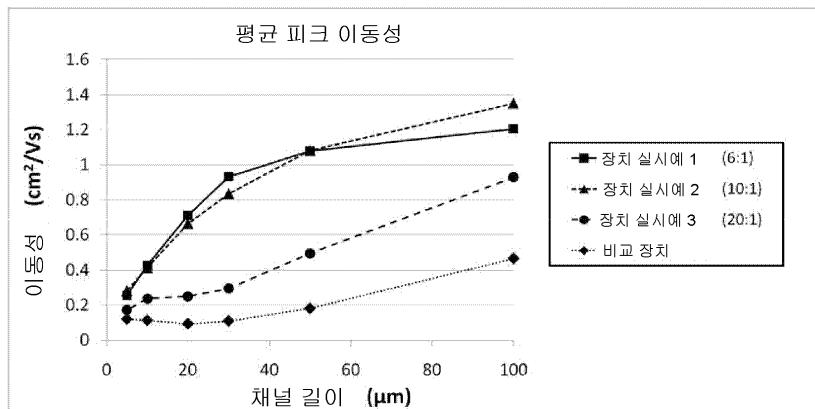
전체 청구항 수 : 총 37 항

(54) 발명의 명칭 유기 반도체 조성물 및 유기 트랜지스터

(57) 요약

유기 반도체 조성물은 적어도 하나의 용매, 중합체, 제 1 소분자 유기 반도체 및 소분자 결정화 개질제를 포함한다. 제 1 소분자 유기 반도체:소분자 결정화 개질제의 중량비는 적어도 6:1, 임의적으로 적어도 10:1, 임의적으로 적어도 20:1이다. 소분자 결정화 개질제는 유기 트랜지스터의 채널에 증착된 유기 반도체 층에서 제 1 소분자 유기 반도체 분포의 균일성을 증가시키는 바, 유기 트랜지스터의 이동성이 소분자 결정화 개질제가 없는 조성물을 포함하는 유기 장치의 이동성보다 더 큰 효과를 갖는다.

대 표 도 - 도3



특허청구의 범위

청구항 1

적어도 하나의 용매, 제 1 소분자 유기 반도체 및 소분자 결정화 개질제를 포함하는 조성물.

청구항 2

제 1 항에 있어서,

중합체를 추가로 포함하는 조성물.

청구항 3

제 2 항에 있어서,

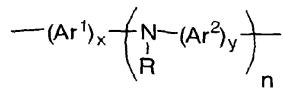
중합체가 적어도 부분적으로 공액결합된 중합체인 조성물.

청구항 4

제 3 항에 있어서,

중합체가 하기 화학식 XI의 반복 단위를 포함하는 조성물:

화학식 XI



상기 식에서,

각각의 경우 Ar^1 및 Ar^2 는 독립적으로 치환된 또는 비치환된 아릴 또는 헤테로아릴 기로부터 선택되고;

n 은 1 이상, 바람직하게는 1 또는 2이고;

각각의 경우 R은 H 또는 치환기, 바람직하게는 치환기이고;

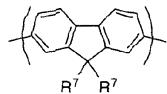
x 및 y는 각각 독립적으로 1, 2 또는 3이다.

청구항 5

제 3 항 또는 제 4 항에 있어서,

중합체가 하기 화학식 XII의 반복 단위를 포함하는 조성물:

화학식 XII



상기 식에서,

동일하거나 상이할 수 있는 2개의 기 R^7 은 각각 H 또는 치환기이고, 상기 2개의 기 R^7 은 연결되어 고리를 형성할 수 있다.

청구항 6

제 2 항 내지 제 5 항 중 어느 한 항에 있어서,

중합체:(제 1 소분자 유기 반도체 + 소분자 결정화 개질제)의 중량비가 적어도 1:10, 임의적으로 적어도 1:6,

임의적으로 적어도 1:4, 임의적으로 적어도 1:2, 임의적으로 적어도 1:1, 임의적으로 적어도 2:1, 임의적으로 적어도 3:1인 조성물.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

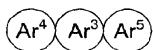
제 1 소분자 유기 반도체가 적어도 3개의 융합된 고리의 코어 기를 포함하는 화합물이고, 각각의 상기 융합된 고리가 독립적으로 방향족 또는 혜테로방향족 고리이고, 상기 코어 기가 적어도 하나의 치환기로 치환되는 조성물.

청구항 8

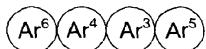
제 7 항에 있어서,

제 1 소분자 유기 반도체가 하기 화학식 I 내지 V의 화합물로부터 선택되는 조성물:

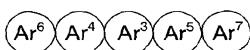
화학식 I



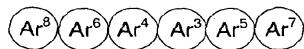
화학식 II



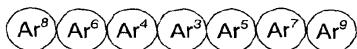
화학식 III



화학식 IV



화학식 V



상기 식에서,

Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 는 각각 독립적으로 일환형 방향족 고리 및 일환형 혜테로방향족 고리로 이루어진 군으로부터 선택되고;

Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 중 적어도 하나는 각각의 경우 동일하거나 상이할 수 있는 적어도 하나의 치환기 X로 치환되고, 1 내지 20개의 탄소 원자를 갖는 치환된 또는 비치환된 선형, 분지형 또는 환형 알킬 기, 1 내지 12개의 탄소 원자를 갖는 알콕시 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1 또는 각각이 동일하거나 상이할 수 있는 2개의 알킬 기로 치환될 수 있는 아미노 기, 아미도 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1, 2 또는 3개의 알킬 기로 치환될 수 있는 실릴 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1, 2 또는 3개의 알킬 기 및 2 내지 12개의 탄소 원자를 갖는 알켄일 기로 치환될 수 있는 실릴에텐일 기로 이루어진 군으로부터 선택되고;

Ar^3 , Ar^4 및 Ar^5 는 각각 임의적으로 하나 이상의 추가의 일환형 방향족 또는 혜테로방향족 고리에 융합될 수 있다.

청구항 9

제 8 항에 있어서,

Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 중 적어도 하나가 1 내지 3개의 황 원자, 산소 원자, 셀레늄 원자 및/또는 질소 원자로 이루어진 5- 내지 7-원 헤테로아릴 기를 포함하는 조성물.

청구항 10

제 9 항에 있어서,

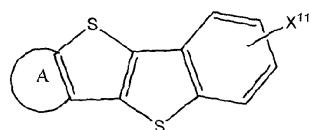
Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 가 각각 독립적으로 페닐 및 티오펜으로부터 선택되고, Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 중 적어도 하나가 티오펜인 조성물.

청구항 11

제 10 항에 있어서,

제 1 소분자 유기 반도체가 하기 화학식 X을 갖는 조성물:

화학식 X



상기 식에서,

A는 페닐 기 또는 티오펜 기이고, 상기 페닐 기 또는 티오펜 기는 임의적으로 페닐 기, 티오펜 기 및 벤조티오펜 기로부터 선택된 기와 임의적으로 융합될 수 있는 페닐 기 또는 티오펜 기와 융합되고, 임의의 상기 페닐, 티오펜 및 벤조티오펜 기는 비치환되거나 화학식 X¹¹의 적어도 하나의 기로 치환되고;

각각의 기 X¹¹은 동일하거나 상이할 수 있고 제 8 항에 따른 치환기 X, 바람직하게는 화학식 $\text{C}_n\text{H}_{2n+1}$ 의 기로부터 선택되고, 이때 n은 1 내지 20의 정수이다.

청구항 12

제 7 항 또는 제 8 항에 있어서,

제 1 소분자 유기 반도체의 코어가 적어도 3개의 융합된 벤젠 고리로부터 형성된 하이드로카빌 기인 조성물.

청구항 13

제 12 항에 있어서,

제 1 소분자 유기 반도체가 하나 이상의 트라이(C_{1-10} 알킬)실릴에틴일 치환기로 치환된 펜탄센인 조성물.

청구항 14

제 1 항 내지 제 13 항 중 어느 한 항에 있어서,

소분자 결정화 개질체가 제 2 소분자 유기 반도체인 조성물.

청구항 15

제 14 항에 있어서,

소분자 결정화 개질체가 제 7 항 내지 제 13 항 중 어느 한 항에 따른 화합물로부터 선택되고 소분자 유기 반도체와 상이한 조성물.

청구항 16

제 14 항 또는 제 15 항에 있어서,

소분자 결정화 개질제가 제 1 소분자 유기 반도체와 동일한 코어를 갖는 화합물이고, 소분자 결정화 개질제의 적어도 하나의 치환기, 치환기 위치 및 치환기 수 중 하나 이상이 제 1 소분자 유기 반도체의 적어도 하나의 치환기, 치환기 위치 및 치환기 수와 상이한 조성물.

청구항 17

제 1 항 내지 제 16 항 중 어느 한 항에 있어서,

제 1 소분자 유기 반도체:소분자 결정화 개질제의 중량비가 적어도 2:1, 임의적으로 적어도 5:1인 조성물.

청구항 18

제 1 항 내지 제 17 항 중 어느 한 항에 있어서,

적어도 하나의 용매가 벤젠 또는 알킬 및 알콕시 치환기로부터 선택된 하나 이상의 치환기로 치환된 융합된 벤젠인 조성물.

청구항 19

채널 영역을 사이에 한정하는 소스 전극 및 드레인 전극;

채널 영역을 가로지르고 소스 및 드레인 전극과 전기 접촉하여 확장하는 유기 반도체 층;

게이트 전극; 및

게이트 전극과 유기 반도체 층과 소스 및 드레인 전극 사이의 게이트 유전체

를 포함하는 유기 박막 트랜지스터의 형성 방법으로,

제 1 항 내지 제 18 항 중 어느 한 항에 따른 조성물을 증착하고 적어도 하나의 용매를 증발시켜 유기 박막 트랜지스터의 유기 반도체 층을 형성하는 단계를 포함하는, 방법.

청구항 20

제 19 항에 있어서,

조성물을 증착하기 전에 소스 및 드레인 전극의 표면의 적어도 일부를 개질화하는 단계를 포함하는 방법.

청구항 21

제 20 항에 있어서,

개질화 단계가 유기 물질을 소스 및 드레인 전극의 표면의 적어도 일부에 결합하는 단계를 포함하는 방법.

청구항 22

제 21 항에 있어서,

유기 물질이 하기 화학식 XIII을 갖는 방법:

화학식 XIII

Bind-(Sp)z-Org

상기 식에서,

Bind는 결합 기를 나타내고;

Sp는 이격 기, 임의적으로 알킬 기 또는 아릴 기를 나타내고;

z는 0 또는 1이고;

Org는 유기 기이다.

청구항 23

제 22 항에 있어서,

Org가 공액결합된 기, 임의적으로 하나 이상의 불소 원자로 치환된 벤젠인 방법.

청구항 24

제 22 항 또는 제 23 항에 있어서,

Bind가 티올인 방법.

청구항 25

제 22 항 내지 제 24 항 중 어느 한 항에 있어서,

z가 0인 방법.

청구항 26

제 19 항 내지 제 25 항 중 어느 한 항에 있어서,

조성물을 증착하기 전에 실란을 채널 영역의 표면에 결합하는 단계를 포함하는 방법.

청구항 27

제 19 항 내지 제 26 항 중 어느 한 항에 있어서,

유기 반도체 층의 두께가 100 nm 이하의 층의 가장 얇은 부분과 가장 두꺼운 부분 사이의 두께 편차를 갖는 방법.

청구항 28

제 27 항에 있어서,

유기 반도체 층의 두께가 100 nm를 초과하지 않는 방법.

청구항 29

제 19 항 내지 제 28 항 중 어느 한 항에 있어서,

유기 박막 트랜지스터가 상부 게이트 유기 박막 트랜지스터인 방법.

청구항 30

제 19 항 내지 제 28 항 중 어느 한 항에 있어서,

유기 박막 트랜지스터가 하부 게이트 유기 박막 트랜지스터인 방법.

청구항 31

채널 영역을 사이에 한정하는 소스 전극 및 드레인 전극;

채널 영역을 가로지르고 소스 및 드레인 전극과 전기 접촉하여 확장하는 유기 반도체 층;

게이트 전극; 및

게이트 전극과 유기 반도체 층과 소스 전극 및 드레인 전극 사이의 게이트 유전체

를 포함하는 유기 박막 트랜지스터로,

상기 유기 반도체 층이 제 1 소분자 유기 반도체 및 소분자 결정화 개질체를 포함하는, 유기 박막 트랜지스터.

청구항 32

제 31 항에 있어서,

유기 반도체 층이 중합체, 임의적으로 제 2 항 내지 제 6 항 중 어느 한 항에 따른 중합체를 추가로 포함하는

유기 박막 트랜지스터.

청구항 33

제 31 항 또는 제 32 항에 있어서,

제 1 소분자 유기 반도체가 제 7 항 내지 제 13 항 중 어느 한 항에 정의된 바와 같은 유기 박막 트랜지스터.

청구항 34

제 31 항 내지 제 33 항 중 어느 한 항에 있어서,

소분자 결정화 개질체가 제 14 항 내지 제 16 항 중 어느 한 항에 정의된 바와 같은 유기 박막 트랜지스터.

청구항 35

제 31 항 내지 제 34 항 중 어느 한 항에 있어서,

유기 물질이 소스 및 드레인 전극의 표면의 적어도 일부에 결합하는 유기 박막 트랜지스터.

청구항 36

제 31 항 내지 제 35 항 중 어느 한 항에 있어서,

유기 물질이 제 22 항 내지 제 25 항 중 어느 한 항에 정의된 바와 같은 유기 박막 트랜지스터.

청구항 37

제 31 항 내지 제 36 항 중 어느 한 항에 있어서,

실란이 채널 영역의 표면에 결합하는 유기 박막 트랜지스터.

명세서

기술 분야

[0001]

본 발명은 유기 반도체 조성물에 관한 것이다. 또한, 본 발명은 유기 박막 트랜지스터 및 이의 제조 방법, 특히 유기 반도체 결정도를 제어하는 방법에 관한 것이다.

배경 기술

[0002]

트랜지스터는 2가지 주요 유형, 즉 양극성(bipolar) 접합 트랜지스터 및 전계 효과 트랜지스터로 세분될 수 있다. 두 유형은 채널 영역 사이에 배치된 반도체 물질을 갖는 3개의 전극을 포함하는 통상의 구조를 공유한다. 양극성 접합 트랜지스터의 3개의 전극은 방출체(emitter), 집전장치(collector) 및 베이스(base)로서 공지되어 있지만, 전계 효과 트랜지스터에서 3개의 전극은 소스, 드레인 및 게이트로서 공지되어 있다. 양극성 접합 트랜지스터는, 방출체와 집전장치 사이의 전류가 베이스와 방출체 사이에 흐르는 전류로 제어되므로, 전류-작동 장치로 기재될 수 있다. 이에 반해서, 전계 효과 트랜지스터는, 소스와 드레인 사이에 흐르는 전류가 게이트와 소스 사이의 전압으로 제어되므로, 전압-작동 장치로 기재될 수 있다.

[0003]

트랜지스터는 또한 트랜지스터가 각각 양전하 캐리어(carrier)(정공) 또는 음전하 캐리어(전자)를 전도하는 반도체 물질을 포함하는지에 따라 p-유형 및 n-유형으로 분류할 수 있다. 반도체 물질은 이의 수용력, 전도력 및 전하 기부력에 따라 선택될 수 있다. 정공 또는 전자를 수용하고, 전도하고 기부하기 위한 반도체 물질의 능력은 물질을 도핑함으로써 강화될 수 있다. 소스 및 드레인 전극에 사용된 물질은 또한 정공 또는 전자의 수용력 및 주입력에 따라 선택될 수 있다. 예를 들어, p-유형 트랜지스터 장치는 정공을 수용하고, 전도하고 기부하는데 효율적인 반도체 물질을 선택하고, 반도체 물질로부터 정공을 주입하고 수용하는데 효율적인 소스 및 드레인 전극에 대한 물질을 선택함으로써 형성될 수 있다. 반도체 물질의 HOMO(최고준위 점유 분자궤도)를 갖는 전극에서 페르미 준위(Fermi-level)에 일치하는 우수한 에너지 준위는 정공 주입 및 수용을 강화할 수 있다. 이에 반해, n-유형 트랜지스터 장치는 전자를 수용하고, 전도하고 기부하는데 효율적인 반도체 물질을 선택하고, 반

도체 물질 내에 전자를 주입하고 반도체 물질로부터 전자를 수용하는데 효율적인 소스 및 드레인 전극에 대한 물질을 선택함으로써 형성될 수 있다. 반도체 물질의 LUMO(최저준위 비점유 분자궤도) 준위를 갖는 전극에서 페르미 준위에 일치하는 우수한 에너지 준위는 전자 주입 및 수용을 강화할 수 있다.

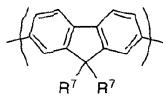
- [0004] 트랜지스터는 박막에서 구성요소를 증착하여 박막 트랜지스터를 형성함으로써 형성될 수 있다. 유기 물질이 이러한 장치에서 반도체 물질로서 사용된 경우, 이는 유기 박막 트랜지스터(OTFT)로서 공지된다.
- [0005] OTFT에 대한 다양한 배열이 공지되어 있다. 이러한 장치 중 하나는 채널 영역 사이에 배치된 반도체 물질, 반도체 물질을 가로질러 배치된 게이트 전극 및 채널 영역 중 게이트 전극과 반도체 물질 사이에 배치된 절연 물질의 층을 갖는 소스 및 드레인 전극을 포함하는 전열된 게이트 전계 효과 트랜지스터이다.
- [0006] 채널의 전도성은 게이트에서 전압을 적용함으로써 바꿀 수 있다. 이러한 방식에서 트랜지스터는 적용된 게이트 전압을 사용하여 전환될 수 있다. 소정의 전압을 위해 달성할 수 있는 드레인 전류는 장치의 활성 영역(소스와 드레인 전극 사이의 채널 영역)에서 유기 반도체 중 전하 캐리어의 이동성에 따른다. 따라서, 낮은 작동 전압을 갖는 높은 드레인 전류를 달성하기 위해, 유기 박막 트랜지스터는 채널 영역에서 높은 이동 전하 캐리어를 갖는 유기 반도체를 가져야 한다.
- [0007] "소분자" 유기 반도체 물질을 함유하는 OTFT의 높은 이동성은 보고되었고, 높은 이동성은 OTFT에서 소분자 유기 반도체의 고도의 결정 특성에 적어도 부분적으로 기여하고 있다. 특히 높은 이동성은 단일 결정 OTFT로 보고되었고, 이때 유기 반도체는 열적 진공에 의해 증착된다. 단일 결정 OTFT는 문헌[Podzorov et al., Appl. Phys. Lett. 2003, 83(17), 3504-3506]에 기재되어 있다.
- [0008] 소분자 유기 반도체와 중합체의 배합물의 용액 증착에 의한 반도체 영역의 형성은 문헌[Smith et. al., Applied Physics Letters, Vol 93, 253301(2008)]; 문헌[Russell et. al., Applied Physics Letters, Vol 87, 222109(2005)]; 문헌[Ohe et. al., Applied Physics Letters, Vol 93, 053303(2008)]; 문헌[Madec et. al., Journal of Surface Science & Nanotechnology, Vol 7, 455-458(2009)]; 문헌[Kang et. al., J. Am. Chem. Soc., Vol 130, 12273-75(2008)]; 문헌[Chung et al., J. Am. Chem. Soc., 133(3), 412-415(2011)]; 문헌[Lada et al., J. Mater. Chem., 21(30), 11232-11238(2011)]; 문헌[Hamilton et al., Adv. Mater., 21(10-11), 1166-1171(2009)]; 및 국제특허출원공개 제 WO 2005/055248 호에 기재되어 있다.
- [0009] 소스 및 드레인 전극의 표면 상에 유기 반도체에 대한 도판트의 자가 조립된 층을 선택적으로 형성함으로써 소스 및 드레인 전극에서 접촉 저항을 감소하는 것은 국제특허출원공개 제 2009/000683 호에 기재되어 있다.

발명의 내용

- [0010] 제 1 양상에서, 본 발명은 적어도 하나의 용매, 제 1 소분자 유기 반도체 및 소분자 결정화 개질체를 포함하는 조성물을 제공한다.
- [0011] 임의적으로, 조성물은 중합체를 추가로 포함한다.
- [0012] 임의적으로, 중합체는 적어도 부분적으로 공액결합된 중합체이다.
- [0013] 임의적으로, 중합체는 하기 화학식 XI의 반복 단위를 포함한다:
- [0014] [화학식 XI]
- [0015]
$$-\left(\text{Ar}^1\right)_x \left(\begin{array}{c} \text{N} \\ | \\ \text{R} \end{array} \text{Ar}^2\right)_y \right)_n$$
- [0016] 상기 식에서,
- [0017] 각각의 경우 Ar^1 및 Ar^2 는 독립적으로 치환된 또는 비치환된 아릴 또는 헤테로아릴 기로부터 선택되고;
- [0018] n은 1 이상, 바람직하게는 1 또는 2이고;
- [0019] 각각의 경우 R은 H 또는 치환기, 바람직하게는 치환기이고;
- [0020] x 및 y는 각각 독립적으로 1, 2 또는 3이다.

[0021] 임의적으로, 중합체는 하기 화학식 XII의 반복 단위를 포함한다:

[0022] [화학식 XII]



[0023]

[0024] 상기 식에서,

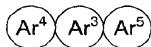
[0025] 동일하거나 상이할 수 있는 2개의 기 R^7 은 각각 H 또는 치환기이고, 2개의 기 R^7 은 연결되어 고리를 형성할 수 있다.

[0026] 임의적으로, 중합체:(제 1 소분자 유기 반도체 + 소분자 결정화 개질체)의 중량비는 적어도 1:10, 임의적으로 적어도 1:6, 임의적으로 적어도 1:4, 임의적으로 적어도 1:2, 임의적으로 적어도 1:1, 임의적으로 적어도 2:1, 임의적으로 적어도 3:1이다.

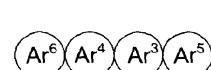
[0027] 임의적으로, 소분자 제 1 유기 반도체는 적어도 3개의 융합된 고리의 코어 기를 포함하는 화합물이고, 각각의 상기 융합된 고리는 독립적으로 방향족 또는 헤테로방향족 고리이고 상기 코어 기는 적어도 하나의 치환기로 치환된다.

[0028] 임의적으로, 제 1 소분자 유기 반도체는 하기 화학식 I 내지 V의 화합물로부터 선택된다:

[0029] [화학식 I]



[0030]



[0031]

[화학식 II]

[0032]



[0033]

[화학식 III]

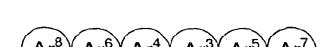
[0034]



[0035]

[화학식 IV]

[0036]



[0037]

[화학식 V]

[0038]



[0039]

상기 식에서,

[0040] Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 는 각각 독립적으로 일환형 방향족 고리 및 일환형 헤테로방향족 고리로 이루어진 군으로부터 선택되고;

[0041]

Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 중 적어도 하나는 각각의 경우 동일하거나 상이할 수 있는 적어도 하나의 치환기 X로 치환되고, 1 내지 20개의 탄소 원자를 갖는 치환된 또는 비치환된 선형, 분지형 또는 환형 알킬 기, 1 내지 12개의 탄소 원자를 갖는 알콕시 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1 또는 각각이 동일하거나 상이할 수 있는 2개의 알킬 기로 치환될 수 있는 아미노 기, 아미도 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1, 2 또는 3개의 알킬 기로 치환될 수 있는 실릴 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1, 2 또는 3개의 알킬 기 및 2 내지 12개의 탄소 원자를 갖는 알켄일 기로 치환될 수 있는 실릴에틴일 기로 이루어진 군으로부터 선택되고;

- [0042] Ar^3 , Ar^4 및 Ar^5 는 각각 임의적으로 하나 이상의 추가 일환형 방향족 또는 헤테로방향족 고리에 융합될 수 있다.
- [0043] 임의적으로, Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 중 적어도 하나는 1 내지 3개의 황 원자, 산소 원자, 셀레늄 원자 및/또는 질소 원자를 함유하는 5- 내지 7-원 헤테로아릴 기를 포함한다.
- [0044] 임의적으로, Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 는 각각 독립적으로 페닐 및 티오펜으로부터 선택되고, Ar^3 , Ar^4 , Ar^5 , Ar^6 , Ar^7 , Ar^8 및 Ar^9 중 적어도 하나는 티오펜이다.
- [0045] 임의적으로, 제 1 소분자 유기 반도체는 하기 화학식 X을 갖는다:
- [0046] [화학식 X]
- [0047]
- [0048] 상기 식에서,
- [0049] A는 페닐 기 또는 티오펜 기이고, 상기 페닐 기 또는 티오펜 기는 임의적으로 페닐 기, 티오펜 기 및 벤조티오펜 기로부터 선택된 기와 임의적으로 융합될 수 있는 페닐 기 또는 티오펜 기와 융합되고, 임의의 상기 페닐, 티오펜 및 벤조티오펜 기는 비치환되거나 화학식 X^{11} 의 적어도 하나의 기로 치환되고;
- [0050] 각각의 기 X^{11} 은 동일하거나 상이할 수 있고, 청구항 8에 따른 치환기 X, 바람직하게는 화학식 $\text{C}_n\text{H}_{2n+1}$ 의 기로부터 선택되고, 이때 n은 1 내지 20의 정수이다.
- [0051] 임의적으로, 제 1 소분자 유기 반도체의 코어는 적어도 3개의 융합된 벤젠 고리로부터 형성된 하이드로카빌 기이다.
- [0052] 임의적으로, 제 1 소분자 유기 반도체는 하나 이상의 트라이(C_{1-10} 알킬)실릴에틴일 치환기로 치환된 펜탄센이다.
- [0053] 임의적으로, 소분자 결정화 개질제는 제 2 소분자 유기 반도체이다.
- [0054] 임의적으로, 소분자 결정화 개질제는 청구항 7 내지 13에 따른 화합물로부터 선택되고 제 1 소분자 유기 반도체와 상이하다.
- [0055] 임의적으로, 소분자 결정화 개질제는 제 1 소분자 유기 반도체와 동일한 코어를 갖는 화합물이고, 소분자 결정화 개질제의 적어도 하나의 치환기, 치환기 위치 및 치환기 수 중 하나 이상은 제 1 소분자 유기 반도체의 적어도 하나의 치환기, 치환기 위치 및 치환기 수와 상이하다.
- [0056] 임의적으로, 제 1 소분자 유기 반도체:소분자 결정화 개질제의 중량비는 적어도 2:1, 임의적으로 적어도 5:1이다.
- [0057] 임의적으로, 적어도 하나의 용매는 벤젠 또는 알킬 및 알콕시 치환기로부터 선택된 하나 이상의 치환기로 치환된 융합된 벤젠이다.
- [0058] 제 2 양상에서 본 발명은 채널 영역을 사이에 한정하는 소스 전극 및 드레인 전극을 포함하는 유기 박막 트랜지스터; 채널 영역을 가로질러 확장하고 소스 및 드레인 전극과 전기 접촉하는 유기 반도체 층; 게이트 전극; 및 게이트 전극과 유기 반도체 층 사이에 게이트 유전체의 형성 방법을 제공하고, 상기 방법은 제 1 양상에 따른 조성물을 증착하고 적어도 하나의 용매를 증발시킴으로써 유기 박막 트랜지스터의 유기 반도체 층을 형성하는 단계를 포함한다.
- [0059] 임의적으로, 방법은 조성물을 증착하기 전에 소스 및 드레인 전극의 표면의 적어도 일부를 개질하는 단계를 포함한다.
- [0060] 임의적으로, 개질화 단계는 유기 물질을 소스 및 드레인 전극의 표면의 적어도 일부에 결합하는 단계를 포함한다.
- [0061] 임의적으로, 유기 물질은 하기 화학식 XIII을 갖는다:

- [0062] [화학식 XIII]
- [0063] Bind-(Sp)z-Org
- [0064] 상기 식에서,
- [0065] Bind는 결합 기를 나타내고;
- [0066] Sp는 이격 기, 임의적으로 알킬 기 또는 아릴 기를 나타내고;
- [0067] z는 0 또는 1이고;
- [0068] Org는 유기 기이다.
- [0069] 임의적으로, Org는 공액결합된 기, 임의적으로 하나 이상의 불소 원자로 치환된 벤젠이다.
- [0070] 임의적으로, Bind는 티올이다.
- [0071] 임의적으로, z는 0이다.
- [0072] 임의적으로, 방법은 조성물을 증착하기 전에 실란을 소스 및 드레인 전극 사이의 채널의 표면에 결합하는 단계를 포함한다.
- [0073] 임의적으로, 유기 반도체 층의 두께는 100 nm 이하의 층의 가장 얇은 부분과 가장 두꺼운 부분 사이의 두께 편차를 갖는다.
- [0074] 임의적으로, 유기 반도체 층의 두께는 100 nm를 초과하지 않는다.
- [0075] 임의적으로, 유기 박막 트랜지스터는 상부 게이트 유기 박막 트랜지스터이고, 방법은 유기 반도체 층을 형성하고 게이트 유전체 및 게이트 전극을 유기 반도체 층 상에 증착하는 단계를 포함한다.
- [0076] 임의적으로, 유기 박막 트랜지스터는 하부 게이트 유기 박막 트랜지스터이다.
- [0077] 제 3 양상에서, 본 발명은 채널 영역을 사이에 한정하는 소스 전극 및 드레인 전극을 포함하는 유기 박막 트랜지스터; 채널 영역을 가로질러 확장하고 소스 및 드레인 전극에 전기 접촉하는 유기 반도체 층; 게이트 전극; 및 게이트 전극과 유기 반도체 층 사이에 게이트 유전체를 제공하고, 상기 유기 반도체 층은 제 1 소분자 유기 반도체 및 소분자 결정화 개질제를 포함한다.
- [0078] 임의적으로 제 3 양상에 따라, 유기 반도체 층은 중합체, 임의적으로 제 1 양상에 기재된 바와 같은 중합체를 추가로 포함한다.
- [0079] 임의적으로 제 3 양상에 따라, 소분자 유기 반도체는 제 1 양상에 기재된 바와 같다.
- [0080] 임의적으로 제 3 양상에 따라, 소분자 결정화 개질제는 제 1 양상에 기재된 바와 같다.
- [0081] 임의적으로 제 3 양상에 따라, 유기 물질은 소스 및 드레인 전극의 표면의 적어도 일부에 결합된다.
- [0082] 임의적으로 제 3 양상에 따라, 유기 물질은 제 2 양상에 기재된 바와 같다.
- [0083] 임의적으로 제 3 양상에 따라, 실란은 채널 영역의 표면에 결합된다.
- [0084] 본원에서 사용된 "소분자"는 비중합체성 물질, 특히 1의 다분산성을 갖는 물질을 의미하고, 1의 다분산성을 갖는 덴드리머성 또는 올리고머성 화합물을 포함한다. 올리고머의 경우, 소분자는 다이머, 트라이머, 테트라머 또는 펜타머일 수 있다.

도면의 간단한 설명

- [0085] 본 발명은 이제 도면을 참조하여 더욱 상세하게 기술된다.
- 도 1은 본 발명의 실시양태에 따른 상부 게이트 트랜지스터의 개략도이다.
- 도 2는 본 발명의 실시양태에 따른 하부 게이트 트랜지스터의 개략도이다.
- 도 3은 예시적인 장치 및 비교 장치에 대한 이동성의 그래프이다.

도 4는 비교 장치의 유기 반도체 층의 원자력 현미경 이미지이다.

도 5는 예시적인 장치의 유기 반도체 층의 원자력 현미경 이미지이다.

도 6은 비교 장치의 단면의 두께 프로파일의 높이 프로파일을 도시한다.

도 7은 본 발명의 실시양태에 따른 예시적인 장치의 단면도의 두께 프로파일을 도시한다.

발명을 실시하기 위한 구체적인 내용

[0086]

임의의 축척으로 도시되지 않은 도 1은 예시적인 상부 게이트 유기 박막 트랜지스터를 개략적으로 도시한다. 도시된 구조는 기판(나타내지 않음) 상에 중착될 수 있고 이들 사이에 위치된 채널 영역(6)과 이격된 소스 및 드레인 전극(2 및 4)을 포함한다. 채널 영역(6) 중 유기 반도체 층(8)은 소스 및 드레인 전극(2 및 4)과 접촉하고 소스 및 드레인 전극(2 및 4)의 적어도 일부에 걸쳐 확장될 수 있다. 유전체 물질의 절연층(10)은 유기 반도체 층(8)에 걸쳐 중착되고 소스 및 드레인 전극(2 및 4)의 적어도 일부에 걸쳐 확장될 수 있다. 최종적으로, 게이트 전극(12)은 절연층(10) 상에 중착된다. 게이트 전극(12)은 채널 영역(6)에 걸쳐 위치되고 소스 및 드레인 전극(2 및 4)의 적어도 일부에 걸쳐 확장될 수 있다.

[0087]

상기 기재된 구조는 게이트가 기판에 비해 장치의 상면에 위치됨으로써 상부 게이트 유기 박막 트랜지스터로서 공지된다. 다르게는, 또한 장치의 하면 상에 게이트를 제공하여 이른바 하부 게이트 유기 박막 트랜지스터를 형성하는 것이 공지된다.

[0088]

하부 게이트 유기 박막 트랜지스터의 예는 임의의 축척으로 도시되지 않은 도 2에 제시되어 있다. 도 1 및 2에 도시된 구조 사이의 관계를 더욱 분명하게 나타내기 위해, 예컨대 참조 번호가 상응하는 부분에 대하여 사용되었다. 도 2에 도시된 하부 게이트 구조는 이에 중착된 유전체 물질의 절연층(10)을 갖는 기판(1) 상에 중착된 게이트 전극(12)을 포함한다. 소스 및 드레인 전극(2 및 4)은 유전체 물질의 절연층(10) 상에 중착된다. 소스 및 드레인 전극(2 및 4)은 게이트 전극에 걸쳐 이 이 사이에 위치된 채널 영역(6)과 이격된다. 채널 영역(6) 중 유기 반도체 층(8)은 소스 및 드레인 전극(2 및 4)과 접촉하고 소스 및 드레인 전극(2 및 4)의 적어도 일부에 걸쳐 확장될 수 있다.

[0089]

소분자 유기 반도체

[0090]

예시적인 소분자 유기 반도체는 적어도 3개의 융합된 고리의 코어를 갖는 화합물을 포함하고, 이때 각각의 고리는 독립적으로 각각 개별적으로 비치환되거나 하나 이상의 치환기로 치환된 방향족 고리 및 헤테로방향족 고리로부터 선택된다. 바람직하게는, 코어는 적어도 하나의 치환기, 임의적으로 하나 이상의 가용화 치환기로 치환된다.

[0091]

가용화 치환기는 비치환된 유기 반도체와 비교하여 유기 용매, 예를 들어 무극성 유기 용매 중 유기 반도체의 가용성을 증가시키는 치환기일 수 있다.

[0092]

예시적인 치환기는 화학식 I 내지 V를 참조하여 기재된 치환기 X, 예를 들어 하나 이상의 알킬 기, 알콕시 기 또는 실릴 기, 예컨대 트라이알킬실릴 및 트라이알킬실릴에틴일을 포함한다.

[0093]

소분자 유기 반도체는 전자-풍부 화합물, 예를 들어 융합된 티오펜 반복 단위를 포함하는 화합물일 수 있다.

[0094]

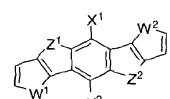
예시적인 소분자 유기 반도체는 화학식 I 내지 V의 화합물을 포함한다.

[0095]

소분자 유기 반도체는 하기 화학식 VI, VII, VIII, IX 및 X의 화합물로부터 선택될 수 있다:

[0096]

[화학식 VI]



[0097]

[상기 식에서,

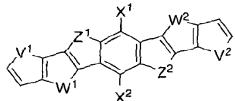
[0099]

X^1 및 X^2 는 동일하거나 상이할 수 있고, 화학식 I 내지 V를 참고하여 상기 기재된 바와 같은 치환기 X로부터 선택되고;

[0100] Z^1 및 Z^2 는 독립적으로 S, O, Se 또는 NR^4 이고;

[0101] W^1 및 W^2 는 독립적으로 S, O, Se, NR^4 또는 $-CR^4=CR^4-\circ$ 이고, 이때 R^4 는 H 또는 1 내지 20개의 탄소 원자를 갖는 치환된 또는 비치환된 선형, 분지형 또는 환형 알킬 기, 1 내지 12개의 탄소 원자를 갖는 알콕시 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1 또는 각각 동일하거나 상이할 수 있는 2개의 알킬 기로 치환될 수 있는 아미노 기, 아미도 기, 실릴 기 및 2 내지 12개의 탄소 원자를 갖는 알켄일 기로 이루어진 군으로부터 선택된 치환기이다]

[0102] [화학식 VII]



[0103]

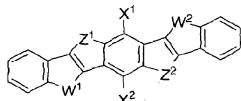
[0104] [상기 식에서,

[0105] X^1 및 X^2 는 상기 화학식 VI을 참고하여 기재된 바와 같고;

[0106] Z^1 , Z^2 , W^1 및 W^2 는 상기 화학식 VI을 참고하여 기재된 바와 같고;

[0107] V^1 및 V^2 는 독립적으로 S, O, Se 또는 NR^5 이고, 이때 R^5 는 H 또는 1 내지 20개의 탄소 원자를 갖는 치환된 또는 비치환된 선형, 분지형 또는 환형 알킬 기, 1 내지 12개의 탄소 원자를 갖는 알콕시 기, 비치환되거나 1 내지 8개의 탄소 원자를 갖는 1 또는 각각이 동일하거나 상이할 수 있는 2개의 알킬 기로 치환될 수 있는 아미노 기, 아미도 기, 실릴 기 및 2 내지 12개의 탄소 원자를 갖는 알켄일 기로 이루어진 군으로부터 선택된 치환기이다]

[0108] [화학식 VIII]

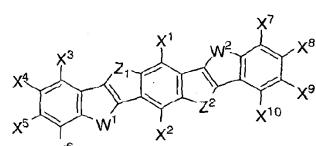


[0109]

[0110] [상기 식에서,

[0111] X^1 및 X^2 , Z^1 , Z^2 , W^1 및 W^2 는 상기 화학식 VI을 참고하여 기재된 바와 같다]

[0112] [화학식 IX]



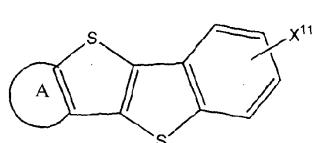
[0113]

[0114] [상기 식에서,

[0115] Z^1 , Z^2 , W^1 및 W^2 는 상기 화학식 VI을 참고하여 기재된 바와 같고;

[0116] 동일하거나 상이할 수 있는 X^1 내지 X^{10} 은 화학식 I 내지 V를 참고하여 기재된 바와 같은 치환기 X로부터 선택된다]

[0117] [화학식 X]



[0118]

[0119] [상기 식에서,

[0120] A는 페닐 기 또는 티오펜 기이고, 상기 페닐 기 또는 티오펜 기는 임의적으로 페닐 기, 티오펜 기 및 벤조티오펜 기로부터 선택된 기와 임의적으로 융합될 수 있는 페닐 기 또는 티오펜 기와 융합되고, 임의의 상기 페닐, 티오펜 및 벤조티오펜 기는 비치환되거나 X^{11} 의 적어도 하나의 기로 치환되고;

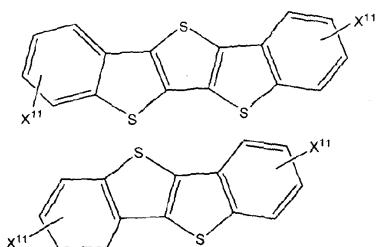
[0121] 각각의 기 X^{11} 은 동일하거나 상이할 수 있고 화학식 I 내지 V를 참고하여 기재된 바와 같은 치환기 X로부터 선택되고, 바람직하게는 화학식 C_nH_{2n+1} 의 기이고, 이때 n은 1 내지 20의 정수이다].

[0122] 화학식 X의 화합물에서, A는 임의적으로 하기로부터 선택된다:

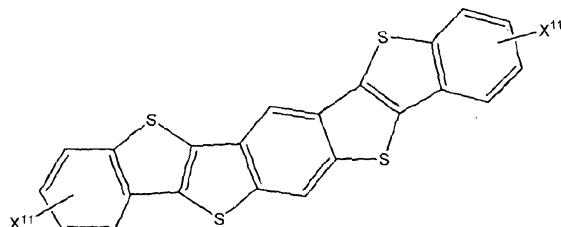
[0123] 화학식 X 11 의 적어도 하나의 기로 치환된 페닐 기로 융합된 티오펜 기; 및

[0124] 비치환되거나 화학식 X 11 의 적어도 하나의 기로 치환될 수 있는 페닐 기이고, 또한 임의적으로 비치환되거나 화학식 X 11 의 적어도 하나의 기로 치환될 수 있는 티오펜 기와 융합되고/되거나 벤조티오펜 기와 융합되고, 상기 벤조티오펜 기는 비치환되거나 화학식 X 11 의 적어도 하나의 기로 치환되고, 이때 X 11 이 화학식 C_nH_{2n+1} 의 기이고, 이때 n이 1 내지 16의 정수인, 페닐 기.

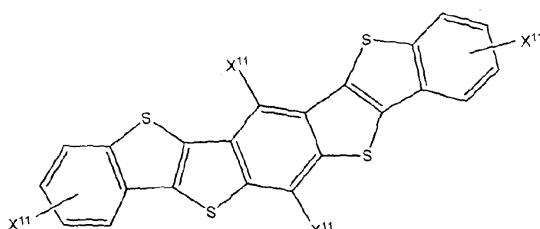
[0125] 화학식 X의 화합물은 하기 화합물을 포함한다:



[0126]



및

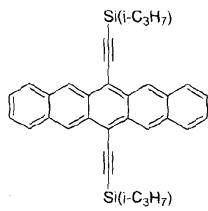


[0127]

[0128] 상기 식에서,

[0129] X 11 은 화학식 C_nH_{2n+1} 의 기이고, 이때 n은 1 내지 16의 정수이다.

[0130] 화학식 III의 바람직한 화합물은 하나 이상의 트라이(C_{1-10} 알킬)실릴에틴일 기로 치환된 펜타센이다. 바람직하게는, 트라이(C_{1-10} 알킬)실릴에틴일 치환기가 펜타센의 6-위치 및 13-위치에서 제공된다. 예시적인 치환된 펜타센은 하기 6,13-(트라이-이소프로필-실릴에틴일) 펜타센(TIPS 펜타센)이다:



[0131]

TIPS 펜타센

[0133]

소분자 유기 반도체의 하나 이상의 치환기, 예를 들어 상기 기재된 바와 같은 치환기 X 및 X^1 내지 X^{11} 은 (a) 유기 반도체 코어의 말단에서 일환형 방향족 또는 헤테로방향족 고리 중 하나 또는 둘다에서; (b) 유기 반도체 코어의 말단에서가 아닌 일환형 방향족 또는 헤�테로방향족 고리 중 하나 이상에서; 또는 상기 (a) 및 (b) 둘다에서 제공될 수 있다.

[0134]

소분자 결정화 개질제

[0135]

소분자 결정화 개질제는 결정화 개질제가 존재하지 않는 장치와 비교하여 유기 반도체 층에서 소분자 유기 반도체 분포의 균일성을 증가시킬 수 있다. 결정화 개질제가 없는 조성물이 상이한 표면적을 갖는 표면 상에서 증착되는 경우, 소분자 유기 반도체의 결정화는 결정화가 거의 없거나 전혀 없는 하나 이상의 다른 면적의 이격이 발생하여 이러한 면적 중 하나 또는 일부에서 농축되고 높고 낮은 소분자 유기 반도체 농도의 면적을 갖는 막을 야기할 수 있다. 상이한 표면적 사이의 차이는 표면 물질의 차이, 표면 처리의 차이 및 표면 에너지의 차이 중 하나 이상일 수 있다.

[0136]

소스 및 드레인 전극 및 채널 상에 조성물을 증착하는 경우(소스 및 드레인 전극 및/또는 채널은 표면 개질 처리를 시행할 수 있거나 시행할 수 없음), 결정화 개질제는 소분자 유기 반도체의 결정화를 야기하여 소분자 유기 반도체 결정이 실질적으로 소스와 드레인 전극 사이, 바람직하게는 소스 및 드레인 전극에 걸쳐 채널의 전체 길이를 가로질러 확장하는 유기 반도체 층을 생성할 수 있다.

[0137]

결정화 개질제가 없는 경우, 소분자 유기 반도체는 소분자 유기 반도체 결정이 실질적으로 채널의 전제 길이를 가로질러 확장하지 않은 불균일 두께의 유기 반도체 막을 야기하여 수직 방향으로 결정화될 수 있다. 결정화 개질제는 유기 반도체 층 막 두께의 균일성을 증가시킬 수 있다.

[0138]

결정화 개질제는 결정화 개질제가 없는 조성물을 증착함으로써 형성된 유기 반도체 막과 비교하여, 결정질 소분자 유기 반도체 물질이 채널 영역 내의 측면으로 추가로 확장되고 결과적으로 채널 내에 임의적으로 소스 및 드레인 전극에 걸쳐 더욱 균일하게 분포될 수 있는 효과와 함께, 하나 또는 적은 수의 핵 생성 위치상에 중심된 거대 결정 성장의 에너제틱한 유리성을 감소시킬 수 있다. 이는 결정 성장이 억제되지 않은 장치와 비교하여, 채널 내에 상이한 면적을 가로지르는 더 좁은 분포의 이동성을 갖는 채널을 제공할 수 있다.

[0139]

상기 기재된 소분자 유기 반도체, 예를 들어 본 발명의 조성물, 및 생성된 장치의 결정화 개질제가 제공된 임의의 화학식 I 내지 X에 따른 소분자 유기 반도체로부터 선택될 수 있는 소분자 결정화 개질제는, 구조적으로 유기 반도체와 상이하다.

[0140]

소분자 결정화 개질제는 소분자 유기 반도체와 동일한 코어를 가질 수 있지만 적어도 하나의 상이한 치환기를 가질 수 있다. 예를 들어, 결정화 개질제 및 유기 반도체는 화학식 I 내지 X의 코어로부터 선택된 동일한 코어를 가질 수 있지만 상이한 치환기를 가질 수 있다. 치환기의 차이는 치환기 X 및 X^1 내지 X^{11} 중 하나 이상의 차이; 치환 위치의 차이; 및 치환기 수의 차이 중 하나 이상일 수 있다. 바람직한 배열에서, 치환기는 상이하다. 예를 들어, 소분자 유기 반도체는 C_{1-20} 알킬 기를 갖는 하나 이상의 위치에서 치환된 코어를 가질 수 있고, 소분자 결정화 개질제는 동일한 위치 또는 위치들에서 치환된 동일한 코어를 가질 수 있지만, 결정화 개질제 중 적어도 하나의 치환기는 유기 반도체의 상응하는 위치에서 C_{1-20} 알킬 기와 상이한 C_{1-20} 알킬 기이다.

[0141]

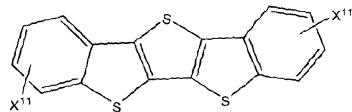
소분자 결정화 개질제는 동일한 치환기지만 소분자 유기 반도체에 상이한 코어를 가질 수 있다. 이 경우, 유기 반도체 및 결정화 개질제는 화학식 I 내지 X의 화합물일 수 있다.

[0142]

소분자 결정화 개질제 및 소분자 유기 반도체는 상이한 코어 및 상이한 치환기를 가질 수 있다. 이 경우, 유기 반도체 및 결정화 개질제는 각각 화학식 I 내지 X의 화합물로부터 선택될 수 있고, 유기 반도체 및 결정화 개질

제의 코어 및 치환기는 둘다 상이하다.

[0143] 바람직한 실시양태에서, 소분자 유기 반도체 및 소분자 결정화 개질제는 둘다 화학식 X의 화합물이고, 둘다 하기 화학식을 갖는 화합물일 수 있고, 이때 적어도 하나의 치환기 X^{11} 및/또는 X^{11} 치환 위치는 유기 반도체와 결정화 개질제 사이에서 상이하다:



[0144] 상기 식에서,

[0145] X^{11} 은 화학식 C_nH_{2n+1} 의 기이고, 이때 n은 1 내지 16의 정수이다.

[0146] [0147] 소분자 유기 반도체:소분자 결정화 개질제의 중량비는 임의적으로 적어도 2:1, 임의적으로 적어도 5:1, 임의적으로 적어도 10:1 및 임의적으로 적어도 20:1이다.

[0148] 조성물은 본질적으로 소분자로 이루어질 수 있고, 본질적으로 소분자 유기 반도체 및 소분자 결정화 개질제로 이루어질 수 있다. 다른 배열에서, 하나 이상의 중합체는 조성물에 존재할 수 있다.

중합체

[0149] [0150] 존재하는 경우 중합체는 비전도성 및 반도체성 중합체를 포함하는 임의의 가용성 중합체일 수 있다.

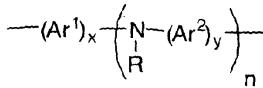
[0151] 예시적인 비전도성 중합체는 폴리스티렌 및 폴리아크릴레이트, 예를 들어 PMMA를 포함한다.

[0152] 바람직한 반도체성 중합체는 서로에게 공액 결합된 반복 단위를 포함하는 중합체 골격을 갖는다.

[0153] 공액결합된 중합체의 예시적인 반복 단위는 (헤테로)아릴렌 반복 단위, (헤테로)아릴렌비닐렌 반복 단위 및 (헤테로)아릴아민 반복 단위를 포함한다.

[0154] 예시적인 (헤테로)아릴아민 반복 단위는 하기 화학식 XI의 반복 단위를 포함한다:

[0155] [화학식 XI]



[0156] [0157] 상기 식에서,

[0158] 각각의 경우 Ar^1 및 Ar^2 는 독립적으로 치환된 또는 비치환된 아릴 또는 헤테로아릴 기로부터 선택되고;

[0159] n은 1 이상, 바람직하게는 1 또는 2이고;

[0160] 각각의 경우 R은 H 또는 치환기, 바람직하게는 치환기이고;

[0161] x 및 y는 각각 독립적으로 1, 2 또는 3이다.

[0162] 예시적인 기 R은 알킬 및 아릴, 예를 들어 폐닐을 포함한다.

[0163] R이 아릴인 경우, 임의의 Ar^1 , Ar^2 및 R은 독립적으로 하나 이상의 치환기로 치환될 수 있다. 바람직한 치환기는 하기로 이루어진 기 R^3 으로부터 선택된다:

[0164] 하나 이상의 비인접한 C 원자가 0, S, 치환된 N, C=O 및 -COO-로 대체될 수 있고 알킬 기의 하나 이상의 H 원자가 F, 또는 하나 이상의 기 R^6 으로 치환된 또는 비치환된 아릴 또는 헤테로아릴로 대체될 수 있는, 알킬;

[0165] 하나 이상의 기 R^6 으로 치환된 또는 비치환된 아릴 또는 헤테로아릴;

[0166] NR_2^5 , OR^5 , SR^5 ; 및

[0167] 불소, 니트로 및 시아노

[0168] [이때, 각각의 R^6 은 독립적으로 하나 이상의 비인접한 C 원자가 O, S, 치환된 N, C=O 및 -COO-로 대체될 수 있고 알킬 기의 하나 이상의 H 원자는 F로 대체될 수 있는 알킬이고, 각각의 R^5 는 독립적으로 알킬 및 하나 이상의 알킬 기로 치환된 또는 비치환된 아킬 및 아릴 또는 헤테로아릴로 이루어진 군으로부터 선택된다].

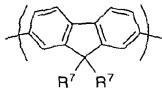
[0169] 바람직하게는, x, y 및 n은 모두 1이다.

[0170] 바람직하게는, Ar^1 , Ar^2 및 R은 각각 페닐이고 각각 독립적으로 하나 이상의 C_{1-20} 알킬 기로 치환된 또는 비치환된 페닐이다. 바람직한 배열에서, Ar^1 및 Ar^2 는 비치환된 페닐이고 R은 C_{1-20} 알킬 기로 치환된 페닐이다.

[0171] 예시적인 아릴렌 반복 단위는 페닐렌, 플루오렌 및 인데노플루오렌 반복 단위를 포함하고, 이들 각각은 하나 이상의 치환기로 치환될 수 있다.

[0172] 예시적인 플루오렌 반복 단위는 화학식 XII의 반복 단위를 포함한다:

[0173] [화학식 XII]



[0174]

상기 식에서,

[0176] 동일하거나 상이할 수 있는 2개의 기 R^7 은 각각 H 또는 치환기이고, 2개의 기 R^7 은 연결되어 고리를 형성할 수 있다.

[0177] 각각의 R^7 은 임의적으로 수소; 치환된 또는 비치환된 아릴 또는 헤테로아릴, 바람직하게는 치환된 또는 비치환된 페닐; 및 치환된 또는 비치환된 알킬로 이루어진 군으로부터 선택되고, 이때 알킬 기의 하나 이상의 비인접한 C 원자는 O, S, 치환된 N, C=O 및 -COO-로 대체될 수 있다.

[0178] R^7 이 알킬을 포함하는 경우, 알킬 기의 임의의 치환기는 F, 시아노, 니트로, 및 하나 이상의 기 R^6 으로 치환된 또는 비치환된 아릴 또는 헤테로아릴을 포함하고, 이때 R^6 은 상기 기재된 바와 같다.

[0179] R^7 이 아릴 또는 헤테로아릴을 포함하는 경우, 각각의 아릴 또는 헤테로아릴 기는 독립적으로 치환될 수 있다. 아릴 또는 헤테로아릴 기에 대한 바람직한 임의의 치환기는 C_{1-20} 알킬을 포함한다.

[0180] 치환기 R^7 을 제외하고 플루오렌 단위에 대한 임의의 치환기는 바람직하게는 하나 이상의 비인접한 C 원자가 O, S, 치환된 N, C=O 및 -COO-로 대체될 수 있는 알킬; 치환된 또는 비치환된 아릴, 예를 들어 하나 이상의 알킬 기로 치환된 또는 비치환된 페닐; 치환된 또는 비치환된 헤테로아릴; 불소, 시아노 및 니트로로 이루어진 군으로부터 선택된다.

[0181] 존재하는 경우, 화학식 XII의 반복 단위 중 치환된 N은 각각의 경우 독립적으로 화학식 XI을 참고하여 기재된 바와 같은 NR^5 일 수 있다.

[0182] 하나의 바람직한 배열에서, 하나 또는 두가지 경우에 R^7 은 치환된 또는 비치환된 $C_{1-C_{20}}$ 알킬 또는 치환된 또는 비치환된 아릴 기, 특히 하나 이상의 C_{1-20} 알킬 기로 치환된 페닐로부터 선택된다.

[0183] 하나의 바람직한 실시양태에서, 중합체는 화학식 XI의 반복 단위 및 화학식 XII의 반복 단위의 1:1 공중합체이다.

[0184] 용매

[0185] 소분자 유기 반도체, 소분자 결정화 개질체 및 (존재하는 경우) 중합체의 용해를 위한 예시적인 용매는 벤젠 또는 용합된 벤젠을 포함하고, 이들 각각은 하나 이상의 치환기로 치환될 수 있다. 용합된 벤젠은 벤젠에 용합된

포화된 고리 및 불포화된 고리를 갖는 화합물, 예를 들어 테트랄린(1,2,3,4-테트라하이드로나프탈렌) 및 인단(2,3-다이하이드로인덴)을 포함한다.

[0186] 벤젠 또는 융합된 벤젠에 대한 하나 이상의 치환기는 알킬 및 알콕시 치환기의 기, 임의적으로 C_{1-10} 알킬 및 C_{1-10} 알콕시 치환기, 바람직하게는 C_{1-5} 알킬 및 C_{1-5} 알콕시로부터 선택될 수 있다. 예시적인 용매는 자일렌, 하나 이상의 C_{1-5} 알킬 기로 치환된 아니솔, 메틸나프탈렌 및 메톡시나프탈렌을 포함한다.

[0187] 용매는 60 내지 240 °C의 범위에서 비점을 가질 수 있다. 본 발명의 조성물 중 소분자 결정화 개질체의 존재로부터 야기하는 유기 반도체 층 막의 개질된 균일성은 용매를 빠르게 증발시킬 필요가 없음을 의미한다. 따라서, 조성물은 적어도 100 °C의 비점을 가질 수 있는 용매를 포함할 수 있다.

용액 가공

[0189] 유기 반도체 막을 형성하기 위해 본 발명의 조성물을 증착하기 위한 적합한 방법은 코팅 방법(즉, 전체 표면이 무분별하게 코팅됨) 및 프린팅 가공(즉, 조성물이 표면의 전체가 아니 일부에 선택적으로 증착됨)을 포함한다.

[0190] 예시적인 코팅 가공은 스판 코팅, 침지 코팅, 슬롯 다이 코팅 및 닉터 블레이드 코팅을 포함한다.

[0191] 예시적인 프린팅 가공은 잉크젯 프린팅, 플랙소그래픽 프린팅 및 그라비어 프린팅을 포함한다.

[0192] 증착 후, 용매는 주변 조건에서 증발하도록 허용될 수 있다. 다르게는, 용매는 고온, 예를 들어 50 °C 이상 및 /또는 감압에서 증발될 수 있다.

소스, 드레인 및 게이트 전극

[0194] 소스, 드레인 및 게이트 전극은 광범위한 전도성 물질, 예를 들어 금속(예컨대, 금), 금속 합금, 금속 화합물(예컨대, 인듐 주석 옥사이드) 또는 전도성 중합체로부터 선택될 수 있다.

[0195] 게이트 전극, 소스 및 드레인 전극의 두께는 원자력 현미경(AFM)에 의해 측정된 바, 5 내지 200 μm 의 영역일 수 있다.

게이트 절연층

[0197] 게이트 절연층은 높은 저항률을 갖는 절연 물질로부터 선택된 유전체 물질을 포함한다. 게이트 유전체의 유전체 상수(k)는 비록 높은 값의 k 를 갖는 물질이 바람직할지라도 OTFT를 탈성할 수 있는 정전 용량이 k 에 정비례하기 때문에 전형적으로 약 2 내지 3이고, 드레인 전류는 정전 용량에 정비례한다. 따라서, 낮은 운전 전압을 갖는 높은 드레인 전류를 달성하기 위해, 채널 영역 내에 박 유전체 층을 갖는 OTFT가 바람직하다. 절연층의 두께는 바람직하게는 2 μm 미만, 더욱 바람직하게는 500 nm 미만이다.

[0198] 게이트 유전체 물질은 유기 물질 또는 무기 물질일 수 있다. 바람직한 무기 물질은 SiO_2 , Si_xN_y , 실리콘 옥시니트라이드 및 스판-온-글라스(SOG)를 포함한다. 유기 유전체 물질은 플루오르화 중합체, 예컨대 폴리테트라플루오로에틸렌(PTFE), 퍼플루오로 사이클로 옥시지방족 중합체(CYTOP), 퍼플루오로알콕시 중합체 수지(PFA), 플루오르화 에틸렌-프로필렌(FEP), 폴리에틸렌테트라플루오로에틸렌(ETFE), 폴리비닐플루오라이드(PVF), 폴리에틸렌 클로로트라이플루오로에틸렌(ECTFE), 폴리비니릴렌 폴루오라이드(PVDF), 폴리클로로트라이플루오로에틸렌(PCTFE), 퍼플루오로 엘라스토머(FFKM), 예컨대 칼레즈(Kalrez)(RTM) 또는 테크노플론(Tecnoflon)(RTM), 플루오로 엘라스토머, 예컨대 비톤(Viton)(RTM), 퍼플루오로폴리에터(PFPE), 및 테트라플루오로에틸렌, 헥사플루오로프로필렌 및 비니릴렌 폴루오라이드의 중합체(THV)를 포함한다.

[0199] 비플루오르화 유기 중합체 절연용 물질이 또한 사용될 수 있고 중합체, 예컨대 폴리 비닐알코올(PVA), 폴리비닐 피롤리돈, 폴리비닐페놀, 아크릴레이트, 예컨대 다우 코닝(Dow Corning)으로부터 입수가능한 폴리메틸메타크릴레이트(PMMA) 및 벤조사이클로부탄(BCB)을 포함한다. 절연층은 물질의 배합으로부터 형성될 수 있다. 다층 구조는 단일 절연층 대신에 사용될 수 있다.

[0200] 게이트 유전체 물질은 진공하에 열적 진공에 의해 또는 당해 분야에 공지된 적층 기술에 의해 증착될 수 있다. 다르게는, 유전체 물질은 예를 들어, 스판 코팅 또는 잉크젯 프린팅 기술 및 상기 기재된 다른 용액 증착 기술을 사용하여 용액으로부터 증착될 수 있다.

[0201] 유전체 물질이 유기 반도체 층 위에 용액으로부터 증착되는 경우, 이는 유기 반도체 층의 용해를 야기하지 않아야 한다. 마찬가지로, 유전체 물질은 유기 반도체 층이 용액으로부터 이 위에 증착되는 경우, 용해되지 않아야

한다. 이러한 용해를 피하기 위한 기술은 직교 용매의 사용, 즉, 기저 층을 용해하지 않는 최상 층의 중착을 위한 용매의 사용; 및 기저 층의 가교를 포함한다.

[0202] 추가 층

예를 들어 접촉 저항을 감소하고 점착을 촉진하기 위해 다른 층이 장치 구조에 포함될 수 있다.

[0204] 채널 영역(즉, 소스와 드레인 전극 사이의 영역)의 표면은 결합 기 및 유기 기를 포함하는 물질을 포함하는 모노층으로 제공될 수 있다. 상기 모노층에 대한 예시적인 물질은 실란, 클로로- 또는 알콕시-실란, 예를 들어 C₁₋₂₀ 알킬, 페닐 및 페닐-C₁₋₂₀알킬로부터 선택된 하이드로카빌 기로 치환된 트라이클로로실란을 포함한다.

[0205] 소스 및 드레인 전극은 표면 개질 처리, 예를 들어 인터페이스 소스-드레인 전극/유기 반도체 층에서 접촉 저항을 줄이기 위해 이용될 수 있다. 표면 개질 처리는 소스 및 드레인 전극의 일함수의 변형을 야기할 수 있다.

[0206] 소스 및 드레인 전극은 유기 반도체 층과 접촉하는 소스 및 드레인 전극 표면의 적어도 일부를 덮는 표면-개질화 화합물로 제공될 수 있다. 표면-개질화 화합물은 유기 반도체와 전극 사이의 접촉 저항을 줄일 수 있다. 예시적인 표면-개질화 화합물은 비공액결합된 유기 기, 예를 들어 알킬 기, 및/또는 공액결합된 유기 기, 예를 들어 플루오르화 벤젠, 예컨대 펜타페닐벤젠, 및 유기 반도체를 도핑할 수 있는 유기 화합물을 가질 수 있다. 예시적인 도판트는 전하-중성 도판트, 예를 들어 치환된 또는 비치환된 테트라시아노퀴노다이메탄(TCNQ)을 포함한다. 예시적인 치환된 TCNQ는 테트라플루오로테트라시아노퀴노다이메탄(F4TCNQ)이다.

[0207] 전자 결핍 표면 개질화 화합물, 예를 들어 모노- 또는 폴리-플루오르화 방향족은 전자 풍부 유기 반도체, 예를 들어 하나 이상의 티오펜 고리를 포함하는 유기 반도체로 사용하기에 특히 적합할 수 있다.

[0208] 표면-개질화 화합물은 소스 및 드레인 전극의 표면에 결합하기 위한 결합 기를 포함할 수 있다. 예시적인 결합기는 티올이고, 이는 금속, 예컨대 금에 결합하기에 적합하다.

[0209] 표면-개질화 화합물은 소스 및 드레인 전극의 표면 상에 자가-조립 모노층을 형성할 수 있다.

[0210] 소스 및 드레인 전극의 표면은 소스 및 드레인 전극의 개질된 무기 표면을 제공하기 위해 개질될 수 있다. 예를 들어, 금속 옥사이드는 금속 옥사이드 층의 중착에 의해 또는 금속 소스 및 드레인 전극의 표면의 산화에 의해 소스 및 드레인 전극의 표면에 제공될 수 있다.

[0211] 소스 및 드레인 전극의 표면이 적어도 부분적으로 덮여진 경우, 유기 반도체 층이 소스 및 드레인 전극의 물질에 직접적으로 접촉될 수 없지만, 소스 및 드레인 전극과 전기 접촉할 수 있음이 인지될 것이다.

[0212] 채널 영역의 표면을 개질화하기 위한 물질은, 물질이 채널 및 소스 및 드레인 전극 상에 적용될 수 있고, 소스 및 드레인 전극 상에 중착된 물질이 적합한 용매로 세척함으로써 제거될 수 있도록 채널 영역에 선택적으로 결합할 수 있다.

[0213] 마찬가지로, 소스 및 드레인 전극의 표면을 개질화하기 위한 물질은, 물질이 채널 및 소스 및 드레인 전극 상에 적용될 수 있고, 채널 상에 중착된 물질이 적합한 용매로 세척함으로써 제거될 수 있도록 소스 및 드레인 전극에 선택적으로 결합할 수 있다.

[0214] 실시예

[0215] 조성물 실시예

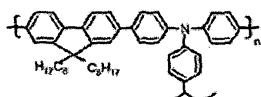
[0216] 하기 예시된 중합체 1, 소분자 유기 반도체 1 및 소분자 결정화 개질제 1을 상이한 유기 반도체:결정화 개질제 비의 오르토-자일렌에 용해하여 조성물 실시예 1, 2 및 3을 수득하였다.

[0217] 조성물 농도는 용액 1 ml당 12 mg 고체였다.

조성물 실시예	중합체 1 (중량%)	유기 반도체 1 (중량%)	결정화 개질제 1 (중량%)	유기 반도체:결정화 개질제 비
1	75	21.43	3.57	6:1
2	75	22.73	2.27	10:1
3	75	23.81	1.19	20:1
비교 조성물	75	25	0	-

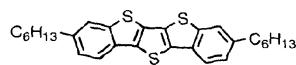
[0219]

[중합체 1]



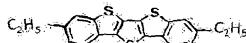
[0220]

[소분자 유기 반도체 1]



[0222]

[소분자 결정화 개질제 1]



[0224]

장치 실시예 1

[0226]

포토레지스트 층을 패턴화하고 크롬의 5 nm 접착 층 및 금의 40 nm 층을 열적으로 증발시킴으로써 소스 및 드레인 전극을 유리 기판 상에 형성하였다. 포토레지스트 층을 제거함으로써 Cr/Au 이중층을 형성하여 10 μm 의 채널 길이를 한정하는 소스 및 드레인 전극을 수득하였다. 소스 및 드레인 전극의 표면을 산소 플라즈마를 사용하여 세정하여 잔여 포토레지스트를 제거하였다.

[0227]

소스 및 드레인 전극을 운반하는 기판을 이소프로판을 중 펜타클루오로벤젠티올의 50 mM 용액에 2 분 동안 잡기 게 하여 소스 및 드레인 전극의 표면 상에 자가-조립 모노층을 형성하였다. 용액을 스핀 코터 상에 기판을 스피닝(spinning)함으로써 제거한 후 이를 이소프로판으로 헹궜다. 이러한 모든 단계를 공기 중에서 수행하였다. 이어서, 샘플을 무수 질소 환경에 넣기고 60 °C에서 10 분 동안 구워 샘플을 탈수하였다.

[0228]

조성물 실시예 1을 스핀-코팅 후 용매를 증발시킴으로써 소스 및 드레인 전극 및 채널 영역 상에 증착시켜 80 nm 두께의 유기 반도체 층을 형성하였다. 350 nm 두께의 PTFE 유전체 층을 스핀-코팅에 의해 유기 반도체 층 상에 증착하고, 250 nm의 게이트 전극을 열적 진공에 의해 게이트 유전체 층에 형성하였다.

[0229]

장치 실시예 2 및 3

[0230]

유기 반도체 층이 실시예 2 및 3을 각각 스핀 코팅함으로써 의해 형성된 것을 제외하고 장치 실시예 1에 기재된 바와 같이 장치 실시예 2 및 3을 형성하였다.

[0231]

비교 장치 1

[0232]

비교 목적을 위해, 비교 조성물이 유기 반도체 층을 형성하기 위해 사용된 것을 제외하고 장치 실시예 1에 기재된 바와 같이 장치를 제조하였다.

[0233]

5, 20, 30, 50 및 100 μm 의 채널 길이를 갖는 추가 장치를 조성물 실시예 1, 2, 3 및 비교 조성물을 사용하여 형성하였다. 다수의 장치를 채널 길이 및 조성물의 각 조합으로 제조하였다.

[0234]

평균 피크 포화 이동성을 채널 길이 및 조성물의 각 조합에 대하여 계산하였다. 유기 박막 트랜지스터의 이동성은 게이트 편중 의존 파라미터이다. 따라서 각 장치의 피크 포화 이동성은 -40V의 최대 적용된 게이트 편중 (소스 접촉에 관한)에서 계산된 최대 이동성이다.

[0235]

도 3에 나타낸 바와 같이, 모든 예시적인 장치는 상응하는 비교 장치보다 더 높은 평균 피크 포화 이동성을 갖는다.

[0236]

도 4의 비교 장치 1의 AFM 이미지를 참고하여, 소분자 유기 반도체의 큰 결정을 볼 수 있고, 결정은 소스 및 드레인 전극 상에 중심이다.

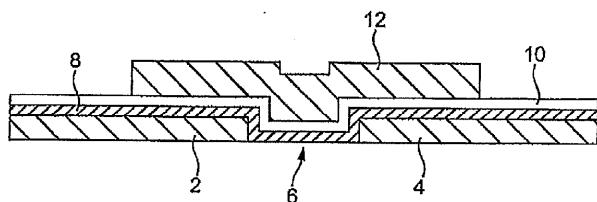
[0237]

도 6을 참고하여, 소스 및 드레인 전극 및 비교 장치의 채널을 가로질러 확장하는 유기 반도체 층의 A 및 B를 통한 단면은 소분자 유기 반도체의 결정이 밀집된 경우 소스 및 드레인 전극 상의 면적 중 피크를 나타내고, 소스 및 드레인 전극 사이에 횡축 방향보다 수직 방향에서 소분자 유기 반도체 결정의 상당한 부분이 성장함을 나타낸다. 이론에 얹매이려는 것은 아니지만, 이는 비교 장치의 비교적 낮은 이동성이 측면 결정 성장보다 수직 성장에 적어도 부분적으로 기인할 수 있는 것으로 인지된다.

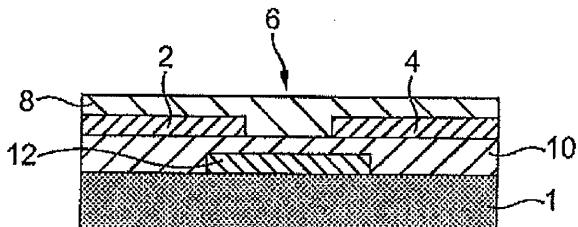
- [0238] 이론에 얹매이려는 것은 아니지만, 소스 및 드레인 전극의 개질에 사용된 물질(펜타플루오로벤젠틱올의 경우)은 소분자 유기 반도체가 우선적으로 핵에서 핵 생성 부위로서 작용하고, 핵 생성 및 용매 증발 동안 소스 및 드레인 전극 상에서 중심인 결정 성장을 야기하는 것으로 인지된다.
- [0239] 결론적으로, 채널 영역에서 유기 반도체의 농도는 낮고, 이동성은 비교적 불량하다.
- [0240] 상기 예에서, 소스 및 드레인 전극의 개질에 사용된 물질은 소스 및 드레인 전극의 펜타플루오로페닐 기 쪽으로 소분자 유기 반도체의 끌기로 인해 우선적인 핵 생성 부위를 제공하는 것으로 인지되지만, 이 효과는 전극 개질 물질의 부재, 예를 들어 다른 물질 또는 표면 특징이 우선적인 핵 생성 부위를 제공하는 경우 관찰될 수 있는 것으로 인지될 것이다.
- [0241] 이제 도 5를 참조하여, 장치 실시예의 유기 반도체 층에서 소분자 유기 반도체 결정은 도 4의 비교 장치의 유기 반도체 층에서보다 더욱 균등하게 분포된다. 이론에 얹매이려는 것은 아니지만, 소분자 결정화 개질제의 존재는 유기 반도체 층에서 더욱 균일한 결정 성장을 촉진하고, 채널 내에 비교적 낮은 이동성 영역의 형성이 위험의 감소를 야기하는 결정을 더욱 균일하게 분포하는 것으로 인지된다.
- [0242] 도 7을 참조하여, 본 발명의 실시양태에 따라 소스 및 드레인 전극 및 장치의 채널을 가로질러 확장하는 유기 반도체 층의 A 및 B를 통한 단면은 비교 장치보다 훨씬 큰 유기 반도체 층 두께의 균일성을 나타내고, 높이 프로파일의 높이의 주요 변화는 소스 및 드레인 전극과 채널 사이의 경계에서 일어난다.
- [0243] 비록 본 발명이 특정한 예시적인 실시양태에 관하여 기재되었을지라도, 본원에 개시된 특징의 다양한 개질, 변형 및/또는 조합이 하기 특허청구범위에 기재된 본 발명의 범주를 벗어나지 않고 당업자에게 자명할 수 있음이 인지될 것이다.

도면

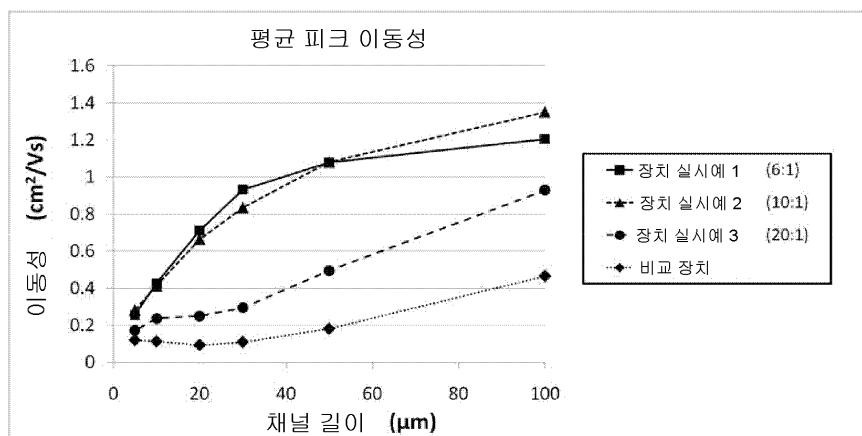
도면1



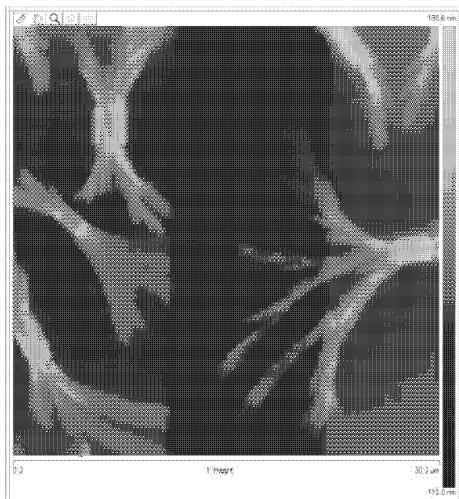
도면2



도면3



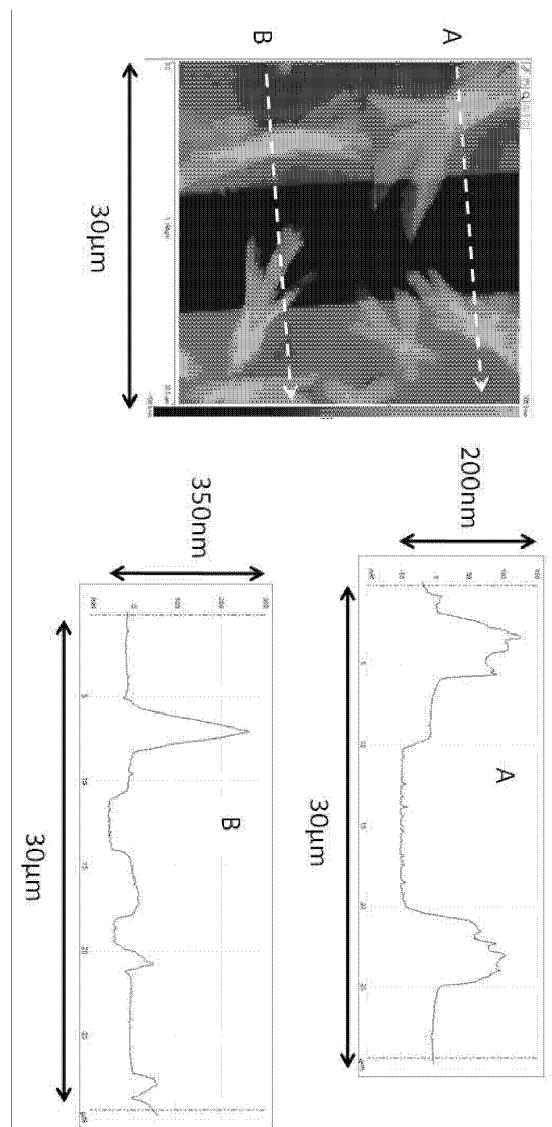
도면4



도면5



도면6



도면7

