



(12) 发明专利

(10) 授权公告号 CN 113632378 B

(45) 授权公告日 2023.04.14

(21) 申请号 202080022844.X

(22) 申请日 2020.03.20

(65) 同一申请的已公布的文献号
申请公布号 CN 113632378 A

(43) 申请公布日 2021.11.09

(30) 优先权数据
62/821,880 2019.03.21 US
16/823,528 2020.03.19 US

(85) PCT国际申请进入国家阶段日
2021.09.18

(86) PCT国际申请的申请数据
PCT/US2020/023851 2020.03.20

(87) PCT国际申请的公布数据
W02020/191290 EN 2020.09.24

(73) 专利权人 赛普拉斯半导体公司

地址 美国加利福尼亚州

(72) 发明人 奥伦·什洛莫

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

专利代理师 刘雯鑫 杨林森

(51) Int.Cl.
H03K 5/08 (2006.01)
H04L 25/06 (2006.01)

(56) 对比文件
CN 101257297 A, 2008.09.03
CN 102594348 A, 2012.07.18
US 2015177798 A1, 2015.06.25
US 2009108911 A1, 2009.04.30

审查员 任兴超

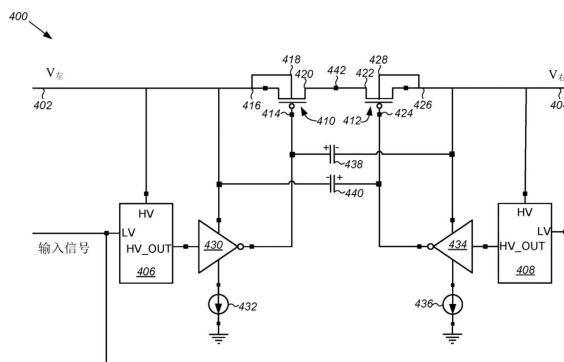
权利要求书4页 说明书16页 附图21页

(54) 发明名称

具有受控差分均衡电压斜率限制的通用模拟开关

(57) 摘要

提供了一种差分斜率限制开关和方法。通常,开关包括:第一晶体管,所述第一晶体管具有耦接至开关的第一端口的第一源极漏极(SD)和阱、栅极和第二SD;以及第二晶体管,所述第二晶体管具有耦接至第二端口的第一SD和阱、栅极和耦接至第一晶体的第二SD的第二SD。当接收到信号用于闭合开关时,选择器电路将第一晶体管的栅极耦接至第一电流源,并且当没有接收到信号时,将第一晶体管的栅极耦接至第一端口。当接收到信号时,第二选择器电路将第二晶体管的栅极耦接至第二电流源或者耦接至第二端口。第一反馈电容器和第二反馈电容器将每个栅极耦接至开关的相对侧上的端口,并且通过电流源来限制闭合的开关两端的电压转变的斜率。



1. 一种差分斜率限制开关,包括:

第一晶体管,所述第一晶体管包括:耦接至所述开关的第一端口的第一源极漏极SD端子和体端子、栅极以及第二SD端子;

第二晶体管,所述第二晶体管包括:耦接至所述开关的第二端口的第一SD端子和体端子、栅极以及耦接至所述第一晶体管的第二SD的第二SD端子;

第一选择器电路,所述第一选择器电路耦接至所述第一晶体管的栅极、耦接至所述第一端口上接收的电压 $V_{左}$ 、并且耦接至第一电流源,所述第一选择器电路被配置成当由所述第一选择器电路接收到开关使能switch_en信号用于闭合所述开关时,将所述第一晶体管的栅极耦接至所述第一电流源,并且当没有接收到所述switch_en信号时,将所述第一晶体管的栅极耦接至 $V_{左}$;以及

第二选择器电路,所述第二选择器电路耦接至所述第二晶体管的栅极、耦接至所述第二端口上接收的电压 $V_{右}$ 、并且耦接至第二电流源,所述第二选择器电路被配置成当由所述第二选择器电路接收到所述switch_en信号时,将所述第二晶体管的栅极耦接至所述第二电流源,并且当没有接收到所述switch_en信号时,将所述第二晶体管的栅极耦接至 $V_{右}$ 。

2. 根据权利要求1所述的开关,还包括:耦接至所述第一晶体管的栅极的第一电容性元件、以及耦接至所述第二晶体管的栅极的第二电容性元件,

其中,所述第一电容性元件和所述第二电容性元件以及所述第一电流源和所述第二电流源被配置成当闭合时限制所述开关两端的电压转变的斜率。

3. 根据权利要求2所述的开关,其中,所述第一电容性元件包括耦接在所述第一晶体管的栅极与所述开关的所述第二端口之间的第一电容器,并且所述第二电容性元件包括耦接在所述第二晶体管的栅极与所述开关的所述第一端口之间的第二电容器。

4. 根据权利要求2所述的开关,其中,所述第一电容性元件包括耦接至所述第一晶体管的栅极并且耦接在所述第一晶体管的第二SD与所述第二晶体管的第二SD之间的第一电容器,并且所述第二电容性元件包括耦接至所述第二晶体管的栅极并且耦接在所述第一晶体管的第二SD与所述第二晶体管的第二SD之间的第二电容器。

5. 根据权利要求2所述的开关,还包括耦接在所述第一端口与所述第二端口之间、并且耦接至所述第一晶体管的第二SD与所述第二晶体管的第二SD之间的节点的最低电压选择器,所述最低电压选择器被配置成将所述节点耦接至所述第一端口或所述第二端口上的最低电压以防止耦接至处于所述最低电压的所述第一端口或所述第二端口的所述第一晶体管或所述第二晶体管的正向偏置。

6. 根据权利要求5所述的开关,其中,所述最低电压选择器包括彼此串联耦接并且与所述第一晶体管和所述第二晶体管并联耦接的第三晶体管和第四晶体管,其中:

所述第三晶体管具有耦接至所述第四晶体管的第一SD并且耦接至所述第一晶体管与所述第二晶体管之间的所述节点的第一SD、耦接至所述开关的所述第一端口的第二SD、以及耦接至所述开关的所述第二端口的栅极;并且

所述第四晶体管具有耦接至所述开关的所述第二端口的第二SD、以及耦接至所述开关的所述第一端口的栅极。

7. 根据权利要求6所述的开关,其中,所述第一选择器电路包括第一反相器,并且所述第二选择器电路包括第二反相器,并且所述开关还包括:耦接至所述第一反相器并且耦接

至 $V_{左}$ 的第一电平移位器以及耦接至所述第二反相器并且耦接至 $V_{右}$ 的第二电平移位器,所述第一电平移位器和所述第二电平移位器中的每一个被配置成接收低电压(LV)输入信号并且被配置成将高电压(HV) switch_en信号输出至耦接至所述第一电平移位器和所述第二电平移位器的所述第一反相器或所述第二反相器。

8. 一种多消耗者电压调节器,包括:

具有电压输出端的调节器;以及

多路复用器,所述多路复用器具有耦接至所述电压输出端的输入端和多个差分斜率限制开关,每个差分斜率限制开关包括耦接至所述多路复用器的所述输入端的第一端口和耦接至多个消耗者之一的第二端口,其中,所述多个差分斜率限制开关中的每一个包括:

第一晶体管,所述第一晶体管包括:耦接至所述开关的第一端口的第一源极漏极SD端子和体端子、栅极以及第二SD端子;

第二晶体管,所述第二晶体管包括:耦接至所述开关的第二端口的第一SD端子和体端子、栅极以及耦接至所述第一晶体管的所述第二SD的第二SD端子;

其中,所述多个差分斜率限制开关中的每一个被配置成限制通过所述开关的电流,使得所述多个差分斜率限制开关中的闭合的第一差分斜率限制开关两端的电压转变的斜率被限制,并且基本上等于当闭合时的剩余的多个差分斜率限制开关两端的电压转变的斜率。

9. 根据权利要求8所述的电压调节器,其中,所述多个差分斜率限制开关中的每一个还包括:

第一选择器电路,所述第一选择器电路耦接至所述第一晶体管的栅极、耦接至所述第一端口上接收的电压 $V_{左}$ 、并且耦接至第一电流源,所述第一选择器电路被配置成当由所述第一选择器电路接收到开关使能switch_en信号用于闭合所述开关时,将所述第一晶体管的栅极耦接至所述第一电流源,并且当没有接收到所述switch_en信号时,将所述第一晶体管的栅极耦接至 $V_{左}$;

第二选择器电路,所述第二选择器电路耦接至所述第二晶体管的栅极、耦接至所述第二端口上接收的电压 $V_{右}$ 、并且耦接至第二电流源,所述第二选择器电路被配置成当由所述第二选择器电路接收到所述switch_en信号时,将所述第二晶体管的栅极耦接至所述第二电流源,并且当没有接收到所述switch_en信号时,将所述第二晶体管的栅极耦接至 $V_{右}$;

耦接至所述第一晶体管的栅极的第一电容性元件、以及耦接至所述第二晶体管的栅极的第二电容性元件,

其中,所述第一电容性元件和所述第二电容性元件以及所述第一电流源和所述第二电流源被配置成当闭合时限制所述开关两端的电压转变的斜率,并且被配置成防止耦接至所述第一端口的输入电容与耦接至所述第二端口的负载电容之间的高电压斜率或不受控制的电荷共享。

10. 根据权利要求9所述的电压调节器,其中,所述第一电容性元件包括耦接在所述第一晶体管的栅极与所述开关的所述第二端口之间的第一电容器,并且所述第二电容性元件包括耦接在所述第二晶体管的栅极与所述开关的所述第一端口之间的第二电容器。

11. 根据权利要求9所述的电压调节器,其中,所述第一电容性元件包括耦接至所述第一晶体管的栅极并且耦接至所述第一晶体管的第二SD与所述第二晶体管的第二SD之间的

节点的第一电容器,并且所述第二电容性元件包括耦接至所述第二晶体管的栅极以及所述第一晶体管的第二SD和所述第二晶体管的第二SD之间的所述节点的第二电容器。

12. 根据权利要求9所述的电压调节器,其中,所述多个差分斜率限制开关中的每一个还包括耦接在所述第一端口与所述第二端口之间、并且耦接至所述第一晶体管的第二SD与所述第二晶体管的第二SD之间的节点的最低电压选择器,所述最低电压选择器被配置成将所述节点耦接至所述第一端口或所述第二端口上的最低电压以防止耦接至处于所述最低电压的所述第一端口或所述第二端口的所述第一晶体管或所述第二晶体管的正向偏置。

13. 根据权利要求12所述的电压调节器,其中,所述最低电压选择器包括彼此串联耦接并且与所述第一晶体管和所述第二晶体管并联耦接的第三晶体管和第四晶体管,其中:

所述第三晶体管具有耦接至所述第四晶体管的第一SD并且耦接至所述第一晶体管与所述第二晶体管之间的所述节点的第一SD、耦接至所述开关的所述第一端口的第二SD、以及耦接至所述开关的所述第二端口的栅极;并且

所述第四晶体管具有耦接至所述开关的所述第二端口的第二SD、以及耦接至所述开关的所述第一端口的栅极。

14. 根据权利要求9所述的电压调节器,其中,所述第一选择器电路包括第一反相器,并且所述第二选择器电路包括第二反相器,并且其中所述多个差分斜率限制开关中的每一个还包括:耦接至所述第一反相器并且耦接至 $V_{左}$ 的第一电平移位器以及耦接至所述第二反相器并且耦接至 $V_{右}$ 的第二电平移位器,所述第一电平移位器和所述第二电平移位器中的每一个被配置成接收低电压(LV)输入信号并且被配置成将高电压(HV) switch_en信号输出至耦接至所述第一电平移位器和所述第二电平移位器的所述第一反相器或所述第二反相器。

15. 一种操作开关以限制所述开关两端的电压转变的差分斜率的方法,所述方法包括:

将第一电压 $V_{左}$ 从所述开关的第一端口耦接至所述开关中的第一晶体管的第一源极漏极SD端子和体端子,所述第一晶体管还包括栅极和第二SD端子;

将第二电压 $V_{右}$ 从所述开关的第二端口耦接至所述开关的第二晶体管的第一SD端子和体端子,所述第二晶体管还包括栅极以及耦接至所述第一晶体管的第二SD的第二SD端子;以及

闭合所述开关,

其中,在 $V_{左}$ 大于 $V_{右}$ 的情况下,闭合所述开关包括:通过将第一电流源和耦接在所述第一晶体管的栅极与所述第二端口之间的第一反馈电容器耦接来驱动所述第一晶体管的栅极,同时相对于所述第二端口上的电压转变的斜率限制所述第一端口上的电压转变的斜率,所述第二端口上的电压转变的斜率不是限制性的并且小于或等于所述第一端口上的斜率,并且所述开关两端的电压转变的差分斜率等于所述第一端口和所述第二端口上的电压转变的绝对值之和。

16. 根据权利要求15所述的方法,在 $V_{右}$ 大于 $V_{左}$ 的情况下,并且其中,闭合所述开关包括:通过将第二电流源和耦接在所述第二晶体管的栅极与所述第一端口之间的第二反馈电容器耦接来驱动所述第二晶体管的栅极,同时相对于所述第一端口上的电压转变的斜率限制所述第二端口上的电压转变的斜率,所述第一端口上的电压转变的斜率不是限制性的并且小于或等于所述第二端口上的斜率,并且所述开关两端的电压转变的差分斜率等于所述第一端口和所述第二端口上的电压转变的绝对值之和。

17. 根据权利要求16所述的方法,还包括通过下述断开所述开关:

将 $V_{左}$ 从所述第一端口耦接至所述第一晶体管的栅极和所述第一反馈电容器以断开所述开关;以及

将 $V_{右}$ 从所述第二端口耦接至所述第二晶体管的栅极和所述第二反馈电容器以断开所述开关。

18. 根据权利要求15所述的方法,还包括确定所述第一电压和所述第二电压中的哪个是最低的,以及将具有所述最低电压的所述第一端口或所述第二端口耦接至所述第一晶体管的第二SD端子与所述第二晶体管的第二SD端子之间的节点。

19. 根据权利要求18所述的方法,其中,所述开关还包括最低电压选择器,所述最低电压选择器包括彼此串联耦接并且与所述第一晶体管和所述第二晶体管并联耦接的第三晶体管和第四晶体管,所述第三晶体管具有耦接至所述第四晶体管的第一SD并且耦接至所述第一晶体管与所述第二晶体管之间的所述节点的第一SD。

具有受控差分均衡电压斜率限制的通用模拟开关

[0001] 相关申请的交叉引用

[0002] 本申请是于2020年3月19日提交的美国非临时申请第16/823,528号的国际申请,其要求于2019年3月21日提交的美国临时专利申请第 62/821,880号的优先权和权益,这两个申请出于所有目的通过引用其整体并入本文中。

技术领域

[0003] 本公开内容总体上涉及模拟开关,并且更具体地涉及用于多消耗者电压调节器中的差分斜率限制模拟开关以及操作差分斜率限制模拟开关的方法。

背景技术

[0004] 模拟开关被设计成用于宽范围的应用中以用于连接或断开连接开关的不同侧上的信号,以及/或者在信号处于不同电压域时(通常情况下)均衡各侧之间的电压。参照图1,常规的模拟开关100通常包括一个或多个压控半导体器件例如金属氧化物半导体场效应晶体管(FET 102),以及控制电路104,该控制电路104被配置成接收输入信号并且生成一个或多个开关使能信号(switch_en)和互补(switch_en_B)来导通或关断(一个或多个)FET 102以连接或断开连接开关100的不同侧上的信号($V_{左}$ 和 $V_{右}$)。

[0005] 参照图2,注意到常规的模拟开关在连接具有显著电压差的两个负载时通常引起高电压斜率转变,这取决于其中包括开关的电路的设计和要求。这转而可能致使非常高的、不受控制的峰值电流,这可能引起对其中包括开关的其他电路的不期望的噪声和/或干扰,以及对开关的任一侧或两侧上的电路或元件的电路故障或损坏,并且因此是不期望的。通常,电压斜率被描述或被定义为电压的变化除以时间的变化(转变)。在转变斜率不恒定的情况下,例如在通常情况下,电压的变化在转变的开始时较快,并且在朝着转变结束时变得较慢,所谓电压斜率意指在电压转变期间实现的每单位时间的电压的变化的最大幅度。在图2中图形化地示出的实施方式中,可以看出对于常规的模拟开关,在施加开/关输入信号之后,将开关 100的第一 $V_{左}$ 侧上的10伏(v)信号连接至开关的第二 $V_{右}$ 侧上的4v信号,致使开关的左侧和右侧两者上的高电压斜率。特别地要注意,闭合模拟开关致使在小于约100纳秒(nsec)内,高电压斜率从10v的 $V_{左}$ 下降至7v的均衡电压($V_{均衡}$),以及从4v的 $V_{右}$ 上升至均衡电压。

[0006] 在许多应用中,闭合的模拟开关两端的电压变化不能产生这样的高电压斜率转变。在高电压应用中尤其是这种情况,例如针对在电压调节器中使用的模拟开关,用于将功率或参考电压耦接至消耗者例如电容传感器、半导体存储器、微控制器、接口和其他电气电路或元件。使用常规的模拟开关以通过电压调节器将消耗者连接至电压源或者使消耗者与电压源断开连接,通常导致电压随时间的快速且不受控制的变化(dv/dt),从而致使开关两端的高电压斜率转变,以及不期望的高峰值电流和/或欠电压状况。此外,如果不受限制,该电压斜率可能引起电压源输出和/或电压源供应不期望的临时电压降。

[0007] 在应用中出现了关于常规的模拟开关的另一问题,其中使用多个常规的模拟开关

尝试从单个调节电压源向系统或设备中的多个消耗者供应。当多个消耗者之一的容性负载基本上大于其他消耗者的容性负载和/或电压源的输出电容时,通过常规的模拟开关将具有较大容性负载的消耗者耦接至电压源,将致使电压源上和供应至其他消耗者的电压上不受控制的高电压斜率转变。

[0008] 因此,需要一种模拟开关,其能够针对宽范围的电压差限制闭合的开关两端的电压转变的电压斜率。还需要包括多个这种开关的电压调节器和电路,以从单个电压调节器向多个电路和元件供应电力和/或参考电压。

发明内容

[0009] 提供了一种用于限制闭合的开关两端的电压转变的斜率的通用斜率限制模拟开关以及用于操作该通用斜率限制模拟开关的方法。斜率限制模拟开关在具有多个电压调节器或多消耗者电压调节器的多路复用器中特别有用。

[0010] 差分斜率限制开关被配置成针对宽范围的输入电压差、容性负载和操作条件,在闭合的开关两端提供一种无缝双向自对准差分电压转变斜率限制。通常,斜率限制模拟开关包括:第一晶体管,所述第一晶体管具有耦接至开关的第一端口的第一源极漏极(SD)和阱、栅极和第二SD;以及第二晶体管,所述第二晶体管具有耦接至第二端口的第一SD和阱、栅极和耦接至第一晶体管的第二SD的第二SD。当接收到信号用于闭合开关时,第一选择器电路将第一晶体管的栅极耦接至第一电流源,并且当没有接收到信号时,将第一晶体管的栅极耦接至第一端口上的电压。当接收到信号时,第二选择器电路将第二晶体管的栅极耦接至第二电流源,或者耦接至第二端口上的电压。该开关还包括耦接至第一晶体管的栅极和第二晶体管的栅极的第一电容性元件和第二电容性元件。这些电容性元件可以包括分立的反馈/积分电容器或者在晶体管的栅极与SD之间产生的本征电容,并且与电流源一起定尺寸和/或被配置成限制闭合的开关两端的电压转变的斜率。

[0011] 在一些实施方式中,差分斜率限制开关还包括耦接在第一端口与第二端口之间并且耦接至第一晶体管的第二SD与第二晶体管的第二SD之间的节点(V_{Mid})的最低电压选择器,该最低电压选择器被配置成将节点耦接至第一端口或第二端口上的最低电压,以防止耦接至处于最低电压的第一端口或第二端口的第一晶体管或第二晶体管的正向偏置。在一个示例性实施方式中,最低电压选择器包括彼此串联耦接并且与第一晶体管和第二晶体管并联耦接的第三晶体管和第四晶体管。第三晶体管具有耦接至第四晶体管的第一SD并且耦接至第一晶体管与第二晶体管之间的节点的第一SD、耦接至开关的第一端口的第二SD、以及耦接至开关的第二端口的栅极。第四晶体管具有耦接至开关的第二端口的第二SD、以及耦接至开关的第一端口的栅极。

[0012] 下面参照附图来详细地描述本发明的实施方式的其他特征和优点以及本发明的各种实施方式的结构和操作。注意,本发明不限于本文中描述的特定实施方式。本文中提出这样的实施方式仅出于说明性目的。基于本文中所包含的教导,附加实施方式对相关领域技术人员而言将是明显的。

附图说明

[0013] 现在将参照所附示意图仅通过示例的方式来描述本发明的实施方式,其中对应的

附图标记指示对应的部件。此外,并入本文中并且形成说明书的一部分的附图示出了本发明的实施方式,并且附图与说明书一起进一步用于说明本发明的原理并且使得相关领域的技术人员能够进行并使用本发明。

[0014] 图1(常规的)是常规的模拟开关的示意框图;

[0015] 图2(常规的)是图形化地示出图1的闭合的开关两端的不受控制的高斜率转变的波形图;

[0016] 图3是差分斜率限制开关的实施方式的框图;

[0017] 图4是差分斜率限制开关的实施方式的详细示意框图;

[0018] 图5是图形化地示出图4的闭合差分斜率限制开关两端的受控斜率转变的波形图,其中两侧上的容性负载类似;

[0019] 图6A是针对在稳态条件下断开的差分斜率限制开关的等效开关的示意图;

[0020] 图6B是针对在稳态条件下断开的差分斜率限制开关的简化电气示意图;

[0021] 图7A是针对在稳态条件下闭合的差分斜率限制开关的等效开关的示意图;

[0022] 图7B是针对在稳态条件下闭合的差分斜率限制开关的简化电气示意图;

[0023] 图8A是在其中 $V_{左}$ 大于 $V_{右}$ 的转变中针对闭合的差分斜率限制开关的等效开关的示意图;

[0024] 图8B是在其中 $V_{左}$ 大于 $V_{右}$ 的转变中针对闭合的差分斜率限制开关的简化电气示意图;

[0025] 图9A是在其中 $V_{左}$ 小于 $V_{右}$ 的转变中针对闭合的差分斜率限制开关的等效开关的示意图;

[0026] 图9B是在其中 $V_{左}$ 小于 $V_{右}$ 的转变中针对闭合的差分斜率限制开关的简化电气示意图;

[0027] 图10A至图10F是针对各种电压和电容负载的转变中针对闭合的差分斜率限制开关的简化电气示意图;

[0028] 图11是差分斜率限制开关的另一实施方式的示意框图,其中晶体管的阱或体端子绑定至固定的电压;

[0029] 图12是差分斜率限制开关的另一实施方式的示意框图,其中反相器绑定至高电压以在任一端口上的电压大于或等于最高电压时禁用开关;

[0030] 图13A是差分斜率限制开关的另一实施方式的示意框图,其中电容元件耦接至开关中晶体管之间的节点;

[0031] 图13B是差分斜率限制开关的另一实施方式的示意框图,其中晶体管的漏极栅极电容(C_{GD})用作反馈电容元件;

[0032] 图14是差分斜率限制开关的实施方式的示意框图,该差分斜率限制开关还包括耦接在开关的第一端口和第二端口与开关的中间节点之间并且提供增强的正向偏置保护的最低电压选择器;

[0033] 图15是用于通过多路复用器驱动多个消耗者的多消耗者电压调节器的实施方式的示意框图;

[0034] 图16A和图16B是针对使用常规的模拟开关的电压调节器与使用差分斜率限制开关的电压调节器,比较对添加新的高电容性消耗者的多消耗者电压调节器的影响的波形

图,其中新消耗者的容性负载基本上大于调节器和其它消耗者的容性负载;

[0035] 图17是图形化地示出通过包括差分斜率限制开关的多路复用器将电压调节器同时连接至具有低于调节电压的不同电压的多个新消耗者的过程的波形图;

[0036] 图18是图形化地示出通过包括差分斜率限制开关的多路复用器将电压调节器同时连接至具有高于和低于调节电压的不同电压的多个新消耗者的过程的波形图;

[0037] 图19是图形化地示出通过包括差分斜率限制开关的多路复用器将电压调节器同时连接至具有不同电压的多个新消耗者的过程的波形图,其中消耗者之一的容性负载基本上大于调节器和其他消耗者的容性负载;

[0038] 图20是用于操作具有包括差分斜率限制开关的多路复用器的多消耗者电压调节器的方法的流程图;以及

[0039] 图21是用于操作差分斜率限制开关的方法的流程图。

具体实施方式

[0040] 提供了一种用于针对开关两端的宽范围的输入电压差和宽范围的容性负载比来限制闭合的开关两端的斜率的通用差分斜率限制开关以及用于操作该差分斜率限制开关的方法。本公开内容的开关和方法在多个电压调节器或多消耗者电压调节器中或者与多个电压调节器或多消耗者电压调节器一起特别有用,以及在需要限制由这样的开关连接的电路之间的电荷共享的任何应用中特别有用。

[0041] 在以下描述中,出于说明的目的,阐述了许多具体细节以提供对本发明的透彻理解。然而,对本领域技术人员而言将明显的是,可以在没有这些具体细节的情况下实践本发明。在其他情况下,未详细示出或者以框图形式示出公知的结构和技术,以避免不必要地模糊对该描述的理解。

[0042] 在描述中提及“一个实施方式”或“实施方式”意指结合该实施方式描述的特定特征、结构或特性被包括在本发明的至少一个实施方式中。说明书中各个地方中出现的短语“在一个实施方式中”不一定全部指代同一实施方式。如本文中所使用的术语耦接可以包括直接电连接两个或更多个部件或元件以及通过一个或更多个中间部件间接连接两者。

[0043] 图3是包括双侧对称斜坡控制机制或电路的差分斜率限制开关300的实施方式的框图,该双侧对称斜坡控制机制或电路被配置成针对宽范围的输入电压差、容性负载和操作条件在闭合的开关两端提供无缝、双向、自对准的差分电压转变斜率限制。所谓无缝意指当开关300闭合时,在不需要开关或开关部件的外部控制的情况下开关300的相对侧或端口302、304 上的电压($V_{左}, V_{右}$)以恒定的差分斜率向彼此转变直到实现均衡。一旦转变结束,开关300类似于标准模拟开关操作。

[0044] 参照图3,差分斜率限制开关300包括串联耦接在开关的第一端口302 与第二端口304之间的第一开关元件306和第二开关元件308。开关元件通常为类似的尺寸,具有类似或基本上相等的阈值电压(V_{TH}),通常可以包括任何合适类型的晶体管。在图3所示的实施方式中,第一开关元件和第二开关元件被示出并且在下文中被描述为场效应晶体管(FET)。第一FET 306包括耦接至开关300的第一端口302的第一源极漏极(SD)区或端子310和阱或体端子312、栅极314以及第二SD端子316。类似地,第二FET 308包括耦接至开关300的第二端口304的第一SD端子318和体端子320、栅极322以及耦接至第一FET的第二SD端子316的第二SD

端子324。

[0045] 开关还包括第一选择器电路326,该第一选择器电路326耦接至第一 FET 306的栅极314、耦接至固定的电压或高电压(HV)例如在所示的实施方式中在第一端口302上接收的电压($V_{左}$)、并且耦接至第一电流源328。第一选择器电路326被配置成当第一选择器电路接收到开关使能 (switch_en) 信号用于闭合开关300时,选择性地将第一FET 306的栅极 314耦接至第一电流源328,并且当没有接收到switch_en信号用于断开开关时,选择性地将第一FET 306的栅极314耦接至固定的电压或HV例如 $V_{左}$ 。第二选择器电路330耦接至第二FET 308的栅极322、耦接至固定的电压或HV例如在第二端口304上接收到的 $V_{右}$ 、并且耦接至第二电流源 332。第二选择器电路330被配置成当第二选择器电路接收到switch_en信号用于闭合开关300时,将第二FET 308的栅极322耦接至第二电流源 332,并且当没有接收到switch_en信号用于断开开关时,将第二FET 308 的栅极322耦接至固定的电压或HV例如 $V_{右}$ 。第一选择器电路326和第二选择器电路330可以包括能够接收switch_en信号并且选择性地将第一电流源328和第二电流源332或HV($V_{左}$ 或 $V_{右}$) 耦接至第一FET 306或第二FET 308的相应栅极314、322的任何合适的电路或子电路。可选地,在用于操作开关300的输入信号处于比用作switch_en信号所需的电压低的电压即低于 $V_{左}$ 或者低于 $V_{右}$ 的情况下,开关还可以包括控制电路或电平移位器(在该图中未示出)以将低电压(LV)输入信号移位至switch_en 信号所期望的HV域。

[0046] 开关300还包括耦接至第一FET 306的栅极314的第一反馈电容性元件或电容器 334,以及耦接至第二FET 308的栅极322的第二反馈电容性元件336。与第一FET 306和第二 FET 308一样,第一电容器334和第二电容器336通常为类似的尺寸,并且具有基本上相等的电容。尽管第一电容器334和第二电容器336被示出为耦接在栅极314、322与相应的第一端口302和第二端口304之间,但是应注意,这不一定是每个实施方式中的情况。在一些替选的实施方式中,第一电容器334和第二电容器336耦接在第一FET 306的第二SD端子316和第二 FET 308的第二SD端子324 之间的节点338与在栅极314、322之间。还应注意,第一电容器 334和第二电容器336不需要包括分立的物理元件例如金属电容器,而是可以由在基本上相等尺寸的第一FET 306和第二FET 308的栅极与漏极(C_{GD}) 之间形成的本征电容(C_{GD}) 来形成。

[0047] 图4是更详细地示出的差分斜率限制开关400的实施方式的示意框图。通常,差分斜率限制开关400包括双侧对称斜坡控制机制或电路,该双侧对称斜坡控制机制或电路被配置成针对宽范围的输入电压差、容性负载和操作条件在闭合的开关400两端提供无缝、双向、自对准的差分电压转变斜率限制。所谓无缝意指当开关400闭合时,在不需要开关或开关部件的外部控制的情况下开关400的相对侧或端口402、404上的电压($V_{左}$, $V_{右}$)以恒定的差分斜率向彼此转变直到实现均衡。一旦转变结束,开关400 类似于标准模拟开关操作。

[0048] 参照图4,差分斜率限制开关400包括第一电平移位器406和第二电平移位器408,该第一电平移位器406和第二电平移位器408被配置成接收低电压(LV)输入信号并且移位或生成高电压(HV)开关使能信号 (HV_OUT) 来操作开关。开关400还包括串联耦接在第一端口402与第二端口404之间的第一开关元件或晶体管410和第二开关元件或晶体管 412。在所示的实施方式中,第一晶体管和第二晶体管为场效应晶体管 (FET 410、412)。第一FET 410具有耦接至第一电平移位器406的栅极 414、耦接至第一端口402的第一源极漏极(SD)

端子或第一SD 416和阱或体端子418、以及耦接至第二FET 412的第二SD 422的第二SD 420。第二FET 412也具有耦接至第二电平移位器408的栅极424、以及耦接至第二端口404的第一SD 426和体端子428。

[0049] 注意,在图4中,第一FET 410和第二FET 412被示出为p沟道金属氧化物半导体场效应晶体管(PMOS)晶体管。然而,将理解,在不脱离本发明的广度和范围的情况下,也可以使用具有适当选择的偏置和电压的n沟道MOSFET(NMOS)来实现差分斜率限制开关400。除了其他差异之外,使用NMOS将通常需要电流源从高于分别向第一端口402和第二端口404供应的 $V_{左}/V_{右}$ 的电压源推动电流,而不是将电流从连接拉至地。还应注意,第一FET 410和第二FET 412的SD端子或区是源极还是漏极取决于FET上的电压条件,并且虽然特定的SD端子可以在某些电压条件下作为漏极操作,但是在其他电压条件下特定的SD端子也可以充当FET的源极。

[0050] 通常,如在上述图3的实施方式中,差分斜率限制开关400还包括双侧对称斜坡控制机制,该双侧对称斜坡控制机制被配置成针对宽范围的输入电压差、容性负载和操作条件在闭合的开关400两端提供无缝、双向、自对准的差分电压转变斜率限制。所谓无缝意指当开关400闭合时,在不需要开关或开关部件的外部控制的情况下开关400的相对端口402、404上的电压($V_{左}, V_{右}$)以恒定的差分斜率向彼此转变直到实现均衡。一旦转变结束,开关400类似于标准模拟开关操作。

[0051] 开关400还包括第一选择器电路,此处示出为第一反相器430,其耦接至第一FET 410的栅极414、耦接至固定的电压或高电压(HV)例如在所示的实施方式中在第一端口402上接收的电压($V_{左}$)、并且耦接至第一电流源432。第一反相器430被配置成当供应输入信号用于闭合开关400并且由第一反相器接收到开关使能(HV_OUT)信号时,选择性地将第一FET 410的栅极414耦接至第一电流源432。第一反相器430还被配置成当没有接收到switch_en信号用于断开开关时,选择性地将固定的电压或HV例如 $V_{左}$ 耦接至第一FET 410的栅极414。第二反相器434耦接至第二FET 412的栅极424、耦接至固定的电压或HV例如在第二端口404上接收的 $V_{右}$ 、并且耦接至第二电流源436。第二反相器434被配置成类似于第一反相器430,以在施加输入信号用于闭合开关400时将第二FET 412的栅极424耦接至第二电流源436,并且在没有接收到输入信号用于断开开关时将第二FET 412的栅极424耦接至 $V_{右}$ 。

[0052] 开关400还包括耦接在第一FET 410的栅极414与第二端口404之间的第一反馈/积分电容性元件,例如电容器438,以及耦接在第二FET 412的栅极424与开关400的第一端口402之间的第二反馈/积分电容器440。第一反馈电容器438和第二反馈电容器440为对称的或基本上相等尺寸。如下面更详细描述,第一电容器438和第二电容器440不需要包括分立的物理元件例如金属电容器,而是可以由在基本上相等尺寸的第一FET 410和第二FET 412的栅极与漏极(C_{GD})之间形成的本征电容(C_{GD})来形成。

[0053] 通常,选择第一FET 410和第二FET 412的偏置以保护电流源432、434免受骤回条件的影响,以维持可预测的电流。所谓骤回条件意指CMOS器件例如FET 410、412的漏极源极电压(V_{ds})不超过允许的最大电压,这会在其所包括的电路中引起不期望的影响。例如,在差分斜率限制开关400的一个实施方式中,骤回电压将被限定为约6v。

[0054] 图5是图形化地示出针对开关的第一端口402和第二端口404的闭合差分斜率限制

开关400两端的受控斜率转变的波形图,其中两个端口具有基本上相等的容性负载,并且 $V_{左}$ 与 $V_{右}$ 之间的电压差为约6伏。参照图4和图5,其中开关400最初断开,当开关400闭合时,即当输入信号被首先施加至电平移位器406、408时,第一电流源432和第二电流源436通过第一反相器430和第二反相器434选择性地耦接至第一FET 410的栅极 414和第二FET 412的栅极424,同时以等于 $I_{\text{电流源}}/C_{\text{反馈}}$ 的斜率使FET的栅极向GND放电。只有当针对两个栅极414、424的栅极至源极偏置(V_{GS})高于针对第一FET 410和第二FET 412的阈值电压(V_T) ($|V_{GS}| > V_T$)时,开关400两端的电压转变的斜坡或斜率才开始。当达到该状态时,在图5中示出为时间 t_1 ,斜坡控制操作取决于开关400的哪个端口402、404具有较高的电压。如图5中所示的示例中,当 $V_{左} > V_{右}$ 并且 $|V_{GS-1st FET}| > V_T$ 时,第一FET 410被偏置使得其通过第一电流源432和第一电容器438自对准,以使得通过第一FET 410的电流能够在两个端口402、404上向彼此维持受差分斜率限制的转变,如图5中的线502、504所示,直到达到均衡电压($V_{均衡}$)。在这些条件下,第二FET 412的栅极424至第一SD 426偏置 $|V_{GS-2nd FET}| \approx |V_{GD-2nd FET}|$ 继续增加直到栅极424上的电压($V_{\text{第二FET栅极}}$)等于地(GND) ($|V_{GS-2nd FET}| \approx |V_{GD-2nd FET}| = V_{右}$),其中在栅极424上的电压($V_{\text{第二FET栅极}}$)转变至GND期间,第二FET相对于第一FET 410的电阻被认为是低的。出于该原因,FET 410、412的第一SD 420与第二SD 422之间的节点442处的电压(V_{Mid})将接近 $V_{右}$,从而防止第二FET 412的正向偏置。开关400的差分斜率等于两侧或端口402、404上的绝对斜率 502、504之和,开关400的差分斜率与另一侧电容与两侧的总电容之比成比例。因此,可以如下估计或计算每侧转变的电压斜率:

$$[0055] \quad \text{斜率}(V_{左}) = \left[\frac{I_{\text{电流源}}}{C_{\text{反馈}}} \right] \times \frac{C_{\text{右负载}}}{[C_{\text{左负载}} + C_{\text{右负载}}]} \quad (\text{等式 1})$$

$$[0056] \quad \text{斜率}(V_{右}) = \left[\frac{I_{\text{电流源}}}{C_{\text{反馈}}} \right] \times \frac{C_{\text{左负载}}}{[C_{\text{左负载}} + C_{\text{右负载}}]} \quad (\text{等式 2})$$

[0057] 因此,差分斜率可以通过下述来估计或计算:

$$[0058] \quad \text{斜率}(V_{\text{左右差分}}) = \text{斜率}(V_{左}) + \text{斜率}(V_{右}) = \frac{I_{\text{电流源}}}{C_{\text{反馈}}} \quad (\text{等式 3})$$

[0059] 图6A和图6B示出了诸如图4中所示的差分斜率限制开关的断开稳态。图6A是在稳态条件下针对断开的差分斜率限制开关600的等效开关的示意图。图6B是在开关的两个端口上在稳态条件下针对断开的差分斜率限制开关的简化电气示意图。特别地,左手侧示意图示出了其中 $V_{左}$ 大于 $V_{右}$,并且右手侧示意图示出了其中 $V_{右}$ 大于 $V_{左}$ 。参照图6A,开关600中的第一FET 604的栅极602与其源极606短路并且耦接至开关的第一端口608。第二FET 612的栅极610与其源极614短路并且耦接至开关600的第二端口616。因此第一FET 604和第二FET 612中的至少一个的栅极源极电压(V_{GS})等于0v。在这种状态下,开关600的两侧或端口608、616彼此断开连接,而中间节点 V_{Mid} 被偏置至 $V_{左}$ 或 $V_{右}$ 中的较低者加上具有较低电压的FET的阈值电压(V_T),或者为 $V_{Mid} = \text{MIN}(V_{右}, V_{左}) + V_T$,如图6B的简化电气示意图中所示。

[0060] 图7A和图7B示出了诸如图4中所示的差分斜率限制开关700的闭合稳态。图7A是在闭合稳态条件下针对差分斜率限制开关700的等效开关的示意图。图7B是在闭合稳态条件下针对差分斜率限制开关的简化电气示意图,其中开关的两个端口上的电压 $V_{左}$ 和 $V_{右}$ 基本上相等。参照图7A,第一FET 704的栅极702和第二FET 708的栅极706两者都被短路至地,使

得第一FET 704和第二FET 708两者的栅极源极电压 (V_{GS}) 彼此相等, 并且等于 $V_{左}$ 和 $V_{右}$ 。在这种状态下, 开关700的两侧或端口710、712以非常低的电阻连接, 而中间节点714上的电压 (V_{AM}) 基本上等于 $V_{左}$ 和 $V_{右}$, 致使在图7B中示意性地示出的简化的电气电路。

[0061] 图8A和图8B示出了诸如图4中所示的在转变中的针对差分斜率限制开关的等效开关方案和简化电气示意图, 并且现在将参照图8A和图8B 来说明当 $V_{左} > V_{右}$ 时, 双侧差分开关从其闭合时直到其达到其中 $V_{左} = V_{右}$ 的稳态状态的操作原理。参照图8A和图8B, 当开关800最初闭合时, 针对第一FET 806和第二FET 808两者的栅极斜坡控制电路 (仅示出其中之一, 并且包括电流源802、反馈/积分电容器804、以及FET 806、808两者) 同时以等于 $I_{\text{电流源}}/C_{\text{反馈}}$ 的斜率使FET的栅极810、812向GND放电。只有当针对两个栅极810、812的栅极至源极偏置 (V_{GS}) 高于针对第一 FET 806和第二FET 808的阈值电压 (V_T) —— ($|V_{GS}| > V_{TP}$) 时, 开关800 两端的电压转变的斜坡或斜率才开始。当达到该状态时, 斜坡控制操作取决于开关800的哪侧或哪个端口814、816具有较高的电压。如在图8A 和图8B中所示出的示例中, 当 $V_{左} > V_{右}$ 并且 $|V_{GS-1st FET}| > V_T$ 时, 第一FET 806 被偏置使得其通过斜坡控制 (电流源802和电容器804) 自对准, 以使得通过第一FET 806的电流能够在两侧或端口814、816上向彼此维持受差分斜率限制的转变。在这些条件下, 第二FET 808的栅极至源极偏置 $|V_{GS-2nd FET}| \approx |V_{GD-2nd FET}|$ 继续增加直到 $V_{\text{第二FET栅极}} = GND$ ($|V_{GS-2nd FET}| \approx |V_{GD-2nd FET}| = V_{右}$)。在该稳态状态下, 其中 $V_{\text{第二FET栅极}} = GND$ 并且在该 $V_{\text{第二FET栅极}}$ 转变至GND期间, 第二FET相对于第一FET 806的电阻被认为是低的。出于该原因, V_{Mid} 将接近 $V_{右}$, 从而防止第二FET 808 的正向偏置。开关800的差分斜率 (其为开关的两侧或端口814、816上的绝对斜率之和) 等于 $I_{\text{电流源}}/C_{\text{反馈}}$, 其中每侧的斜率和另一侧电容与两侧的总电容之比成比例, 忽略FET的栅极至漏极电容 (C_{GD}), 如果显著则将该FET的栅极至漏极电容 (C_{GD}) 添加至 $C_{\text{反馈}}$ 。因此, 可以如下估计每侧转变的电压斜率:

$$[0062] \quad \text{斜率} (V_{左}) = \left[\frac{I_{\text{电流源}}}{C_{\text{反馈}}} \right] \times \frac{C_{\text{右负载}}}{[C_{\text{左负载}} + C_{\text{右负载}}]} \quad (\text{等式 1})$$

$$[0063] \quad \text{斜率} (V_{右}) = \left[\frac{I_{\text{电流源}}}{C_{\text{反馈}}} \right] \times \frac{C_{\text{左负载}}}{[C_{\text{左负载}} + C_{\text{右负载}}]} \quad (\text{等式 2})$$

[0064] 因此, 差分斜率可以通过下述来估计:

$$[0065] \quad \text{斜率} (V_{\text{左右差分}}) = \text{斜率} (V_{左}) + \text{斜率} (V_{右}) = \frac{I_{\text{电流源}}}{C_{\text{反馈}}} \quad (\text{等式 3})$$

[0066] 在开关800的两侧或端口814、816上的电压相等之后, 斜坡控制不再影响开关的操作, 并且两个栅极810、812继续以 $I_{\text{电流源}}/C_{\text{反馈}}$ 的电压斜率向GND放电, 这是闭合开关的稳态条件。通常, 靠近较低电压侧的FET 的栅极 (被认为是低电阻), 将比形成自对准差分斜坡控制的FET的栅极更早到达GND。

[0067] 图9A和图9B示出了诸如图4中所示的针对差分斜率限制开关的一部分的等效开关方案和简化电气示意图, 并且现在将参照图9A和图9B 来说明当 $V_{左}$ 最初小于 $V_{右}$ 并且当开关闭合直到其达到其中 $V_{左} = V_{右}$ 的稳态状态时开关的操作原理。参照图9A和图9B, 当开关900最初闭合时, 针对第一FET 906和第二FET 908两者的栅极斜坡控制电路 (仅示出其中之一, 并且包括电流源902、反馈/积分电容器904、以及FET 906、908两者)。图9A和图9B示出了诸如图4中所示的针对差分斜率限制开关的一部分的等效开关方案和简化电气示意图, 并且现

在将参照图9A和图9B 来说明当 $V_{左}$ 最初小于 $V_{右}$ 并且当开关闭合直到其达到其中 $V_{左}=V_{右}$ 的稳态状态时开关的操作原理。参照图9A和图9B,当开关900最初闭合时,栅极斜坡控制电路(其包括电流源902、反馈/积分电容器904、以及第一FET 906和第二FET 908两者)同时以等于 $I_{电流源}/C_{反馈}$ 的斜率使FET的栅极910、912向GND放电。只有当针对两个栅极910、912的栅极至源极偏置(V_{GS}) 高于针对第一FET 906和第二FET 908的阈值电压(V_T)—— $|V_{GS}|>V_{TP}$ 时,开关900两端的电压转变的斜坡或斜率才将开始。当达到该状态时,斜坡控制操作取决于开关900的哪侧或哪个端口914、916具有较高的电压。如在图9A和图9B中所示出的示例中,当 $V_{左}<V_{右}$ 并且 $|V_{GS-2nd FET}|>V_T$ 时,第二FET 908被偏置使得其通过斜坡控制(电流源902和电容器904) 自对准,以使得通过第二FET 908的电流能够在两侧或端口914、916上向彼此维持受差分斜率限制的转变。在这些条件下,第一FET 906的栅极至源极偏置 $|V_{GS-1st FET}| \approx |V_{GD-1st FET}|$ 继续增加直到 $V_{第-FET栅极} = GND$ ($|V_{GS-1st FET}| \approx |V_{GD-1st FET}| = V_{右}$)。在该稳态状态下,其中 $V_{第-FET栅极} = GND$ 并且在 $V_{第-FET栅极}$ 转变至GND期间,第一FET相对于第二FET 908的电阻被认为是低的。出于该原因, V_{Mid} 将接近 $V_{左}$,从而防止第一FET 906 的正向偏置。开关900的差分斜率(其为开关的两侧或端口914、916上的绝对斜率之和)等于 $I_{电流源}/C_{反馈}$,其中每侧的斜率和另一侧电容与两侧的总电容之比成比例。忽略FET的栅极至漏极电容(C_{GD}),可以使用以上所给出的等式1至等式3来估计每侧转变的电压斜率和开关900的差分斜率。

[0068] 图10A至图10F是诸如图4中所示的针对闭合差分斜率限制开关1000 的一部分的简化电气示意图,并且现在将参照图10A至图10F来说明在转变中对于各种电压和电容负载针对开关的双侧差分对称斜坡控制机制的操作原理。与图10A至图10D相邻的箭头指示关于图描述的针对开关操作的斜坡上升或斜坡下降的转变方向。与图10E至图10F相邻的箭头指示开关1000操作致使开关端口向彼此同时斜坡下降/斜坡上升,如下面所说明的。

[0069] 参照图10A、图10B,当开关的端口1002、1004中具有较高电压($V_{左}$ 或 $V_{右}$)的一个端口也具有显著较低的负载电容($C_{左}$ 或 $C_{右}$)时,与该端口相邻的FET将充当带有斜坡下降受控栅极的源极跟随器。参照图10A,在所示的实施方式中,开关1000的第一端口1002处于比第二端口1004 上的电压($V_{右}$)高的电压($V_{左}$)并且具有比第二端口上的负载电容($C_{右}$) 显著低的负载电容($C_{左}$)。因此,开关1000中的第一FET 1006被配置为具有由第一电流源1010和第一反馈/积分电容器1012控制的斜坡下降受控栅极1008的源极跟随器。第一FET 1006的漏极1014由强供应(被示出为地) 偏置并且第一FET的源极1016自身与栅极1008自对准,并且因此第一端口1002上的较高电压($V_{左}$)以恒定的斜率降低,该恒定的斜率由 $I_{电流源}/C_{反馈}$ 确定并且等于 $I_{电流源}/C_{反馈}$ 。较低电压端口即第二端口1004 上的电压转变的斜率基本上等于零。

[0070] 参照图10B,当开关1000的第一端口1002处于比第二端口1004上的电压($V_{右}$)低的电压($V_{左}$)并且具有比第二端口上的负载电容($C_{右}$) 显著高的负载电容($C_{左}$)时,开关1000中的第二FET 1018被配置为具有由第二电流源1022和第二反馈/积分电容器1024控制的斜坡下降受控栅极1020的源极跟随器。第二FET 1018的漏极1026由强供应(被示出为地) 偏置并且第二FET的源极1028自身与栅极1020自对准,并且因此第二端口1004上的较高电压($V_{右}$)以恒定的斜率降低,该恒定的斜率由 $I_{电流源}/C_{反馈}$ 确定并且等于 $I_{电流源}/C_{反馈}$ 。较低电压端口即第一端口1002上的电压转变的斜率维持基本上等于零。

[0071] 参照图10C、图10D,当开关的端口1002、1004中具有较高电压($V_{左}$ 或 $V_{右}$)的一个端口也具有显著较高的负载电容($C_{左}$ 或 $C_{右}$)时,与该端口相邻的FET将充当其中栅极偏置自对准

以维持FET漏极上所期望的电压斜率的米勒阶段。参照图10C,在所示的实施方式中,开关1000的第一端口1002处于较高的电压($V_{左}$)并且还具比第二端口1004上的负载电容($C_{右}$)显著高的负载电容($C_{左}$)。因此,第一FET 1006被配置为充当其中栅极1008由第一电流源1010和第一电容器1012控制的斜坡上升控制电路的米勒阶段。第一FET 1006的源极1016由强供应(被示出为供应)偏置并且第一FET 1006的漏极1014以恒定的斜率上升,该恒定的斜率由 $I_{\text{电流源}}/C_{\text{反馈}}$ 确定并且等于 $I_{\text{电流源}}/C_{\text{反馈}}$ 。较高电压端口即第一端口1002 上的电压转变的斜率基本上等于零。

[0072] 图10D示出了其中第一端口1002上的电压($V_{左}$)比第二端口1004 上的电压($V_{右}$)低,并且其中开关1000的第一端口1002具有比第二端口上的负载电容($C_{右}$)显著低的负载电容($C_{左}$)的情况。参照图10D,第二FET 1018充当其中栅极1020由第一电流源1022和第一电容器1024 控制的基于米勒阶段的斜坡上升控制电路。第二FET 1018的源极1028由强供应(被示出为供应 V_s)偏置并且第二FET 1018的漏极1026以恒定的斜率上升,该恒定的斜率由 $I_{\text{电流源}}/C_{\text{反馈}}$ 确定并且等于 $I_{\text{电流源}}/C_{\text{反馈}}$ 。较高电压端口即第二端口1004上的电压转变的斜率基本上等于零。

[0073] 参照图10E、图10F,当开关的端口1002、1004之一具有较高的电压 ($V_{左}$ 或 $V_{右}$),但是负载电容($C_{左}$ 和 $C_{右}$)基本上相等或为相同数量级时,与该端口相邻的FET将充当源极跟随器和米勒阶段两者。参照图10E,在所示的实施方式中,开关1000的第一端口1002处于较高电压($V_{左}$)并且将斜坡下降,而较低电压的第二端口1004将斜坡上升,每个端口具有取决于另一侧电容与两侧的总电容之比的斜率。然而,第一端口1002与第二端口1004之间的差分电压斜率与每个端口的负载电容无关。该差分斜率是两个开关端口的绝对斜率之和,其中每侧的斜率和另一侧电容与两侧的总电容之比成比例。忽略FET的栅极至漏极电容(C_{GD}),可以使用以上所给出的等式1至等式3来估计每侧转变的电压斜率和开关900的差分斜率。

[0074] 图10F示出了其中第一端口1002上的电压($V_{左}$)比第二端口1004 上的电压($V_{右}$)低的情况,并且开关1000与以上关于图10E描述的情况类似并且对称地操作,其中区别在于 $V_{左}$ 是斜坡上升并且 $V_{右}$ 是斜坡下降。

[0075] 图11是差分斜率限制开关的另一实施方式的示意框图。参照图11,差分斜率限制开关1100包括:耦接至第一反相器1104的第一电平移位器1102、具有耦接至第一反相器的输出的栅极1108的第一FET 1106、耦接至第二反相器1112的第二电平移位器1110、以及具有耦接至第二反相器的输出的栅极1116的第二晶体管或FET 1114。第一FET 1106的漏极在节点1118处耦接至第二FET 1114的漏极。第一FET 1106的源极1120耦接至开关的第一端口1124,并且第二FET 1114的源极1126耦接至第二端口 1130。

[0076] 像在图4的实施方式中一样,开关1100还包括双侧对称斜坡控制机制,该双侧对称斜坡控制机制被配置成在闭合的开关1100两端提供无缝、双向、自对准的差分电压转变斜率限制。通常,除了第一FET 1106和第二FET 1114之外,双侧对称斜坡控制机制还包括耦接至第一反相器1104 的第一电流源1132、耦接至第二反相器1112的第二电流源1134、耦接在第一FET 1106的栅极1108与第二端口1130之间的第一反馈/积分电容性元件例如电容器1136、以及耦接在第二FET 1114的栅极1116与开关1100 的第一端口1124之间的第二反馈/积分电容器1138。

[0077] 与图4的实施方式中不同,晶体管1106、1114的阱或体端子1122、1128绑定至固定

的高电压 (HV) 例如施加至开关1100的输入端口 (1124 或1130) 的经调节的输入电压, 该固定的高电压 (HV) 大于或等于施加至任一端口的最高电压 ($V_{左}, V_{右}$)。该实施方式的优点包括降低或基本消除晶体管1106、1114被无意或不经意地正向偏置的风险, 这是因为阱或体端子被偏置成高于源极或漏极区。

[0078] 图12是差分斜率限制开关的又一实施方式的示意框图。参照图12, 差分斜率限制开关1200包括耦接至第一反相器1204的第一电平移位器 1202、具有耦接至第一反相器的输出的栅极1208的第一FET 1206、耦接至第二反相器1212的第二电平移位器1210、以及具有耦接至第二反相器的输出的栅极1216的第二晶体管或FET 1214。第一FET 1206的漏极在节点1218处耦接至第二FET 1214的漏极。第一FET 1206的源极1220耦接至开关的第一端口1224, 并且第二FET 1214的源极1226耦接至第二端口1230。

[0079] 像在图4和图11的实施方式中一样, 开关1200还包括双侧对称斜坡控制机制。通常, 除了第一FET 1206和第二FET 1214之外, 双侧对称斜坡控制机制还包括耦接至第一反相器1204的第一电流源1232、耦接至第二反相器1212的第二电流源1234、耦接在第一FET 1206的栅极1208与第二端口1230之间的第一反馈/积分电容性元件例如电容器1236、以及耦接在第二FET 1214的栅极1216与开关1200的第一端口1224之间的第二反馈/积分电容器1238。

[0080] 与图4的实施方式中不同, 在图4的实施方式中, 第一电平移位器406和反相器430耦接至第一端口402并且第二电平移位器408和反相器 434耦接至第二端口404, 在该实施方式中, 第一电平移位器1202和第二电平移位器1210以及反相器1204、1212绑定至固定的高电压 (HV) 以在第一端口1224或第二端口1230的输入电压大于HV时禁用开关1200。通常, 固定的HV被选择为大于或等于预期施加至任一端口的最高电压 ($V_{左}, V_{右}$), 例如施加至开关1200的输入端口 (1224或1230) 的经调节的输入电压。

[0081] 图13A和图13B是差分斜率限制的另一实施方式的示意框图。参照图13A, 差分斜率限制开关1300包括耦接至第一反相器1304的第一电平移位器1302、具有耦接至第一反相器的输出的栅极1308的第一FET 1306、耦接至第二反相器1312的第二电平移位器1310、以及具有耦接至第二反相器的输出的栅极1316的第二晶体管或FET 1314。第一FET 1306的漏极在节点1318处耦接至第二FET 1314的漏极。第一FET 1306的源极1320 耦接至开关的第一端口1324, 并且第二FET 1314的源极1326耦接至第二端口1330。

[0082] 像在图4的实施方式中一样, 开关1300还包括耦接至第一反相器1304 的第一电流源1332、和耦接至第二反相器1312的第二电流源1334以及用于反馈和积分的第一电容性元件1336和第二电容性元件1338。与图4 的实施方式中不同, 第一电容性元件1336和第二电容性元件1338耦接至第一FET 1306的漏极与第二FET 1314的漏极之间的节点1318上的电压 (V_{Mid})。

[0083] 图13B是图13A的差分斜率限制开关1300的另一实施方式的示意框图。其中, 第一电容性元件1336和第二电容性元件1338不包括分立的物理元件例如金属电容器, 而是由基本上相等尺寸的第一FET 1306和第二 FET 1314的栅极与漏极 (C_{GD}) 之间形成的本征电容 (C_{GD}) 来形成。该实施方式的优点包括由于部件的减少而使开关1300实现较小、较不复杂以及成本较低。

[0084] 图14是差分斜率限制开关1400的实施方式的示意框图, 该差分斜率限制开关1400

还包括最低电压选择电路或选择器,以用于增强开关的中间节点处的电压(V_{Mid})的下拉并且用于提供增强的正向偏置保护。通过将 V_{Mid} (在节点1418处)耦合至开关1400的两个端口1424、1430的最低电压来增强正向偏置保护,这防止了在所示的实施方式中连接至第一FET 1406和第二FET 1414的P型漏极区或端子的 V_{Mid} 显著上升到它们的n阱体端子1422、1428之上,并且使由第一FET和第二FET的漏极和体端子形成的P/N结正向偏置。

[0085] 参照图14,差分斜率限制开关1400包括耦接至第一反相器1404的第一电平移位器1402、具有耦接至第一反相器的输出的栅极1408的第一FET 1406、耦接至第二反相器1412的第二电平移位器1410、以及具有耦接至第二反相器的输出的栅极1416的第二晶体管或FET 1414。第一FET 1406的漏极在节点1418处耦接至第二FET 1414的漏极。第一FET 1406的源极1420耦接至开关的第一端口1424,并且第二FET 1414的源极1426耦接至第二端口1430。

[0086] 像在图4的实施方式中一样,开关1400还包括双侧对称斜坡控制机制。通常,除了第一FET 1406和第二FET 1414之外,双侧对称斜坡控制机制还包括耦接至第一反相器1404的第一电流源1432、耦接至第二反相器1412的第二电流源1434、耦接在第一FET 1406的栅极1408与第二端口1430之间的第一反馈/积分电容性元件例如电容器1436、以及耦接在第二FET 1414的栅极1416与开关1400的第一端口1424之间的第二反馈/积分电容器1438。

[0087] 与图4的实施方式中不同,开关1400还包括最低电压选择器1440,以用于增强开关的中间节点1418处的电压(V_{Mid})的下拉并且用于提供增强的正向偏置保护。在所示的实施方式中,最低电压选择器1440包括通过源极1446、1448与中间节点1418彼此串联耦接并且与开关1400的第一FET 1406和第二FET 1414并联耦接的第三晶体管和第四晶体管例如FET 1442、FET 1444。第三FET 1442还包括耦接至开关1400的第二端口1430的栅极1450、耦接至第一端口1424的漏极1452以及耦接至其源极 1446并且耦接至中间节点1418的体端子1454。第四FET 1444还包括耦接至开关1400的第二端口1430的栅极1456、耦接至第一端口1424的漏极1458以及耦接至其源极1448并且耦接至中间节点1418的体端子1460。

[0088] 通常,相对于第一FET 1406和第二FET 1414,第三FET 1442和第四FET 1444包括相反掺杂的沟道。在所示的实施方式中,第三FET 1442和第四FET 1444包括n沟道金属氧化物半导体场效应晶体管(NMOS)晶体管,并且第一FET 1406和第二FET 1414包括p沟道(PMOS)晶体管。注意,并联的NMOS开关和PMOS开关的组合将允许从零伏直到供应或耦接至开关1400的最高电压(HV)的全摆幅,这在仅使用一种类型的FET的情况下是不可能的。然而,与图4的实施方式中的差分斜率限制开关400一样,将理解,在不脱离本发明的广度和范围的情况下,也可以使用具有适当选择的偏置和电压的用于第一FET 1406和第二FET 1414的NMOS以及用于第三FET 1442和第四FET 1444的PMOS来实现包括最低电压选择器1440的开关1400。

[0089] 将理解,上述差分斜率限制开关的实施方式适用于其中闭合的开关两端的电压变化不能产生高转变斜率的宽范围的高电压应用。特别地,注意,当与电压调节器和多路复用器结合使用以实现用于驱动多个消耗者的多消耗者电压调节器时,上述开关特别有用。图15是多消耗者电压调节器的一个这种实施方式的示意框图。参照图15,多消耗者电压调节器1500包括用于接收和/或生成经调节的输出电压(V_{reg})的电压调节器1502例如数模(D→A)调节器,以及包括在该图中由示意开关符号表示的多个差分斜率限制开关1506的多路复

用器1504,多路复用器1504将经调节的输出电压耦接至具有容性负载的多个消耗者(消耗者-1至消耗者-n),容性负载此处被示意性地表示为负载电容器1508a至1508n。开关1506可以包括上述差分斜率限制开关的任何实施方式。

[0090] 通常,如在所示实施方式中,电压调节器1502还包括用于接收电压修整信号并且在预定范围内调节或修整经调节的输出电压的电压修整解码器1510。附加地,在一些实施方式中,多消耗者电压调节器1500还包括耦接在电压调节器1502的输出与地之间的输出电容器1512。与用于将消耗者耦接至电压调节器的常规的模拟开关中不同,输出电容器1512不需要具有比耦接至电压调节器1502的多个消耗者中的任一个的电容 1508a至1508n大的电容。相反,在多路复用器1504中使用差分斜率限制开关1506使得输出电容器1512能够相对于耦接至电压调节器1502的多个消耗者中的任一个的电容1508a至1508n具有较高或较低的宽范围电容。这是特别有利的,因为电容器1508a至1508n可以在宽范围的负载电容内具有动态变化的电容。特别地,注意,多个消耗者的电容器1508a至1508n 可以在消耗者连接至电压调节器之前或之后改变,或者甚至在开关1506 两端的电压转变期间改变,而对转变斜率没有实质性影响。此外,假设电压调节器1502足够强,足以斜坡上升/斜坡下降至所有多个消耗者在所需电流下所需的电压,一旦其输入修整显著改变,则较小的输出电容器1512 对于电压调节器输出的较快电压转变可能是有利的。因为输出电容器1512 不影响任何新连接的消耗者的电压转变,并且因为差分斜率限制开关1506 限制电压调节器1502用于驱动添加的消耗者所需的输出电流,因此可以使用较小的输出电容器1512和较弱的电压调节器两者。

[0091] 图16A和图16B是针对使用常规的模拟开关的多消耗者电压调节器与使用差分斜率限制开关的电压调节器比较对添加新的高电容性消耗者的多消耗者电压调节器的影响的波形图。

[0092] 图16A示出了经调节的输出电压(V_{reg})以及通过包括常规的模拟开关的多路复用器耦接至三个消耗者的电压。参照图16A,在 t_1 之前的时间处,将使能信号($En_{消耗者-2}$ 和 $En_{消耗者-3}$)供应至两个单独的模拟开关,以将消耗者-2和消耗者-3耦接至电压调节器。经调节的输出电压(V_{reg})以及将消耗者-2和消耗者-3耦接至调节器输出端的常规的模拟开关的消耗者侧或端口上的电压基本上都为10v。在时间 t_1 处,使能信号($En_{消耗者-1}$)被设置成(asserted)将消耗者-1耦接至调节器输出端的第三常规的模拟开关。因为在该示例中,消耗者-1在时间 t_1 之前处于6v的电压,并且相对于消耗者-2和消耗者-3以及相对于调节器输出端具有高电容,所以由于调节器输出端与消耗者-1、消耗者-2和消耗者-3之间的电荷共享, V_{reg} 和耦接至消耗者-2和消耗者-3的电压在100纳秒内以5v的高电压斜率1602下降。调节器输出端、消耗者-2和消耗者-3上的电压确实恢复,但是以比它们最初下降的速率慢得多的速率恢复。在所示的示例中,从时间 t_2 至时间 t_3 ,对于电压恢复至10v需要约1微秒。更重要的是,电压调节器、消耗者-2和消耗者-3经受了不受控制的并且因此不期望的高电压斜率转变,并且针对消耗者-2和消耗者-3在电压条件下经受潜在的损坏或破坏。

[0093] 图16B示出了经调节的输出电压(V_{reg})以及通过包括诸如上述的差分斜率限制开关的多路复用器耦接至三个消耗者的电压。参照图16B,再次在 t_1 之前的时间处,将使能信号($En_{消耗者-2}$ 和 $En_{消耗者-3}$)供应至两个单独的差分斜率限制开关,以将消耗者-2和消耗者-3耦接至电压调节器。经调节的输出电压(V_{reg})以及消耗者侧或差分斜率限制开关的端

口上的电压基本上都为10v。在时间t1处,使能信号(En消耗者-1)被设置成(asserted)将消耗者-1耦接至调节器输出端的第三差分斜率限制开关。如图16 A的示例中,消耗者-1在时间t1之前处于6v的电压,并且相对于消耗者-2和消耗者-3以及相对于调节器输出端 V_{reg} 具有高电容。然而,因为将消耗者-1耦接至调节器输出端的差分斜率限制开关的斜率限制特性,所以耦接至消耗者-1的电压在1微秒内以6v的受控、受限电压斜率1604 增加。如先前关于图4所说明的,受限电压斜率的绝对幅度通过由差分斜率限制开关中的电流源供应的电流除以开关中的反馈电容器的电容来确定。此外,如图16B中图形化地所示,在该示例中,电压调节器、消耗者-2或消耗者-3不经受高电压斜率转变或实际上任何电压转变,消耗者-2和消耗者-3也没有在电压条件下经受潜在的损坏或破坏。

[0094] 图17是图形化地示出通过包括诸如上述的差分斜率限制开关的多路复用器将电压调节器同时连接至具有低于经调节电压的不同电压的多个新消耗者的过程的波形图。参照图17,在t1之前的时间处,调节器输出电压(V_{reg})为10v。对于消耗者-1的消耗者侧或差分斜率限制开关的端口上的电压为4v,对于消耗者-2为6v,并且对于消耗者-3为8v。在时间t1处,使能信号(En消耗者-1、En消耗者-2和En消耗者-3)被供应至三个单独的差分斜率限制开关,以将消耗者-1、消耗者-2和消耗者-3耦接至调节器输出电压(V_{reg})。因为差分斜率限制开关的斜率限制特性,所以耦接至所有三个消耗者的电压在1微秒内以基本上相等的6v的受控恒定电压斜率1702增加或斜坡上升。尽管初始电压不同,或容性负载不同,但是不存在电荷共享,并且三个消耗者或电压调节器都不经受高电压斜率转变或者在电压条件下经受潜在的损坏或破坏。

[0095] 图18是图形化地示出通过包括差分斜率限制开关的多路复用器将电压调节器同时连接至具有高于和低于经调节电压的不同电压的多个新消耗者的过程的波形图。参照图18,在t1之前的时间处,调节器输出电压(V_{reg})为8v。对于消耗者-1的消耗者侧或差分斜率限制开关的端口上的电压为4v,对于消耗者-2的电压为6v,并且对于消耗者-3的电压为10v。在时间t1处,使能信号(En消耗者-1、En消耗者-2和En消耗者-3)被供应至三个单独的差分斜率限制开关,以将消耗者-1、消耗者-2和消耗者-3耦接至调节器输出电压(V_{reg})。消耗者-3上的电压以受控且恒定的受限斜坡下降电压斜率1802开始降低或斜坡下降,而同时消耗者-1和消耗者-2上的电压以受控且恒定的受限斜坡上升电压斜率1804开始增加或斜坡上升。调节器输出电压(V_{reg})保持在8v处不变。此外,因为差分斜率限制开关的斜率限制特性,所以受限斜坡下降电压斜率1802和受限斜坡上升电压斜率1804的绝对幅度基本上相等。尽管初始电压不同,或容性负载不同,但是不存在电荷共享,并且三个消耗者或电压调节器都不经受高电压斜率转变或者在电压条件下经受潜在的损坏或破坏。

[0096] 图19是图形化地示出通过包括差分斜率限制开关的多路复用器将电压调节器同时连接至具有不同电压的多个新消耗者的过程的波形图,其中所有三个消耗者处于不同的最初电压,消耗者之一(消耗者-1)的容性负载基本上大于调节器和其他消耗者两者的容性负载,并且电压调节器不足够强(电流方面)以支持对于消耗者-1的6v/1微秒的转变。参照图19,在t1之前的时间处,调节器输出电压(V_{reg})为10v,对于消耗者-1的消耗者侧或差分斜率限制开关的端口上的电压为4v,对于消耗者-2的电压为6v,并且对于消耗者-3的电压为10v。消耗者-1的容性负载远大于电压调节器、消耗者-2和消耗者-3的容性负载($C_1 \gg (C_{REG,C2,C3})$)。在时间t1处,使能信号(En消耗者-1、En消耗者-2和En消耗者-3)被供应至三

个单独的差分斜率限制开关,以将消耗者-1、消耗者-2和消耗者-3耦接至调节器输出电压(V_{reg})。调节器输出上的电压(V_{reg})立即但是以受控且恒定的受限电压斜率1902开始降低或斜坡下降,而同时消耗者-1、消耗者-2和消耗者-3上的电压开始增加或斜坡上升。尽管消耗者-1、消耗者-2和消耗者-3上的电压增加的斜率的绝对幅度小于 V_{reg} 的斜坡下降的受限电压斜率1902,但是注意, V_{reg} 和消耗者电压以约6MV/秒的受限差分斜率1904向彼此倾斜,并且不经历高电压斜率转变。

[0097] 现在将参照图20的流程图描述用于操作具有包括差分斜率限制开关的多路复用器的多消耗者电压调节器的方法。参照图20,该方法开始于将调节器电压耦接至包括多个差分斜率限制开关的多消耗者电压调节器中的多路复用器(2002)。然后,通过施加信号用于闭合开关,在第一时间处,处于第一电压的第一消耗者通过多个差分斜率限制开关中的第一差分斜率限制开关耦接至调节器电压,并且开关两端的电压转变的斜率受到限制(2004)。如上面所说明的,差分斜率限制开关两端的电压斜率由差分斜率限制开关中的电流源供应的电流除以开关中的反馈电容器的电容来确定和限制。接下来,在第二时间处,处于第二电压的第二消耗者通过第二差分斜率限制开关耦接至调节器电压,并且第二开关两端的电压转变的斜率受到限制(2006)。通常,差分斜率限制开关中的每一个包括具有耦接至开关的第一端口的源极的第一晶体管、具有耦接至开关的第二端口的源极和耦接至第一晶体管的漏极的第二晶体管。最后,在一些实施方式中,差分斜率限制开关还包括耦接在开关的第一端口与第二端口之间的最低电压选择电路或选择器,并且该方法还包括通过最低电压选择器将第一晶体管的漏极(或源极,取决于开关配置和偏置)和第二晶体管的漏极(或源极,取决于开关配置和偏置)之间的节点耦接至开关的处于最低电压的端口,由此防止正向偏置条件(2008)。

[0098] 现在将参照图21的流程图描述用于操作差分斜率限制开关的方法。现在将参照图21的流程图描述用于操作差分斜率限制开关的方法。注意,虽然以下步骤是按顺序列出或叙述的,但是并非所有步骤都必须按该顺序依次执行。相反,一些步骤可以基本上同时执行,而其他步骤可以随后依次执行。

[0099] 参照图21,该方法开始于将第一电压($V_{左}$)从开关的第一端口耦接至开关中的第一晶体管的第一源极漏极(SD)端子和体端子(2102)。第二电压($V_{右}$)基本上同时从开关的第二端口耦接至开关的第二晶体管的第一SD端子和体端子(2104)。

[0100] 可选地,在开关还包括最低电压选择器的情况下,操作开关以闭合开关的方法还包括确定第一电压和第二电压中的哪个是最低的,并且将具有最低电压的第一端口和第二端口耦接至第一晶体管的第二SD端子与第二晶体的第二端子之间的节点(2106)。

[0101] 接下来,施加开关使能信号以闭合开关。在 $V_{左}$ 大于 $V_{右}$ 的情况下,通过借助于将第一电流源和耦接在第一晶体管的栅极与第二端口之间的第一反馈电容器耦接第一晶体管的至栅极来驱动栅极来闭合开关,以相对于第二端口上的电压转变的斜率限制第一端口上的电压转变的斜率(2108)。第一端口上的电压转变的斜率受电流源和反馈电容($I_{电流源}/C_{反馈}$)的限制。第二端口上的电压转变的斜率不是限制因素,并且小于或等于第一端口上的斜率。

[0102] 在 $V_{右}$ 大于 $V_{左}$ 的情况下,通过借助于将第二电流源和耦接在第二晶体管的栅极与第一端口之间的第二反馈电容器耦接至第二晶体管的栅极来驱动栅极来闭合开关,同时相对于第一端口上的电压转变的斜率来限制第二端口上的电压转变的斜率(2110)。在这种情况下

下,第一端口上的电压转变的斜率不受限制,并且通常小于或等于第二端口上的斜率。

[0103] 在两种情况下,即在 $V_{左} > V_{右}$ 和 $V_{右} > V_{左}$ 的情况下,开关两端的电压转变的差分斜率等于第一端口和第二端口上的电压转变的绝对值之和。

[0104] 然后,可以通过将 $V_{左}$ 从第一端口耦接至第一晶体管的栅极并且将 $V_{右}$ 从第二端口耦接至第二晶体管的栅极来断开开关(2112)。

[0105] 因此,已经公开了差分斜率限制开关、包括这种开关的多消耗者电压调节器以及用于操作差分斜率限制开关的方法。上面已经借助于示出指定功能及其关系的实现方式的功能和示意性框图描述了本发明的实施方式。为了便于描述,本文中已经任意限定了这些功能构建框的边界。只要适当地执行指定功能及其关系,就可以限定替选边界。

[0106] 对特定实施方式的前述描述将如此充分地揭示本发明的一般性质,使得在不脱离本发明的一般构思的情况下,其他人员可以通过应用本领域技术内的知识来容易地修改和/或适于诸如特定实施方式的各种应用而无需过度实验。因此,基于本文中提出的教导和指导,这样的适应和修改旨在在所公开的实施方式的等同内容的含义和范围内。应当理解,本文中的措辞或术语是为了描述而非限制的目的,使得本说明书的术语或措辞将由本领域技术人员根据教导和指导来解释。

[0107] 应当理解,具体实施方式部分而不是发明内容部分和摘要部分旨在用于解释权利要求。发明内容部分和摘要部分可以阐述本发明的由发明人所设想的一个或多个示例性实施方式但不是全部示例性实施方式,并且因此,不旨在以任何方式限制本发明及所附权利要求。

[0108] 本发明的广度和范围不应当受任何上述示例性实施方式限制,而应当仅根据所附权利要求及其等同内容来限定。

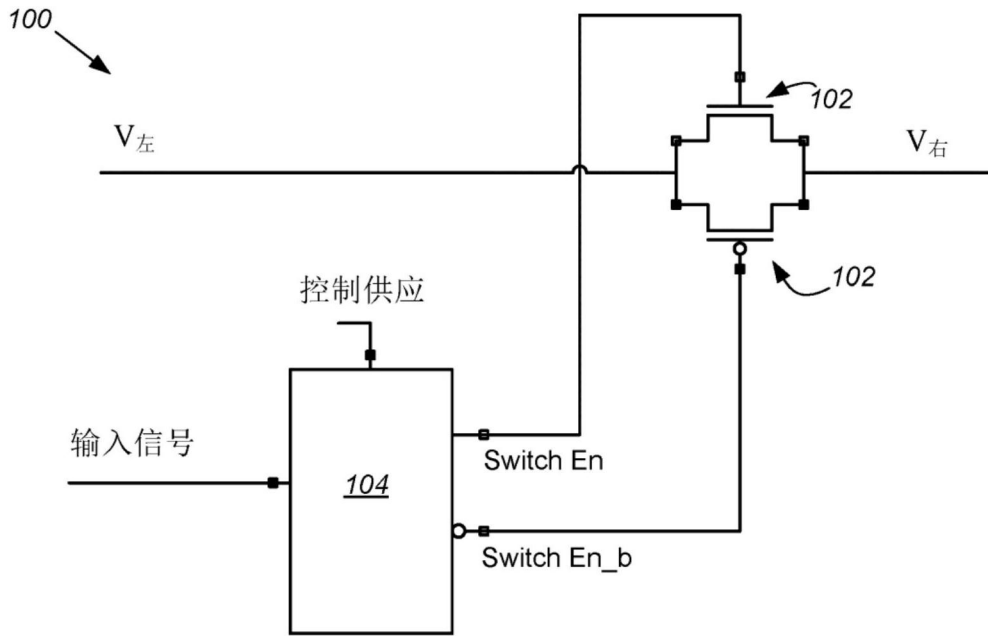


图1

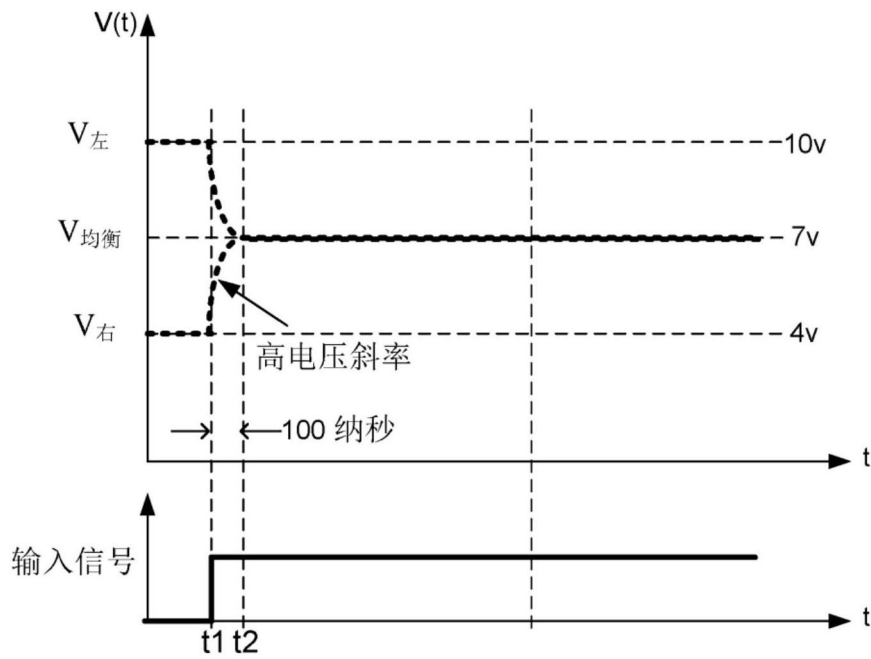


图2

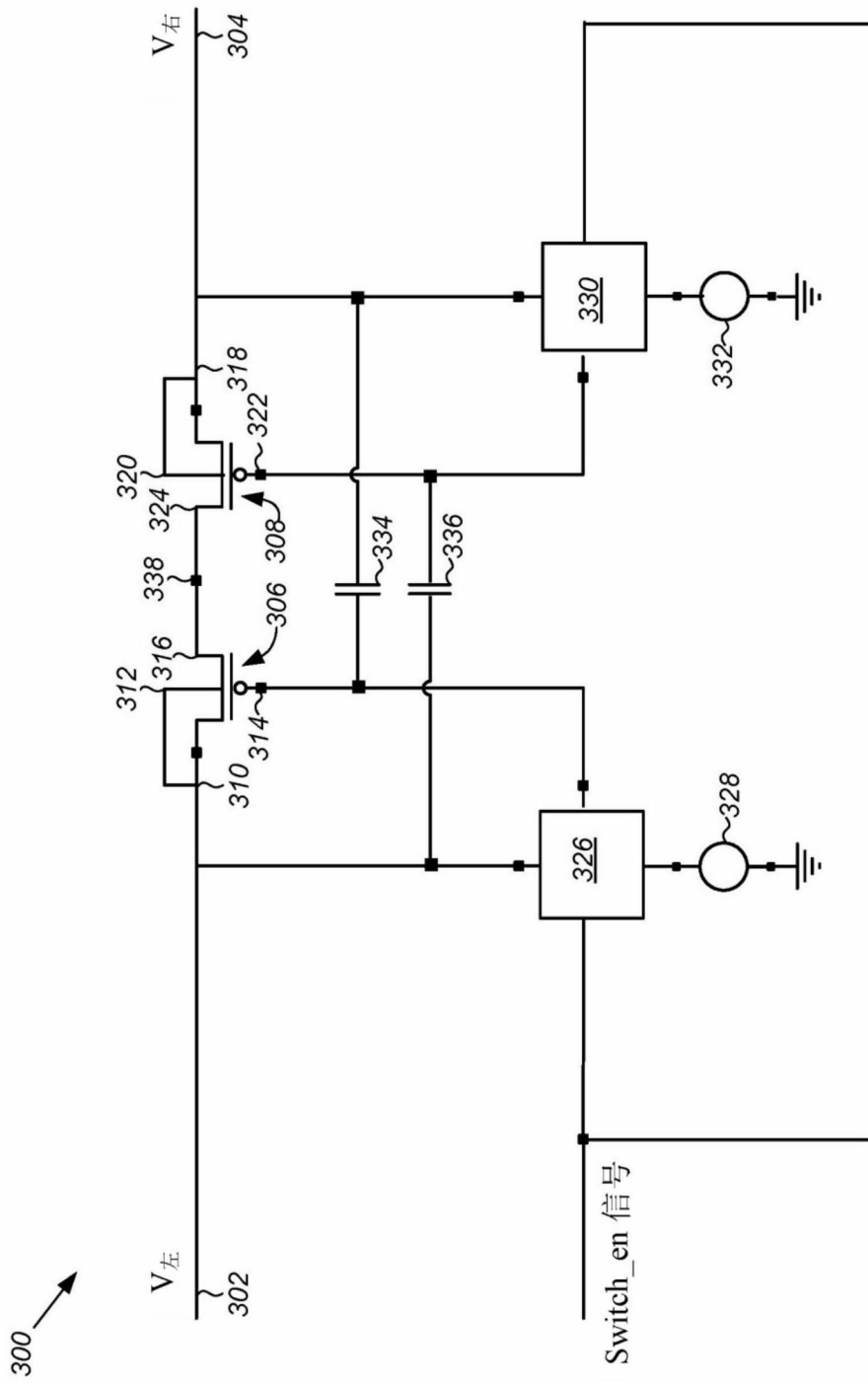


图3

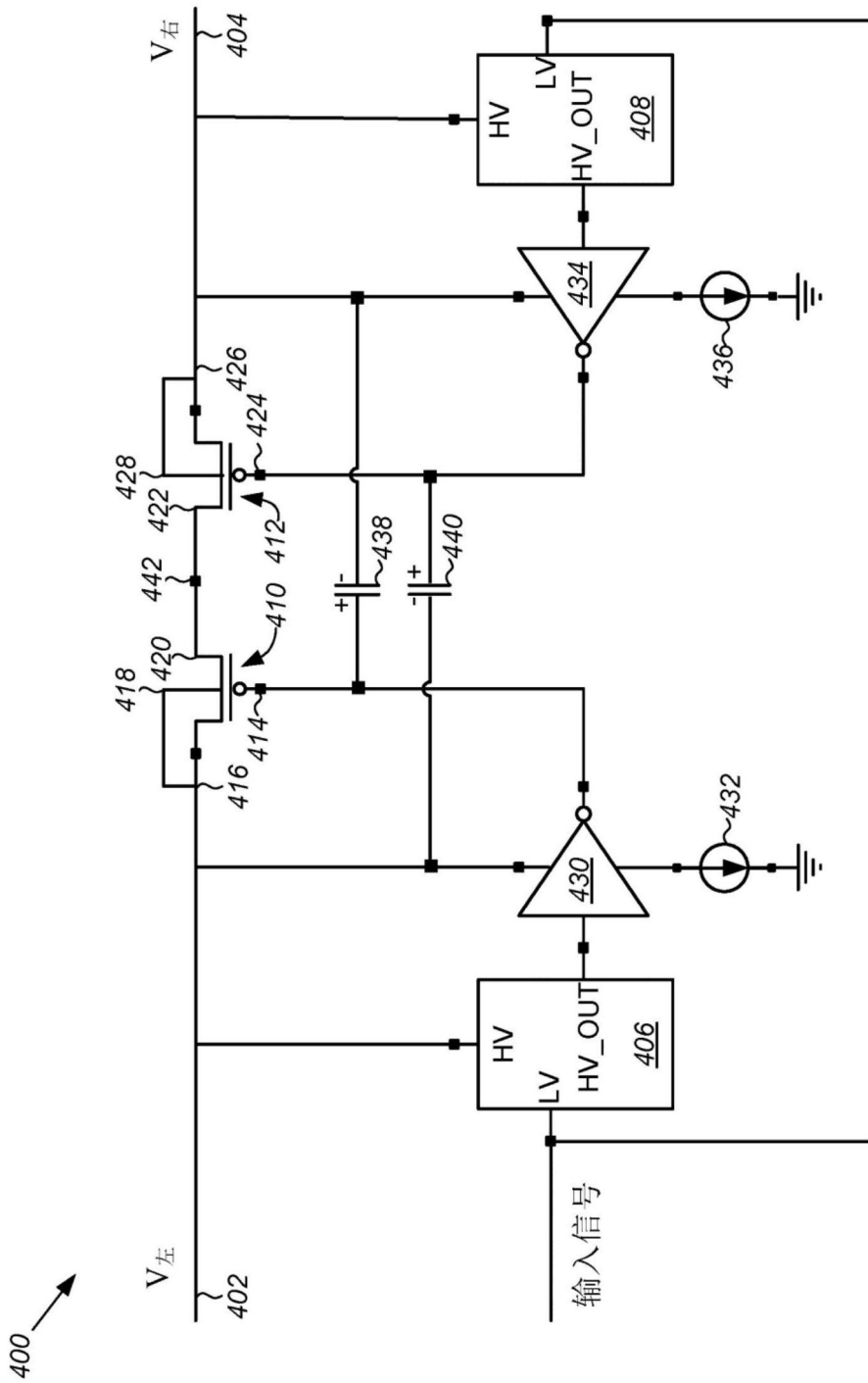


图4

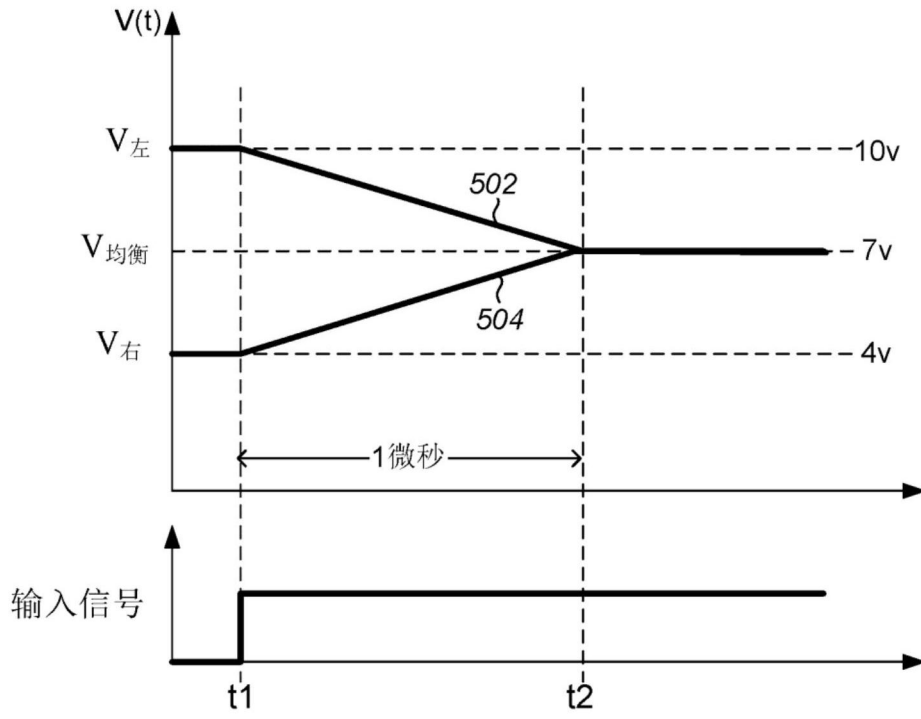


图5

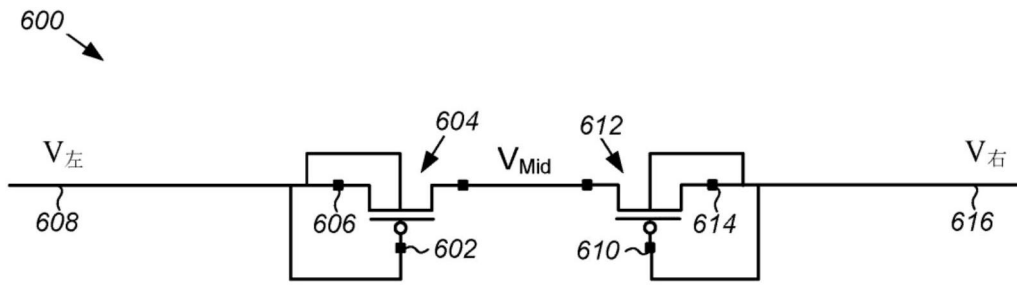


图6A

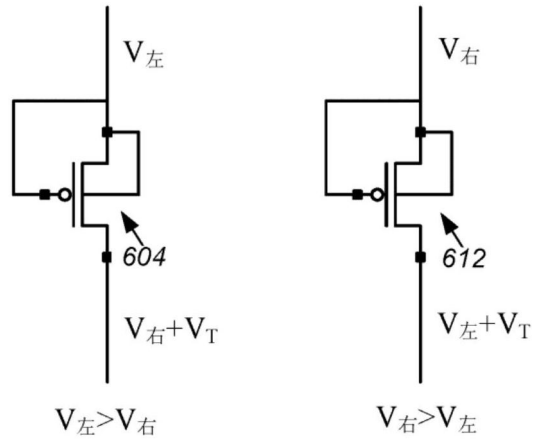


图6B

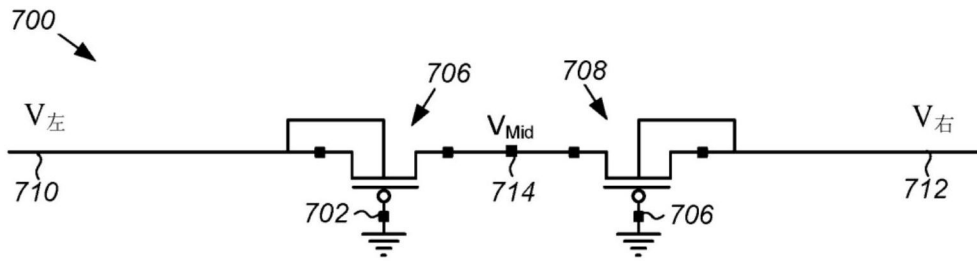


图7A

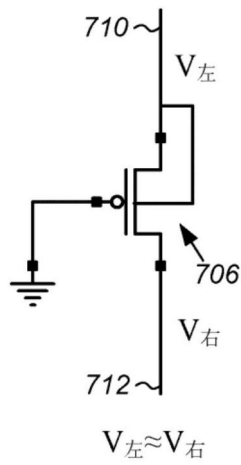


图7B

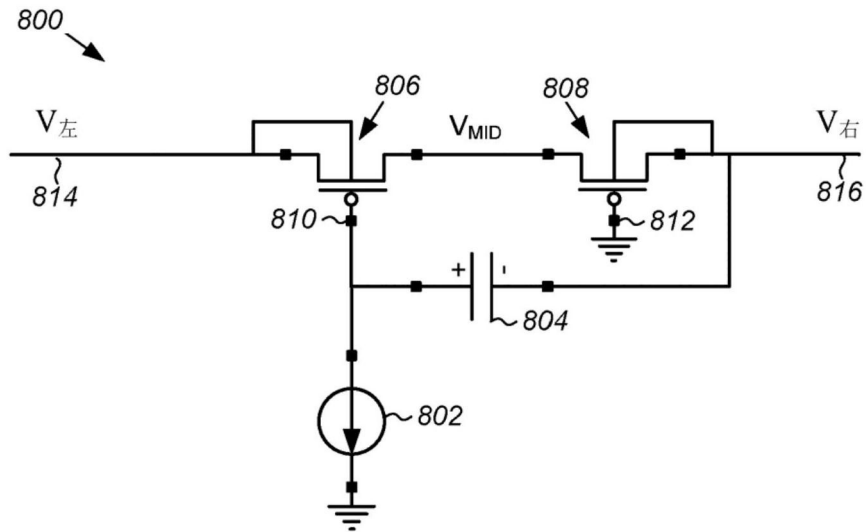


图8A

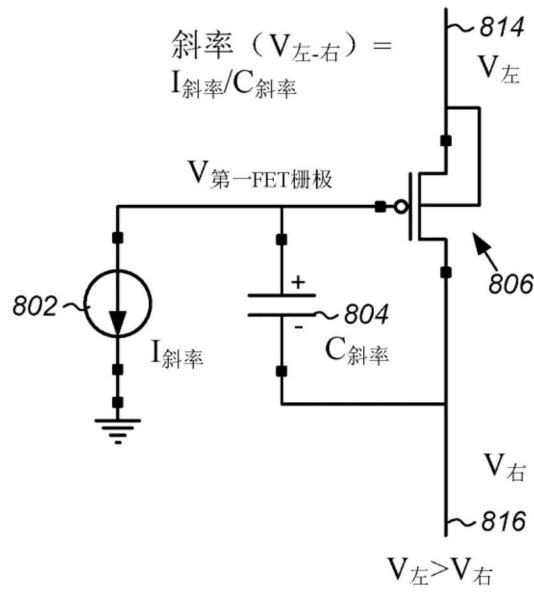


图8B

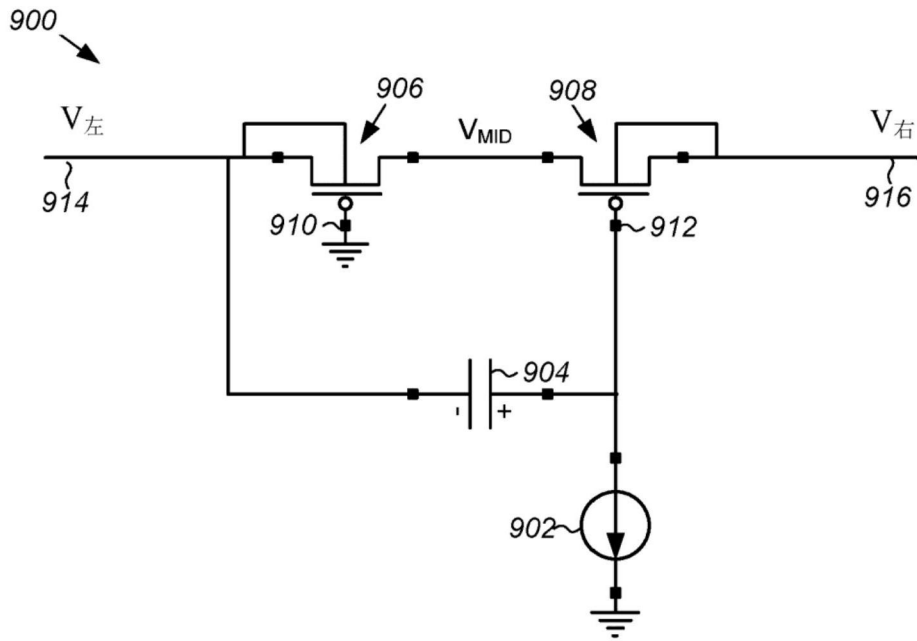


图9A

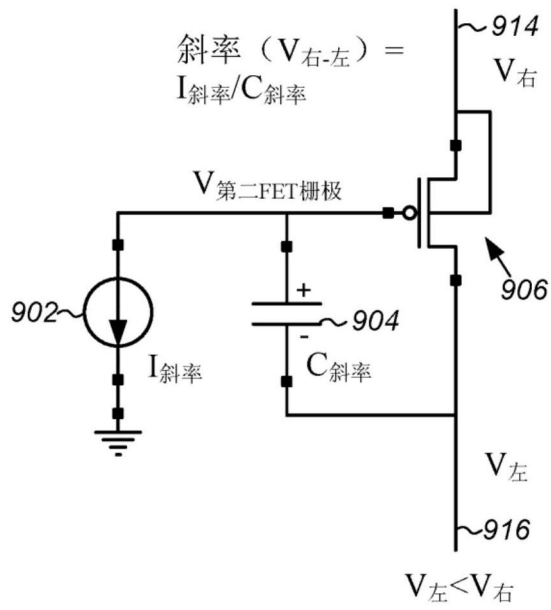


图9B

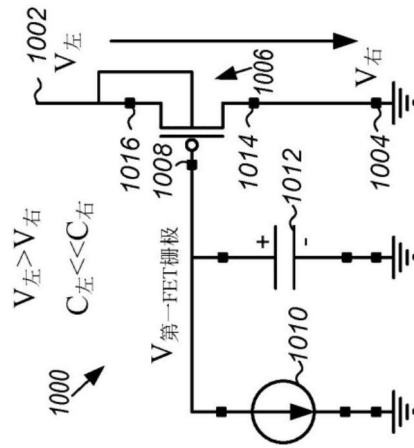


图10A

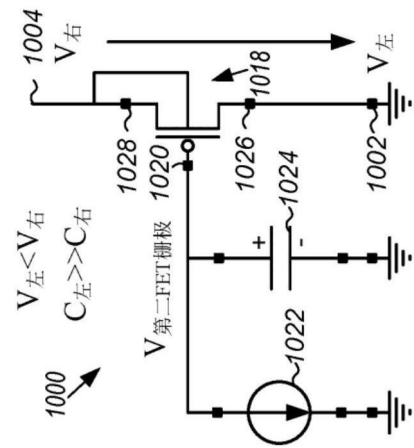


图10B

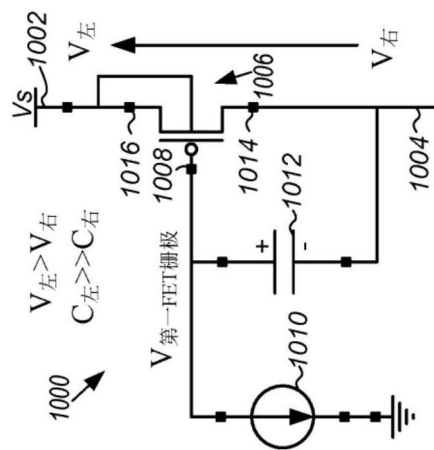


图10C

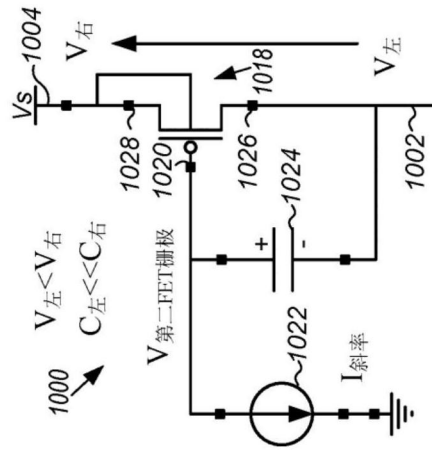


图10D

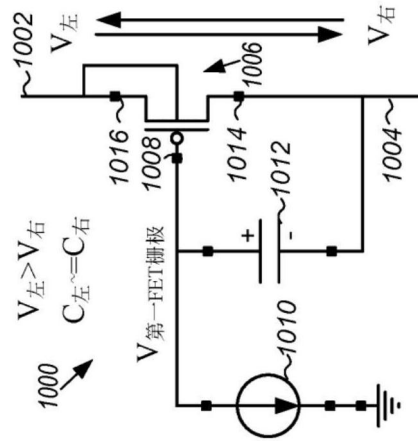


图10E

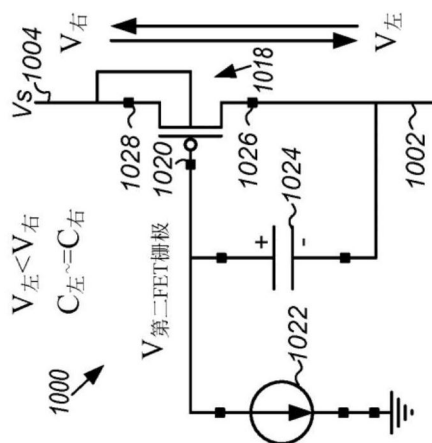


图10F

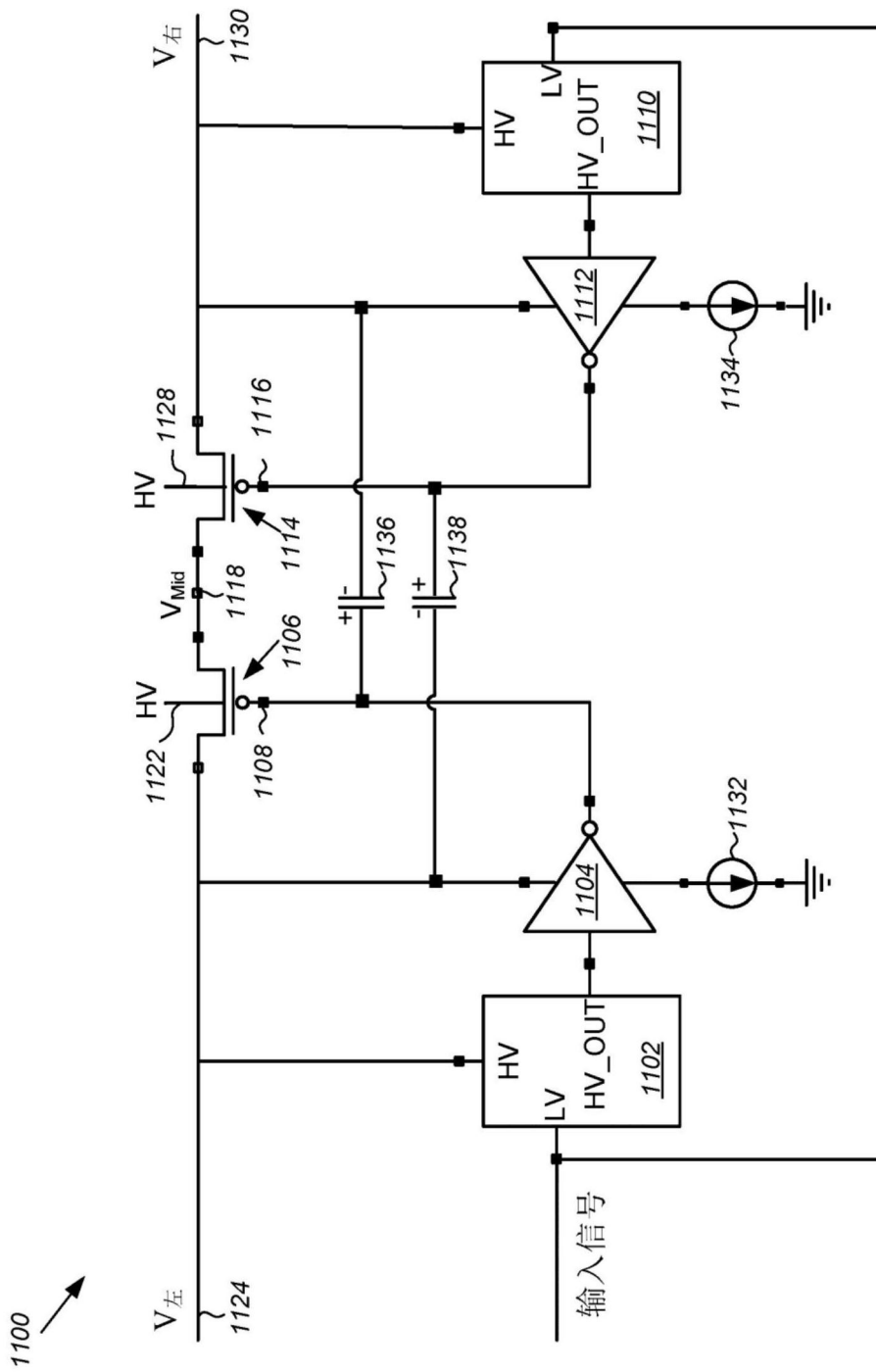


图11

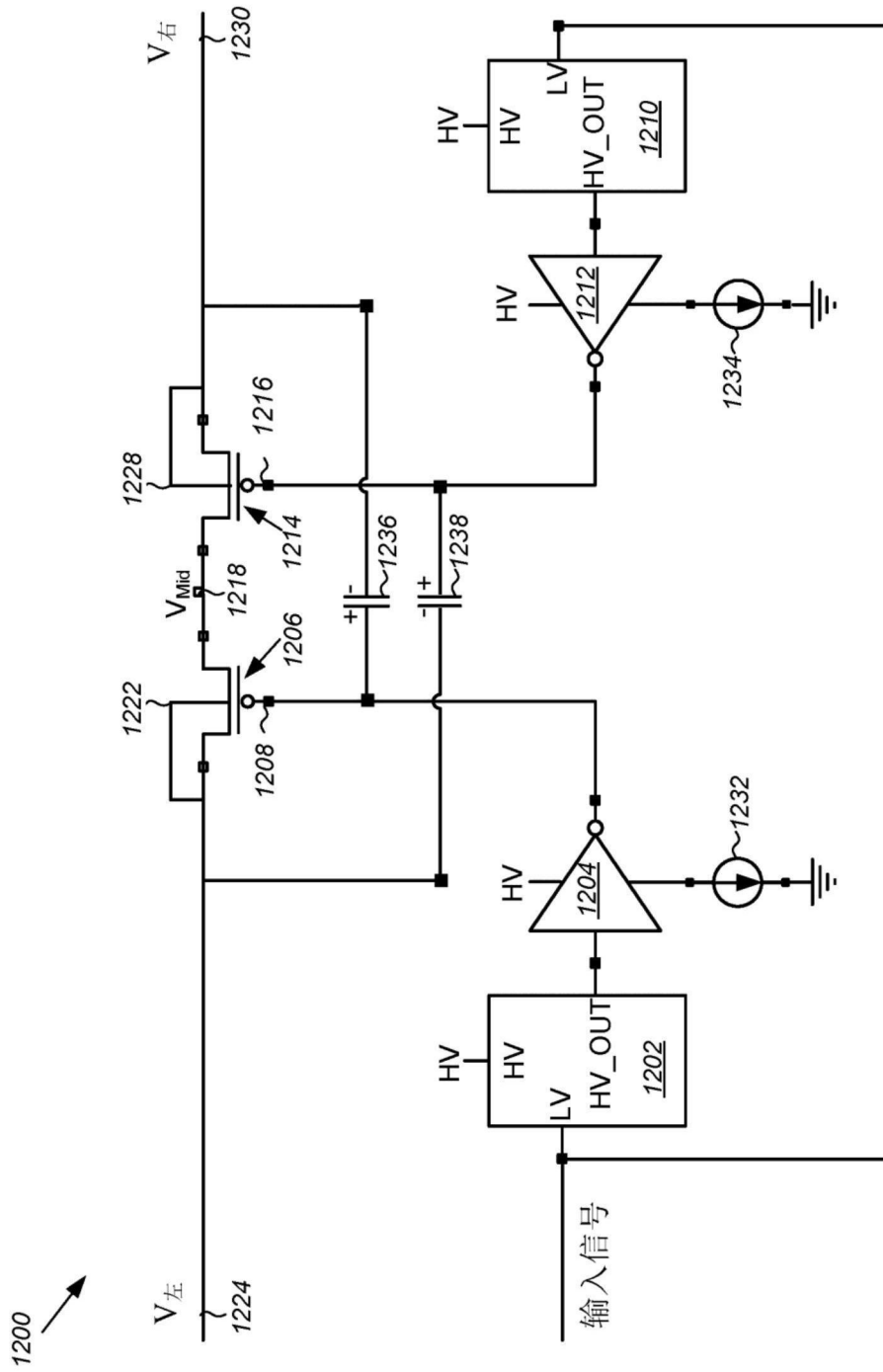


图12

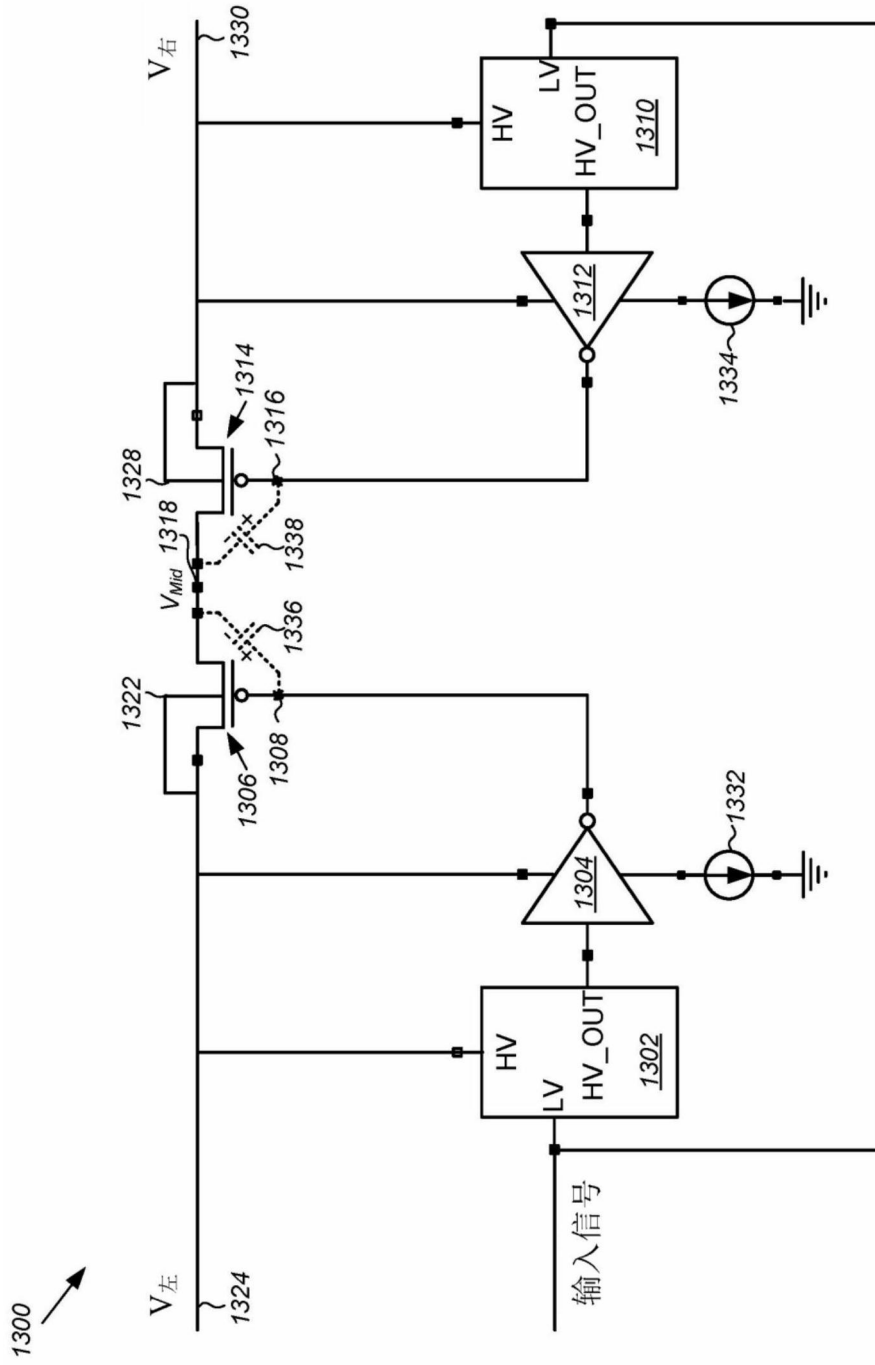


图13B

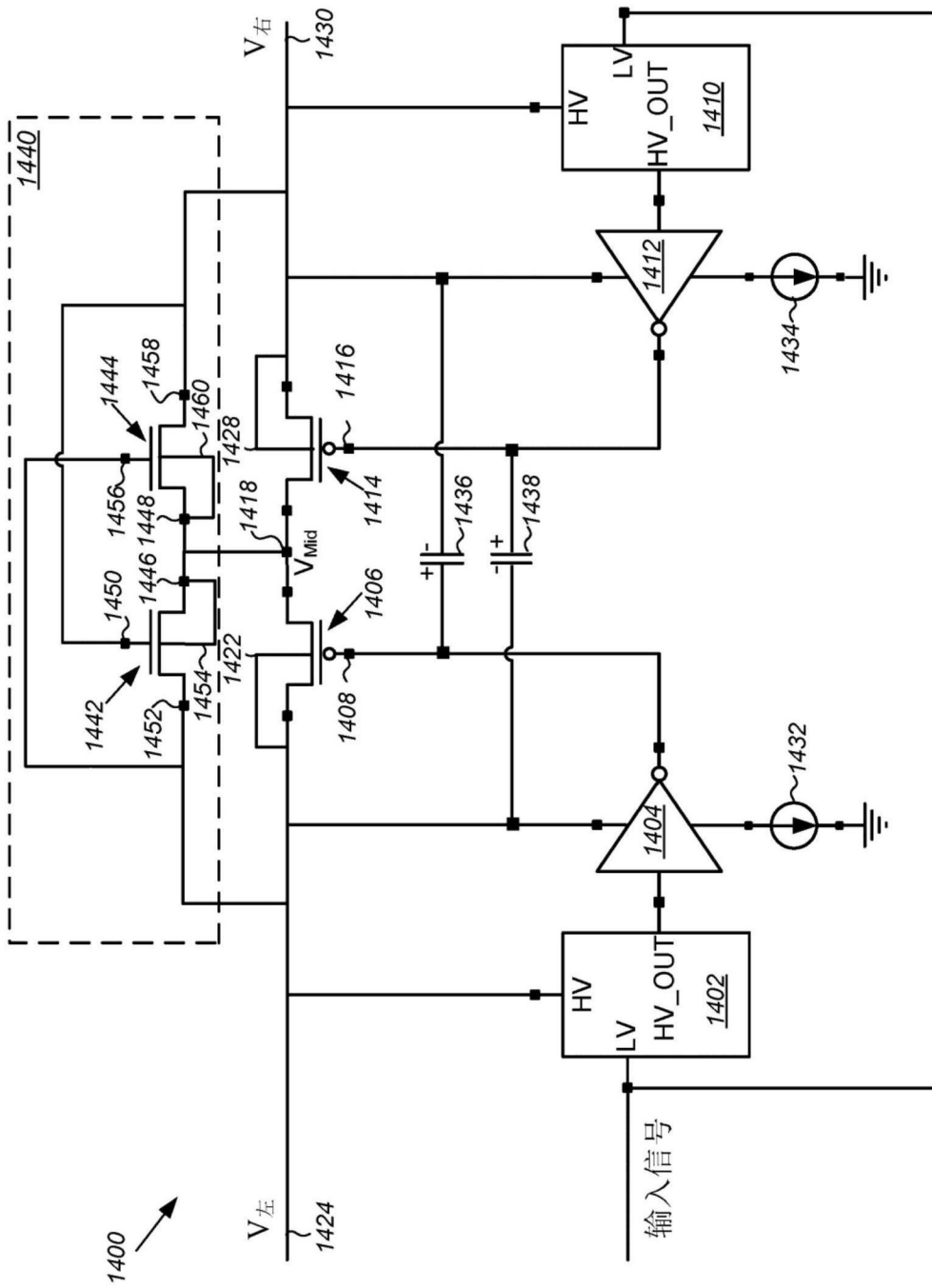


图14

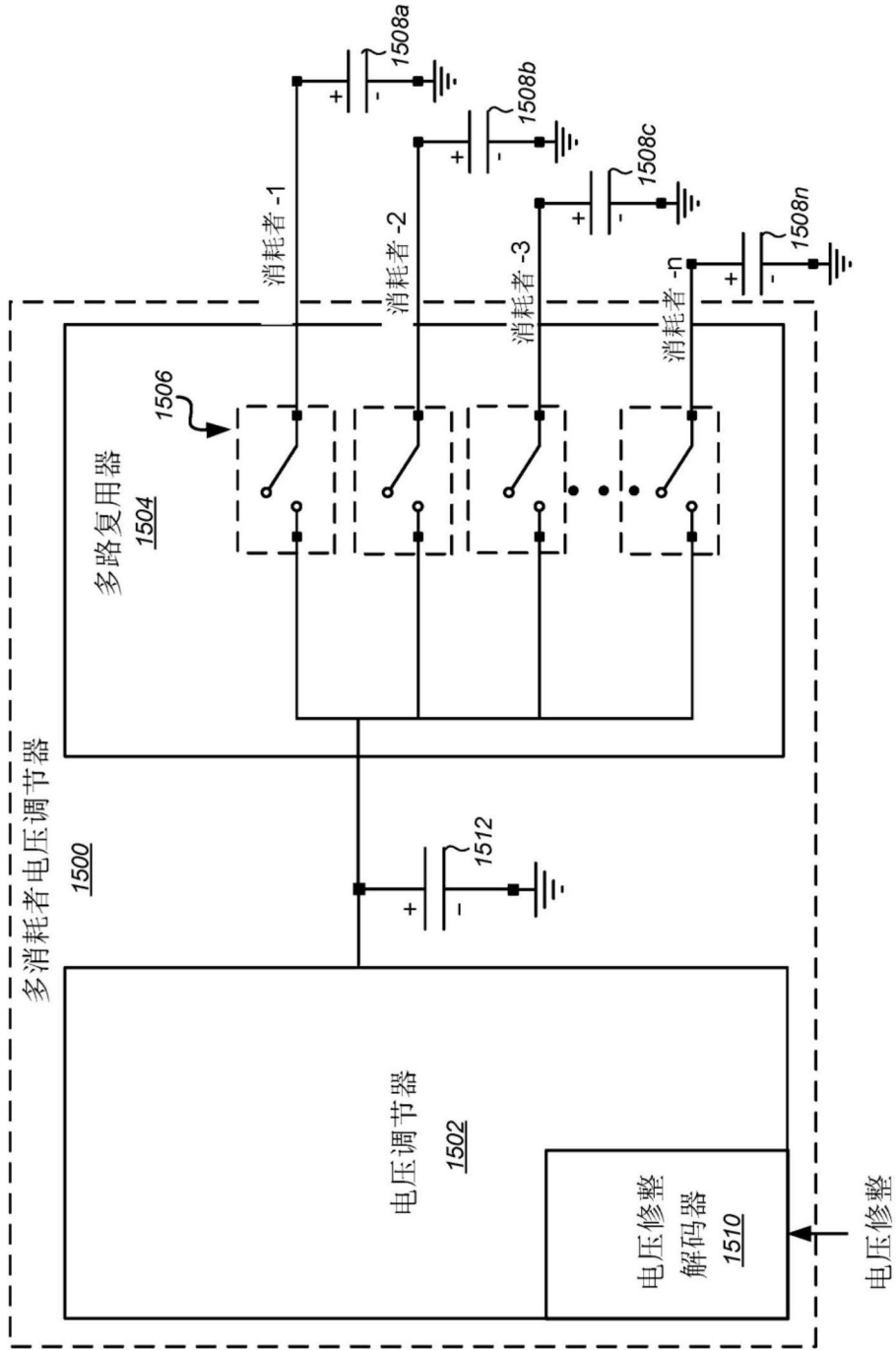


图15

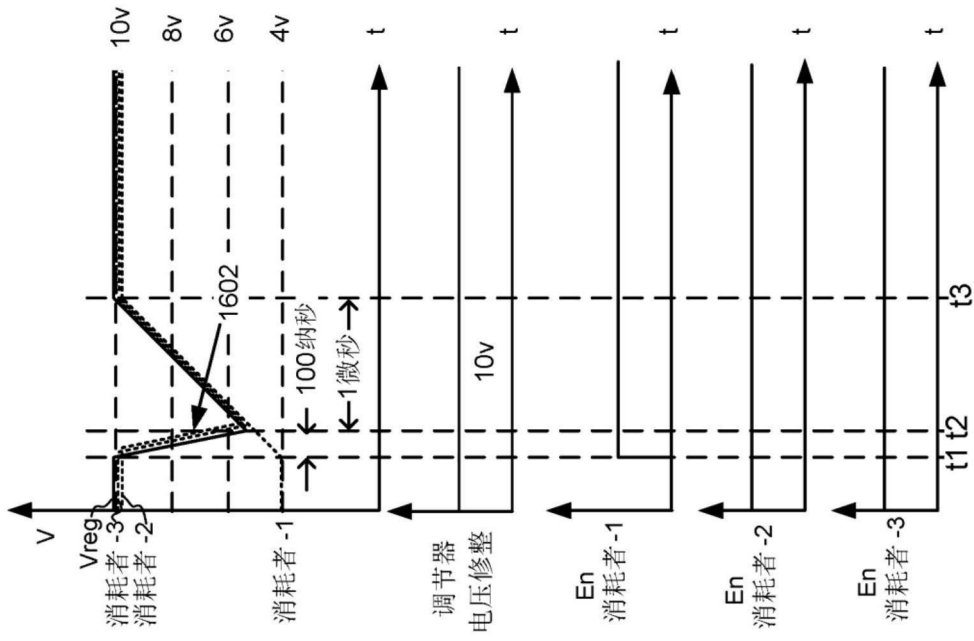


图16A

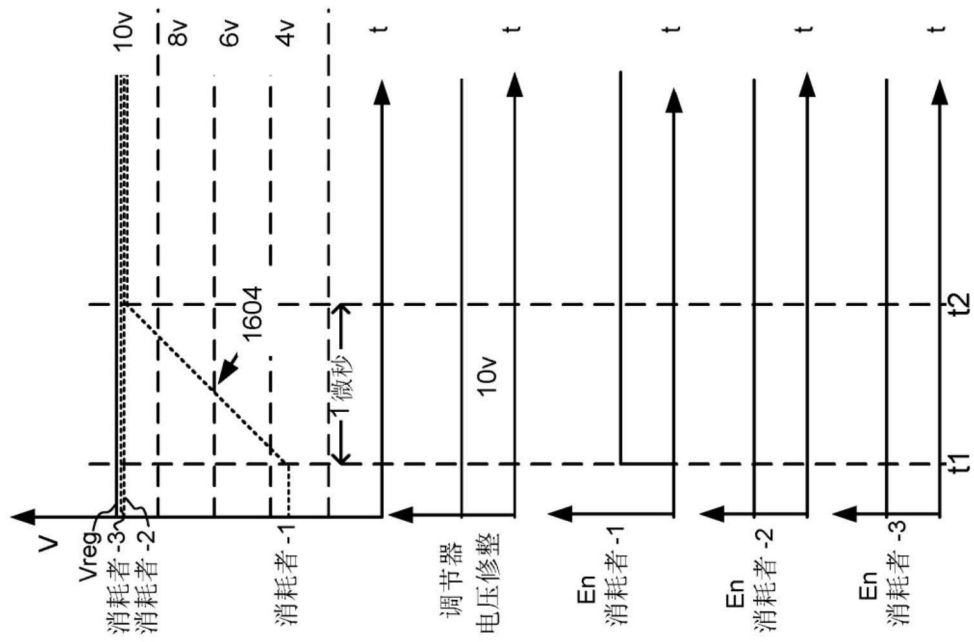


图16B

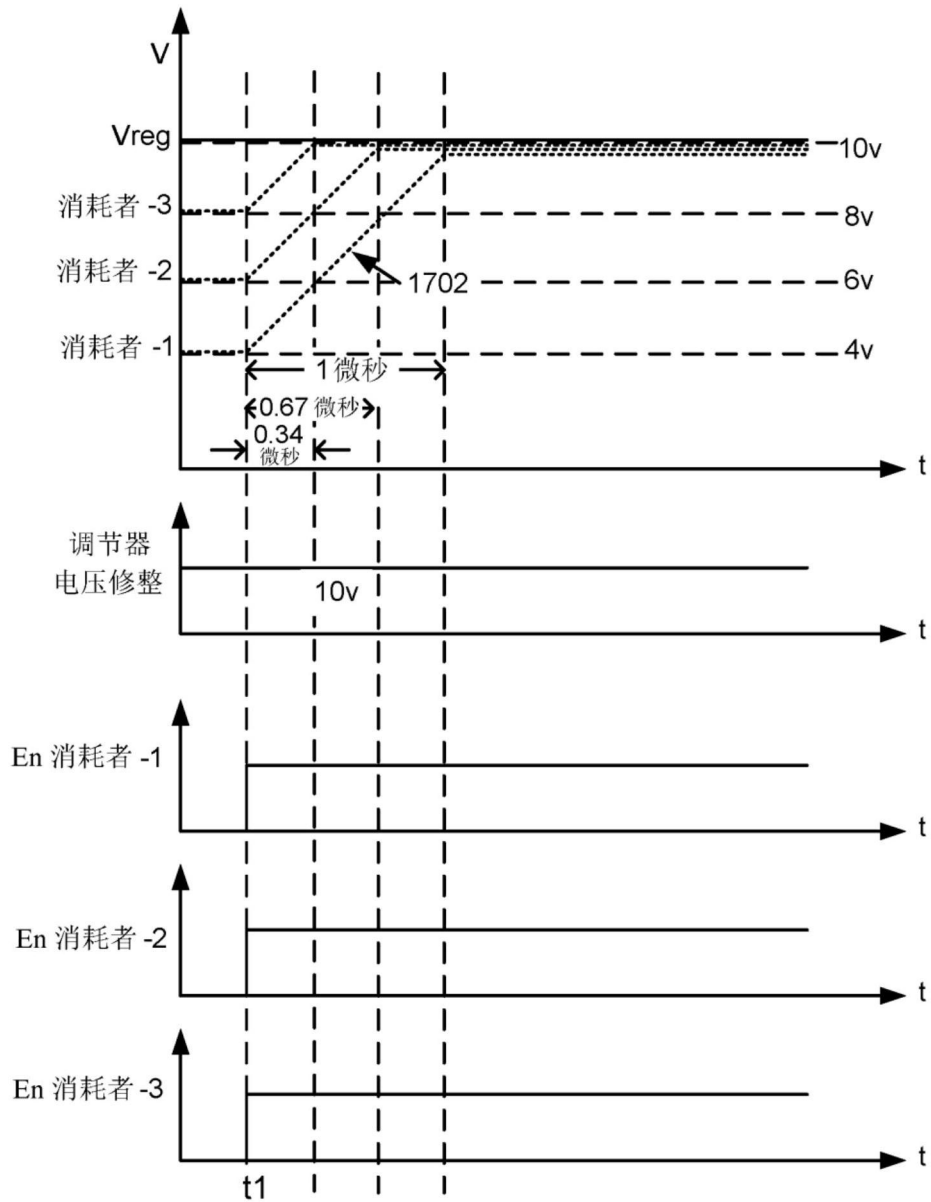


图17

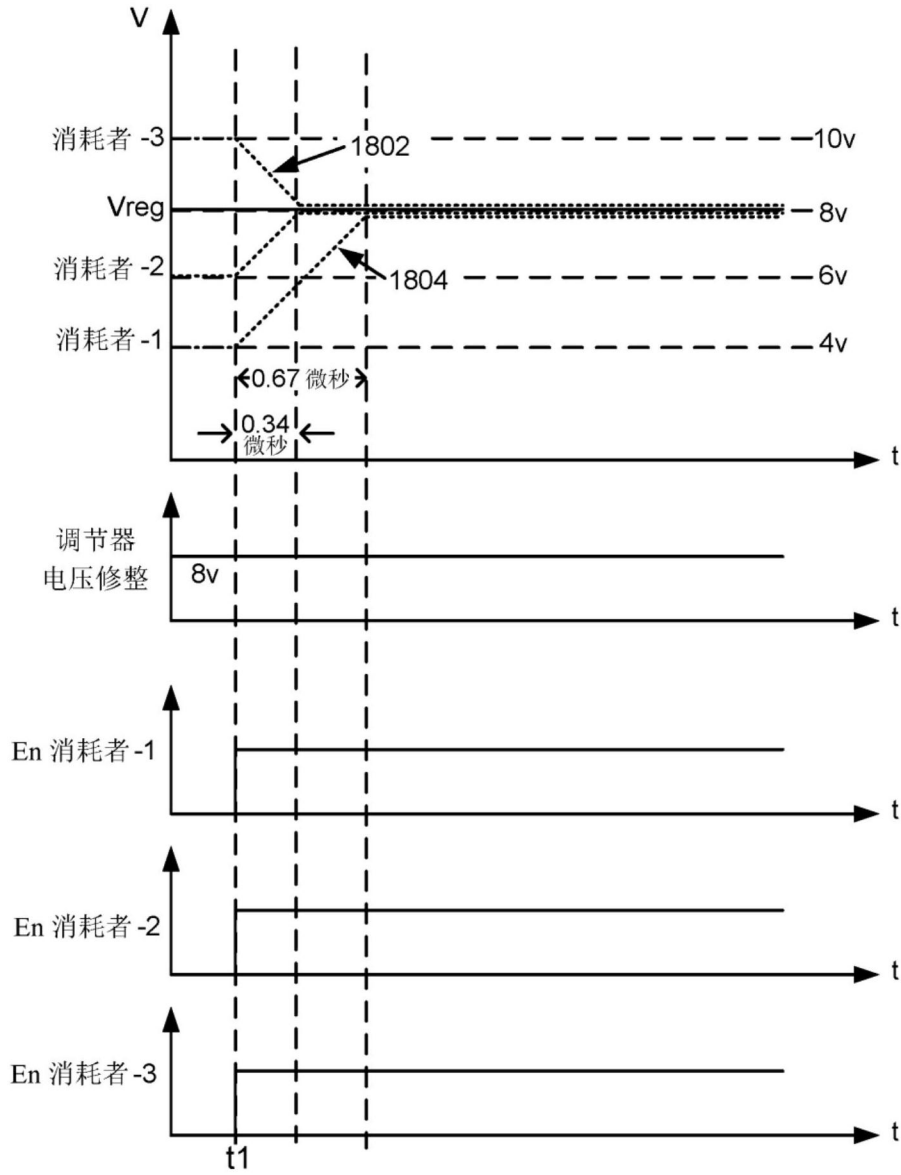


图18

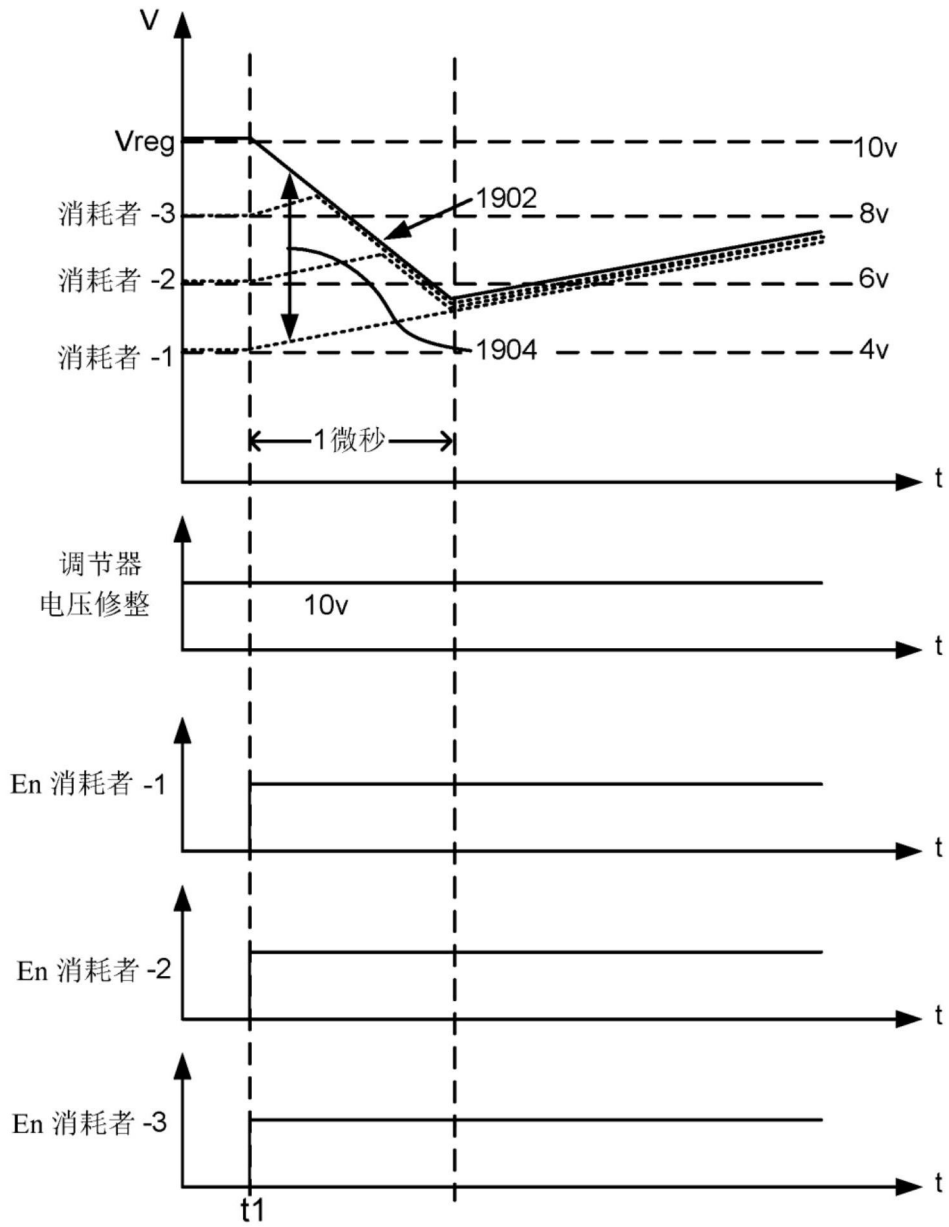


图19

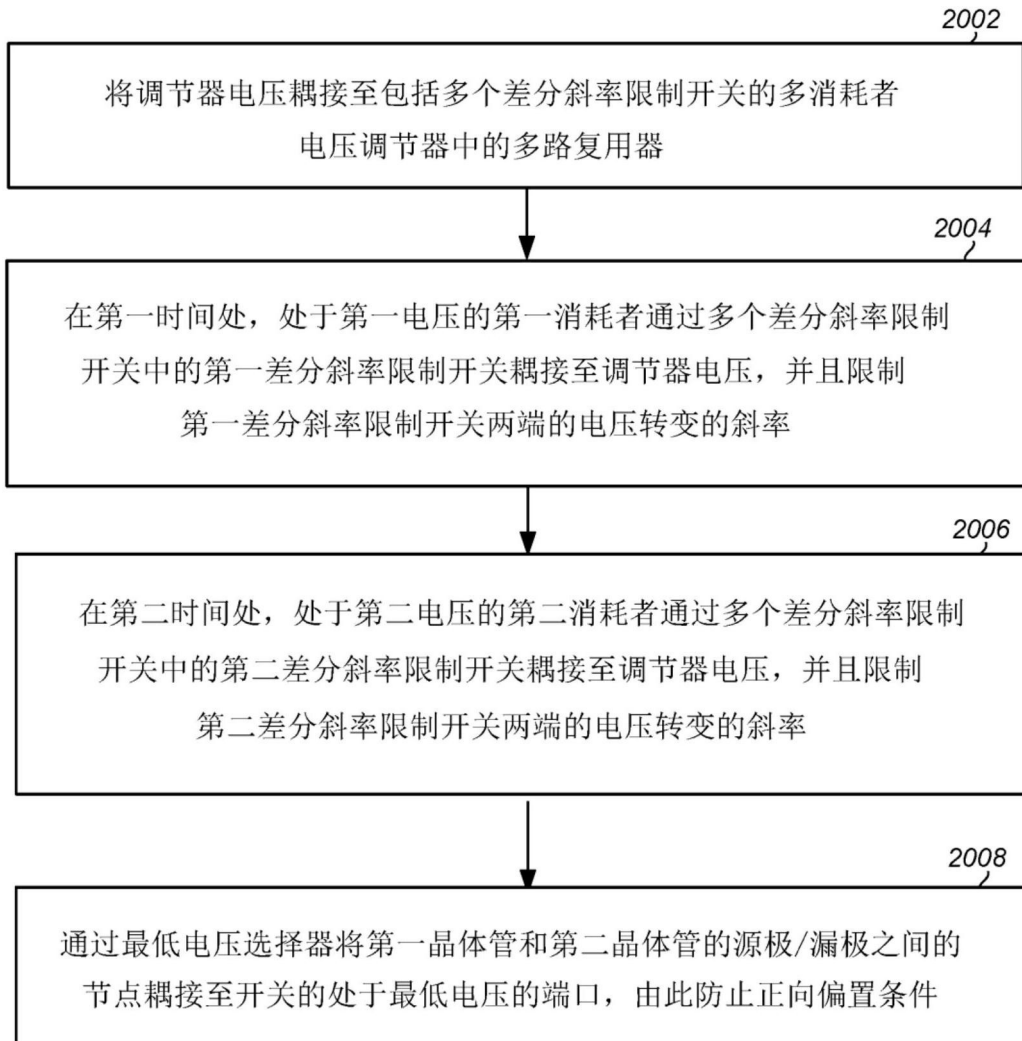


图20

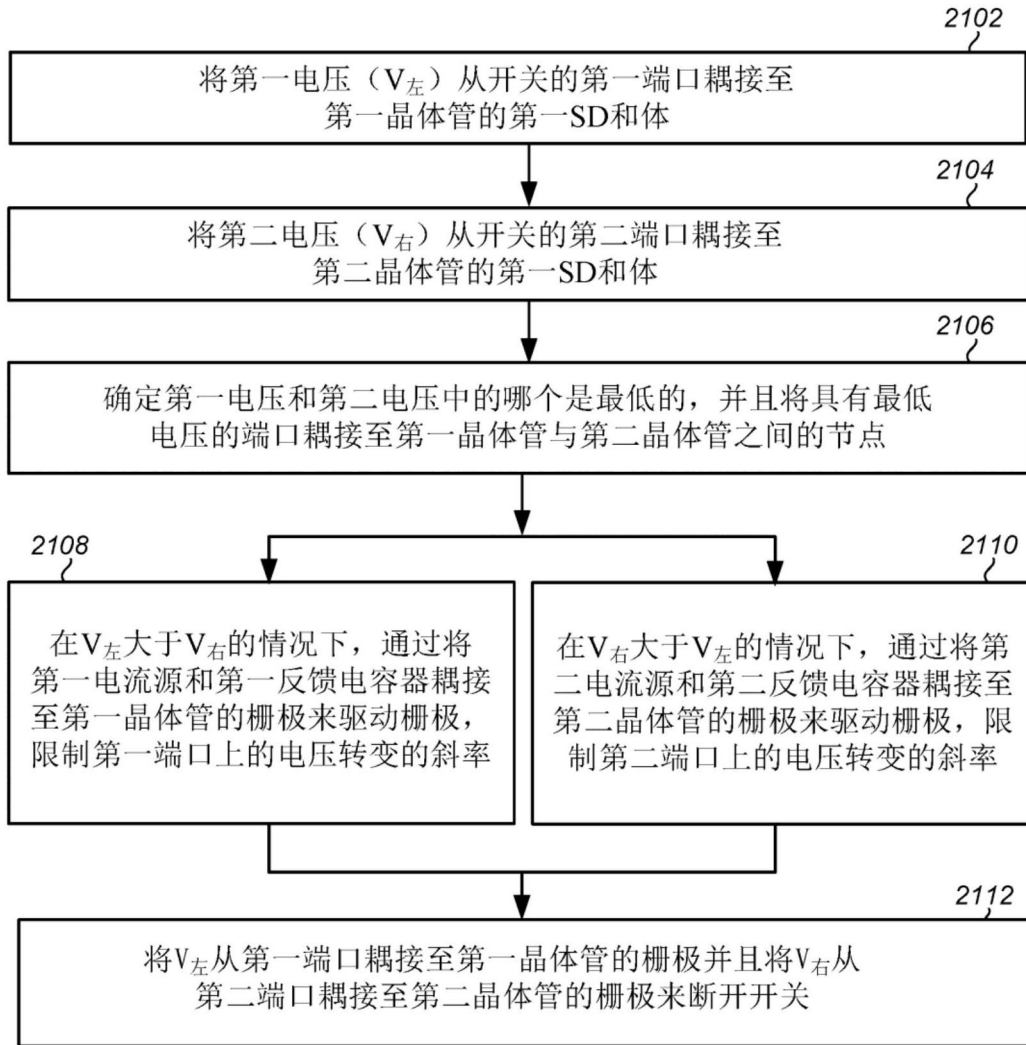


图21