

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月3日(03.05.2018)



(10) 国際公開番号

WO 2018/078747 A1

(51) 国際特許分類:

H04L 12/28 (2006.01)

(21) 国際出願番号:

PCT/JP2016/081756

(22) 国際出願日:

2016年10月26日(26.10.2016)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

(72) 発明者:井上 礼子(INOUE, Ayako); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 谷口 幸子

(TANIGUCHI, Sachiko); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 坂上 佑介(SAKAGAMI, Yusuke); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 川手 竜介(KAWATE, Ryusuke); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

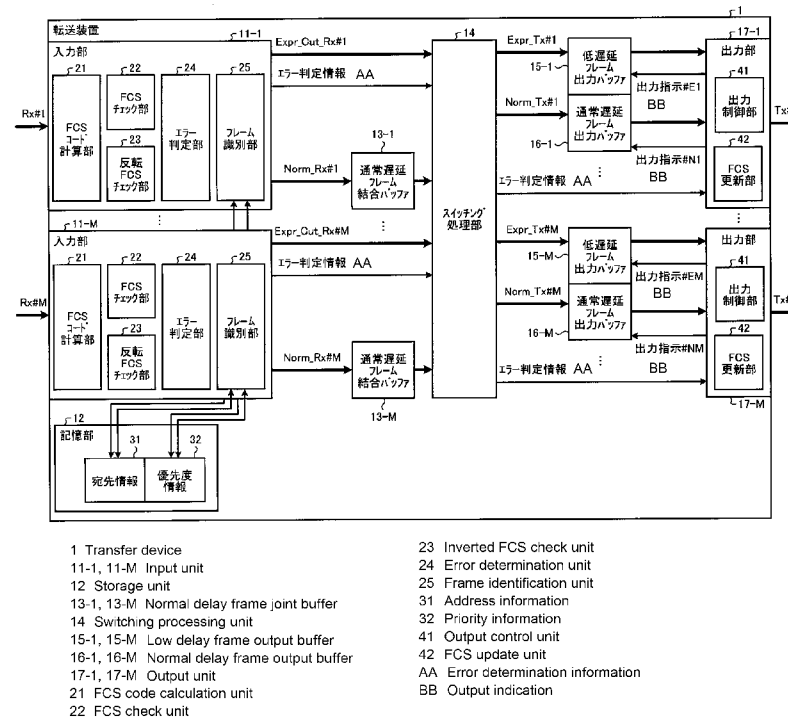
(74) 代理人:高村 順(TAKAMURA, Jun); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング 特許業務法人酒井国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: TRANSFER DEVICE AND FRAME TRANSFER METHOD

(54) 発明の名称: 転送装置およびフレーム転送方法

[図3]



(57) Abstract: The present invention is provided with: an FCS code calculation unit (21) for calculating a first code that is the FCS code of a received frame; an FCS check unit (22) for comparing a second code that is the FCS code stored in the received frame with the first code and outputting a first comparison result that indicates that the two compared codes match or do not match; an inverted FCS check unit (23) for comparing a third code that is the second code each bit of which is inverted with the first code and outputting a second comparison result that indicates that the two compared codes



BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

match or do not match; an error determination unit (24) for determining the state of an error in the received frame on the basis of the first comparison result and the second comparison result; and an FCS update unit (42) which, when the second comparison result is a mismatch, updates the second code with a fourth code that is the first code each bit of which is inverted when transferring the received frame to a device at a subsequent stage.

(57) 要約: 受信フレームのFCSコードである第1のコードを計算するFCSコード計算部(21)と、受信フレームに格納されているFCSコードである第2のコードと第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第1の比較結果を出力するFCSチェック部(22)と、第2のコードの各ビットをビット反転した第3のコードと第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第2の比較結果を出力する反転FCSチェック部(23)と、第1の比較結果および第2の比較結果に基づいて、受信フレームのエラーの状態を判定するエラー判定部(24)と、第2の比較結果が不一致の場合、受信フレームを後段の装置に転送する際、第2のコードを、第1のコードの各ビットをビット反転した第4のコードで更新するFCS更新部(42)と、を備える。

明 細 書

発明の名称： 転送装置およびフレーム転送方法

技術分野

[0001] 本発明は、フレームを転送する転送装置およびフレーム転送方法に関する。

背景技術

[0002] 自動車の車内ネットワーク、ファクトリーオートメーションの管理制御用ネットワーク、および列車の車内通信ネットワークなど、産業用とされるネットワークがある。これらのネットワークは、各々別々の規格を採用したネットワークを構築してきたが、より安価で実現可能、かつ低速から高速まで幅広い通信速度に対応するイーサネット（登録商標）規格を採用し始めている。イーサネットは、既に民生用に普及しており、機器も安価で高速通信も可能である。一方で、イーサネットは、高信頼性および低遅延性といった産業用途に求められる厳しい要求に応えられる規格にはなっていなかった。

[0003] IEEE (Institute of Electrical and Electronics Engineers) 802.3br IET (Interspersing Express Traffic) タスクフォースでは、帯域有効利用可能な低遅延転送方式である IET 方式の標準化活動が行われている（非特許文献1）。IET 方式では、転送装置が、遅延に対する要求が厳しいフレームであるエクスプレスフレームをカットスルー方式で転送することによって遅延時間を最小限に抑える。遅延に対する要求が厳しくないフレームであるノーマルフレームの転送中にエクスプレスフレームの転送要求が発生した場合、転送装置は、ノーマルフレームの転送を中断および分割してエクスプレスフレームを割り込み転送し、エクスプレスフレームの転送が完了した後に分割した残り部分のノーマルフレームの転送を再開する。分割されたノーマルフレームについては、リンクバイリンクの対向装置が結合して復元する。

[0004] カットスルー方式によるフレーム転送において、転送装置は、通常、伝送

路エラーの判定を完了するタイミングでは既にフレームを転送している。そのため、転送装置はフレームの廃棄処理ができず、伝送路エラーを含むフレームが後段以降に伝搬してしまう。また、カットスルー方式によるフレーム転送では、伝送路エラーが発生した箇所を特定することを想定していない。特許文献1では、フレームをカットスルー方式で転送するパケット転送装置が、フレーム内に独自に定義したDCS (Data Check Sequence) フィールドにフレームデータのCRC (Cyclic Redundancy Check) 計算結果を反転したものを格納し、FCS (Frame Check Sequence) のチェックを行ってフレームに異常が発生している場合はFCSを再計算して付け替えることにより、ネットワーク内の故障発生箇所を特定する技術が開示されている。

先行技術文献

特許文献

[0005] 特許文献1：特許第4308297号公報

非特許文献

[0006] 非特許文献1：IEEE 802.3br/D2.1 IET 2015年

発明の概要

発明が解決しようとする課題

[0007] しかしながら、上記従来の技術によれば、DCSフィールドは独自フィールドであることから、イーサネット規格上ではDCSフィールドをフレームのデータ領域に挿入することになる。そのため、本来のデータ長にDCSフィールド分が増加することになり、DCSフィールドの増加分だけフレームの転送が遅延する、という問題があった。

[0008] 本発明は、上記に鑑みてなされたものであって、複数の転送装置を含むネットワークにおいて、フレームの転送を遅延させることなくフレームでエラーが検出された場合に障害の発生箇所を特定可能な転送装置を得ることを目的とする。

課題を解決するための手段

[0009] 上述した課題を解決し、目的を達成するために、本発明の転送装置は、受信されたフレームである受信フレームのフレームチェックシーケンスコードである第1のコードを計算する計算部を備える。また、転送装置は、受信フレームに格納されているフレームチェックシーケンスコードである第2のコードと第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第1の比較結果を出力する第1の比較部を備える。また、転送装置は、第2のコードの各ビットをビット反転した第3のコードと第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第2の比較結果を出力する第2の比較部を備える。また、転送装置は、第1の比較結果および第2の比較結果に基づいて、受信フレームのエラーの状態を判定するエラー判定部を備える。また、転送装置は、第2の比較結果が不一致の場合、受信フレームを後段の装置に転送する際、第2のコードを、第1のコードの各ビットをビット反転した第4のコードで更新する更新部を備えることを特徴とする。

発明の効果

[0010] 本発明にかかる転送装置は、複数の転送装置を含むネットワークにおいて、フレームの転送を遅延させることなくフレームでエラーが検出された場合に障害の発生個所を特定できる、という効果を奏する。

図面の簡単な説明

[0011] [図1]実施の形態1にかかる転送装置を含むネットワークの構成例を示す図
[図2]一般的な転送装置を含むネットワークで障害が発生したときの各転送装置でのエラーの検出状態の例を示す図
[図3]実施の形態1にかかる転送装置の構成例を示すブロック図
[図4]実施の形態1にかかる転送装置で転送されるフレームのフレームフォーマットの例を示す図
[図5]実施の形態1にかかる転送装置のフレーム転送処理を示すフローチャート
[図6]実施の形態1のネットワークにおいて、複数の伝送路で障害が発生した

場合の各転送装置でのエラーの検出状態の例を示す図

[図7]実施の形態1にかかる転送装置の処理回路をCPUおよびメモリで構成する場合の例を示す図

[図8]実施の形態1にかかる転送装置の処理回路を専用のハードウェアで構成する場合の例を示す図

[図9]実施の形態2にかかる転送装置の構成例を示すブロック図

[図10]実施の形態2にかかる転送装置のフレーム転送処理を示すフローチャート

[図11]実施の形態2のネットワークにおいて、反転FCSコードを利用できない端末を含む場合の転送装置のフレーム転送動作の例を示す図

発明を実施するための形態

[0012] 以下に、本発明の実施の形態にかかる転送装置およびフレーム転送方法を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

[0013] 実施の形態1.

図1は、本発明の実施の形態1にかかる転送装置1～4を含むネットワーク5の構成例を示す図である。ネットワーク5は、転送装置1～4を備える。転送装置1は、図示しない左側の転送装置からフレームを受信すると、IET方式によって、転送装置2にフレームを出力、すなわち転送する。同様に、転送装置2, 3は、左側の転送装置からフレームを受信すると、右側の転送装置にフレームを出力する。転送装置4は、左側の転送装置3からフレームを受信すると、図示しない右側の転送装置にフレームを出力する。ネットワーク5では、転送装置1の左側および転送装置4の右側にも、転送装置1～4と同様の転送装置が接続されているものとする。

[0014] 本実施の形態では、転送装置1～4が、前段の転送装置より前の伝送段階で発生した障害によってフレームにエラーが発生しているか否かにかかわらず、自転送装置の直前の伝送路で障害が発生しているか否かを検出する。これにより、ネットワーク5では、複数の箇所では障害が発生した場合において

も、各障害発生個所を特定することができる。

[0015] ここで、本実施の形態の転送装置 1～4 の機能を有しない一般的な転送装置を備えるネットワークにおいて、伝送路で障害が発生したときの転送装置のエラーの検出状態について説明する。図 2 は、一般的な転送装置 101～104 を含むネットワーク 100 で障害が発生したときの各転送装置でのエラーの検出状態の例を示す図である。図 2 に示すように、転送装置 101 と転送装置 102 との間の伝送路で障害が発生すると、転送装置 101 から転送装置 102 に転送されるフレームにエラーが発生する。この場合、転送装置 102 は、フレームのエラーを検出する。転送装置 102 は、エラーを検出したフレームをそのまま次の転送装置 103 に転送する。転送装置 103 は、フレームのエラーを検出できるが、このエラーの原因が、転送装置 102 と転送装置 103 との間の伝送路の障害によるものなのか、転送装置 102 より前の伝送段階の障害による伝搬してきたものなのかを特定できない。また、転送装置 103 は、エラーを検出したフレームをそのまま次の転送装置 104 に転送する。転送装置 103 と転送装置 104 との間の伝送路で障害が発生すると、転送装置 103 から転送装置 104 に転送されるフレームにエラーが発生する。この場合、転送装置 104 は、フレームのエラーを検出できるが、このエラーの原因が、転送装置 103 と転送装置 104 との間の伝送路の障害によるものなのか、転送装置 103 より前の伝送段階の障害による伝搬してきたものなのかを特定できない。また、転送装置 104 は、複数の伝送路で障害が発生しているのか否かも特定できない。

[0016] 本実施の形態の転送装置 1～4 の構成について説明する。図 3 は、実施の形態 1 にかかる転送装置 1 の構成例を示すブロック図である。転送装置 1～4 は同様の構成のため、転送装置 1 を例にして説明する。転送装置 1 は、入力部 11-1～11-M と、記憶部 12 と、通常遅延フレーム結合バッファ 13-1～13-M と、スイッチング処理部 14 と、低遅延フレーム出力バッファ 15-1～15-M と、通常遅延フレーム出力バッファ 16-1～16-M と、出力部 17-1～17-M と、を備える。転送装置 1 は、M 個の

入力ポートおよびM個の出力ポートを備えるが、一例であり、入力ポートおよび出力ポートの数はM個に限定されない。転送装置1は、通常、2ポート以上の複数の入出力ポートを備える。図3において、 $R \times \#n$ で示した入力ポートと $T \times \#n$ で示した出力ポートとは一般的には1つの物理ポートであるが、入力と出力で物理的にポートが別れていてもよい。なお、 $1 \leq n \leq M$ とする。

[0017] 以降の説明において、入力部11-1～11-Mを区別しない場合は入力部11と称する。また、通常遅延フレーム結合バッファ13-1～13-Mを区別しない場合は通常遅延フレーム結合バッファ13と称する。また、低遅延フレーム出力バッファ15-1～15-Mを区別しない場合は低遅延フレーム出力バッファ15と称する。また、通常遅延フレーム出力バッファ16-1～16-Mを区別しない場合は通常遅延フレーム出力バッファ16と称する。また、出力部17-1～17-Mを区別しない場合は出力部17と称する。なお、低遅延フレーム出力バッファ15および通常遅延フレーム出力バッファ16をまとめて出力側バッファと称することがある。

[0018] 転送装置1は、入力部11、および通常遅延フレーム結合バッファ13を、入力ポート毎に、すなわち、入力ポートの数と同じM個ずつ備える。また、転送装置1は、低遅延フレーム出力バッファ15、通常遅延フレーム出力バッファ16、および出力部17を、出力ポート毎に、すなわち、出力ポートの数と同じM個ずつ備える。

[0019] 入力ポート側の入力部11および出力ポート側の出力部17には、IEEE 802.3brで標準化が進められているIEEE Tの技術を適用したMAC (Media Access Control) が実装されている。IEEE T方式では、通常遅延フレームを転送中の場合は通常遅延フレームの転送を中断して低遅延フレームを割り込み転送することで、低遅延フレームの遅延要求を満たす転送ができる。ここで、低遅延フレームは、低遅延転送が要求されるフレームであり、エクスプレスフレームともいう。また、通常遅延フレームは、低遅延フレームよりも転送遅延が許容されるフレームであり、ノーマルフレームともい

う。

[0020] 転送装置 1 において、入力部 1 1 は、F C S コード計算部 2 1 と、F C S チェック部 2 2 と、反転 F C S チェック部 2 3 と、エラー判定部 2 4 と、フレーム識別部 2 5 と、を備える。

[0021] F C S コード計算部 2 1 は、前段の転送装置から転送され入力ポートで受信されたフレームである受信フレームのフレームチェックシーケンスコード（以下、F C S コードとする）を計算する計算部である。F C S コード計算部 2 1 で計算された F C S コードを第 1 のコードとする。

[0022] 図 4 は、実施の形態 1 にかかる転送装置 1 ～ 4 で転送されるフレームのフレームフォーマット 5 0 の例を示す図である。転送装置 1 ～ 4 で転送されるフレームは低遅延フレームおよび通常遅延フレームであり、いずれもイーサネット規格のフレームフォーマット 5 0 に準じたものである。転送装置 1 ～ 4 で転送されるフレームのフレームフォーマット 5 0 は、フレームの送信先のアドレスが格納された D A (Destination Address) フィールド 5 1 と、フレームの送信元のアドレスが格納された S A (Source Address) フィールド 5 2 と、フレームの長さすなわちフレーム長が格納された T y p e フィールド 5 3 と、送信すべきユーザデータが格納された D A T A フィールド 5 4 と、D A フィールド 5 1 から D A T A フィールド 5 4 までのフィールドの誤り検出に用いられるチェックコードである F C S コードが格納された F C S フィールド 5 5 と、から構成される。

[0023] F C S コード計算部 2 1 は、入力されたフレームの D A フィールド 5 1、S A フィールド 5 2、T y p e フィールド 5 3、および D A T A フィールド 5 4 を対象にして、F C S コードを計算する。

[0024] F C S チェック部 2 2 は、受信フレームの F C S フィールド 5 5 に格納されている F C S コードと、F C S コード計算部 2 1 で計算された F C S コードとを比較し、比較した 2 つの F C S コードが一致または不一致であることを示す比較結果を出力する第 1 の比較部である。受信フレームの F C S フィールド 5 5 に格納されている F C S コードを第 2 のコードとする。また、F

C S チェック部 2 2 が出力する比較結果を第 1 の比較結果とする。

[0025] 反転 F C S チェック部 2 3 は、受信フレームの F C S フィールド 5 5 に格納されている F C S コードの各ビットをビット反転した反転 F C S コードと、F C S コード計算部 2 1 で計算された F C S コードとを比較し、比較した 2 つの F C S コードが一致または不一致であることを示す比較結果を出力する第 2 の比較部である。受信フレームの F C S フィールド 5 5 に格納されている F C S コードの各ビットをビット反転した反転 F C S コードを第 3 のコードとする。また、反転 F C S チェック部 2 3 が出力する比較結果を第 2 の比較結果とする。

[0026] エラー判定部 2 4 は、F C S チェック部 2 2 から出力された第 1 の比較結果、および反転 F C S チェック部 2 3 から出力された第 2 の比較結果に基づいて、受信フレームのエラーの状態を判定する。エラー判定部 2 4 は、具体的に、フレームでエラーが検出された場合、前段の転送装置と自転送装置との間の直前の伝送路で障害が発生したのか、または前段の転送装置より前の伝送段階で障害が発生したのか、エラーの原因となる障害箇所を判定する。エラー判定部 2 4 は、第 2 の比較結果、および F C S コード計算部 2 1 で計算された F C S コードを含むエラー判定情報を出力する。

[0027] フレーム識別部 2 5 は、受信フレームについて、受信フレーム内の D A フィールド 5 1 の送信先アドレスに基づいて記憶部 1 2 の宛先情報 3 1 を参照し、受信フレームの転送先、すなわち受信フレームを出力する出力ポートを決定する。なお、フレーム識別部 2 5 は、受信フレーム内の S A フィールド 5 2 の送信元アドレス、受信フレームの D A T A フィールド 5 4 などに付与されたサービス種別の情報、V L A N (Virtual Local Area Network) タグ、イーサネットタイプ番号などを用いて記憶部 1 2 の宛先情報 3 1 を参照し、受信フレームの転送先、すなわち受信フレームを出力する出力ポートを決定してもよい。

[0028] また、フレーム識別部 2 5 は、受信フレーム内の D A T A フィールド 5 4 などに付与された識別情報に基づいて記憶部 1 2 の優先度情報 3 2 を参照し

、受信フレームの優先度から受信フレームを低遅延フレームまたは通常遅延フレームに振り分けて、各出力ポートに対して別々の経路から出力する。受信フレーム内の識別情報とは、例えば、サービス種別の情報、VLANタグ、イーサネットタイプ番号などである。なお、フレーム識別部25は、受信フレーム内のDAフィールド51の送信先アドレス、SAフィールド52の送信元アドレスなどを用いて記憶部12の優先度情報32を参照し、受信フレームの優先度から受信フレームを低遅延フレームまたは通常遅延フレームに振り分けてもよい。

[0029] 記憶部12は、フレーム識別部25が受信フレームの転送先、すなわち受信フレームを出力する出力ポートを決定する際に参照する宛先情報31を記憶している。宛先情報31は、例えば、受信フレームのDAフィールド51に格納された送信先アドレスと、送信先アドレスで示される端末などへの経路に対応する出力ポートとの関係を示すものである。また、記憶部12は、フレーム識別部25が受信フレームの優先度を決定する際に参照する優先度情報32を記憶している。優先度情報32は、例えば、受信フレームのDATAフィールド54に格納された識別情報と、各識別情報に対応した優先度との関係を示すものである。なお、転送装置1では、各入力部11-1～11-Mのフレーム識別部25が共通して参照するために記憶部12を設けているが、一例であり、各入力部11-1～11-Mのフレーム識別部25が、内部に記憶部12に記憶されている情報を保持する構成であってもよい。

[0030] 通常遅延フレーム結合バッファ13-1～13-Mは、通常遅延フレームの結合処理を行う。通常遅延フレーム結合バッファ13-1～13-Mは、通常遅延フレームをストアアンドフォワード方式で転送するための通常遅延フレーム用の入力側バッファである。分割された通常遅延フレームの結合処理は、転送装置1において、出力部17がIETによる低遅延フレームとの出力競合制御を開始するまでに完了していればよい。そのため、通常遅延フレーム結合バッファ13-1～13-Mは、出力部17よりも前段の位置であれば、設置位置に制限はない。そのため、通常遅延フレーム結合バッファ

13-1～13-Mは、通常遅延フレーム出力バッファ16-1～16-Mと兼用する構成であってもよい。

[0031] スイッチング処理部14は、各入力部11のフレーム識別部25で決定された転送先に従って振り分け、すなわちスイッチ処理を行う。スイッチング処理部14は、入力部11から出力された低遅延フレームについては転送先の出力ポートに対応する低遅延フレーム出力バッファ15に出力し、通常遅延フレーム結合バッファ13から出力された通常遅延フレームについては転送先の出力ポートに対応する通常遅延フレーム出力バッファ16に出力する。また、スイッチング処理部14は、入力部11から出力されたエラー判定情報を、該当するフレームの出力先となる出力ポートに対応する出力部17に出力する。

[0032] 低遅延フレーム出力バッファ15は、入力ポートで受信された受信フレームのうち低遅延フレームを蓄積する。低遅延フレーム出力バッファ15は、1フレーム分の蓄積完了を待たずにフレーム出力を開始する、カットスルー出力が可能である。低遅延フレーム出力バッファ15は、出力部17からの出力指示に従って、低遅延フレームを出力部17に出力する。また、低遅延フレーム出力バッファ15は、スイッチング処理部14から低遅延フレームが入力された場合、低遅延フレームを蓄積したこと、すなわち転送装置1において低遅延フレームが受信されたことを示す低遅延フレーム受信通知を出力部17に出力する。

[0033] 通常遅延フレーム出力バッファ16は、入力ポートで受信された受信フレームのうち通常遅延フレームを蓄積する。通常遅延フレーム出力バッファ16は、通常遅延フレーム結合バッファ13によって結合された後の通常遅延フレームが入力される場合、カットスルー出力が可能である。通常遅延フレーム出力バッファ16は、前述のように通常遅延フレーム結合バッファ13と兼用されている場合、結合前の通常遅延フレームが入力されると、1フレーム分を蓄積完了後に出力を開始するストアアンドフォワード出力を行う。通常遅延フレーム出力バッファ16は、出力部17からの出力指示に従って

、通常遅延フレームを出力部１７に出力する。

[0034] 出力部１７は、出力制御部４１と、ＦＣＳ更新部４２と、を備える。

[0035] 出力制御部４１は、ＩＥＴ方式により、通常遅延フレーム出力バッファ１６に格納された通常遅延フレームよりも、低遅延フレーム出力バッファ１５に格納された低遅延フレームを優先的に出力する。出力制御部４１は、低遅延フレームを出力するときは低遅延フレーム出力バッファ１５に出力指示を通知し、通常遅延フレームを出力するときは通常遅延フレーム出力バッファ１６に出力指示を通知する。

[0036] ＦＣＳ更新部４２は、スイッチング処理部１４から取得したエラー判定情報に基づいて、第２の比較結果が不一致の場合、すなわち前段の転送装置と自転送装置との間の直前の伝送路で障害が発生している場合、出力する低遅延フレームまたは通常遅延フレームである受信フレームを後段の転送装置に転送する際、受信フレームに格納されているＦＣＳコードを、ＦＣＳコード計算部２１で計算されたＦＣＳコードの各ビットをビット反転した反転ＦＣＳコードで更新する。ＦＣＳコード計算部２１で計算されたＦＣＳコードの各ビットをビット反転した反転ＦＣＳコードを第４のコードとする。ＦＣＳ更新部４２は、エラー判定情報に含まれていた、ＦＣＳコード計算部２１で計算されたＦＣＳコードを利用する。

[0037] つづいて、転送装置１におけるフレームの転送処理について説明する。図５は、実施の形態１にかかる転送装置１のフレーム転送処理を示すフローチャートである。

[0038] まず、転送装置１では、図１において図示しない前段の転送装置からフレームを受信する（ステップＳ１）。

[0039] 転送装置１の入力部１１では、ＦＣＳコード計算部２１が、受信フレームのＦＣＳコードを計算する（ステップＳ２）。

[0040] ＦＣＳチェック部２２は、受信フレームのＦＣＳフィールド５５に格納されているＦＣＳコードである第２のコードと、ＦＣＳコード計算部２１で計算されたＦＣＳコードである第１のコードとを比較する（ステップＳ３）。

FCSチェック部22は、第1の比較結果をエラー判定部24に出力する。

[0041] 反転FCSチェック部23は、受信フレームのFCSフィールド55に格納されているFCSコードの各ビットをビット反転させた反転FCSコードである第3のコードと、FCSコード計算部21で計算されたFCSコードである第1のコードとを比較する（ステップS4）。反転FCSチェック部23は、第2の比較結果をエラー判定部24に出力する。なお、入力部11では、ステップS3およびステップS4の処理を並行して同時におこなってもよい。

[0042] エラー判定部24は、FCSチェック部22による第1の比較結果、および反転FCSチェック部23による第2の比較結果に基づいて、受信フレームのエラーの検出、すなわち受信フレームでエラーが発生しているか否かを判定する（ステップS5）。エラー判定部24は、FCSチェック部22の第1の比較結果が一致、すなわち受信フレームのFCSフィールド55に格納されているFCSコードとFCSコード計算部21で計算されたFCSコードとが同一の場合、受信フレームでエラーは発生していないと判定する。

[0043] エラー判定部24は、FCSチェック部22による第1の比較結果が不一致、すなわち受信フレームのFCSフィールド55に格納されているFCSコードとFCSコード計算部21で計算されたFCSコードとが異なる場合、さらに、反転FCSチェック部23による第2の比較結果を参照する。

[0044] エラー判定部24は、反転FCSチェック部23による第2の比較結果が一致、すなわち受信フレームの反転FCSコードとFCSコード計算部21で計算されたFCSコードとが同一の場合、受信フレームでエラーは発生しているが、前段の転送装置と自転送装置との間の直前の伝送路ではなく、前段の転送装置までの伝送段階で障害があったと判定する。

[0045] 一方、エラー判定部24は、反転FCSチェック部23による第2の比較結果が不一致、すなわち受信フレームの反転FCSコードとFCSコード計算部21で計算されたFCSコードとが異なる場合、前段の転送装置と自転送装置との間の直前の伝送路で障害があったと判定する。

- [0046] エラー判定部 24 は、第 2 の比較結果、および FCS コード計算部 21 で計算された FCS コードを含むエラー判定情報を、スイッチング処理部 14 に出力する。なお、エラー判定部 24 は、第 2 の比較結果が一致の場合、エラー判定情報に FCS コード計算部 21 で計算された FCS コードを含めなくてもよい。
- [0047] フレーム識別部 25 は、記憶部 12 の宛先情報 31 を参照し、受信フレームの出力ポートを決定する（ステップ S6）。また、フレーム識別部 25 は、記憶部 12 の優先度情報 32 を参照し、受信フレームの優先度、すなわち低遅延フレームまたは通常遅延フレームであるかを決定する（ステップ S7）。
- [0048] フレーム識別部 25 は、受信フレームが低遅延フレームの場合（ステップ S8：Yes）、低遅延フレームをスイッチング処理部 14 に出力する。フレーム識別部 25 は、受信フレームが通常遅延フレームの場合（ステップ S8：No）、通常遅延フレームを通常遅延フレーム結合バッファ 13 に出力する。通常遅延フレーム結合バッファ 13 は、通常遅延フレームが分割されていた場合は通常遅延フレームを結合し（ステップ S9）、結合後の通常遅延フレームをスイッチング処理部 14 に出力する。
- [0049] スwitchング処理部 14 は、スイッチ処理により、受信フレームをフレーム識別部 25 で決定された出力ポートの該当する出力バッファに出力する（ステップ S10）。スイッチング処理部 14 は、具体的に、低遅延フレームをフレーム識別部 25 で決定された出力ポートに対応する低遅延フレーム出力バッファ 15 に出力し、通常遅延フレームをフレーム識別部 25 で決定された出力ポートに対応する通常遅延フレーム出力バッファ 16 に出力する。また、スイッチング処理部 14 は、スイッチ処理により、エラー判定情報をフレーム識別部 25 で決定された出力ポートに対応する出力部 17 に出力する。
- [0050] 低遅延フレーム出力バッファ 15 は、出力部 17 の出力制御部 41 から出力指示があるまで待機し（ステップ S11：No）、出力制御部 41 から出

力指示があった場合（ステップS 1 1 : Y e s）、低遅延フレームを出力する（ステップS 1 2）。同様に、通常遅延フレーム出力バッファ1 6は、出力制御部4 1から出力指示があるまで待機し（ステップS 1 1 : N o）、出力制御部4 1から出力指示があった場合（ステップS 1 1 : Y e s）、通常遅延フレームを出力する（ステップS 1 2）。なお、出力制御部4 1では、前述のようにI E T方式によって、通常遅延フレームよりも低遅延フレームを優先して出力するように、各出力側バッファに出力指示を通知してフレームの出力制御を行う。

[0051] 出力部1 7のF C S更新部4 2は、エラー判定情報に基づいて、第2の比較結果が不一致の場合（ステップS 1 3 : Y e s）、F C Sコード計算部2 1で計算されたF C Sコードの各ビットをビット反転させた反転F C Sコードで、低遅延フレームまたは通常遅延フレームのF C Sフィールド5 5のF C Sコードを更新する（ステップS 1 4）。そして、出力制御部4 1は、低遅延フレームまたは通常遅延フレームを出力ポートから後段の転送装置に出力、すなわち転送する（ステップS 1 5）。F C S更新部4 2は、エラー判定情報に基づいて、第2の比較結果が一致の場合（ステップS 1 3 : N o）、F C Sコードを更新しない。この場合、出力部1 7では、ステップS 1 4の処理を省略して、出力制御部4 1は、低遅延フレームまたは通常遅延フレームを出力ポートから後段の転送装置に出力、すなわち転送する（ステップS 1 5）。

[0052] 図6は、実施の形態1のネットワーク5において、複数の伝送路で障害が発生した場合の各転送装置1～4でのエラーの検出状態の例を示す図である。なお、図6では、算出したF C Sコードと受信したフレームのF C Sフィールド5 5のF C Sコードとが一致した場合をF C S = O K、不一致の場合をF C S = N Gで表し、算出したF C Sコードと受信したフレームのF C Sフィールド5 5のF C Sコードの各ビットをビット反転した反転F C Sコードとが一致した場合を反転F C S = O K、不一致の場合を反転F C S = N Gで表している。

- [0053] 転送装置 1 は、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードとが一致したことから、F C S フィールド 5 5 の F C S コードを更新せず、フレームをそのまま転送する。
- [0054] 転送装置 2 は、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードとが不一致、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードの各ビットをビット反転した反転 F C S コードとが不一致であることから、直前の伝送路で障害が発生したと判定する。転送装置 2 は、F C S フィールド 5 5 の F C S コードを、算出した F C S コードの各ビットをビット反転した反転 F C S コードで更新してフレームを転送する。
- [0055] 転送装置 3 は、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードとが不一致、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードの各ビットをビット反転した反転 F C S コードとが一致したことから、転送装置 2 よりも前の伝送段階で障害が発生しているが、直前の伝送路で障害は発生していないと判定する。転送装置 3 は、フレームのエラーは、転送装置 2 よりも前の伝送段階の障害が原因で伝搬してきたものと判定し、F C S フィールド 5 5 の F C S コードを更新せず、フレームをそのまま転送する。
- [0056] 転送装置 4 は、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードとが不一致、算出した F C S コードと受信したフレームの F C S フィールド 5 5 の F C S コードの各ビットをビット反転した反転 F C S コードとが不一致であることから、直前の伝送路で障害が発生したと判定する。転送装置 4 は、F C S フィールド 5 5 の F C S コードを、算出した F C S コードの各ビットをビット反転した反転 F C S コードで更新してフレームを転送する。
- [0057] このように、各転送装置 1 ～ 4 が各々エラーを検出し、エラーの原因が直前の伝送路の障害か、または伝搬してきたものかを区別することができる。これにより、ネットワーク 5 では、エラーの発生箇所、すなわち、どの転送

装置間の伝送路が原因であるかを検知することが可能となる。

[0058] つづいて、転送装置 1～4 のハードウェア構成について説明する。転送装置 1～4 は同様の構成のため、転送装置 1 を例にして説明する。転送装置 1 において、入力部 11、記憶部 12、通常遅延フレーム結合バッファ 13、スイッチング処理部 14、低遅延フレーム出力バッファ 15、通常遅延フレーム出力バッファ 16、および出力部 17 は、処理回路により実現される。すなわち、転送装置 1 は、受信したフレームの FCS コードを計算し、受信したフレーム内の FCS コードと算出した FCS コードとを比較し、受信したフレーム内の FCS コードの各ビットをビット反転した反転 FCS コードと算出した FCS コードとを比較し、前段の転送装置と自転送装置との間の直前の伝送路の障害によってフレームでエラーが検出されたと判定した場合、フレームの FCS コードを更新して出力するための処理回路を備える。処理回路は、専用のハードウェアであってもよいし、メモリに格納されるプログラムを実行する CPU (Central Processing Unit) およびメモリであってもよい。

[0059] 図 7 は、実施の形態 1 にかかる転送装置 1 の処理回路を CPU およびメモリで構成する場合の例を示す図である。処理回路が CPU 91 およびメモリ 92 で構成される場合、転送装置 1 の各機能は、ソフトウェア、ファームウェア、またはソフトウェアとファームウェアとの組み合わせにより実現される。ソフトウェアまたはファームウェアはプログラムとして記述され、メモリ 92 に格納される。処理回路では、メモリ 92 に記憶されたプログラムを CPU 91 が読み出して実行することにより、各機能を実現する。すなわち、転送装置 1 は、入力部 11、記憶部 12、通常遅延フレーム結合バッファ 13、スイッチング処理部 14、低遅延フレーム出力バッファ 15、通常遅延フレーム出力バッファ 16、および出力部 17 が処理回路により実行されるときに、受信したフレームの FCS コードを計算するステップ、受信したフレーム内の FCS コードと算出した FCS コードとを比較するステップ、受信したフレーム内の FCS コードの各ビットをビット反転した反転 FCS

コードと算出したFCSコードとを比較するステップ、前段の転送装置と自転送装置との間の直前の伝送路の障害によってフレームでエラーが検出されたと判定した場合、フレームのFCSコードを更新して出力するステップが結果的に実行されることになるプログラムを格納するためのメモリ92を備える。また、これらのプログラムは、転送装置1の手順および方法をコンピュータに実行させるものであるともいえる。ここで、CPU91は、処理装置、演算装置、マイクロプロセッサ、マイクロコンピュータ、プロセッサ、またはDSP (Digital Signal Processor) などであってもよい。また、メモリ92とは、例えば、RAM (Random Access Memory)、ROM (Read Only Memory)、フラッシュメモリ、EPROM (Erasable Programmable ROM)、EEPROM (Electrically EPROM) などの、不揮発性または揮発性の半導体メモリ、磁気ディスク、フレキシブルディスク、光ディスク、コンパクトディスク、ミニディスク、またはDVD (Digital Versatile Disc) などが該当する。

[0060] 図8は、実施の形態1にかかる転送装置1の処理回路を専用のハードウェアで構成する場合の例を示す図である。処理回路が専用のハードウェアである場合、図8に示す処理回路93は、例えば、単回路、複合回路、プログラム化したプロセッサ、並列プログラム化したプロセッサ、ASIC (Application Specific Integrated Circuit)、FPGA (Field Programmable Gate Array)、またはこれらを組み合わせたものが該当する。転送装置1の各機能を機能別に処理回路93で実現してもよいし、各機能をまとめて処理回路93で実現してもよい。

[0061] なお、転送装置1の各機能について、一部を専用のハードウェアで実現し、一部をソフトウェアまたはファームウェアで実現するようにしてもよい。このように、処理回路は、専用のハードウェア、ソフトウェア、ファームウェア、またはこれらの組み合わせによって、上述の各機能を実現することができる。

[0062] 以上説明したように、本実施の形態によれば、転送装置1～4は、受信し

たフレームのFCSコードを計算し、受信したフレーム内のFCSコードと算出したFCSコードとを比較し、また、受信したフレーム内のFCSコードの各ビットをビット反転した反転FCSコードと算出したFCSコードとを比較し、各比較結果に基づいて、前段の転送装置と自転送装置との間の直前の伝送路で障害が発生してフレームでエラーが検出されたと判定した場合、フレームのFCSコードを更新して出力することとした。これにより、転送装置1～4は、FCSコードを書き換えて転送するのでフレームに新たなデータを挿入しないことから、フレームの転送を遅延させることなく、ネットワーク5では、エラーの発生箇所、すなわち、どの転送装置間の伝送路が原因であるかを検知することが可能となる。

[0063] 実施の形態2.

実施の形態1では、ネットワーク5の転送装置1～4が全て実施の形態1で説明した機能を有する、すなわち反転FCSコードを利用可能な装置であった。実施の形態2では、ネットワーク内に、反転FCSコードを利用できない端末を含む場合について説明する。実施の形態1と異なる部分について説明する。

[0064] 図9は、実施の形態2にかかる転送装置1aの構成例を示すブロック図である。転送装置1aは、転送装置1に対して、入力部11-1～11-M、記憶部12、通常遅延フレーム結合バッファ13-1～13-M、およびスイッチング処理部14を削除し、入力部11a-1～11a-M、記憶部12a、通常遅延フレーム結合バッファ13a-1～13a-M、スイッチング処理部14a、および低遅延フレーム入力バッファ18-1～18-Mを追加したものである。

[0065] 以降の説明において、入力部11a-1～11a-Mを区別しない場合は入力部11aと称する。また、通常遅延フレーム結合バッファ13a-1～13a-Mを区別しない場合は通常遅延フレーム結合バッファ13aと称する。また、低遅延フレーム入力バッファ18-1～18-Mを区別しない場合は低遅延フレーム入力バッファ18と称する。転送装置1aは、入力部1

1 a、通常遅延フレーム結合バッファ 1 3 a、および低遅延フレーム入力バッファ 1 8 を、入力ポート毎に、すなわち、入力ポートと同じM個ずつ備える。

[0066] 入力部 1 1 a は、入力部 1 1 に対して、エラー判定部 2 4 およびフレーム識別部 2 5 を、エラー判定部 2 4 a およびフレーム識別部 2 5 a に置き換えたものである。

[0067] エラー判定部 2 4 a は、エラー判定部 2 4 と同様の動作を行うが、受信フレームでエラーを検出した場合、すなわち第 1 の比較結果が不一致の場合、受信フレームにおいてエラーが発生していることを示すエラー信号を出力する。

[0068] フレーム識別部 2 5 a は、フレーム識別部 2 5 の機能に加えて、フレーム内の D A フィールド 5 1 の送信先アドレスに基づいて記憶部 1 2 a の接続装置情報 3 3 を参照し、フレームの転送先、すなわちフレームを出力する出力ポートに接続されている後段の装置が、実施の形態 1 の処理に対応しているか否かを判定する。フレーム識別部 2 5 a は、具体的に、受信フレームの F C S フィールド 5 5 に格納されている F C S コードの各ビットをビット反転した反転 F C S コードを利用可能か否かを判定する。なお、フレーム識別部 2 5 は、フレーム内の S A フィールド 5 2 の送信元アドレス、フレームの D A T A フィールド 5 4 などに付与されたサービス種別の情報、V L A N タグ、イーサネットタイプ番号などを用いて記憶部 1 2 a の接続装置情報 3 3 を参照し、フレームを出力する出力ポートに接続されている装置が反転 F C S コードを利用可能か否かを判定してもよい。また、フレーム識別部 2 5 a は、フレームを出力する出力ポートに接続されている装置が反転 F C S コードを利用できない場合、エラー判定部 2 4 a からのエラー信号を、フレームの出力先である通常遅延フレーム結合バッファ 1 3 a または低遅延フレーム入力バッファ 1 8 に出力する。

[0069] 記憶部 1 2 a は、宛先情報 3 1 および優先度情報 3 2 に加えて、フレーム識別部 2 5 a がフレームを出力する出力ポートに接続されている装置が反転

FCSコードを利用可能か否か判定する際に参照する接続装置情報33を記憶している。接続装置情報33は、例えば、フレームのDAフィールド51に格納された送信先アドレスと、送信先アドレスで示される端末が反転FCSコードを利用可能か否かの対応関係を示すものである。

[0070] 低遅延フレーム入力バッファ18-1~18-Mは、反転FCSコードを利用できない後段の装置に低遅延フレームを転送する場合に、低遅延フレームをストアアンドフォワード方式で転送するため、低遅延フレームを一時的に格納する。低遅延フレーム入力バッファ18-1~18-Mは、低遅延フレーム用の入力側バッファである。また、低遅延フレーム入力バッファ18-1~18-Mは、入力部11aから低遅延フレームとともにエラー信号を取得した場合、低遅延フレームを出力せずに廃棄する。

[0071] 通常遅延フレーム結合バッファ13a-1~13a-Mは、通常遅延フレーム結合バッファ13の機能に加えて、入力部11aから通常遅延フレームとともにエラー信号を取得した場合、通常遅延フレームを出力せずに廃棄する。通常遅延フレーム結合バッファ13a-1~13a-Mは、通常遅延フレーム用の入力側バッファである。

[0072] スイッチング処理部14aは、スイッチング処理部14の機能に加え、低遅延フレーム入力バッファ18から入力された低遅延フレームについては転送先の出力ポートに対応する低遅延フレーム出力バッファ15に出力する。

[0073] 転送装置1aは、フレームの転送先の出力ポートに接続される装置すなわち後段の装置が反転FCSコードを利用可能な装置の場合、実施の形態1と同様にカットスルーで低遅延フレームを転送する。一方、転送装置1aは、後段の装置が反転FCSコードを利用できない装置の場合、実施の形態1と異なり低遅延フレーム入力バッファ18を経由することにより、ストアアンドフォワード方式で低遅延フレームを転送する。

[0074] つづいて、転送装置1aにおけるフレームの転送処理について説明する。図10は、実施の形態2にかかる転送装置1aのフレーム転送処理を示すフローチャートである。ステップS1からステップS8までの処理は、図5に

示す実施の形態 1 の処理と同様である。

[0075] フレーム識別部 25 a は、受信フレームが低遅延フレームの場合（ステップ S 8 : Y e s）、低遅延フレームの出力先の出力ポートに接続されている装置が、反転 F C S コードを利用可能な装置であるか否かを判定する（ステップ S 2 1）。反転 F C S コードを利用可能な装置の場合（ステップ S 2 1 : Y e s）、フレーム識別部 25 a は、低遅延フレームをスイッチング処理部 14 a に出力する。反転 F C S コードを利用できない装置の場合（ステップ S 2 1 : N o）、フレーム識別部 25 a は、低遅延フレームを低遅延フレーム入力バッファ 18 に出力する。

[0076] 低遅延フレーム入力バッファ 18 は、低遅延フレームでエラーが検出されているか否かを判定する（ステップ S 2 2）。低遅延フレームとともにエラー信号を取得しなかった場合、低遅延フレーム入力バッファ 18 は、低遅延フレームでエラーは検出されていないと判定し（ステップ S 2 2 : N o）、低遅延フレームをスイッチング処理部 14 a に出力する。低遅延フレームとともにエラー信号を取得した場合、低遅延フレーム入力バッファ 18 は、低遅延フレームでエラーは検出されたと判定し（ステップ S 2 2 : Y e s）、低遅延フレームを廃棄する（ステップ S 2 3）。

[0077] また、通常遅延フレーム結合バッファ 13 a は、通常遅延フレームが分割されていた場合は通常遅延フレームを結合すると（ステップ S 9）、通常遅延フレームでエラーが検出されているか否かを判定する（ステップ S 2 4）。通常遅延フレームとともにエラー信号を取得しなかった場合、通常遅延フレーム結合バッファ 13 a は、通常遅延フレームでエラーは検出されていないと判定し（ステップ S 2 4 : N o）、通常遅延フレームをスイッチング処理部 14 a に出力する。通常遅延フレームとともにエラー信号を取得した場合、通常遅延フレーム結合バッファ 13 a は、通常遅延フレームでエラーは検出されたと判定し（ステップ S 2 4 : Y e s）、通常遅延フレームを廃棄する（ステップ S 2 5）。

[0078] ステップ S 10 からステップ S 15 までの処理は、図 5 に示す実施の形態

1 の処理と同様である。

[0079] このように、転送装置 1 a において、入力部 1 1 a のフレーム識別部 2 5 a は、低遅延フレームと判定したフレームの転送先の出力ポートに接続される装置が反転 F C S コードを利用可能な装置の場合、低遅延フレームをスイッチング処理部 1 4 a に出力してカットスルー方式で転送する。また、フレーム識別部 2 5 a は、低遅延フレームと判定したフレームの転送先の出力ポートに接続される装置が反転 F C S コードを利用できない装置の場合、低遅延フレームを低遅延フレーム入力バッファ 1 8 に出力してストアアンドフォワード方式で転送する。なお、フレーム識別部 2 5 a は、通常遅延フレームについては、フレームの転送先の出力ポートに接続される装置が反転 F C S コードを利用可能か否かにかかわらず、通常遅延フレームを通常遅延フレーム結合バッファ 1 3 a に出力してストアアンドフォワード方式で転送する。

[0080] フレーム識別部 2 5 a は、エラー判定部 2 4 a でエラーと判定され、転送先の出力ポートに接続される装置が反転 F C S コードを利用できない装置であるフレームについて、フレームとともに、エラー信号を低遅延フレーム入力バッファ 1 8 または通常遅延フレーム結合バッファ 1 3 a に出力する。低遅延フレーム入力バッファ 1 8 は、低遅延フレームとともにエラー信号を取得した場合、低遅延フレームを廃棄する。また、通常遅延フレーム結合バッファ 1 3 a は、通常遅延フレームとともにエラー信号を取得した場合、通常遅延フレームを廃棄する。

[0081] 図 1 1 は、実施の形態 2 のネットワーク 5 a において、反転 F C S コードを利用できない端末 6, 7 を含む場合の転送装置 1 a ~ 4 a のフレーム転送動作の例を示す図である。図 1 1 に示すネットワーク 5 a では、転送装置 1 a の前段に反転 F C S コードを利用できない端末 6 が接続され、転送装置 4 a の後段に反転 F C S コードを利用できない端末 7 が接続されている。転送装置 1 a ~ 3 a の動作は、図 6 に示す転送装置 1 ~ 3 と同様である。すなわち、転送装置 1 a ~ 3 a は、カットスルー方式でフレームを転送している。

[0082] 転送装置 4 a は、後段に接続されている端末 7 が反転 F C S コードを利用

できない装置の場合、本来カットスルー方式で転送すべき低遅延フレームであっても、ストアアンドフォワード方式で転送する。転送装置 4 a は、低遅延フレームをストアアンドフォワード方式で転送することから、端末 7 に転送予定の低遅延フレームでエラーが検出された場合、エラーが検出された低遅延フレームを端末 7 に転送せず廃棄することが可能となる。なお、転送装置 4 a は、実施の形態 1 と同様、通常遅延フレームをストアアンドフォワード方式で転送することから、端末 7 に転送予定の通常遅延フレームでエラーが検出された場合、エラーが検出された通常遅延フレームを端末 7 に転送せず廃棄する。このように、転送装置 4 a は、エラーが検出されたフレームについては廃棄し、端末 7 に転送しない。

[0083] なお、転送装置 1 a ～ 4 a のハードウェア構成は、転送装置 1 ～ 4 と同様のハードウェア構成により実現される。

[0084] 以上説明したように、本実施の形態によれば、転送装置 1 a ～ 4 a は、実施の形態 1 の機能に加えて、後段に接続する装置が実施の形態 1 で説明した反転 FCS コードを利用できない装置の場合、低遅延フレームについてもストアアンドフォワード方式で転送を行う。これにより、転送装置 1 a ～ 4 a は、実施の形態 1 の効果に加えて、さらに、低遅延フレームおよび通常遅延フレームでエラーが検出された場合、フレームを転送せずに廃棄することができる。

[0085] 以上の実施の形態に示した構成は、本発明の内容の一例を示すものであり、別の公知の技術と組み合わせることも可能であるし、本発明の要旨を逸脱しない範囲で、構成の一部を省略、変更することも可能である。

符号の説明

[0086] 1 ～ 4, 1 a ～ 4 a 転送装置、5, 5 a ネットワーク、6, 7 端末、11-1 ～ 11-M, 11 a-1 ～ 11 a-M 入力部、12, 12 a 記憶部、13-1 ～ 13-M, 13 a-1 ～ 13 a-M 通常遅延フレーム結合バッファ、14, 14 a スイッチング処理部、15-1 ～ 15-M 低遅延フレーム出力バッファ、16-1 ～ 16-M 通常遅延フレーム出力

バッファ、17-1～17-M 出力部、18-1～18-M 低遅延フレーム入力バッファ、21 FCSコード計算部、22 FCSチェック部、23 反転FCSチェック部、24, 24a エラー判定部、25, 25a フレーム識別部、31 宛先情報、32 優先度情報、33 接続装置情報、41 出力制御部、42 FCS更新部。

請求の範囲

- [請求項1] 受信されたフレームである受信フレームのフレームチェックシーケンスコードである第1のコードを計算する計算部と、
- 前記受信フレームに格納されているフレームチェックシーケンスコードである第2のコードと前記第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第1の比較結果を出力する第1の比較部と、
- 前記第2のコードの各ビットをビット反転した第3のコードと前記第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第2の比較結果を出力する第2の比較部と、
- 前記第1の比較結果および前記第2の比較結果に基づいて、前記受信フレームのエラーの状態を判定するエラー判定部と、
- 前記第2の比較結果が不一致の場合、前記受信フレームを後段の装置に転送する際、前記第2のコードを、前記第1のコードの各ビットをビット反転した第4のコードで更新する更新部と、
- を備えることを特徴とする転送装置。
- [請求項2] 前記エラー判定部は、前記第1の比較結果が不一致、かつ前記第2の比較結果が不一致の場合、前記受信フレームを出力した前段の装置と自転送装置との間の伝送路で障害が発生したと判定する、
- ことを特徴とする請求項1に記載の転送装置。
- [請求項3] 前記エラー判定部は、前記第1の比較結果が不一致、かつ前記第2の比較結果が一致の場合、前記受信フレームを出力した前段の装置と自転送装置との間の伝送路で障害は発生しておらず、前記前段の装置より前の伝送段階で障害が発生したと判定する、
- ことを特徴とする請求項1または2に記載の転送装置。
- [請求項4] 複数の入力ポートおよび出力ポートを備える場合に、
- 前記計算部、前記第1の比較部、前記第2の比較部、および前記エラー判定部を前記入力ポート毎に備え、前記更新部を前記出力ポート

毎に備える、

ことを特徴とする請求項 1 から 3 のいずれか 1 つに記載の転送装置

。

[請求項5] 前記後段の装置が前記第 3 のコードを利用可能か否か判定するフレーム識別部と、

前記後段の装置が前記第 3 のコードを利用できない場合に前記受信フレームをストアアンドフォワード方式で転送するため、前記受信フレームを格納する入力側バッファと、

を備えることを特徴とする請求項 1 から 4 のいずれか 1 つに記載の転送装置。

[請求項6] 前記エラー判定部は、前記第 1 の比較結果が不一致の場合、前記受信フレームにおいてエラーが発生していることを示すエラー信号を出力し、

前記入力側バッファは、前記受信フレームとともに前記エラー信号を取得した場合、前記受信フレームを廃棄する、

ことを特徴とする請求項 5 に記載の転送装置。

[請求項7] 複数の入力ポートを備える場合に、

前記フレーム識別部、および前記入力側バッファを前記入力ポート毎に備える、

ことを特徴とする請求項 5 または 6 に記載の転送装置。

[請求項8] 計算部が、受信されたフレームである受信フレームのフレームチェックシーケンスコードである第 1 のコードを計算する計算ステップと、

第 1 の比較部が、前記受信フレームに格納されているフレームチェックシーケンスコードである第 2 のコードと前記第 1 のコードとを比較し、比較した 2 つのコードが一致または不一致であることを示す第 1 の比較結果を出力する第 1 の比較ステップと、

第 2 の比較部が、前記第 2 のコードの各ビットをビット反転した第

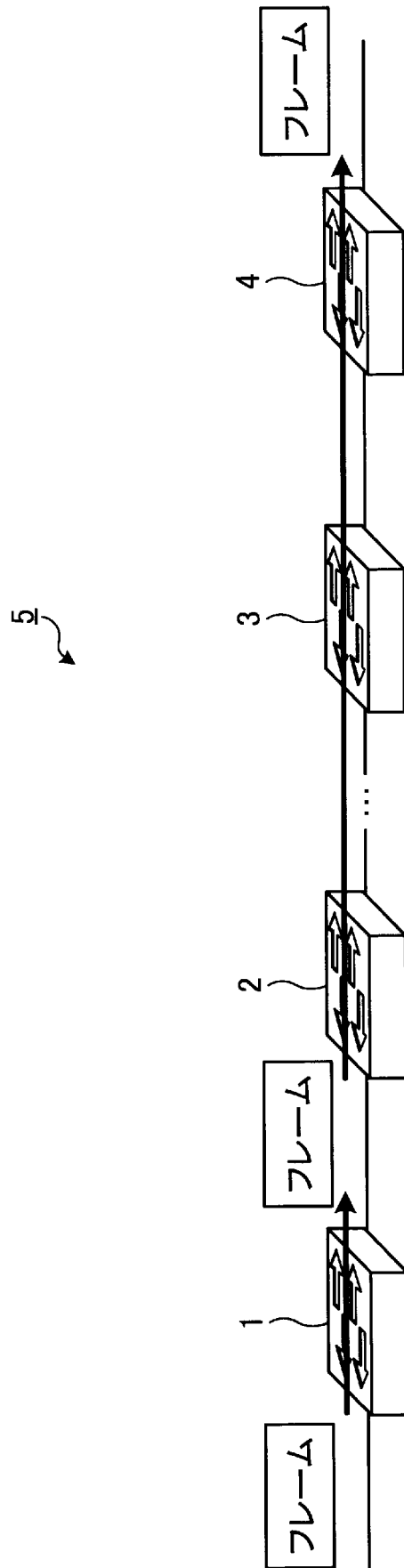
3のコードと前記第1のコードとを比較し、比較した2つのコードが一致または不一致であることを示す第2の比較結果を出力する第2の比較ステップと、

エラー判定部が、前記第1の比較結果および前記第2の比較結果に基づいて、前記受信フレームのエラーの状態を判定する判定ステップと、

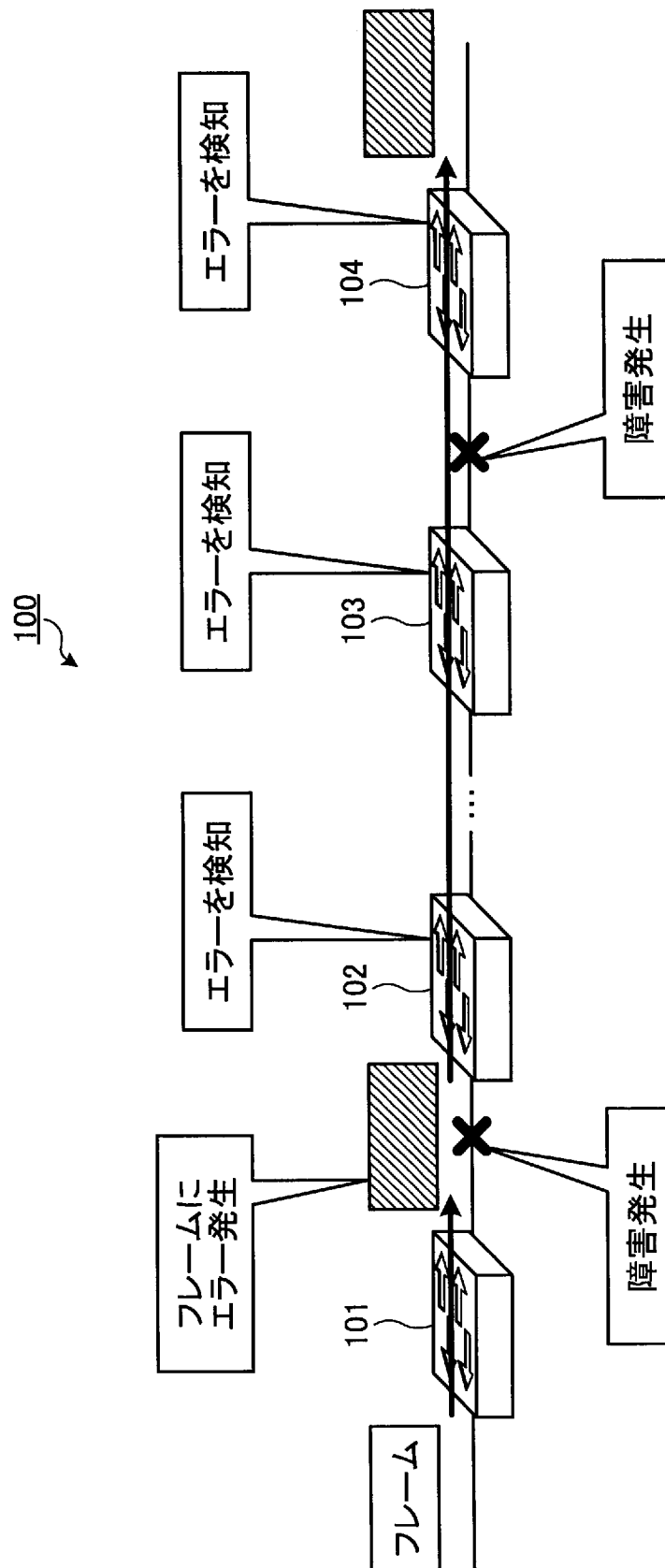
更新部が、前記第2の比較結果が不一致の場合、前記受信フレームを後段の装置に転送する際、前記第2のコードを、前記第1のコードの各ビットをビット反転した第4のコードで更新する更新ステップと、

を含むことを特徴とするフレーム転送方法。

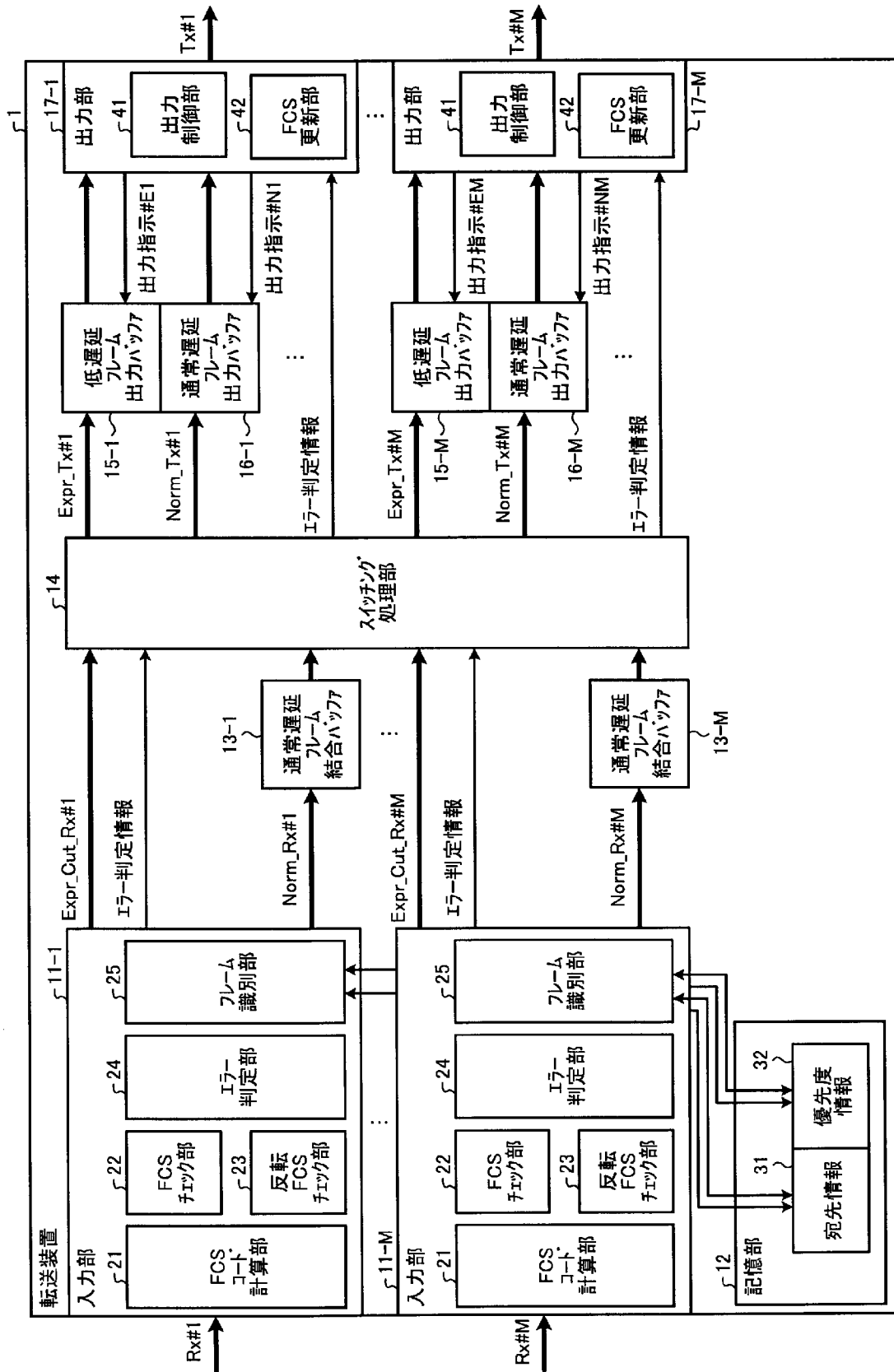
[図1]



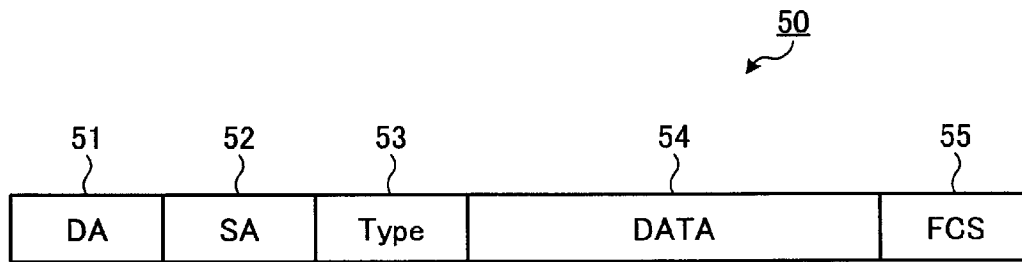
[図2]



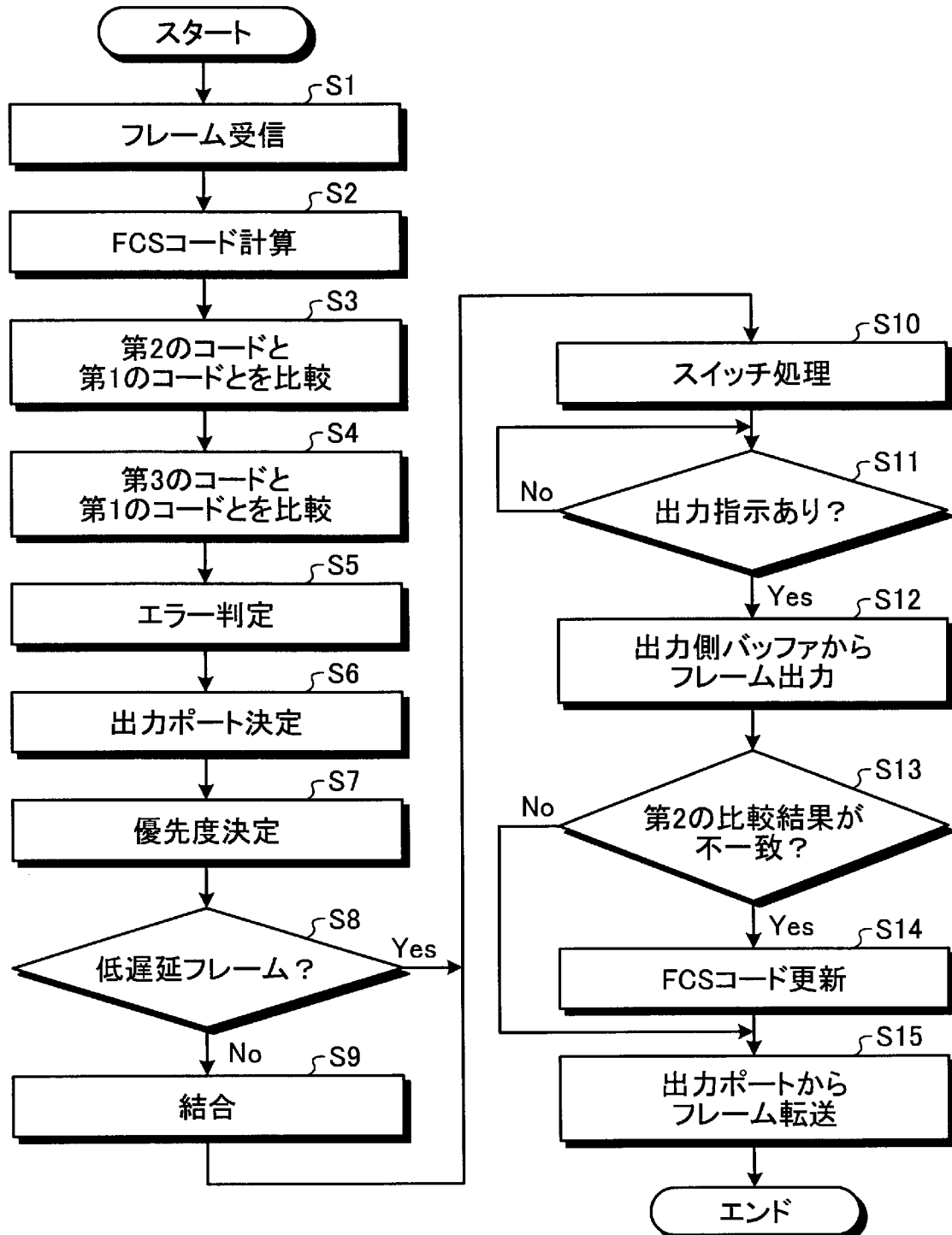
[図3]



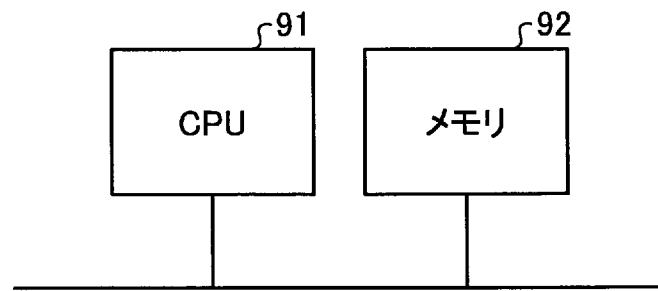
[図4]



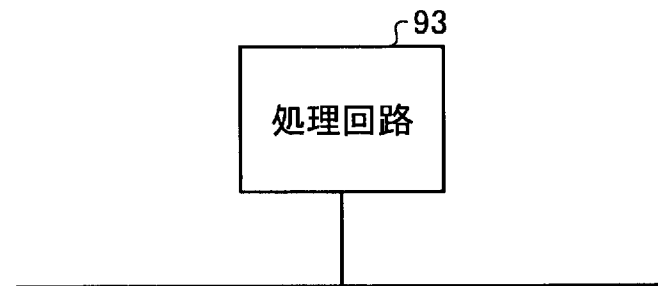
[図5]



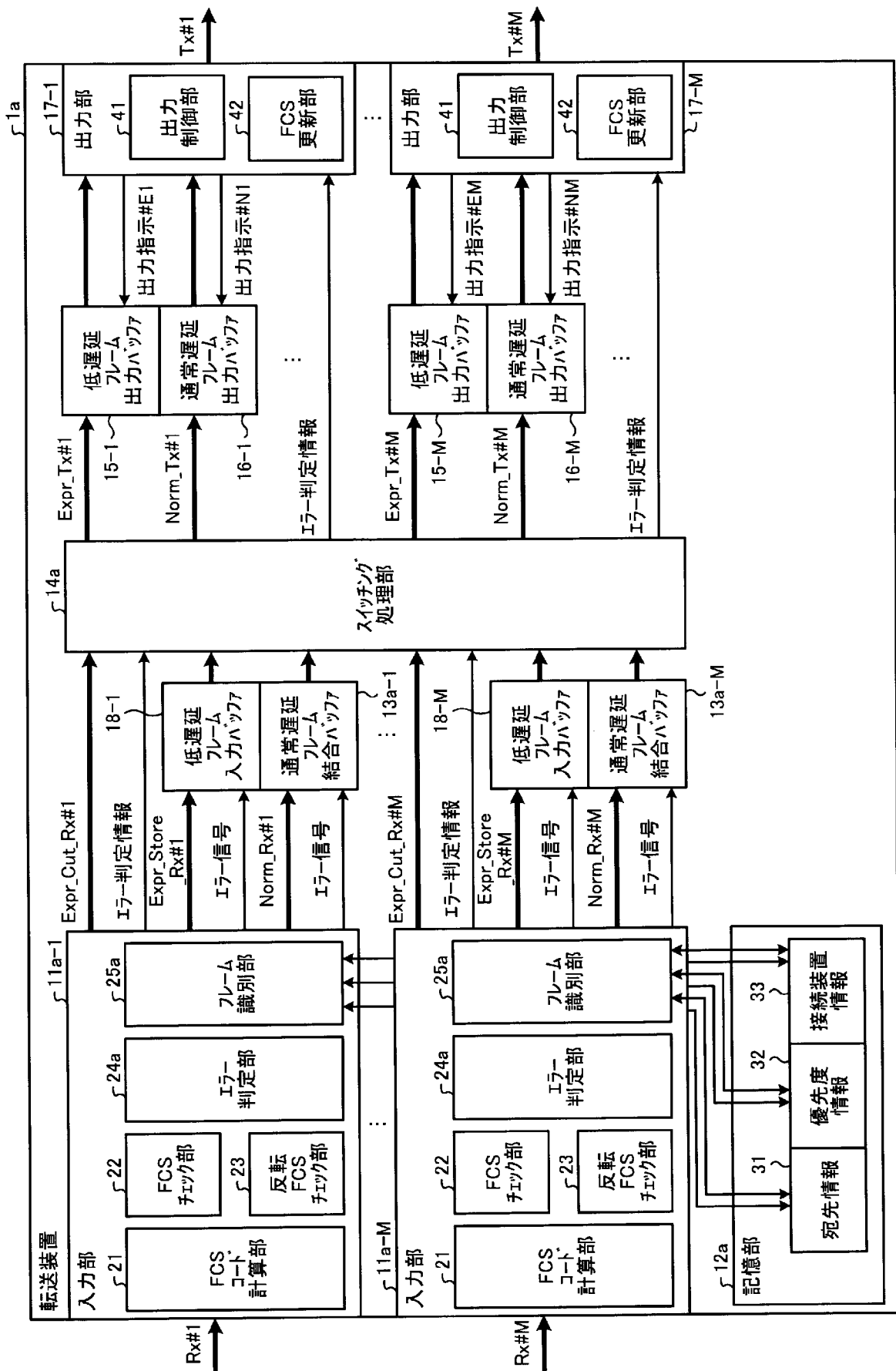
[図7]



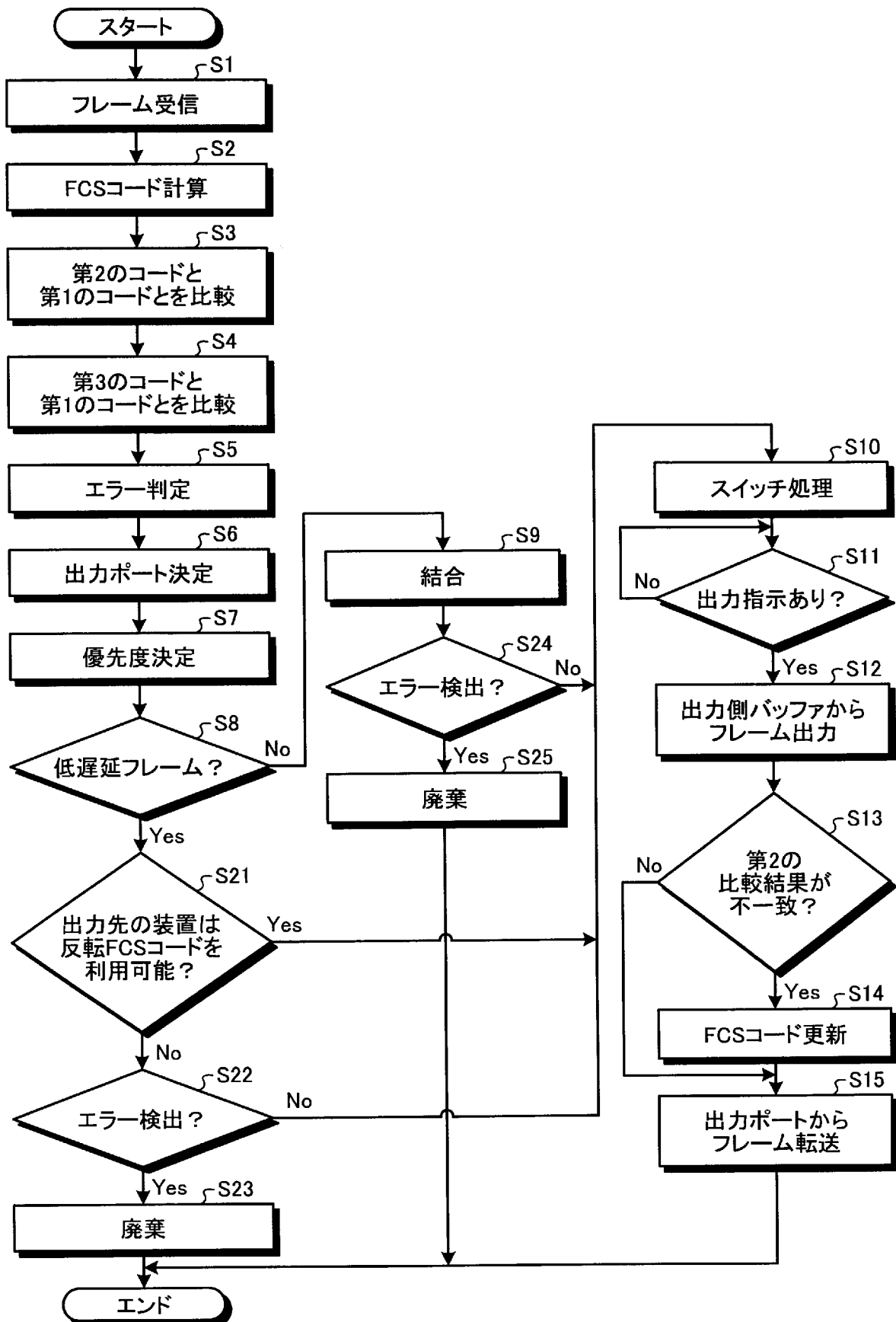
[図8]



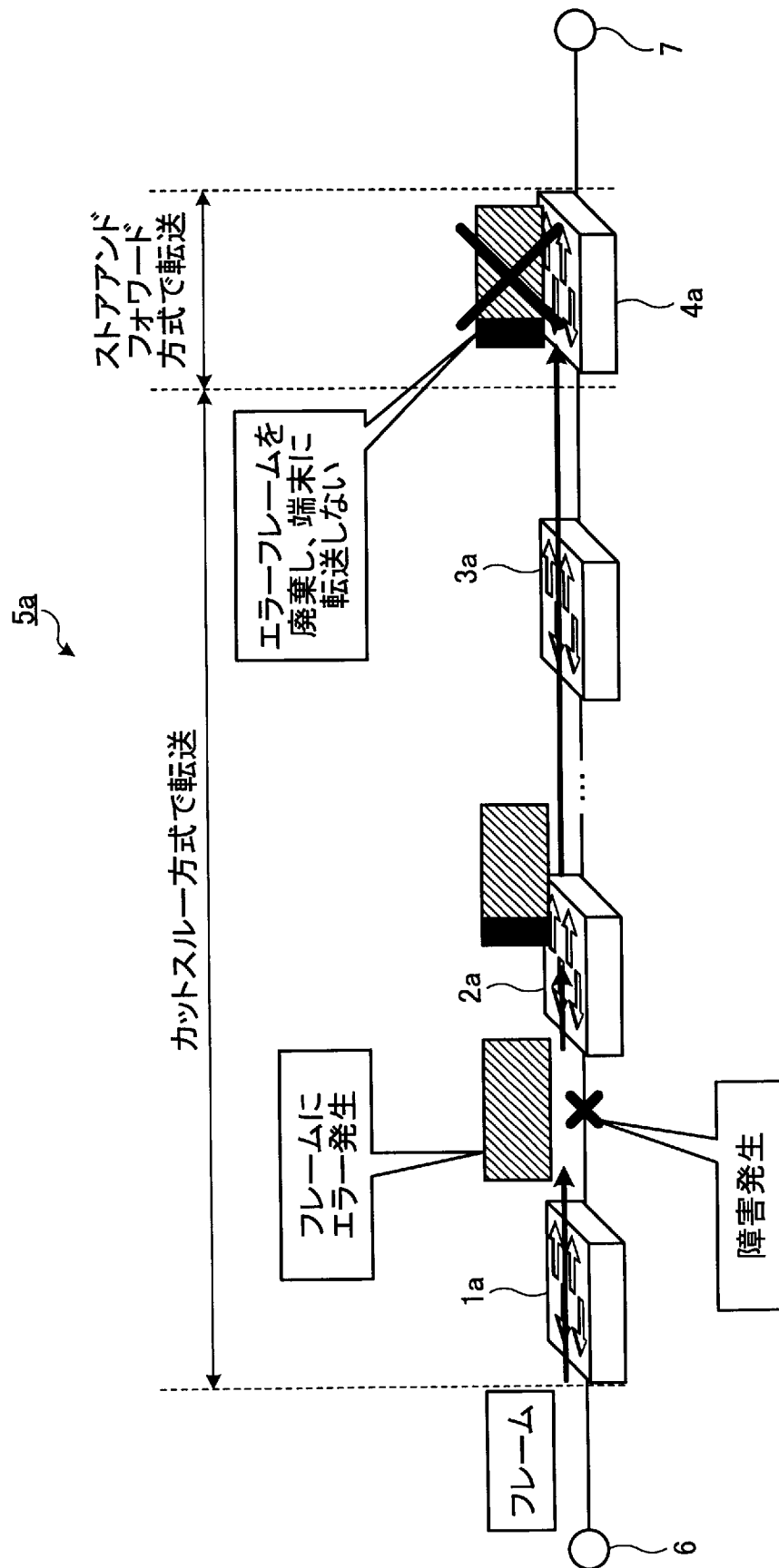
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/081756

A. CLASSIFICATION OF SUBJECT MATTER

H04L12/28(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L12/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 4308297 B2 (Mitsubishi Electric Corp.), 05 August 2009 (05.08.2009), paragraph [0087] (Family: none)	1-8
A	US 2011/0022935 A1 (MCDANIEL, S), 27 January 2011 (27.01.2011), paragraph [0087] & US 2008/0091857 A1	1-8
A	US 6091707 A (EGBERT C et al.), 18 July 2000 (18.07.2000), column 12, lines 20 to 22 (Family: none)	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 January 2017 (10.01.17)

Date of mailing of the international search report
17 January 2017 (17.01.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/081756

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2015/0347218 A1 (DOMINGUES, PE et al.), 03 December 2015 (03.12.2015), abstract (Family: none)	1-8
A	US 2013/0016724 A1 (THALER, PA), 17 January 2013 (17.01.2013), abstract (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04L12/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04L12/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 4308297 B2 (三菱電機株式会社) 2009.08.05, [0087] (ファミリーなし)	1-8
A	US 2011/0022935 A1 (MCDANIEL, S) 2011.01.27, [0087] & US 2008/0091857 A1	1-8
A	US 6091707 A (EGBERT C et al.) 2000.07.18, column 12, lines 20-22 (ファミリーなし)	1-8

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

10.01.2017

国際調査報告の発送日

17.01.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

速水 雄太

5 X

3365

電話番号 03-3581-1101 内線 3596

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2015/0347218 A1 (DOMINGUES, PE et al.) 2015.12.03, abstract (ファミリーなし)	1-8
A	US 2013/0016724 A1 (THALER, PA) 2013.01.17, abstract (ファミ リーなし)	1-8