



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년02월24일
(11) 등록번호 10-1110086
(24) 등록일자 2012년01월19일

(51) Int. Cl.

H01L 29/78 (2006.01)

(21) 출원번호 10-2004-0097395
(22) 출원일자 2004년11월25일
심사청구일자 2009년11월25일
(65) 공개번호 10-2005-0054441
(43) 공개일자 2005년06월10일
(30) 우선권주장

10/727,709 2003년12월04일 미국(US)

(56) 선행기술조사문헌

Organic thin-film transistors: A review of recent advances, VOL.45, NO.1, IBM J. RES. & DEV. (2001년 1월 공개)*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

알카텔-루센트 유에스에이 인코포레이티드
미국 뉴저지 07974 머레이 힐 마운틴 애비뉴
600-700

(72) 발명자

바오, 제난

미국, 07041, 뉴저지, 밀번, 클린톤 플레이스 6

(74) 대리인

장훈

전체 청구항 수 : 총 9 항

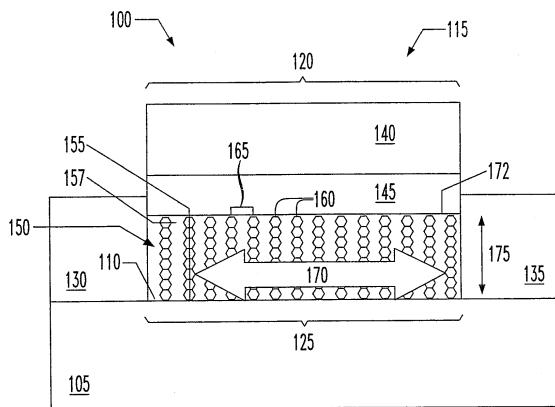
심사관 : 최정민

(54) 치밀화층들로 형성된 능동 채널들을 갖는 유기 전계-효과 트랜지스터들

(57) 요 약

본 발명은 장치 및 장치를 제조하는 방법에 관한 것이다. 장치는 표면을 갖는 기판(substrate) 및 기판의 표면에 인접하여 위치된 유기 전계-효과 트랜지스터(OFET)를 구비한다. OFET는 게이트, 채널, 소스 전극 및 드레인 전극을 포함한다. 채널은 공액 다중 결합들(conjugated multiple bonds)을 갖는 유기 분자들의 치밀화층(densified layer)을 포함하고, 유기 분자들의 축들은 표면에 실질적으로 수직으로 배향된다.

대 표 도 - 도1



특허청구의 범위

청구항 1

표면을 갖는 탄성중합체 기판으로서, 상기 탄성중합체 기판은 적어도 10% 팽창할 수 있는, 상기 탄성중합체 기판; 및

상기 기판의 상기 표면에 인접하여 위치되고, 게이트, 채널, 소스 전극 및 드레인 전극을 포함하는 유기 전계-효과 트랜지스터를 포함하고,

상기 채널은 공액 다중 결합들(conjugated multiple bonds)을 갖는 유기 분자들의 치밀화층을 포함하고, 상기 유기 분자들의 축들은 상기 표면에 수직으로 배향되는, 장치.

청구항 2

제 1 항에 있어서,

상기 유기 분자들의 치밀화층은 적어도 7 분자/ nm^2 의 표면 밀도를 갖는, 장치.

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 치밀화층은 균일한 배향(uniform orientation)을 갖는 상기 유기 분자들에 의해 규정되고, 상기 균일한 배향은 1보다 큰 편광비를 제공하는, 장치.

청구항 5

제 4 항에 있어서,

상기 균일한 배향은 상기 소스 및 드레인 전극들 사이의 전류 흐름의 방향에서 일치하는, 장치.

청구항 6

기판을 제공하는 단계; 및

유기 전계-효과 트랜지스터를 위한 채널을 형성하는 단계를 포함하고,

상기 채널 형성 단계는:

상기 기판의 치수를 팽창된 치수로 증가시키기 위해 원래의 구성으로부터 상기 기판을 팽창시키는 단계로서, 상기 팽창된 치수는 상기 원래의 구성의 상기 기판의 등가 부분보다 적어도 10% 더 긴, 상기 기판을 팽창시키는 단계;

상기 팽창된 치수 동안에 상기 기판 상에 공액 다중 결합들을 갖는 유기 분자들의 층을 형성하는 단계; 및

상기 기판을 상기 원래의 구성으로 복원시키는 단계를 포함하는, 방법.

청구항 7

제 6 항에 있어서,

상기 기판은 제 1 기판이고, 상기 방법은 제 2 기판상에 상기 유기 전계-효과 트랜지스터의 게이트, 소스 전극 및 드레인 전극을 형성하는 단계 및 상기 제 1 및 제 2 기판들을 함께 결합함으로써 상기 소스 및 드레인 전극 사이에 및 상기 게이트에 근접하여 상기 채널을 배치시키는 단계를 더 포함하는, 방법.

청구항 8

제 6 항에 있어서,

상기 팽창 단계는 상기 기판의 적어도 일부를 가열하는 단계를 포함하는, 방법.

청구항 9

제 6 항에 있어서,

상기 팽창 단계는 상기 유기 전계-효과 트랜지스터의 소스 및 드레인 전극들 사이의 전류 흐름의 방향과 일치하는 측방향 치수(lateral dimension)로 상기 기판의 일부를 기계적으로 신장시키는 단계를 포함하는, 방법.

청구항 10

기판을 제공하는 단계; 및

유기 전계-효과 트랜지스터를 위한 채널을 형성하는 단계를 포함하고,

상기 채널 형성 단계는:

상기 기판의 치수를 팽창된 치수로 증가시키기 위해 원래의 구성으로부터 상기 기판을 팽창시키는 단계로서, 상기 유기 전계-효과 트랜지스터의 소스 및 드레인 전극들 사이의 전류 흐름의 방향과 일치하는 측방향 치수로 상기 기판의 일부를 기계적으로 신장시키는 단계를 포함하는, 상기 기판을 팽창시키는 단계;

상기 팽창된 치수 동안에 상기 기판상에 공액 다중 결합들을 갖는 유기 분자들의 층을 형성하는 단계; 및

상기 기판을 상기 원래의 구성으로 복원시키는 단계를 포함하는, 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0009] 발명의 기술분야

본 발명은 일반적으로 유기 전계-효과 트랜지스터들(OFET)의 제조 방법에 관한 것으로서, 더 구체적으로는 높은 이동성 채널들 및 최종 OFET 구조체를 갖는 OFET들을 제조하기 위한 방법들에 관한 것이다.

[0010] 발명의 배경

트랜지스터의 능동 채널이 유기 재료(organic material)로 제조되는 유기 전계-효과 트랜지스터들(OFET)의 사용의 관심이 증가되고 있다. 유용성을 위해, 유기 재료는 채널과 연관된 게이트에 전압을 인가함으로써 디바이스가 스위칭될 때 정공들(holes) 또는 전자들(electrons)의 채널을 지지하는 것이 가능해야 한다. 더욱이, 유기 재료의 캐리어 또는 전계-효과 이동성은 디바이스가 온 대 오프(on versus off)일 때 소스(source)와 드레인(drain) 사이의 도전성(conductivity)의 큰 증가를 촉진하는데 충분해야 한다.

[0011] 종래의 OFET들의 능동 채널은 공액 결합들(conjugated bonds)을 갖는 폴리머들 또는 올리고머들(oligomers)과 같은 유기 분자들로 구성된다. 예를 들면, 인접 유기 분자들의 π -궤도들(pi-orbitals) 사이의 중첩은 채널이 도전성이 되게 한다. 몇몇 경우들에서, 유기 분자 내로의 전극들의 제거(산화(oxidation)를 경유한) 또는 삽입(환원(reduction)을 경유하는)에 의한 도핑은 이들의 도전성을 향상시킬 수 있다. 채널의 캐리어 이동성을 향상시키기 위한 접근들은 유기 분자들의 기동형 스택들을 함께 수소 결합하는 것과 기판 상에 유기 분자들을 위한 정렬층들(alignment layers)을 준비하는 것을 포함한다. 그럼에도, 현존하는 OFET들은 부분적으로는, "on" 대 "off" 상태에서 드레인 전류의 작은 차이에 기인하여 낮은 캐리어 이동성 및 따라서 열악한 감도를 갖는 채널 구역들을 계속 갖는다.

발명이 이루고자 하는 기술적 과제

[0012] 따라서, 본 발명은 그의 캐리어 이동성이 이전의 OFET들보다 높은 채널을 갖는 OFET 및 이러한 디바이스의 제조를 위한 방법을 제공함으로써 종래의 디바이스들과 연관된 단점들을 극복한다.

발명의 구성 및 작용

[0013]

발명의 요약

[0014]

본 발명은 채널 내에 패킹된 선형 유기 분자들의 밀도 및 균일성(uniformity)이 부적절하기 때문에 현존하는 OFET들의 채널의 캐리어 이동성이 낮은 것을 인식한다. 채널 내의 유기 분자들의 밀도 및 균일성의 증가는 채널의 캐리어 이동성을 향상시킨다. 이는 이어서 채널의 도전성을 증가시키고 향상된 감도를 갖는 OFET 디바이스들의 제조를 허용한다.

[0015]

본 발명의 일 실시예는 장치를 제공한다. 장치는 표면을 갖는 기판 및 기판의 표면에 인접하여 위치된 유기 전계-효과 트랜지스터를 구비한다. 트랜지스터는 게이트, 채널, 소스 전극 및 드레인 전극을 포함한다. 채널은 공액 다중 결합들을 갖는 유기 분자들의 치밀화층을 포함하고, 유기 분자들의 층들은 표면에 실질적으로 수직으로 배향된다.

[0016]

다른 실시예에서, 본 발명은 유기 전계-효과 트랜지스터를 제조하는 방법을 또한 제공한다. 상기 방법은 기판을 제공하고 유기 전계-효과 트랜지스터를 위한 채널을 형성한다. 채널의 형성은 팽창된 치수로 기판의 치수를 증가시키도록 원래 형상으로부터 기판을 팽창시키는 단계를 포함한다. 공액 다중 결합들을 갖는 유기 분자들의 층이 팽창된 치수 동안에 기판 상에 형성된다. 기판은 실질적으로 원래 형상으로 복원된다.

[0017]

본 발명은 첨부 도면들을 숙독할 때 이하의 상세한 설명으로부터 가장 양호하게 이해된다. 다양한 특징들은 축적대로 도시되지 않을 수도 있고 명료한 설명을 위해 임의로 확장되거나 축소될 수도 있다. 이제, 첨부 도면들과 관련하여 취한 이하의 상세한 설명들을 참조한다.

[0018]

상세한 설명

[0019]

본 발명은 현존하는 유기 전계-효과 트랜지스터들(OFET들)의 채널 구역이 부적절한 이유를 이해함으로부터 이점들을 갖는다. 구체적으로, 채널의 유기 분자들은 낮은 패킹 밀도(packing density)를 갖고 균일하게 패킹되지 않는다. 따라서, 종래의 OFET들의 성능은 이들의 채널들의 캐리어 이동성이 열악하기 때문에 문제가 있다. 더욱이, 본 발명에 앞서, 유기 분자들의 패킹의 밀도 또는 균일성이 어떠한 방식으로 증가될 수 있는지가 인식되지 않았다. 이 실패는 부분적으로는 실리콘 또는 다양한 플라스틱들과 같은 OFET들에 사용되는 종래의 기판들이 비탄성적이라는 사실에 기인한다.

[0020]

본 발명은 처음으로 탄성 기판의 사용이 OFET의 채널 구역을 형성하는 유기 분자들의 밀도 및 균일성을 증가시키기 위한 신규한 결과 효용성 변수를 제공한다는 것을 인식한다. 본원에 사용될 때 용어 기판(substrate)은 변형 또는 팽창력이 제거될 때 그의 원래 형상으로 복원되는 것이 가능한 임의의 탄성 재료를 칭한다. 팽창되는 동안 기판 상에 유기 분자들의 층을 형성하는 것은 이전에 얻어질 수 있는 것보다 더 조밀한 유기 분자들의 층이 형성되는 것을 허용한다. 더욱이, 유기 분자들은 분자들을 함께 유지하기 위한 분자들 사이의 수소 결합의 필요 없이 더 조밀하게 패킹된다. 이는 유리하게는 더 넓은 군의 유기 화합물들이 채널을 형성하는데 사용될 수 있게 한다. 이러한 재료들을 합성하는 부가의 과제들에 부가하여, H-결합 부위들(H-bonding sites)과 같은 극성 그룹들을 포함하는 분자들은 더 용이하게 습기를 흡수하여, 부식(corrosion) 및 단락(shorting)에 기인하는 더욱 급속한 디바이스 고장을 유도하는 경향이 있다.

[0021]

게다가, 기판을 그의 원래 형상으로 복원시키는 것과 연관된 압축력은 한 배향에서의 유기 분자들의 정렬을 촉진한다. 더욱이, 유기 분자들의 더욱 균일한 배향은 기판 표면 상에 정렬층을 준비하는 부가의 기술적 복잡성을 없이 성취될 수 있다. 종래의 정렬층들은 전형적으로, 마찰 방향에 수직인 방향에서의 전하 캐리어 운반을 방해할 수 있는 홈들(grooves) 및 리지들(ridges)을 갖는 마찰면(rubbed surface)을 포함한다. 예를 들면, 마찰 전달형 테플론(friction-transferred Teflon™) 정렬층은 대부분의 용제들(solvents)이 이 표면에서 적절하게 습윤될 수 없고 따라서 성막(film formation)에 불균일성을 유도하는 이러한 낮은 표면 에너지를 갖는다. 유기 분자들의 더 조밀하고 더 균일한 패킹된 층은 유기 분자들의 층의 전하 전달 특성들이 공액 결합들의 시스템을 형성하도록 일반적으로 각각 하나 이상의 공액 결합들을 갖는 유기 분자들의 조밀하고 균일한 배향에 의존하기 때문에 장점이 있다. 하나의 유기 분자로부터 다른 유기 분자로의 전하 전달의 효율은, 인접 유기 분자들의 공액 결합 시스템 사이의 거리가 감소됨에 따라 증가한다.

[0022]

도 1은 본 발명의 예시적인 장치(100)의 부분의 개략적인 표현을 도시한다. 장치(100)는 바이오센서들, 집적 회로들, 디스플레이들 및 메모리 디바이스들과 같은 임의의 수의 적용들에 사용될 수도 있다. 장치는 폴리디메틸 실록산(PDMS)과 같은 표면(11)을 갖는 기판(105) 및 기판(105)의 표면(110)에 인접하여 위치된 유기 전계-효

과 트랜지스터(115)를 구비한다. 트랜지스터(115)는 게이트(120), 채널(125), 및 소스 및 드레인 전극들(130, 135)을 포함한다. 소스 및 드레인 전극들(130, 135)은 금과 같은 금속, 또는 도전성 유기 폴리머로 제조된다. 게이트(120)는 또한 금으로 제조될 수 있는 게이트 전극(140), 및 실리콘 또는 알루미늄 옥사이드로 구성된 게이트 유전체(145)를 구비한다. 당 기술 분야의 숙련자들에 공지된, OFET(115)의 다른 구성들은 본 발명의 범주 내에 있다.

[0023] 채널(125)은 섹시티오펜(sexithiophene)과 같은 공액 다중 결합들을 갖는 유기 분자들의 치밀화층(densified layer)(150)을 포함한다. 바람직하게는, 유기 분자들의 장축들(155)은 기판의 표면(110)에 실질적으로 수직으로(예를 들면, 약 90°) 배향된다. 물론, 다른 유리한 실시예들에서, 단축들(157)이 기판의 표면(110)에 실질적으로 수직으로(예를 들면, 약 90°) 배향될 수 있다.

[0024] 여기서, 유기 분자들의 층(150)은, 상부에 층(150)이 형성되어 있는 기판- 표면(110)에 대해 평행하게 층(150)이 물리적으로 인장되어 있는 경우 치밀화로서 칭한다. 치밀화층(150)에서, 스트레인(strain)은 유기 분자들의 과밀도를 초래하는 팽창력이다. 치밀화층(150)은 스트레인을 갖는데, 이는 분자 과밀도가 동일한 조성의 별크 층(bulk layer)에서 발견될 수 있는 더 낮은 값으로 이완되어 있지 않기 때문이다. 치밀화층(150)은 스트레인의 완전한 이완을 위해서는 너무 얇은데, 이는 기판 표면에서의 분자들의 과밀도에 의해 유발된다. 분자들의 치밀화층(150)을 형성하기 위한 일 방법은 신장된 기판(105) 상에 분자들을 적층하고 이어서 기판(105)을 신장해제(unstretch)시키는 것이다. 이러한 프로세스는 층이 비신장 기판 상에 직접 형성되는 경우 발생하지 않을 수 있는 분자들의 과밀도를 생성할 수 있다.

[0025] 바람직하게는, 유기 분자들의 치밀화층(150)은 적어도 약 7 분자/nm²의 표면 밀도를 갖는다. 치밀화층(150)의 인접 유기 분자들(160)이 약 3.8 Å 보다 작고, 더욱 바람직하게는 약 3.5 Å 보다 작은 평균 분리 거리(165)를 갖는 것이 또한 바람직하다. 공액 π 결합들을 갖는 인접 유기 분자들(160)에서, 평균 분리 거리(165)는 π 결합들 사이의 거리를 칭한다.

[0026] 상술한 바와 같이, 전하 이동성을 향상시키기 때문에 치밀화층(150)의 유기 분자들이 균일한 배향을 갖는 것이 유리하다. 균일한 배향은 약 1보다 큰 편광비(polarization ratio)에 의해 나타난다. 편광비는 수직 편광을 갖는 투과광(transmitted light)에 대한 하나의 편광의 투과광의 비로서 정의된다. 편광비를 측정하기 위한 편광 광학 분광학 절차(polarization optical spectroscopy procedures)는 당 기술 분야의 숙련자들에게 공지되어 있고, 따라서 본원에 설명할 필요가 없다. 예를 들면, 그대로 본원에 참조에 의해 합체되어 있는 첸 엑스. 엘.(Chen, X. L.), 로빙거 에이. 제이.(Lovinger, A. J.) 등의 J., Chem. Mater. 13, 1341(2001); 수에 쥐.(Xue, G.) 등의 Langmuir 16, 1834(2000); 애먼드슨 케이. 알.(Amundson, K. R.) 등의 Thin Solid Film 414, 143(2002); 시링하우스 에이치.(Siringhaus, H.) 등, Appl. Phys. Lett. 77, 406(2002)을 참조한다.

[0027] 바람직하게는, 유기 분자들의 치밀화층(150)의 편광비는 약 1 이상이고, 더욱 바람직하게는 약 2 이상이다. 더욱 더 바람직하게는 유기 분자들의 치밀화층(150)의 균일 배향의 방향은 소스 및 드레인 전극들(130, 135) 사이의 전류 흐름(170)의 방향에서 실질적으로 일치한다. 그러나, 몇몇 실시예들에서, 팽창 방향에 수직인 전류 흐름(170)은 또한 더 높은 전하 캐리어 이동성을 가질 수 있고, 따라서 드레인 및 소스 전극들(130, 135)을 이에 따라 배열하는 것이 바람직하다. 장치(100)의 다수의 대안 실시예들이 본 발명의 범주 내에 있다. 기판(105)은 바람직하게는 원래 길이의 적어도 3배로 팽창될 수 있고, 인가된 팽창력이 해제되면 기판(105)은 실질적으로(예를 들면 약 10% 이내로) 원래 길이로 복원된다. 적합한 탄성중합체들(elastomers)의 예들은 폴리이소프렌(polyisoprene), 폴리부타디엔(polybutadiene), 폴리클로로프렌(polychloroprene), 폴리(에틸아크릴레이트), 폴리부틸메타크릴레이트(polybutylmethacrylate) 또는 실리콘 고무들을 포함한다. 바람직한 실리콘 고무들은 PDMS와 같은 알킬-치환 폴리실록산(alkyl-substituted polysiloxanes)들을 포함한다. 바람직하게는, 탄성중합체 기판(105)은 약 300°C 이하, 더욱 바람직하게는 약 23°C 보다 낮은 유리 천이 온도(T_g)를 갖는다.

[0028] 장치(100)의 몇몇 유리한 실시예들에서, 치밀화층(150)의 유기 분자들은 공액 π 시스템의 결합들을 갖지만, 유기 분자들의 임의의 반도체 재료들이 본 발명의 범주 내에 있다. 바람직하게는, 치밀화층(150)의 유기 분자들은 정렬된 결정 또는 다결정 구조체(polycrystalline structure)를 갖는다. 유기 분자들은 반도체 치밀화층(150)을 형성하는 것이 가능한 임의의 탄소 함유 화합물들일 수 있다. 몇몇 실시예들에서, 치밀화층(150)은 인접 유기 분자들(160) 사이의 수소 결합이 가능한 화학 그룹들을 갖는 유기 분자들이 실질적으로 없다.

[0029] 바람직하게는, 치밀화층(150)은 약 $10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 보다 큰 전계-효과 이동성을 갖는다. 더욱 더 바람직하게는, 치밀화층(150)은 알파-섹시티오펜(alpha-sexithiophene)과 같은 폴리- 또는 올리고티오펜들

(oligothiophenes)에 의해 예시되는 바와 같은 공액 π 시스템을 갖는 분자들에 의해 제공되는 바와 같은, 약 $10^{-2} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 보다 큰 전계-효과 이동성을 갖는다. 다른 유리한 실시예들에서, 인가 게이트 전압이 없을 때에 대한, 전압이 게이트(120)에 인가될 때의 OFET(115)의 드레인 전류의 비율은 적어도 약 10:1이다. 예를 들면, -100 V의 게이트 전압이 p-채널 유기 반도체에 인가될 때, 게이트 유전체(145)와 치밀화층(150) 사이의 계면(172)의 약 50 Å 이내인 치밀화층(150)에서의 소스로부터 드레인(130, 135)으로의 도전성은 적어도 약 10^6 S cm^{-1} 이다.

[0030] 치밀화층(150)의 바람직한 유기 분자들은 폴리티오펜 및 올리고티오펜을 포함한다. 본 발명의 목적을 위해, 올리고티오펜은 티오펜의 2 내지 100 반복 단위들을 갖고, 폴리티오펜은 티오펜의 100 보다 큰 반복 단위들을 갖는다. 그러나, 다른 반도체 유기 화합물들이 또한 본 발명의 범주 내에 있다. 비제한적인 예들은 올리고페닐 또는 폴리페닐 화합물들을 포함한다. 치밀화층(150)의 유기 분자는 또한 펜타센(pentacene)과 같은 서로 결합된 벤젠, 나프탈렌 또는 안트라센 링들과 같은 상이한 벤조이드 방향족 링 구조체들, 비벤조이드 방향족 링들, 티오펜(thiophene)과 같은 헤테로사이클릭 링들, 또는 코폴리(바이티오펜플루오렌)과 같은 이들 구조체들의 공중합체들(copolymers)의 조합들을 포함할 수도 있다.

[0031] 치밀화층(150)의 몇몇 바람직한 유기 분자들은 이들이 더 조밀하고 더 균일한 패킹을 촉진하기 때문에 실질적으로 동일 평면상의 방향족 그룹들을 갖는다. 용어 실질적으로 동일 평면상의 방향족 그룹들은 유기 분자 내의 적어도 두 개의 인접한 방향족 그룹들이 방향족 그룹들 사이에 약 23° 보다 작은 비틀림각을 갖는 것을 칭한다. 예를 들면, 알파-섹시티오펜 내의 인접 티오펜 링들은 약 10° 의 비틀림각(twist angle)을 갖고 따라서 티오펜 링들은 실질적으로 동일 평면에 있는 것으로 고려된다. 대조적으로, 바이페닐 구조체 내의 두 개의 융합 벤젠 링들은 약 23° 의 비틀림각을 갖고, 따라서 벤젠 링들은 동일 평면에 있지 않다.

[0032] 몇몇 바람직한 실시예들에서, 치밀화층(150)의 유기 분자들은 이것이 또한 더 조밀하고 더욱 균일한 패킹을 촉진하기 때문에 선형 유기 분자들이다. 선형 유기 분자들의 예들은 폴리티오펜들, 알파-섹시티오펜과 같은 올리고티오펜들, 또는 코폴리(바이티오펜 플루오렌)과 같은 티오펜들의 유도체들(derivatives)을 포함한다. 그러나, 다른 실시예들에서, 가지형 유기 분자들 또는 티오펜들의 3-위치들에서 알킬 사슬 치환된(alkyl chain substituted) 올리고티오펜들과 같은 결사슬들(sidechains)을 갖는 분자들이 사용될 수 있다.

[0033] 치밀화층(150)은 유기 분자들의 단일 분자층 또는 유기 분자들의 다중층들을 포함할 수도 있다. 치밀화층(150)은 약 20 Å 이상의 두께(175)를 가질 수 있다. 몇몇 바람직한 실시예들에서, 치밀화층(150)은 약 2 내지 약 100 Å의 두께(175)를 갖는다. 몇몇 실시예들에서, 약 5 Å 보다 작은 두께가 바람직한데, 이는 캐리어들이 게이트 유전체 표면으로부터 50 Å 이내인 채널 내에 대부분 구속되기 때문이다.

[0034] 장치(100)의 몇몇 실시예들에서, 기판 표면(110)에 치밀화층(150)의 유기 분자들을 고유 결합하는 것이 바람직하다. 기판(105)으로의 공유 결합 부착은 더 조밀하고 더욱 균일한 층(150)의 생성을 촉진한다. 몇몇 경우들에서, 기판 표면(110)은 이하에 더욱 설명되는 바와 같이 기판 표면(110)에 대한 치밀화층(150)의 유기 분자들의 공유 결합 부착(covalent attachment)을 증진하도록 기능화된다. 이러한 실시예들에서, 신장된 기판에 대한 공유 결합을 촉진하도록 트리클로로실란들 또는 메틸옥시실란들과 치밀화층(150)의 유기 분자들을 기능화하는 것이 또한 유리하다. 그러나, 다른 실시예들에서, 치밀화층(150)의 유기 분자들은 기판(105)으로의 공유 결합 부착 없이 기판 표면 상에 간단하게 적층된다.

[0035] 도 2a 내지 도 2g는 OFET 장치(200)를 형성하기 위한 본 발명의 예시적인 방법의 선택된 단계들을 도시한다. 먼저 도 2a를 참조하면, 방법은 예를 들면 PDMS 또는 상술한 바와 같은 다른 재료들을 포함하는 기판(205)을 제공하는 단계를 포함한다. 이제, 도 2b를 참조하면, 기판(205) 상의 소스 및 드레인 전극들(210, 215)의 형성이 도시되어 있다. 금속 소스 및 드레인 전극들(210, 215)은 금, 은, 백금, 및 팔라듐과 같은 재료들로 제조될 수 있다. 이러한 재료들은 진공 증착(vacuum deposition), 열적 증착(thermal evaporation) 또는 전자 빔 증착(electron beam evaporation)과 같은 종래의 기술들, 이어서 전자 구조체들(210, 215)을 규정하기 위한 종래의 리소그래피 프로세스들을 경유하는 패터닝에 의해 증착될 수 있다. 대안적으로, 소스 및 드레인 전극들(210, 215)은 도전성을 증가시키기 위해 도핑될 수 있는 폴리아닐린들 또는 폴리티오펜과 같은 도전성 폴리머들, 또는 흑연 및 도전성 폴리머들로 구성된 도전성 잉크로 제조될 수 있다. 잉크젯 인쇄, 스크린 인쇄, 또는 몰딩(molding)과 같은 종래의 기술들이 이들 소스 및 드레인 전극 구조체들(210, 215)을 형성하는데 사용될 수 있다.

[0036] 이제, 도 2c를 참조하면, 기판(205)은 팽창된 치수(220)로 기판(205)의 적어도 하나의 치수를 증가시키기 위해,

도 2a 및 도 2b에 도시된 바와 같이 그의 원래 형상으로부터 팽창된다. 예를 들면, 기판은 그의 원래 형상과 비교할 때 적어도 약 10%만큼, 더욱 바람직하게는 적어도 약 50%만큼 팽창될 수 있다. 기판(205)은 기판(205)의 적어도 일부를 가열함으로써 팽창될 수 있다. 본 발명의 기술 분야의 숙련자들에 의해 양호하게 이해되는 바와 같이, 기판(205)으로서 사용하기에 적합한 소정 재료들은 큰 열팽창 계수들을 갖고, 따라서 가열시에 팽창할 것이다. 대안적으로, 전체 기판(205)이 가열될 수 있고, 이 경우 기판(205)의 모든 3개의 치수들이 동시에 팽창될 수 있다. 다른 방법들이 기판을 팽창하는데 사용될 수 있다. 예를 들면, PDMS와 같은 소정 기판들(205)은 약 100% 이상만큼 기판(205)의 체적을 팽창시키도록 헥산(hexane)과 같은 용제 내에 침지될 수 있다.

[0037] 대안적으로, 기판(205)은 팽창된 치수(220)에서 기판(205)의 부분을 기계적으로 신장시킴으로써 팽창될 수 있다. 물론, 기판(205)은 한 개, 두 개 또는 세 개의 치수들에서 신장될 수 있다. 그러나, 몇몇 바람직한 실시예들에서, 도 1에 도시된 유기 분자들의 장축들(155)에 측방향인 일 치수(220)에서 기판을 신장시키는 것이 바람직하다. 몇몇 실시예들에서, 예를 들면 기판은 소스 및 드레인 전극들(210, 215) 사이의 의도된 전류 흐름(225)의 방향과 실질적으로 일치하는 치수(220)에서 신장된다. 의도된 전류 흐름(225)과 실질적으로 동일한 방향에서의 신장은 예를 들면 이하에 더 상세히 설명되는 바와 같이 더 근접한 π - π 결합 적층(pi-pi bonding stacking)을 갖는 유기 분자들의 치밀화층의 형성을 유리하게 촉진한다. 대안적으로, 다른 바람직한 실시예들에서, 유기 분자들의 장축들(155)에 측방향으로 및 의도된 전류 흐름(225)의 방향에 수직으로(도 2c에 도시된 단면의 평면으로부터 나오는 화살표(227)) 기판을 신장시키는 것이 바람직하다. 의도된 전류 흐름(225)과 실질적으로 수직인 방향(227)으로의 신장은 유기 분자들의 치밀화층의 더욱 균일한 배향에 기인하여 유리하고, 이는 이어서 전류 흐름 방향(225)에서의 더 높은 전하 캐리어 이동성을 제공한다. 기판(205)이 약 23°C보다 낮은 T_g 를 가지면, 신장은 실온에서 수행될 수 있다. 대안적으로, 기판(205)은 신장 전에 그의 T_g 이상으로 가열될 수 있다.

[0038] 다음, 도 2d에 도시된 바와 같이, 기판(230)의 표면은 기판의 표면 특성을 변경시키도록 변형된다. 표면 변형(surface modification)은 기판 표면(230) 상의 유기 분자들의 성장을 유리하게 증진할 수 있고, 몇몇 경우들에는 하기에 설명하는 바와 같이 기판(205)에 대한 유기 분자들의 공유 결합을 촉진한다. 변형된 표면은 또한 유기 분자들의 자체 조립층(self-assembling)의 에피택셜 성장(epitaxial growth)을 경유하여 유기 분자들의 균일한 층의 형성을 증진할 수도 있다. 표면 변형의 예로서, PDMS 기판 표면(230)은 30 sccm의 유량 및 100 V에서의 30 mTorr의 압력을 갖는 반응성 이온 에칭기[플라마-챔, 인크.(Plama-Therm, Inc.)에서 1 내지 2초 동안 화살표 240으로 나타낸 산소 플라즈마로의 노출에 의해 실란을 그룹들(-SiOH)(235)을 갖도록 변형될 수 있다. 그러나, 방법의 다른 실시예들에서, 기판 표면(230)은 변형되지 않는다.

[0039] 이제, 도 2e를 참조하면, 기판이 팽창된 치수(220)에 있는 동안 기판(205) 상의 공액 다중 결합들(245)을 갖는 유기 분자들의 층의 형성이 도시되어 있다. 도시된 방법에서, 유기 분자들(250)의 한 단부는 기판(205)에 공유 결합된다. 공유 결합은 더 조밀하고 균일한 유기 분자들(245)의 층의 형성을 증진한다.

[0040] 예를 들면, 그의 표면(230)이 실란을 그룹들(235)로 변형된 상술한 PDMS 기판(205)을 고려한다. 테트라데실-1-에닐 트리클로로실란과 같은 트리클로로실란- 및 비닐-종결 링커 분자들(255)이 실란을 그룹들(235)에 공유 결합 부착된다. 이어서, 비닐 그룹들이 화학 생성 오존에 의해 카르복실 그룹들(carboxyl groups)으로 산화된다. 다음, 카르복실 그룹들은 에스테르화 반응을 경유하여 알코올-종결 유기 분자들(245)과 반응하여 유기 분자들(245)을 기판(205)에 공유 결합 부착시킨다.

[0041] 물론, 당 기술 분야의 숙련자들에게 공지된 다른 방법들이 유기 분자들(245)을 기판(205)에 공유 결합 부착하는 데 사용될 수 있다. 예를 들면, 그대로 본원에 참조에 의해 합체되어 있는 콜렛 제이.(Collet J.) 등, Appl. Phys. Lett. 76, 1339(2000)를 참조한다. 그러나, 방법의 다른 실시예들에서, 유기 분자들(245)은 기상(vapor phase) 또는 용액 증착(solution deposition) 또는 다른 종래의 프로세스들을 경유하여 공유 결합 부착 없이 변형된 또는 미변형된 기판(205) 상에 간단하게 적층된다. 이 접근법은 공유 결합 부착보다 적은 처리 단계들을 필요로 하는 장점을 갖지만, 몇몇 경우에 신장된 기판(205)이 그의 원래 형상으로 복원될 때 필름에 크랙들(cracks)이 형성되는 가능성이 있다.

[0042] 이제, 도 2f를 참조하면, 채널 구역(260)을 형성하도록 실질적으로 그의 원래 형상으로 기판(205)을 복원시킨 후의 디바이스(200)가 도시되어 있다. 물론, 당 기술 분야의 숙련자는 기판(205)이 표면 변형 전의 또는 기판의 표면(230)으로의 유기 분자들(245)의 공유 결합 부착 전의 동일한 치수들로 정확하게 복원되지 않을 수도 있다는 것을 이해할 것이다. 예를 들면, 하나 이상의 치수(220)에서 팽창되어 있는 기판(205)은 이완 후에 최대

약 10%만큼 그의 원래 형상으로부터 변경될 수 있다.

[0043] 몇몇 바람직한 실시예들에서, 한 치수(265)에서 팽창된 치수(220)를 이완시킴으로써 기판(205)을 실질적으로 원래 형상으로 복원하는 것이 유리하다. 한 방향(265)으로 기판(205)을 이완시키는 것과 연관된 압축력(compressive force)은 압축력과 동일한 방향(265)으로 유기 분자들(245)의 더 치밀한 또는 균일한 유기화를 증진한다. 더욱 더 바람직하게는, 원래 형상으로의 이완은, 채널(260)의 캐리어 이동성을 향상시키기 때문에 소스 및 드레인 전극들(210, 215) 사이의 전류 흐름(225)의 방향과 실질적으로 일치하는 방향(265)에서 수행된다.

[0044] 방법의 소정의 바람직한 실시예들에서, OFET 디바이스(200)는, 원래 비팽창 형상으로 있을 때 동일한 기판(205) 상에 형성될 수 있는 유기 분자들의 표면 밀도보다 적어도 약 10%, 더 바람직하게는 적어도 약 50% 더 큰 유기 분자들(245)의 표면 밀도를 갖는 채널 구역(260)을 구비한다.

[0045] 이제, 도 2g를 참조하면, 게이트(270)의 형성 후의 OFET(200)가 도시되어 있다. 게이트(270)는 게이트 전극(275)과 게이트 유전체(280)를 포함한다. 게이트 유전체(280)는 기판(205) 상에 열적 증착된 실리콘 옥사이드 또는 알루미늄 옥사이드와 같은 비유기층을 증착함으로써 형성될 수 있다. 대안적으로, 게이트 유전체(280)는 기판(205) 상에 절연성 유기 폴리머들 또는 유기 폴리머/비유기 복합물들을 스판-코팅함으로써, 또는 파릴렌 등의 폴리-파라-실리렌들(poly-para-xylylenes)과 같은 모노머(monomer) 또는 유기 폴리머들의 화학 기상 증착에 의해 형성될 수 있다. 예로서, 폴리이미드 또는 폴리메틸메타크릴레이트와 같은 폴리머들이 단독으로 또는 게이트 유전체(280)의 유전 상수를 증가시키는 역할을 하는 티타늄 나노입자들과 조합하여 적층될 수 있다. 예를 들면, 그대로 본원에 합체되어 있는 2003년 11월 4일 출원된 하워드 이. 카츠(Howard E. Katz) 등의 미국 특허 출원 제 10/700,651 호를 참조한다. 게이트 전극(275)은 소스 및 드레인 전극들(210, 215)에 대해 상술한 바와 유사한 프로세스들을 사용하여 형성되고 동일한 재료들로 구성될 수 있다. 물론, 게이트 전극(275)은 소스 및 드레인 전극들(210, 215)을 형성하는데 사용된 것과 상이한 재료들 및 상이한 프로세스들로부터 형성될 수 있다.

[0046] 물론, 방법의 대안적인 프로세스 흐름들이 당 기술 분야의 숙련자들에게 명백하다. 몇몇 실시예들에서, 예를 들면, 소스 및 드레인 전극들(210, 215)과 같은 다른 소자들을 형성하기 전에 채널 구역(260)을 팽창시키는 것이 바람직하다. 이는 이들의 구조 또는 기능에 악영향을 미칠 수 있는 신장 및 이완력들을 디바이스 소자들에 불필요하게 가하는 것을 유리하게 회피한다.

[0047] 도 3a 내지 도 3c는 본 발명의 원리들에 따라 OFET 디바이스(300)를 형성하는 또 다른 방법에서의 선택된 단계들을 도시한다. 도 3a를 먼저 참조하면, 그 상부에 공액 다중 결합들을 갖는 유기 분자들(315)의 치밀화층을 포함하는 OFET(300)의 채널(310)이 형성되어 있는 제 1 기판(305)이 도시되어 있다. 상술한 방법들 및 유기 분자들 중 임의의 하나가 채널(310)을 형성하는데 사용될 수 있다.

[0048] 이제, 도 3b를 참조하면, 그 상부에 유기 전계-효과 트랜지스터(300)의 게이트(325), 소스 전극(330), 및 드레인 전극(335)이 형성되어 있는 제 2 기판(320)이 도시되어 있다. 상술한 방법들 및 재료들 중 임의의 하나가 이들 소자들을 형성하는데 사용될 수 있다. 그러나, 몇몇 실시예들에서, 제 2 기판(320)은 플라스틱 또는 실리콘과 같은 비탄성 재료를 포함하는 것이 바람직하다. 이러한 재료들은 이들의 낮은 비용, 범용성 및 반도체 디바이스 제조에서의 사용 친화성에 기인하여 유리하다.

[0049] 게이트(325)와 소스 및 드레인 전극들(330, 335)과 같은 디바이스 소자들을 팽창되지 않은 기판(320) 상에 형성하는 것은 다수의 이점들을 갖는다. 다른 실시예에 대해 상술한 바와 유사하게, 이들 소자들은 이들의 구조 또는 기능에 악영향을 미칠 수 있는 신장 및 이완력들을 받지 않는다. 게다가, 상이한 기판들 상의 상이한 디바이스 소자들의 제조는 이를 제조 단계들이 순차적인 대신에 동시에 수행될 수 있게 하여, 더 신속한 제조 프로세스를 허용한다.

[0050] 이제, 도 3c를 참조하면, 제 1 및 제 2 기판들(305, 320)을 함께 결합함으로써 소스 및 드레인 전극(330, 335) 사이 및 게이트(325)에 근접하여 채널(310)을 위치시킨 후의 디바이스(300)가 도시되어 있다. 제 1 및 제 2 기판들(305, 320)을 적층하기 위한 임의의 수의 종래 기술들이 사용될 수 있다. 예를 들면, 그대로 본원에 참조에 의해 합체된 미국 특허 제 6,596,569 호를 참조한다.

[0051] 본 발명을 상세히 설명하였지만, 당 기술 분야의 숙련자들은 이들이 다양한 변경들, 치환들 및 대안들을 본 발명의 범주로부터 일탈하지 않고 본원에 수행할 수 있다는 것을 이해해야 한다.

발명의 효과

[0052] 본 발명은 그의 캐리어 이동성이 이전의 OFET들보다 높은 채널을 갖는 OFET 및 이러한 디바이스의 제조를 위한 방법을 제공함으로써 종래의 디바이스들과 연관된 단점을 극복한다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 장치의 상세 단면도를 개략적으로 도시하는 도시도.

[0002] 도 2a 내지 도 2g는 본 발명의 방법의 선택된 단계들에서 본 발명의 방법의 상세 단면도들을 개략적으로 도시하는 도시도.

[0003] 도 3a 내지 도 3c는 대안적인 방법의 선택된 단계들에서 본 발명의 대안적인 방법의 상세 단면도들을 개략적으로 도시하는 도면.

[0004] * 도면의 주요부분에 대한 부호의 설명 *

115 : 전계-효과 트랜지스터 120 : 게이트

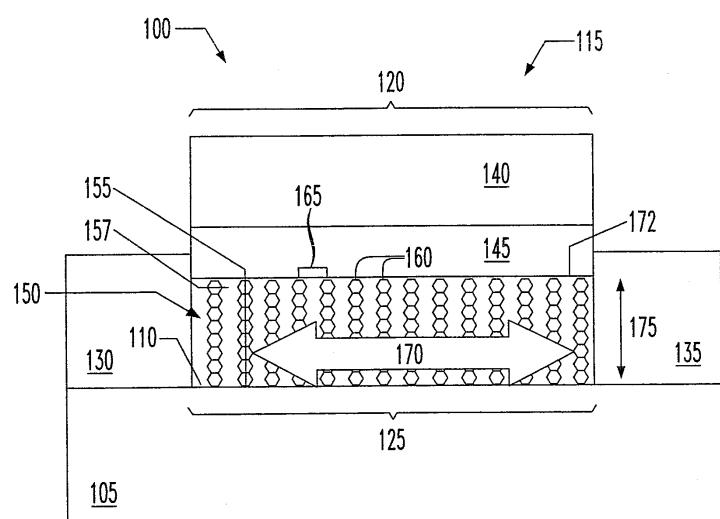
125 : 채널 140 : 게이트 전극

145 : 게이트 유전체 160 : 인접 유기 분자들

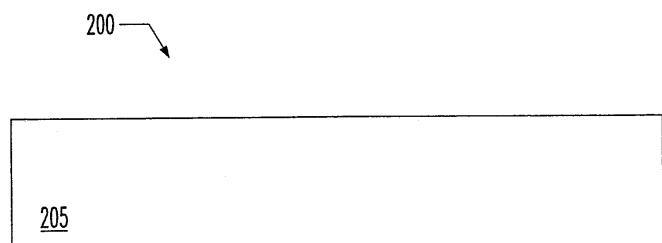
165 : 게이트 유전체 170 : 평균 분리 거리

도면

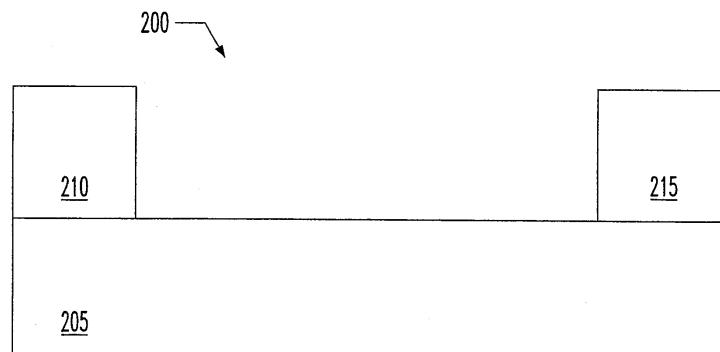
도면1



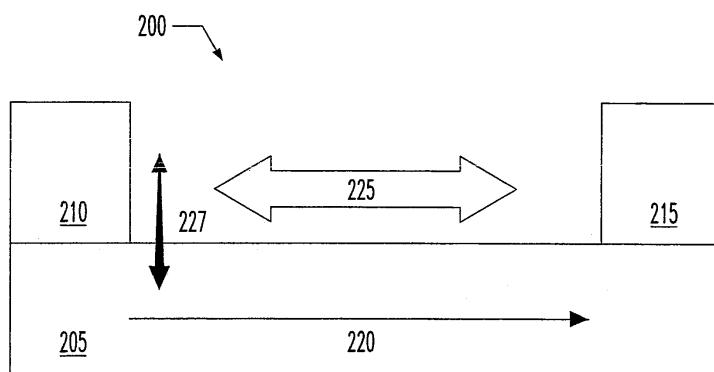
도면2a



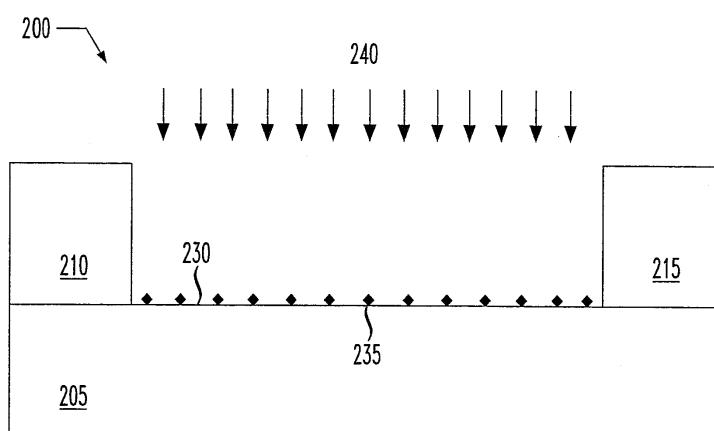
도면2b



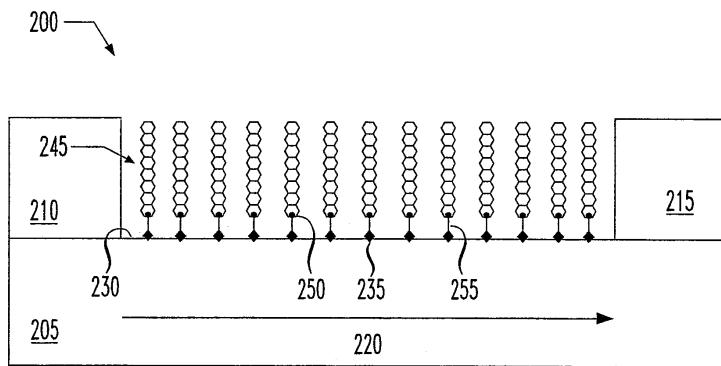
도면2c



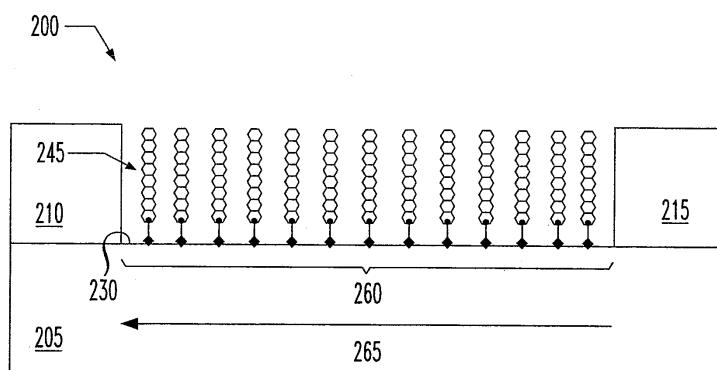
도면2d



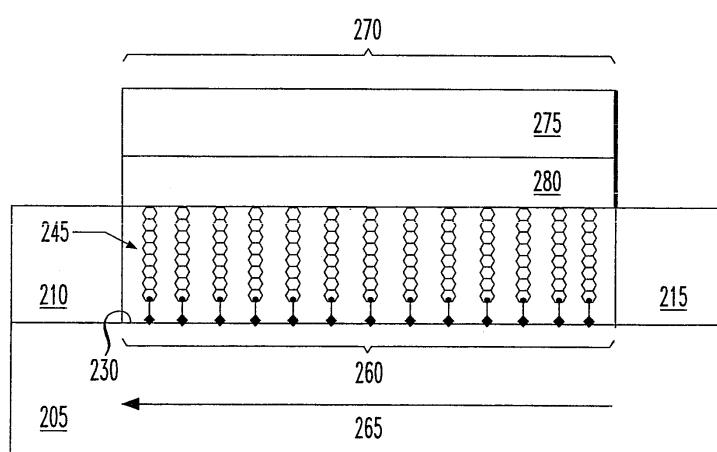
도면2e



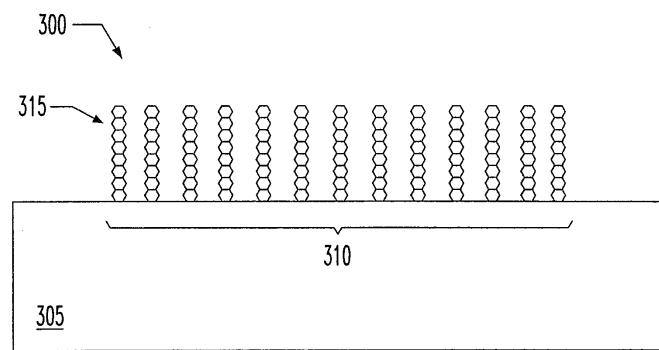
도면2f



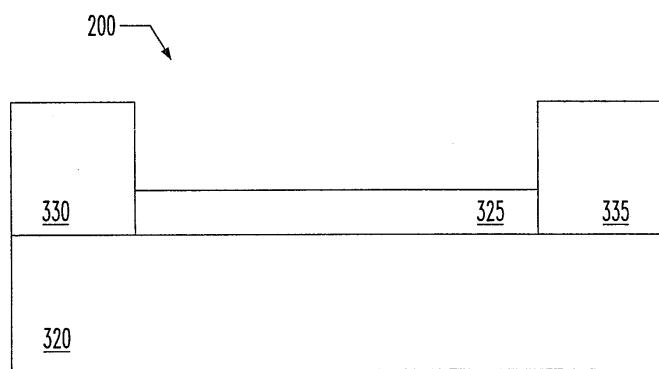
도면2g



도면3a



도면3b



도면3c

