

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

The second insulating layer is arranged on the third conductive layer and the third insulating layer.

(57) 要約: 微細なサイズのトランジスタを有する半導体装置を提供する。トランジスタと、第1の絶縁層と、第2の絶縁層と、を有する半導体装置とする。トランジスタは、第1の半導体層と、第1の導電層と、第1の絶縁層を介して第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有する。第2の導電層及び第1の絶縁層は、第1の導電層に達する第1の開口を有する、第1の半導体層は、第2の導電層の上面及び側面、第1の絶縁層の側面、並びに第1の導電層の上面と接する。第3の絶縁層は、第1の絶縁層、第1の半導体層及び第2の導電層上に設けられる。第3の導電層は、第3の絶縁層上に設けられる。第2の絶縁層は、第3の導電層、及び第3の絶縁層上に設けられる。

明細書

発明の名称

半導体装置

技術分野

[0001]

本発明の一態様は、半導体装置、表示装置、表示モジュール、及び電子機器に関する。本発明の一態様は、半導体装置の作製方法、及び表示装置の作製方法に関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本発明の一態様の技術分野として、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置（例えば、タッチセンサ）、入出力装置（例えば、タッチパネル）、それらの駆動方法、またはそれらの製造方法を一例として挙げることができる。

背景技術

[0003]

トランジスタを有する半導体装置は、表示装置及び電子機器に広く適用されており、半導体装置の高集積化、及び高速化が求められている。例えば、高精細な表示装置に半導体装置を適用する場合、高集積の半導体装置が求められる。トランジスタの集積度を高める手段の一つとして、微細なサイズのトランジスタの開発が進められている。

[0004]

近年、仮想現実（VR：Virtual Reality）、拡張現実（AR：Augmented Reality）、代替現実（SR：Substitutional Reality）、または複合現実（MR：Mixed Reality）に適用可能な表示装置が求められている。VR、AR、SR、およびMRは総称してXR（Extended Reality）とも呼ばれる。XR向けの表示装置は、現実感、及び没入感を高めるために、精細度の高いこと、及び色再現性の高いことが望まれている。当該表示装置に適用可能なものとして、例えば、液晶表示装置、有機EL（Electro Luminescence）デバイス、または発光ダイオード（LED：Light Emitting Diode）等の発光デバイス（発光素子ともいう）を備える発光装置が挙げられる。

[0005]

特許文献1には、有機ELデバイス（有機EL素子ともいう）を用いた、VR向けの表示装置が開示されている。

[先行技術文献]

[特許文献]

[0006]

[特許文献1] 国際公開第2018/087625号

発明の概要

発明が解決しようとする課題

[0007]

本発明の一態様は、微細なサイズのトランジスタを有する半導体装置、及びその作製方法を提供することを課題の一とする。または、本発明の一態様は、小型の半導体装置、及びその作製方法を

提供することを課題の一とする。または、本発明の一態様は、オン電流の大きいトランジスタを有する半導体装置、及びその作製方法を提供することを課題の一とする。または、本発明の一態様は、電気特性の良好な半導体装置、及びその作製方法を提供することを課題の一とする。または、本発明の一態様は、信頼性の高い半導体装置、及びその作製方法を提供することを課題の一とする。または、本発明の一態様は、生産性の高い半導体装置の作製方法を提供することを課題の一とする。または、本発明の一態様は、新規な半導体装置、およびその作製方法を提供することを課題の一とする。

[0008]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

課題を解決するための手段

[0009]

本発明の一態様は、第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、第2の絶縁層と、を有する半導体装置である。第1のトランジスタは、第1の半導体層と、第1の導電層と、第1の絶縁層を介して第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有する。第2の導電層及び第1の絶縁層は、第1の導電層に達する第1の開口を有する。第1の半導体層は、第2の導電層の上面及び側面、第1の絶縁層の側面、並びに第1の導電層の上面と接する。第3の絶縁層は、第1の絶縁層、第1の半導体層及び第2の導電層上に設けられる。第3の導電層は、第3の絶縁層上に設けられる。第2の絶縁層は、第3の導電層、及び第3の絶縁層上に設けられる。第2のトランジスタは、第2の半導体層と、第2の導電層と、第2の絶縁層及び第3の絶縁層を介して第2の導電層と重なる領域を有する第4の導電層と、第5の導電層と、第4の絶縁層と、を有する。第4の導電層、第2の絶縁層、及び第3の絶縁層は、第2の導電層に達する第2の開口を有する。第2の半導体層は、第4の導電層の上面及び側面、第2の絶縁層の側面、第3の絶縁層の側面、並びに第2の導電層の上面と接する。第4の絶縁層は、第2の半導体層上に設けられる。第5の導電層は、第4の絶縁層上に設けられる。第1の絶縁層は、第5の絶縁層と、第5の絶縁層上の第6の絶縁層と、の積層構造を有する。第6の絶縁層は、第5の絶縁層より膜密度が高い領域を有する。

[0010]

本発明の一態様は、第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、第2の絶縁層と、を有する半導体装置である。第1のトランジスタは、第1の半導体層と、第1の導電層と、第1の絶縁層を介して第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有する。第2の導電層及び第1の絶縁層は、第1の導電層に達する第1の開口を有する。第1の半導体層は、第2の導電層の上面及び側面、第1の絶縁層の側面、並びに第1の導電層の上面と接する。第3の絶縁層は、第1の絶縁層、第1の半導体層及び第2の導電層上に設けられる。第3の導電層は、第3の絶縁層上に設けられる。第2の絶縁層は、第3の導電層、及び第3の絶縁層上に設けられる。第2のトランジスタは、第2の半導体層と、第2の導電層と、第2の絶縁層及び第3の絶縁層を介して第2の導電層と重なる領域を有する第4の導電層と、第5の導電層と、第4の絶縁層と、を有する。第4の導電層、第2の絶縁層、及び第3の絶縁層は、第2の導電層に達する第2の開口を有する。第2の半導体層は、第4の導電層の上面及び側面、第2の絶縁層

の側面、第3の絶縁層の側面、並びに第2の導電層の上面と接する。第4の絶縁層は、第2の半導体層上に設けられる。第5の導電層は、第4の絶縁層上に設けられる。第1の絶縁層は、第5の絶縁層と、第5の絶縁層上の第6の絶縁層と、の積層構造を有する。第6の絶縁層は、第5の絶縁層より窒素の含有量が多い領域を有する半導体装置。

[0011]

本発明の一態様は、第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、第2の絶縁層と、を有する半導体装置である。第1のトランジスタは、第1の半導体層と、第1の導電層と、第1の絶縁層を介して第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有する。第2の導電層及び第1の絶縁層は、第1の導電層に達する第1の開口を有する。第1の半導体層は、第2の導電層の上面及び側面、第1の絶縁層の側面、並びに第1の導電層の上面と接する。第3の絶縁層は、第1の絶縁層、第1の半導体層及び第2の導電層上に設けられる。第3の導電層は、第3の絶縁層上に設けられる。第2の絶縁層は、第3の導電層、及び第3の絶縁層上に設けられる。第2のトランジスタは、第2の半導体層と、第3の導電層と、第2の絶縁層を介して第3の導電層と重なる領域を有する第4の導電層と、第5の導電層と、第4の絶縁層と、を有する。第4の導電層、及び第2の絶縁層は、第3の導電層に達する第2の開口を有する。第2の半導体層は、第4の導電層の上面及び側面、第2の絶縁層の側面、並びに第3の導電層の上面と接する。第4の絶縁層は、第2の半導体層上に設けられる。第5の導電層は、第4の絶縁層上に設けられる。第1の絶縁層は、第5の絶縁層と、第5の絶縁層上の第6の絶縁層と、の積層構造を有する。第6の絶縁層は、第5の絶縁層より膜密度が高い領域を有する。

[0012]

本発明の一態様は、第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、第2の絶縁層と、を有する半導体装置である。第1のトランジスタは、第1の半導体層と、第1の導電層と、第1の絶縁層を介して第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有する。第2の導電層及び第1の絶縁層は、第1の導電層に達する第1の開口を有する。第1の半導体層は、第2の導電層の上面及び側面、第1の絶縁層の側面、並びに第1の導電層の上面と接する。第3の絶縁層は、第1の絶縁層、第1の半導体層及び第2の導電層上に設けられる。第3の導電層は、第3の絶縁層上に設けられる。第2の絶縁層は、第3の導電層、及び第3の絶縁層上に設けられる。第2のトランジスタは、第2の半導体層と、第3の導電層と、第2の絶縁層を介して第3の導電層と重なる領域を有する第4の導電層と、第5の導電層と、第4の絶縁層と、を有する。第4の導電層、及び第2の絶縁層は、第3の導電層に達する第2の開口を有する。第2の半導体層は、第4の導電層の上面及び側面、第2の絶縁層の側面、並びに第3の導電層の上面と接する。第4の絶縁層は、第2の半導体層上に設けられる。第5の導電層は、第4の絶縁層上に設けられる。第1の絶縁層は、第5の絶縁層と、第5の絶縁層上の第6の絶縁層と、の積層構造を有する。第6の絶縁層は、第5の絶縁層より窒素の含有量が多い領域を有する半導体装置。

[0013]

前述の半導体装置において、第1の絶縁層は、第7の絶縁層を有することが好ましい。第7の絶縁層は、第5の絶縁層と第1の導電層との間に位置することが好ましい。第7の絶縁層は、第5の絶縁層より膜密度が高い領域を有することが好ましい。

[0014]

前述の半導体装置において、第1の絶縁層は、第7の絶縁層を有することが好ましい。第7の絶

縁層は、第5の絶縁層と第1の導電層との間に位置することが好ましい。第7の絶縁層は、第5の絶縁層より窒素の含有量が多い領域が好ましい。

[0015]

前述の半導体装置において、第1の絶縁層の膜厚は、 $0.01\mu\text{m}$ 以上 $3\mu\text{m}$ 未満であることが好ましい。

[0016]

前述の半導体装置において、第1の導電層は、酸化物導電体を含むことが好ましい。

[0017]

前述の半導体装置において、第1の導電層は、第6の導電層と、第6の導電層上の第7の導電層と、を有することが好ましい。第7の導電層は、第3の開口を有することが好ましい。第1の半導体層は、第3の開口を介して、第6の導電層と接する領域を有することが好ましい。第6の導電層は、酸化物導電体を含むことが好ましい。

[0018]

前述の半導体装置において、第1の半導体層及び第2の半導体層はそれぞれ、インジウムを含むことが好ましい。第2の半導体層は、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が、第1の半導体層より高いことが好ましい。

[0019]

前述の半導体装置において、第1の半導体層及び第2の半導体層はそれぞれ、インジウムを含むことが好ましい。第1の半導体層は、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が、第2の半導体層より高いことが好ましい。

発明の効果

[0020]

本発明の一態様により、微細なサイズのトランジスタを有する半導体装置、及びその作製方法を提供できる。または、本発明の一態様により、小型の半導体装置、及びその作製方法を提供できる。または、本発明の一態様により、オン電流の大きいトランジスタを有する半導体装置、及びその作製方法を提供できる。または、本発明の一態様により、電気特性の良好な半導体装置、及びその作製方法を提供できる。または、本発明の一態様により、信頼性の高い半導体装置、及びその作製方法を提供できる。または、本発明の一態様により、生産性の高い半導体装置の作製方法を提供できる。または、本発明の一態様により、新規な半導体装置、およびその作製方法を提供できる。

[0021]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。明細書、図面、請求項の記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0022]

図1Aは、半導体装置の一例を示す上面図である。図1Bは、半導体装置の等価回路図である。図1Cは、半導体装置の一例を示す断面図である。

図2Aは、半導体装置の一例を示す断面図である。図2Bは、半導体装置の一例を示す斜視図である。

図3A乃至図3Eは、半導体装置の一例を示す斜視図である。

図 4 A 乃至図 4 E は、半導体装置の一例を示す斜視図である。

図 5 A は、半導体装置の一例を示す上面図である。図 5 B は、半導体装置の一例を示す断面図である。

図 6 A は、半導体装置の一例を示す上面図である。図 6 B は、半導体装置の一例を示す断面図である。

図 7 A 及び図 7 B は、半導体装置の一例を示す断面図である。

図 8 A 及び図 8 B は、半導体装置の一例を示す断面図である。

図 9 A 及び図 9 B は、半導体装置の一例を示す断面図である。

図 10 は、半導体装置の一例を示す断面図である。

図 11 A は、半導体装置の一例を示す上面図である。図 11 B 及び図 11 C は、半導体装置の一例を示す断面図である。

図 12 A は、半導体装置の一例を示す上面図である。図 12 B 及び図 12 C は、半導体装置の一例を示す断面図である。

図 13 A は、半導体装置の一例を示す上面図である。図 13 B は、半導体装置の等価回路図である。

図 13 C は、半導体装置の一例を示す断面図である。

図 14 は、半導体装置の一例を示す断面図である。

図 15 A 及び図 15 B は、半導体装置の等価回路図である。図 15 C は、半導体装置の一例を示す上面図である。

図 16 は、半導体装置の一例を示す断面図である。

図 17 は、半導体装置の一例を示す斜視図である。

図 18 A 乃至図 18 D は、半導体装置の一例を示す斜視図である。

図 19 A 及び図 19 B は、半導体装置の等価回路図である。図 19 C は、半導体装置の一例を示す上面図である。

図 20 は、半導体装置の一例を示す断面図である。

図 21 は、半導体装置の一例を示す斜視図である。

図 22 A 乃至図 22 D は、半導体装置の一例を示す斜視図である。

図 23 A 1 及び図 23 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 23 A 2 及び図 23 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 24 A 1 及び図 24 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 24 A 2 及び図 24 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 25 A 1 及び図 25 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 25 A 2 及び図 25 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 26 A 1 及び図 26 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 26 A 2 及び図 26 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 27 A 1 及び図 27 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 27 A 2 及び図 27 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 28 A 1 及び図 28 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 28 A 2 及び図 28 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 29 A 1 及び図 29 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 29 A 2 及び図 29 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 3 0 A 1 及び図 3 0 B 1 は、半導体装置の作製方法の一例を示す斜視図である。図 3 0 A 2 及び図 3 0 B 2 は、半導体装置の作製方法の一例を示す断面図である。

図 3 1 A は、表示装置の斜視図である。図 3 1 B は、表示装置のブロック図である。

図 3 2 A は、ラッチ回路の回路図である。図 3 2 B は、インバータ回路の回路図である。

図 3 3 A は、画素回路の回路図である。図 3 3 B は、画素回路の一例を示す断面図である。

図 3 4 は、表示装置の構成例を示す断面図である。

図 3 5 A 乃至図 3 5 C は、表示装置の構成例を示す断面図である。

図 3 6 は、表示装置の構成例を示す断面図である。

図 3 7 A 乃至図 3 7 G は、画素の一例を示す図である。

図 3 8 A 乃至図 3 8 K は、画素の一例を示す図である。

図 3 9 A 乃至図 3 9 F は、発光デバイスの構成例を示す図である。

図 4 0 A 乃至図 4 0 C は、発光デバイスの構成例を示す図である。

図 4 1 A 及び図 4 1 B は、表示装置の構成例を示す図である。

図 4 2 A 乃至図 4 2 D は、表示装置の構成例を示す図である。

図 4 3 A 乃至図 4 3 C は、表示装置の構成例を示す図である。

図 4 4 A 乃至図 4 4 D は、表示装置の構成例を示す図である。

図 4 5 A 乃至図 4 5 F は、表示装置の構成例を示す図である。

図 4 6 A 乃至図 4 6 F は、表示装置の構成例を示す図である。

図 4 7 A 乃至図 4 7 F は、電子機器の一例を示す図である。

図 4 8 A 乃至図 4 8 F は、電子機器の一例を示す図である。

図 4 9 A 及び図 4 9 B は、実施例に係るトランジスタの特性を示す図である。

図 5 0 A 及び図 5 0 B は、実施例に係るトランジスタの特性を示す図である。

図 5 1 A 及び図 5 1 B は、実施例に係るトランジスタの特性を示す図である。

発明を実施するための形態

[0 0 2 3]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0 0 2 4]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチングパターンを同じくし、特に符号を付さない場合がある。

[0 0 2 5]

図面において示す各構成の、位置、大きさ、及び、範囲などは、理解の簡単のため、実際の位置、大きさ、及び、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、及び、範囲などに限定されない。

[0 0 2 6]

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に

変更することが可能である。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

[0027]

本明細書等において、メタルマスク、またはFMM（ファインメタルマスク、高精細なメタルマスク）を用いて作製されるデバイスをMM（メタルマスク）構造のデバイスと呼称する場合がある。また、本明細書等において、メタルマスク、またはFMMを用いることなく作製されるデバイスをMML（メタルマスクレス）構造のデバイスと呼称する場合がある。

[0028]

本明細書等では、発光波長が異なる発光デバイスで少なくとも発光層を作り分ける構造をSBS（Side By Side）構造と呼ぶ場合がある。SBS構造は、発光デバイスごとに材料及び構成を最適化することができるため、材料及び構成の選択の自由度が高まり、輝度の向上及び信頼性の向上を図ることが容易となる。

[0029]

本明細書等において、正孔または電子を、「キャリア」といって示す場合がある。具体的には、正孔注入層または電子注入層を「キャリア注入層」といい、正孔輸送層または電子輸送層を「キャリア輸送層」といい、正孔ブロック層または電子ブロック層を「キャリアブロック層」という場合がある。なお、上述のキャリア注入層、キャリア輸送層、及びキャリアブロック層は、それぞれ、断面形状、または特性などによって明確に区別できない場合がある。また、1つの層が、キャリア注入層、キャリア輸送層、及びキャリアブロック層のうち2つまたは3つの機能を兼ねる場合がある。

[0030]

本明細書等において、発光デバイスは、一対の電極間にEL層を有する。EL層は、少なくとも発光層を有する。ここで、EL層が有する層（機能層ともいう）として、発光層、キャリア注入層（正孔注入層及び電子注入層）、キャリア輸送層（正孔輸送層及び電子輸送層）、及び、キャリアブロック層（正孔ブロック層及び電子ブロック層）が挙げられる。

[0031]

本明細書等において、受光デバイス（受光素子ともいう）は、一対の電極間に少なくとも光電変換層として機能する活性層を有する。

[0032]

本明細書等において、島状とは、同一工程で形成された同一材料を用いた2以上の層が、物理的に分離されている状態であることを示す。例えば、島状の発光層とは、当該発光層と、隣接する発光層とが、物理的に分離されている状態であることを示す。

[0033]

本明細書等において、テーパ形状とは、構造の側面の少なくとも一部が、基板面または被形成面に対して傾斜して設けられている形状のことを指す。例えば、傾斜した側面と基板面または被形成面とがなす角（テーパ角ともいう）が90度未満である領域を有すると好ましい。なお、構造の側面、基板面、及び被形成面は、必ずしも完全に平坦である必要はなく、微小な曲率を有する略平面状、または微細な凹凸を有する略平面状であってもよい。

[0034]

本明細書等において、マスク層（犠牲層ともいう）とは、少なくとも発光層（より具体的には、

E L層を構成する層のうち、島状に加工される層)の上方に位置し、製造工程中において、当該発光層を保護する機能を有する。

[0035]

本明細書等において、段切れとは、層、膜、または電極が、被形成面の形状(例えば段差など)に起因して分断されてしまう現象を示す。

[0036]

本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、または、上層が下層の外側に位置することもあり、この場合も「上面形状が概略一致」という。

[0037]

(実施の形態1)

本実施の形態では、本発明の一態様の半導体装置、及びその作製方法等について、図1乃至図30を用いて説明する。

[0038]

<構成例1>

[構成例1-1]

本発明の一態様である半導体装置について、説明する。半導体装置10の上面図(平面図ともいう)を、図1Aに示す。半導体装置10の等価回路図を、図1Bに示す。図1Aに示す一点鎖線A1-A2における切断面の断面図を図1Cに示し、一点鎖線B1-B2及び一点鎖線B3-B4における切断面の断面図を図2Aに示す。半導体装置10の斜視図を、図2Bに示す。なお、図1Aにおいて、半導体装置10の構成要素の一部(絶縁層等)を省略している。半導体装置の上面図については、以降の図面においても図1Aと同様に、構成要素の一部を省略する。また、図2Bは、分かりやすくするため、絶縁層を透過させ、輪郭を破線で示している。

[0039]

半導体装置10は、トランジスタ100及びトランジスタ200を有する。トランジスタ100のソース電極及びドレイン電極の一方は、トランジスタ200のソース電極及びドレイン電極の一方と電氣的に接続される。

[0040]

なお、図1Bは、トランジスタ100及びトランジスタ200をnチャネル型で示しているが、本発明の一態様はこれに限られない。トランジスタ100及びトランジスタ200の一方または双方をpチャネル型としてもよい。

[0041]

トランジスタ100は、基板102上に設けられる。トランジスタ100は、導電層104と、絶縁層106と、半導体層108と、導電層112aと、導電層112bと、を有する。導電層104は、ゲート電極として機能する。絶縁層106の一部は、ゲート絶縁層として機能する。導電層112bは、ソース電極及びドレイン電極の一方として機能し、導電層112aは他方として機能する。半導体層108のうち、ソース電極とドレイン電極との間において、ゲート絶縁層を介してゲート電極と重なる領域の全体がチャネル形成領域として機能する。また、半導体層108のう

ち、ソース電極と接する領域はソース領域として機能し、ドレイン電極と接する領域はドレイン領域として機能する。

[0042]

トランジスタ200は、トランジスタ100と同様の構成を適用することができる。トランジスタ200は、導電層204と、絶縁層206と、半導体層208と、導電層112bと、導電層212bと、を有する。導電層204は、ゲート電極として機能する。絶縁層206の一部は、ゲート絶縁層として機能する。導電層112bは、ソース電極及びドレイン電極の一方として機能し、導電層212bは他方として機能する。半導体層208のうち、ソース電極とドレイン電極との間において、ゲート絶縁層を介してゲート電極と重なる領域の全体がチャンネル形成領域として機能する。また、半導体層208のうち、ソース電極と接する領域はソース領域として機能し、ドレイン電極と接する領域はドレイン領域として機能する。

[0043]

導電層112bは、トランジスタ100のソース電極及びドレイン電極の一方として機能するとともに、トランジスタ200のソース電極及びドレイン電極の一方として機能する。トランジスタ100とトランジスタ200で導電層112bを共有させることにより、回路の占有面積を縮小することができる、小型の半導体装置とすることができる。

[0044]

まず、トランジスタ100の詳細な構成について、説明する。

[0045]

基板102上に、導電層112aが設けられ、導電層112a上に絶縁層110が設けられ、絶縁層110上に導電層112bが設けられる。絶縁層110は、導電層112aと導電層112bに挟持される領域を有する。導電層112aは、絶縁層110を介して導電層112bと重なる領域を有する。絶縁層110は、導電層112aと重なる領域に開口141を有する。開口141において、導電層112aが露出する。導電層112bは、導電層112aと重なる領域に開口143を有する。開口143は、開口141と重なる領域に設けられる。

[0046]

導電層112a及び導電層112bはそれぞれ、積層構造を有してもよい。図1C等は、導電層112aが導電層112a__1と、導電層112a__1上の導電層112a__2との積層構造を有する構成を示している。図1Cに示すように、導電層112a__2は開口145を有し、開口145において導電層112a__1が露出する。開口145において、導電層112a__1は半導体層108と接する領域を有する。導電層112a__2は、半導体層108と接する領域を有さないことが好ましい。

[0047]

図3Aは、トランジスタ100を抜粋して示す斜視図である。図3Bは、導電層112aを抜粋して示す斜視図である。導電層112a__2は、導電層112a__1と重なる領域に開口145を有する。

[0048]

図3Cは、導電層112a、導電層112b、開口141及び開口143を抜粋して示す斜視図である。なお、絶縁層110に設けられる開口141は破線で示している。図3Cに示すように、導電層112bは、導電層112aと重なる領域に開口143を有する。

[0049]

開口141及び開口143の上面形状はそれぞれ、例えば、円形、または楕円形とすることができる。開口141及び開口143の上面形状はそれぞれ、三角形、四角形（長方形、菱形、正方形を含む）、五角形などの多角形、またはこれら多角形の角が丸い形状としてもよい。図1Aに示すように、開口141及び開口143の上面形状はそれぞれ、円形であることが好ましい。開口141及び開口143の上面形状を円形とすることにより、開口141及び開口143を形成する際の加工精度を高めることができ、微細なサイズの開口141及び開口143を形成することができる。なお、本明細書等において、円形とは真円に限定されない。

[0050]

導電層112bの開口143側の端部は、絶縁層110の開口141側の端部と一致、または概略一致することが好ましい。開口143の上面形状は、開口141の上面形状と一致、または概略一致するともいえる。なお、本明細書等において、導電層112bの開口143側の端部とは、導電層112bの開口143側の下面端部を指す。導電層112bの下面とは、絶縁層110側の面を指す。絶縁層110の開口141側の端部とは、絶縁層110の開口141側の上面端部を指す。絶縁層110の上面とは、導電層112b側の面を指す。また、開口143の上面形状とは、導電層112bの開口143側の下面端部の形状を指す。開口141の上面形状とは、絶縁層110の開口141側の上面端部の形状を指す。

[0051]

端部が一致、または概略一致するとは、端部が揃っている、または概略揃っているともいえる。端部が揃っている、または概略揃っている場合、及び、上面形状が一致または概略一致している場合、上面視（平面視ともいう）において、積層した層と層との間で少なくとも輪郭の一部が重なっているといえる。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、または、上層が下層の外側に位置することもあり、この場合も端部が概略揃っている、または、上面形状が概略一致している、という。

[0052]

開口141は、例えば、開口143の形成に用いたレジストマスクを用いて形成することができる。具体的には、絶縁層110となる絶縁膜、当該絶縁膜上の導電層112bとなる導電膜、及び当該導電膜上のレジストマスクを形成する。そして、当該レジストマスクを用いて当該導電膜に開口143を形成した後に、当該レジストマスクを用いて当該絶縁膜に開口141を形成することにより、開口141の端部と開口143の端部を一致、または概略一致させることができる。このような構成とすることにより、工程を簡略にすることができる。

[0053]

開口143を形成した後に、開口143と異なる工程で開口141を形成してもよい。また、開口141と開口143の形成順は特に限定されない。例えば、絶縁層110となる絶縁膜に開口141を形成した後に、導電層112bとなる導電膜を形成し、当該導電膜に開口143を形成してもよい。

[0054]

導電層112bの開口143側の端部は、絶縁層110の開口141側の端部と一致しなくてもよい。つまり、開口143の上面形状は、開口141の上面形状と一致しなくてもよい。上面視に

において、開口１４３は開口１４１を包含することが好ましい。導電層１１２ｂの開口１４３側の端部が、絶縁層１１０の開口１４１側の端部より外側に位置してもよい。半導体層１０８は、導電層１１２ｂの上面及び側面、絶縁層１１０の上面及び側面、並びに導電層１１２ａの上面と接する領域を有する。このような構成とすることにより、導電層１１２ａ、導電層１１２ｂ及び絶縁層１１０上に形成される層（例えば、半導体層１０８）の被形成面の段差が小さくなる。したがって、導電層１１２ａ、導電層１１２ｂ及び絶縁層１１０上に形成される層の被覆性を高めることができ、当該層に段切れまたは鬆といった不具合が発生することを抑制できる。

[００５５]

半導体層１０８は、開口１４１及び開口１４３を覆うように設けられる。半導体層１０８は、導電層１１２ｂの上面及び側面、絶縁層１１０の側面、並びに導電層１１２ａの上面と接する領域を有する。半導体層１０８は、開口１４１及び開口１４３を介して、導電層１１２ａと電氣的に接続される。半導体層１０８は、導電層１１２ｂの上面及び側面、絶縁層１１０の側面、並びに導電層１１２ａの上面の形状に沿った形状を有する。

[００５６]

なお、本実施の形態では、絶縁層１１０及び導電層１１２ｂに開口１４１及び開口１４３を設け、開口１４１及び開口１４３を覆うように半導体層１０８を設ける構成を示しているが、本発明の一態様はこれに限られない。本発明の一態様である半導体装置は、導電層１１２ａ上に絶縁層１１０が設けられる第１の領域と、導電層１１２ａ上に絶縁層１１０が設けられない第２の領域を有すればよい。トランジスタ１００において、第１の領域と第２の領域によって生じる段差に半導体層１０８が設けられればよい。絶縁層１０６は、半導体層１０８上に設けられればよく、導電層１０４は、絶縁層１０６を介して導電層１１２ａと導電層１１２ｂの間の半導体層１０８と重なるように設けられればよい。

[００５７]

半導体層１０８は、導電層１１２ｂの開口１４３側の端部を覆っていることが好ましい。図１Ｃ等では、半導体層１０８の端部が導電層１１２ｂ上に位置する構成を示している。半導体層１０８の端部は、導電層１１２ｂの上面に接するともいえる。なお、半導体層１０８が、導電層１１２ｂの開口１４３に面しない側の端部まで延伸して覆ってもよい。半導体層１０８の端部が、絶縁層１１０の上面に接してもよい。

[００５８]

図３Ｄは、導電層１１２ａ及び半導体層１０８を抜粋して示す斜視図である。図３Ｃに示すように、半導体層１０８は、開口１４１及び開口１４３を覆うように設けられる。図１Ｃ等に示すように、開口１４１において、半導体層１０８は、導電層１１２ａの上面と接する領域を有する。具体的には、開口１４１において、半導体層１０８は、導電層１１２ａ—１の上面と接する領域を有することが好ましい。

[００５９]

図１Ｃ等では半導体層１０８を単層構造で示しているが、本発明の一態様はこれに限られない。半導体層１０８を２層以上の積層構造としてもよい。

[００６０]

トランジスタ１００のゲート絶縁層として機能する絶縁層１０６は、開口１４１及び開口１４３を覆うように設けられる。絶縁層１０６は、半導体層１０８、導電層１１２ｂ、及び絶縁層１１０

上に設けられる。絶縁層 106 は、半導体層 108 の上面及び側面、導電層 112b の上面及び側面、並びに絶縁層 110 の上面と接する領域を有する。絶縁層 106 は、絶縁層 110 の上面、導電層 112b の上面及び側面、半導体層 108 の上面及び側面、並びに導電層 112a の上面の形状に沿った形状を有する。

[0061]

トランジスタ 100 のゲート電極として機能する導電層 104 は、絶縁層 106 上に設けられ、絶縁層 106 の上面と接する領域を有する。導電層 104 は、絶縁層 106 を介して、半導体層 108 と重なる領域を有する。導電層 104 は、絶縁層 106 の上面の形状に沿った形状を有する。

[0062]

図 3E は、導電層 112a 及び導電層 104 を抜粋して示す斜視図である。図 3E に示すように、導電層 104 は、開口 141 及び開口 143 を覆うように設けられる。

[0063]

図 1C 等 に示すように、開口 141 及び開口 143 において、導電層 104 は、絶縁層 106 を介して半導体層 108 と重なる領域を有する。また、導電層 104 は、絶縁層 106 及び半導体層 108 を介して導電層 112a と重なる領域、及び導電層 112b と重なる領域を有する。導電層 104 は、導電層 112b の開口 143 側の端部を覆っていることが好ましい。このような構成とすることで、半導体層 108 のうち、ソース電極とドレイン電極との間において、ゲート絶縁層を介してゲート電極と重なる領域の全体がチャネル形成領域として機能することができる。

[0064]

続いて、トランジスタ 200 の詳細な構成について、説明する。

[0065]

導電層 112b 上に絶縁層 106 が設けられ、絶縁層 106 上に絶縁層 210 が設けられ、絶縁層 210 上に導電層 212b が設けられる。絶縁層 106 及び絶縁層 210 は、導電層 112b と導電層 212b に挟持される領域を有する。導電層 112b は、絶縁層 106 及び絶縁層 210 を介して導電層 212b と重なる領域を有する。絶縁層 106 及び絶縁層 210 は、導電層 112b と重なる領域に開口 241 を有する。開口 241 において、導電層 112b が露出する。導電層 212b は、導電層 112b と重なる領域に開口 243 を有する。開口 243 は、開口 241 と重なる領域に設けられる。

[0066]

図 4A は、トランジスタ 200 を抜粋して示す斜視図である。図 4B は、導電層 112b を抜粋して示す斜視図である。図 4C は、導電層 112b、導電層 212b、開口 241 及び開口 243 を抜粋して示す斜視図である。なお、絶縁層 106 及び絶縁層 210 に設けられる開口 241 は破線で示している。図 4C に示すように、導電層 212b は、導電層 112b と重なる領域に開口 243 を有する。

[0067]

開口 241 及び開口 243 の上面形状については、開口 141 及び開口 143 に係る記載を参照できる。図 1A に示すように、開口 241 及び開口 243 の上面形状はそれぞれ、円形であることが好ましい。

[0068]

導電層 212b の開口 243 側の端部は、絶縁層 210 の開口 241 側の端部と一致、または概

略一致することが好ましい。開口 2 4 3 の上面形状は、開口 2 4 1 の上面形状と一致、または概略一致するともいえる。なお、本明細書等において、導電層 2 1 2 b の開口 2 4 3 側の端部とは、導電層 2 1 2 b の開口 2 4 3 側の下面端部を指す。導電層 2 1 2 b の下面とは、絶縁層 2 1 0 側の面を指す。絶縁層 2 1 0 の開口 2 4 1 側の端部とは、絶縁層 2 1 0 の開口 2 4 1 側の上面端部を指す。絶縁層 2 1 0 の上面とは、導電層 2 1 2 b 側の面を指す。また、開口 2 4 3 の上面形状とは、導電層 2 1 2 b の開口 2 4 3 側の下面端部の形状を指す。開口 2 4 1 の上面形状とは、絶縁層 2 1 0 の開口 2 4 1 側の上面端部の形状を指す。

[0069]

開口 2 4 1 及び開口 2 4 3 の形成は、開口 1 4 1 及び開口 1 4 3 の形成と同様の方法を用いることができる。なお、導電層 2 1 2 b の開口 2 4 3 側の端部は、絶縁層 2 1 0 の開口 2 4 1 側の端部と一致しなくてもよい。

[0070]

半導体層 2 0 8 は、開口 2 4 1 及び開口 2 4 3 を覆うように設けられる。半導体層 2 0 8 は、導電層 2 1 2 b の上面及び側面、絶縁層 1 1 0 の側面、絶縁層 1 0 6 の側面、並びに導電層 1 1 2 b の上面と接する領域を有する。半導体層 2 0 8 は、開口 2 4 1 及び開口 2 4 3 を介して、導電層 1 1 2 b と電氣的に接続される。半導体層 2 0 8 は、導電層 2 1 2 b の上面及び側面、絶縁層 2 1 0 の側面、絶縁層 1 0 6 の側面、並びに導電層 1 1 2 b の上面の形状に沿った形状を有する。

[0071]

なお、本実施の形態では、絶縁層 1 0 6、絶縁層 2 1 0 及び導電層 2 1 2 b に開口 2 4 1 及び開口 2 4 3 を設け、開口 2 4 1 及び開口 2 4 3 を覆うように半導体層 2 0 8 を設ける構成を示しているが、本発明の一態様はこれに限られない。本発明の一態様である半導体装置は、導電層 1 1 2 b 上に絶縁層 1 0 6 及び絶縁層 1 1 0 が設けられる第 3 の領域と、導電層 1 1 2 b 上に絶縁層 1 0 6 及び絶縁層 1 1 0 の一方または双方が設けられない第 4 の領域を有すればよい。トランジスタ 2 0 0 において、第 3 の領域と第 4 の領域によって生じる段差に半導体層 2 0 8 が設けられればよい。絶縁層 2 0 6 は、半導体層 2 0 8 上に設けられればよく、導電層 2 0 4 は、絶縁層 2 0 6 を介して導電層 1 1 2 b と導電層 2 1 2 b の間の半導体層 2 0 8 と重なるように設けられればよい。

[0072]

半導体層 2 0 8 は、導電層 2 1 2 b の開口 2 4 3 側の端部を覆っていることが好ましい。図 1 C 等では、半導体層 2 0 8 の端部が導電層 2 1 2 b 上に位置する構成を示している。半導体層 2 0 8 の端部は、導電層 2 1 2 b の上面に接するともいえる。なお、半導体層 2 0 8 が、導電層 2 1 2 b の開口 2 4 3 に面しない側の端部まで延伸して覆ってもよい。半導体層 2 0 8 の端部が、絶縁層 2 1 0 の上面に接してもよい。

[0073]

図 4 D は、導電層 1 1 2 b 及び半導体層 2 0 8 を抜粋して示す斜視図である。図 4 D に示すように、半導体層 2 0 8 は、開口 2 4 1 及び開口 2 4 3 を覆うように設けられる。開口 2 4 1 において、半導体層 2 0 8 は、導電層 1 1 2 b の上面と接する領域を有する。

[0074]

図 1 C 等では半導体層 2 0 8 を単層構造で示しているが、本発明の一態様はこれに限られない。半導体層 2 0 8 を 2 層以上の積層構造としてもよい。

[0075]

トランジスタ 200 のゲート絶縁層として機能する絶縁層 206 は、開口 241 及び開口 243 を覆うように設けられる。絶縁層 206 は、半導体層 208、導電層 212b、及び絶縁層 210 上に設けられる。絶縁層 206 は、半導体層 208 の上面及び側面、導電層 212b の上面及び側面、並びに絶縁層 210 の上面と接する領域を有する。絶縁層 206 は、絶縁層 210 の上面、導電層 212b の上面及び側面、半導体層 208 の上面及び側面、並びに導電層 112b の上面の形状に沿った形状を有する。

[0076]

トランジスタ 200 のゲート電極として機能する導電層 204 は、絶縁層 206 上に設けられ、絶縁層 206 の上面と接する領域を有する。導電層 204 は、絶縁層 206 を介して、半導体層 208 と重なる領域を有する。導電層 204 は、絶縁層 206 の上面の形状に沿った形状を有する。

[0077]

図 4E は、導電層 112b 及び導電層 204 を抜粋して示す斜視図である。図 4E に示すように、導電層 204 は、開口 241 及び開口 243 を覆うように設けられる。

[0078]

図 1C 等 に示すように、開口 241 及び開口 243 において、導電層 204 は、絶縁層 206 を介して半導体層 208 と重なる領域を有する。また、導電層 204 は、絶縁層 206 及び半導体層 208 を介して導電層 112b と重なる領域、及び導電層 212b と重なる領域を有する。導電層 204 は、導電層 212b の開口 243 側の端部を覆っていることが好ましい。このような構成とすることで、半導体層 208 のうち、ソース電極とドレイン電極との間において、ゲート絶縁層を介してゲート電極と重なる領域の全体がチャネル形成領域として機能することができる。

[0079]

トランジスタ 100 は、半導体層 108 よりも上方にゲート電極を有する、いわゆるトップゲート型のトランジスタである。さらに、半導体層 108 の下面がソース電極及びドレイン電極と接することから、TGBC (Top Gate Bottom Contact) 型のトランジスタとすることができる。同様に、トランジスタ 200 は、TGBC 型のトランジスタとすることができる。

[0080]

導電層 112a、導電層 112b 及び導電層 104 はそれぞれ、配線として機能することができ、トランジスタ 100 はこれらの配線が重なる領域に設けることができる。同様に、導電層 112b、導電層 212b 及び導電層 104 はそれぞれ、配線として機能することができ、トランジスタ 200 はこれらの配線が重なる領域に設けることができる。つまり、トランジスタ 100、トランジスタ 200 及び当該配線を有する回路において、トランジスタ 100、トランジスタ 200 及び配線の占有面積を縮小することができる。したがって、回路の占有面積を縮小することができ、小型の半導体装置とすることができる。トランジスタ 100 は、トランジスタ 200 と重なる領域を有してもよい。トランジスタ 100 がトランジスタ 200 と重なる領域を有することにより、回路の占有面積をさらに縮小することができる。例えば、本発明の一態様である半導体装置を表示装置の画素回路に適用する場合、画素回路の占有面積を縮小することができ、高精細の表示装置とすることができる。また、表示装置の駆動回路（例えば、ゲート線駆動回路及びソース線駆動回路）に適用する場合、駆動回路の占有面積を縮小することができ、狭額縁の表示装置とすることができる。

[0081]

本発明の一態様の半導体装置において、配線として機能する導電層 112a、導電層 112b、導電層 104、導電層 212b、及び導電層 204はそれぞれ、異なる層に設けられる。したがって、それぞれの層で各導電層を配置できるため、レイアウトの自由度が高まり、回路の占有面積を縮小することができる。

[0082]

ここで、トランジスタ 100のチャンネル長及びチャンネル幅について、図 5A及び図 5Bを用いて説明する。図 5Aは、トランジスタ 100の上面図である。図 5Bは、図 1Cの拡大図である。

[0083]

半導体層 108において、導電層 112aと接する領域はソース領域及びドレイン領域の他方として機能し、導電層 112bと接する領域はソース領域及びドレイン領域の一方として機能し、ソース領域とドレイン領域の間の領域はチャンネル形成領域として機能する。

[0084]

トランジスタ 100のチャンネル長は、ソース領域とドレイン領域の間の距離となる。図 5Bは、トランジスタ 100のチャンネル長 L_{100} を破線の両矢印で示している。チャンネル長 L_{100} は、断面視において、半導体層 108と導電層 112aが接する領域の端部と、半導体層 108と導電層 112bが接する領域の端部との距離となる。

[0085]

ここで、トランジスタ 100のチャンネル長 L_{100} は、断面視における絶縁層 110の開口 141側の側面の長さに対応する。つまり、チャンネル長 L_{100} は、絶縁層 110の膜厚 T_{110} 、及び絶縁層 110の開口 141側の側面と絶縁層 110の被形成面（ここでは、導電層 112aの上面）とのなす角 θ_{110} で決まり、トランジスタの作製に用いる露光装置の性能に影響されない。したがって、チャンネル長 L_{100} を露光装置の限界解像度よりも小さな値とすることができ、微細なサイズのトランジスタを実現することができる。例えば、チャンネル長 L_{100} は、 $0.01\mu\text{m}$ 以上 $3\mu\text{m}$ 未満が好ましく、さらには $0.05\mu\text{m}$ 以上 $3\mu\text{m}$ 未満が好ましく、さらには $0.1\mu\text{m}$ 以上 $3\mu\text{m}$ 未満が好ましく、さらには $0.15\mu\text{m}$ 以上 $3\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $3\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $2.5\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $1.5\mu\text{m}$ 未満が好ましく、さらには $0.3\mu\text{m}$ 以上 $1.5\mu\text{m}$ 以下が好ましく、さらには $0.3\mu\text{m}$ 以上 $1.2\mu\text{m}$ 以下が好ましく、さらには $0.4\mu\text{m}$ 以上 $1.2\mu\text{m}$ 以下が好ましく、さらには $0.4\mu\text{m}$ 以上 $1\mu\text{m}$ 以下が好ましく、さらには $0.5\mu\text{m}$ 以上 $1\mu\text{m}$ 以下が好ましい。図 5Bは、絶縁層 110の膜厚 T_{110} を一点鎖線の両矢印で示している。

[0086]

チャンネル長 L_{100} を小さくすることにより、トランジスタ 100のオン電流を大きくすることができる。トランジスタ 100を用いることにより、高速動作が可能な回路を作製することができる。さらには回路の占有面積を縮小することが可能となる。したがって、小型の半導体装置とすることができる。例えば、本発明の一態様である半導体装置を大型の表示装置、または高精細な表示装置に適用する際、配線数が増加した場合においても、各配線における信号遅延を低減することができ、表示ムラを抑制することができる。また、回路の占有面積を縮小できるため、表示装置の額縁を狭くすることができる。

[0087]

絶縁層110の膜厚T110及び角 θ 110を調整することにより、チャネル長L100を制御することができる。

[0088]

絶縁層110の膜厚T110は、0.01 μ m以上3 μ m未満が好ましく、さらには0.05 μ m以上3 μ m未満が好ましく、さらには0.1 μ m以上3 μ m未満が好ましく、さらには0.15 μ m以上3 μ m未満が好ましく、さらには0.2 μ m以上3 μ m未満が好ましく、さらには0.2 μ m以上2.5 μ m未満が好ましく、さらには0.2 μ m以上2 μ m未満が好ましく、さらには0.2 μ m以上1.5 μ m未満が好ましく、さらには0.3 μ m以上1.5 μ m以下が好ましく、さらには0.3 μ m以上1.2 μ m以下が好ましく、さらには0.4 μ m以上1.2 μ m以下が好ましく、さらには0.4 μ m以上1 μ m以下が好ましく、さらには0.5 μ m以上1 μ m以下が好ましい。

[0089]

絶縁層110の開口141側の側面は、テーパ形状であることが好ましい。絶縁層110の開口141側の側面と絶縁層110の被形成面（ここでは、導電層112aの上面）とのなす角 θ 110は、90度未満であることが好ましい。角 θ 110を小さくすることにより、絶縁層110上に設けられる層（例えば、半導体層108）の被覆性を高めることができる。しかしながら、角 θ 110を小さくすると、半導体層108と導電層112aとの接触面積が小さくなり、半導体層108と導電層112aの接触抵抗が高くなってしまう場合がある。角 θ 110は45度以上90度未満が好ましく、さらには50度以上90度未満が好ましく、さらには55度以上90度未満が好ましく、さらには60度以上90度未満が好ましく、さらには60度以上85度以下が好ましく、さらには65度以上85度以下が好ましく、さらには65度以上80度以下が好ましく、さらには70度以上80度以下が好ましい。角 θ 110を前述の範囲とすることで、導電層112a及び絶縁層110上に形成される層（例えば、半導体層108）の被覆性を高めることができ、当該層に段切れまたは鬆といった不具合が発生することを抑制できる。また、半導体層108と導電層112aの接触抵抗を低くすることができる。

[0090]

なお、図5B等では、断面視において、絶縁層110の開口141側の側面の形状が直線である構成を示しているが、本発明の一態様はこれに限られない。断面視において、絶縁層110の開口141側の側面の形状は曲線であってもよく、また側面の形状が直線である領域と曲線である領域の双方を有してもよい。

[0091]

導電層112bは、開口141の内側に設けないことが好ましい。具体的には、導電層112bは、絶縁層110の開口141側の側面と接する領域を有さないことが好ましい。導電層112bを開口141の内側にも設ける場合、トランジスタ100のチャネル長L100が絶縁層110の側面の長さより短くなり、チャネル長L100の制御が困難になってしまう場合がある。したがって、開口143の上面形状が開口141の上面形状と一致、または、上面視において、開口143が開口141を包含することが好ましい。

[0092]

トランジスタ100のチャネル幅は、チャネル長方向と直交する方向における、ソース領域の幅、またはドレイン領域の幅となる。つまり、チャネル幅は、チャネル長方向と直交する方向における、

半導体層 108 と導電層 112a が接する領域の幅、または半導体層 108 と導電層 112b が接する領域の幅となる。ここでは、トランジスタ 100 のチャネル幅は、チャネル長方向と直交する方向における、半導体層 108 と導電層 112b が接する領域の幅として説明する。図 5A 及び図 5B は、トランジスタ 100 のチャネル幅 W_{100} を実線の両矢印で示している。チャネル幅 W_{100} は、上面視において、開口 143 側の導電層 112b の下面端部の長さとなる。

[0093]

チャネル幅 W_{100} は、開口 143 の上面形状で決まる。図 5A 及び図 5B は、開口 143 の幅 D_{143} を二点鎖線の両矢印で示している。幅 D_{143} は、上面視において、開口 143 に外接する最小の矩形の短辺を指す。フォトリソグラフィ法を用いて開口 143 を形成する場合、開口 143 の幅 D_{143} は露光装置の限界解像度以上となる。幅 D_{143} は、例えば、 $0.2\mu\text{m}$ 以上 $5\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $4.5\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $4\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $3.5\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $3\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $2.5\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $2\mu\text{m}$ 未満が好ましく、さらには $0.2\mu\text{m}$ 以上 $1.5\mu\text{m}$ 未満が好ましく、さらには $0.3\mu\text{m}$ 以上 $1.5\mu\text{m}$ 以下が好ましく、さらには $0.3\mu\text{m}$ 以上 $1.2\mu\text{m}$ 以下が好ましく、さらには $0.4\mu\text{m}$ 以上 $1.2\mu\text{m}$ 以下が好ましく、さらには $0.4\mu\text{m}$ 以上 $1\mu\text{m}$ 以下が好ましく、さらには $0.5\mu\text{m}$ 以上 $1\mu\text{m}$ 以下が好ましい。なお、開口 143 の上面形状が円形の場合、幅 D_{143} は開口 143 の直径に相当し、チャネル幅 W_{100} は " $D_{143} \times \pi$ " と算出することができる。

[0094]

トランジスタ 200 のチャネル長及びチャネル幅について、図 6A 及び図 6B を用いて説明する。図 6A は、トランジスタ 200 の上面図である。図 6B は、図 1C の拡大図である。

[0095]

半導体層 208 において、導電層 112b と接する領域はソース領域及びドレイン領域の一方として機能し、導電層 212b と接する領域はソース領域及びドレイン領域の他方として機能し、ソース領域とドレイン領域の間の領域はチャネル形成領域として機能する。

[0096]

図 6B は、トランジスタ 200 のチャネル長 L_{200} を破線の両矢印で示している。チャネル長 L_{200} は、断面視において、半導体層 208 と導電層 112b が接する領域の端部と、半導体層 208 と導電層 212b が接する領域の端部との距離となる。

[0097]

ここで、トランジスタ 200 のチャネル長 L_{200} は、断面視における絶縁層 106 の開口 241 側の側面の長さ、絶縁層 210 の開口 241 側の側面の長さの和に相当する。つまり、チャネル長 L_{200} は、絶縁層 210 の膜厚 T_{210} 、絶縁層 106 の膜厚 T_{106} 、及び絶縁層 106 の開口 241 側の側面と絶縁層 106 の被形成面（ここでは、導電層 112b の上面）とのなす角 θ_{106} で決まる。図 6B は、絶縁層 106 の膜厚 T_{106} を一点鎖線の矢印で示し、絶縁層 210 の膜厚 T_{210} を一点鎖線の両矢印で示している。チャネル長 L_{200} は、前述のチャネル長 L_{100} の範囲とすることが好ましい。絶縁層 106 の膜厚 T_{106} 及び角 θ_{106} 、並びに絶縁層 210 の膜厚 T_{210} を調整することにより、チャネル長 L_{200} を制御することができる。

[0098]

絶縁層106の膜厚 T_{106} と絶縁層210の膜厚 T_{210} の和は、前述の絶縁層110の膜厚 T_{110} の範囲とすることが好ましい。

[0099]

絶縁層106、及び絶縁層210の開口241側の側面は、テーパ形状であることが好ましい。特に、絶縁層106の開口241側の側面と絶縁層106の被形成面（ここでは、導電層112bの上面）とのなす角 θ_{106} は、90度未満であることが好ましい。角 θ_{106} は、前述の絶縁層110の角 θ_{110} の範囲とすることが好ましい。

[0100]

絶縁層106の膜厚 T_{106} と絶縁層210の膜厚 T_{210} の和は、前述の絶縁層110の膜厚 T_{110} と等しくてもよく、異なってもよい。絶縁層106の角 θ_{106} は、絶縁層110の角 θ_{110} と等しくてもよく、異なってもよい。膜厚 T_{106} と膜厚 T_{210} の和を膜厚 T_{110} と等しく、または概略等しくし、かつ角 θ_{106} を角 θ_{110} と等しく、または概略等しくすることで、トランジスタ100のチャンネル長 L_{100} とトランジスタ200のチャンネル長 L_{200} を等しく、または概略等しくすることができる。膜厚 T_{106} と膜厚 T_{210} の和を膜厚 T_{110} と異ならせる、または、角 θ_{106} を角 θ_{110} と異ならせることで、トランジスタ100のチャンネル長 L_{100} とトランジスタ200のチャンネル長 L_{200} を異ならせることができる。

[0101]

なお、図6B等では、断面視において、絶縁層106及び絶縁層210の開口241側の側面の形状が直線である構成を示しているが、本発明の一態様はこれに限られない。

[0102]

導電層212bは、開口241の内側に設けないことが好ましい。具体的には、導電層212bは、絶縁層106及び絶縁層210の開口241側の側面と接する領域を有さないことが好ましい。導電層212bを開口241の内側にも設ける場合、トランジスタ200のチャンネル長 L_{200} が絶縁層210の側面及び絶縁層106の側面の長さの和より短くなり、チャンネル長 L_{200} の制御が困難になってしまう場合がある。したがって、開口243の上面形状が開口241の上面形状と一致、または、上面視において、開口243が開口241を包含することが好ましい。

[0103]

図6A及び図6Bは、トランジスタ200のチャンネル幅 W_{200} を実線の両矢印で示している。チャンネル幅 W_{200} は、上面視において、開口243側の導電層212bの下面端部の長さとなる。

[0104]

チャンネル幅 W_{200} は、開口243の上面形状で決まる。図6A及び図6Bは、開口243の幅 D_{243} を二点鎖線の両矢印で示している。幅 D_{243} は、上面視において、開口243に外接する最小の矩形の短辺を指す。開口243の幅 D_{243} は、前述の開口143の幅 D_{143} の範囲とすることが好ましい。開口243の幅 D_{243} は、開口143の幅 D_{143} と異なってもよい。なお、開口243の上面形状が円形の場合、幅 D_{243} は開口243の直径に相当し、チャンネル幅 W_{200} は“ $D_{243} \times \pi$ ”と算出することができる。開口243の幅 D_{243} は、開口143の幅 D_{143} と等しくてもよく、異なってもよい。開口143と開口243を同じ上面形状とし、さらに開口の幅を等しく、または概略等しくすることで、トランジスタ100のチャンネル幅 W_{100} とトランジスタ200のチャンネル幅 W_{200} を等しく、または概略等しくすることができる。開口143と開口243で上面形状及び幅の一方または双方を異ならせる場合、トランジスタ100のチ

チャネル幅W100とトランジスタ200のチャネル幅W200を異ならせることができる。

[0105]

トランジスタ100及びトランジスタ200上に、絶縁層195が設けられる。絶縁層195は、半導体装置10の保護層として機能する。

[0106]

半導体装置10の保護層として機能する絶縁層195は、不純物が拡散しにくい材料を用いることが好ましい。絶縁層195を設けることにより、トランジスタに外部から不純物が拡散することを効果的に抑制でき、半導体装置の信頼性を高めることができる。不純物として、例えば、水及び水素が挙げられる。絶縁層195は、無機材料を有する絶縁層、または有機材料を有する絶縁層とすることができる。絶縁層195は、例えば、酸化物または窒化物の無機材料を好適に用いることができる。より具体的には、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、及びハフニウムアルミネートの一または複数をを用いることができる。有機材料として、例えば、アクリル樹脂、及びポリイミド樹脂の一または複数をを用いることができる。有機材料は感光性の材料を用いてもよい。また、上述の絶縁膜を2以上積層して用いてもよい。絶縁層195は、無機材料を有する絶縁層と、有機材料を有する絶縁層との積層構造としてもよい。

[0107]

以下では、本実施の形態の半導体装置に含まれる構成要素について、説明する。

[0108]

[半導体装置の構成要素]

[半導体層108、半導体層208]

半導体層108に用いることができる半導体材料は、特に限定されない。例えば、単体半導体、または化合物半導体を用いることができる。単体半導体として、例えば、シリコンまたはゲルマニウムを用いることができる。化合物半導体として、例えば、ヒ化ガリウム、シリコンゲルマニウムが挙げられる。化合物半導体として、半導体特性を有する有機物、または半導体特性を有する金属酸化物（酸化物半導体ともいう）を用いることができる。なお、これらの半導体材料に、ドーパントとして不純物が含まれてもよい。

[0109]

半導体層108に用いる半導体材料の結晶性は特に限定されず、非晶質半導体、または結晶性を有する半導体（単結晶性半導体、多結晶半導体、微結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化を抑制できるため好ましい。

[0110]

半導体層108は、シリコンを用いることができる。シリコンとして、単結晶シリコン、多結晶シリコン、微結晶シリコン、及び非晶質シリコンが挙げられる。多結晶シリコンとして、例えば、低温ポリシリコン（LTPS: Low Temperature Poly Silicon）が挙げられる。

[0111]

半導体層108に非晶質シリコンを用いたトランジスタは、大型のガラス基板上に形成でき、低コストで作製することができる。半導体層108に多結晶シリコンを用いたトランジスタは、電界

効果移動度が高く、高速動作が可能である。また、半導体層 108 に微結晶シリコンを用いたトランジスタは、非晶質シリコンを用いたトランジスタより電界効果移動度が高く、高速動作が可能である。

[0112]

半導体層 108 は、半導体特性を有する金属酸化物（酸化物半導体）を有することが好ましい。半導体層 108 に用いることができる金属酸化物として、例えば、インジウム酸化物、ガリウム酸化物、及び亜鉛酸化物が挙げられる。金属酸化物は、少なくともインジウム（In）または亜鉛（Zn）を含むことが好ましい。また、金属酸化物は、インジウムと、元素Mと、亜鉛と、の中から選ばれる二または三を有することが好ましい。なお、元素Mは、ガリウム、アルミニウム、シリコン、ホウ素、イットリウム、スズ、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、コバルト、及びマグネシウムから選ばれた一種または複数種である。特に、元素Mは、アルミニウム、ガリウム、イットリウム、及びスズから選ばれた一種または複数種であることが好ましい。元素Mは、ガリウムがより好ましい。

[0113]

半導体層 108 は、例えば、酸化インジウム、インジウム亜鉛酸化物（In-Zn酸化物）、インジウムスズ酸化物（In-Sn酸化物）、インジウムチタン酸化物（In-Ti酸化物）、インジウムアルミニウム亜鉛酸化物（In-Al-Zn酸化物、IAZOとも記す）、インジウムスズ亜鉛酸化物（In-Sn-Zn酸化物）、インジウムチタン亜鉛酸化物（In-Ti-Zn酸化物）、インジウムガリウム亜鉛酸化物（In-Ga-Zn酸化物、IGZOとも記す）、インジウムガリウムスズ亜鉛酸化物（In-Ga-Sn-Zn酸化物、IGZTOとも記す）、インジウムガリウムアルミニウム亜鉛酸化物（In-Ga-Al-Zn酸化物、IGAZOまたはIAGZOとも記す）などを用いることができる。または、シリコンを含むインジウムスズ酸化物などを用いることができる。

[0114]

ここで、半導体層 108 が有する金属酸化物の組成は、トランジスタ 100 の電気的特性、及び信頼性に大きく影響する。

[0115]

例えば、金属酸化物の含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合を高くすることにより、オン電流の大きいトランジスタを実現することができる。

[0116]

半導体層 108 に In-Zn酸化物を用いる場合、インジウムの原子数比が亜鉛の原子数比以上である金属酸化物を適用することが好ましい。例えば、金属元素の原子数比が、In:Zn=1:1、In:Zn=2:1、In:Zn=3:1、In:Zn=4:1、In:Zn=5:1、In:Zn=7:1、In:Zn=10:1、またはこれらの近傍の金属酸化物を用いることができる。

[0117]

半導体層 108 に In-Sn酸化物を用いる場合、インジウムの原子数比がスズの原子数比以上である金属酸化物を適用することが好ましい。例えば、金属元素の原子数比が、In:Sn=1:1、In:Sn=2:1、In:Sn=3:1、In:Sn=4:1、In:Sn=5:1、I

$n : S_n = 7 : 1$ 、 $I_n : S_n = 10 : 1$ 、またはこれらの近傍の金属酸化物を用いることができる。

[0118]

半導体層108に $I_n-S_n-Z_n$ 酸化物を用いる場合、インジウムの原子数比が、スズの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、スズの原子数比よりも高い金属酸化物を用いることが好ましい。例えば、金属元素の原子数比が、 $I_n : S_n : Z_n = 2 : 1 : 3$ 、 $I_n : S_n : Z_n = 3 : 1 : 2$ 、 $I_n : S_n : Z_n = 4 : 2 : 3$ 、 $I_n : S_n : Z_n = 4 : 2 : 4$ 、 $I_n : S_n : Z_n = 5 : 1 : 3$ 、 $I_n : S_n : Z_n = 5 : 1 : 6$ 、 $I_n : S_n : Z_n = 5 : 1 : 7$ 、 $I_n : S_n : Z_n = 5 : 1 : 8$ 、 $I_n : S_n : Z_n = 6 : 1 : 6$ 、 $I_n : S_n : Z_n = 10 : 1 : 3$ 、 $I_n : S_n : Z_n = 10 : 1 : 6$ 、 $I_n : S_n : Z_n = 10 : 1 : 7$ 、 $I_n : S_n : Z_n = 10 : 1 : 8$ 、 $I_n : S_n : Z_n = 5 : 2 : 5$ 、 $I_n : S_n : Z_n = 10 : 1 : 10$ 、 $I_n : S_n : Z_n = 20 : 1 : 10$ 、 $I_n : S_n : Z_n = 40 : 1 : 10$ 、またはこれらの近傍の金属酸化物を用いることができる。

[0119]

半導体層108に I_n-Al-Z_n 酸化物を用いる場合、インジウムの原子数比が、アルミニウムの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、アルミニウムの原子数比よりも高い金属酸化物を用いることが好ましい。例えば、金属元素の原子数比が、 $I_n : Al : Z_n = 2 : 1 : 3$ 、 $I_n : Al : Z_n = 3 : 1 : 2$ 、 $I_n : Al : Z_n = 4 : 2 : 3$ 、 $I_n : Al : Z_n = 4 : 2 : 4$ 、 $I_n : Al : Z_n = 5 : 1 : 3$ 、 $I_n : Al : Z_n = 5 : 1 : 6$ 、 $I_n : Al : Z_n = 5 : 1 : 7$ 、 $I_n : Al : Z_n = 5 : 1 : 8$ 、 $I_n : Al : Z_n = 6 : 1 : 6$ 、 $I_n : Al : Z_n = 10 : 1 : 3$ 、 $I_n : Al : Z_n = 10 : 1 : 6$ 、 $I_n : Al : Z_n = 10 : 1 : 7$ 、 $I_n : Al : Z_n = 10 : 1 : 8$ 、 $I_n : Al : Z_n = 5 : 2 : 5$ 、 $I_n : Al : Z_n = 10 : 1 : 10$ 、 $I_n : Al : Z_n = 20 : 1 : 10$ 、 $I_n : Al : Z_n = 40 : 1 : 10$ 、またはこれらの近傍の金属酸化物を用いることができる。

[0120]

半導体層108に I_n-Ga-Z_n 酸化物を用いる場合、含有される全ての金属元素の原子数の和に対するインジウムの原子数比が、ガリウムの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、ガリウムの原子数比よりも高い金属酸化物を用いることが、より好ましい。例えば、半導体層108は、金属元素の原子数比が、 $I_n : Ga : Z_n = 2 : 1 : 3$ 、 $I_n : Ga : Z_n = 3 : 1 : 2$ 、 $I_n : Ga : Z_n = 4 : 2 : 3$ 、 $I_n : Ga : Z_n = 4 : 2 : 4$ 、 $I_n : Ga : Z_n = 5 : 1 : 3$ 、 $I_n : Ga : Z_n = 5 : 1 : 6$ 、 $I_n : Ga : Z_n = 5 : 1 : 7$ 、 $I_n : Ga : Z_n = 5 : 1 : 8$ 、 $I_n : Ga : Z_n = 6 : 1 : 6$ 、 $I_n : Ga : Z_n = 10 : 1 : 3$ 、 $I_n : Ga : Z_n = 10 : 1 : 6$ 、 $I_n : Ga : Z_n = 10 : 1 : 7$ 、 $I_n : Ga : Z_n = 10 : 1 : 8$ 、 $I_n : Ga : Z_n = 5 : 2 : 5$ 、 $I_n : Ga : Z_n = 10 : 1 : 10$ 、 $I_n : Ga : Z_n = 20 : 1 : 10$ 、 $I_n : Ga : Z_n = 40 : 1 : 10$ 、またはこれらの近傍の金属酸化物を用いることができる。

[0121]

半導体層108に I_n-M-Z_n 酸化物を用いる場合、含有される全ての金属元素の原子数の和に対するインジウムの原子数比が、元素Mの原子数比よりも高い金属酸化物を適用することができる。さらには、亜鉛の原子数比が、元素Mの原子数比よりも高い金属酸化物を用いることが、より

好ましい。例えば、半導体層 108 は、金属元素の原子数比が、 $I_n : M : Z_n = 2 : 1 : 3$ 、 $I_n : M : Z_n = 3 : 1 : 2$ 、 $I_n : M : Z_n = 4 : 2 : 3$ 、 $I_n : M : Z_n = 4 : 2 : 4$ 、 1 、 $I_n : M : Z_n = 5 : 1 : 3$ 、 $I_n : M : Z_n = 5 : 1 : 6$ 、 $I_n : M : Z_n = 5 : 1 : 7$ 、 $I_n : M : Z_n = 5 : 1 : 8$ 、 $I_n : M : Z_n = 6 : 1 : 6$ 、 $I_n : M : Z_n = 10 : 1 : 3$ 、 $I_n : M : Z_n = 10 : 1 : 6$ 、 $I_n : M : Z_n = 10 : 1 : 7$ 、 $I_n : M : Z_n = 10 : 1 : 8$ 、 $I_n : M : Z_n = 5 : 2 : 5$ 、 $I_n : M : Z_n = 10 : 1 : 10$ 、 $I_n : M : Z_n = 20 : 1 : 10$ 、 $I_n : M : Z_n = 40 : 1 : 10$ 、またはこれらの近傍の金属酸化物を用いることができる。

[0122]

なお、元素Mとして複数の金属元素を有する場合は、当該金属元素の原子数比の合計を、元素Mの原子数比とすることができる。例えば、元素Mとしてガリウムとアルミニウムを有する $I_n - Ga - Al - Z_n$ 酸化物の場合、ガリウムの原子数比とアルミニウムの原子数比の合計を元素Mの原子数比とすることができる。また、インジウム、元素M、及び亜鉛の原子数比が前述の範囲であることが好ましい。例えば、元素Mとしてガリウムとスズを有する $I_n - Ga - Sn - Z_n$ 酸化物の場合、ガリウムの原子数比とスズの原子数比の合計を元素Mの原子数比とすることができる。また、インジウム、元素M、及び亜鉛の原子数比が前述の範囲であることが好ましい。

[0123]

金属酸化物に含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が、30原子%以上100原子%以下、好ましくは30原子%以上95原子%以下、より好ましくは35原子%以上95原子%以下、より好ましくは35原子%以上90原子%以下、より好ましくは40原子%以上90原子%以下、より好ましくは45原子%以上90原子%以下、より好ましくは50原子%以上80原子%以下、より好ましくは60原子%以上80原子%以下、より好ましくは70原子%以上80原子%以下である金属酸化物を用いることが好ましい。例えば、半導体層 108 に $I_n - Ga - Z_n$ 酸化物を用いる場合、インジウム、元素M、及び亜鉛の原子数の合計に対する、インジウムの原子数の割合が前述の範囲であることが好ましい。

[0124]

本明細書等において、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合を、インジウムの含有率と記す場合がある。他の金属元素においても同様である。

[0125]

金属酸化物のインジウムの含有率を高くすることにより、オン電流の大きいトランジスタとすることができる。当該トランジスタを大きいオン電流が求められるトランジスタに適用することにより、優れた電気特性を有する半導体装置とすることができる。

[0126]

金属酸化物の組成の分析は、例えば、エネルギー分散型X線分光法 (EDX: Energy Dispersive X-ray Spectrometry)、X線光電子分光法 (XPS: X-ray Photoelectron Spectrometry)、誘導結合プラズマ質量分析法 (ICP-MS: Inductively Coupled Plasma-Mass Spectrometry)、または誘導結合高周波プラズマ発光分光法 (ICP-AES: Inductively Coupled Plasma-Atomic Emission Spectrometry) を用いることができる。または、これらの手法を複数組み合わせることで分析を行ってもよい。なお、含有率が低い元素は、分析精度の影響により、実際の含有率と分析によって得られ

た含有率が異なる場合がある。例えば、元素Mの含有率が低い場合、分析によって得られた元素Mの含有率が、実際の含有率より低くなる場合がある。

[0127]

本明細書等において、近傍の組成とは、所望の原子数比の±30%の範囲を含む。例えば、原子数比が $I_n:M:Z_n=4:2:3$ またはその近傍の組成と記載する場合、インジウムの原子数比を4としたとき、Mの原子数比が1以上3以下であり、亜鉛の原子数比が2以上4以下である場合を含む。また、原子数比が $I_n:M:Z_n=5:1:6$ またはその近傍の組成と記載する場合、インジウムの原子数比を5としたときに、Mの原子数比が0.1より大きく2以下であり、亜鉛の原子数比が5以上7以下である場合を含む。また、原子数比が $I_n:M:Z_n=1:1:1$ またはその近傍の組成と記載する場合、インジウムの原子数比を1としたときに、Mの原子数比が0.1より大きく2以下であり、亜鉛の原子数比が0.1より大きく2以下である場合を含む。

[0128]

金属酸化物の形成は、スパッタリング法、または原子層堆積 (ALD: Atomic Layer Deposition) 法を好適に用いることができる。なお、金属酸化物をスパッタリング法で形成する場合、ターゲットの原子数比と、当該金属酸化物の原子数比が異なる場合がある。特に、亜鉛は、ターゲットの原子数比よりも金属酸化物の原子数比が小さくなる場合がある。具体的には、ターゲットに含まれる亜鉛の原子数比の40%以上90%以下程度となる場合がある。

[0129]

ここで、トランジスタの信頼性について、説明する。トランジスタの信頼性を評価する指標の1つとして、ゲートに電界を印加した状態で保持する、GBT (Gate Bias Temperature) ストレス試験がある。その中でも、ソース電位及びドレイン電位に対して、ゲートに正の電位 (正バイアス) を与えた状態で、高温下で保持する試験をPBTS (Positive Bias Temperature Stress) 試験、ゲートに負の電位 (負バイアス) を与えた状態で、高温下で保持する試験をNBTS (Negative Bias Temperature Stress) 試験と呼ぶ。また、光を照射した状態で行うPBTS試験及びNBTS試験をそれぞれ、PBITS (Positive Bias Temperature Illumination Stress) 試験、NBITS (Negative Bias Temperature Illumination Stress) 試験と呼ぶ。

[0130]

n型のトランジスタにおいては、トランジスタをオン状態 (電流を流す状態) とする際にゲートに正の電位が与えられるため、PBTS試験でのしきい値電圧の変動量が、トランジスタの信頼性の指標として着目すべき重要な項目の1つとなる。

[0131]

半導体層108にガリウムを含まない、またはガリウムの含有率の低い金属酸化物を用いることにより、正バイアス印加に対する信頼性が高いトランジスタとすることができる。つまり、PBTS試験でのしきい値電圧の変動量が小さいトランジスタとすることができる。また、ガリウムを含む金属酸化物を用いる場合は、インジウムの含有率よりも、ガリウムの含有率を低くすることが好ましい。これにより、信頼性の高いトランジスタを実現することができる。

[0132]

PBTS試験でのしきい値電圧の変動の1つの要因として、半導体層とゲート絶縁層の界面、ま

たは界面近傍における欠陥準位が挙げられる。欠陥準位密度が大きいほど、P B T S 試験での劣化が顕著になる。半導体層の、ゲート絶縁層と接する領域におけるガリウムの含有率を低くすることにより、当該欠陥準位の生成を抑制することができる。

[0133]

ガリウムを含まない、またはガリウムの含有率の低い金属酸化物を半導体層に用いることにより P B T S 試験でのしきい値電圧の変動を抑制できる理由として、例えば、以下のようなことが考えられる。金属酸化物に含まれるガリウムは、他の金属元素（例えば、インジウムまたは亜鉛）と比較して、酸素を誘引しやすい性質を有する。そのため、ガリウムを多く含む金属酸化物と、ゲート絶縁層との界面において、ガリウムがゲート絶縁層中の余剰酸素と結合することにより、キャリア（ここでは電子）トラップサイトを生じさせやすくなると推察される。そのため、ゲートに正の電位を与えた際に、半導体層とゲート絶縁層との界面にキャリアがトラップされることにより、しきい値電圧が変動することが考えられる。

[0134]

より具体的には、半導体層 108 に In-Ga-Zn 酸化物を用いた場合、インジウムの原子数比が、ガリウムの原子数比よりも高い金属酸化物を、半導体層 108 に適用することができる。また、亜鉛の原子数比が、ガリウムの原子数比よりも高い金属酸化物を用いることが、より好ましい。言い換えると、金属元素の原子数比が、 $\text{In} > \text{Ga}$ 、且つ $\text{Zn} > \text{Ga}$ を満たす金属酸化物を、半導体層 108 に適用することが好ましい。

[0135]

例えば、半導体層 108 は、金属元素の原子数比が、 $\text{In} : \text{Ga} : \text{Zn} = 2 : 1 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 、 $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 4$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 6$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 7$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 1 : 8$ 、 $\text{In} : \text{Ga} : \text{Zn} = 6 : 1 : 6$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 3$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 6$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 7$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 8$ 、 $\text{In} : \text{Ga} : \text{Zn} = 5 : 2 : 5$ 、 $\text{In} : \text{Ga} : \text{Zn} = 10 : 1 : 10$ 、 $\text{In} : \text{Ga} : \text{Zn} = 20 : 1 : 10$ 、 $\text{In} : \text{Ga} : \text{Zn} = 40 : 1 : 10$ 、またはこれらの近傍の金属酸化物を用いることができる。

[0136]

半導体層 108 は、含有される全ての金属元素の原子数の和に対するガリウムの原子数の割合が、0 原子%より高く 50 原子%以下、好ましくは 0.1 原子%以上 40 原子%以下、より好ましくは 0.1 原子%以上 35 原子%以下、より好ましくは 0.1 原子%以上 30 原子%以下、より好ましくは 0.1 原子%以上 25 原子%以下、より好ましくは 0.1 原子%以上 20 原子%以下、より好ましくは 0.1 原子%以上 15 原子%以下、より好ましくは 0.1 原子%以上 10 原子%以下である金属酸化物を用いることが好ましい。半導体層中のガリウムの含有率を低くすることにより、P B T S 試験に対する耐性の高いトランジスタとすることができる。なお、金属酸化物にガリウムを含有させることにより、金属酸化物に酸素欠損 ($\text{V}_\text{O} : \text{Oxygen Vacancy}$) が生じにくくなるといった効果を奏する。

[0137]

半導体層 108 に、ガリウムを含まない金属酸化物を適用してもよい。例えば、 In-Zn 酸化物を半導体層 108 に適用することができる。このとき、金属酸化物に含まれる全ての金属元素の

原子数の和に対するインジウムの原子数比を高くすることにより、トランジスタの電界効果移動度を高めることができる。一方、金属酸化物に含まれる全ての金属元素の原子数の和に対する亜鉛の原子数比を高くすることにより、結晶性の高い金属酸化物となるため、トランジスタの電気特性の変動が抑制され、信頼性を高めることができる。また、半導体層 108 には、酸化インジウムなどの、ガリウム及び亜鉛を含まない金属酸化物を適用してもよい。ガリウムを含まない金属酸化物を用いることにより、特に、PBT S 試験におけるしきい値電圧の変動を極めて小さなものとすることができる。

[0138]

例えば、半導体層 108 に、インジウムと亜鉛を含む酸化物を用いることができる。このとき、金属元素の原子数比が、例えば $In : Zn = 2 : 3$ 、 $In : Zn = 4 : 1$ 、またはこれらの近傍である金属酸化物を用いることができる。

[0139]

なお、代表的にガリウムを挙げて説明したが、ガリウムに代えて元素Mを用いた場合にも適用できる。半導体層 108 には、インジウムの原子数比が元素Mの原子数比よりも高い金属酸化物を適用することが好ましい。また、亜鉛の原子数比が元素Mの原子数比よりも高い金属酸化物を適用することが好ましい。

[0140]

半導体層 108 に元素Mの含有率が低い金属酸化物を適用することにより、正バイアス印加に対する信頼性が高いトランジスタとすることができる。当該トランジスタを正バイアス印加に対する高い信頼性が求められるトランジスタに適用することにより、高い信頼性を有する半導体装置とすることができる。

[0141]

続いて、光に対するトランジスタの信頼性について、説明する。

[0142]

トランジスタに光が入射することにより、トランジスタの電気特性が変動してしまう場合がある。特に、光が入射しうる領域に適用されるトランジスタは、光照射下での電気特性の変動が小さく、光に対する信頼性が高いことが好ましい。光に対する信頼性は、例えば、NB T I S 試験でのしきい値電圧の変動量により評価することができる。

[0143]

金属酸化物の元素Mの含有率を高くすることにより、光に対する信頼性の高いトランジスタとすることができる。つまり、NB T I S 試験でのしきい値電圧の変動量が小さいトランジスタとすることができる。具体的には、元素Mの原子数比がインジウムの原子数比以上である金属酸化物はバンドギャップがより大きくなり、トランジスタのNB T I S 試験でのしきい値電圧の変動量を小さくすることができる。半導体層 108 が有する金属酸化物のバンドギャップは、2.0 eV 以上が好ましく、さらには2.5 eV 以上が好ましく、さらには3.0 eV 以上が好ましく、さらには3.2 eV 以上が好ましく、さらには3.3 eV 以上が好ましく、さらには3.4 eV 以上が好ましく、さらには3.5 eV 以上が好ましい。

[0144]

例えば、半導体層 108 は、金属元素の原子数比が、 $In : M : Zn = 1 : 1 : 1$ 、 $In : M : Zn = 1 : 1 : 1.2$ 、 $In : M : Zn = 1 : 3 : 2$ 、 $In : M : Zn = 1 : 3 : 3$ 、 $In : M :$

Zn = 1 : 3 : 4、またはこれらの近傍の金属酸化物を用いることができる。

[0145]

半導体層108は、特に、含有される全ての金属元素の原子数の和に対する元素Mの原子数の割合が、20原子%以上70原子%以下、好ましくは30原子%以上70原子%以下、より好ましくは30原子%以上60原子%以下、より好ましくは40原子%以上60原子%以下、より好ましくは50原子%以上60原子%以下である金属酸化物を好適に用いることができる。

[0146]

半導体層108にIn-Ga-Zn酸化物を用いた場合、含有される全ての金属元素の原子数の和に対するインジウムの原子数比が、ガリウムの原子数比以下の金属酸化物を適用することができる。例えば、金属元素の原子数比が、In : Ga : Zn = 1 : 1 : 1、In : Ga : Zn = 1 : 1 : 1.2、In : Ga : Zn = 1 : 3 : 2、In : Ga : Zn = 1 : 3 : 3、In : Ga : Zn = 1 : 3 : 4、またはこれらの近傍の金属酸化物を用いることができる。

[0147]

半導体層108は、特に、含有される全ての金属元素の原子数の和に対するガリウムの原子数の割合が、20原子%以上60原子%以下、好ましくは20原子%以上50原子%以下、より好ましくは30原子%以上50原子%以下、より好ましくは40原子%以上60原子%以下、より好ましくは50原子%以上60原子%以下である金属酸化物を好適に用いることができる。

[0148]

半導体層108に元素Mの含有率が高い金属酸化物を適用することにより、光に対する信頼性が高いトランジスタとすることができる。当該トランジスタを光に対する高い信頼性が求められるトランジスタに適用することにより、高い信頼性を有する半導体装置とすることができる。

[0149]

前述したように、半導体層108に適用する金属酸化物の組成により、トランジスタの電気特性、及び信頼性が異なる。したがって、トランジスタに求められる電気特性、及び信頼性に応じて金属酸化物の組成を異ならせることにより、優れた電気特性と高い信頼性を両立した半導体装置とすることができる。

[0150]

半導体層108は、2以上の金属酸化物層を有する積層構造としてもよい。半導体層108が有する2以上の金属酸化物層は、組成が互いに同じ、または概略同じであってもよい。組成が同じ金属酸化物層の積層構造とすることで、例えば、同じスパッタリングターゲットを用いて形成できるため、製造コストを削減できる。

[0151]

半導体層108が有する2以上の金属酸化物層は、組成が互いに異なってもよい。例えば、In : M : Zn = 1 : 3 : 4 [原子数比] もしくはその近傍の組成の第1の金属酸化物層と、当該第1の金属酸化物層上に設けられるIn : M : Zn = 1 : 1 : 1 [原子数比] もしくはその近傍の組成の第2の金属酸化物層と、の積層構造を好適に用いることができる。また、元素Mとして、ガリウム又はアルミニウムを用いることが特に好ましい。例えば、インジウム酸化物、インジウムガリウム酸化物、及びIGZOの中から選ばれるいずれか一と、IAZO、IAGZO、及びITZO（登録商標）の中から選ばれるいずれか一と、の積層構造を用いてもよい。

[0152]

半導体層 108 は、結晶性を有する金属酸化物層を用いることが好ましい。例えば、CAAC (c-axis aligned crystal) 構造、多結晶構造、微結晶 (nc: nano-crystal) 構造等を有する金属酸化物層を用いることができる。結晶性を有する金属酸化物層を半導体層 108 に用いることにより、半導体層 108 中の欠陥準位密度を低減でき、信頼性の高い半導体装置を実現できる。

[0153]

半導体層 108 に用いる金属酸化物層の結晶性が高いほど、半導体層 108 中の欠陥準位密度を低減できる。一方、結晶性の低い金属酸化物層を用いることで、大きな電流を流すことができるトランジスタを実現することができる。

[0154]

金属酸化物層をスパッタリング法により形成する場合、形成時の基板温度が高いほど、結晶性の高い金属酸化物層を形成することができる。形成時の基板温度は、例えば、基板を載せるステージの温度により調整することができる。また、形成時に用いる成膜ガス全体に対する酸素ガスの流量の割合（以下、酸素流量比ともいう）、または成膜装置の処理室内の酸素分圧が高いほど、結晶性の高い金属酸化物層を形成することができる。

[0155]

半導体層 108 は、結晶性が異なる 2 以上の金属酸化物層の積層構造としてもよい。例えば、第 1 の金属酸化物層と、当該第 1 の金属酸化物層上に設けられる第 2 の金属酸化物層と、の積層構造とし、第 2 の金属酸化物層は、第 1 の金属酸化物層より結晶性が高い領域を有する構成とすることができる。または、第 2 の金属酸化物層は、第 1 の金属酸化物層より結晶性が低い領域を有する構成とすることができる。半導体層 108 が有する 2 以上の金属酸化物層は、組成が互いに同じ、または概略同じであってもよい。組成が同じ金属酸化物層の積層構造とすることで、例えば、同じスパッタリングターゲットを用いて形成できるため、製造コストを削減できる。例えば、同じスパッタリングターゲットを用いて、酸素流量比または酸素分圧を異ならせることにより、結晶性が異なる 2 以上の金属酸化物層の積層構造を形成することができる。なお、半導体層 108 が有する 2 以上の金属酸化物層は、組成が互いに異なってもよい。

[0156]

半導体層 108 の厚さは、3 nm 以上 100 nm 以下が好ましく、さらには 5 nm 以上 100 nm 以下が好ましく、さらには 10 nm 以上 100 nm 以下が好ましく、さらには 10 nm 以上 70 nm 以下が好ましく、さらには 15 nm 以上 70 nm 以下が好ましく、さらには 15 nm 以上 50 nm 以下が好ましく、さらには 20 nm 以上 50 nm 以下が好ましく、さらには 20 nm 以上 40 nm 以下が好ましく、さらには 25 nm 以上 40 nm 以下が好ましい。

[0157]

半導体層 108 の形成時の基板温度は、室温（25℃）以上 200℃ 以下が好ましく、室温以上 130℃ 以下がより好ましい。基板温度を前述の範囲とすることで、大面積のガラス基板を用いる場合に、基板の撓みまたは歪みを抑制できる。

[0158]

ここで、半導体層 108 中に形成されうる酸素欠損について、説明する。

[0159]

半導体層 108 に酸化物半導体を用いる場合、酸化物半導体に含まれる水素が金属原子と結合す

る酸素と反応して水になり、酸化物半導体中に酸素欠損 (V_o) が形成される場合がある。さらに、酸素欠損に水素が入った欠陥 (以下、 V_oH と記す) はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている酸化物半導体を用いたトランジスタは、ノーマリーオン特性となりやすい。また、酸化物半導体中の水素は、熱、電界などのストレスによって動きやすいため、酸化物半導体に多くの水素が含まれると、トランジスタの信頼性が悪化する恐れもある。

[0160]

V_oH は、酸化物半導体のドナーとして機能しうる。しかしながら、当該欠陥を定量的に評価することは困難である。そこで、酸化物半導体においては、ドナー濃度ではなく、キャリア濃度で評価される場合がある。よって、本明細書等では、酸化物半導体のパラメータとして、ドナー濃度ではなく、電界が印加されない状態を想定したキャリア濃度を用いる場合がある。つまり、本明細書等に記載の「キャリア濃度」は、「ドナー濃度」と言い換えることができる場合がある。

[0161]

以上より、半導体層108に酸化物半導体を用いる場合、半導体層108中の V_oH をできる限り低減し、高純度真性または実質的に高純度真性にすることが好ましい。このように、 V_oH が十分低減された酸化物半導体を得るには、酸化物半導体中の水、水素などの不純物を除去すること (脱水、脱水素化処理と記載する場合がある。) と、酸化物半導体に酸素を供給して酸素欠損 (V_o) を修復することが重要である。 V_oH などの不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。なお、酸化物半導体に酸素を供給して酸素欠損 (V_o) を修復することを、加酸素化処理と記す場合がある。

[0162]

半導体層108に酸化物半導体を用いる場合、チャネル形成領域として機能する領域の酸化物半導体のキャリア濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、 $1 \times 10^{17} \text{ cm}^{-3}$ 未満であることがより好ましく、 $1 \times 10^{16} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{13} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{12} \text{ cm}^{-3}$ 未満であることがさらに好ましい。なお、チャネル形成領域として機能する領域の酸化物半導体のキャリア濃度の下限値については、特に限定は無いが、例えば、 $1 \times 10^{-9} \text{ cm}^{-3}$ とすることができる。

[0163]

半導体層208は、半導体層108に係る記載を参照できるため、詳細な説明は省略する。なお、半導体層108と半導体層208で同じ材料を用いてもよい。半導体層108と半導体層208で同じ材料を用いることで、例えば、同じスパッタリングターゲットを用いて半導体層108及び半導体層208を形成できるため、製造コストを削減できる。

[0164]

半導体層108と半導体層208は異なる工程で形成されることから、半導体層108と半導体層208で異なる材料を用いることができる。前述したように、半導体層に適用する金属酸化物の組成により、トランジスタの電気特性、及び信頼性が異なる。したがって、トランジスタに求められる電気特性、及び信頼性に応じて金属酸化物の組成を異ならせることにより、優れた電気特性と高い信頼性を両立した半導体装置とすることができる。

[0165]

トランジスタ 200 を大きいオン電流が必要とされるトランジスタに適用する場合を例に挙げて、説明する。例えば、半導体層 108 と半導体層 208 の双方に In-Ga-Zn 酸化物を用いる場合、半導体層 208 は、半導体層 108 と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合（含有率）が高い金属酸化物を用いることができる。

[0166]

半導体層 108 と半導体層 208 のインジウムの含有率の違いは、例えば、EDX で確認することができる。EDX では、金属酸化物を構成する元素毎に原子数の割合を算出することができる。算出された全ての金属元素の原子数の和に対するインジウムの原子数の割合（含有率）を半導体層 108 と半導体層 208 で比較することにより、インジウムの含有率の違いを確認できる。また、EDX において、特性 X 線のカウント数（検出値）は、金属酸化物を構成する元素の割合に対応する。したがって、半導体層 108 と半導体層 208 のインジウムのピークの高さで、インジウムの含有率の違いを確認することができる。例えば、半導体層 208 のインジウムの含有率が、半導体層 108 のインジウムの含有率より高い場合、半導体層 208 のインジウムに由来する特性 X 線のカウント数は、半導体層 108 のインジウムに由来する特性 X 線のカウント数より高くなる。なお、EDX において、ある元素のピークとは、横軸に特性 X 線のエネルギーを示し、縦軸に特性 X 線のカウント数を示すスペクトルにおいて、当該元素のカウント数が極大値となる点を指す。または、当該元素固有の特性 X 線のエネルギーにおけるカウント数を用いて含有率の違いを確認してもよい。例えば、インジウムは 3.287 keV (In-L α) でのカウント数を用いることができ、ガリウムは 9.243 keV (Ga-K α) でのカウント数を用いることができ、亜鉛は 8.632 keV (Zn-K α) でのカウント数を用いることができる。ここでは、インジウムの含有率の違いを例に挙げて説明したが、他の元素の含有率の違いも同様に確認できる。

[0167]

半導体層 108 に In-Ga-Zn 酸化物を用い、半導体層 208 に In-Ga-Zn 酸化物以外の、インジウムを含む金属酸化物を用いた場合も同様に、半導体層 208 は、半導体層 108 と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高い金属酸化物を用いることができる。例えば、半導体層 108 に In-Ga-Zn 酸化物を用い、半導体層 208 は、半導体層 108 と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高い In-Zn 酸化物を好適に用いることができる。

[0168]

半導体層 108 に、In-Ga-Zn 酸化物以外の、インジウムを含む金属酸化物を用いることもできる。このときも同様に、半導体層 208 は、半導体層 108 と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高い金属酸化物を用いることができる。

[0169]

本発明の一態様である半導体装置を表示装置に適用する場合、例えば、高速なスイッチング動作が要求されるソースドライバ（ソース線駆動回路、または信号線駆動回路ともいう）またはデマルチプレクサ回路に、インジウムの含有率が高い金属酸化物を半導体層 208 に有するトランジスタを好適に用いることができる。

[0170]

または、半導体層 108 は、半導体層 208 と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高い金属酸化物を用いてもよい。

[0171]

トランジスタ200を正バイアス印加に対する信頼性が高いことが必要とされるトランジスタに適用する場合を例に挙げて、説明する。例えば、半導体層108と半導体層208の双方にIn-Ga-Zn酸化物を用いる場合、半導体層208は、半導体層108と比較して、含有される全ての金属元素の原子数の和に対するガリウムの原子数の割合が低い金属酸化物を用いることができる。例えば、半導体層108にIn-Ga-Zn酸化物を用い、半導体層208に、ガリウムを含まない金属酸化物（例えば、In-Zn酸化物）を用いてもよい。

[0172]

半導体層208は、半導体層108と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高く、かつ元素Mの原子数の割合が低い金属酸化物を用いてもよい。このような構成とすることにより、トランジスタ200をオン電流が大きく、かつ正バイアス印加に対する信頼性が高いトランジスタとすることができる。

[0173]

または、半導体層108は、半導体層208と比較して、含有される全ての金属元素の原子数の和に対する元素Mの原子数の割合が低い金属酸化物を用いてもよい。さらに、半導体層108は、半導体層208と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高く、かつ元素Mの原子数の割合が低い金属酸化物を用いてもよい。

[0174]

トランジスタ200を光に対する信頼性が高いことが必要とされるトランジスタに適用する場合を例に挙げて、説明する。半導体層208は、半導体層108と比較して、含有される全ての金属元素の原子数の和に対する元素Mの原子数の割合が高い金属酸化物を用いることができる。例えば、半導体層208にIn-Ga-Zn酸化物を用い、半導体層108に、ガリウムを含まない金属酸化物（例えば、In-Zn酸化物）を用いてもよい。

[0175]

または、半導体層108は、半導体層208と比較して、含有される全ての金属元素の原子数の和に対する元素Mの原子数の割合が高い金属酸化物を用いてもよい。

[0176]

トランジスタ100を光に対する信頼性が高いことが必要とされるトランジスタに適用し、トランジスタ200を大きいオン電流が必要とされるトランジスタに適用する場合を例に挙げて、説明する。半導体層108は、半導体層208と比較して、含有される全ての金属元素の原子数の和に対する元素Mの原子数の割合が高い金属酸化物を用いることができる。半導体層208は、半導体層108と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高い金属酸化物を用いることができる。

[0177]

なお、半導体層108と半導体層208は組成に限られず、膜厚、結晶性、キャリア濃度及び膜質のうち、一以上が異なる金属酸化物を用いることもできる。例えば、トランジスタ200のオン電流が、トランジスタ100のオン電流よりも大きくなるように組成を異ならせるとともに、膜厚、または成膜条件を異ならせてもよい。

[0178]

酸化物半導体を用いたトランジスタ（以下、OSトランジスタと記す）は、非晶質シリコンを用

いたトランジスタと比較して電界効果移動度が極めて高い。また、OSトランジスタは、オフ状態におけるソースドレイン間のリーク電流（以下、オフ電流ともいう）が著しく小さく、当該トランジスタと直列に接続された容量に蓄積した電荷を長期間に亘って保持することが可能である。また、OSトランジスタを適用することで、半導体装置の消費電力を低減することができる。

[0179]

本発明の一態様である半導体装置は、例えば、表示装置に適用することができる。表示装置の画素回路に含まれる発光デバイスの発光輝度を高くする場合、発光デバイスに流す電流量を大きくする必要がある。そのためには、画素回路に含まれている駆動トランジスタのソースドレイン間電圧を高くする必要がある。OSトランジスタは、シリコンを用いたトランジスタ（以下、Siトランジスタと記す）と比較して、ソースドレイン間において耐圧が高いため、OSトランジスタのソースドレイン間には高い電圧を印加することができる。したがって、画素回路に含まれる駆動トランジスタをOSトランジスタとすることで、発光デバイスに流れる電流量を大きくし、発光デバイスの発光輝度を高くすることができる。

[0180]

トランジスタが飽和領域で動作する場合において、OSトランジスタは、Siトランジスタよりも、ゲートソース間電圧の変化に対して、ソースドレイン間電流の変化を小さくすることができる。このため、画素回路に含まれる駆動トランジスタとしてOSトランジスタを適用することによって、ゲートソース間電圧の変化によって、ソースドレイン間に流れる電流を細かく定めることができるため、発光デバイスに流れる電流量を制御することができる。このため、画素回路における階調を大きくすることができる。

[0181]

トランジスタが飽和領域で動作するときに流れる電流の飽和性において、OSトランジスタは、ソースドレイン間電圧が徐々に高くなった場合においても、Siトランジスタよりも安定した電流（飽和電流）を流すことができる。そのため、OSトランジスタを駆動トランジスタとして用いることで、例えば、発光デバイスの電流－電圧特性にばらつきが生じた場合においても、発光デバイスに安定した電流を流すことができる。つまり、OSトランジスタは、飽和領域で動作する場合において、ソースドレイン間電圧を高くしても、ソースドレイン間電流がほぼ変化しないため、発光デバイスの発光輝度を安定させることができる。

[0182]

本明細書等において、トランジスタの $I_d - V_d$ 特性における、飽和領域の電流の変化が小さいことを、「飽和性が高い」と表現する場合がある。

[0183]

上記のとおり、画素回路に含まれる駆動トランジスタにOSトランジスタを用いることで、「黒浮きの抑制」、「発光輝度の上昇」、「多階調化」、「発光デバイスのばらつきの抑制」などを図ることができる。

[0184]

OSトランジスタは、放射線照射による電気特性の変動が小さい、つまり放射線に対する耐性が高いため、放射線が入射しうる環境においても好適に用いることができる。OSトランジスタは、放射線に対する信頼性が高いともいえる。例えば、X線のフラットパネルディテクタの画素回路に、OSトランジスタを好適に用いることができる。また、OSトランジスタは、宇宙空間で使用する

半導体装置に好適に用いることができる。放射線として、電磁放射線（例えば、X線、及びガンマ線）、及び粒子放射線（例えば、アルファ線、ベータ線、陽子線、及び中性子線）が挙げられる。

[0185]

[絶縁層110、絶縁層210]

絶縁層110は、無機絶縁材料または有機絶縁材料を用いることができる。絶縁層110は、無機絶縁材料と有機絶縁材料の積層構造としてもよい。

[0186]

絶縁層110は、無機絶縁材料を好適に用いることができる。無機絶縁材料として、酸化物、酸化窒化物、窒化酸化物、及び窒化物の一または複数を用いることができる。絶縁層110は、例えば、酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化イットリウム、酸化ジルコニウム、酸化ガリウム、酸化タンタル、酸化マグネシウム、酸化ランタン、酸化セリウム、酸化ネオジム、窒化シリコン、窒化酸化シリコン、及び窒化アルミニウムの一または複数を用いることができる。

[0187]

なお、本明細書等において、酸化窒化物とは、その組成として窒素よりも酸素の含有量が多い材料を指す。窒化酸化物とは、その組成として酸素よりも窒素の含有量が多い材料を指す。例えば、酸化窒化シリコンとは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化シリコンとは、その組成として酸素よりも窒素の含有量が多い材料を示す。

[0188]

酸素及び窒素の含有量の分析は、例えば、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）、またはX線光電子分光法（XPS）を用いることができる。目的の元素の含有率が高い（例えば、0.5 atomic %以上、または1 atomic %以上）場合は、XPSが適している。一方、目的の元素の含有率が低い（例えば0.5 atomic %未満、または1 atomic %未満）場合には、SIMSが適している。元素の含有量を比較する際には、SIMSとXPSの両方の分析手法を用いた複合解析を行うことがより好ましい。

[0189]

絶縁層110を2層以上の積層構造としてもよい。図1C等では、絶縁層110が、絶縁層110aと、絶縁層110a上の絶縁層110bと、絶縁層110b上の絶縁層110cとの積層構造を有する構成を示している。絶縁層110a、絶縁層110b及び絶縁層110cはそれぞれ、前述の絶縁層110に用いることができる材料を用いることができる。なお、絶縁層110a、絶縁層110b及び絶縁層110cで互いに同じ材料を用いてもよく、異なる材料を用いてもよい。なお、絶縁層110a、絶縁層110b及び絶縁層110cをそれぞれ2層以上の積層構造としてもよい。

[0190]

絶縁層110bの膜厚は、絶縁層110aの膜厚より厚い構成とすることができる。また、絶縁層110bの膜厚は、絶縁層110cの膜厚より厚い構成とすることができる。絶縁層110bの成膜速度は速いことが好ましい。特に、絶縁層110bの膜厚が厚い場合は、絶縁層110bの成膜速度が速いことが好ましい。絶縁層110bの成膜速度を速くすることにより、生産性を高めることができる。例えば、絶縁層110bの形成時のパワーを高くすると、成膜速度を速くすること

ができる。

[0191]

絶縁層110bを2層以上の積層構造としてもよい。例えば、絶縁層110bの膜厚を厚くすると、絶縁層110bの応力が大きくなり、基板の反りが発生する場合がある。絶縁層110bを複数回に分けて形成することにより、応力に起因する工程中の問題の発生を抑制できる場合がある。なお、断面の透過型電子顕微鏡（TEM：Transmission Electron Microscopy）像などにおいて、絶縁層110bを構成する各層の境界が不明瞭となる場合がある。

[0192]

絶縁層110bは、応力が小さいことが好ましい。絶縁層110bの膜厚を厚くすると、絶縁層110bの応力が大きくなり、基板の反りが発生する場合がある。絶縁層110bの応力を小さくすることにより、基板の反りなどの応力に起因する工程中の問題の発生を抑制できる。

[0193]

絶縁層110a及び絶縁層110cはそれぞれ、絶縁層110bからガスが脱離することを抑制するブロッキング膜として機能する。絶縁層110a及び絶縁層110cはそれぞれ、ガスを拡散しづらい材料を用いることが好ましい。絶縁層110a及び絶縁層110cはそれぞれ、絶縁層110bより膜密度が高い領域を有することが好ましい。絶縁層110a及び絶縁層110cの膜密度を高くすることで、ブロッキング性を高めることができる。なお、絶縁層110aと絶縁層110cで膜密度は異なってもよい。絶縁層110a及び絶縁層110cはそれぞれ、例えば、絶縁層110bより窒素の含有量が多い材料を用いることができる。絶縁層110a及び絶縁層110cの窒素の含有量を多くすることで、ブロッキング性を高めることができる。なお、絶縁層110aと絶縁層110cで窒素の含有量は異なってもよい。

[0194]

絶縁層110a及び絶縁層110cはそれぞれ、絶縁層110bからガスが脱離することを抑制するブロッキング膜として機能する膜厚であればよく、絶縁層110bの膜厚より薄い構成とすることができる。なお、絶縁層110aと絶縁層110cで膜厚は異なってもよい。絶縁層110a及び絶縁層110cの成膜速度はそれぞれ、絶縁層110bの成膜速度より遅いことが好ましい。なお、絶縁層110a及び絶縁層110cの成膜速度を遅くすることにより、膜密度が高くなり、ブロッキング性を高めることができる。同様に、絶縁層110a及び絶縁層110cの成膜時の基板温度を高くすることで、膜密度が高くなり、ブロッキング性を高めることができる。

[0195]

膜密度の評価は、例えば、ラザフォード後方散乱法（RBS：Rutherford Backscattering Spectrometry）、またはX線反射率測定法（XRR：X-Ray Reflection）を用いることができる。また、膜密度の違いは、断面の透過型電子顕微鏡（TEM：Transmission Electron Microscopy）像で評価できる場合がある。TEM観察において、膜密度が高いと透過電子（TE）像が濃く（暗く）、膜密度が低いと透過電子（TE）像が淡く（明るく）なる。したがって、透過電子（TE）像において、絶縁層110bと比較して、絶縁層110a及び絶縁層110cは濃い（暗い）像となる場合がある。なお、絶縁層110a、絶縁層110b及び絶縁層110cに同じ材料を適用する場合であっても、膜密度が異なるため、断面のTEM像において、これらの境界をコントラストの違い

として観察することができる場合がある。

[0196]

絶縁層110a、絶縁層110b、及び絶縁層110cの窒素の含有量の違いは、例えば、EDXで確認することができる。例えば、絶縁層110aに窒化シリコンを用い、絶縁層110bに酸化窒化シリコンを用いる場合、絶縁層110aにおけるシリコンのピークの高さに対する窒素のピークの高さの比は、絶縁層110bにおけるシリコンのピークの高さに対する窒素のピークの高さの比より高くなる。絶縁層110cに窒化シリコンを用い、絶縁層110bに酸化窒化シリコンを用いる場合、絶縁層110cにおけるシリコンのピークの高さに対する窒素のピークの高さの比は、絶縁層110bにおけるシリコンのピークの高さに対する窒素のピークの高さの比より高くなる。なお、EDXにおいて、ある元素のピークとは、横軸に特性X線のエネルギーを示し、縦軸に特性X線のカウント数（検出値）を示すスペクトルにおいて、当該元素のカウント数が極大値となる点を指す。または、当該元素固有の特性X線のエネルギーにおけるカウント数を用い、シリコンのカウント数に対する窒素のカウント数の比で窒素の含有量の違いを確認してもよい。例えば、シリコンは1.739keV（Si-K α ）でのカウント数を用いることができ、窒素は0.392keV（N-K α ）でのカウント数を用いることができる。絶縁層110aにおけるシリコンのカウント数に対する窒素のカウント数の比は、絶縁層110bにおけるシリコンのカウント数に対する窒素のカウント数の比より高くなる。絶縁層110cにおけるシリコンのカウント数に対する窒素のカウント数の比は、絶縁層110bにおけるシリコンのカウント数に対する窒素のカウント数の比より高くなる。

[0197]

絶縁層110a及び絶縁層110cはそれぞれ、絶縁層110bより膜中の水素濃度が低い領域を有する場合がある。絶縁層110a、絶縁層110b及び絶縁層110cの水素濃度の違いは、例えば、二次イオン質量分析法（SIMS）で評価できる。

[0198]

ここで、半導体層108に金属酸化物を用いる構成を例に挙げて、絶縁層110について具体的に説明する。

[0199]

半導体層108に酸化物半導体を用いる場合、絶縁層110a、絶縁層110b及び絶縁層110cはそれぞれ、無機絶縁材料を好適に用いることができる。

[0200]

絶縁層110bは、酸化物または酸化窒化物を用いることが好ましい。絶縁層110bは、加熱により酸素を放出する膜を用いることが好ましい。絶縁層110bは、例えば、酸化シリコンまたは酸化窒化シリコンを好適に用いることができる。

[0201]

絶縁層110bが酸素を放出することで、絶縁層110bから半導体層108に酸素を供給することができる。絶縁層110bから半導体層108、特に半導体層108のチャネル形成領域に酸素を供給することで、半導体層108中の酸素欠損（V_o）及びV_oHを低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。絶縁層110bは、酸素の拡散係数が高いことが好ましい。絶縁層110bの酸素の拡散係数を高くすることで、絶縁層110b中に酸素が拡散しやすくなり、効率よく絶縁層110bから半導体層108に酸素を供給す

ることができる。なお、半導体層 108 に酸素を供給する処理は、他に、酸素を含む雰囲気での加熱処理、または酸素を含む雰囲気下におけるプラズマ処理などがある。

[0202]

トランジスタ 100 のチャネル形成領域の酸素欠損 (V_o) 及び V_oH は、少ないことが好ましい。特に、チャネル長 L_{100} が短い場合、チャネル形成領域の酸素欠損 (V_o) 及び V_oH の電気特性及び信頼性への影響が大きくなる。例えば、ソース領域またはドレイン領域からチャネル形成領域に V_oH が拡散することでチャネル形成領域のキャリア濃度が高まり、トランジスタ 100 のしきい値電圧の変動、または信頼性の低下が生じる場合がある。このような V_oH の拡散による電気特性及び信頼性への影響は、トランジスタ 100 のチャネル長 L_{100} が短いほど、大きくなる。絶縁層 110b から半導体層 108、特に半導体層 108 のチャネル形成領域に酸素を供給することにより、酸素欠損 (V_o) 及び V_oH を低減することができる。したがって、良好な電気特性及び高い信頼性を有するチャネル長の短いトランジスタを実現することができる。

[0203]

絶縁層 110b は、自身からの不純物（例えば、水及び水素）の放出が少ないことが好ましい。絶縁層 110b からの不純物の放出を少なくすることにより、不純物が半導体層 108 に拡散することが抑制され、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0204]

絶縁層 110b は、例えば、PECVD法を用いた酸化シリコンまたは酸化窒化シリコンを好適に用いることができる。この場合、原料ガスは、シリコンを含むガスと、酸素を含むガスとの混合ガスを用いることが好ましい。シリコンを含むガスとして、例えば、シラン、ジシラン、トリシラン、またはフッ化シランのいずれか一または複数を用いることができる。酸素を含むガスとして、例えば、酸素 (O_2)、オゾン (O_3)、一酸化二窒素 (N_2O)、一酸化窒素 (NO)、または二酸化窒素 (NO_2) のいずれか一または複数を用いることができる。なお、絶縁層 110b の形成時のパワーを高くすることにより、絶縁層 110b から放出される不純物（例えば、水及び水素）の量を少なくすることができる。

[0205]

絶縁層 110a 及び絶縁層 110c はそれぞれ、酸素を透過しづらいことが好ましい。絶縁層 110a 及び絶縁層 110c は、絶縁層 110b から酸素が脱離することを抑制するブロッキング膜として機能する。さらに、絶縁層 110a 及び絶縁層 110c はそれぞれ、水素を透過しづらいことが好ましい。絶縁層 110a 及び絶縁層 110c は、トランジスタの外から絶縁層 110 を介して半導体層 108 へ水素が拡散することを抑制するブロッキング膜として機能する。絶縁層 110a 及び絶縁層 110c の膜密度は高いことが好ましい。絶縁層 110a 及び絶縁層 110c の膜密度を高くすることで、酸素及び水素のブロッキング性を高めることができる。絶縁層 110a 及び絶縁層 110c の膜密度はそれぞれ、絶縁層 110b の膜密度より高いことが好ましい。絶縁層 110b に酸化シリコンまたは酸化窒化シリコンを用いる場合、絶縁層 110a 及び絶縁層 110c はそれぞれ、例えば、窒化シリコン、窒化酸化シリコン、または酸化アルミニウムを好適に用いることができる。絶縁層 110a 及び絶縁層 110c はそれぞれ、例えば、絶縁層 110b より窒素の含有量が多い領域を有することが好ましい。絶縁層 110a 及び絶縁層 110c はそれぞれ、例えば、絶縁層 110b より窒素の含有量が多い材料を用いることができる。絶縁層 110a 及び絶縁層 110c はそれぞれ、窒化物または窒化酸化物を用いることが好ましい。絶縁層 110a 及び

絶縁層 110c は、例えば、窒化シリコンまたは窒化酸化シリコンを好適に用いることができる。

[0206]

絶縁層 110b に含まれる酸素が、絶縁層 110b の半導体層 108 と接しない領域（例えば、絶縁層 110b の上面）から上方へ拡散すると、絶縁層 110b から半導体層 108 へ供給される酸素の量が少なくなってしまう場合がある。絶縁層 110b 上に絶縁層 110c を設けることにより、絶縁層 110b に含まれる酸素が、絶縁層 110b の半導体層 108 と接しない領域から拡散することを抑制できる。同様に、絶縁層 110b の下に絶縁層 110a を設けることにより、絶縁層 110b に含まれる酸素が、絶縁層 110b の半導体層 108 と接しない領域から下方に拡散することを抑制できる。したがって、絶縁層 110b から半導体層 108 へ供給される酸素の量が増え、半導体層 108 中の酸素欠損 (V_o) 及び V_oH を低減することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0207]

絶縁層 110b に含まれる酸素によって、導電層 112a 及び導電層 112b が酸化され、抵抗が高くなってしまう場合がある。また、絶縁層 110b に含まれる酸素によって導電層 112a 及び導電層 112b が酸化されることにより、絶縁層 110b から半導体層 108 に供給される酸素の量が少なくなってしまう場合がある。絶縁層 110b と導電層 112a との間に絶縁層 110a を設けることにより、導電層 112a が酸化され、抵抗が高くなることを抑制できる。同様に、絶縁層 110b と導電層 112b との間に絶縁層 110c を設けることにより、導電層 112b が酸化され、抵抗が高くなることを抑制できる。それとともに、絶縁層 110b から半導体層 108 へ供給される酸素の量が増え、半導体層 108 中の酸素欠損 (V_o) 及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0208]

半導体層 108 に水素が拡散すると、酸化物半導体に含まれる酸素原子と反応して水になり、酸素欠損 (V_o) が形成される場合がある。さらに、 V_oH が形成され、キャリア濃度が高くなってしまう場合がある。絶縁層 110a 及び絶縁層 110c を設けることにより、半導体層 108 中の酸素欠損 (V_o) 及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0209]

絶縁層 110a 及び絶縁層 110c は、酸素及び水素のブロッキング膜として機能する膜厚であることが好ましい。絶縁層 110a 及び絶縁層 110c の膜厚が薄いと、ブロッキング膜としての機能が低くなってしまう場合がある。一方、絶縁層 110a 及び絶縁層 110c の膜厚が厚いと、絶縁層 110b と接する半導体層 108 の領域が狭くなり、絶縁層 110b から半導体層 108 へ供給される酸素の量が少なくなってしまう場合がある。絶縁層 110a 及び絶縁層 110c の膜厚はそれぞれ、絶縁層 110b の膜厚より薄くてもよい。絶縁層 110a 及び絶縁層 110c の膜厚はそれぞれ、5 nm 以上 100 nm 以下が好ましく、さらには 5 nm 以上 70 nm 以下が好ましく、さらには 10 nm 以上 70 nm 以下が好ましく、さらには 10 nm 以上 50 nm 以下が好ましく、さらには 20 nm 以上 50 nm 以下が好ましく、さらには 20 nm 以上 40 nm 以下が好ましい。絶縁層 110a 及び絶縁層 110c の膜厚を前述の範囲とすることで、半導体層 108 中、特にチャネル形成領域の酸素欠損 (V_o) 及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0210]

絶縁層110a及び絶縁層110cは、自身からの不純物（例えば、水及び水素）の放出が少ないことが好ましい。絶縁層110a及び絶縁層110cからの不純物の放出を少なくすることにより、不純物が半導体層108に拡散することが抑制され、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0211]

絶縁層110a及び絶縁層110cからの不純物（例えば、水及び水素）の放出を少なくすることで、絶縁層110aと接する領域の半導体層108、及び絶縁層110cと接する領域の半導体層108もチャネル形成領域として機能することができる。なお、絶縁層110aに不純物（例えば、水及び水素）を放出する材料を用いることで、絶縁層110aと接する領域の半導体層108をソース領域またはドレイン領域として機能させることができる。絶縁層110cについても同様である。

[0212]

トランジスタ100において、絶縁層110から半導体層108に酸素が供給されることにより、チャネル形成領域の酸素欠損（ V_o ）及び V_oH が低減される。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0213]

半導体層108の形成より後の工程でかかる熱により、半導体層108から酸素が脱離してしまう場合がある。しかしながら、絶縁層110から半導体層108に酸素が供給されることにより、酸素欠損（ V_o ）及び V_oH の増加を抑制することができる。また、半導体層108の形成より後の工程において、処理温度の自由度を高めることができる。具体的には、半導体層108の形成より後の工程においても、処理温度を高くすることができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタ100及びトランジスタ200を形成することができる。

[0214]

絶縁層210は、絶縁層110に係る記載を参照できるため、詳細な説明は省略する。また、絶縁層210aは絶縁層110aに係る記載を参照でき、絶縁層210bは絶縁層110bに係る記載を参照でき、絶縁層210cは絶縁層110cに係る記載を参照できる。

[0215]

トランジスタ200において、絶縁層210から半導体層208に酸素が供給されることにより、チャネル形成領域の酸素欠損（ V_o ）及び V_oH が低減される。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0216]

なお、絶縁層110a、絶縁層110c、絶縁層210a及び絶縁層210cのいずれか一以上を設けない構成としてもよい。絶縁層110a、絶縁層110c、絶縁層210a及び絶縁層210cのいずれも設けない構成としてもよい。

[0217]

[導電層112a、導電層112b、導電層104、導電層212b、導電層204]

ソース電極、ドレイン電極またはゲート電極として機能する導電層112a、導電層112b、導電層104、導電層212b、及び導電層204はそれぞれ、クロム、銅、アルミニウム、金、銀、亜鉛、タンタル、チタン、タングステン、マンガン、ニッケル、鉄、コバルト、モリブデン、

及びニオブの一または複数、もしくは前述した金属の一または複数を成分とする合金を用いてそれぞれ形成することができる。導電層112a、導電層112b、導電層104、導電層212b、及び導電層204はそれぞれ、銅、銀、金、またはアルミニウムの一または複数を含む、電気抵抗率の低い導電性材料を好適に用いることができる。特に、銅またはアルミニウムは量産性に優れるため好ましい。

[0218]

導電層112a、導電層112b、導電層104、導電層212b、及び導電層204はそれぞれ、金属酸化物膜（酸化物導電体ともいう）を用いることができる。酸化物導電体（Oxide Conductor）として、例えば、In-Sn酸化物（ITO）、In-W酸化物、In-W-Zn酸化物、In-Ti酸化物、In-Ti-Sn酸化物、In-Zn酸化物、In-Si酸化物（ITSO）、及びIn-Ga-Zn酸化物が挙げられる。

[0219]

ここで、酸化物導電体（OC）について説明を行う。例えば、半導体特性を有する金属酸化物に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、金属酸化物は、導電性が高くなり導電体化する。導電体化された金属酸化物を、酸化物導電体ということができる。

[0220]

導電層112a、導電層112b、導電層104、導電層212b、及び導電層204はそれぞれ、前述の酸化物導電体（金属酸化物）を含む導電膜と、金属または合金を含む導電膜の積層構造としてもよい。金属または合金を含む導電膜を用いることで、配線抵抗を小さくすることができる。

[0221]

導電層112a、導電層112b、導電層104、導電層212b、及び導電層204はそれぞれ、Cu-X合金膜（Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi）を適用してもよい。Cu-X合金膜を用いることで、ウェットエッチング法により加工できるため、製造コストを抑制することが可能となる。

[0222]

なお、導電層112a、導電層112b、導電層104、導電層212b、及び導電層204で互いに同じ材料を用いてもよく、互いに異なる材料を用いてもよい。

[0223]

ここで、半導体層108及び半導体層208に金属酸化物を用いる構成を例に挙げて、導電層112a、導電層112b、及び導電層212bについて具体的に説明する。

[0224]

半導体層108に酸化物半導体を用いる場合、半導体層108に含まれる酸素によって導電層112a及び導電層112bが酸化され、抵抗が高くなってしまう場合がある。絶縁層110bに含まれる酸素によって、導電層112a及び導電層112bが酸化され、抵抗が高くなってしまう場合がある。また、半導体層108に含まれる酸素によって導電層112a及び導電層112bが酸化されることにより、半導体層108中の酸素欠損（Vo）が増加してしまう場合がある。絶縁層110bに含まれる酸素によって導電層112a及び導電層112bが酸化されることにより、絶縁層110bから半導体層108に供給される酸素の量が少なくなってしまう場合がある。

[0225]

半導体層 208 に酸化物半導体を用いる場合も同様に、半導体層 208 に含まれる酸素によって導電層 112b 及び導電層 212b が酸化され、抵抗が高くなってしまう場合がある。絶縁層 210b に含まれる酸素によって、導電層 112b 及び導電層 212b が酸化され、抵抗が高くなってしまう場合がある。また、半導体層 208 に含まれる酸素によって導電層 112b 及び導電層 212b が酸化されることにより、半導体層 208 中の酸素欠損 (V_o) が増加してしまう場合がある。絶縁層 210b に含まれる酸素によって導電層 112b 及び導電層 212b が酸化されることにより、絶縁層 210b から半導体層 208 に供給される酸素の量が少なくなってしまう場合がある。

[0226]

導電層 112a、導電層 112b 及び導電層 212b はそれぞれ、酸化されにくい材料を用いることが好ましい。導電層 112a 及び導電層 112b はそれぞれ、酸化物導電体を用いることが好ましい。例えば、 $In-Sn$ 酸化物 (ITO)、または $In-Sn-Si$ 酸化物 (ITSO) を好適に用いることができる。導電層 112a、導電層 112b 及び導電層 212b はそれぞれ、窒化物導電体を用いてもよい。窒化物導電体として、窒化タンタル、及び窒化チタンが挙げられる。導電層 112a、導電層 112b 及び導電層 212b はそれぞれ、前述の材料の積層構造を有してもよい。

[0227]

導電層 112a、及び導電層 112b に酸化されにくい材料を用いることにより、半導体層 108 に含まれる酸素または絶縁層 110b に含まれる酸素によって酸化され、抵抗が高くなることを抑制できる。また、半導体層 108 中の酸素欠損 (V_o) の増加が抑制されるとともに、絶縁層 110b から半導体層 108 に供給される酸素の量を増やすことができる。したがって、半導体層 108 中の酸素欠損 (V_o) 及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0228]

同様に、導電層 112b、及び導電層 212b に酸化されにくい材料を用いることにより、抵抗が高くなることを抑制できる。また、半導体層 208 中の酸素欠損 (V_o) の増加が抑制されるとともに、絶縁層 210b から半導体層 208 に供給される酸素の量を増やすことができる。したがって、半導体層 208 中の酸素欠損 (V_o) 及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。なお、導電層 112a、導電層 112b 及び導電層 212b で互いに同じ材料を用いてもよく、異なる材料を用いてもよい。

[0229]

導電層 112b は、トランジスタ 100 と接する領域、及びトランジスタ 200 と接する領域を有する。導電層 112b に酸化されにくい材料を用いることにより、半導体層 108 中の酸素欠損 (V_o) 及び V_oH を低減することができるとともに、半導体層 208 中の酸素欠損 (V_o) 及び V_oH を低減することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0230]

前述したように、半導体層 108 と接する導電層 112a 及び導電層 112b は、酸化されにくい材料を用いることが好ましい。しかしながら、酸化されにくい材料を用いる場合、抵抗が高くなってしまう場合がある。導電層 112a 及び導電層 112b は配線として機能するため、抵抗は低いことが好ましい。そこで、半導体層 108 と接する領域を有する導電層 112a — 1 に酸化され

にくい材料を用い、半導体層 108 と接する領域を有さない導電層 112a__2 に電気抵抗率の低い材料を用いることで、導電層 112a の抵抗を低くすることができる。さらに、半導体層 108 中の酸素欠損 (V_o) 及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0231]

前述したように、特に、チャネル長 L_{100} が短い場合、チャネル形成領域の酸素欠損 (V_o) 及び V_oH の電気特性及び信頼性への影響が大きくなる。導電層 112a__1 に酸化されにくい材料を用いることにより、半導体層 108 中の酸素欠損 (V_o) 及び V_oH の増加を抑制することができる。したがって、良好な電気特性及び高い信頼性を有するチャネル長の短いトランジスタを実現することができる。

[0232]

導電層 112a__1 は、酸化物導電体及び窒化物導電体の一または複数を好適に用いることができる。導電層 112a__2 は、導電層 112a__1 より電気抵抗率の低い材料を用いることが好ましい。導電層 112a__2 は、例えば、銅、アルミニウム、チタン、タングステン、及びモリブデンの一または複数、もしくは前述した金属の一または複数を成分とする合金を好適に用いることができる。具体的には、導電層 112a__1 に $In-Sn-Si$ 酸化物 (ITSO) を、導電層 112a__2 にタングステンを好適に用いることができる。

[0233]

なお、導電層 112a の構成は、導電層 112a に求められる配線抵抗に応じて決めればよい。例えば、配線 (導電層 112a) の長さが短く、求められる配線抵抗が比較的高い場合は、導電層 112a を単層構造とし、酸化されにくい材料を適用してもよい。一方、配線 (導電層 112a) の長さが長く、求められる配線抵抗が比較的低い場合は、導電層 112a を酸化されにくい材料と電気抵抗率の低い材料との積層構造を適用することが好ましい。

[0234]

なお、導電層 112a の構成は、他の導電層に適用することができる。例えば、導電層 112b を第 1 の導電層と、第 1 の導電層上の第 2 の導電層との積層構造とし、第 2 の導電層の半導体層 208 と接する領域に開口を設ければよい。また、導電層 212b に同様の構成を適用してもよい。

[0235]

[絶縁層 106、絶縁層 206]

ゲート絶縁層として機能する絶縁層 106 は、欠陥密度が低いことが好ましい。絶縁層 106 の欠陥密度が低いことにより、良好な電気特性を示すトランジスタとすることができる。さらに、絶縁層 106 は、絶縁耐圧が高いことが好ましい。絶縁層 106 の絶縁耐圧が高いことにより、信頼性の高いトランジスタとすることができる。

[0236]

絶縁層 106 は、例えば、絶縁性を有する酸化物、酸化窒化物、窒化酸化物、及び窒化物の一または複数をを用いることができる。絶縁層 106 は、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウム、酸化ハフニウム、酸化窒化ハフニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、及び $Ga-Zn$ 酸化物の一または複数をを用いることができる。絶縁層 106 は、単層でもよく、積層であってもよい。絶縁層 106 は、例えば、酸化物と窒化物

の積層構造としてもよい。

[0237]

なお、微細なトランジスタにおいて、ゲート絶縁層の膜厚が薄くなると、リーク電流が大きくなってしまう場合がある。ゲート絶縁層に、比誘電率の高い材料（high-k材料ともいう）を用いることで物理膜厚を保ちながら、トランジスタ動作時の低電圧化が可能となる。high-k材料として、酸化ガリウム、酸化ハフニウム、酸化ジルコニウム、アルミニウムおよびハフニウムを有する酸化物、アルミニウムおよびハフニウムを有する酸化窒化物、シリコンおよびハフニウムを有する酸化物、シリコンおよびハフニウムを有する酸化窒化物、またはシリコンおよびハフニウムを有する窒化物が挙げられる。

[0238]

絶縁層106は、自身からの不純物（例えば、水、及び水素）の放出が少ないことが好ましい。絶縁層106からの不純物の放出が少ないことにより、不純物が半導体層108に拡散することが抑制され、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0239]

トランジスタ200において、絶縁層106は半導体層208と接する領域を有する。絶縁層106からの不純物（例えば、水及び水素）の放出を少なくすることで、絶縁層106と接する領域の半導体層208もチャンネル形成領域として機能することができる。

[0240]

絶縁層106は半導体層108上に形成されるため、半導体層108へのダメージが少ない条件で形成された膜であることが好ましい。例えば、成膜速度（成膜レートともいう）が十分に遅い条件で形成することができる。例えば、プラズマCVD法により絶縁層106を形成する場合、低電力の条件で形成することにより、半導体層108に与えるダメージを小さくすることができる。

[0241]

ここで、半導体層108に金属酸化物を用いる構成を例に挙げて、絶縁層106について具体的に説明する。

[0242]

半導体層108との界面特性を向上させるため、絶縁層106の少なくとも半導体層108と接する側は酸化物または酸化窒化物を用いることが好ましい。絶縁層106は、例えば、酸化シリコン、及び酸化窒化シリコンの一以上を好適に用いることができる。また、絶縁層106には、加熱により酸素を放出する膜を用いるとより好ましい。

[0243]

なお、絶縁層106を積層構造としてもよい。絶縁層106は、半導体層108と接する側の酸化物膜または酸化窒化物膜と、導電層104と接する側の窒化物膜または窒化酸化物膜との積層構造とすることができる。当該酸化物膜または酸化窒化物膜として、例えば、酸化シリコン、及び酸化窒化シリコンの一以上を好適に用いることができる。当該窒化物膜または窒化酸化物膜として、窒化シリコンを好適に用いることができる。

[0244]

絶縁層206は、絶縁層106に係る記載を参照できるため、詳細な説明は省略する。なお、絶縁層106と絶縁層206で同じ材料を用いてもよく、異なる材料を用いてもよい。

[0245]

絶縁層 206 からの不純物（例えば、水及び水素）の放出を少なくすることで、絶縁層 206 と接する領域の半導体層 208 もチャネル形成領域として機能することができる。

[0246]

[基板 102]

基板 102 の材質に大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、シリコン、または炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板、ガラス基板、石英基板、サファイア基板、セラミック基板、または有機樹脂基板を、基板 102 として用いてもよい。また、これらの基板上に半導体素子が設けられたものを、基板 102 として用いてもよい。なお、半導体基板、及び絶縁性基板の形状は円形であってもよく、角形であってもよい。

[0247]

基板 102 として、可撓性基板を用い、可撓性基板上に直接、トランジスタ 100 等を形成してもよい。または、基板 102 とトランジスタ 100 等の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板 102 より分離し、他の基板に転載するために用いることができる。その際、トランジスタ 100 等を耐熱性の劣る基板、または可撓性基板にも転載できる。

[0248]

なお、図 1C 等では、トランジスタ 100 において、導電層 112a（具体的には、導電層 112a__1）の半導体層 108 と接する領域の膜厚と、半導体層 108 と接しない領域の膜厚が等しい、または概略等しい構成を示しているが、本発明の一態様はこれに限られない。導電層 112a__1 の半導体層 108 と接する領域の膜厚と、半導体層 108 と接しない領域の膜厚が異なってもよい。図 7A に示すように、導電層 112a__1 の半導体層 108 と接する領域の膜厚は、半導体層 108 と接しない領域の膜厚より薄いことが好ましい。

[0249]

図 7A は、導電層 112a__1 の被形成面（ここでは、基板 102 の上面）から、導電層 104 の下面の最も低い位置までの高さ H104 を示している。また、導電層 112a__1 の被形成面（ここでは、基板 102 の上面）から、導電層 112a__1 と半導体層 108 が接する領域の最も高い位置までの高さ H112a を示している。図 7A に示すように、導電層 104 の下面の最も低い位置までの高さ H104 は、導電層 112a__1 と半導体層 108 が接する領域の最も高い位置までの高さ H112a と等しい、または概略等しいことが好ましい。または、図 7B に示すように、高さ H104 は、高さ H112a より低いことが好ましい。導電層 104 の下面の最も低い位置までの高さ H104 を、導電層 112a__1 と半導体層 108 が接する領域の最も高い位置までの高さ H112a と等しく、または高さ H112a より低くすることで、導電層 112a 近傍のチャネル形成領域にかかるゲート電極の電界を強くすることができ、トランジスタ 100 のオン電流を大きくすることができる。

[0250]

導電層 104 の下面の最も低い位置までの高さ H104 を、導電層 112a__1 と半導体層 108 が接する領域の最も高い位置までの高さ H112a と等しく、または高さ H112a より低くすることで、チャネル形成領域にかかるゲート電極の電界をより均一にすることができる。ここで、チャネル形成領域にかかるゲート電極の電界が不均一である場合、導電層 112a をソース電極、

導電層 112b をドレイン電極とした場合の電気特性と、導電層 112a をドレイン電極、導電層 112b をソース電極とした場合の電気特性が異なる場合がある。トランジスタ 100 のチャネル形成領域にかかるゲート電極の電界をより均一になることで、それぞれの電気特性を同等とすることができる。したがって、ソースとドレインが入れ替わる回路構成においてトランジスタ 100 を好適に用いることができる。

[0251]

なお、高さ H104 が高さ H112a と等しい、または高さ H112a より低くなるように、導電層 112a（具体的には、導電層 112a—1）の膜厚を適宜調整すればよい。

[0252]

トランジスタ 200 においても同様に、導電層 112b の半導体層 208 と接する領域の膜厚と、半導体層 208 と接しない領域の膜厚が異なってもよい。図 8A に示すように、導電層 112b の半導体層 208 と接する領域の膜厚は、半導体層 208 と接しない領域の膜厚より薄いことが好ましい。

[0253]

図 8A は、導電層 112b の被形成面（ここでは、絶縁層 110c の上面）から、導電層 204 の下面の最も低い位置までの高さ H204 を示している。また、導電層 112b の被形成面（ここでは、絶縁層 110c の上面）から、導電層 112b と半導体層 208 が接する領域の最も高い位置までの高さ H112b を示している。図 8A に示すように、導電層 204 の下面の最も低い位置までの高さ H204 は、導電層 112b と半導体層 208 が接する領域の最も高い位置までの高さ H112b と等しい、または概略等しいことが好ましい。または、図 8B に示すように、高さ H204 は、高さ H112b より低いことが好ましい。導電層 204 の下面の最も低い位置までの高さ H204 を、導電層 112b と半導体層 208 が接する領域の最も高い位置までの高さ H112b と等しく、または高さ H112b より低くすることで、導電層 112b 近傍のチャネル形成領域にかかるゲート電極の電界を強くすることができ、トランジスタ 200 のオン電流を大きくすることができる。また、トランジスタ 200 のチャネル形成領域にかかるゲート電極の電界をより均一になることで、ソースとドレインを入れ替えた場合の電気特性を同等とすることができる。したがって、ソースとドレインが入れ替わる回路構成においてトランジスタ 200 を好適に用いることができる。

[0254]

なお、高さ H204 が高さ H112b と等しい、または高さ H112b より低くなるように、導電層 112b の膜厚を適宜調整すればよい。

[0255]

なお、ここで示した導電層 112a 及び導電層 112b の構成は、他の構成例にも適用できる。

[0256]

以上が構成要素についての説明である。

[0257]

以下では、前述の構成例 1-1 と一部の構成が異なる半導体装置の構成例について、説明する。なお、以下では、前述の構成例 1-1 と重複する部分は説明を省略する場合がある。また、以下で示す図面において、前述の構成例 1-1 と同様の機能を有する部分についてはハッチングパターンを同じくし、符号を付さない場合もある。

[0258]

〔構成例1-2〕

半導体装置10Aの上面図は、図1Aを参照できる。図1Aに示す一点鎖線A1-A2における切断面の断面図を図9Aに示し、一点鎖線B1-B2及び一点鎖線B3-B4における切断面の断面図を図9Bに示す。半導体装置10Aの等価回路図は、図1Bを参照できる。

[0259]

半導体装置10Aは、絶縁層106及び絶縁層206の構成が異なる点で、前述の構成例1-1に示した半導体装置10と主に異なる。

[0260]

絶縁層106の端部は、導電層104の端部と一致、または概略一致する。つまり、絶縁層106は、導電層104と上面形状が概略一致するように加工されている。絶縁層106は、例えば、導電層104を加工するためのレジストマスクを用いて加工することにより形成することができる。なお、絶縁層106の端部が、導電層104の端部と一致しなくてもよい。例えば、絶縁層106の端部が、導電層104の端部よりも外側に位置してもよい。

[0261]

トランジスタ200において、半導体層208は、絶縁層210に設けられる開口241を介して導電層112bと電氣的に接続される。トランジスタ200の拡大図を、図10に示す。図10は、トランジスタ200のチャンネル長L200を破線の両矢印で示している。トランジスタ200のチャンネル長L200は、断面視における絶縁層210の開口241側の側面の長さに対応する。つまり、チャンネル長L200は、絶縁層210の膜厚T210、及び絶縁層210の開口241側の側面と絶縁層210の被形成面（ここでは、導電層112bの上面）とのなす角 θ 210で決まる。図10は、絶縁層210の膜厚T210を一点鎖線の両矢印で示している。絶縁層210の膜厚T210及び角 θ 210を調整することにより、チャンネル長L200を制御することができる。

[0262]

なお、ここで示した絶縁層106及び絶縁層206の構成は、他の構成例にも適用できる。

[0263]

〔構成例1-3〕

半導体装置10Bの上面図を、図11Aに示す。図11Aに示す一点鎖線A1-A2における切断面の断面図を図11Bに示し、一点鎖線B1-B2及び一点鎖線B3-B4における切断面の断面図を図11Cに示す。半導体装置10Bの等価回路図は、図1Bを参照できる。

[0264]

半導体装置10Bは、トランジスタ100とトランジスタ200が同一面上に形成される点で、前述の構成例1-1に示した半導体装置10と主に異なる。

[0265]

トランジスタ100及びトランジスタ200は、基板102上に設けられる。トランジスタ100とトランジスタ200は、同じ工程で形成することができる。

[0266]

トランジスタ100は、前述の構成例1-1に示したトランジスタ100に係る記載を参照できるため、詳細な説明は省略する。

[0267]

トランジスタ 200 は、導電層 204 と、絶縁層 106 と、半導体層 208 と、導電層 112b と、導電層 212a と、を有する。導電層 204 は、ゲート電極として機能する。絶縁層 106 の一部は、ゲート絶縁層として機能する。導電層 112b は、ソース電極及びドレイン電極の一方として機能し、導電層 212a は他方として機能する。

[0268]

導電層 204 は、トランジスタ 100 が有する導電層 104 と同じ工程で形成することができる。半導体層 208 は、トランジスタ 100 が有する半導体層 108 と同じ工程で形成することができる。導電層 212a は、トランジスタ 100 が有する導電層 112a と同じ工程で形成することができる。導電層 112b は、トランジスタ 100 とトランジスタ 200 で共有される。

[0269]

図 11B 及び図 11C に示すように、導電層 112a__2 は、開口を有し、当該開口を介して、半導体層 108 が導電層 112a__1 と接する構成とすることができる。導電層 212a は、導電層 212a__1 と、導電層 212a__1 上の導電層 212a__2 との積層構造とすることが好ましい。導電層 212a__2 は、開口を有し、当該開口を介して、半導体層 208 が導電層 212a__1 と接する構成とすることができる。

[0270]

絶縁層 110 の導電層 112a と重なる領域に開口 141 が設けられ、導電層 212a と重なる領域に開口 241 が設けられる。開口 141 及び開口 241 は、同じ工程で形成することができる。導電層 112b の開口 141 と重なる領域に、開口 143 が設けられ、開口 241 と重なる領域に開口 243 が設けられる。開口 143 及び開口 243 は、同じ工程で形成することができる。

[0271]

開口 143 及び開口 243 の上面形状は、円形であることが好ましい。さらに、開口 143 の幅 D143 は、開口 243 の幅 D243 と等しい、または概略等しいことが好ましい。開口 143 と開口 243 を同じ上面形状とし、さらに開口の幅を等しく、または概略等しくすることで、開口 143 及び開口 243 の形成時の加工精度を高めることができる。開口 143 と開口 243 で上面形状及び幅の一方または双方が異なってもよい。

[0272]

なお、本明細書等において、幅が概略等しいとは、比較する 2 つの幅の一方の幅が他方の幅の 0.8 以上 1.2 以下であることを指す。

[0273]

なお、ここで示したトランジスタ 100 及びトランジスタ 200 の構成は、他の構成例にも適用できる。

[0274]

[構成例 1-4]

半導体装置 10C の上面図を、図 12A に示す。図 12A に示す一点鎖線 A1-A2 における切断面の断面図を図 12B に示し、一点鎖線 B1-B2 及び一点鎖線 B3-B4 における切断面の断面図を図 12C に示す。半導体装置 10C の等価回路図は、図 1B を参照できる。

[0275]

半導体装置 10C は、トランジスタ 100 とトランジスタ 200 で導電層 112a が共有される点で、前述の構成例 1-3 に示した半導体装置 10B と主に異なる。

[0276]

トランジスタ100は、前述の構成例1-1に示したトランジスタ100に係る記載を参照できるため、詳細な説明は省略する。

[0277]

トランジスタ200は、導電層204と、絶縁層106と、半導体層208と、導電層112aと、導電層212bと、を有する。導電層112aは、ソース電極及びドレイン電極の一方として機能し、導電層212bは他方として機能する。導電層212bは、トランジスタ100が有する導電層112bと同じ工程で形成することができる。

[0278]

なお、ここで示した導電層112aの構成は、他の構成例にも適用できる。

[0279]

<構成例2>

本発明の一態様である半導体装置20の上面図を、図13Aに示す。半導体装置20の等価回路図を、図13Bに示す。図13Aに示す一点鎖線A1-A2における切断面の断面図を図13Cに示し、一点鎖線B1-B2及び一点鎖線B3-B4における切断面の断面図を図14に示す。

[0280]

半導体装置20は、トランジスタ100A及びトランジスタ200Aを有する。トランジスタ100Aのゲート電極は、トランジスタ200Aのソース電極及びドレイン電極の一方と電氣的に接続される。

[0281]

なお、図13Bは、トランジスタ100A及びトランジスタ200Aをnチャネル型で示しているが、本発明の一態様はこれに限られない。トランジスタ100A及びトランジスタ200Aの一方または双方をpチャネル型としてもよい。

[0282]

トランジスタ100Aは、前述のトランジスタ100に係る記載を参照できる。

[0283]

トランジスタ200Aは、導電層204と、絶縁層206と、半導体層208と、導電層104と、導電層212bと、を有する。導電層204は、ゲート電極として機能する。絶縁層206の一部は、ゲート絶縁層として機能する。導電層104は、ソース電極及びドレイン電極の一方として機能し、導電層212bは他方として機能する。

[0284]

導電層104は、トランジスタ100Aのゲート電極として機能するとともに、トランジスタ200Aのソース電極及びドレイン電極の一方として機能する。トランジスタ100Aとトランジスタ200Aで導電層104を共有させることにより、回路の占有面積を縮小することができ、小型の半導体装置とすることができる。

[0285]

導電層104上に絶縁層210が設けられ、絶縁層210上に導電層212bが設けられる。絶縁層210は、導電層104と導電層212bに挟持される領域を有する。導電層104は、絶縁層210を介して導電層212bと重なる領域を有する。絶縁層210は、導電層104と重なる領域に開口241を有する。開口241において、導電層104が露出する。

[0286]

なお、導電層104を積層構造としてもよい。導電層104は、図1C等を示す導電層112aの構成を適用することができる。例えば、導電層104を第1の導電層と、第1の導電層上の第2の導電層との積層構造とし、第2の導電層の半導体層208と接する領域に開口を設ければよい。第1の導電層は酸化されにくい材料を用い、第2の導電層は電気抵抗率の低い材料を用いることが好ましい。これにより、導電層104の抵抗が高くなってしまふことを抑制することができる。さらに、半導体層208中の酸素欠損(V_o)及びV_oHを低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタ200Aとすることができる。

[0287]

なお、ここで示したトランジスタ100A及びトランジスタ200Aの構成は、他の構成例にも適用できる。

[0288]

<構成例3>

本発明の一態様である半導体装置30の等価回路図を、図15Aに示す。半導体装置30は、トランジスタ100__1乃至トランジスタ100__p (pは2以上の整数)を有する。トランジスタ100__1乃至トランジスタ100__pは並列接続され、半導体装置30は1つのトランジスタとみなすことができる。

[0289]

トランジスタ100__1乃至トランジスタ100__pのゲート電極は、互いに電氣的に接続される。トランジスタ100__1乃至トランジスタ100__pのソース電極は、互いに電氣的に接続される。トランジスタ100__1乃至トランジスタ100__pのドレイン電極は、互いに電氣的に接続される。

[0290]

なお、図15Aは、トランジスタ100__1乃至トランジスタ100__pをnチャネル型で示しているが、本発明の一態様はこれに限られない。トランジスタ100__1乃至トランジスタ100__pをpチャネル型としてもよい。

[0291]

pが4の場合を例に挙げて、具体的に説明する。本発明の一態様である半導体装置30の等価回路図を、図15Bに示す。半導体装置30の上面図を、図15Cに示す。図15Cに示す一点鎖線A3-A4における切断面の断面図を図16に示す。半導体装置30の斜視図を、図17に示す。

[0292]

半導体装置30は、トランジスタ100__1乃至トランジスタ100__4を有する。トランジスタ100__1乃至トランジスタ100__4はそれぞれ、前述のトランジスタ100の構成を適用することができる。

[0293]

なお、図15Cに示す上面図、及び図17に示す斜視図は、トランジスタ100__1乃至トランジスタ100__4を2行2列に配置する構成を示しているが、本発明の一態様はこれに限られない。例えば、トランジスタ100__1乃至トランジスタ100__4を1行4列に配置してもよい。

[0294]

トランジスタ100__1乃至トランジスタ100__4はそれぞれ、導電層104と、絶縁層10

6と、半導体層108と、導電層112aと、導電層112bと、を有する。導電層104は、トランジスタ100__1乃至トランジスタ100__4のゲート電極として機能する。絶縁層106の一部は、トランジスタ100__1乃至トランジスタ100__4のゲート絶縁層として機能する。導電層112aは、トランジスタ100__1乃至トランジスタ100__4のソース電極及びドレイン電極の他方として機能し、導電層112bは一方として機能する。

[0295]

図18Aは、導電層112aを抜粋して示す斜視図である。導電層112aは、半導体層108と接する領域に開口145__1乃至開口145__4を有する。開口145__1乃至開口145__4において、導電層112a__1が露出する。

[0296]

図18Bは、導電層112a、導電層112b、開口141__1乃至開口141__4、及び開口143__1乃至開口143__4を抜粋して示す斜視図である。なお、絶縁層110に設けられる開口141__1乃至開口141__4は破線で示している。開口141__1乃至開口141__4は、開口145__1乃至開口145__4と重なる領域に設けられることが好ましい。開口141__1乃至開口141__4において、導電層112a__1が露出することが好ましい。また、図18Bに示すように、導電層112bは、導電層112aと重なる領域に開口143__1乃至開口143__4を有する。

[0297]

開口141__1乃至開口141__4、及び開口143__1乃至開口143__4の上面形状は、円形であることが好ましい。さらに、開口141__1乃至開口141__4の幅は互いに等しい、又は概略等しいことが好ましい。同様に、開口143__1乃至開口143__4の幅は互いに等しい、又は概略等しいことが好ましい。開口141__1乃至開口141__4の幅、及び開口143__1乃至開口143__4の幅を互いに等しく、または概略等しくすることで、開口141__1乃至開口141__4、及び開口143__1乃至開口143__4を形成する際の加工精度を高めることができる。

[0298]

半導体装置30を1つのトランジスタとみなす場合、当該トランジスタのチャネル幅は、トランジスタ100__1乃至トランジスタ100__4のチャネル幅の和となる。例えば、開口143__1乃至開口143__4の上面形状が円形の場合、開口143__1乃至開口143__4それぞれの幅を幅D143とすると、半導体装置30はチャネル幅が“ $D143 \times \pi \times 4$ ”のトランジスタとみなすことができる（図5A及び図5B参照）。p個のトランジスタで構成される半導体装置30は、チャネル幅が“ $D143 \times \pi \times p$ ”のトランジスタとみなすことができる。なお、半導体装置30は、チャネル長L100のトランジスタとみなすことができる（図5B参照）。複数のトランジスタを並列接続させることにより、チャネル幅が大きくなり、オン電流を大きくすることができる。また、並列接続させるトランジスタの数（p）を調整することで、チャネル幅を異ならせることができる。所望のオン電流となるように並列接続させるトランジスタの数（p）を決めればよい。

[0299]

図18Cは、導電層112a及び半導体層108を抜粋して示す斜視図である。図18Cに示すように、半導体層108は、開口141__1乃至開口141__4、及び開口143__1乃至開口143__4を覆うように設けられる。開口141__1乃至開口141__4において、半導体層108は、導電層112aの上面と接する領域を有する。具体的には、開口141__1乃至開口141__

4において、半導体層108は、導電層112a__1の上面と接する領域を有することが好ましい。なお、図18Cは、トランジスタ100__1乃至トランジスタ100__4で半導体層108を共有する構成を示しているが、本発明の一態様はこれに限られない。トランジスタ100__1乃至トランジスタ100__4ごとに半導体層108が分離した構成としてもよい。

[0300]

なお、図18A等は、導電層112aが4個の開口145（開口145__1乃至開口145__4）を有する構成を示しているが、本発明の一態様はこれに限られない。導電層112aは、開口141__1乃至開口141__4を包含する一以上の開口を有すればよい。例えば、導電層112aは、開口141__1乃至開口141__4を包含する1つの開口を有することができる。当該開口において、トランジスタ100__1乃至トランジスタ100__4の半導体層108が導電層112a__1と接する構成としてもよい。

[0301]

図18Dは、導電層112a及び導電層104を抜粋して示す斜視図である。図18Dに示すように、導電層104は、開口141__1乃至開口141__4、及び開口143__1乃至開口143__4を覆うように設けられる。

[0302]

半導体装置30を、図1B等 to 示す半導体装置10が有するトランジスタ100及びトランジスタ200の一方または双方に適用してもよい。具体的には、半導体装置10が有するトランジスタ100に、図15Aに示すトランジスタ100__1乃至トランジスタ100__pを適用することができる。また、トランジスタ200に、図15Aに示すトランジスタ100__1乃至トランジスタ100__pを適用することができる。

[0303]

半導体装置30を、図13B等 to 示す半導体装置20が有するトランジスタ100A及びトランジスタ200Aの一方または双方に適用してもよい。具体的には、半導体装置20が有するトランジスタ100Aに、図15Aに示すトランジスタ100__1乃至トランジスタ100__pを適用することができる。また、トランジスタ200Aに、図15Aに示すトランジスタ100__1乃至トランジスタ100__pを適用することができる。

[0304]

なお、ここで示した並列接続の構成は、他の構成例にも適用できる。

[0305]

<構成例4>

本発明の一態様である半導体装置40の等価回路図を、図19Aに示す。半導体装置40は、トランジスタ100__1乃至トランジスタ100__q（qは2以上の整数）を有する。トランジスタ100__1乃至トランジスタ100__qは直列接続され、半導体装置40は1つのトランジスタとみなすことができる。

[0306]

なお、図19Aは、トランジスタ100__1乃至トランジスタ100__qをnチャネル型で示しているが、本発明の一態様はこれに限られない。トランジスタ100__1乃至トランジスタ100__qをpチャネル型としてもよい。

[0307]

q が 4 の場合を例に挙げて、具体的に説明する。本発明の一態様である半導体装置 40 の等価回路図を、図 19B に示す。半導体装置 40 の上面図を、図 19C に示す。図 19C に示す一点鎖線 A5-A6 における切断面の断面図を、図 20 に示す。半導体装置 40 の斜視図を、図 21 に示す。
[0308]

半導体装置 40 は、トランジスタ 100__1 乃至トランジスタ 100__4 を有する。トランジスタ 100__1 乃至トランジスタ 100__4 はそれぞれ、前述のトランジスタ 100 の構成を適用することができる。

[0309]

なお、図 19C に示す上面図、及び図 21 に示す斜視図は、トランジスタ 100__1 乃至トランジスタ 100__4 を 2 行 2 列に配置する構成を示しているが、本発明の一態様はこれに限られない。例えば、トランジスタ 100__1 乃至トランジスタ 100__4 を 1 行 4 列に配置してもよい。

[0310]

トランジスタ 100__1 は、導電層 104 と、絶縁層 106 と、半導体層 108__1 と、導電層 112a と、導電層 112b と、を有する。導電層 112a は、トランジスタ 100__1 のソース電極及びドレイン電極の一方として機能し、導電層 112b は、他方として機能する。

[0311]

トランジスタ 100__2 は、導電層 104 と、絶縁層 106 と、半導体層 108__2 と、導電層 112a と、導電層 112c と、を有する。導電層 112a は、トランジスタ 100__2 のソース電極及びドレイン電極の一方として機能し、導電層 112c は、他方として機能する。導電層 112a は、トランジスタ 100__1 とトランジスタ 100__2 で共有される。

[0312]

トランジスタ 100__3 は、導電層 104 と、絶縁層 106 と、半導体層 108__3 と、導電層 212a と、導電層 112c と、を有する。導電層 212a は、トランジスタ 100__3 のソース電極及びドレイン電極の一方として機能し、導電層 112c は、他方として機能する。導電層 112c は、トランジスタ 100__2 とトランジスタ 100__3 で共有される。

[0313]

トランジスタ 100__4 は、導電層 104 と、絶縁層 106 と、半導体層 108__4 と、導電層 212a と、導電層 212b と、を有する。導電層 212a は、トランジスタ 100__4 のソース電極及びドレイン電極の一方として機能し、導電層 212b は、他方として機能する。導電層 212a は、トランジスタ 100__3 とトランジスタ 100__4 で共有される。

[0314]

図 22A は、導電層 112a 及び導電層 212a を抜粋して示す斜視図である。導電層 112a 及び導電層 212a は、同じ工程で形成できる。導電層 112a__2 は、開口 145__1 及び開口 145__2 を有し、開口 145__1 及び開口 145__2 を介して、半導体層 108__1 及び半導体層 108__2 が導電層 112a__1 と接する構成とすることができる。導電層 212a__2 は、開口 145__3 及び開口 145__4 を有し、開口 145__3 及び開口 145__4 を介して、半導体層 108__3 及び半導体層 108__4 が導電層 212a__1 と接する構成とすることができる。

[0315]

図 22B は、導電層 112a、導電層 212a、導電層 112b、導電層 112c、導電層 212b、開口 141__1 乃至開口 141__4、及び開口 143__1 乃至開口 143__4 を抜粋して示

す斜視図である。導電層 112b、導電層 112c、及び導電層 212b は、同じ工程で形成できる。導電層 112b に開口 143__1 が設けられ、導電層 112c に開口 143__2 及び開口 143__3 が設けられ、導電層 212b に開口 143__4 が設けられる。

[0316]

図 22C は、導電層 112a、導電層 212a、及び半導体層 108__1 乃至半導体層 108__4 を抜粋して示す斜視図である。半導体層 108__1 乃至半導体層 108__4 は、同じ工程で形成できる。

[0317]

図 22D は、導電層 112a、導電層 212a 及び導電層 104 を抜粋して示す斜視図である。導電層 104 は、トランジスタ 100__1 乃至トランジスタ 100__4 のゲート電極として機能する。

[0318]

トランジスタ 100__1 のソース電極及びドレイン電極の一方は、トランジスタ 100__2 のソース電極及びドレイン電極の一方と電氣的に接続される。トランジスタ 100__2 のソース電極及びドレイン電極の他方は、トランジスタ 100__3 のソース電極及びドレイン電極の他方と電氣的に接続される。トランジスタ 100__3 のソース電極及びドレイン電極の一方は、トランジスタ 100__4 のソース電極及びドレイン電極の一方と電氣的に接続される。

[0319]

半導体装置 40 を 1 つのトランジスタとみなす場合、当該トランジスタのチャンネル長は、トランジスタ 100__1 乃至トランジスタ 100__4 のチャンネル長の和となる。例えば、トランジスタ 100__1 乃至トランジスタ 100__4 のそれぞれのチャンネル長をチャンネル長 L_{100} とすると、半導体装置 40 はチャンネル長が " $L_{100} \times 4$ " のトランジスタとみなすことができる（図 5B 参照）。 q 個のトランジスタで構成される半導体装置 40 は、チャンネル長が " $L_{100} \times q$ " のトランジスタとみなすことができる。なお、半導体装置 40 は、チャンネル幅 W_{100} のトランジスタとみなすことができる（図 5A 及び図 5B 参照）。複数のトランジスタを直列接続させることにより、チャンネル長が長くなり、飽和性を高めることができる。また、直列接続させるトランジスタの数（ q ）を調整することで、チャンネル長を異ならせることができる。所望の飽和性となるように直列接続させるトランジスタの数（ q ）を決めればよい。

[0320]

半導体装置 40 を、図 1B 等 に示す半導体装置 10 が有するトランジスタ 100 及びトランジスタ 200 の一方または双方に適用してもよい。具体的には、半導体装置 10 が有するトランジスタ 100 に、図 19A に示すトランジスタ 100__1 乃至トランジスタ 100__ q を適用することができる。また、トランジスタ 200 に、図 19A に示すトランジスタ 100__1 乃至トランジスタ 100__ q を適用することができる。

[0321]

半導体装置 40 を、図 13B 等 に示す半導体装置 20 が有するトランジスタ 100A 及びトランジスタ 200A の一方または双方に適用してもよい。具体的には、半導体装置 20 が有するトランジスタ 100A に、図 19A に示すトランジスタ 100__1 乃至トランジスタ 100__ q を適用することができる。また、トランジスタ 200A に、図 19A に示すトランジスタ 100__1 乃至トランジスタ 100__ q を適用することができる。

[0322]

半導体装置40を、半導体装置30が有する各トランジスタに適用してもよい。つまり、並列接続されたトランジスタ群が、さらに直列接続（以下、直並列接続ともいう）された構成とすることができる。

[0323]

なお、ここで示した直列接続及び直並列接続の構成は、他の構成例にも適用できる。

[0324]

<作製方法例>

以下では、本発明の一態様の半導体装置の作製方法について、図面を参照して説明する。ここでは、図1C等にした半導体装置10の半導体層108及び半導体層208に酸化物半導体を用いる構成を例に挙げて、説明する。

[0325]

なお、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スパッタリング法、化学気相堆積（CVD: Chemical Vapor Deposition）法、真空蒸着法、パルスレーザー堆積（PLD: Pulsed Laser Deposition）法、原子層堆積（ALD）法等を用いて形成することができる。CVD法は、プラズマ化学気相堆積（PECVD: Plasma Enhanced CVD）法、熱CVD法などがある。また、熱CVD法のひとつに、有機金属化学気相堆積（MOCVD: Metal Organic CVD）法がある。

[0326]

半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スピコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成することができる。

[0327]

半導体装置を構成する薄膜を加工する際には、フォトリソグラフィ法等を用いることができる。それ以外に、ナノインプリント法、サンドブラスト法、リフトオフ法などにより薄膜を加工してもよい。また、メタルマスクなどの遮蔽マスクを用いた成膜方法により、島状の薄膜を直接形成してもよい。

[0328]

フォトリソグラフィ法は、代表的には以下の2つの方法がある。一つは、加工したい薄膜上にレジストマスクを形成して、エッチング等により当該薄膜を加工し、レジストマスクを除去する方法である。もう一つは、感光性を有する薄膜を形成した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法である。

[0329]

フォトリソグラフィ法において、露光に用いる光は、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、またはこれらを混合させた光を用いることができる。そのほか、紫外線、KrFレーザー光、またはArFレーザー光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外（EUV: Extreme Ultraviolet）光、またはX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて

微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

[0330]

薄膜のエッチングには、例えば、ドライエッチング法、ウェットエッチング法、またはサンドブラスト法を用いることができる。

[0331]

図23A1乃至図30B2に示す各図は、トランジスタ100Aの作製方法を説明する図である。各図のA1及びB1は斜視図を示し、A2及びB2は一点鎖線A1-A2及び一点鎖線B1-B2における切断面の断面図を示している。なお、各図のA1及びB1は、絶縁層110、絶縁層106、絶縁層210、及び絶縁層206を省略している。

[0332]

[導電層112aの形成]

基板102上に、導電層112a__1及び導電層112a__2となる導電膜を形成する。当該導電膜の形成は、例えば、スパッタリング法を好適に用いることができる。当該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該導電膜を加工することにより、導電層112a__1及び導電層112a__2Aを形成する（図23A1及び図23A2）。当該導電膜の加工は、ウェットエッチング法及びドライエッチング法の一方または双方を用いればよい。

[0333]

続いて、導電層112a__2A上にフォトリソグラフィ工程によりレジストマスクを形成した後、導電層112a__2Aを加工することにより、開口145を有する導電層112a__2を形成する（図23B1及び図23B2）。これにより、トランジスタ100のソース電極及びドレイン電極の一方として機能する導電層112aが形成される。

[0334]

[絶縁膜110af及び絶縁膜110bfの形成]

続いて、基板102及び導電層112a上に、絶縁層110aとなる絶縁膜110af、及び絶縁層110bとなる絶縁膜110bfを形成する。

[0335]

絶縁膜110af及び絶縁膜110bfの形成は、PECVD法を好適に用いることができる。絶縁膜110afを形成した後、絶縁膜110afの表面を大気に曝すことなく、真空中で連続して絶縁膜110bfを形成することが好ましい。絶縁膜110af及び絶縁膜110bfを連続して形成することで、絶縁膜110afの表面に大気由来の不純物が付着することを抑制できる。当該不純物として、例えば、水、及び有機物が挙げられる。

[0336]

絶縁膜110af及び絶縁膜110bfの形成時の基板温度はそれぞれ、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましく、さらには350℃以上400℃以下が好ましい。絶縁膜110af及び絶縁膜110bfの形成時の基板温度を前述の範囲とすることで、自身からの不純物（例えば、水及び水素）の放出を少なくすることができ、不純物が半導体層108に拡散することを抑制することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0337]

なお、絶縁膜110af及び絶縁膜110bfは、半導体層108より先に形成されるため、絶縁膜110af及び絶縁膜110bfの形成時に加わる熱によって半導体層108から酸素が脱離することを懸念する必要はない。

[0338]

絶縁膜110af及び絶縁膜110bfを形成した後に、加熱処理を行ってもよい。加熱処理を行うことで、絶縁膜110af及び絶縁膜110bfの表面及び膜中から水及び水素を脱離させることができる。

[0339]

加熱処理の温度は、150℃以上基板の歪み点未満が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましく、さらには350℃以上400℃以下が好ましい。加熱処理は、貴ガス、窒素または酸素の一以上を含む雰囲気で行うことができる。窒素を含む雰囲気、又は酸素を含む雰囲気として、乾燥空気(CDA: Clean Dry Air)を用いてもよい。なお、当該雰囲気に水素、水などの含有量が極力少ないことが好ましい。当該雰囲気として、露点が-60℃以下、好ましくは-100℃以下の高純度ガスを用いることが好ましい。水素、水などの含有量が極力少ない雰囲気を用いることで、絶縁膜110af及び絶縁膜110bfに水素、水などが取り込まれることを可能な限り防ぐことができる。加熱処理は、例えば、オーブン、または急速加熱(RTA: Rapid Thermal Annealing)装置を用いることができる。RTA装置を用いることで、加熱処理時間を短縮できる。

[0340]

続いて、絶縁膜110bf上に、金属酸化物層149を形成する(図24A1及び図24A2)。

[0341]

金属酸化物層149は、絶縁層でもよく、また導電層であってもよい。金属酸化物層149は、例えば、酸化アルミニウム、酸化ハフニウム、ハフニウムアルミネート、インジウム酸化物、インジウムスズ酸化物(ITO)、またはシリコンを含有したインジウムスズ酸化物(ITSO)を用いることもできる。

[0342]

金属酸化物層149として、半導体層108または半導体層208と同一の元素を一以上含む酸化物材料を用いることが好ましい。特に、半導体層108または半導体層208に適用可能な酸化物半導体材料を用いることが好ましい。

[0343]

金属酸化物層149として、半導体層108または半導体層208と同じ組成のスputタリングターゲットを用いて形成した金属酸化物膜を適用することができる。同じ組成のスputタリングターゲットを用いることで、製造装置及びスputタリングターゲットを共通に用いることができるため、好ましい。

[0344]

半導体層108及び金属酸化物層149に、インジウム及びガリウムを含む金属酸化物材料を用いる場合、半導体層108よりもガリウムの組成(含有率)が高い材料を金属酸化物層149に用いることができる。ガリウムの組成(含有率)が高い材料を金属酸化物層149に用いることによ

り、酸素に対するブロッキング性をより高めることができるため、好ましい。

[0345]

金属酸化物層149は、例えば、酸素を含む雰囲気中で形成することが好ましい。特に、酸素を含む雰囲気中でスパッタリング法により形成することが好ましい。これにより、金属酸化物層149の形成の際、絶縁膜110b fに酸素を好適に供給することができる。

[0346]

例えば、成膜ガスに酸素を用い、金属ターゲットを用いた反応性スパッタリング法により、金属酸化物層149を形成してもよい。例えば、金属ターゲットとしてアルミニウムを用いた場合には、酸化アルミニウム膜を形成することができる。

[0347]

金属酸化物層149の形成時に、成膜装置の処理室内に導入する成膜ガスの全流量に対する酸素ガスの流量の割合（酸素流量比）、または処理室内の酸素分圧が高いほど、絶縁膜110b f中に供給される酸素の量を増やすことができる。酸素流量比または酸素分圧は、例えば50%以上100%以下、好ましくは65%以上100%以下、より好ましくは80%以上100%以下、さらに好ましくは90%以上100%以下とする。特に、酸素流量比100%とし、酸素分圧を100%にできるだけ近づけることが好ましい。

[0348]

このように、酸素を含む雰囲気中でスパッタリング法により金属酸化物層149を形成することにより、金属酸化物層149の形成時に、絶縁膜110b fへ酸素を供給するとともに、絶縁膜110b fから酸素が脱離することを防ぐことができる。その結果、絶縁膜110b fに多くの酸素を閉じ込めることができる。そして、後の加熱処理によって、半導体層108に多くの酸素を供給することができる。その結果、半導体層108中の酸素欠損（ V_o ）及び V_oH を低減することができ、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0349]

金属酸化物層149を形成した後、加熱処理を行ってもよい。加熱処理については、前述の記載を参照できるため、詳細な説明は省略する。金属酸化物層149を形成した後に加熱処理を行うことで、金属酸化物層149から絶縁膜110b fに効果的に酸素を供給することができる。

[0350]

金属酸化物層149を形成した後、または前述の加熱処理の後に、さらに、金属酸化物層149を介して絶縁膜110b fに酸素を供給してもよい。酸素の供給方法として、例えば、イオン注入法、イオンドーピング法、プラズマイメージョンイオン注入法、またはプラズマ処理を用いることができる。当該プラズマ処理として、酸素ガスを高周波電力によってプラズマ化させる装置を好適に用いることができる。ガスを高周波電力によってプラズマ化させる装置として、例えば、プラズマエッチング装置及びプラズマアッシング装置が挙げられる。

[0351]

続いて、金属酸化物層149を除去する。

[0352]

金属酸化物層149の除去方法に特に限定は無いが、ウェットエッチング法を好適に用いることができる。ウェットエッチング法を用いることで、金属酸化物層149の除去の際に、絶縁膜110b fがエッチングされることを抑制できる。これにより、絶縁膜110b fの膜厚が薄くなるこ

とを抑制でき、絶縁層 110b の膜厚を均一にすることができる。

[0353]

絶縁膜 110bf に対して酸素を供給する処理は、前述の方法に限定されない。例えば、絶縁膜 110bf に対してイオンドーピング法、イオン注入法、プラズマ処理等により、酸素ラジカル、酸素原子、酸素原子イオン、酸素分子イオン等を供給する。また、絶縁膜 110bf 上に酸素の脱離を抑制する膜を形成した後、該膜を介して絶縁膜 110bf に酸素を供給してもよい。該膜は、酸素を供給した後に除去することが好ましい。上述の酸素の脱離を抑制する膜として、インジウム、亜鉛、ガリウム、錫、アルミニウム、クロム、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、またはタングステンの 1 以上を有する導電膜あるいは半導体膜を用いることができる。

[0354]

[絶縁膜 110cf の形成、導電膜 112f の形成]

続いて、絶縁膜 110bf 上に、絶縁層 110c となる絶縁膜 110cf を形成する。絶縁膜 110cf の形成は、絶縁膜 110af 及び絶縁膜 110bf の形成に係る記載を参照できるため、詳細な説明は省略する。

[0355]

続いて、絶縁膜 110cf 上に、導電層 112b となる導電膜 112f を形成する（図 24B1 及び図 24B2）。導電膜 112f の形成は、例えば、スパッタリング法を好適に用いることができる。

[0356]

[開口 141 の形成、開口 143 の形成]

続いて、導電膜 112f を加工し、導電層 112B を形成する（図 25A1 及び図 25A2）。導電層 112B 形成は、ウェットエッチング法及びドライエッチング法的一方または双方を用いることができる。導電層 112B の形成は、例えば、ウェットエッチング法を好適に用いることができる。

[0357]

続いて、開口 145 と重なる領域の導電層 112B を除去し、開口 143 を有する導電層 112b を形成する。開口 143 の形成は、ウェットエッチング法及びドライエッチング法的一方または双方を用いることができる。開口 143 の形成は、例えば、ウェットエッチング法を好適に用いることができる。

[0358]

続いて、開口 143 と重なる領域の絶縁膜 110f（絶縁膜 110af、絶縁膜 110bf 及び絶縁膜 110cf）を除去し、開口 141 を有する絶縁層 110 を形成する（図 25B1 及び図 25B2）。開口 141 の形成は、ウェットエッチング法及びドライエッチング法的一方または双方を用いることができる。開口 141 の形成は、例えば、ドライエッチング法を好適に用いることができる。なお、図 25B1 は、絶縁層 110 に設けられる開口 141 を破線で示している。開口 141 は、開口 145 と重なる領域に設けられる。開口 145 において、導電層 112a₁ が露出する。

[0359]

開口 141 は、例えば、開口 143 の形成に用いたレジストマスクを用いて形成することができる。具体的には、導電膜 112f 上にレジストマスクを形成し、当該レジストマスクを用いて導電

膜 1 1 2 f を除去して開口 1 4 3 を形成し、当該レジストマスクを用いて絶縁膜 1 1 0 f を除去して開口 1 4 1 を形成することができる。開口 1 4 3 は、開口 1 4 1 の形成に用いたレジストマスクと異なるレジストマスクを用いて形成してもよい。

[0360]

なお、開口 1 4 1 を形成する際、または開口 1 4 1 を形成した後に、開口 1 4 1 と重なる領域の導電層 1 1 2 a（具体的には、導電層 1 1 2 a __ 1）の一部を除去してもよい。導電層 1 1 2 a __ 1 の一部を除去することにより、図 7 A 及び図 7 B に示す構成とすることができる。

[0361]

[半導体層 1 0 8 の形成]

続いて、開口 1 4 1 及び開口 1 4 3 を覆うように、半導体層 1 0 8 となる金属酸化物膜 1 0 8 f を形成する（図 2 6 A 1 及び図 2 6 A 2）。金属酸化物膜 1 0 8 f は、導電層 1 1 2 b の上面及び側面、絶縁層 1 1 0 の上面及び側面、並びに導電層 1 1 2 a __ 1 の上面に接して設けられる。

[0362]

金属酸化物膜 1 0 8 f は、金属酸化物ターゲットを用いたスパッタリング法により形成することが好ましい。

[0363]

金属酸化物膜 1 0 8 f は、可能な限り欠陥の少ない緻密な膜とすることが好ましい。また、金属酸化物膜 1 0 8 f は、可能な限り水素元素を含む不純物が低減され、高純度の膜であることが好ましい。特に、金属酸化物膜 1 0 8 f として、結晶性を有する金属酸化物膜を用いることが好ましい。

[0364]

金属酸化物膜 1 0 8 f を形成する際に、酸素ガスを用いることが好ましい。金属酸化物膜 1 0 8 f の形成時に酸素ガスを用いることで、絶縁層 1 1 0 中に好適に酸素を供給することができる。例えば、絶縁層 1 1 0 b に酸化物または酸化窒化物を用いる場合、絶縁層 1 1 0 b 中に好適に酸素を供給することができる。

[0365]

絶縁層 1 1 0 b に酸素を供給することにより、後の工程で半導体層 1 0 8 に酸素が供給され、半導体層 1 0 8 中の酸素欠損（V_O）及びV_OHを低減できる。

[0366]

金属酸化物膜 1 0 8 f を成膜する際に、酸素ガスと、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）とを混合させてもよい。なお、金属酸化物膜 1 0 8 f を成膜する際の酸素流量比または酸素分圧が高いほど、金属酸化物膜 1 0 8 f の結晶性を高めることができ、信頼性の高いトランジスタを実現できる。一方、酸素流量比または酸素分圧が低いほど、金属酸化物膜 1 0 8 f の結晶性が低くなり、オン電流の大きいトランジスタとすることができる。

[0367]

金属酸化物膜 1 0 8 f を形成する際の基板温度が高いほど、結晶性が高く、緻密な金属酸化物膜とすることができる。一方、基板温度が低いほど、結晶性が低く、電気伝導性の高い金属酸化物膜 1 0 8 f とすることができる。

[0368]

金属酸化物膜 1 0 8 f の形成時の基板温度は、室温以上 2 5 0 °C 以下、好ましくは室温以上 2 0 0 °C 以下、より好ましくは室温以上 1 4 0 °C 以下とすればよい。例えば、基板温度を、室温以上 1

40℃以下とすると、生産性が高くなり好ましい。また、基板温度を室温とする、または基板を加熱しない状態で、金属酸化物膜108fを成膜することにより、結晶性を低くすることができる。

[0369]

金属酸化物膜108fを成膜する前に、絶縁層110の表面に吸着した水、水素、及び有機物等を脱離させるための処理、及び絶縁層110中に酸素を供給する処理のうち、少なくとも一方を行うことが好ましい。例えば、減圧雰囲気にて70℃以上200℃以下の温度で加熱処理を行うことができる。または、酸素を含む雰囲気におけるプラズマ処理を行ってもよい。または、一酸化二窒素(N₂O)などの酸化性気体を含む雰囲気におけるプラズマ処理により、絶縁層110に酸素を供給してもよい。一酸化二窒素ガスを含むプラズマ処理を行うと、絶縁層110の表面の有機物を好適に除去しつつ、酸素を供給することができる。このような処理の後、絶縁層110の表面を大気に暴露することなく、連続して金属酸化物膜108fを成膜することが好ましい。

[0370]

なお、半導体層108を積層構造とする場合には、先に形成する金属酸化物膜を成膜した後に、その表面を大気に曝すことなく連続して、次の金属酸化物膜を成膜することが好ましい。

[0371]

続いて、金属酸化物膜108fを島状に加工し、半導体層108を形成する(図26B1及び図26B2)。

[0372]

半導体層108の形成は、ウェットエッチング法及びドライエッチング法的一方または双方を用いることができる。半導体層108の形成は、例えば、ウェットエッチング法を好適に用いることができる。このとき、半導体層108と重ならない領域の導電層112bの一部がエッチングされ、薄くなる場合がある。同様に、半導体層108及び導電層112bのいずれとも重ならない領域の絶縁層110の一部がエッチングされ、膜厚が薄くなる場合がある。例えば、絶縁層110のうち、絶縁層110cがエッチングにより消失し、絶縁層110bの表面が露出する場合もある。なお、金属酸化物膜108fのエッチングにおいて、絶縁層110cに選択比の高い材料を用いることで、絶縁層110cの膜厚が薄くなることを抑制できる。

[0373]

金属酸化物膜108fの成膜後、または金属酸化物膜108fを半導体層108に加工した後に、加熱処理を行うことが好ましい。加熱処理により、金属酸化物膜108fまたは半導体層108中に含まれる、または表面に吸着した水素または水を除去することができる。また、加熱処理により、金属酸化物膜108fまたは半導体層108の膜質が向上する(例えば、欠陥の低減、及び結晶性の向上)場合がある。

[0374]

加熱処理により、絶縁層110bから金属酸化物膜108f、または半導体層108に酸素を供給することもできる。このとき、半導体層108に加工する前に加熱処理を行うことがより好ましい。加熱処理については、前述の記載を参照できるため、詳細な説明は省略する。

[0375]

なお、当該加熱処理は不要であれば行わなくてもよい。また、ここでは加熱処理は行わず、後の工程で行われる加熱処理と兼ねてもよい。また、後の工程での高温下の処理(例えば成膜工程など)などで、当該加熱処理と兼ねることができる場合もある。

[0376]

[絶縁層106の形成]

続いて、半導体層108、導電層112b、及び絶縁層110を覆って、絶縁層106を形成する。絶縁層106の形成は、PECVD法を好適に用いることができる。

[0377]

半導体層108に酸化物半導体を用いる場合、絶縁層106は、酸素が拡散することを抑制するバリア膜として機能することが好ましい。絶縁層106が酸素の拡散を抑制する機能を有することにより、酸素が絶縁層106より上側から導電層104へ拡散することが抑制され、導電層104が酸化されることを抑制できる。その結果、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0378]

ゲート絶縁層として機能する絶縁層106の形成時の温度を高くすることにより、欠陥の少ない絶縁層とすることができる。しかしながら、絶縁層106の形成時の温度が高いと半導体層108から酸素が脱離し、半導体層108中の酸素欠損(V_o)及び V_oH が増加してしまう場合がある。絶縁層106の形成時の基板温度は、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましい。絶縁層106の形成時の基板温度を前述の範囲とすることで、絶縁層106の欠陥を少なくするとともに、半導体層108から酸素が脱離することを抑制できる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0379]

絶縁層106を形成する前に、半導体層108の表面に対してプラズマ処理を行なってもよい。当該プラズマ処理により、半導体層108の表面に吸着する水などの不純物を低減することができる。そのため、半導体層108と絶縁層106との界面における不純物を低減でき、信頼性の高いトランジスタを実現できる。特に、半導体層108の形成から、絶縁層106の形成までの間に半導体層108の表面が大気に曝される場合には好適である。プラズマ処理は、例えば、酸素、オゾン、窒素、一酸化二窒素、アルゴンなどの雰囲気で行うことができる。また、プラズマ処理と絶縁層106の成膜とは、大気に曝すことなく連続して行われることが好ましい。

[0380]

[導電層104の形成]

続いて、絶縁層106上に、導電層104となる導電膜を形成する。当該導電膜の形成は、例えば、スパッタリング法を好適に用いることができる。当該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成した後、当該導電膜を加工することにより、ゲート電極として機能する導電層104を形成する(図27A1及び図27A2)。

[0381]

以上の工程により、トランジスタ100を作製することができる。

[0382]

[絶縁膜210af及び絶縁膜210bfの形成]

続いて、トランジスタ100上に、絶縁層210aとなる絶縁膜210af、及び絶縁層210bとなる絶縁膜210bfを形成する。

[0383]

絶縁膜210af及び絶縁膜210bfの形成は、絶縁膜110af及び絶縁膜110bfの形成に係る記載を参照できるため、詳細な説明は省略する。

[0384]

絶縁膜210af及び絶縁膜210bfの形成時の基板温度はそれぞれ、180℃以上450℃以下が好ましく、さらには200℃以上450℃以下が好ましく、さらには250℃以上450℃以下が好ましく、さらには300℃以上450℃以下が好ましく、さらには300℃以上400℃以下が好ましく、さらには350℃以上400℃以下が好ましい。絶縁膜210af及び絶縁膜210bfの形成時の基板温度を前述の範囲とすることで、自身からの不純物（例えば、水及び水素）の放出を少なくすることができ、不純物が半導体層208に拡散することを抑制することができる。したがって、良好な電気特性を示し、かつ信頼性の高いトランジスタとすることができる。

[0385]

絶縁膜210af及び絶縁膜210bfを形成した後に、加熱処理を行ってもよい。加熱処理を行うことで、絶縁膜210af及び絶縁膜210bfの表面及び膜中から水及び水素を脱離させることができる。加熱処理については、絶縁膜110af及び絶縁膜110bfを形成した後の加熱処理に係る記載を参照できるため、詳細な説明は省略する。

[0386]

続いて、絶縁膜210bf上に、金属酸化物層249を形成する（図27B1及び図27B2）。金属酸化物層249の形成については、金属酸化物層149に係る記載を参照できるため、詳細な説明は省略する。

[0387]

金属酸化物層249を形成した後、加熱処理を行ってもよい。加熱処理は、前述の記載を参照できるため、詳細な説明は省略する。

[0388]

続いて、金属酸化物層249を除去する。金属酸化物層249の除去は、金属酸化物層149の除去に係る記載を参照できるため、詳細な説明は省略する。

[0389]

[絶縁膜210cfの形成、導電膜212fの形成]

続いて、絶縁膜210bf上に、絶縁層210cとなる絶縁膜210cfを形成する。絶縁膜210cfの形成は、絶縁膜110af及び絶縁膜110bfの形成に係る記載を参照できるため、詳細な説明は省略する。

[0390]

続いて、絶縁膜210cf上に、導電層212bとなる導電膜212fを形成する（図28A1及び図28A2）。導電膜212fの形成は、導電膜112fの形成に係る記載を参照できるため、詳細な説明は省略する。

[0391]

[開口241の形成、開口243の形成]

続いて、導電膜212fを加工し、導電層212Bを形成する（図28B1及び図28B2）。導電層212Bの形成は、導電層112Bの形成に係る記載を参照できるため、詳細な説明は省略する。

[0392]

続いて、導電層112bと重なる領域の導電層212Bを除去し、開口243を有する導電層212bを形成する。開口243の形成は、開口143の形成に係る記載を参照できるため、詳細な説明は省略する。

[0393]

続いて、開口243と重なる領域の絶縁層106、及び絶縁膜210f（絶縁膜210af、絶縁膜210bf及び絶縁膜210cf）を除去し、開口241を有する絶縁層106及び絶縁層210を形成する（図29A1及び図29A2）。開口241の形成は、開口141の形成に係る記載を参照できるため、詳細な説明は省略する。なお、図29A1は、絶縁層106及び絶縁層210に設けられる開口241を破線で示している。開口241において、導電層112bが露出する。

[0394]

なお、開口241を形成する際、または開口241を形成した後に、開口241と重なる領域の導電層112bの一部を除去してもよい。導電層112bの一部を除去することにより、図8A及び図8Bに示す構成とすることができる。

[0395]

〔半導体層208の形成〕

続いて、開口241及び開口243を覆うように、半導体層208となる金属酸化物膜208fを形成する（図29B1及び図29B2）。金属酸化物膜208fは、導電層212bの上面及び側面、絶縁層210の上面及び側面、絶縁層106の側面、並びに導電層112bの上面に接して設けられる。

[0396]

金属酸化物膜208fの形成は、金属酸化物膜108fの形成に係る記載を参照できるため、詳細な説明は省略する。

[0397]

なお、半導体層208を積層構造とする場合には、先に形成する金属酸化物膜を成膜した後に、その表面を大気に曝すことなく連続して、次の金属酸化物膜を成膜することが好ましい。

[0398]

続いて、金属酸化物膜208fを島状に加工し、半導体層208を形成する（図30A1及び図30A2）。半導体層208の形成は、半導体層108の形成に係る記載を参照できるため、詳細な説明は省略する。

[0399]

金属酸化物膜208fの成膜後、または金属酸化物膜208fを半導体層208に加工した後に、加熱処理を行うことが好ましい。加熱処理により、金属酸化物膜208fまたは半導体層108中に含まれる、または表面に吸着した水素または水を除去することができる。また、加熱処理により、金属酸化物膜208fまたは半導体層208の膜質が向上する（例えば、欠陥の低減、及び結晶性の向上）場合がある。

[0400]

加熱処理により、絶縁層210bから金属酸化物膜208f、または半導体層208に酸素を供給することもできる。このとき、半導体層208に加工する前に加熱処理を行うことがより好ましい。加熱処理については、前述の記載を参照できるため、詳細な説明は省略する。

[0401]

[絶縁層206の形成]

続いて、半導体層208、導電層212b、及び絶縁層210を覆って、絶縁層206を形成する。絶縁層206の形成は、絶縁層106の形成に係る記載を参照できるため、詳細な説明は省略する。

[0402]

絶縁層206を形成する前に、半導体層208の表面に対してプラズマ処理を行なってもよい。当該プラズマ処理により、半導体層208の表面に吸着する水などの不純物を低減することができる。そのため、半導体層208と絶縁層206との界面における不純物を低減でき、信頼性の高いトランジスタを実現できる。特に、半導体層208の形成から、絶縁層206の形成までの間に半導体層208の表面が大気に曝される場合には好適である。当該プラズマ処理は、前述の記載を参照できるため、詳細な説明は省略する。

[0403]

[導電層204の形成]

続いて、絶縁層206上に、導電層204となる導電膜を形成し、当該導電膜を加工することにより、トランジスタ200のゲート電極として機能する導電層204を形成する（図30B1及び図30B2）。

[0404]

以上の工程により、トランジスタ200を作製することができる。

[0405]

[絶縁層195の形成]

続いて、トランジスタ200上に、絶縁層195を形成する（図1C）。絶縁層195の形成は、PECVD法を好適に用いることができる。

[0406]

以上の工程により、半導体装置10を作製することができる。

[0407]

本実施の形態は、他の実施の形態と適宜組み合わせることができる。また、本明細書において、1つの実施の形態の中に、複数の構成例が示される場合は、構成例を適宜組み合わせることが可能である。

[0408]

(実施の形態2)

本実施の形態では、本発明の一態様の半導体装置を用いることができる表示装置の構成例について、説明する。

[0409]

本発明の一態様の表示装置50の斜視図を、図31Aに示す。表示装置50は、基板152と基板102とが貼り合わされた構成を有する。図31Aでは、基板152を破線で示している。

[0410]

表示装置50は、表示部235、接続部140、第1駆動回路部231、第2駆動回路部232、及び配線165を有する。図31Aは、表示装置50にIC173およびFPC172が実装されている例を示している。そのため、図31Aに示す構成は、表示装置50と、IC（集積回路）と、

FPCと、を有する表示モジュールということもできる。

[0411]

接続部140は、表示部235の外側に設けられる。接続部140は、表示部235の一辺または複数の辺に沿って設けることができる。接続部140は、単数であっても複数であってもよい。図31Aでは、表示部235の四辺を囲むように接続部140が設けられている例を示す。接続部140では、発光デバイスの共通電極と、導電層とが電氣的に接続されており、共通電極に電位を供給することができる。

[0412]

配線165は、表示部235、第1駆動回路部231、および第2駆動回路部232に、信号および電力を供給する機能を有する。当該信号および電力は、FPC172を介して外部から配線165に入力される、またはIC173から配線165に入力される。

[0413]

図31Aでは、COG (Chip On Glass) 方式またはCOF (Chip on Film) 方式等により、基板102にIC173が設けられている例を示す。IC173は、例えば走査線駆動回路または信号線駆動回路などを有してもよい。なお、表示装置50および表示モジュールは、ICを設けない構成としてもよい。また、ICを、COF方式等により、FPCに実装してもよい。

[0414]

表示部235は、マトリクス状に配置された複数の画素230を有する。画素230として、例えば、画素230a、画素230b、および画素230cの3種類の画素を用いることができる。画素230a、画素230b、および画素230cはそれぞれ、表示デバイス（表示素子ともいう）を有する。表示デバイスとして、例えば、液晶デバイス（液晶素子ともいう）及び発光デバイスが挙げられる。発光デバイスとして、例えば、OLED (Organic Light Emitting Diode)、またはQLED (Quantum-dot Light Emitting Diode) を用いることが好ましい。発光デバイスが有する発光物質として、例えば、蛍光を発する物質（蛍光材料）、燐光を発する物質（燐光材料）、熱活性化遅延蛍光を示す物質（熱活性化遅延蛍光 (Thermally activated delayed fluorescence: TADF) 材料）、及び、無機化合物（量子ドット材料等）が挙げられる。また、発光デバイスとして、マイクロLED (Light Emitting Diode) などのLEDを用いることもできる。

[0415]

画素230a、画素230b、および画素230cは、それぞれ異なる色の光を呈する機能を有する。例えば、画素230aが赤色 (R) の光を呈する機能を有し、画素230bが緑色 (G) の光を呈する機能を有し、画素230cが青色 (B) の光を呈する機能を有してもよい。または、例えば、画素230aが黄色 (Y) の光を呈する機能を有し、画素230bがシアン (C) の光を呈する機能を有し、画素230cがマゼンタ (M) の光を呈する機能を有してもよい。

[0416]

1つの画素230a、1つの画素230b、および1つの画素230cで1つの画素240を構成することで、フルカラー表示を実現できる。よって、画素230は副画素として機能する。また、図31Aに示す表示装置50では、副画素として機能する画素230をストライプ配列で配置する

例を示している。1つの画素240を構成する副画素の数は3つに限られず、4つ以上としてもよい。例えば、R、G、B、白色(W)の光を呈する4つの副画素を有してもよい。または、R、G、B、Yの4色の光を呈する4つの副画素を有してもよい。

[0417]

図31Bは、表示装置50を説明するブロック図である。表示装置50は、表示部235、第1駆動回路部231、および第2駆動回路部232を有する。表示部235はマトリクス状に配置された複数の画素230を有する。

[0418]

第1駆動回路部231に含まれる回路は、例えば、走査線駆動回路として機能する。第2駆動回路部232に含まれる回路は、例えば信号線駆動回路として機能する。なお、表示部235を挟んで第1駆動回路部231と向き合う位置に、何らかの回路を設けてもよい。表示部235を挟んで第2駆動回路部232と向き合う位置に、何らかの回路を設けてもよい。なお、第1駆動回路部231および第2駆動回路部232に含まれる回路をまとめて、周辺駆動回路という。

[0419]

周辺駆動回路233には、シフトレジスタ回路、レベルシフタ回路、インバータ回路、ラッチ回路、アナログスイッチ回路、デマルチプレクサ回路、論理回路等の様々な回路を用いることができる。周辺駆動回路233には、トランジスタおよび容量素子等を用いることができる。周辺駆動回路233が有するトランジスタを、画素230に含まれるトランジスタと同じ工程で形成してもよい。

[0420]

表示装置50は、各々が略平行に配設され、且つ、第1駆動回路部231に含まれる回路によって電位が制御されるm本(mは1以上の整数)の配線236と、各々が略平行に配設され、且つ、第2駆動回路部232に含まれる回路によって電位が制御されるn本(nは1以上の整数)の配線237と、を有する。

[0421]

なお、図31Bでは、画素230に配線236と配線237が接続している例を示している。ただし、配線236と配線237は一例であり、画素230と接続する配線は、配線236と配線237に限らない。

[0422]

<周辺駆動回路の構成例>

周辺駆動回路に用いることができる回路として、ラッチ回路を例に挙げて構成例を説明する。

[0423]

図32Aは、ラッチ回路LATの構成例を示す回路図である。図32Aに示すラッチ回路LATは、トランジスタTr31と、トランジスタTr33と、トランジスタTr35と、トランジスタTr36と、容量C31と、インバータ回路INVと、を有する。図32Aにおいて、トランジスタTr33のソース及びドレインの一方と、トランジスタTr35のゲートと、容量C31の一方の電極と、が電氣的に接続されるノードをノードNとする。

[0424]

図32Aに示すラッチ回路LATにおいて、端子SMPに高電位の信号を入力すると、トランジスタTr33がオン状態となる。これにより、ノードNの電位が、端子ROUTの電位に対応する

電位となり、端子ROUTからラッチ回路LATに入力される信号に対応するデータが、ラッチ回路LATに書き込まれる。ラッチ回路LATにデータを書き込んだ後、端子SMPの電位を低電位とすると、トランジスタTr33がオフ状態となる。これにより、ノードNの電位が保持され、ラッチ回路LATに書き込まれたデータが保持される。具体的には、例えばノードNの電位が低電位である場合は、ラッチ回路LATに値が“0”のデータが保持されているとし、ノードNの電位が高電位である場合は、ラッチ回路LATに値が“1”のデータが保持されているとすることができる。

[0425]

トランジスタTr33は、オフ電流が小さいトランジスタを用いることが好ましい。トランジスタTr33は、OSトランジスタを好適に用いることができる。これにより、ラッチ回路LATはデータを長期間保持することができる。よって、ラッチ回路LATへのデータの再書き込みの頻度を低くすることができる。

[0426]

本明細書等において、端子SP2から入力される信号が端子LINに出力されるようなデータをラッチ回路LATに書き込むことを、単に「ラッチ回路LATにデータを書き込む。」という場合がある。つまり、例えば値が“1”のデータをラッチ回路LATに書き込むことを、単に「ラッチ回路LATにデータを書き込む。」という場合がある。

[0427]

ラッチ回路LATとして、本発明の一態様に係る半導体装置を好適に用いることができる。例えば、ラッチ回路LATのトランジスタTr31及びトランジスタTr36に図1B等を示す半導体装置10を適用することができる。トランジスタTr31は図1B等を示すトランジスタ100に相当し、トランジスタTr36はトランジスタ200に相当する。例えば、ラッチ回路LATのトランジスタTr35及びトランジスタTr33に図13B等を示す半導体装置20を適用することができる。トランジスタTr35は図13B等を示すトランジスタ100Aに相当し、トランジスタTr33はトランジスタ200Aに相当する。

[0428]

インバータ回路INVの構成例を、図32Bに示す。インバータ回路INVは、トランジスタTr41と、トランジスタTr43と、トランジスタTr45と、トランジスタTr47と、容量C41と、を有する。

[0429]

ラッチ回路LATを図32Aに示す構成とし、インバータ回路INVを図32Bに示す構成とすることにより、ラッチ回路LATが有するトランジスタを、全て同一の極性のトランジスタとすることができ、例えば、nチャネル型トランジスタとすることができる。これにより、例えばトランジスタTr33の他、トランジスタTr31、トランジスタTr35、トランジスタTr36、トランジスタTr41、トランジスタTr43、トランジスタTr45、及びトランジスタTr47を、OSトランジスタとすることができる。よって、ラッチ回路LATが有するトランジスタを全て同じ工程で作製することができる。

[0430]

インバータ回路INVとして、本発明の一態様に係る半導体装置を好適に用いることができる。例えば、インバータ回路INVのトランジスタTr41及びトランジスタTr43に図1B等

す半導体装置 10 を適用することができる。トランジスタ T_{r41} は図 1 B 等 to 示すトランジスタ 100 に相当し、トランジスタ T_{r43} はトランジスタ 200 に相当する。例えば、インバータ回路 INV のトランジスタ T_{r45} 及びトランジスタ T_{r47} に図 1 B 等 to 示す半導体装置 10 を適用することができる。トランジスタ T_{r45} は図 1 B 等 to 示すトランジスタ 100 に相当し、トランジスタ T_{r47} はトランジスタ 200 に相当する。

[0431]

<画素回路の構成例>

画素 230 の構成例を、図 33A に示す。画素 230 は、画素回路 51 および発光デバイス 61 を有する。

[0432]

図 33A に示す画素回路 51 は、トランジスタ 52A、トランジスタ 52B、および容量 53 を有する 2T1C 型の画素回路である。

[0433]

トランジスタ 52A のソース及びドレインの一方は、トランジスタ 52B のゲート及び容量 53 の一方の端子と電気的に接続され、ソース及びドレインの他方は、配線 SL と電気的に接続される。トランジスタ 52A のゲートは、配線 GL と電気的に接続される。トランジスタ 52B のソース及びドレインの一方、及び容量 53 の他方の端子は、発光デバイス 61 のアノードと電気的に接続される。トランジスタ 52B のソース及びドレインの他方は、配線 ANO と電気的に接続される。発光デバイス 61 のカソードは、配線 VCOM と電気的に接続される。

[0434]

配線 GL は配線 236 に相当し、配線 SL は配線 237 に相当する。配線 VCOM は、発光デバイス 61 に電流を供給するための電位を与える配線である。トランジスタ 52A は、配線 GL の電位に基づいて、配線 SL とトランジスタ 52B のゲート間の導通状態または非導通状態を制御する機能を有する。例えば、配線 ANO には VDD が供給され、配線 VCOM には VSS が供給される。

[0435]

トランジスタ 52B は発光デバイス 61 に流れる電流量を制御する機能を有する。容量 53 は、トランジスタ 52B のゲート電位を保持する機能を有する。発光デバイス 61 が射出する光の強度は、トランジスタ 52B のゲートに供給される画像信号に応じて制御される。

[0436]

図 33A に示す画素回路 51 では、トランジスタ 52A 及びトランジスタ 52B に n チャネル型トランジスタを用いる構成を示している。トランジスタ 52B に p チャネル型トランジスタを用いてもよい。トランジスタ 52B に p チャネル型トランジスタを用いる場合は、容量 53 の他方の端子がトランジスタ 52B のソース及びドレインの他方と電気的に接続すればよい。なお、本発明の一態様の表示装置に適用できる画素回路は、特に限定されない。

[0437]

画素回路 51 は、例えば、実施の形態 1 に示す半導体装置 20 を適用することができる。トランジスタ 52A は図 13B 等 to 示すトランジスタ 200A に相当し、トランジスタ 52B はトランジスタ 100A に相当する。

[0438]

画素回路 51 の構成例を、図 33B に示す。図 33B は、画素回路 51 の断面図である。

[0439]

トランジスタ52A及びトランジスタ52Bは、図13B等を示すトランジスタ200A及びトランジスタ100Aに係る記載を参照できるため、詳細な説明は省略する。図33Bは、トランジスタ52Aのソース電極及びドレイン電極の一方、及びトランジスタ52Bのゲート電極として機能する導電層104と、トランジスタ52Bのソース電極及びドレイン電極の一方として機能する導電層112bとの間に絶縁層106が挟持され、これらによって容量53が形成される例を示している。なお、容量53の構成は特に限定されない。

[0440]

画素230の選択状態を制御するための選択トランジスタとして機能するトランジスタ52Aと比較して、発光デバイス61に流れる電流を制御する駆動トランジスタとして機能するトランジスタ52Bは、オン電流が大きいことが好ましい。トランジスタ52Bの半導体層には、トランジスタ52Aの半導体層よりもインジウムの含有率が高い金属酸化物を用いることが好ましい。このような構成とすることにより、輝度の高い表示装置とすることができる。

[0441]

駆動トランジスタとして機能するトランジスタ52Bの半導体層に、トランジスタ52Aの半導体層よりもインジウムの含有率が低い金属酸化物を用いてもよい。トランジスタ52Bの半導体層にインジウムの含有率が低い金属酸化物を用いることにより、トランジスタ52Bの飽和性が高くなり、信頼性の高い表示装置とすることができる。

[0442]

または、トランジスタ52Aの半導体層とトランジスタ52Bの半導体層で元素M（例えば、ガリウム）の含有率を異ならせてもよい。駆動トランジスタとして機能するトランジスタ52Bは、ゲートに正の電位が与えられるため、PBT S試験でのしきい値電圧の変動量が小さいトランジスタを適用することが好ましい。一方、トランジスタ52Aは、NB T I S試験でのしきい値電圧の変動量が小さいトランジスタを適用することが好ましい。トランジスタ52Bの半導体層にガリウムを含まない、またはトランジスタ52Aの半導体層よりガリウムの含有率が低い金属酸化物を用いることが好ましい。トランジスタ52Aの半導体層には、トランジスタ52Bよりもガリウムの含有率が高い金属酸化物を用いることが好ましい。このような構成とすることにより、信頼性の高い表示装置とすることができる。

[0443]

トランジスタ52A、トランジスタ52B、及び容量53を覆うように絶縁層195が設けられ、絶縁層195を覆うように絶縁層197が設けられる。絶縁層197上に発光デバイス61を設けることができる。図33Bは、発光デバイス61の一方の電極として機能する画素電極111を示している。絶縁層195は、前述の記載を参照できるため、詳細な説明は省略する。絶縁層197は、トランジスタ52A、トランジスタ52B、及び容量53に起因する凹凸を小さくし、発光デバイス61の被形成面をより平坦にする機能を有する。なお、本明細書等において、絶縁層197を平坦化層と記す場合がある。

[0444]

絶縁層197は、有機材料を有する絶縁層を好適に用いることができる。有機材料として、感光性の有機樹脂を用いることが好ましく、例えば、アクリル樹脂を含む感光性の樹脂組成物を用いることが好ましい。なお、本明細書などにおいて、アクリル樹脂とは、ポリメタクリル酸エステル、

またはメタクリル樹脂だけを指すものではなく、広義のアクリル系ポリマー全体を指す場合がある。

[0445]

絶縁層197は、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、及びこれら樹脂の前駆体等を用いてもよい。また、絶縁層197は、ポリビニルアルコール（PVA）、ポリビニルブチラール、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、またはアルコール可溶性のポリアミド樹脂等の有機材料を用いてもよい。また、感光性の有機樹脂としてフォトレジストを用いてもよい。感光性の有機樹脂として、ポジ型の材料及びネガ型の材料のどちらを用いてもよい。

[0446]

絶縁層197を、有機絶縁層と、無機絶縁層との積層構造にしてもよい。例えば、絶縁層197を、有機絶縁層と、当該有機絶縁層上の無機絶縁層との積層構造とすることができる。絶縁層197の最表面に無機絶縁層を設けることにより、エッチング保護層として機能させることができる。これにより、画素電極111を形成する際に絶縁層197の一部がエッチングされ、絶縁層197の平坦性が低くなってしまうことを抑制できる。

[0447]

画素電極111は、絶縁層197、絶縁層195、絶縁層206、絶縁層210及び絶縁層106に設けられた開口を介して、導電層112bと電氣的に接続される。

[0448]

本発明の一態様の表示装置は、発光デバイスが形成されている基板とは反対方向に光を射出する上面射出型（トップエミッション型）、発光デバイスが形成されている基板側に光を射出する下面射出型（ボトムエミッション型）、両面に光を射出する両面射出型（デュアルエミッション型）のいずれであつてもよい。

[0449]

<表示装置の構成例>

表示装置50の、FPC172を含む領域の一部、周辺駆動回路233の一部、表示部235の一部、接続部140の一部、及び端部を含む領域の一部をそれぞれ切断したときの断面の一例を、図34に示す。

[0450]

表示装置50において、基板102上にトランジスタが設けられ、トランジスタ上に絶縁層が設けられ、絶縁層上に発光デバイス130R、発光デバイス130G、及び発光デバイス130Bが設けられ、これらの発光デバイスを覆うように保護層131が設けられている。保護層131上には、接着層142によって基板152が貼り合わされている。

[0451]

なお、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bに共通する事項を説明する場合には、これらを区別するアルファベットを省略し、発光デバイス130と記す場合がある。他も同様に、アルファベットで区別する構成要素についても、これらに共通する事項を説明する場合には、アルファベットを省略した符号を用いて説明する場合がある。

[0452]

表示部235には、発光デバイス130R、発光デバイス130G、及び発光デバイス130B

を制御するトランジスタを設けることができる。図34は、発光デバイス130Rを制御するトランジスタ205R、及び発光デバイス130Gを制御するトランジスタ205Gを示している。また、図34は、周辺駆動回路233に設けられるトランジスタ201を示している。トランジスタ205R、トランジスタ205G、及びトランジスタ201はそれぞれ、実施の形態1に示したトランジスタを好適に用いることができる。なお、図34は、トランジスタ間の電氣的な接続を省略している。

[0453]

表示部235に設けられるトランジスタと比較して、周辺駆動回路233に設けられるトランジスタは大きいオン電流が必要とされる場合がある。周辺駆動回路233に設けられるトランジスタの半導体層（例えば、トランジスタ201の半導体層208）は、表示部235に設けられるトランジスタの半導体層（例えば、トランジスタ205Rの半導体層108）と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高い金属酸化物を好適に用いることができる。例えば、半導体層108にIn-Ga-Zn酸化物を用い、半導体層208は、半導体層108と比較して、含有される全ての金属元素の原子数の和に対するインジウムの原子数の割合が高いIn-Zn酸化物を好適に用いることができる。

[0454]

発光デバイス130Rは赤色（R）の光を発し、発光デバイス130Gは緑色（G）の光を発し、発光デバイス130Bは青色（B）の光を発する構成とすることができる。

[0455]

発光デバイスが有する一对の電極のうち、一方の電極は陽極として機能し、他方の電極は陰極として機能する。以下では、画素電極が陽極として機能し、共通電極が陰極として機能する場合を例に挙げて説明する場合がある。

[0456]

発光デバイス130Rは、画素電極111Rと、画素電極111R上の島状の層113Rと、島状の層113R上の共通層114と、共通層114上の共通電極115と、を有する。発光デバイス130Rにおいて、層113R、及び、共通層114をまとめてEL層と呼ぶことができる。

[0457]

発光デバイス130Gは、画素電極111Gと、画素電極111G上の島状の層113Gと、島状の層113G上の共通層114と、共通層114上の共通電極115と、を有する。発光デバイス130Gにおいて、層113G、及び、共通層114をまとめてEL層と呼ぶことができる。

[0458]

発光デバイス130Bは、画素電極111Bと、画素電極111B上の島状の層113Bと、島状の層113B上の共通層114と、共通層114上の共通電極115と、を有する。発光デバイス130Bにおいて、層113B、及び、共通層114をまとめてEL層と呼ぶことができる。

[0459]

本明細書等では、発光デバイスが有するEL層のうち、発光デバイスごとに島状に設けられた層を層113R、層113G、または層113Bと示し、複数の発光デバイスが共有して有する層を共通層114と示す。なお、本明細書等において、共通層114を含めず、層113R、層113G、及び層113Bを指して、島状のEL層、島状に形成されたEL層などと呼ぶ場合もある。

[0460]

層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bは、互いに離隔されている。E L層を発光デバイスごとに島状に設けることで、隣接する発光デバイス間のリーク電流を抑制することができる。これにより、クロストークに起因した意図しない発光を防ぐことができ、コントラストの極めて高い表示装置を実現できる。特に、低輝度における電流効率の高い表示装置を実現できる。

[0461]

図 3 4 において、画素電極 1 1 1 R と層 1 1 3 R との間には、画素電極 1 1 1 R の上面端部を覆う絶縁層（土手、隔壁、バンク、またはスペーサともいう）が設けられていない。また、画素電極 1 1 1 G と層 1 1 3 G との間には、画素電極 1 1 1 G の上面端部を覆う絶縁層が設けられていない。そのため、隣り合う発光デバイスの間隔を極めて狭くすることができる。したがって、高精細、または、高解像度の表示装置とすることができる。また、当該絶縁層を形成するためのマスクも不要となり、表示装置の製造コストを削減することができる。また、画素電極の端部を覆う絶縁層を設けない構成とすることで、E L層からの発光を効率よく取り出すことができる。したがって、本発明の一態様の表示装置は、視野角依存性を極めて小さくすることができる。

[0462]

層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bは、少なくとも発光層を有する。層 1 1 3 Rは、赤色の光を発する発光層を有し、層 1 1 3 Gは、緑色の光を発する発光層を有し、層 1 1 3 Bは、青色の光を発する発光層を有する。言い換えると、層 1 1 3 Rは、赤色の光を発する発光材料を有し、層 1 1 3 Gは、緑色の光を発する発光材料を有し、層 1 1 3 Bは、青色の光を発する発光材料を有する。また、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 Bはそれぞれ、正孔注入層、正孔輸送層、正孔ブロック層、電荷発生層、電子ブロック層、電子輸送層、及び電子注入層のうち 1 つ以上を有してもよい。

[0463]

図 3 4 に示すように、画素電極 1 1 1 G の端部よりも層 1 1 3 G の端部が外側に位置することが好ましい。なお、画素電極 1 1 1 G と層 1 1 3 G を例に挙げて説明するが、画素電極 1 1 1 R と層 1 1 3 R、及び画素電極 1 1 1 B と層 1 1 3 B においても同様のことがいえる。

[0464]

図 3 4 において、層 1 1 3 G は、画素電極 1 1 1 G の端部を覆うように形成されている。このような構成とすることで、画素電極の上面全体を発光領域とすることも可能となり、島状の E L 層の端部が画素電極の端部よりも内側に位置する構成に比べて、開口率を高めることが容易となる。

[0465]

画素電極 1 1 1 の側面を E L 層で覆うことで、画素電極 1 1 1 と共通電極 1 1 5 とが接することを抑制できるため、発光デバイスのショートを抑制することができる。また、E L 層の発光領域（すなわち、画素電極と重なる領域）と、E L 層の端部との距離を大きくできる。E L 層の端部は、加工によりダメージを受けている可能性があるため、E L 層の端部から離れた領域を発光領域として用いることで、発光デバイスの信頼性を高められる場合がある。

[0466]

なお、図 3 4 では、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 B の膜厚を全て同じ厚さで示すが、本発明の一態様はこれに限定されない。層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 B のそれぞれの膜厚は異なってもよい。例えば、層 1 1 3 R、層 1 1 3 G、及び層 1 1 3 B それぞれの発する光が強まる光路長となるように、膜厚を設定することが好ましい。これにより、マイクロキャビティ

構造を実現し、それぞれの発光デバイスにおける色純度を高めることができる。

[0467]

共通層114は、例えば、電子注入層、または正孔注入層を有する。または、共通層114は、電子輸送層と電子注入層とを積層して有していてもよく、正孔輸送層と正孔注入層とを積層して有していてもよい。共通層114は、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bで共有されている。

[0468]

共通電極115は、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bで共有されている。複数の発光デバイスが共通して有する共通電極115は、接続部140に設けられた導電層123と電氣的に接続される。導電層123は、画素電極111R、画素電極111G、及び画素電極111Bと同じ工程で形成することができる。

[0469]

図34に示す表示装置50は、トップエミッション型である。発光デバイスが発する光は、基板152側に射出される。基板152には、可視光に対する透過性が高い材料を用いることが好ましい。画素電極111は可視光を反射する材料を含み、共通電極115は可視光を透過する材料を含む。図34は、発光デバイス130R、発光デバイス130G、及び発光デバイス130Bから基板152側に射出される光R、光G、及び光Bを破線の矢印で示している。

[0470]

発光デバイス130R、発光デバイス130G、及び発光デバイス130B上には保護層131が設けられている。保護層131と基板152は接着層142を介して接着されている。基板152には、遮光層117が設けられている。発光デバイスの封止には、固体封止構造または中空封止構造などが適用できる。図34では、基板152と基板102との間の空間が、接着層142で充填されており、固体封止構造が適用されている。または、当該空間を不活性ガス（窒素またはアルゴンなど）で充填し、中空封止構造を適用してもよい。このとき、接着層142は、発光デバイスと重ならないように設けられていてもよい。また、当該空間を、枠状に設けられた接着層142とは異なる樹脂で充填してもよい。

[0471]

発光デバイス130R、発光デバイス130G、及び発光デバイス130B上に保護層131を設けることが好ましい。保護層131を設けることで、共通電極115が酸化されること、及び発光デバイスに不純物（例えば、水及び酸素）が入り込むことを抑制することができる。したがって、発光デバイスの劣化が抑制され、表示装置の信頼性を高めることができる。保護層131は単層構造でもよく、2層以上の積層構造であってもよい。保護層131の導電性は問わない。保護層131は、絶縁層、半導体層、及び導電層の少なくとも一種を用いることができる。

[0472]

保護層131は、無機物を用いることができる。保護層131は、例えば、酸化物、酸化窒化物、窒化酸化物、または窒化物の一または複数を用いることができる。具体的には、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、及び酸化ハフニウムが挙げられる。特に、保護層131は、窒化物または窒化酸化物を有することが好ましく、窒化物を有することがより好ましい。

[0473]

保護層 131 には、In-Sn 酸化物 (ITO)、In-Zn 酸化物、Ga-Zn 酸化物、Al-Zn 酸化物、または In-Ga-Zn 酸化物 (IGZO) を含む層を用いることもできる。当該層は、高抵抗であることが好ましく、具体的には、共通電極 115 よりも高抵抗であることが好ましい。当該層は、さらに窒素を含んでもよい。

[0474]

発光デバイス 130 の発光を、保護層 131 を介して取り出す場合、保護層 131 は、可視光に対する透過性が高いことが好ましい。例えば、In-Sn 酸化物、In-Ga-Zn 酸化物、及び酸化アルミニウムはそれぞれ、可視光に対する透過性が高いため、好ましい。

[0475]

さらに、保護層 131 は、有機膜を有してもよい。例えば、保護層 131 は、有機膜と無機膜の双方を有してもよい。

[0476]

保護層 131 の成膜方法として、真空蒸着法、スパッタリング法、CVD 法、及び ALD 法が挙げられる。保護層 131 は、異なる成膜方法を用いて形成された積層構造であってもよい。

[0477]

保護層 131 は、少なくとも表示部 235 に設けられ、表示部 235 全体を覆うように設けられていることが好ましい。保護層 131 は、表示部 235 だけでなく、接続部 140 及び周辺駆動回路 233 を覆うように設けられていることが好ましい。また、保護層 131 は、表示装置 50 の端部にまで設けられていることが好ましい。

[0478]

発光デバイス 130G、トランジスタ 205G、及びその近傍の拡大図を、図 35A に示す。

[0479]

発光デバイス 130G が有する画素電極 111G は、導電層 124G と、導電層 124G 上の導電層 126G と、導電層 126G 上の導電層 129G と、の積層構造を有する。

[0480]

導電層 124G は、絶縁層 106、絶縁層 210、絶縁層 206、絶縁層 195、絶縁層 197 及び絶縁層 239 に設けられた開口を介して、トランジスタ 205G が有する導電層 112b と電気的に接続される。なお、導電層 124G は絶縁層 110、絶縁層 106、絶縁層 210、絶縁層 206、絶縁層 195、絶縁層 197 及び絶縁層 239 に設けられた開口を介して、トランジスタ 205G が有する導電層 112a と電気的に接続される構成としてもよい。

[0481]

導電層 124G の端部は、導電層 126G の端部より外側に位置している。導電層 126G の端部は、導電層 129G の端部より内側に位置している。導電層 124G の端部は、導電層 129G の端部より内側に位置している。つまり、導電層 126G の端部は、導電層 124G 上に位置する。また、導電層 129G の端部は、導電層 124G 上に位置する。導電層 126G の上面及び側面は、導電層 129G で覆われる。

[0482]

導電層 124G は、可視光に対する透過性、及び反射性は特に限定されない。導電層 124G は、可視光に対して透過性を有する導電層、または可視光に対して反射性を有する導電層を用いることができる。可視光に対して透過性を有する導電層として、例えば、酸化物導電体を含む導電層 (酸

化物導電層ともいう)を用いることができる。具体的には、導電層124Gとして、In-Si-Sn酸化物(ITSOともいう)を好適に用いることができる。可視光に対して反射性を有する導電層として、例えば、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、スズ、亜鉛、銀、白金、金、モリブデン、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金(例えば、銀とパラジウムと銅の合金(APC:Ag-Pd-Cu))を用いることができる。導電層124Gは、可視光に対して透過性を有する導電層と、当該導電層上の反射性を有する導電層との積層構造としてもよい。導電層124Gは、導電層124Gの被形成面(ここでは、絶縁層239)との密着性が高い材料を適用することが好ましい。これにより、導電層124Gの膜剥がれを抑制することができる。

[0483]

導電層126Gは可視光に対して反射性を有する導電層を用いることができる。導電層126Gは、可視光に対して透過性を有する導電層と、当該導電層上の反射性を有する導電層との積層構造としてもよい。導電層126Gは、導電層124Gに適用できる材料を適用することができる。具体的には、導電層126GとしてIn-Si-Sn酸化物(ITSO)と、In-Si-Sn酸化物(ITSO)上の銀とパラジウムと銅の合金(APC)の積層構造を好適に用いることができる。

[0484]

導電層129Gは、導電層124Gに適用できる材料を適用することができる。導電層129Gは、例えば、可視光に対して透過性を有する導電層を用いることができる。具体的には、導電層129GとしてIn-Si-Sn酸化物(ITSO)を用いることができる。

[0485]

導電層126Gに酸化されやすい材料を用いる場合、導電層129Gに酸化されにくい材料を適用し、導電層129Gで導電層126Gを覆うことにより、導電層126Gが酸化されてしまうことを抑制できる。また、導電層126Gに含まれる金属成分が析出してしまうことを抑制できる。例えば、導電層126Gに銀を含む材料を適用する場合、導電層129GはIn-Si-Sn酸化物(ITSO)を好適に用いることができる。これにより、導電層126Gが酸化されることを抑制でき、銀の析出を抑制することができる。

[0486]

なお、導電層129G、導電層126G及び導電層124Gの端部が互いに揃っている、または概略揃っていてもよい。層113Gは、導電層129Gの側面、導電層126Gの側面及び導電層124Gの側面と接してもよい。

[0487]

例えば、導電層124Gとなる第1の導電膜、層128、導電層126Gとなる第2の導電膜、及び導電層129Gとなる第3の導電膜を成膜した後、第3の導電膜上にレジストマスク形成し、当該レジストマスクを用いて第1の導電膜、第2の導電膜、及び第3の導電膜を加工することにより、導電層124G、導電層126G及び導電層129Gを形成することができる。同じ工程で第1の導電膜、第2の導電膜、及び第3の導電膜を加工し、導電層124G、導電層126G及び導電層129Gを形成することにより、工程を簡略にすることができる。

[0488]

または、導電層124Gの側面、並びに導電層126Gの上面及び側面が導電層129Gに覆われてもよい。層113Gは、導電層129Gの上面及び側面と接する領域を有し、導電層124G

及び導電層 1 2 6 G と接する領域を有さなくてもよい。

[0 4 8 9]

例えば、導電層 1 2 4 G となる第 1 の導電膜、及び導電層 1 2 6 G となる第 2 の導電膜を成膜した後、第 2 の導電膜上にレジストマスク形成し、当該レジストマスクを用いて第 1 の導電膜、及び第 2 の導電膜を加工することにより、導電層 1 2 4 G、及び導電層 1 2 6 G を形成する。その後に、導電層 1 2 4 G、及び導電層 1 2 6 G を覆うように導電層 1 2 9 G となる第 3 の導電膜を成膜し、第 3 の導電膜を加工することにより、導電層 1 2 9 G を形成することができる。同じ工程で第 1 の導電膜、及び第 2 の導電膜を加工し、導電層 1 2 4 G、及び導電層 1 2 6 G を形成することにより、工程を簡略にすることができる。また、銀などの拡散しやすい材料を導電層 1 2 4 G または導電層 1 2 6 G に適用した場合でも、導電層 1 2 4 G 及び導電層 1 2 6 G の上面及び側面を導電層 1 2 9 G で覆うことにより、拡散を抑制することができる。

[0 4 9 0]

発光デバイス 1 3 0 R における画素電極 1 1 1 R、発光デバイス 1 3 0 B が有する画素電極 1 1 1 B も画素電極 1 1 1 G と同様の構成を適用することができる。

[0 4 9 1]

導電層 1 2 4 R、導電層 1 2 4 G、及び導電層 1 2 4 B には、絶縁層 1 0 6、絶縁層 2 1 0、絶縁層 2 0 6、絶縁層 1 9 5、絶縁層 1 9 7 及び絶縁層 2 3 9 に設けられた開口を覆うように凹部が形成される。当該凹部には、層 1 2 8 が埋め込まれている。

[0 4 9 2]

層 1 2 8 は、導電層 1 2 4 R、導電層 1 2 4 G、及び導電層 1 2 4 B の凹部を平坦にする機能を有する。導電層 1 2 4 R、導電層 1 2 4 G、導電層 1 2 4 B 及び層 1 2 8 上には、導電層 1 2 4 R、導電層 1 2 4 G、及び導電層 1 2 4 B と電氣的に接続される導電層 1 2 6 R、導電層 1 2 6 G、及び導電層 1 2 6 B が設けられている。したがって、導電層 1 2 4 R、導電層 1 2 4 G、及び導電層 1 2 4 B の凹部と重なる領域も発光領域として機能し、画素の開口率を高めることができる。

[0 4 9 3]

層 1 2 8 は、導電層 1 2 4 R、導電層 1 2 4 G、及び導電層 1 2 4 B の凹部を平坦にする機能を有する。層 1 2 8 を設けることにより、層 1 1 3 R、層 1 1 3 G 及び層 1 1 3 B の被形成面である画素電極 1 1 1 R、画素電極 1 1 1 G、及び画素電極 1 1 1 B の上面の平坦性を向上させることができる。

[0 4 9 4]

層 1 2 8 は絶縁層であってもよく、導電層であってもよい。層 1 2 8 には、各種無機絶縁材料、有機絶縁材料、及び導電材料を適宜用いることができる。

[0 4 9 5]

層 1 2 8 として、有機材料を有する絶縁層を好適に用いることができる。有機材料として、感光性の有機樹脂を用いることが好ましく、例えば、アクリル樹脂を含む感光性の樹脂組成物を用いることが好ましい。なお、本明細書などにおいて、アクリル樹脂とは、ポリメタクリル酸エステル、またはメタクリル樹脂だけを指すものではなく、広義のアクリル系ポリマー全体を指す場合がある。

[0 4 9 6]

層 1 2 8 として、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノー

ル樹脂、及びこれら樹脂の前駆体等を用いてもよい。また、絶縁層 1 2 7 として、ポリビニルアルコール（PVA）、ポリビニルブチラール、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、またはアルコール可溶性のポリアミド樹脂等の有機材料を用いてもよい。また、感光性の樹脂としてフォトレジストを用いてもよい。感光性の有機樹脂として、ポジ型の材料及びネガ型の材料のどちらを用いてもよい。

[0 4 9 7]

なお、層 1 2 8 を導電層とする場合、層 1 2 8 は画素電極の一部として機能することができる。層 1 2 8 は、例えば、金属粒子を分散させた有機樹脂を用いることができる。

[0 4 9 8]

なお、図 3 5 A 等では、層 1 2 8 の上面が、断面視において、中央及びその近傍が膨らんだ形状、つまり、凸曲面を有する形状を有する構成を示しているが、層 1 2 8 の形状は特に限定されない。層 1 2 8 の上面は、断面視において、中央及びその近傍が窪んだ形状、つまり、凹曲面を有する形状を有する構成とすることができる。また、層 1 2 8 の上面は、凸曲面及び凹曲面の一方または双方を有してもよい。また、層 1 2 8 の上面が有する凸曲面及び凹曲面の数はそれぞれ限定されず、一つまたは複数とすることができる。

[0 4 9 9]

層 1 2 8 の上面の高さと、導電層 1 2 4 G の上面の高さとは、一致または概略一致していてもよく、互いに異なってもよい。例えば、層 1 2 8 の上面の高さは、導電層 1 2 4 G の上面の高さより低くてもよく、高くてもよい。

[0 5 0 0]

接続部 1 4 0 の拡大図を、図 3 5 B に示す。導電層 1 2 3 は、例えば、導電層 1 2 4 p と、導電層 1 2 4 p 上の導電層 1 2 6 p と、導電層 1 2 6 p 上の導電層 1 2 9 p との積層構造とすることができる。導電層 1 2 4 p は、導電層 1 2 4 R、導電層 1 2 4 G 及び導電層 1 2 4 B と同じ工程で形成することができる。導電層 1 2 6 p は、導電層 1 2 6 R、導電層 1 2 6 G 及び導電層 1 2 6 B と同じ工程で形成することができる。導電層 1 2 9 p は、導電層 1 2 9 R、導電層 1 2 9 G 及び導電層 1 2 9 B と同じ工程で形成することができる。

[0 5 0 1]

図 3 5 B 等では、接続部 1 4 0 に共通層 1 1 4 を設けず、導電層 1 2 3 上に共通電極 1 1 5 が設けられる例を示す。なお、導電層 1 2 3 上に共通層 1 1 4 が設けられ、共通層 1 1 4 を介して、導電層 1 2 3 と共通電極 1 1 5 とが電氣的に接続される構成としてもよい。例えば、成膜エリアを規定するためのマスク（ファインメタルマスクと区別して、エリアマスク、またはラフメタルマスクなどともいう）を用いることで、共通層 1 1 4 と、共通電極 1 1 5 とで成膜される領域を変えることができる。

[0 5 0 2]

基板 1 0 2 の、基板 1 5 2 が重ならない領域には、接続部 2 1 4 が設けられている。接続部 2 1 4 では、配線 1 6 5 が導電層 1 6 6 及び接続層 2 4 2 を介して FPC 1 7 2 と電氣的に接続されている。接続部 2 1 4 の上面では、導電層 1 6 6 が露出している。これにより、接続部 2 1 4 と FPC 1 7 2 とを接続層 2 4 2 を介して電氣的に接続することができる。なお、図 3 4 等では、配線 1 6 5 がトランジスタ 2 0 1 のソース電極またはドレイン電極として機能する構成を示している。なお、トランジスタ 2 0 1 の導電層 2 1 2 a が導電層 1 6 6 及び接続層 2 4 2 を介して FPC 1 7 2

と電氣的に接続されてもよい。

[0503]

接続層242は、例えば、異方性導電フィルム（ACF：Anisotropic Conductive Film）、または異方性導電ペースト（ACP：Anisotropic Conductive Paste）を用いることができる。

[0504]

なお、接続部214には、FPC172と導電層166とを電氣的に接続させるため、保護層131が設けられていない部分が生じる。例えば、保護層131を表示装置50の一面全体に成膜した後、マスクを用いて保護層131の導電層166と重なる領域を除去することで、導電層166を露出させることができる。

[0505]

接続部214の拡大図を、図35Cに示す。導電層166は、例えば、導電層124qと、導電層124q上の導電層126qと、導電層126q上の導電層129qとの積層構造とすることができる。導電層124qは、導電層124R、導電層124G及び導電層124Bと同じ工程で形成することができる。導電層126qは、導電層126R、導電層126G及び導電層126Bと同じ工程で形成することができる。導電層129qは、導電層129R、導電層129G及び導電層129Bと同じ工程で形成することができる。

[0506]

図34等は、導電層129p及び導電層129qの膜厚が、導電層129R、導電層129G、及び導電層129Bの膜厚と異なる構成を示している。導電層129p、導電層129q、導電層129R、導電層129G、及び導電層129Bに用いる材料の抵抗率に応じて、これらの膜厚を異ならせてもよい。膜厚を異ならせる場合、導電層129p及び導電層129qは、導電層129R、導電層129G、及び導電層129Bと異なる工程で形成してもよい。または、導電層129p及び導電層129qを形成する工程と、導電層129R、導電層129G、及び導電層129Bを形成する工程の一部を共通にしてもよい。また、導電層129pと導電層129qの膜厚を異ならせてもよい。

[0507]

なお、図34等に示す画素電極111R、画素電極111G、画素電極111B、導電層123及び導電層166は他の構成例にも適用できる。

[0508]

隣り合う発光デバイスの中の領域には、絶縁層125と、絶縁層125上の絶縁層127と、が設けられている。図34では、絶縁層125及び絶縁層127の断面が複数示されているが、表示装置50の上面視において、絶縁層125及び絶縁層127は、それぞれ1つに繋がっている。つまり、表示装置50は、例えば絶縁層125及び絶縁層127を1つずつ有する構成とすることができる。なお、表示装置50は、互いに分離された複数の絶縁層125を有してもよく、また互いに分離された複数の絶縁層127を有してもよい。

[0509]

層113R上に、マスク層118R及びマスク層119Rが位置し、層113G上に、マスク層118G及びマスク層119Gが位置し、層113B上に、マスク層118B及びマスク層119Bが位置する。マスク層118R、マスク層119R、マスク層118G、マスク層119G、マ

スク層 118B 及びマスク層 119B は、発光領域と重なる部分に開口を有する。マスク層 118R 及びマスク層 119R は、層 113R を加工する際に層 113R の上面に接して設けたマスク層の一部が残存しているものである。同様に、マスク層 118G 及びマスク層 119G は、層 113G の形成時、マスク層 118B 及びマスク層 119B は、層 113B の形成時に、それぞれ設けたマスク層の一部が残存しているものである。このように、本発明の一態様の表示装置は、その作製時に EL 層を保護するために用いるマスク層が一部残存していてもよい。マスク層 118R、マスク層 118G、及びマスク層 118B のいずれか 2 つ、または全てに同じ材料を用いてもよく、互いに異なる材料を用いてもよい。マスク層 119R、マスク層 119G、及びマスク層 119B のいずれか 2 つ、または全てに同じ材料を用いてもよく、互いに異なる材料を用いてもよい。なお、以下において、マスク層 118R、マスク層 118G、及びマスク層 118B をまとめて、マスク層 118 と呼び、マスク層 119R、マスク層 119G、及びマスク層 119B をまとめて、マスク層 119 と呼ぶ場合がある。

[0510]

マスク層 118 及びマスク層 119 はそれぞれ、例えば、金属膜、合金膜、金属酸化物膜、半導体膜、有機絶縁膜、及び、無機絶縁膜等のうち一種または複数種を用いることができる。

[0511]

マスク層 118 及びマスク層 119 はそれぞれ、例えば、金、銀、白金、マグネシウム、ニッケル、タングステン、クロム、モリブデン、鉄、コバルト、銅、パラジウム、チタン、アルミニウム、イットリウム、ジルコニウム、及びタンタル等の金属材料、または該金属材料を含む合金材料を用いることができる。特に、アルミニウムまたは銀等の低融点材料を用いることが好ましい。マスク層 118 及びマスク層 119 の一方または双方に紫外線を遮蔽することが可能な金属材料を用いることで、層 113 に紫外線が照射されることを抑制でき、層 113 の劣化を抑制できる。

[0512]

マスク層 118 及びマスク層 119 はそれぞれ、金属酸化物を用いることができる。金属酸化物として、例えば、 $In-Ga-Zn$ 酸化物、酸化インジウム、 $In-Zn$ 酸化物、 $In-Sn$ 酸化物、インジウムチタン酸化物 ($In-Ti$ 酸化物)、インジウムスズ亜鉛酸化物 ($In-Sn-Zn$ 酸化物)、インジウムチタン亜鉛酸化物 ($In-Ti-Zn$ 酸化物)、インジウムガリウムスズ亜鉛酸化物 ($In-Ga-Sn-Zn$ 酸化物)、及びシリコンを含むインジウムスズ酸化物が挙げられる。

[0513]

マスク層 118 とマスク層 119 は、異なる材料を適用することができる。なお、マスク層 119 が設けられない構成としてもよい。

[0514]

図 34 に示すように、マスク層 118R 及びマスク層 119R の一方の端部（発光領域側とは反対側の端部、外側の端部）は、層 113R の端部と揃っている、または概略揃っており、マスク層 118R 及びマスク層 119R の他方の端部はそれぞれ、層 113R 上に位置する。ここで、マスク層 118R 及びマスク層 119R の他方の端部（発光領域側の端部、内側の端部）は、層 113R 及び画素電極 111R と重なることが好ましい。この場合、マスク層 118R 及びマスク層 119R の他方の端部が層 113R の概略平坦な面に形成されやすくなる。なお、マスク層 118G、マスク層 119G、マスク層 118B 及びマスク層 119B についても同様である。マスク層 11

8及びマスク層119はそれぞれ、例えば、島状に加工されたEL層（層113R、層113G、または層113B）の上面と、絶縁層125との間に残存する。

[0515]

なお、端部が揃っている、または概略揃っている場合、及び、上面形状が一致または概略一致している場合、上面視において、積層した層と層との間で少なくとも輪郭の一部が重なっているといえる。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、または、上層が下層の外側に位置することもあり、この場合も端部が概略揃っている、または、上面形状が概略一致している、という。

[0516]

層113R、層113G、及び層113Bのそれぞれの側面は、絶縁層125によって覆われている。絶縁層127は、絶縁層125を介して、層113R、層113G、及び層113Bのそれぞれの側面と重なる。

[0517]

層113R、層113G、及び層113Bの上面の一部及び側面が、絶縁層125、絶縁層127、マスク層118及びマスク層119の少なくとも一つによって覆われていることで、共通層114（または共通電極115）が、画素電極111R、画素電極111G、画素電極111B、層113R、層113G、及び層113Bの側面と接することを抑制し、発光デバイスのショートを抑制することができる。これにより、発光デバイスの信頼性を高めることができる。

[0518]

絶縁層125は、層113R、層113G、及び層113Bのそれぞれの側面と接することが好ましい。絶縁層125が層113R、層113G、及び層113Bと接する構成とすることで、層113R、層113G、及び層113Bの膜剥がれを防止することができる。絶縁層125と層113B、層113G、または層113Rとが密着することで、隣り合う層113Bなどが、絶縁層によって固定される、または、接着される効果を奏する。これにより、発光デバイスの信頼性を高めることができる。また、発光デバイスの作製歩留まりを高めることができる。

[0519]

なお、絶縁層125及び絶縁層127が、層113R、層113G、及び層113Bの上面の一部及び側面の双方を覆ってもよい。このような構成とすることで、EL層の膜剥がれをより防ぐことができ、発光デバイスの信頼性を高めることができる。また、発光デバイスの作製歩留まりをより高めることができる。

[0520]

絶縁層127は、絶縁層125に形成された凹部を充填するように、絶縁層125上に設けられる。絶縁層127は、絶縁層125を介して、層113R、層113G、及び層113Bのそれぞれの上面の一部及び側面と重なる構成とすることができる。絶縁層127は、絶縁層125の側面の少なくとも一部を覆うことが好ましい。

[0521]

絶縁層125及び絶縁層127を設けることで、隣り合う島状の層の間を埋めることができるため、島状の層上に設ける層（例えばキャリア注入層、及び共通電極など）の被形成面の高低差の大きな凹凸を低減し、より平坦にすることができる。したがって、キャリア注入層及び共通電極など

の被覆性を高めることができる。

[0522]

共通層114及び共通電極115は、層113R、層113G、層113B、マスク層118、マスク層119、絶縁層125、及び絶縁層127上に設けられる。絶縁層125及び絶縁層127を設ける前の段階では、画素電極及び島状のEL層が設けられる領域と、画素電極及び島状のEL層が設けられない領域（発光デバイス間の領域）と、に起因する段差が生じている。本発明の一態様の表示装置は、絶縁層125及び絶縁層127を有することで当該段差を平坦化させることができ、共通層114及び共通電極115の被覆性を向上させることができる。したがって、段切れによる接続不良を抑制することができる。また、段差によって共通電極115の膜厚が局所的に薄くなり、電気抵抗が上昇することを抑制することができる。

[0523]

絶縁層127の上面はより平坦性の高い形状を有することが好ましいが、凸部、凸曲面、凹曲面、または凹部を有していてもよい。例えば、絶縁層127の上面は、曲率半径の大きい凸曲面形状を有することが好ましい。

[0524]

絶縁層125は、無機材料を有する絶縁層とすることができる。絶縁層125には、例えば、酸化物、窒化物、酸化窒化物、及び窒化酸化物等を用いることができる。絶縁層125は単層構造であってもよく積層構造であってもよい。酸化物として、酸化シリコン、酸化アルミニウム、酸化マグネシウム、インジウムガリウム亜鉛酸化物、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、及び酸化タンタル等が挙げられる。窒化物として、窒化シリコン及び窒化アルミニウム等が挙げられる。酸化窒化物として、酸化窒化シリコン、及び酸化窒化アルミニウム等が挙げられる。窒化酸化物として、窒化酸化シリコン、及び窒化酸化アルミニウム等が挙げられる。特に、酸化アルミニウムは、エッチングにおいて、EL層との選択比が高く、後述する絶縁層127の形成において、EL層を保護する機能を有するため、好ましい。特に原子層堆積（ALD）法により形成した酸化アルミニウム膜、酸化ハフニウム膜、または酸化シリコン膜等を絶縁層125に適用することで、ピンホールが少なく、EL層を保護する機能に優れた絶縁層125を形成することができる。また、絶縁層125は、ALD法により形成した膜と、スパッタリング法により形成した膜と、の積層構造としてもよい。絶縁層125は、例えば、ALD法によって形成された酸化アルミニウム膜と、スパッタリング法によって形成された窒化シリコン膜と、の積層構造であってもよい。

[0525]

絶縁層125は、水及び酸素の少なくとも一方に対するバリア絶縁層としての機能を有することが好ましい。また、絶縁層125は、水及び酸素の少なくとも一方の拡散を抑制する機能を有することが好ましい。また、絶縁層125は、水及び酸素の少なくとも一方を捕獲、または固着する（ゲッタリングともいう）機能を有することが好ましい。

[0526]

なお、本明細書等において、バリア絶縁層とは、バリア性を有する絶縁層のことを示す。また、本明細書等において、バリア性とは、対応する物質の拡散を抑制する機能（透過性が低いともいう）とする。または、対応する物質を、捕獲、または固着する（ゲッタリングともいう）機能とする。

[0527]

絶縁層 1 2 5 が、バリア絶縁層としての機能、またはゲッタリング機能を有することで、外部から各発光デバイスに拡散しうる不純物（代表的には、水及び酸素の少なくとも一方）の侵入を抑制することが可能な構成となる。当該構成とすることで、信頼性の高い発光デバイス、さらには、信頼性の高い表示装置を提供することができる。

[0 5 2 8]

絶縁層 1 2 5 は、不純物濃度が低いことが好ましい。これにより、絶縁層 1 2 5 から E L 層に不純物が混入し、E L 層が劣化することを抑制することができる。また、絶縁層 1 2 5 において、不純物濃度を低くすることで、水及び酸素の少なくとも一方に対するバリア性を高めることができる。例えば、絶縁層 1 2 5 は、水素濃度及び炭素濃度の一方、好ましくは双方が十分に低いことが望ましい。

[0 5 2 9]

絶縁層 1 2 5 上に設けられる絶縁層 1 2 7 は、隣接する発光デバイス間に形成された絶縁層 1 2 5 の高低差の大きな凹凸を平坦化する機能を有する。換言すると、絶縁層 1 2 7 を有することで共通電極 1 1 5 を形成する面の平坦性を向上させる効果を奏する。

[0 5 3 0]

絶縁層 1 2 7 は、層 1 2 8 に用いることができる材料を用いることができる。

[0 5 3 1]

絶縁層 1 2 7 には可視光を吸収する材料を用いてもよい。絶縁層 1 2 7 が発光デバイスからの発光を吸収することで、発光デバイスから絶縁層 1 2 7 を介して隣接する発光デバイスに光が漏れること（迷光）を抑制することができる。これにより、表示装置の表示品位を高めることができる。また、表示装置に偏光板を用いなくても、表示品位を高めることができるため、表示装置の軽量化及び薄型化を図ることができる。

[0 5 3 2]

可視光を吸収する材料として、黒色などの顔料を含む材料、染料を含む材料、光吸収性を有する樹脂材料（例えばポリイミドなど）、及び、カラーフィルタに用いることのできる樹脂材料（カラーフィルタ材料）が挙げられる。特に、2 色、または 3 色以上のカラーフィルタ材料を積層または混合した樹脂材料を用いると、可視光の遮蔽効果を高めることができるため好ましい。特に 3 色以上のカラーフィルタ材料を混合させることで、黒色または黒色近傍の樹脂層とすることが可能となる。

[0 5 3 3]

絶縁層 2 3 9 は、絶縁層 1 9 7 上に設けられ、層 1 1 3、マスク層 1 1 8 及びマスク層 1 1 9 を形成する際のエッチング保護膜として機能することができる。絶縁層 2 3 9 を設けることにより、層 1 1 3、マスク層 1 1 8 及びマスク層 1 1 9 を形成する際に絶縁層 1 9 7 の一部がエッチングされ、絶縁層 1 9 7 に凹凸が生じることを防止することができる。つまり、絶縁層 1 2 5 の被形成面の段差が小さくなり、絶縁層 1 2 5 の被覆性を高めることができる。したがって、層 1 1 3 の側面が絶縁層 1 2 5 で覆われ、層 1 1 3 の膜剥がれを防止することができる。

[0 5 3 4]

絶縁層 2 3 9 は、無機材料を有する絶縁層とすることができる。絶縁層 2 3 9 には、例えば、酸化物、窒化物、酸化窒化物、及び窒化酸化物等を用いることができる。絶縁層 2 3 9 は単層構造であってもよく積層構造であってもよい。酸化物として、酸化シリコン、酸化アルミニウム、酸化マ

ゲネシウム、インジウムガリウム亜鉛酸化物、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、及び酸化タンタル等が挙げられる。窒化物として、窒化シリコン及び窒化アルミニウム等が挙げられる。酸化窒化物として、酸化窒化シリコン、及び酸化窒化アルミニウム等が挙げられる。窒化酸化物として、窒化酸化シリコン、及び窒化酸化アルミニウム等が挙げられる。絶縁層 239 は、例えば、酸化シリコンまたは酸化窒化シリコンを好適に用いることができる。

[0535]

絶縁層 239 は、層 113、マスク層 118 及びマスク層 119 となる膜をエッチングする際に、当該膜とエッチングレートの比が大きい（選択比が大きいともいう）材料を選択することが好ましい。

[0536]

ここで、発光デバイス 130 の被形成面の平坦性が低い場合、例えば、共通電極 115 の段切れによる接続不良、または共通電極 115 の膜厚が局所的に薄くなり、電気抵抗が上昇する場合がある。また、当該被形成面に形成される層の加工精度が低くなる場合がある。

[0537]

本発明の一態様である表示装置は絶縁層 239 を設けることにより、発光デバイス 130 の被形成面をより平坦にすることができる。したがって、絶縁層 239 上に設けられる発光デバイス 130 等の加工精度が高まり、精細度の高い表示装置とすることができる。また、共通電極 115 の段切れによる接続不良、及び共通電極 115 の膜厚が局所的に薄くなり、電気抵抗が上昇することを防止でき、表示品質の高い表示装置とすることができる。

[0538]

層 113R、層 113G、及び層 113B のいずれとも重ならない領域において、絶縁層 239 の一部が除去されてもよい。層 113R、層 113G、及び層 113B のいずれとも重ならない領域の絶縁層 239 の膜厚が、層 113R、層 113G、または層 113B と重なる領域の絶縁層 239 の膜厚より薄くなってもよい。

[0539]

図 34 等では絶縁層 239 を単層構造で示しているが、本発明の一態様はこれに限られない。絶縁層 239 は、積層構造であってもよい。なお、絶縁層 239 を設けない構成としてもよい。

[0540]

なお、絶縁層 239 は他の構成例にも適用できる。

[0541]

ボトムエミッション型の表示装置の構成例を、図 36 に示す。図 36 に示す表示装置 50A において、発光デバイス 130 が発する光は、基板 102 側に射出される。基板 102 には、可視光に対する透過性が高い材料を用いることが好ましい。一方、基板 152 に用いる材料の透光性は問わない。

[0542]

基板 102 と、トランジスタ 201、トランジスタ 205R 及びトランジスタ 205G との間には、遮光層 117 を形成することが好ましい。図 36 では、基板 102 上に遮光層 117 が設けられ、遮光層 117 上に絶縁層 153 が設けられ、絶縁層 153 上にトランジスタ 201、トランジスタ 205R 及びトランジスタ 205G が設けられている例を示す。

[0543]

画素電極 111 を構成する層はそれぞれ、可視光に対する透過性が高い材料を用いる。共通電極 115 には可視光を反射する材料を用いることが好ましい。

[0544]

<画素レイアウト>

図 37A 乃至図 37G、および図 38A 乃至図 38K を用いて、主に、図 31A とは異なる画素レイアウトについて説明する。副画素の配列に特段の限定はなく、様々な画素レイアウトを適用できる。副画素の配列として、例えば、ストライプ配列、S ストライプ配列、マトリクス配列、デルタ配列、ベイヤー配列、及びペンタイル配列が挙げられる。

[0545]

図 31A、図 37A 乃至図 37G、および図 38A 乃至図 38K に示す副画素の上面形状は、発光デバイスの発光領域の上面形状に相当する。

[0546]

なお、副画素の上面形状として、例えば、三角形、四角形（長方形、正方形を含む）、五角形などの多角形、これら多角形の角が丸い形状、楕円形及び円形が挙げられる。

[0547]

副画素（画素 230）が有する画素回路 51 は、発光領域と重ねて配置されてもよく、発光領域の外側に配置されてもよい。

[0548]

図 37A に示す画素 240 には、S ストライプ配列が適用されている。図 37A に示す画素 240 は、画素 230a、画素 230b、および画素 230c を副画素として用いて構成される。

[0549]

図 37B に示す画素 240 は、角が丸い略台形または略三角形の上面形状を有する画素 230a と、角が丸い略台形または略三角形の上面形状を有する画素 230b と、角が丸い略四角形または略六角形の上面形状を有する画素 230c と、を有する。また、画素 230b は、画素 230a よりも発光面積が広い。このように、各副画素の形状およびサイズはそれぞれ独立に決定することができる。例えば、信頼性の高い発光デバイスを有する副画素ほど、サイズを小さくすることができる。

[0550]

図 37C に示す画素 240A、および画素 240B には、ペンタイル配列が適用されている。図 37C では、画素 230a および画素 230b を有する画素 240A と、画素 230b および画素 230c を有する画素 240B と、が交互に配置されている例を示す。

[0551]

図 37D 乃至図 37F に示す画素 240A、および画素 240B は、デルタ配列が適用されている。画素 240A は上の行（1 行目）に、2 つの副画素（画素 230a、および画素 230b）を有し、下の行（2 行目）に、1 つの副画素（画素 230c）を有する。画素 240B は上の行（1 行目）に、1 つの副画素（画素 230c）を有し、下の行（2 行目）に、2 つの副画素（画素 230a、および画素 230b）を有する。

[0552]

図 37D は、各副画素が、角が丸い略四角形の上面形状を有する例であり、図 37E は、各副画

素が、円形の上面形状を有する例であり、図 3 7 F は、各副画素が、角が丸い略六角形の上面形状を有する例である。

[0553]

図 3 7 F では、各副画素が、最密に配列した六角形の領域の内側に配置されている。各副画素は、その 1 つの副画素に着目したとき、6 つの副画素に囲まれるように、配置されている。また、同じ色の光を呈する副画素が隣り合わないよう設けられている。例えば、画素 2 3 0 a に着目したとき、これを囲むように 3 つの画素 2 3 0 b と 3 つの画素 2 3 0 c が、交互に配置されるように、それぞれの副画素が設けられている。

[0554]

図 3 7 G は、各色の副画素がジグザグに配置されている例である。具体的には、上面視において、行方向に並ぶ 2 つの副画素（例えば、画素 2 3 0 a と画素 2 3 0 b、または、画素 2 3 0 b と画素 2 3 0 c）の上辺の位置がずれている。

[0555]

図 3 7 A 乃至図 3 7 G に示す各画素において、例えば、画素 2 3 0 a を赤色の光を呈する副画素 R とし、画素 2 3 0 b を緑色の光を呈する副画素 G とし、画素 2 3 0 c を青色の光を呈する副画素 B とすることが好ましい。なお、副画素の構成はこれに限定されず、副画素が呈する色とその並び順は適宜決定することができる。例えば、画素 2 3 0 b を赤色の光を呈する副画素 R とし、画素 2 3 0 a を緑色の光を呈する副画素 G としてもよい。

[0556]

フォトリソグラフィ法では、加工するパターンが微細になるほど、光の回折の影響を無視できなくなるため、露光によりフォトマスクのパターンを転写する際に忠実性が損なわれ、レジストマスクを所望の形状に加工することが困難になる。そのため、フォトマスクのパターンが矩形であっても、角が丸まったパターンが形成されやすい。したがって、副画素の上面形状が、多角形の角が丸い形状、楕円形、または円形などになることがある。

[0557]

レジストマスクを用いて E L 層を島状に加工する場合、E L 層上に形成したレジスト膜は、E L 層の耐熱温度よりも低い温度で硬化する必要がある。そのため、E L 層の材料の耐熱温度およびレジスト材料の硬化温度によっては、レジスト膜の硬化が不十分になる場合がある。硬化が不十分なレジスト膜は、加工時に所望の形状から離れた形状をとることがある。その結果、E L 層の上面形状が、多角形の角が丸い形状、楕円形、または円形などになることがある。例えば、上面形状が正方形のレジストマスクを形成しようとした場合に、円形の上面形状のレジストマスクが形成され、E L 層の上面形状が円形になることがある。

[0558]

なお、E L 層の上面形状を所望の形状とするために、設計パターンと、転写パターンとが、一致するように、あらかじめマスクパターンを補正する技術（O P C (O p t i c a l P r o x i m i t y C o r r e c t i o n : 光近接効果補正) 技術）を用いてもよい。具体的には、O P C 技術では、マスクパターン上の図形コーナー部などに補正用のパターンを追加する。

[0559]

図 3 8 A 乃至図 3 8 I に示すように、画素は副画素を 4 種類有する構成とすることができる。

[0560]

図38A乃至図38Cに示す画素240は、ストライプ配列が適用されている。

[0561]

図38Aは、各副画素が、長方形の上面形状を有する例であり、図38Bは、各副画素が、2つの半円と長方形をつなげた上面形状を有する例であり、図38Cは、各副画素が、楕円形の上面形状を有する例である。

[0562]

図38D乃至図38Fに示す画素240は、マトリクス配列が適用されている。

[0563]

図38Dは、各副画素が、正方形の上面形状を有する例であり、図38Eは、各副画素が、角が丸い略正方形の上面形状を有する例であり、図38Fは、各副画素が、円形の上面形状を有する例である。

[0564]

図38Gおよび図38Hでは、1つの画素240が、2行3列に配置された副画素で構成されている例を示す。

[0565]

図38Gに示す画素240は、画素240内の上の行（1行目）に、3つの副画素（画素230a、画素230b、画素230c）を有し、下の行（2行目）に、1つの副画素（画素230d）を有する。言い換えると、画素240は、左の列（1列目）に、画素230aを有し、中央の列（2列目）に画素230bを有し、右の列（3列目）に画素230cを有し、さらに、この3列にわたって、画素230dを有する。

[0566]

図38Hに示す画素240は、上の行（1行目）に、3つの副画素（画素230a、画素230b、画素230c）を有し、下の行（2行目）に、3つの画素230dを有する。言い換えると、画素240は、画素240内の左の列（1列目）に、画素230aおよび画素230dを有し、中央の列（2列目）に画素230bおよび画素230dを有し、右の列（3列目）に画素230cおよび画素230dを有する。図38Hに示すように、上の行と下の行との副画素の配置を揃える構成とすることで、製造プロセスで生じうるゴミなどを効率よく除去することが可能となる。したがって、表示品位の高い表示装置を提供することができる。

[0567]

図38Iでは、1つの画素240が、3行2列に配置された副画素で構成されている例を示す。

[0568]

図38Iに示す画素240は、画素240内の上の行（1行目）に、画素230aを有し、中央の行（2行目）に、画素230bを有し、1行目から2行目にわたって画素230cを有し、下の行（3行目）に、1つの副画素（画素230d）を有する。言い換えると、画素240は、画素240内の左の列（1列目）に、画素230a、および画素230bを有し、右の列（2列目）に画素230cを有し、さらに、この2列にわたって、画素230dを有する。

[0569]

図38A乃至図38Iに示す画素240は、画素230a、画素230b、画素230c、および画素230dの4つの副画素で構成される。

[0570]

画素230a、画素230b、画素230c、および画素230dは、それぞれ発光色の異なる発光デバイスを有する構成とすることができる。画素230a、画素230b、画素230c、および画素230dとして、R、G、B、白色(W)の4色の副画素、R、G、B、Yの4色の副画素、及びR、G、B、赤外光(IR)の副画素が挙げられる。

[0571]

図38A乃至図38Iに示す各画素240において、例えば、画素230aを赤色の光を呈する副画素Rとし、画素230bを緑色の光を呈する副画素Gとし、画素230cを青色の光を呈する副画素Bとし、画素230dを白色の光を呈する副画素W、黄色の光を呈する副画素Y、または近赤外光を呈する副画素IRのいずれかとしてもよい。このような構成とする場合、図38Gおよび図38Hに示す画素240では、R、G、Bのレイアウトがストライプ配列となるため、表示品位を高めることができる。また、図38Iに示す画素240では、R、G、BのレイアウトがいわゆるSストライプ配列となるため、表示品位を高めることができる。

[0572]

なお、画素240は、受光デバイスを有する副画素を有してもよい。

[0573]

図38A乃至図38Iに示す各画素240において、画素230a乃至画素230dのいずれか一つを、受光デバイスを有する副画素としてもよい。

[0574]

図38A乃至図38Iに示す各画素240において、例えば、画素230aを赤色の光を呈する副画素Rとし、画素230bを緑色の光を呈する副画素Gとし、画素230cを青色の光を呈する副画素Bとし、画素230dを、受光デバイスを有する副画素Sとしてもよい。このような構成とする場合、図38Gおよび図38Hに示す画素240では、R、G、Bのレイアウトがストライプ配列となるため、表示品位を高めることができる。また、図38Iに示す画素240では、R、G、BのレイアウトがいわゆるSストライプ配列となるため、表示品位を高めることができる。

[0575]

受光デバイスを有する副画素Sが検出する光の波長は特に限定されない。副画素Sは、可視光および赤外光の一方または双方を検出する構成とすることができる。

[0576]

図38Jおよび図38Kに示すように、1つの画素240が5種類の副画素を有する構成としてもよい。

[0577]

図38Jでは、1つの画素240が、2行3列に配置された副画素で構成されている例を示す。

[0578]

図38Jに示す画素240は、画素240内の上の行(1行目)に、3つの副画素(画素230a、画素230b、画素230c)を有し、下の行(2行目)に、2つの副画素(画素230d、画素230e)を有する。言い換えると、画素240は、画素240内の左の列(1列目)に、画素230a、画素230dを有し、中央の列(2列目)に画素230bを有し、右の列(3列目)に画素230cを有し、さらに、2列目から3列目にわたって、画素230eを有する。

[0579]

図38Kでは、1つの画素240が、3行2列に配置された副画素で構成されている例を示す。

[0580]

図38Kに示す画素240は、画素240内の上の行（1行目）に、画素230aを有し、中央の行（2行目）に、画素230bを有し、1行目から2行目にわたって画素230cを有し、下の行（3行目）に、2つの副画素（画素230d、画素230e）を有する。言い換えると、画素240は、左の列（1列目）に、画素230a、画素230b、画素230dを有し、右の列（2列目）に画素230c、画素230eを有する。

[0581]

図38Jおよび図38Kに示す各画素240において、例えば、画素230aを赤色の光を呈する副画素Rとし、画素230bを緑色の光を呈する副画素Gとし、画素230cを青色の光を呈する副画素Bとすることが好ましい。このような構成とする場合、図38Jに示す画素240では、副画素のレイアウトがストライプ配列となるため、表示品位を高めることができる。また、図38Kに示す画素240では、副画素のレイアウトがいわゆるSストライプ配列となるため、表示品位を高めることができる。

[0582]

図38Jおよび図38Kに示す各画素240において、例えば、画素230dと画素230eのうち、少なくとも一方に、受光デバイスを有する副画素Sを適用してもよい。画素230dと画素230eの両方に受光デバイスを用いる場合、受光デバイスの構成が互いに異なってもよい。例えば、互いに検出する光の波長域が少なくとも一部が異なってもよい。具体的には、画素230dと画素230eのうち、一方は主に可視光を検出する受光デバイスを有し、他方は主に赤外光を検出する受光デバイスを有してもよい。

[0583]

図38Jおよび図38Kに示す各画素240において、例えば、画素230dと画素230eのうち、一方に、受光デバイスを有する副画素Sを適用し、他方に、光源として用いることが可能な発光デバイスを有する副画素を適用してもよい。例えば、画素230dと画素230eのうち、一方は赤外光を呈する副画素IRとし、他方は赤外光を検出する受光デバイスを有する副画素Sとしてもよい。

[0584]

副画素R、G、B、IR、Sを有する画素では、副画素R、G、Bを用いて画像を表示しながら、副画素IRを光源として用いて、副画素Sにて副画素IRが発する赤外光の反射光を検出できる。

[0585]

以上のように、本発明の一態様の表示装置は、画素240に様々な副画素（画素230）のレイアウトを適用できる。また、画素240に発光デバイスと受光デバイスの双方を有する構成を適用してもよい。この場合においても、様々なレイアウトを適用できる。

[0586]

本実施の形態に示す構成は、他の実施の形態に示した構成と適宜組み合わせる用いることができる。

[0587]

(実施の形態3)

本実施の形態では、発光デバイス61に用いることができる発光デバイスについて説明する。

[0588]

図39Aに示すように、発光デバイスは、一対の電極（下部電極761および上部電極762）の間に、EL層763を有する。EL層763は、層780、発光層771、および、層790などの複数の層で構成することができる。

[0589]

発光層771は、少なくとも発光物質（発光材料ともいう）を有する。

[0590]

下部電極761が陽極であり、上部電極762が陰極である場合、層780は、正孔注入性の高い物質を含む層（正孔注入層）、正孔輸送性の高い物質を含む層（正孔輸送層）、および、電子ブロック性の高い物質を含む層（電子ブロック層）のうち一つまたは複数を有する。また、層790は、電子注入性の高い物質を含む層（電子注入層）、電子輸送性の高い物質を含む層（電子輸送層）、および、正孔ブロック性の高い物質を含む層（正孔ブロック層）のうち一つまたは複数を有する。下部電極761が陰極であり、上部電極762が陽極である場合、層780と層790は互いに上記と逆の構成になる。

[0591]

一対の電極間に設けられた層780、発光層771、および層790を有する構成は単一の発光ユニットとして機能することができ、本明細書では図39Aの構成をシングル構造と呼ぶ。

[0592]

図39Bは、図39Aに示す発光デバイスが有するEL層763の変形例である。具体的には、図39Bに示す発光デバイスは、下部電極761上の層781と、層781上の層782と、層782上の発光層771と、発光層771上の層791と、層791上の層792と、層792上の上部電極762と、を有する。

[0593]

下部電極761が陽極であり、上部電極762が陰極である場合、例えば、層781を正孔注入層、層782を正孔輸送層、層791を電子輸送層、層792を電子注入層とすることができる。また、下部電極761が陰極であり、上部電極762が陽極である場合、層781を電子注入層、層782を電子輸送層、層791を正孔輸送層、層792を正孔注入層とすることができる。このような層構造とすることで、発光層771に効率よくキャリアを注入し、発光層771内におけるキャリアの再結合の効率を高めることができる。

[0594]

なお、図39Cおよび図39Dに示すように、層780と層790との間に複数の発光層（発光層771、772、773）が設けられる構成もシングル構造のバリエーションである。なお、図39Cおよび図39Dでは、発光層を3層有する例を示すが、シングル構造の発光デバイスにおける発光層は、2層であってもよく、4層以上であってもよい。また、シングル構造の発光デバイスは、2つの発光層の間に、バッファ層を有してもよい。バッファ層として、例えば、キャリア輸送層（正孔輸送層および電子輸送層）を用いることができる。

[0595]

図39Eおよび図39Fに示すように、複数の発光ユニット（発光ユニット763aおよび発光ユニット763b）が電荷発生層785（中間層ともいう）を介して直列に接続された構成を本明細書ではタンデム構造と呼ぶ。なお、タンデム構造をスタック構造と呼んでもよい。タンデム構造とすることで、高輝度発光が可能な発光デバイスとすることができる。また、タンデム構造は、シ

シングル構造と比べて、同じ輝度を得るために必要な電流を小さくすることができるため、信頼性を高めることができる。

[0596]

なお、図39Dおよび図39Fは、表示装置が、発光デバイスと重なる層764を有する例である。図39Dは、層764が、図39Cに示す発光デバイスと重なる例であり、図39Fは、層764が、図39Eに示す発光デバイスと重なる例である。図39Dおよび図39Fでは、上部電極762側に光を取り出すため、上部電極762には、可視光を透過する導電膜を用いる。

[0597]

層764は、色変換層およびカラーフィルタ（着色層）の一方または双方を用いることができる。

[0598]

図39Cおよび図39Dにおいて、発光層771、発光層772、および発光層773に、同じ色の光を発する発光物質、さらには、同じ発光物質を用いてもよい。例えば、発光層771、発光層772、および発光層773に、青色の光を発する発光物質を用いてもよい。青色の光を呈する副画素においては、発光デバイスが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素および緑色の光を呈する副画素においては、図39Dに示す層764として色変換層を設けることで、発光デバイスが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。また、層764は、色変換層と着色層との双方を用いることが好ましい。発光デバイスが発する光の一部は、色変換層で変換されずにそのまま透過してしまうことがある。色変換層を透過した光を、着色層を介して取り出すことで、所望の色の光以外を着色層で吸収し、副画素が呈する光の色純度を高めることができる。

[0599]

図39Cおよび図39Dにおいて、発光層771、発光層772、および発光層773に、それぞれ発光色の異なる発光物質を用いてもよい。発光層771、発光層772、および発光層773の発する光が混合することにより、白色発光が得られる構成とすることができる。例えば、シングル構造の発光デバイスは、青色の光を発する発光物質を有する発光層、および、青色よりも長波長の可視光を発する発光物質を有する発光層を有することが好ましい。

[0600]

図39Dに示す層764として、カラーフィルタを設けてもよい。白色光がカラーフィルタを透過することで、所望の色の光を得ることができる。

[0601]

例えば、シングル構造の発光デバイスが3層の発光層を有する場合、赤色（R）の光を発する発光物質を有する発光層、緑色（G）の光を発する発光物質を有する発光層、および、青色（B）の光を発する発光物質を有する発光層を有することが好ましい。発光層の積層順は、陽極側からR、G、B、または、陽極側からR、B、Gなどとすることができる。このとき、RとGまたはBとの間にバッファ層が設けられていてもよい。

[0602]

例えば、シングル構造の発光デバイスが2層の発光層を有する場合、青色（B）の光を発する発光物質を有する発光層、および、黄色（Y）の光を発する発光物質を有する発光層を有する構成が好ましい。当該構成をBYシングル構造と呼称する場合がある。

[0603]

白色の光を発する発光デバイスは、2種類以上の発光物質を含むことが好ましい。白色発光を得るには、2種類の発光物質の各々の発光が補色の関係となるような発光物質を選択すればよい。また、3種類以上の発光物質の場合、各々の発する光が混合することにより白色発光となるように発光物質を選択すればよい。例えば、第1の発光層の発光色と第2の発光層の発光色を補色の関係になるようにすることで、発光デバイス全体として白色発光する発光デバイスを得ることができる。また、発光層を3つ以上有する発光デバイスの場合、それぞれの発する光が混合することにより白色発光する発光デバイスを得ることができおる。

[0604]

なお、図39C、図39Dにおいても、図39Bに示すように、層780と、層790とを、それぞれ独立に、2層以上の層からなる積層構造としてもよい。

[0605]

図39Eおよび図39Fにおいて、発光層771と、発光層772とに、同じ色の光を発する発光物質、さらには、同じ発光物質を用いてもよい。例えば、各色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ青色の光を発する発光物質を用いてもよい。青色の光を呈する副画素においては、発光デバイスが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素および緑色の光を呈する副画素においては、図39Fに示す層764として色変換層を設けることで、発光デバイスが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。また、層764は、色変換層と着色層との双方を用いることが好ましい。

[0606]

各色の光を呈する副画素に、図39Eまたは図39Fに示す構成の発光デバイスを用いる場合、副画素によって、異なる発光物質を用いてもよい。具体的には、赤色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ赤色の光を発する発光物質を用いてもよい。同様に、緑色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ緑色の光を発する発光物質を用いてもよい。青色の光を呈する副画素が有する発光デバイスにおいて、発光層771と、発光層772に、それぞれ青色の光を発する発光物質を用いてもよい。このような構成の表示装置は、タンデム構造の発光デバイスが適用されており、かつ、SBS構造であるといえる。そのため、タンデム構造のメリットと、SBS構造のメリットの両方を併せ持つことができる。これにより、高輝度発光が可能であり、信頼性の高い発光デバイスを実現することができる。

[0607]

図39Eおよび図39Fにおいて、発光層771と、発光層772とに、発光色の異なる発光物質を用いてもよい。発光層771が発する光と、発光層772が発する光が補色の関係である場合、白色発光が得られる。図39Fに示す層764として、カラーフィルタを設けてもよい。白色光がカラーフィルタを透過することで、所望の色の光を得ることができる。

[0608]

なお、図39Eおよび図39Fにおいて、発光ユニット763aが1層の発光層771を有し、発光ユニット763bが1層の発光層772を有する例を示すが、これに限られない。発光ユニット763aおよび発光ユニット763bは、それぞれ、2層以上の発光層を有してもよい。

[0609]

図39Eおよび図39Fでは、発光ユニットを2つ有する発光デバイスを例示したが、これに限られない。発光デバイスは、発光ユニットを3つ以上有してもよい。なお、発光ユニットを2つ有する構成を2段タンデム構造と、発光ユニットを3つ有する構成を3段タンデム構造と、それぞれ呼称してもよい。

[0610]

図39Eおよび図39Fにおいて、発光ユニット763aは、層780a、発光層771、および、層790aを有し、発光ユニット763bは、層780b、発光層772、および、層790bを有する。

[0611]

下部電極761が陽極であり、上部電極762が陰極である場合、層780aおよび層780bは、それぞれ、正孔注入層、正孔輸送層、および、電子ブロック層のうち一つまたは複数を有する。また、層790aおよび層790bは、それぞれ、電子注入層、電子輸送層、および、正孔ブロック層のうち一つまたは複数を有する。下部電極761が陰極であり、上部電極762が陽極である場合、層780aと層790aは互いに上記と逆の構成になり、層780bと層790bも互いに上記と逆の構成になる。

[0612]

下部電極761が陽極であり、上部電極762が陰極である場合、例えば、層780aは、正孔注入層と、正孔注入層上の正孔輸送層と、を有し、さらに、正孔輸送層上の電子ブロック層を有してもよい。また、層790aは、電子輸送層を有し、さらに、発光層771と電子輸送層との間の正孔ブロック層を有してもよい。また、層780bは、正孔輸送層を有し、さらに、正孔輸送層上の電子ブロック層を有してもよい。また、層790bは、電子輸送層と、電子輸送層上の電子注入層と、を有し、さらに、発光層772と電子輸送層との間の正孔ブロック層を有してもよい。下部電極761が陰極であり、上部電極762が陽極である場合、例えば、層780aは、電子注入層と、電子注入層上の電子輸送層と、を有し、さらに、電子輸送層上の正孔ブロック層を有してもよい。また、層790aは、正孔輸送層を有し、さらに、発光層771と正孔輸送層との間の電子ブロック層を有してもよい。また、層780bは、電子輸送層を有し、さらに、電子輸送層上の正孔ブロック層を有してもよい。また、層790bは、正孔輸送層と、正孔輸送層上の正孔注入層と、を有し、さらに、発光層772と正孔輸送層との間の電子ブロック層を有してもよい。

[0613]

タンデム構造の発光デバイスを作製する場合、2つの発光ユニットは、電荷発生層785を介して積層される。電荷発生層785は、少なくとも電荷発生領域を有する。電荷発生層785は、一対の電極間に電圧を印加したときに、2つの発光ユニットの一方に電子を注入し、他方に正孔を注入する機能を有する。

[0614]

タンデム構造の発光デバイスの一例として、図40A乃至図40Cに示す構成が挙げられる。

[0615]

図40Aは、発光ユニットを3つ有する構成である。図40Aでは、複数の発光ユニット（発光ユニット763a、発光ユニット763b、および発光ユニット763c）がそれぞれ電荷発生層785を介して、直列に接続されている。また、発光ユニット763aは、層780aと、発光層771と、層790aと、を有し、発光ユニット763bは、層780bと、発光層772と、層

790bと、を有し、発光ユニット763cは、層780cと、発光層773と、層790cと、を有する。なお、層780cは、層780aおよび層780bに適用可能な構成を用いることができ、層790cは、層790aおよび層790bに適用可能な構成を用いることができる。

[0616]

図40Aにおいて、発光層771、発光層772、および発光層773は、同じ色の光を発する発光物質を有すると好ましい。具体的には、発光層771、発光層772、および発光層773が、それぞれ赤色(R)の発光物質を有する構成(いわゆるR\R\Rの3段タンデム構造)、発光層771、発光層772、および発光層773が、それぞれ緑色(G)の発光物質を有する構成(いわゆるG\G\Gの3段タンデム構造)、または発光層771、発光層772、および発光層773が、それぞれ青色(B)の発光物質を有する構成(いわゆるB\B\Bの3段タンデム構造)とすることができる。なお、「a\b」は、aの光を発する発光物質を有する発光ユニット上に、電荷発生層を介して、bの光を発する発光物質を有する発光ユニットが設けられていることを意味し、a、bは、色を意味する。

[0617]

図40Aにおいて、発光層771、発光層772、および発光層773のうち、一部または全てに発光色の異なる発光物質を用いてもよい。発光層771、発光層772、および発光層773の発光色の組み合わせは、例えば、いずれか2つが青色(B)、残りの一つが黄色(Y)の構成、並びに、いずれか一つが赤色(R)、他の一つが緑色(G)、残りの一つが青色(B)の構成が挙げられる。

[0618]

なお、それぞれ同じ色の光を発する発光物質は、上記の構成に限定されない。例えば、図40Bに示すように、複数の発光層を有する発光ユニットを積層したタンデム型の発光デバイスとしてもよい。図40Bは、2つの発光ユニット(発光ユニット763a、および発光ユニット763b)が電荷発生層785を介して直列に接続された構成である。また、発光ユニット763aは、層780aと、発光層771a、発光層771b、および発光層771cと、層790aと、を有し、発光ユニット763bは、層780bと、発光層772a、発光層772b、および発光層772cと、層790bと、を有する。

[0619]

図40Bにおいては、発光層771a、発光層771b、および発光層771cについて、それぞれの発する光が混合することにより白色となるように発光物質を選択し、発光ユニット763aを白色発光(W)が可能な構成とする。また、発光層772a、発光層772b、および発光層772cについても、それぞれの発する光が混合することにより白色となるように発光物質を選択し、発光ユニット763bを白色発光(W)が可能な構成とする。すなわち、図40Bに示す構成は、W\Wの2段タンデム構造である。なお、白色となる発光物質の積層順については、特に限定はない。実施者が適宜最適な積層順を選択することができる。また、図示しないが、W\W\Wの3段タンデム構造、または4段以上のタンデム構造としてもよい。

[0620]

タンデム構造の発光デバイスを用いる場合、黄色(Y)の光を発する発光ユニットと、青色(B)の光を発する発光ユニットとを有するB\YまたはY\Bの2段タンデム構造、赤色(R)と緑色(G)の光を発する発光ユニットと、青色(B)の光を発する発光ユニットとを有するR・G\B

またはB\R・Gの2段タンデム構造、青色（B）の光を発する発光ユニットと、黄色（Y）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットとをこの順で有するB\Y\Bの3段タンデム構造、青色（B）の光を発する発光ユニットと、黄緑色（YG）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットとをこの順で有するB\YG\Bの3段タンデム構造、青色（B）の光を発する発光ユニットと、緑色（G）の光を発する発光ユニットと、青色（B）の光を発する発光ユニットとをこの順で有するB\G\Bの3段タンデム構造が挙げられる。なお、「a・b」は、1つの発光ユニットにaの光を発する発光物質とbの光を発する発光物質とを有することを意味する。

[0621]

図40Cに示すように、1つの発光層を有する発光ユニットと、複数の発光層を有する発光ユニットと、を組み合わせてもよい。

[0622]

具体的には、図40Cに示す構成においては、複数の発光ユニット（発光ユニット763a、発光ユニット763b、および発光ユニット763c）がそれぞれ電荷発生層785を介して直列に接続された構成である。また、発光ユニット763aは、層780aと、発光層771と、層790aと、を有し、発光ユニット763bは、層780bと、発光層772a、発光層772b、および発光層772cと、層790bと、を有し、発光ユニット763cは、層780cと、発光層773と、層790cと、を有する。

[0623]

例えば、図40Cに示す構成において、発光ユニット763aが青色（B）の光を発する発光ユニットであり、発光ユニット763bが赤色（R）、緑色（G）、および黄緑色（YG）の光を発する発光ユニットであり、発光ユニット763cが青色（B）の光を発する発光ユニットである、B\R・G・YG\Bの3段タンデム構造などを適用することができる。

[0624]

例えば、発光ユニットの積層数と色の順番は、陽極側からB、Yの2段構造、Bと発光ユニットXとの2段構造、B、Y、Bの3段構造、B、X、Bの3段構造が挙げられ、発光ユニットXにおける発光層の積層数と色の順番は、陽極側からR、Yの2層構造、R、Gの2層構造、G、Rの2層構造、G、R、Gの3層構造、または、R、G、Rの3層構造などとすることができる。また、2つの発光層の間に他の層が設けられていてもよい。

[0625]

次に、発光デバイスに用いることができる材料について説明する。

[0626]

下部電極761と上部電極762のうち、光を取り出す側の電極には、可視光を透過する導電膜を用いる。また、光を取り出さない側の電極には、可視光を反射する導電膜を用いることが好ましい。また、表示装置が赤外光を発する発光デバイスを有する場合には、光を取り出す側の電極には、可視光および赤外光を透過する導電膜を用い、光を取り出さない側の電極には、可視光および赤外光を反射する導電膜を用いることが好ましい。

[0627]

光を取り出さない側の電極にも可視光を透過する導電膜を用いてもよい。この場合、反射層と、EL層763との間に当該電極を配置することが好ましい。つまり、EL層763の発光は、当該

反射層によって反射されて、表示装置から取り出されてもよい。

[0628]

発光デバイスの一対の電極を形成する材料として、金属、合金、電気伝導性化合物、およびこれらの混合物などを適宜用いることができる。当該材料として、具体的には、アルミニウム、マグネシウム、チタン、クロム、マンガン、鉄、コバルト、ニッケル、銅、ガリウム、亜鉛、インジウム、スズ、モリブデン、タンタル、タングステン、パラジウム、金、白金、銀、イットリウム、ネオジムなどの金属、およびこれらを適宜組み合わせる含む合金が挙げられる。また、当該材料として、インジウムスズ酸化物（In-Sn酸化物、ITOともいう）、In-Si-Sn酸化物（ITSOともいう）、インジウム亜鉛酸化物（In-Zn酸化物）、およびIn-W-Zn酸化物などを挙げることができる。また、当該材料として、アルミニウム、ニッケル、およびランタンの合金（Al-Ni-La）等のアルミニウムを含む合金（アルミニウム合金）、並びに、銀とマグネシウムの合金、および、銀とパラジウムと銅の合金（Ag-Pd-Cu、APCとも記す）等の銀を含む合金が挙げられる。その他、当該材料として、上記例示のない元素周期表の第1族または第2族に属する元素（例えば、リチウム、セシウム、カルシウム、ストロンチウム）、ユウロピウム、イッテルビウムなどの希土類金属およびこれらを適宜組み合わせる含む合金、及びグラフェンが挙げられる。

[0629]

発光デバイスには、微小光共振器（マイクロキャビティ）構造が適用されていることが好ましい。したがって、発光デバイスが有する一対の電極の一方は、可視光に対する透過性および反射性を有する電極（半透過・半反射電極）であることが好ましく、他方は、可視光に対する反射性を有する電極（反射電極）であることが好ましい。発光デバイスがマイクロキャビティ構造を有することで、発光層から得られる発光を両電極間で共振させ、発光デバイスから射出される光を強めることができる。

[0630]

可視光に対して透過性を有する電極の光の透過率は、40%以上とする。例えば、発光デバイスに可視光に対して透過性を有する電極を用いる場合には、可視光（波長400nm以上750nm未満の光）の透過率が40%以上である電極を用いることが好ましい。半透過・半反射電極の可視光の反射率は、10%以上95%以下、好ましくは30%以上80%以下とする。反射電極の可視光の反射率は、40%以上100%以下、好ましくは70%以上100%以下とする。また、これらの電極の抵抗率は、 $1 \times 10^{-2} \Omega \text{ cm}$ 以下が好ましい。

[0631]

発光デバイスは少なくとも発光層を有する。また、発光デバイスは、発光層以外の層として、正孔注入性の高い物質、正孔輸送性の高い物質、正孔ブロック材料、電子輸送性の高い物質、電子ブロック材料、電子注入性の高い物質、またはバイポーラ性の物質（電子輸送性および正孔輸送性が高い物質）等を含む層をさらに有してもよい。例えば、発光デバイスは、発光層の他に、正孔注入層、正孔輸送層、正孔ブロック層、電荷発生層、電子ブロック層、電子輸送層、および電子注入層のうち1層以上を有する構成とすることができる。

[0632]

発光デバイスには低分子化合物および高分子化合物のいずれを用いることもでき、無機化合物を含んでいてもよい。発光デバイスを構成する層は、それぞれ、蒸着法（真空蒸着法を含む）、転写

法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

[0633]

発光層は、1種または複数種の発光物質を有する。発光物質として、青色、紫色、青紫色、緑色、黄緑色、黄色、橙色、または赤色などの発光色を呈する物質を適宜用いる。また、発光物質として、近赤外光を発する物質を用いることもできる。

[0634]

発光物質として、蛍光材料、燐光材料、TADF材料、および量子ドット材料が挙げられる。

[0635]

蛍光材料として、例えば、ピレン誘導体、アントラセン誘導体、トリフェニレン誘導体、フルオレン誘導体、カルバゾール誘導体、ジベンゾチオフェン誘導体、ジベンゾフラン誘導体、ジベンゾキノキサリン誘導体、キノキサリン誘導体、ピリジン誘導体、ピリミジン誘導体、フェナントレン誘導体、およびナフタレン誘導体が挙げられる。

[0636]

燐光材料として、例えば、4H-トリアゾール骨格、1H-トリアゾール骨格、イミダゾール骨格、ピリミジン骨格、ピラジン骨格、またはピリジン骨格を有する有機金属錯体（特にイリジウム錯体）、電子吸引基を有するフェニルピリジン誘導体を配位子とする有機金属錯体（特にイリジウム錯体）、白金錯体、および希土類金属錯体が挙げられる。

[0637]

発光層は、発光物質（ゲスト材料）に加えて、1種または複数種の有機化合物（ホスト材料、アシスト材料等）を有してもよい。1種または複数種の有機化合物として、正孔輸送性の高い物質（正孔輸送性材料）および電子輸送性の高い物質（電子輸送性材料）の一方または双方を用いることができる。正孔輸送性材料として、後述の、正孔輸送層に用いることができる正孔輸送性の高い物質を用いることができる。電子輸送性材料として、後述の、電子輸送層に用いることができる電子輸送性の高い物質を用いることができる。また、1種または複数種の有機化合物として、バイポーラ性材料、またはTADF材料を用いてもよい。

[0638]

発光層は、例えば、燐光材料と、励起錯体を形成しやすい組み合わせである正孔輸送性材料および電子輸送性材料と、を有することが好ましい。このような構成とすることにより、励起錯体から発光物質（燐光材料）へのエネルギー移動であるExTET（Exciplex-Triplet Energy Transfer）を用いた発光を効率よく得ることができる。発光物質の最も低エネルギー側の吸収帯の波長と重なるような発光を呈する励起錯体を形成するような組み合わせを選択することで、エネルギー移動がスムーズとなり、効率よく発光を得ることができる。この構成により、発光デバイスの高効率、低電圧駆動、長寿命を同時に実現できる。

[0639]

正孔注入層は、陽極から正孔輸送層に正孔を注入する層であり、正孔注入性の高い物質を含む層である。正孔注入性の高い物質として、芳香族アミン化合物、および、正孔輸送性材料とアクセプター性材料（電子受容性材料）とを含む複合材料が挙げられる。

[0640]

正孔輸送性材料として、後述の、正孔輸送層に用いることができる正孔輸送性の高い物質を用いることができる。

[0641]

アクセプター性材料は、例えば、元素周期表における第4族乃至第8族に属する金属の酸化物を用いることができる。具体的には、酸化モリブデン、酸化バナジウム、酸化ニオブ、酸化タンタル、酸化クロム、酸化タングステン、酸化マンガン、および、酸化レニウムが挙げられる。中でも特に、酸化モリブデンは大気中でも安定であり、吸湿性が低く、扱いやすいため好ましい。また、フッ素を含む有機アクセプター性材料を用いることもできる。また、キノジメタン誘導体、クロラニル誘導体、および、ヘキサアザトリフェニレン誘導体などの有機アクセプター性材料を用いることもできる。

[0642]

例えば、正孔注入性の高い物質として、正孔輸送性材料と、上述の元素周期表における第4族乃至第8族に属する金属の酸化物（代表的には酸化モリブデン）とを含む材料を用いてもよい。

[0643]

正孔輸送層は、正孔注入層によって、陽極から注入された正孔を発光層に輸送する層である。正孔輸送層は、正孔輸送性材料を含む層である。正孔輸送性材料は、 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 以上の正孔移動度を有する物質が好ましい。なお、電子よりも正孔の輸送性の高い物質であれば、これら以外のものも用いることができる。正孔輸送性材料は、 π 電子過剰型複素芳香族化合物（例えばカルバゾール誘導体、チオフェン誘導体、フラン誘導体など）、芳香族アミン（芳香族アミン骨格を有する化合物）等の正孔輸送性の高い物質が好ましい。

[0644]

電子ブロック層は、発光層に接して設けられる。電子ブロック層は、正孔輸送性を有し、かつ、電子をブロックすることが可能な材料を含む層である。電子ブロック層には、上記正孔輸送性材料のうち、電子ブロック性を有する材料を用いることができる。

[0645]

電子ブロック層は、正孔輸送性を有するため、正孔輸送層と呼ぶこともできる。また、正孔輸送層のうち、電子ブロック性を有する層を、電子ブロック層と呼ぶこともできる。

[0646]

電子輸送層は、電子注入層によって、陰極から注入された電子を発光層に輸送する層である。電子輸送層は、電子輸送性材料を含む層である。電子輸送性材料は、 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 以上の電子移動度を有する物質が好ましい。なお、正孔よりも電子の輸送性の高い物質であれば、これら以外のものも用いることができる。電子輸送性材料として、キノリン骨格を有する金属錯体、ベンゾキノリン骨格を有する金属錯体、オキサゾール骨格を有する金属錯体、チアゾール骨格を有する金属錯体等の他、オキサジアゾール誘導体、トリアゾール誘導体、イミダゾール誘導体、オキサゾール誘導体、チアゾール誘導体、フェナントロリン誘導体、キノリン配位子を有するキノリン誘導体、ベンゾキノリン誘導体、キノキサリン誘導体、ジベンゾキノキサリン誘導体、ピリジン誘導体、ビピリジン誘導体、ピリミジン誘導体、その他含窒素複素芳香族化合物を含む π 電子不足型複素芳香族化合物等の電子輸送性の高い物質を用いることができる。

[0647]

正孔ブロック層は、発光層に接して設けられる。正孔ブロック層は、電子輸送性を有し、かつ、正孔をブロックすることが可能な材料を含む層である。正孔ブロック層には、上記電子輸送性材料のうち、正孔ブロック性を有する材料を用いることができる。

[0648]

正孔ブロック層は、電子輸送性を有するため、電子輸送層と呼ぶこともできる。また、電子輸送層のうち、正孔ブロック性を有する層を、正孔ブロック層と呼ぶこともできる。

[0649]

電子注入層は、陰極から電子輸送層に電子を注入する層であり、電子注入性の高い物質を含む層である。電子注入性の高い物質として、アルカリ金属、アルカリ土類金属、またはそれらの化合物を用いることができる。電子注入性の高い物質として、電子輸送性材料とドナー性材料（電子供与性材料）とを含む複合材料を用いることもできる。

[0650]

電子注入性の高い物質の最低空軌道（LUMO: Lowest Unoccupied Molecular Orbital）準位は、陰極に用いる材料の仕事関数の値との差が小さい（具体的には0.5 eV以下）であることが好ましい。

[0651]

電子注入層には、例えば、リチウム、セシウム、イッテルビウム、フッ化リチウム（LiF）、フッ化セシウム（CsF）、フッ化カルシウム（CaF_x、Xは任意数）、8-（キノリノラト）リチウム（略称：Li q）、2-（2-ピリジル）フェノラトリチウム（略称：Li PP）、2-（2-ピリジル）-3-ピリジノラトリチウム（略称：Li PP y）、4-フェニル-2-（2-ピリジル）フェノラトリチウム（略称：Li PPP）、リチウム酸化物（LiO_x）、炭酸セシウム等のようなアルカリ金属、アルカリ土類金属、またはこれらの化合物を用いることができる。また、電子注入層は、2以上の積層構造としてもよい。当該積層構造として、例えば、1層目にフッ化リチウムを用い、2層目にイッテルビウムを設ける構成が挙げられる。

[0652]

電子注入層は、電子輸送性材料を有してもよい。例えば、非共有電子対を備え、電子不足型複素芳香環を有する化合物を、電子輸送性材料に用いることができる。具体的には、ピリジン環、ジアジン環（ピリミジン環、ピラジン環、ピリダジン環）、トリアジン環の少なくとも1つを有する化合物を用いることができる。

[0653]

なお、非共有電子対を備える有機化合物のLUMO準位は、-3.6 eV以上-2.3 eV以下であると好ましい。また、一般にCV（サイクリックボルタンメトリ）、光電子分光法、光吸収分光法、逆光電子分光法等により、有機化合物の最高被占有軌道（HOMO: Highest Occupied Molecular Orbital）準位およびLUMO準位を見積もることができる。

[0654]

例えば、4,7-ジフェニル-1,10-フェナントロリン（略称：BPhen）、2,9-ジ（ナフタレン-2-イル）-4,7-ジフェニル-1,10-フェナントロリン（略称：NBPhen）、ジキノキサリノ[2,3-a:2',3'-c]フェナジン（略称：HATNA）、2,4,6-トリス[3'-（ピリジン-3-イル）ビフェニル-3-イル]-1,3,5-トリアジン（略称：TmPPPyTz）等を、非共有電子対を備える有機化合物に用いることができる。なお、NBPhenはBPhenと比較して、高いガラス転移点（T_g）を備え、耐熱性に優れる。

[0655]

電荷発生層は、上述の通り、少なくとも電荷発生領域を有する。電荷発生領域は、アクセプター性材料を含むことが好ましく、例えば、上述の正孔注入層に適用可能な、正孔輸送性材料とアクセプター性材料とを含むことが好ましい。

[0656]

電荷発生層は、電子注入性の高い物質を含む層を有することが好ましい。当該層は、電子注入バッファ層と呼ぶこともできる。電子注入バッファ層は、電荷発生領域と電子輸送層との間に設けられることが好ましい。電子注入バッファ層を設けることで、電荷発生領域と電子輸送層との間の注入障壁を緩和することができるため、電荷発生領域で生じた電子を電子輸送層に容易に注入することができる。

[0657]

電子注入バッファ層は、アルカリ金属またはアルカリ土類金属を含むことが好ましく、例えば、アルカリ金属の化合物またはアルカリ土類金属の化合物を含む構成とすることができる。具体的には、電子注入バッファ層は、アルカリ金属と酸素とを含む無機化合物、または、アルカリ土類金属と酸素とを含む無機化合物を有することが好ましく、リチウムと酸素とを含む無機化合物（酸化リチウム（ Li_2O ）など）を有することがより好ましい。その他、電子注入バッファ層には、上述の電子注入層に適用可能な材料を好適に用いることができる。

[0658]

電荷発生層は、電子輸送性の高い物質を含む層を有することが好ましい。当該層は、電子リレー層と呼ぶこともできる。電子リレー層は、電荷発生領域と電子注入バッファ層との間に設けられることが好ましい。電荷発生層が電子注入バッファ層を有さない場合、電子リレー層は、電荷発生領域と電子輸送層との間に設けられることが好ましい。電子リレー層は、電荷発生領域と電子注入バッファ層（または電子輸送層）との相互作用を防いで、電子をスムーズに受け渡す機能を有する。

[0659]

電子リレー層は、銅（I）フタロシアニン（略称： CuPc ）などのフタロシアニン系の材料、または、金属-酸素結合と芳香族配位子を有する金属錯体を用いることが好ましい。

[0660]

なお、上述の電荷発生領域、電子注入バッファ層、および電子リレー層は、断面形状、または特性などによって明確に区別できない場合がある。

[0661]

なお、電荷発生層は、アクセプター性材料の代わりに、ドナー性材料を有してもよい。例えば、電荷発生層は、上述の電子注入層に適用可能な、電子輸送性材料とドナー性材料とを含む層を有してもよい。

[0662]

発光ユニットを積層する際、2つの発光ユニットの間に電荷発生層を設けることで、駆動電圧の上昇を抑制することができる。

[0663]

本実施の形態に示す構成は、他の実施の形態に示した構成と適宜組み合わせる用いることができる。

[0664]

（実施の形態4）

本実施の形態では、表示装置 50 でフルカラー表示を実現する発光デバイス 61 の構成例について、説明する。

[0665]

表示装置 50 の表示部 235 に設ける複数の発光デバイス 61 は、メタルマスクなどのシャドーマスクを用いることなく、フォトリソグラフィ法により実現できる。これにより、これまで実現が困難であった高い精細度と、大きな開口率を有する表示装置を実現できる。さらに、隣接する EL 層間のリーク電流が小さくなるため、極めて鮮やかで、コントラストが高く、表示品位の高い表示装置を実現できる。

[0666]

例えばメタルマスクを用いた形成方法では、隣接する発光デバイス 61 間の距離を $10\ \mu\text{m}$ 未満にすることは困難であるが、フォトリソグラフィ法を用いることで、 $8\ \mu\text{m}$ 以下、 $3\ \mu\text{m}$ 以下、 $2\ \mu\text{m}$ 以下、または、 $1\ \mu\text{m}$ 以下にまで狭めることができる。ここで、隣接する発光デバイス 61 間の距離は、隣接する 2 つの画素電極の端部から端部までの距離で規定できる。または、隣接する発光デバイス 61 間の距離は、隣接する 2 つの EL 層の端部から端部までの距離で規定できる。

[0667]

本明細書等において、メタルマスク、または FMM（ファインメタルマスク、高精細なメタルマスク）を用いて作製される表示装置を MM（メタルマスク）構造の表示装置と呼称する場合がある。また、本明細書等において、メタルマスク、または FMM を用いることなく作製される表示装置を MML（メタルマスクレス）構造の表示装置と呼称する場合がある。

[0668]

隣接する発光デバイス 61 間の距離を上記のように縮小することにより、2 つの発光デバイス間に存在する非発光領域の面積を大幅に縮小することができ、開口率を 100% に近づけることが可能となる。例えば、開口率は、50% 以上、60% 以上、70% 以上、80% 以上、さらには 90% 以上であって、100% 未満を実現することもできる。

[0669]

さらに、EL 層自体のパターン（加工サイズともいえる）についても、メタルマスクを用いた場合に比べて極めて小さくすることができる。また、例えば EL 層の作り分けにメタルマスクを用いた場合では、EL 層の中央と端で厚さのばらつきが生じるため、EL 層の面積に対して、発光領域として使用できる有効な面積は小さくなる。一方、上記作製方法では、均一な厚さに成膜した膜を加工することで EL 層を形成するため、EL 層内で厚さを均一にでき、微細なパターンであっても、そのほぼ全域を発光領域として用いることができる。そのため、上記作製方法によれば、高い精細度と高い開口率を兼ね備えることができる。

[0670]

FMM（Fine Metal Mask）を用いて形成された有機膜は、端部に近いほど厚さが薄くなるような、極めてテーパー角の小さな（例えば 0 度より大きく 30 度未満）膜となる場合が多い。そのため、FMM を用いて形成された有機膜は、その側面と上面が連続的につながるため、側面を明確に確認することは困難である。一方、本発明の一態様においては、FMM を用いることなく加工された EL 層を有するため、明確な側面を有する。特に、本発明の一態様は、EL 層のテーパー角が、30 度以上 120 度以下、好ましくは 60 度以上 120 度以下である部分を有することが好ましい。

[0671]

なお、本明細書等において、対象物の端部がテーパ形状であるとは、その端部の領域において側面（表面）と被形成面（底面）との成す角度が0度より大きく90度未満であり、端部から連続的に厚さが増加するような断面形状を有することをいう。また、テーパ角とは、対象物の端部における、底面（被形成面）と側面（表面）との成す角をいう。

[0672]

以下では、より具体的な構成例について説明する。

[0673]

図41Aに、表示装置50が有する表示部235の一部の上面概略図を示す。表示装置50は、半導体回路を備える基板101の上に、赤色を呈する発光デバイス61R、緑色を呈する発光デバイス61G、および青色を呈する発光デバイス61Bを、それぞれ複数有する。図41Aでは、各発光デバイスの区別を簡単にするため、各発光デバイスの発光領域内にR、G、Bの符号を付している。なお、基板101は、先の実施の形態に示す半導体装置が形成された基板であり、詳細については、先の実施の形態の記載を参照することができる。なお、図41では基板101上に設けられた半導体装置の記載を省略している。

[0674]

発光デバイス61R、発光デバイス61G、および発光デバイス61Bは、それぞれストライプ状に配列している。図41Aは、一方向に2つの素子が交互に配列する構成を示している。なお、発光デバイスの配列方法はこれに限られず、Sストライプ配列、デルタ配列、ベイヤー配列、ジグザグ配列などの配列方法を適用してもよいし、ペンタイル配列、ダイヤモンド配列などを用いることもできる。

[0675]

図41Aには、共通電極313と電氣的に接続する接続電極311Cを示している。接続電極311Cは、共通電極313に供給するための電位（例えばアノード電位、またはカソード電位）が与えられる。接続電極311Cは、発光デバイス61Rなどが配列する表示領域の外に設けられる。また図41Aには、共通電極313を破線で示している。

[0676]

接続電極311Cは、表示領域の外周に沿って設けることができる。例えば、表示領域の外周の一辺に沿って設けられていてもよいし、表示領域の外周の2辺以上にわたって設けられていてもよい。すなわち、表示領域の上面形状が長方形である場合には、接続電極311Cの上面形状は、帯状、L字状、コの字状（角括弧状）、または四角形などとすることができる。

[0677]

図41Bは、図41A中の一点鎖線A1-A2、および一点鎖線C1-C2に対応する断面概略図である。図41Bには、発光デバイス61B、発光デバイス61R、発光デバイス61G、および接続電極311Cの断面概略図を示している。

[0678]

発光デバイス61Bは、画素電極311、有機層312B、有機層314、および共通電極313を有する。発光デバイス61Rは、画素電極311、有機層312R、有機層314、および共通電極313を有する。発光デバイス61Gは、画素電極311、有機層312G、有機層314、および共通電極313を有する。有機層314と共通電極313は、発光デバイス61B、発光デ

バイス 6 1 R、および発光デバイス 6 1 Gに共通に設けられる。有機層 3 1 4は、共通層ともいうことができる。各発光デバイス間、および発光デバイスと受光デバイスとの間で、画素電極 3 1 1は互いに離隔して設けられている。

[0 6 7 9]

有機層 3 1 2 R、有機層 3 1 2 G、および有機層 3 1 2 Bは、上記実施の形態の E L 層 7 6 3 に相当する。

[0 6 8 0]

有機層 3 1 2 Rは、少なくとも赤色の光を発する発光性の有機化合物を有する。有機層 3 1 2 Gは、少なくとも緑色の光を発する発光性の有機化合物を有する。有機層 3 1 2 Bは、少なくとも青色の光を発する発光性の有機化合物を有する。有機層 3 1 2 R、有機層 3 1 2 G、および有機層 3 1 2 Bは、それぞれ E L 層とも呼ぶことができる。

[0 6 8 1]

有機層 3 1 2 R、有機層 3 1 2 B、および有機層 3 1 2 Gは、それぞれ電子注入層、電子輸送層、正孔注入層、および正孔輸送層のうち、一以上を有していてもよい。有機層 3 1 4は、発光層を有さない構成とすることができる。例えば、有機層 3 1 4は、電子注入層、電子輸送層、正孔注入層、および正孔輸送層のうち、一以上を有する。

[0 6 8 2]

ここで、有機層 3 1 2 R、有機層 3 1 2 B、および有機層 3 1 2 Gの積層構造のうち、最も上側に位置する層、すなわち有機層 3 1 4と接する層は、発光層以外の層とすることが好ましい。例えば、発光層を覆って、電子注入層、電子輸送層、正孔注入層、正孔輸送層、またはこれら以外の層を設け、当該層と、有機層 3 1 4とが接する構成とすることが好ましい。このように、各発光デバイスを作製する際に、発光層の上面を他の層で保護した状態とすることで、発光デバイスの信頼性を向上させることができる。

[0 6 8 3]

各 E L 層を、フォトリソグラフィ法を用いて加工することにより、各画素間の距離を、 $8\mu\text{m}$ 以下、 $3\mu\text{m}$ 以下、 $2\mu\text{m}$ 以下、または、 $1\mu\text{m}$ 以下にまで狭めることができる。ここで、各画素間の距離とは、例えば、有機層 3 1 2 Bと有機層 3 1 2 Rの対向する端部の間の距離、有機層 3 1 2 Bと有機層 3 1 2 Gの対向する端部の間の距離、および有機層 3 1 2 Rと有機層 3 1 2 Gの対向する端部の間の距離で規定することができる。または、隣接する同色の E L 層の対向する端部の間の距離で規定することができる。または、隣接する画素電極 3 1 1の対向する端部の間の距離で規定することができる。このように、各画素間の距離を狭めることで、高い精細度と、大きな開口率を有する表示装置を提供することができる。

[0 6 8 4]

画素電極 3 1 1は、それぞれ素子毎に設けられている。また、共通電極 3 1 3および有機層 3 1 4は、各発光デバイスに共通な一続きの層として設けられている。各画素電極と共通電極 3 1 3のいずれか一方に可視光に対して透光性を有する導電膜を用い、他方に反射性を有する導電膜を用いる。各画素電極を透光性、共通電極 3 1 3を反射性とすることで、下面射出型（ボトムエミッション型）の表示装置とすることができ、反対に各画素電極を反射性、共通電極 3 1 3を透光性とすることで、上面射出型（トップエミッション型）の表示装置とすることができる。なお、各画素電極と共通電極 3 1 3の双方を透光性とすることで、両面射出型（デュアルエミッション型）の表示装

置とすることもできる。

[0685]

画素電極311は、基板101の半導体回路に設けられたトランジスタに電氣的に接続される。基板101に設けられたトランジスタは、先の実施の形態に示すように、チャネル長が縮小されており、微細化されている。このため、上記のように表示装置が高精細化され、画素面積が縮小されても、画素回路を縮小された画素面積に収めることができる。

[0686]

画素電極311の端部を覆って、絶縁層331が設けられている。絶縁層331の端部は、テーパ形状であることが好ましい。なお、本明細書等において、対象物の端部がテーパ形状であるとは、その端部の領域において表面と被形成面との成す角度が0度より大きく90度未満であり、端部から連続的に厚さが増加するような断面形状を有することをいう。

[0687]

絶縁層331に有機樹脂を用いることで、その表面を緩やかな曲面とすることができる。そのため、絶縁層331の上に形成される膜の被覆性を高めることができる。

[0688]

絶縁層331に用いることのできる材料として、例えばアクリル樹脂、ポリイミド樹脂、エポキシ樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、およびこれら樹脂の前駆体が挙げられる。

[0689]

または、絶縁層331として、無機絶縁材料を用いてもよい。絶縁層331に用いることのできる無機絶縁材料として、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、または酸化ハフニウムなどの、酸化物、酸化窒化物、窒化酸化物または窒化物を用いることができる。また、酸化イットリウム、酸化ジルコニウム、酸化ガリウム、酸化タンタル、酸化マグネシウム、酸化ランタン、酸化セリウム、および酸化ネオジム等を用いてもよい。

[0690]

図41Bに示すように、発光色の異なる発光デバイス間、および発光デバイスと受光デバイスとの間において、2つの有機層は離隔して設けられ、これらの間に隙間が設けられている。このように、有機層312R、有機層312B、および有機層312Gが、互いに接しないように設けられていることが好ましい。これにより、隣接する2つの有機層を介して電流が流れ、意図しない発光が生じることを好適に防ぐことができる。そのため、コントラストを高めることができ、表示品位の高い表示装置を実現できる。

[0691]

有機層312R、有機層312B、および有機層312Gは、テーパ角が30度以上であることが好ましい。有機層312R、有機層312G、および有機層312Bは、端部における側面（表面）と底面（被形成面）との角度が、30度以上120度以下、好ましくは45度以上120度以下、より好ましくは60度以上120度であることが好ましい。または、有機層312R、有機層312G、および有機層312Bは、テーパ角がそれぞれ90度またはその近傍（例えば80度以上100度以下）であることが好ましい。

[0692]

共通電極 3 1 3 上には、保護層 3 2 1 が設けられている。保護層 3 2 1 は、上方から各発光デバイスに水などの不純物が拡散することを防ぐ機能を有する。

[0693]

保護層 3 2 1 は、例えば、少なくとも無機絶縁膜を含む単層構造または積層構造とすることができる。無機絶縁膜として、例えば、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、酸化ハフニウム膜などの酸化物膜及び窒化物膜が挙げられる。または、保護層 3 2 1 としてインジウムガリウム酸化物、インジウムガリウム亜鉛酸化物などの半導体材料を用いてもよい。

[0694]

保護層 3 2 1 として、無機絶縁膜と、有機絶縁膜の積層膜を用いることもできる。例えば、一對の無機絶縁膜の間に、有機絶縁膜を挟んだ構成とすることが好ましい。さらに有機絶縁膜が平坦化膜として機能することが好ましい。これにより、有機絶縁膜の上面を平坦なものとすることができるため、その上の無機絶縁膜の被覆性が向上し、バリア性を高めることができる。また、保護層 3 2 1 の上面が平坦となるため、保護層 3 2 1 の上方に構造物（例えばカラーフィルタ、タッチセンサの電極、またはレンズアレイなど）を設ける場合に、下方の構造に起因する凹凸形状の影響を軽減できるため好ましい。

[0695]

接続部 3 3 0 では、接続電極 3 1 1 C 上に共通電極 3 1 3 が接して設けられ、共通電極 3 1 3 を覆って保護層 3 2 1 が設けられている。また、接続電極 3 1 1 C の端部を覆って絶縁層 3 3 1 が設けられている。

[0696]

以下では、図 4 1 B とは一部の構成が異なる表示装置の構成例について説明する。具体的には、絶縁層 3 3 1 を設けない場合の例を示す。

[0697]

図 4 2 A 乃至図 4 2 C では、画素電極 3 1 1 の側面と、有機層 3 1 2 R、有機層 3 1 2 B、または有機層 3 1 2 G の側面とが概略一致している場合の例を示している。

[0698]

図 4 2 A では、有機層 3 1 4 が、有機層 3 1 2 R、有機層 3 1 2 B、および有機層 3 1 2 G の上面および側面を覆って設けられている。有機層 3 1 4 により、画素電極 3 1 1 と共通電極 3 1 3 とが接し、電氣的にショートしてしまうことを防ぐことができる。

[0699]

図 4 2 B では、有機層 3 1 2 R、有機層 3 1 2 B、および有機層 3 1 2 G、並びに画素電極 3 1 1 の側面に接して設けられる絶縁層 3 2 5 を有する例を示している。絶縁層 3 2 5 により、画素電極 3 1 1 と共通電極 3 1 3 との電氣的なショート、およびこれらの間のリーク電流を効果的に抑制することができる。

[0700]

絶縁層 3 2 5 は、無機材料を有する絶縁層とすることができる。絶縁層 3 2 5 には、例えば、酸化物、窒化物、酸化窒化物、および窒化酸化物などを用いることができる。絶縁層 3 2 5 は単層構造であってもよく積層構造であってもよい。酸化物として、酸化シリコン、酸化アルミニウム、酸化マグネシウム、インジウムガリウム亜鉛酸化物、酸化ガリウム、酸化ゲルマニウム、酸化イット

リウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、および酸化タンタルが挙げられる。窒化物として、窒化シリコンおよび窒化アルミニウムが挙げられる。酸化窒化物として、酸化窒化シリコン、及び酸化窒化アルミニウムが挙げられる。窒化酸化物として、窒化酸化シリコン、及び窒化酸化アルミニウムが挙げられる。特に、ALD法により形成した酸化アルミニウム膜、酸化ハフニウム膜、及び酸化シリコン膜などを絶縁層325に適用することで、ピンホールが少なく、有機層を保護する機能に優れた絶縁層325を形成することができる。

[0701]

絶縁層325の形成は、スパッタリング法、CVD法、PLD法、ALD法などを用いることができる。絶縁層325は、被覆性が良好なALD法を用いて形成することが好ましい。

[0702]

図42Cでは、隣接する2つの発光デバイス間または発光デバイスと受光デバイスとの間において、対向する2つの画素電極の隙間、および対向する2つの有機層の隙間を埋めるように、樹脂層326が設けられている。樹脂層326により、有機層314、共通電極313等の被形成面を平坦化することができるため、隣接する発光デバイス間の段差の被覆不良により、共通電極313が断線してしまうことを防ぐことができる。

[0703]

樹脂層326は、有機材料を有する絶縁層を好適に用いることができる。例えば、樹脂層326として、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、およびこれら樹脂の前駆体等を適用することができる。また、樹脂層326として、ポリビニルアルコール(PVA)、ポリビニルブチラール、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、またはアルコール可溶性のポリアミド樹脂などの有機材料を用いてもよい。また、樹脂層326として、感光性の樹脂を用いることができる。感光性の樹脂としてフォトリソストを用いてもよい。感光性の樹脂は、ポジ型の材料、またはネガ型の材料を用いることができる。

[0704]

樹脂層326として、着色された材料(例えば、黒色の顔料を含む材料など)を用いることで、隣接する画素からの迷光を遮断し、混色を抑制する機能を付与してもよい。

[0705]

図42Dでは、絶縁層325と、絶縁層325上に樹脂層326が設けられている。絶縁層325により、有機層312R等と樹脂層326とが接しないため、樹脂層326に含まれる不純物(例えば、水)が、有機層312R等に拡散することを防ぐことができ、信頼性の高い表示装置とすることができる。

[0706]

絶縁層325と、樹脂層326との間に、反射膜(例えば、銀、パラジウム、銅、チタン、およびアルミニウムなどの中から選ばれる一または複数を含む金属膜)を設け、発光層から射出される光を当該反射膜で反射させることで、光取り出し効率を向上させる機構を設けてもよい。

[0707]

図43A乃至図43Cは、画素電極311の幅が、有機層312R、有機層312B、または有機層312Gの幅よりも大きい場合の例を示している。有機層312R等は、画素電極311の端

部よりも内側に設けられている。

[0708]

図43Aは、絶縁層325を有する場合の例を示している。絶縁層325は、発光デバイスまたは受光デバイスが有する有機層の側面と、画素電極311の上面の一部および側面を覆って設けられている。

[0709]

図43Bは、樹脂層326を有する場合の例を示している。樹脂層326は、隣接する2つの発光デバイス間または発光デバイスと受光デバイスとの間に位置し、有機層の側面、および画素電極311の上面および側面を覆って設けられている。

[0710]

図43Cは、絶縁層325と樹脂層326の両方を有する場合の例を示している。有機層312R等と樹脂層326との間には、絶縁層325が設けられている。

[0711]

図44A乃至図44Dは、画素電極311の幅が、有機層312R、有機層312B、または有機層312Gの幅よりも小さい場合の例を示している。有機層312Rなどは、画素電極311の端部を超えて外側に延在している。

[0712]

図44Bは、絶縁層325を有する例を示している。絶縁層325は、隣接する2つの発光デバイスの有機層の側面に接して設けられている。なお、絶縁層325は、有機層312R等の側面だけでなく、上面の一部を覆って設けられていてもよい。

[0713]

図44Cは、樹脂層326を有する例を示している。樹脂層326は、隣接する2つの発光デバイスの間に位置し、有機層312R等の側面および上面の一部を覆って設けられている。なお、樹脂層326は、有機層312R等の側面に接し、上面を覆わない構成としてもよい。

[0714]

図44Dは、絶縁層325と樹脂層326の両方を有する場合の例を示している。有機層312R等と樹脂層326との間には、絶縁層325が設けられている。

[0715]

ここで、上記樹脂層326の構成例について説明する。

[0716]

樹脂層326の上面は、平坦であるほど好ましいが、樹脂層326の被形成面の凹凸形状、樹脂層326の形成条件などによって、樹脂層326の表面が凹状または凸状の形状になる場合がある。

[0717]

図45A乃至図46Fには、発光デバイス61Rが有する画素電極311Rの端部、発光デバイス61Gが有する画素電極311Gの端部、およびこれらの近傍の拡大図を示している。

[0718]

図45A、図45B、図45Cでは、樹脂層326の上面が平坦である場合の、樹脂層326およびその近傍の拡大図を示している。図45Aは、画素電極311よりも有機層312R等の幅が大きい場合の例である。図45Bは、これらの幅が概略一致している場合の例である。図45Cは、画素電極311よりも有機層312R等の幅が小さい場合の例である。

[0719]

図45Aに示すように、有機層312R等が、画素電極311の端部を覆って設けられるため、画素電極311の端部は、テーパ形状であることが好ましい。これにより、有機層312R等の段差被覆性が向上し、信頼性の高い表示装置とすることができる。

[0720]

図45D、図45E、図45Fには、樹脂層326の上面が凹状である場合の例を示している。ここで、図45Dは図45Aに、図45Eは図45Bに、図45Fは図45Cに対応する。このとき、有機層314、共通電極313、および保護層321の上面には、樹脂層326の凹状の上面を反映した凹状の部分が形成される。

[0721]

図46A、図46B、図46Cには、樹脂層326の上面が凸である場合の例を示している。ここで、図46Aは図45Aに、図46Bは図45Bに、図46Cは図45Cに対応する。このとき、有機層314、共通電極313、および保護層321の上面には、樹脂層326の凸状の上面を反映した凸状の部分が形成される。

[0722]

図46D、図46E、図46Fには、樹脂層326の一部が、有機層312Rの上端部および上面の一部、および有機層312Gの上端部および上面の一部を覆っている場合の例を示している。ここで、図46Dは図45Aに、図46Eは図45Bに、図46Fは図45Cに対応する。このとき、樹脂層326と、有機層312Rまたは有機層312Gの上面との間には絶縁層325が設けられる。

[0723]

図46D、図46E、図46Fでは、樹脂層326の上面の一部が凹状である場合の例を示している。このとき、有機層314、共通電極313、および保護層321は、樹脂層326の形状を反映した凹凸形状が形成される。

[0724]

以上が、樹脂層の構成例についての説明である。

[0725]

本実施の形態に示す構成は、他の実施の形態に示した構成と適宜組み合わせて用いることができる。

[0726]

(実施の形態5)

本実施の形態では、本発明の一態様に係る半導体装置を適用可能な電子機器について説明する。

[0727]

本発明の一態様に係る半導体装置を、電子機器の表示部に適用することができる。したがって、表示品位の高い電子機器を実現できる。または、極めて高精細な電子機器を実現できる。または、信頼性の高い電子機器を実現できる。

[0728]

本発明の一態様に係る半導体装置などを用いた電子機器として、テレビ、モニタ等の表示装置、照明装置、デスクトップ型或いはノート型のパーソナルコンピュータ、ワードプロセッサ、DVD (Digital Versatile Disc) などの記録媒体に記憶された静止画または動

画を再生する画像再生装置、ポータブルCDプレーヤ、ラジオ、テープレコーダ、ヘッドホンステレオ、ステレオ、置き時計、壁掛け時計、コードレス電話子機、トランシーバ、自動車電話、携帯電話、携帯情報端末、タブレット型端末、携帯型ゲーム機、パチンコ機などの固定式ゲーム機、電卓、電子手帳、電子書籍端末、電子翻訳機、音声入力機器、ビデオカメラ、デジタルスチルカメラ、電気シェーバ、電子レンジ等の高周波加熱装置、電気炊飯器、電気洗濯機、電気掃除機、温水器、扇風機、毛髪乾燥機、エアコンディショナー、加湿器、除湿器などの空調設備、食器洗い器、食器乾燥器、衣類乾燥器、布団乾燥器、電気冷蔵庫、電気冷凍庫、電気冷凍冷蔵庫、DNA保存用冷凍庫、懐中電灯、チェーンソー等の工具、煙感知器、及び透析装置等の医療機器が挙げられる。さらに、誘導灯、信号機、ベルトコンベア、エレベータ、エスカレータ、産業用ロボット、電力貯蔵システム、電力の平準化とスマートグリッドのための蓄電装置等の産業機器が挙げられる。また、燃料を用いたエンジン、または蓄電体からの電力を用いた電動機により推進する移動体なども、電子機器の範疇に含まれる場合がある。上記移動体として、例えば、電気自動車（EV）、内燃機関と電動機を併せ持ったハイブリッド車（HV）、プラグインハイブリッド車（PHV）、これらのタイヤ車輪を無限軌道に変えた装軌車両、電動アシスト自転車を含む原動機付自転車、自動二輪車、電動車椅子、ゴルフ用カート、小型または大型船舶、潜水艦、ヘリコプター、航空機、ロケット、人工衛星、宇宙探査機、惑星探査機、及び宇宙船が挙げられる。

[0729]

本発明の一態様に係る電子機器は、二次電池（バッテリー）を有していてもよく、非接触電力伝送を用いて、二次電池を充電することができると好ましい。

[0730]

二次電池として、例えば、リチウムイオン二次電池、ニッケル水素電池、ニカド電池、有機ラジカル電池、鉛蓄電池、空気二次電池、ニッケル亜鉛電池、及び銀亜鉛電池が挙げられる。

[0731]

本発明の一態様に係る電子機器は、アンテナを有していてもよい。アンテナで信号を受信することで、表示部で映像および情報等の表示を行うことができる。また、電子機器がアンテナおよび二次電池を有する場合、アンテナを、非接触電力伝送に用いてもよい。

[0732]

本発明の一態様に係る電子機器は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にのみまたは赤外線を測定する機能を含むもの）を有していてもよい。

[0733]

本発明の一態様に係る電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0734]

さらに、複数の表示部を有する電子機器においては、表示部の一部を主として画像情報を表示し、別の一部を主として文字情報を表示する機能、または複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能等を有することができる。さらに、受像部を有する電子機器においては、静止画または動画を撮影する機能、撮影した画像を自動または手動で補正する機能、

撮影した画像を記録媒体（外部または電子機器に内蔵）に保存する機能、撮影した画像を表示部に表示する機能等を有することができる。なお、本発明の一態様の電子機器が有する機能はこれらに限定されず、様々な機能を有することができる。

[0735]

本発明の一態様に係る半導体装置は、高精細な画像を表示することができる。そのため、特に携帯型の電子機器、装着型の電子機器（ウェアラブル機器）、および電子書籍端末などに好適に用いることができる。例えば、VR機器またはAR機器などのXR機器に好適に用いることができる。

[0736]

図47Aは、ファインダー8100を取り付けた状態のカメラ8000の外観を示す図である。

[0737]

カメラ8000は、筐体8001、表示部8002、操作ボタン8003、シャッターボタン8004等を有する。またカメラ8000には、着脱可能なレンズ8006が取り付けられている。なお、カメラ8000は、レンズ8006と筐体とが一体となってもよい。

[0738]

カメラ8000は、シャッターボタン8004を押す、またはタッチパネルとして機能する表示部8002をタッチすることにより撮像することができる。

[0739]

筐体8001は、電極を有するマウントを有し、ファインダー8100のほか、ストロボ装置等を接続することができる。

[0740]

ファインダー8100は、筐体8101、表示部8102、ボタン8103等を有する。

[0741]

筐体8101は、カメラ8000のマウントに係合するマウントにより、カメラ8000に取り付けられている。ファインダー8100はカメラ8000から受信した映像等を表示部8102に表示させることができる。

[0742]

ボタン8103は、電源ボタン等としての機能を有する。

[0743]

カメラ8000の表示部8002、およびファインダー8100の表示部8102に、本発明の一態様に係る半導体装置を適用できる。なお、ファインダー8100は、カメラ8000に内蔵されていてもよい。

[0744]

図47Bは、ヘッドマウントディスプレイ8200の外観を示す図である。

[0745]

ヘッドマウントディスプレイ8200は、装着部8201、レンズ8202、本体8203、表示部8204、ケーブル8205等を有している。また装着部8201には、バッテリー8206が内蔵されている。

[0746]

ケーブル8205は、バッテリー8206から本体8203に電力を供給する。本体8203は無線受信機等を備え、受信した映像情報を表示部8204に表示させることができる。また、本体8

203はカメラを備え、使用者の眼球またはまぶたの動きの情報を入力手段として用いることができる。

[0747]

装着部8201には、使用者に触れる位置に、使用者の眼球の動きに伴って流れる電流を検知可能な複数の電極が設けられ、視線を認識する機能を有していてもよい。また、当該電極に流れる電流により、使用者の脈拍をモニタする機能を有していてもよい。また、装着部8201には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部8204に表示する機能、使用者の頭部の動きに合わせて表示部8204に表示する映像を変化させる機能などを有していてもよい。

[0748]

表示部8204に、本発明の一態様に係る半導体装置を適用できる。

[0749]

図47C乃至図47Eは、ヘッドマウントディスプレイ8300の外観を示す図である。ヘッドマウントディスプレイ8300は、筐体8301と、表示部8302と、バンド状の固定具8304と、一対のレンズ8305と、を有する。

[0750]

使用者は、レンズ8305を通して、表示部8302の表示を視認することができる。なお、表示部8302を湾曲して配置させると、使用者が高い臨場感を感じることができるため好ましい。また、表示部8302の異なる領域に表示された別の画像を、レンズ8305を通して視認することで、視差を用いた3次元表示等を行うこともできる。なお、表示部8302を1つ設ける構成に限られず、表示部8302を2つ設け、使用者の片方の目につき1つの表示部を配置してもよい。

[0751]

表示部8302に、本発明の一態様に係る半導体装置を適用できる。本発明の一態様に係る半導体装置は、極めて高い精細度を実現することも可能である。例えば、図47Eのようにレンズ8305を用いて表示を拡大して視認される場合でも、使用者に画素が視認されにくい。つまり、表示部8302を用いて、使用者に現実感の高い映像を視認させることができる。

[0752]

図47Fは、ゴーグル型のヘッドマウントディスプレイ8400の外観を示す図である。ヘッドマウントディスプレイ8400は、一対の筐体8401と、装着部8402と、緩衝部材8403と、を有する。一対の筐体8401内には、それぞれ、表示部8404およびレンズ8405が設けられる。一対の表示部8404に互いに異なる画像を表示させることで、視差を用いた3次元表示を行うことができる。

[0753]

使用者は、レンズ8405を通して表示部8404を視認することができる。レンズ8405はピント調整機構を有し、使用者の視力に応じて位置を調整することができる。表示部8404は、正方形または横長の長方形であることが好ましい。これにより、臨場感を高めることができる。

[0754]

装着部8402は、使用者の顔のサイズに応じて調整でき、かつ、ずれ落ちることのないよう、可塑性および弾性を有することが好ましい。また、装着部8402の一部は、骨伝導イヤフォンとして機能する振動機構を有していることが好ましい。これにより、別途イヤフォン、スピーカなど

の音響機器を必要とせず、装着しただけで映像と音声を楽しむことができる。なお、筐体 8 4 0 1 内に、無線通信により音声データを出力する機能を有していてもよい。

[0 7 5 5]

装着部 8 4 0 2 と緩衝部材 8 4 0 3 は、使用者の顔（額、頬など）に接触する部分である。緩衝部材 8 4 0 3 が使用者の顔と密着することにより、光漏れを防ぐことができ、より没入感を高めることができる。緩衝部材 8 4 0 3 は、使用者がヘッドマウントディスプレイ 8 4 0 0 を装着した際に使用者の顔に密着するよう、柔らかな素材を用いることが好ましい。例えばゴム、シリコーンゴム、ウレタン、スポンジなどの素材を用いることができる。また、スポンジ等の表面を布、革（天然皮革または合成皮革）、などで覆ったものを用いると、使用者の顔と緩衝部材 8 4 0 3 との間に隙間が生じにくく光漏れを好適に防ぐことができる。また、このような素材を用いると、肌触りが良いことに加え、寒い季節などに装着した際に、使用者に冷たさを感じさせないため好ましい。緩衝部材 8 4 0 3 または装着部 8 4 0 2 などの、使用者の肌に触れる部材は、取り外し可能な構成とすると、クリーニングまたは交換が容易となるため好ましい。

[0 7 5 6]

図 4 8 A にテレビジョン装置の一例を示す。テレビジョン装置 7 1 0 0 は、筐体 7 1 0 1 に表示部 7 0 0 0 が組み込まれている。ここでは、スタンド 7 1 0 3 により筐体 7 1 0 1 を支持した構成を示している。

[0 7 5 7]

表示部 7 0 0 0 に、本発明の一態様の半導体装置を適用することができる。

[0 7 5 8]

図 4 8 A に示すテレビジョン装置 7 1 0 0 の操作は、筐体 7 1 0 1 が備える操作スイッチ、および、別体のリモコン操作機 7 1 1 1 により行うことができる。または、表示部 7 0 0 0 にタッチセンサを備えていてもよく、指等で表示部 7 0 0 0 に触れることでテレビジョン装置 7 1 0 0 を操作してもよい。リモコン操作機 7 1 1 1 は、当該リモコン操作機 7 1 1 1 から出力する情報を表示する表示部を有していてもよい。リモコン操作機 7 1 1 1 が備える操作キーまたはタッチパネルにより、チャンネルおよび音量の操作を行うことができ、表示部 7 0 0 0 に表示される映像を操作することができる。

[0 7 5 9]

なお、テレビジョン装置 7 1 0 0 は、受信機およびモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者同士など）の情報通信を行うことも可能である。

[0 7 6 0]

図 4 8 B に、ノート型パーソナルコンピュータの一例を示す。ノート型パーソナルコンピュータ 7 2 0 0 は、筐体 7 2 1 1、キーボード 7 2 1 2、ポインティングデバイス 7 2 1 3、外部接続ポート 7 2 1 4 等を有する。筐体 7 2 1 1 に、表示部 7 0 0 0 が組み込まれている。

[0 7 6 1]

表示部 7 0 0 0 に、本発明の一態様の半導体装置を適用することができる。

[0 7 6 2]

図 4 8 C および図 4 8 D に、デジタルサイネージの一例を示す。

[0763]

図48Cに示すデジタルサイネージ7300は、筐体7301、表示部7000、およびスピーカ7303等を有する。さらに、LEDランプ、操作キー（電源スイッチ、または操作スイッチを含む）、接続端子、各種センサ、マイク等を有することができる。

[0764]

図48Dは円柱状の柱7401に取り付けられたデジタルサイネージ7400である。デジタルサイネージ7400は、柱7401の曲面に沿って設けられた表示部7000を有する。

[0765]

図48Cおよび図48Dにおいて、表示部7000に、本発明の一態様の半導体装置を適用することができる。

[0766]

表示部7000が広いほど、一度に提供できる情報量を増やすことができる。また、表示部7000が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

[0767]

表示部7000にタッチパネルを適用することで、表示部7000に画像または動画を表示するだけでなく、使用者が直感的に操作することができ、好ましい。また、路線情報もしくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

[0768]

図48Cおよび図48Dに示すように、デジタルサイネージ7300またはデジタルサイネージ7400は、ユーザが所持するスマートフォン等の情報端末機7311または情報端末機7411と無線通信により連携可能であることが好ましい。例えば、表示部7000に表示される広告の情報を、情報端末機7311または情報端末機7411の画面に表示させることができる。また、情報端末機7311または情報端末機7411を操作することで、表示部7000の表示を切り替えることができる。

[0769]

デジタルサイネージ7300またはデジタルサイネージ7400に、情報端末機7311または情報端末機7411の画面を操作手段（コントローラ）としたゲームを実行させることもできる。これにより、不特定多数のユーザが同時にゲームに参加し、楽しむことができる。

[0770]

図48Eに示す情報端末7550は、筐体7551、表示部7552、マイク7557、スピーカ部7554、カメラ7553、および操作スイッチ7555などを有する。表示部7552に、本発明の一態様に係る半導体装置を適用できる。また、表示部7552は、タッチパネルとしての機能を有する。また、情報端末7550は、筐体7551の内側にアンテナ、バッテリーなどを備える。情報端末7550は、例えば、スマートフォン、携帯電話、タブレット型情報端末、タブレット型パーソナルコンピュータ、電子書籍端末等として用いることができる。

[0771]

図48Fに腕時計型の情報端末の一例を示す。情報端末7660は、筐体7661、表示部7662、バンド7663、バックル7664、操作スイッチ7665、入出力端子7666などを備える。また、情報端末7660は、筐体7661の内側にアンテナおよびバッテリーなどを備える。

情報端末 7660 は、移動電話、電子メール、文章閲覧および作成、音楽再生、インターネット通信、コンピュータゲームなどの種々のアプリケーションを実行することができる。

[0772]

表示部 7662 はタッチセンサを備え、指またはスタイラスなどで画面に触れることで操作できる。例えば、表示部 7662 に表示されたアイコン 7667 に触れることで、アプリケーションを起動できる。操作スイッチ 7665 は、時刻設定のほか、電源のオン、オフ動作、無線通信のオン、オフ動作、マナーモードの実行および解除、省電力モードの実行および解除など、様々な機能を持たせることができる。例えば、情報端末 7660 に組み込まれたオペレーティングシステムにより、操作スイッチ 7665 の機能を設定することもできる。

[0773]

情報端末 7660 は、通信規格された近距離無線通信を実行することが可能である。例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、情報端末 7660 は入出力端子 7666 を備え、入出力端子 7666 を介して他の情報端末とデータの送受信を行うことができる。また入出力端子 7666 を介して充電を行うこともできる。なお、充電動作は入出力端子 7666 を介さずに無線給電により行ってもよい。

[0774]

本実施の形態に示す構成は、他の実施の形態および実施例に示した構成と適宜組み合わせて用いることができる。

[実施例]

[0775]

本実施例では本発明の一態様であるトランジスタを作製し、その電気特性を評価した。

[0776]

本実施例では試料として、図 15A 等 to 示す半導体装置 30、及び図 19A 等 to 示す半導体装置 40 を作製した。半導体装置 30 は、並列接続させるトランジスタ 100 の数 (p) を異ならせた。半導体装置 40 は、直列接続させるトランジスタ 100 の数 (q) を異ならせた。また、トランジスタを直並列接続させた半導体装置も作製した。

[0777]

直列接続、並列接続または直並列接続される各トランジスタ 100 の開口 141 及び開口 143 の上面形状は、円形とした。開口 143 の幅 D143 は、約 $2\mu\text{m}$ とした。

[0778]

<試料の作製>

まず、基板 102 上に膜厚約 100nm のチタン膜と、チタン膜上の膜厚約 50nm の In-Sn-Si 酸化物 (ITSO) 膜をスパッタリング法により形成し、これを加工して導電層 112a を形成した。基板 102 として、ガラス基板を用いた。

[0779]

続いて、絶縁膜 110af として膜厚約 150nm の窒化シリコン膜を形成し、絶縁膜 110bf として膜厚約 500nm の酸化窒化シリコン膜を形成した。

[0780]

続いて、絶縁膜 110bf 上に、金属酸化物層 149 として膜厚約 20nm の金属酸化物層を形成した。当該金属酸化物層は、金属元素の原子数比が $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ である IGZ

○スパッタリングターゲットを用いたスパッタリング法により形成した。

[0781]

続いて、乾燥空気雰囲気、250℃で1時間の加熱処理を行った。加熱処理にはオーブン装置を用いた。

[0782]

続いて、金属酸化物層149を除去した。金属酸化物層149の除去には、ウェットエッチング法を用いた。

[0783]

続いて、絶縁膜110b f上に、絶縁膜110c fとして膜厚約170 nmの窒化シリコン膜を形成した。

[0784]

続いて、絶縁膜110b f上に、導電膜112 fとして膜厚約100 nmのIn-Sn-Si酸化物(ITSO)膜をスパッタリング法により形成した。

[0785]

続いて、導電膜112 fを加工し、導電層112 Bを得た。

[0786]

続いて、導電層112 aと重なる領域の導電層112 Bを除去し、開口143を有する導電層112 bを形成するとともに、導電層112 aと重なる領域の絶縁膜110a f、絶縁膜110b f及び絶縁膜110c fを除去し、開口141を有する絶縁層110を形成した。導電層112 Bの除去は、ウェットエッチング法を用いた。絶縁膜110a f、絶縁膜110b f及び絶縁膜110c fの除去は、ドライエッチング法を用いた。

[0787]

続いて、開口141及び開口143を覆うように、金属酸化物膜108 fとして膜厚約20 nmの金属酸化物膜を形成した。金属酸化物膜は、金属元素の原子数比がIn:Ga:Zn=1:1:1であるIGZOスパッタリングターゲットを用いたスパッタリング法により形成した。

[0788]

続いて、乾燥空気雰囲気、350℃で1時間の加熱処理を行った。加熱処理にはオーブン装置を用いた。

[0789]

続いて、金属酸化物膜108 fを加工し、半導体層108を得た。

[0790]

続いて、絶縁層106として、膜厚約50 nmの酸化窒化シリコン膜をプラズマCVD法により成膜した。

[0791]

続いて、膜厚約50 nmのチタン膜と、膜厚約200 nmのアルミニウム膜と、膜厚約50 nmのチタン膜とを、それぞれスパッタリング法により成膜した。その後、各導電膜を加工し、導電層104を得た。

[0792]

これにより、トランジスタを形成した。

[0793]

続いて、トランジスタの保護層として、膜厚約300nmの窒化酸化シリコン膜をプラズマCVD法により形成した。

[0794]

続いて、乾燥空気雰囲気、300℃で1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。

[0795]

続いて、厚さ約1.5μmのポリイミド膜を形成した。

[0796]

続いて、窒素雰囲気、250℃で1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。

[0797]

以上の工程により、試料を得た。

[0798]

<トランジスタの電気特性1>

続いて、上記で作製した試料について、トランジスタの I_d-V_g 特性を測定した。

[0799]

トランジスタの I_d-V_g 特性の測定は、ゲート電極に印加する電圧（以下、ゲート電圧（ V_g ）ともいう）を、-3Vから+3Vまで0.1V刻みで印加した。また、ソース電極に印加する電圧（以下、ソース電圧（ V_s ）ともいう）を0V（common）とした。ドレイン電極に印加する電圧（以下、ドレイン電圧（ V_d ）ともいう）を、1V、2V、3V、5V、10V及び15Vとした。なお、ドレイン電流（ I_d ）の測定下限は、約 1×10^{-13} Aであった。

[0800]

並列接続させる数（以下、並列段数と記す）を1とし、直列接続させる数（以下、直列段数と記す）を異ならせた場合のゲート電圧（ V_g ）が0V時のドレイン電流（ I_d ）（以下、 I_{cut} と記す）を、図49Aに示す。図49Aにおいて、横軸は直列段数を示し、縦軸は I_{cut} を示す。図49Aでは、測定下限を破線で示している。図49Aに示すように、直列段数を2段以上とすることにより、 I_{cut} が小さくなることを確認できた。また、ドレイン電圧（ V_d ）を15Vと高くした場合においても、 I_{cut} は測定下限である 1×10^{-13} A程度であることを確認できた。

[0801]

並列段数を10とし、直列段数を異ならせた場合の I_{cut} を、図49Bに示す。図49Bにおいて、横軸は直列段数を示し、縦軸は I_{cut} を示す。図49Bに示すように、並列段数を増やした場合においても、直列段数を2段以上とすることにより、 I_{cut} が小さくなることを確認できた。また、ドレイン電圧（ V_d ）を15Vと高くした場合においても、 I_{cut} は測定下限である 1×10^{-13} A程度であることを確認できた。

[0802]

<トランジスタの電気特性2>

前述の試料について、高いドレイン電圧（ V_d ）を印加した前後の I_d-V_g 特性の変化を評価した。具体的には、まず1回目の I_d-V_g 特性を測定し、その後にゲート電圧（ V_g ）を0Vとし、ドレイン電圧（ V_d ）を0Vから15Vまでスイープさせ、その後に2回目の I_d-V_g 特性を測定した。 I_d-V_g 特性の測定は、ゲート電圧（ V_g ）を-3Vから+3Vまで0.1V刻みで印

加した。また、ソース電圧 (V_s) を 0 V (common) としドレイン電圧 (V_d) を、 0.1 V 、及び 1.2 V とした。

[0803]

直列段数を1、並列段数を1とした場合の $I_d - V_g$ 特性を、図50Aに示す。直列段数を2、並列段数を1とした場合の $I_d - V_g$ 特性を、図50Bに示す。図50A及び図50Bにおいて、横軸はゲート電圧 (V_g) を示し、縦軸はドレイン電流 (I_d) を示す。また、1回目の $I_d - V_g$ 特性を実線で示し、2回目の $I_d - V_g$ 特性を破線で示している。

[0804]

図50Aに示すように、直列段数が1の場合は $I_d - V_g$ 特性が変化することが確認された。前述したように、直列段数が2の場合と比較して直列段数が1の場合は I_{cut} が高いため、ゲート電圧 (V_g) が 0 V において高いドレイン電圧 (V_d) を印加することにより、ホットキャリア劣化が発生し、 $I_d - V_g$ 特性に変化が生じたと考えられる。一方、図50Bに示すように、直列段数が2の場合は $I_d - V_g$ 特性がほぼ変化しないことを確認できた。前述したように、直列段数が2の場合は I_{cut} が低いため、ホットキャリア劣化が抑制され、高い信頼性を示したと考えられる。

[0805]

<トランジスタの電気特性3>

前述の試料について、トランジスタの $I_d - V_g$ 特性を測定し、オン電流を評価した。

[0806]

トランジスタの $I_d - V_g$ 特性の測定は、ゲート電圧 (V_g) を、 -3 V から $+3\text{ V}$ まで 0.1 V 刻みで印加した。また、ソース電圧 (V_s) を 0 V (common) とし、ドレイン電圧 (V_d) を 1.2 V とした。

[0807]

ゲート電圧 (V_g) が 3 V 時のドレイン電流 (I_d) を、図51Aに示す。図51Aにおいて、横軸は直列段数を示し、縦軸はドレイン電流 (I_d) を示す。また、直列段数とドレイン電流 (I_d) の逆数との相関を、図51Bに示す。図51Bにおいて、横軸は直列段数を示し、縦軸はドレイン電流 (I_d) の逆数を示す。

[0808]

図51A及び図51Bに示すように、直列段数が増えるとオン電流が小さくなり、直列段数に対してオン電流の逆数が比例することを確認できた。また、並列段数を増やすことにより、オン電流が大きくなることを確認できた。

[0809]

以上のように、本実施例では、直列接続、並列接続または直並列接続させたトランジスタにおいて、接続段数を異ならせることにより、電気特性及び信頼性が異なることを確認できた。このことから、トランジスタに求められる電気特性及び信頼性に応じて、接続方法及び接続段数を選択できることを確認できた。

[符号の説明]

[0810]

ANO : 配線、C31 : 容量、C41 : 容量、GL : 配線、INV : インバータ回路、LAT : ラッチ回路、LIN : 端子、ROUT : 端子、SL : 配線、SMP : 端子、Tr31 : トランジスタ、

Tr 33 : トランジスタ、Tr 35 : トランジスタ、Tr 36 : トランジスタ、Tr 41 : トランジスタ、Tr 43 : トランジスタ、Tr 45 : トランジスタ、Tr 47 : トランジスタ、VCOM : 配線、10A : 半導体装置、10B : 半導体装置、10C : 半導体装置、10 : 半導体装置、20 : 半導体装置、30 : 半導体装置、40 : 半導体装置、50A : 表示装置、50 : 表示装置、51 : 画素回路、52A : トランジスタ、52B : トランジスタ、53 : 容量、61B : 発光デバイス、61G : 発光デバイス、61R : 発光デバイス、61 : 発光デバイス、100__1 : トランジスタ、100__2 : トランジスタ、100__3 : トランジスタ、100__4 : トランジスタ、100__p : トランジスタ、100__q : トランジスタ、100A : トランジスタ、100 : トランジスタ、101 : 基板、102 : 基板、104 : 導電層、106 : 絶縁層、108__1 : 半導体層、108__2 : 半導体層、108__3 : 半導体層、108__4 : 半導体層、108f : 金属酸化物膜、108 : 半導体層、110a : 絶縁層、110af : 絶縁膜、110b : 絶縁層、110bf : 絶縁膜、110c : 絶縁層、110cf : 絶縁膜、110f : 絶縁膜、110 : 絶縁層、111B : 画素電極、111G : 画素電極、111R : 画素電極、111 : 画素電極、112a : 導電層、112a__1 : 導電層、112a__2 : 導電層、112a__2A : 導電層、112B : 導電層、112b : 導電層、112c : 導電層、112f : 導電膜、113B : 層、113G : 層、113R : 層、113 : 層、114 : 共通層、115 : 共通電極、117 : 遮光層、118B : マスク層、118G : マスク層、118R : マスク層、118 : マスク層、119B : マスク層、119G : マスク層、119R : マスク層、119 : マスク層、123 : 導電層、124B : 導電層、124G : 導電層、124p : 導電層、124q : 導電層、124R : 導電層、125 : 絶縁層、126B : 導電層、126G : 導電層、126p : 導電層、126q : 導電層、126R : 導電層、127 : 絶縁層、128 : 層、129B : 導電層、129G : 導電層、129p : 導電層、129q : 導電層、129R : 導電層、130B : 発光デバイス、130G : 発光デバイス、130R : 発光デバイス、130 : 発光デバイス、131 : 保護層、140 : 接続部、141__1 : 開口、141__2 : 開口、141__3 : 開口、141__4 : 開口、141 : 開口、142 : 接着層、143__1 : 開口、143__2 : 開口、143__3 : 開口、143__4 : 開口、143 : 開口、145__1 : 開口、145__2 : 開口、145__3 : 開口、145__4 : 開口、145 : 開口、149 : 金属酸化物層、152 : 基板、153 : 絶縁層、165 : 配線、166 : 導電層、172 : FPC、173 : IC、195 : 絶縁層、197 : 絶縁層、200A : トランジスタ、200 : トランジスタ、201 : トランジスタ、204 : 導電層、205G : トランジスタ、205R : トランジスタ、206 : 絶縁層、208f : 金属酸化物膜、208 : 半導体層、210a : 絶縁層、210af : 絶縁膜、210b : 絶縁層、210bf : 絶縁膜、210c : 絶縁層、210cf : 絶縁膜、210f : 絶縁膜、210 : 絶縁層、212a : 導電層、212a__1 : 導電層、212a__2 : 導電層、212B : 導電層、212b : 導電層、212f : 導電膜、214 : 接続部、230a : 画素、230b : 画素、230c : 画素、230d : 画素、230e : 画素、230 : 画素、231 : 第1駆動回路部、232 : 第2駆動回路部、233 : 周辺駆動回路、235 : 表示部、236 : 配線、237 : 配線、239 : 絶縁層、240A : 画素、240B : 画素、240 : 画素、241 : 開口、242 : 接続層、243 : 開口、249 : 金属酸化物層、311C : 接続電極、311G : 画素電極、311R : 画素電極、311 : 画素電極、312B : 有機層、312G : 有機層、312R : 有機層、313 : 共通電極、314 : 有機層、321 : 保護層、325 : 絶縁層、326 : 樹脂層、330 : 接続部、331 : 絶縁層、761 : 下部電極、762 : 上部電極、763a : 発光ユニット、763b : 発

光ユニット、763c：発光ユニット、763：EL層、764：層、771a：発光層、771b：発光層、771c：発光層、771：発光層、772a：発光層、772b：発光層、772c：発光層、772：発光層、773：発光層、780a：層、780b：層、780c：層、780：層、781：層、782：層、785：電荷発生層、790a：層、790b：層、790c：層、790：層、791：層、792：層、7000：表示部、7100：テレビジョン装置、7101：筐体、7103：スタンド、7111：リモコン操作機、7200：ノート型パーソナルコンピュータ、7211：筐体、7212：キーボード、7213：ポインティングデバイス、7214：外部接続ポート、7300：デジタルサイネージ、7301：筐体、7303：スピーカ、7311：情報端末機、7400：デジタルサイネージ、7401：柱、7411：情報端末機、7550：情報端末、7551：筐体、7552：表示部、7553：カメラ、7554：スピーカ部、7555：操作スイッチ、7557：マイク、7660：情報端末、7661：筐体、7662：表示部、7663：バンド、7664：バックル、7665：操作スイッチ、7666：入出力端子、7667：アイコン、8000：カメラ、8001：筐体、8002：表示部、8003：操作ボタン、8004：シャッターボタン、8006：レンズ、8100：ファインダー、8101：筐体、8102：表示部、8103：ボタン、8200：ヘッドマウントディスプレイ、8201：装着部、8202：レンズ、8203：本体、8204：表示部、8205：ケーブル、8206：バッテリー、8300：ヘッドマウントディスプレイ、8301：筐体、8302：表示部、8304：固定具、8305：レンズ、8400：ヘッドマウントディスプレイ、8401：筐体、8402：装着部、8403：緩衝部材、8404：表示部、8405：レンズ

請求の範囲

[請求項 1]

第 1 のトランジスタと、第 2 のトランジスタと、第 1 の絶縁層と、第 2 の絶縁層と、を有し、
前記第 1 のトランジスタは、第 1 の半導体層と、第 1 の導電層と、前記第 1 の絶縁層を介して前記第 1 の導電層と重なる領域を有する第 2 の導電層と、第 3 の導電層と、第 3 の絶縁層と、を有し、
前記第 2 の導電層及び前記第 1 の絶縁層は、前記第 1 の導電層に達する第 1 の開口を有し、
前記第 1 の半導体層は、前記第 2 の導電層の上面及び側面、前記第 1 の絶縁層の側面、並びに前記第 1 の導電層の上面と接し、
前記第 3 の絶縁層は、前記第 1 の絶縁層、前記第 1 の半導体層及び前記第 2 の導電層上に設けられ、
前記第 3 の導電層は、前記第 3 の絶縁層上に設けられ、
前記第 2 の絶縁層は、前記第 3 の導電層、及び前記第 3 の絶縁層上に設けられ、
前記第 2 のトランジスタは、第 2 の半導体層と、前記第 2 の導電層と、前記第 2 の絶縁層及び前記第 3 の絶縁層を介して前記第 2 の導電層と重なる領域を有する第 4 の導電層と、第 5 の導電層と、第 4 の絶縁層と、を有し、
前記第 4 の導電層、前記第 2 の絶縁層、及び前記第 3 の絶縁層は、前記第 2 の導電層に達する第 2 の開口を有し、
前記第 2 の半導体層は、前記第 4 の導電層の上面及び側面、前記第 2 の絶縁層の側面、前記第 3 の絶縁層の側面、並びに前記第 2 の導電層の上面と接し、
前記第 4 の絶縁層は、前記第 2 の半導体層上に設けられ、
前記第 5 の導電層は、前記第 4 の絶縁層上に設けられ、
前記第 1 の絶縁層は、第 5 の絶縁層と、前記第 5 の絶縁層上の第 6 の絶縁層と、の積層構造を有し、
前記第 6 の絶縁層は、前記第 5 の絶縁層より膜密度が高い領域を有する半導体装置。

[請求項 2]

第 1 のトランジスタと、第 2 のトランジスタと、第 1 の絶縁層と、第 2 の絶縁層と、を有し、
前記第 1 のトランジスタは、第 1 の半導体層と、第 1 の導電層と、前記第 1 の絶縁層を介して前記第 1 の導電層と重なる領域を有する第 2 の導電層と、第 3 の導電層と、第 3 の絶縁層と、を有し、
前記第 2 の導電層及び前記第 1 の絶縁層は、前記第 1 の導電層に達する第 1 の開口を有し、
前記第 1 の半導体層は、前記第 2 の導電層の上面及び側面、前記第 1 の絶縁層の側面、並びに前記第 1 の導電層の上面と接し、
前記第 3 の絶縁層は、前記第 1 の絶縁層、前記第 1 の半導体層及び前記第 2 の導電層上に設けられ、
前記第 3 の導電層は、前記第 3 の絶縁層上に設けられ、
前記第 2 の絶縁層は、前記第 3 の導電層、及び前記第 3 の絶縁層上に設けられ、
前記第 2 のトランジスタは、第 2 の半導体層と、前記第 2 の導電層と、前記第 2 の絶縁層及び前記第 3 の絶縁層を介して前記第 2 の導電層と重なる領域を有する第 4 の導電層と、第 5 の導電層と、第 4 の絶縁層と、を有し、
前記第 4 の導電層、前記第 2 の絶縁層、及び前記第 3 の絶縁層は、前記第 2 の導電層に達する第 2 の開口を有し、

前記第2の半導体層は、前記第4の導電層の上面及び側面、前記第2の絶縁層の側面、前記第3の絶縁層の側面、並びに前記第2の導電層の上面と接し、

前記第4の絶縁層は、前記第2の半導体層上に設けられ、

前記第5の導電層は、前記第4の絶縁層上に設けられ、

前記第1の絶縁層は、第5の絶縁層と、前記第5の絶縁層上の第6の絶縁層と、の積層構造を有し、

前記第6の絶縁層は、前記第5の絶縁層より窒素の含有量が多い領域を有する半導体装置。

[請求項3]

第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、第2の絶縁層と、を有し、

前記第1のトランジスタは、第1の半導体層と、第1の導電層と、前記第1の絶縁層を介して前記第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有し、

前記第2の導電層及び前記第1の絶縁層は、前記第1の導電層に達する第1の開口を有し、

前記第1の半導体層は、前記第2の導電層の上面及び側面、前記第1の絶縁層の側面、並びに前記第1の導電層の上面と接し、

前記第3の絶縁層は、前記第1の絶縁層、前記第1の半導体層及び前記第2の導電層上に設けられ、

前記第3の導電層は、前記第3の絶縁層上に設けられ、

前記第2の絶縁層は、前記第3の導電層、及び前記第3の絶縁層上に設けられ、

前記第2のトランジスタは、第2の半導体層と、前記第3の導電層と、前記第2の絶縁層を介して前記第3の導電層と重なる領域を有する第4の導電層と、第5の導電層と、第4の絶縁層と、を有し、

前記第4の導電層、及び前記第2の絶縁層は、前記第3の導電層に達する第2の開口を有し、

前記第2の半導体層は、前記第4の導電層の上面及び側面、前記第2の絶縁層の側面、並びに前記第3の導電層の上面と接し、

前記第4の絶縁層は、前記第2の半導体層上に設けられ、

前記第5の導電層は、前記第4の絶縁層上に設けられ、

前記第1の絶縁層は、第5の絶縁層と、前記第5の絶縁層上の第6の絶縁層と、の積層構造を有し、

前記第6の絶縁層は、前記第5の絶縁層より膜密度が高い領域を有する半導体装置。

[請求項4]

第1のトランジスタと、第2のトランジスタと、第1の絶縁層と、第2の絶縁層と、を有し、

前記第1のトランジスタは、第1の半導体層と、第1の導電層と、前記第1の絶縁層を介して前記第1の導電層と重なる領域を有する第2の導電層と、第3の導電層と、第3の絶縁層と、を有し、

前記第2の導電層及び前記第1の絶縁層は、前記第1の導電層に達する第1の開口を有し、

前記第1の半導体層は、前記第2の導電層の上面及び側面、前記第1の絶縁層の側面、並びに前記第1の導電層の上面と接し、

前記第3の絶縁層は、前記第1の絶縁層、前記第1の半導体層及び前記第2の導電層上に設けられ、

前記第3の導電層は、前記第3の絶縁層上に設けられ、

前記第2の絶縁層は、前記第3の導電層、及び前記第3の絶縁層上に設けられ、

前記第2のトランジスタは、第2の半導体層と、前記第3の導電層と、前記第2の絶縁層を介して前記第3の導電層と重なる領域を有する第4の導電層と、第5の導電層と、第4の絶縁層と、を有し、

前記第4の導電層、及び前記第2の絶縁層は、前記第3の導電層に達する第2の開口を有し、

前記第2の半導体層は、前記第4の導電層の上面及び側面、前記第2の絶縁層の側面、並びに前記第3の導電層の上面と接し、

前記第4の絶縁層は、前記第2の半導体層上に設けられ、

前記第5の導電層は、前記第4の絶縁層上に設けられ、

前記第1の絶縁層は、第5の絶縁層と、前記第5の絶縁層上の第6の絶縁層と、の積層構造を有し、

前記第6の絶縁層は、前記第5の絶縁層より窒素の含有量が多い領域を有する半導体装置。

[請求項5]

請求項1乃至請求項4のいずれか一において、

前記第1の絶縁層は、第7の絶縁層を有し、

前記第7の絶縁層は、前記第5の絶縁層と前記第1の導電層との間に位置し、

前記第7の絶縁層は、前記第5の絶縁層より膜密度が高い領域を有する半導体装置。

[請求項6]

請求項1乃至請求項4のいずれか一において、

前記第1の絶縁層は、第7の絶縁層を有し、

前記第7の絶縁層は、前記第5の絶縁層と前記第1の導電層との間に位置し、

前記第7の絶縁層は、前記第5の絶縁層より窒素の含有量が多い領域を有する半導体装置。

[請求項7]

請求項1乃至請求項4のいずれか一において、

前記第1の絶縁層の膜厚は、 $0.01\mu\text{m}$ 以上 $3\mu\text{m}$ 未満である半導体装置。

[請求項8]

請求項1乃至請求項4のいずれか一において、

前記第1の導電層は、酸化物導電体を含む半導体装置。

[請求項9]

請求項1乃至請求項4のいずれか一において、

前記第1の導電層は、第6の導電層と、前記第6の導電層上の第7の導電層と、を有し、

前記第7の導電層は、第3の開口を有し、

前記第1の半導体層は、前記第3の開口を介して、前記第6の導電層と接する領域を有し、

前記第6の導電層は、酸化物導電体を含む半導体装置。

[請求項10]

請求項1乃至請求項4のいずれか一において、

前記第1の半導体層及び前記第2の半導体層はそれぞれ、インジウムを含み、

前記第2の半導体層は、含有される全ての金属元素の原子数の和に対する前記インジウムの原子数の割合が、前記第1の半導体層より高い半導体装置。

[請求項11]

請求項1乃至請求項4のいずれか一において、

前記第 1 の半導体層、及び前記第 2 の半導体層はそれぞれ、インジウムを含み、

前記第 1 の半導体層は、含有される全ての金属元素の原子数の和に対する前記インジウムの原子数の割合が、前記第 2 の半導体層より高い半導体装置。

図1A

1/51

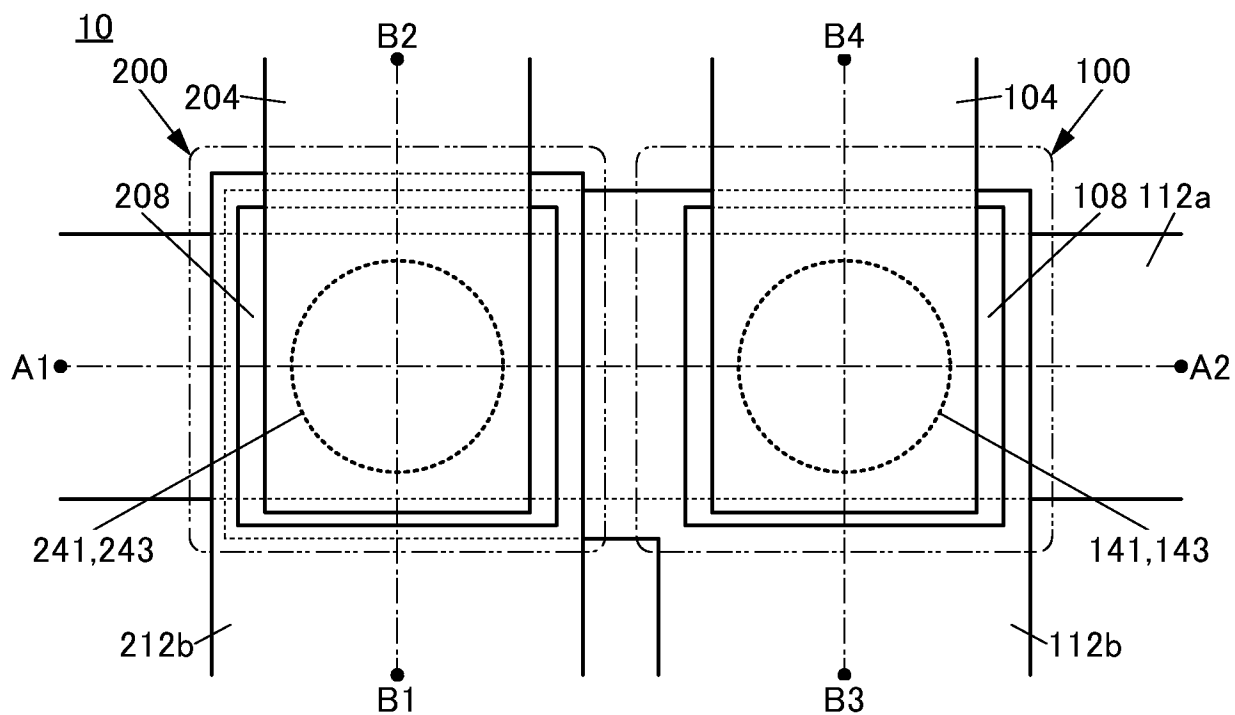


図1B

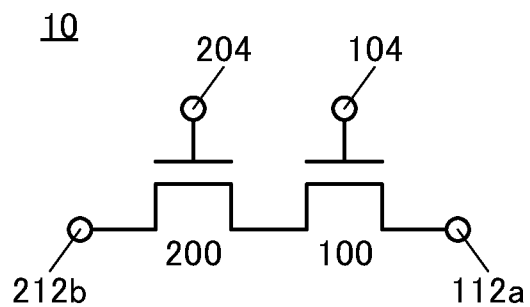
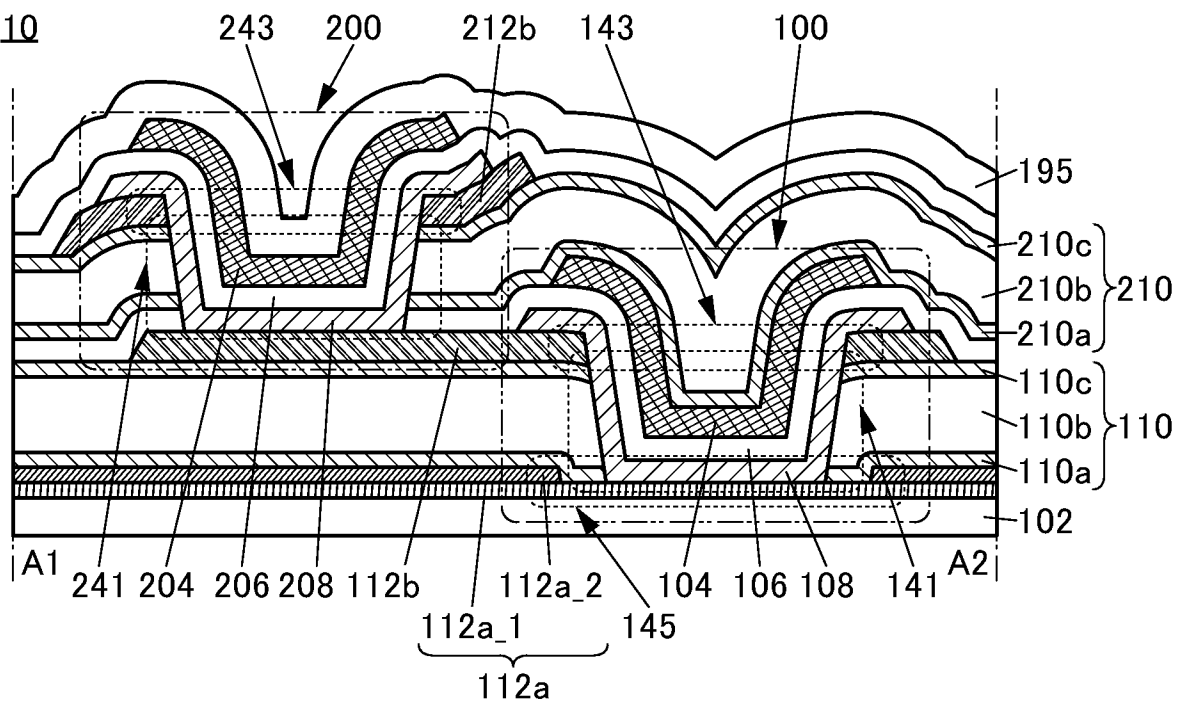


図1C



3/51

図3A

100

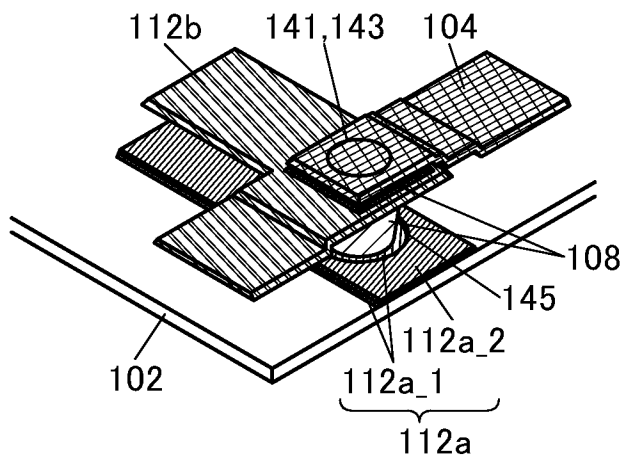


図3B

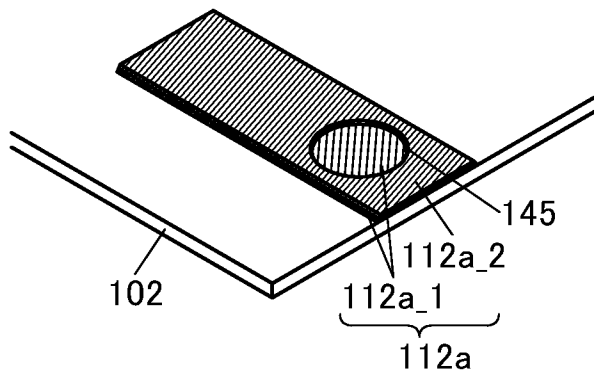


図3C

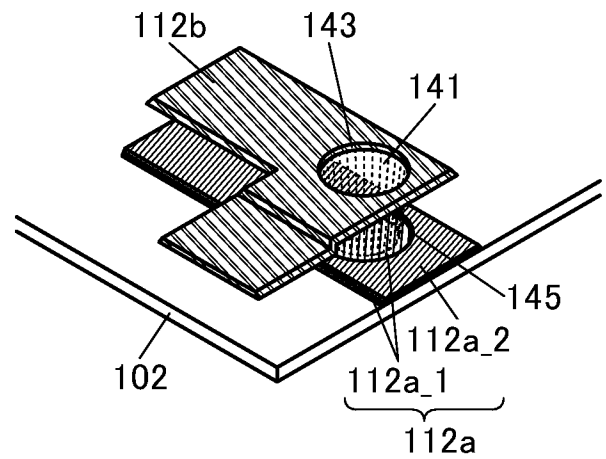


図3D

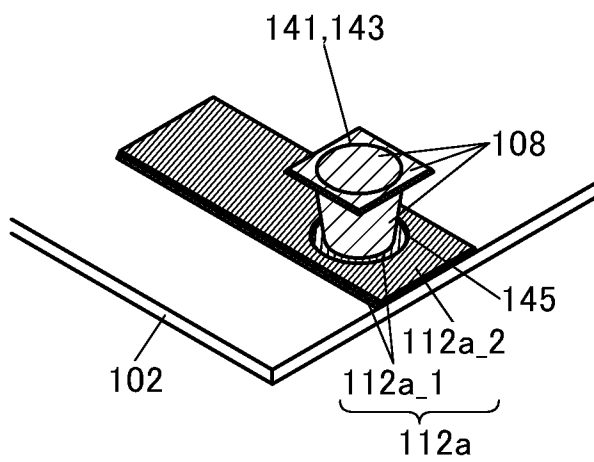
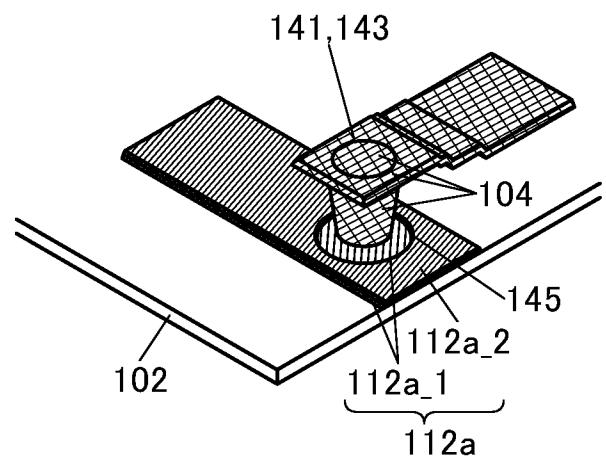


図3E



4/51

图4A

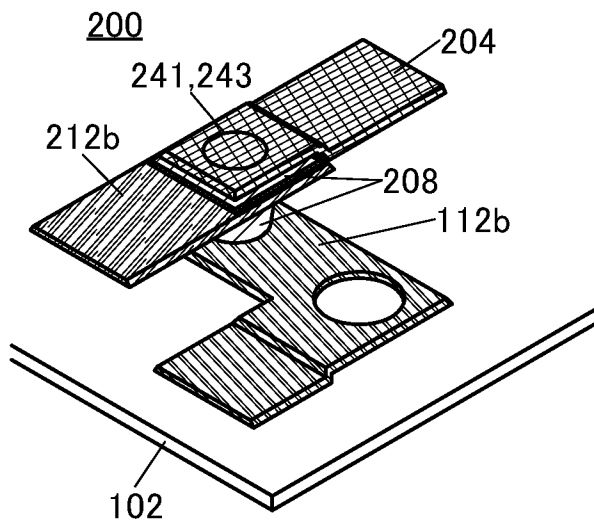


图4B

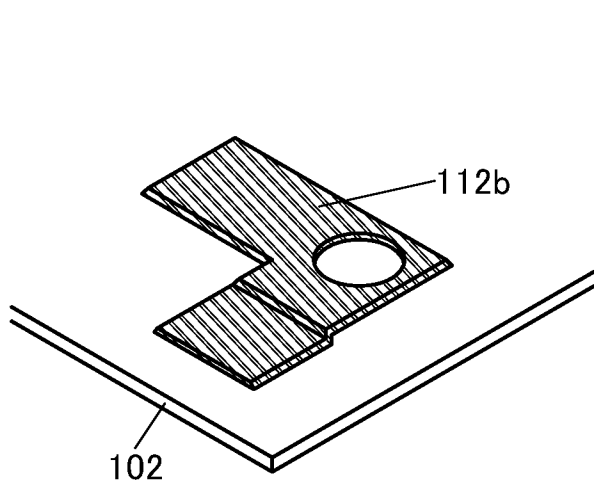


图4C

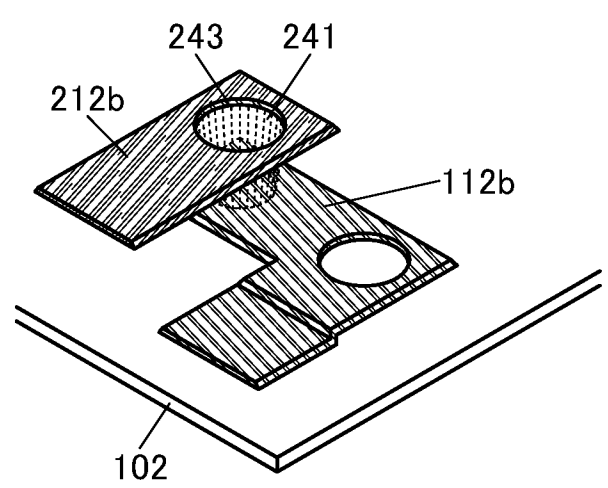


图4D

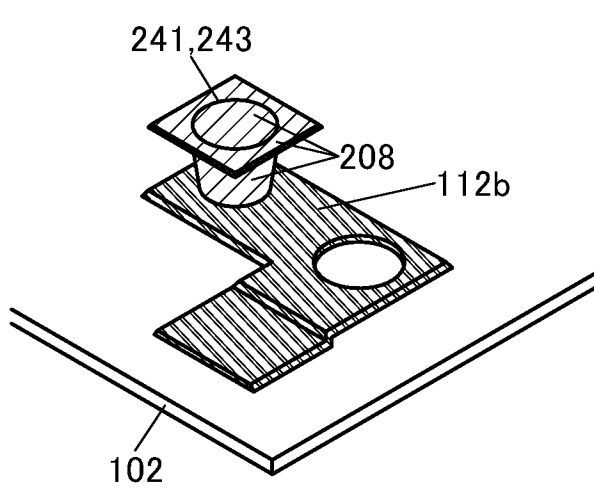


图4E

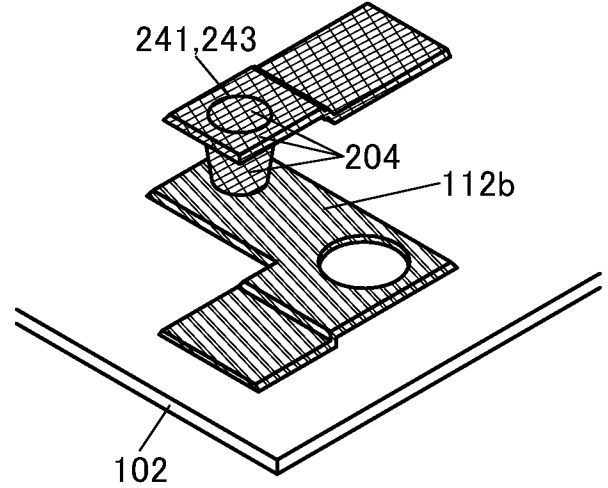


図5A
100

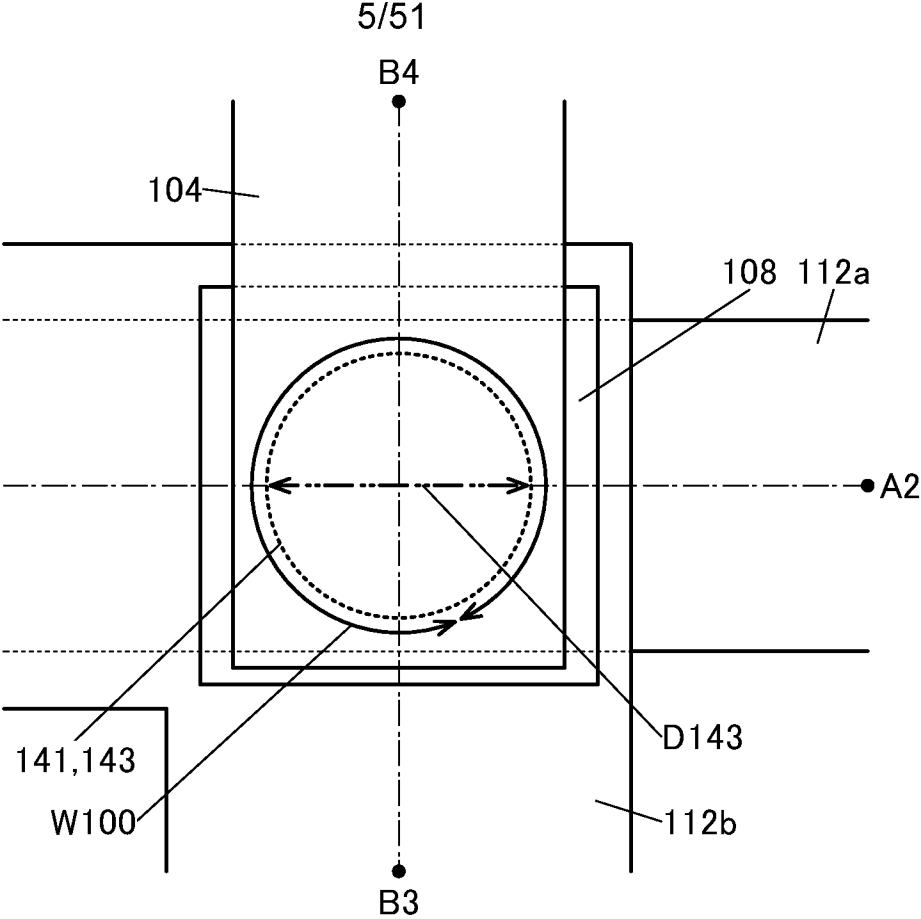


図5B
100

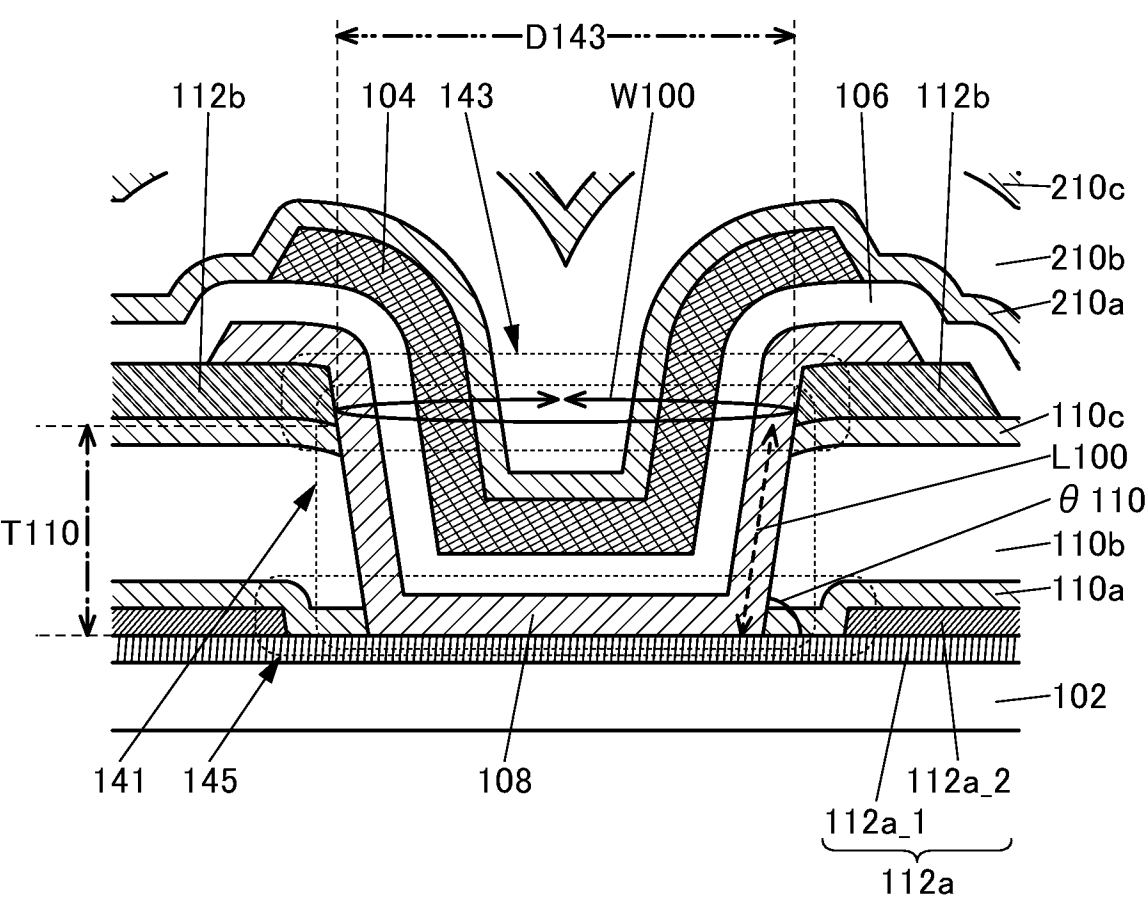


図6A
200

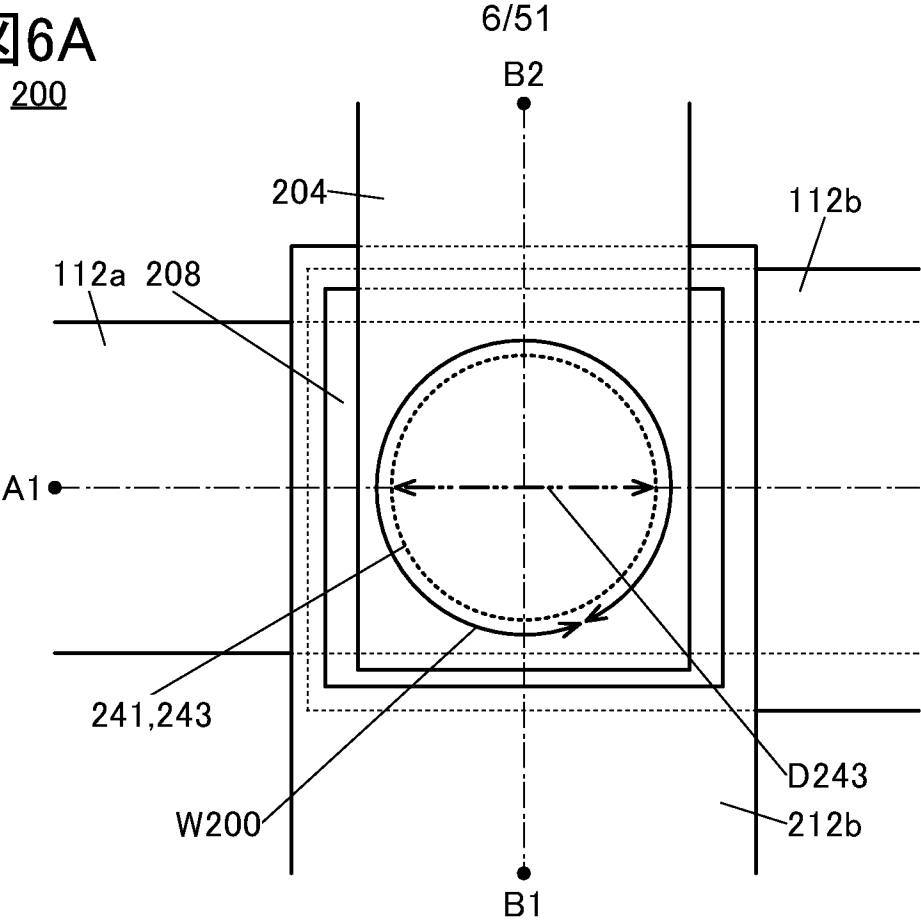


図6B
200

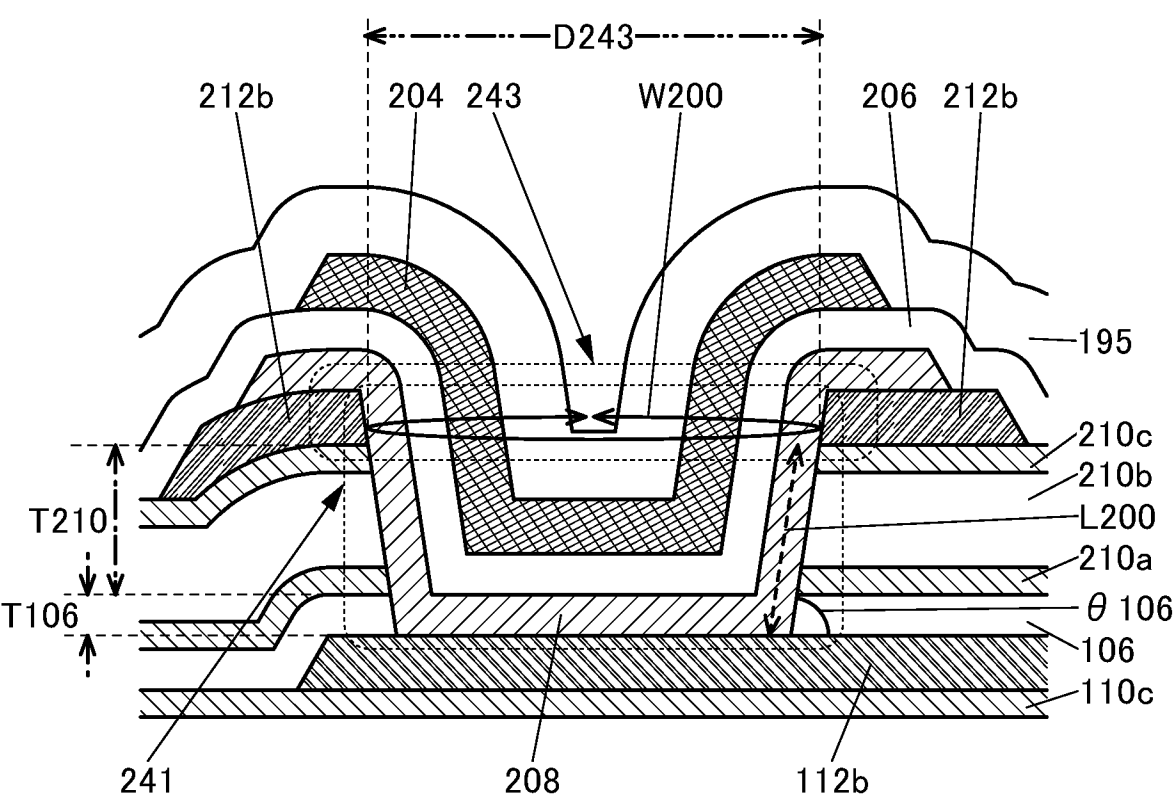


図7A

100

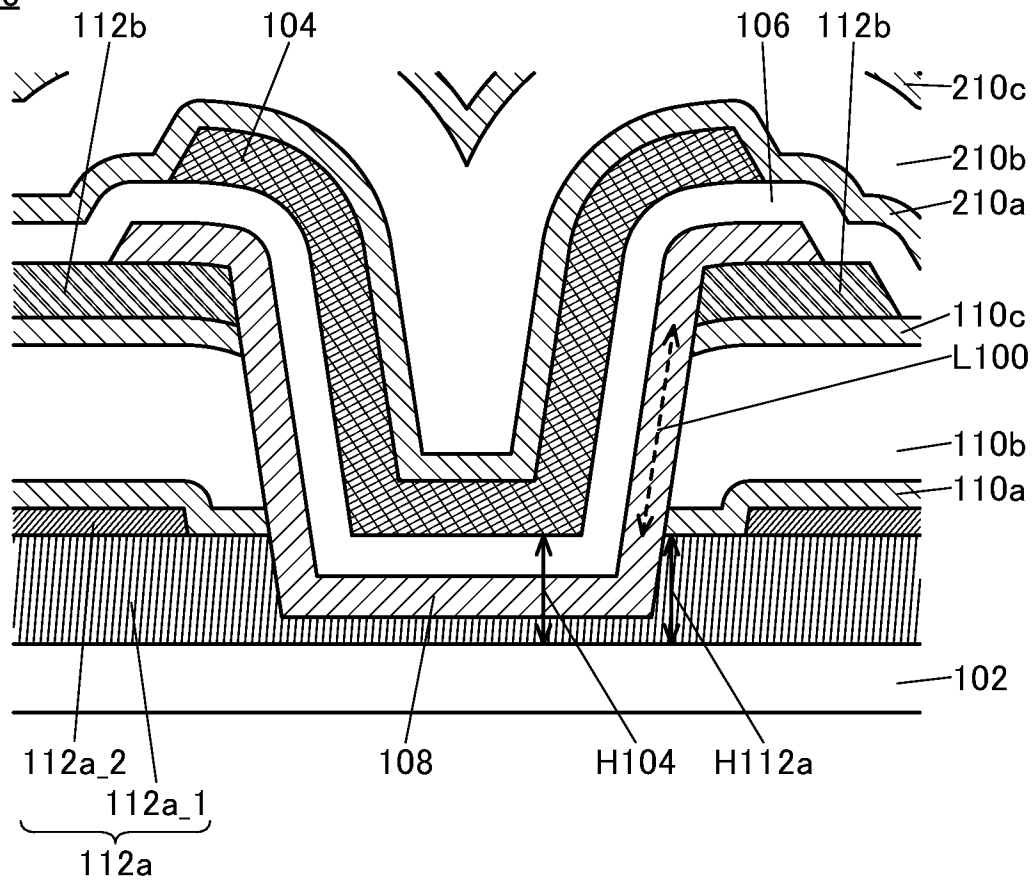


図7B

100

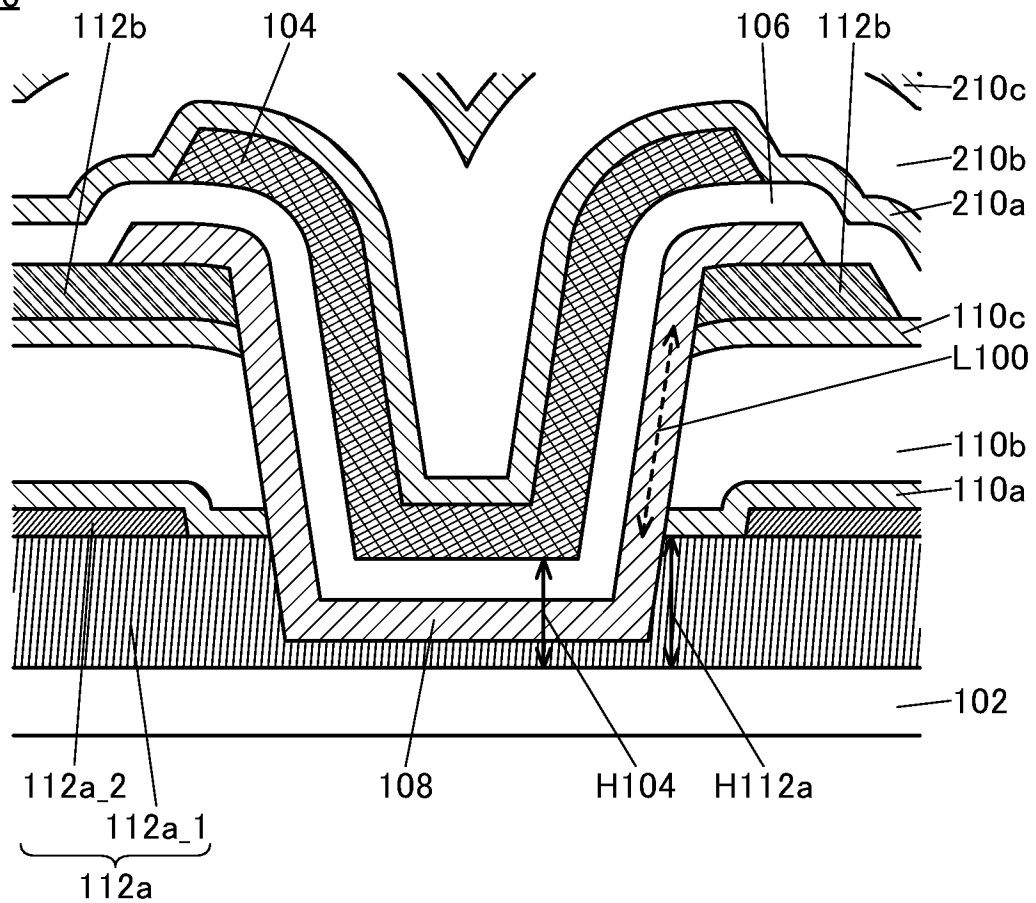


図8A

200

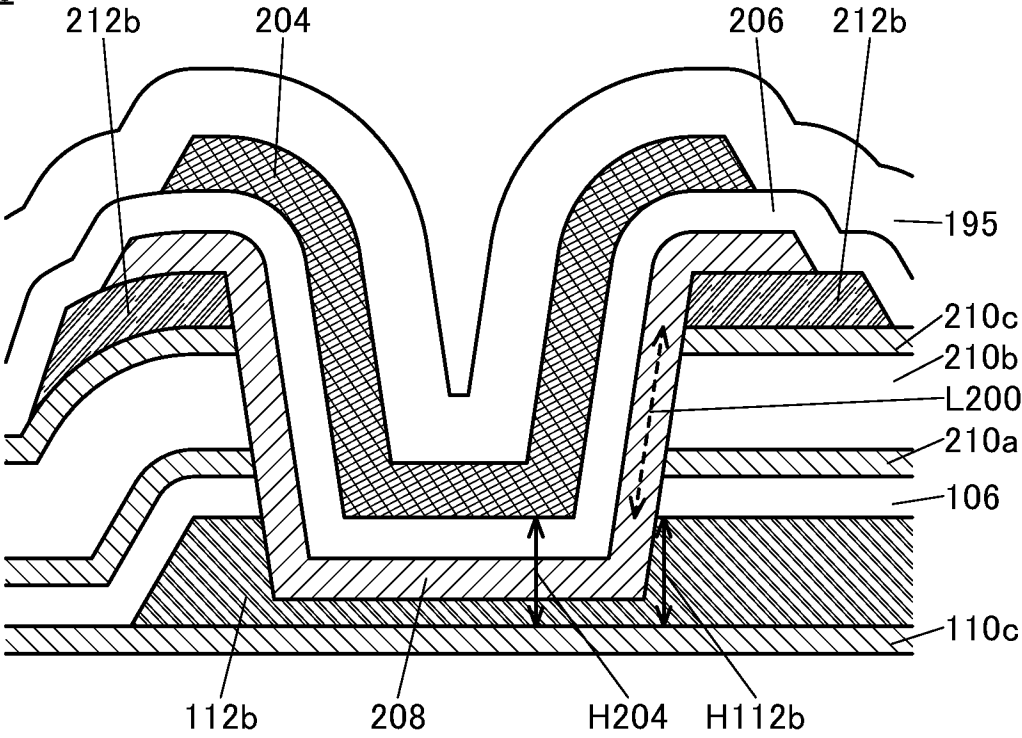


図8B

200

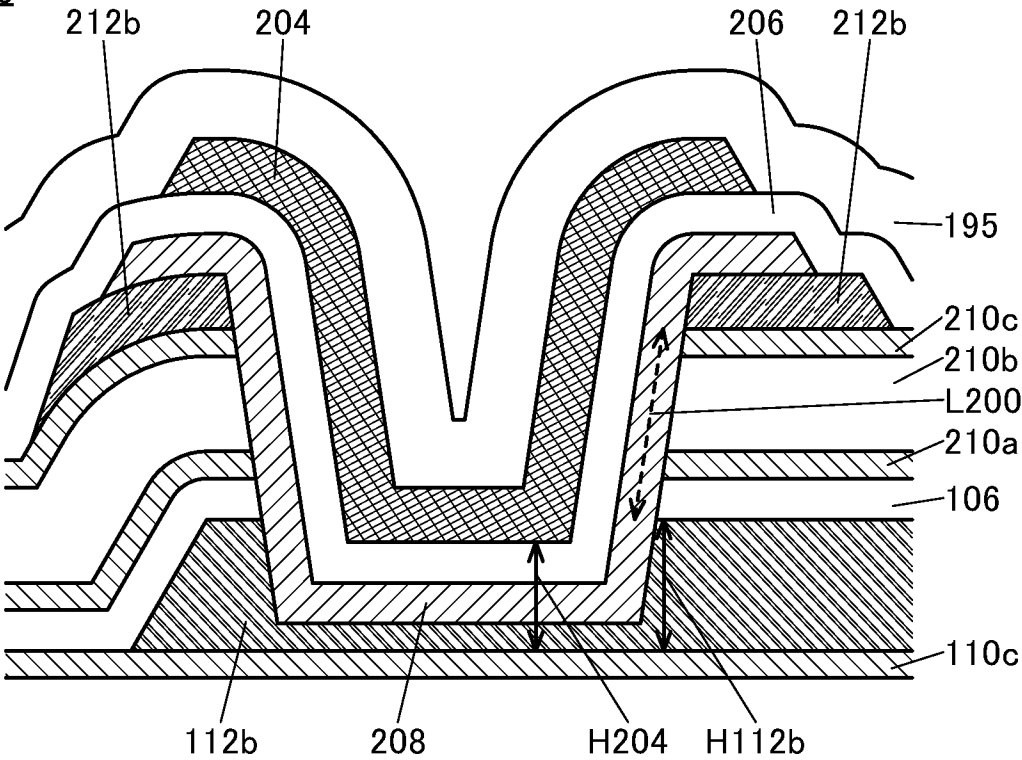


図9A

9/51

10A

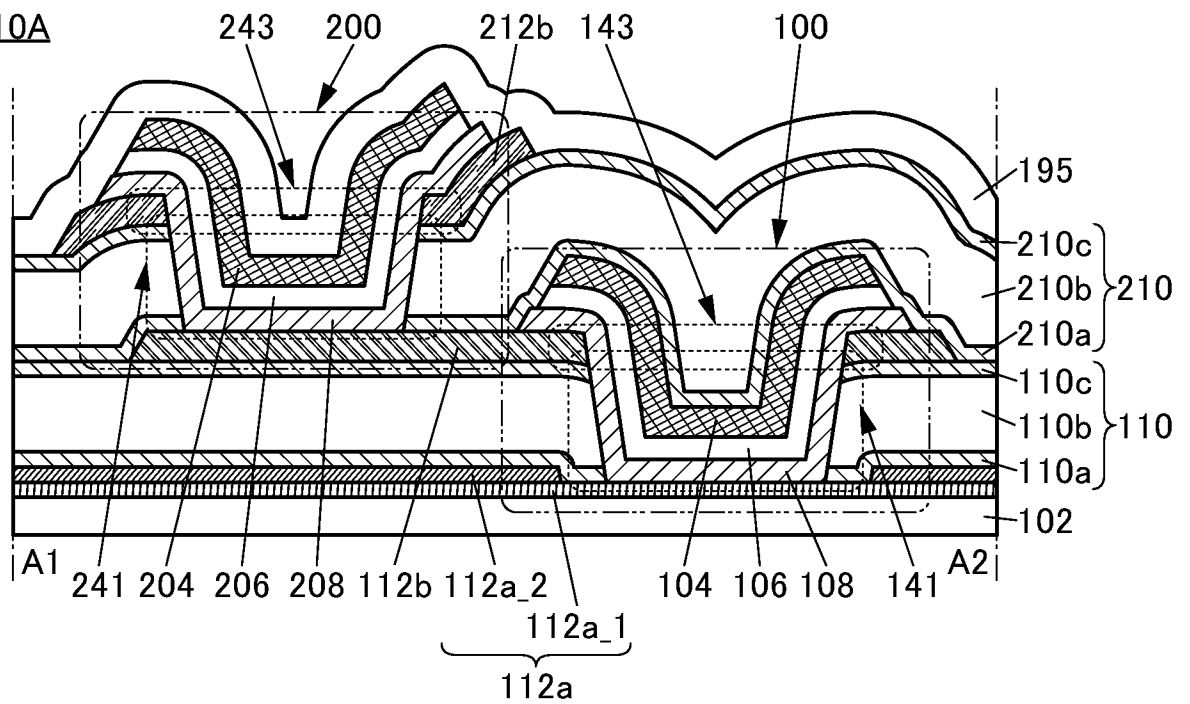
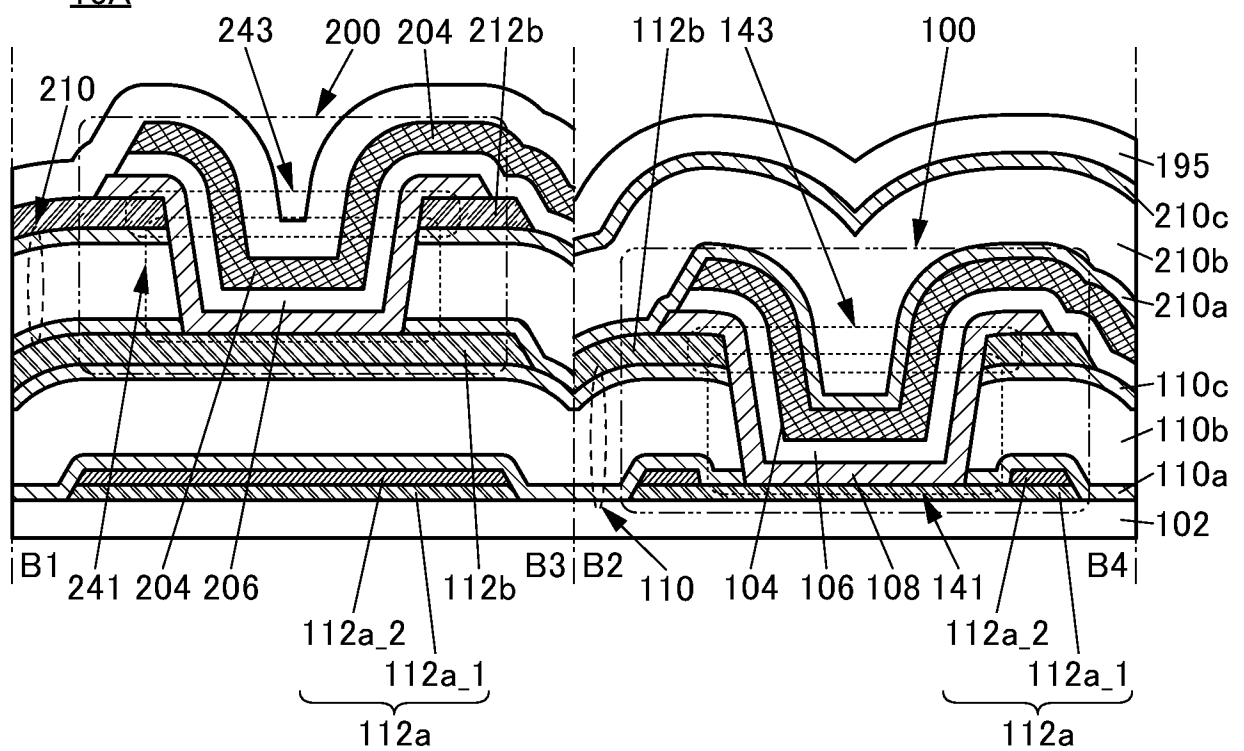


図9B

10A



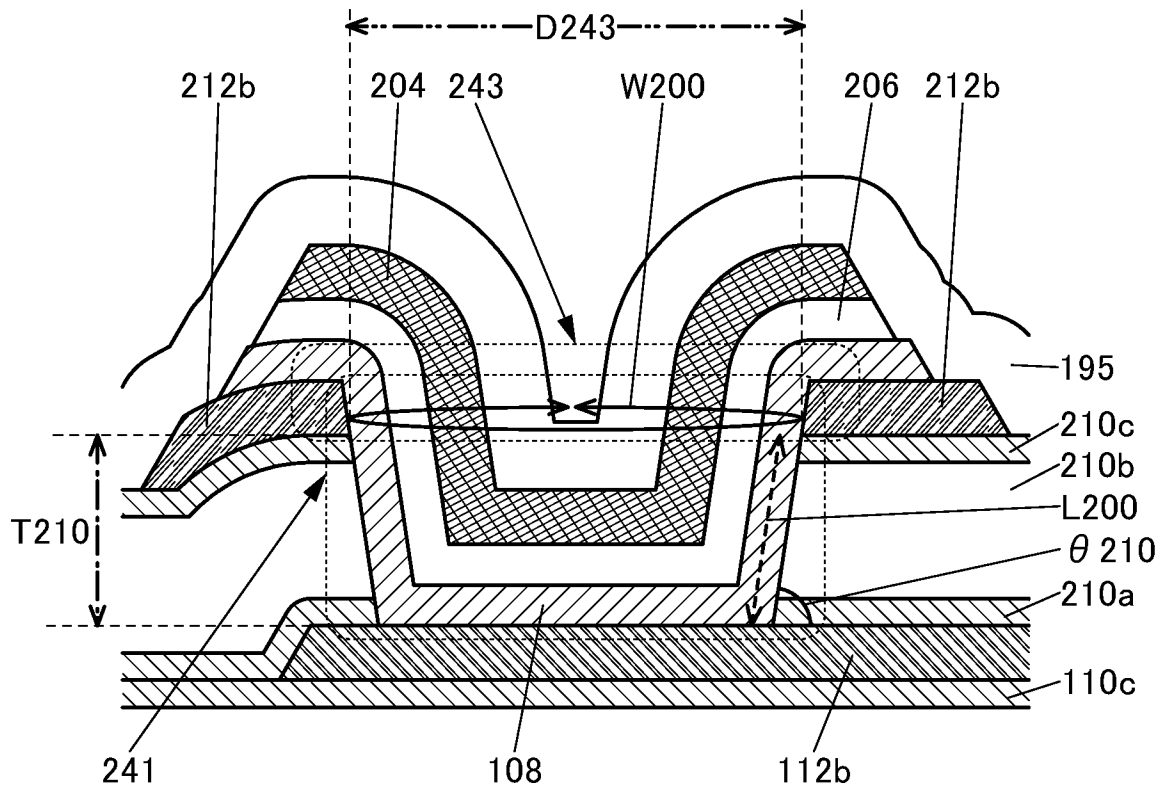


図11A

11/51

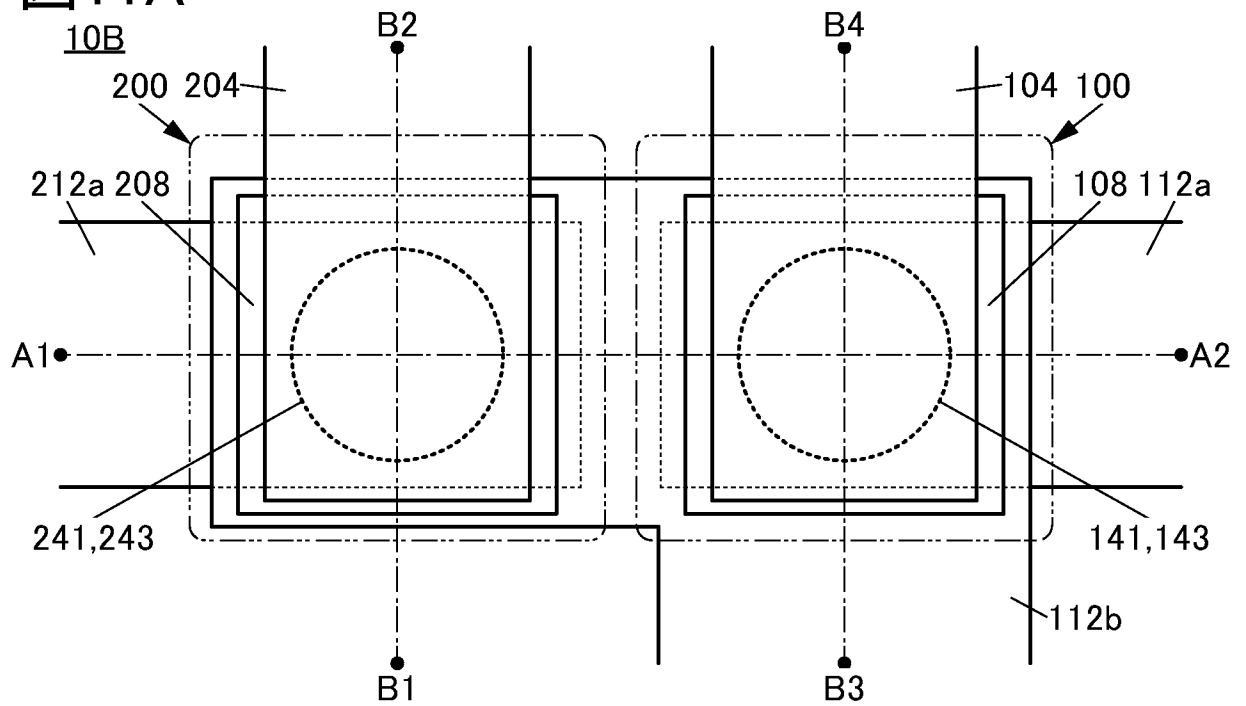


図11B

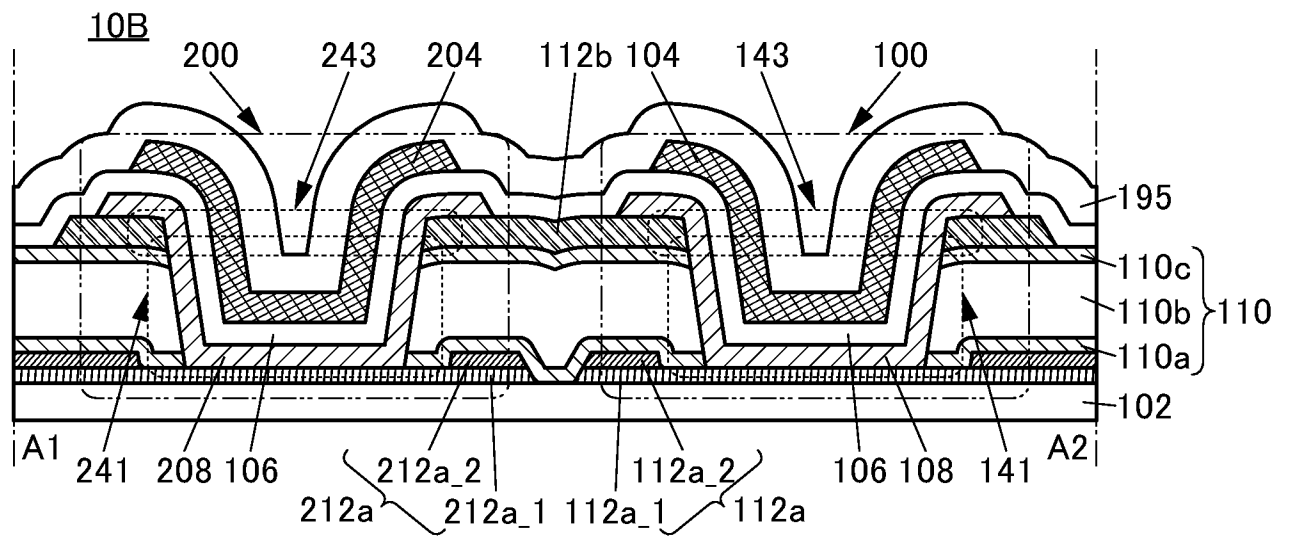


図11C

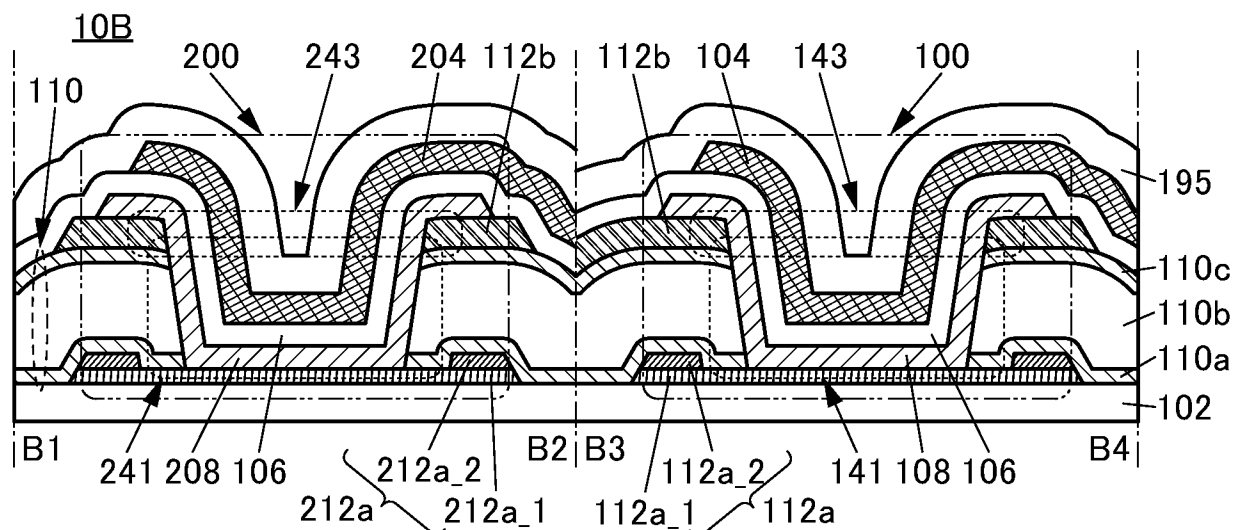


図12A

12/51

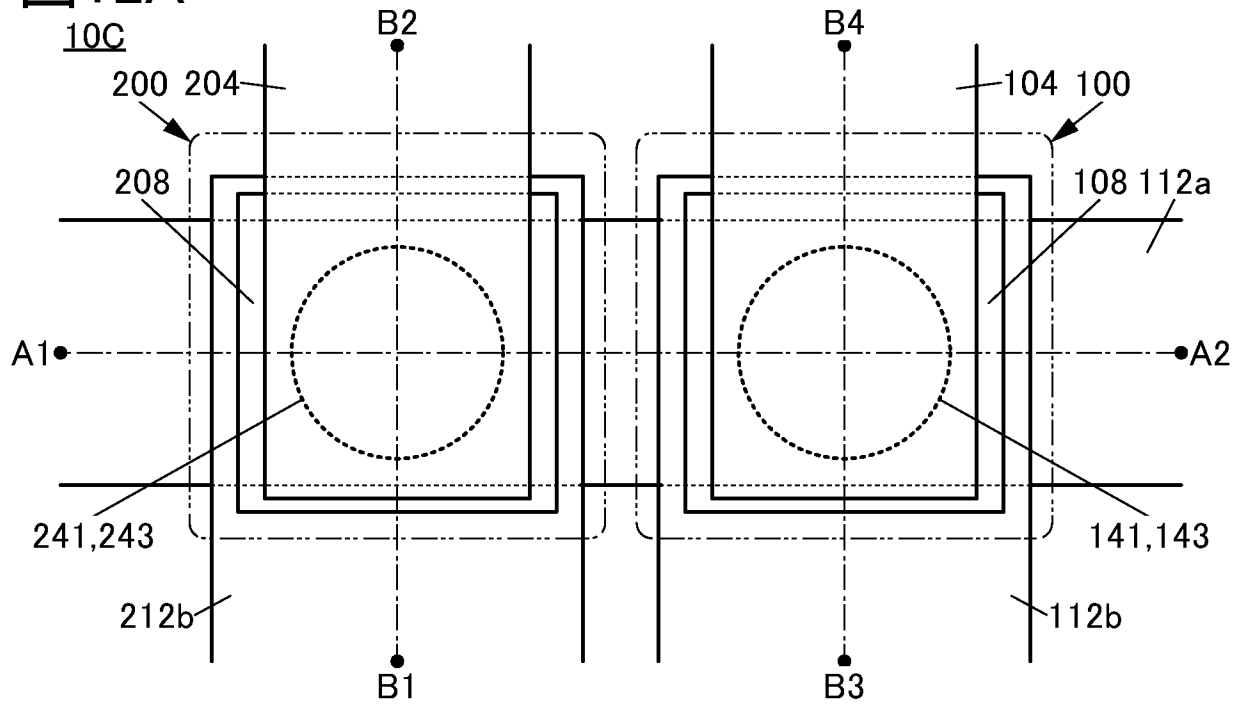


図12B

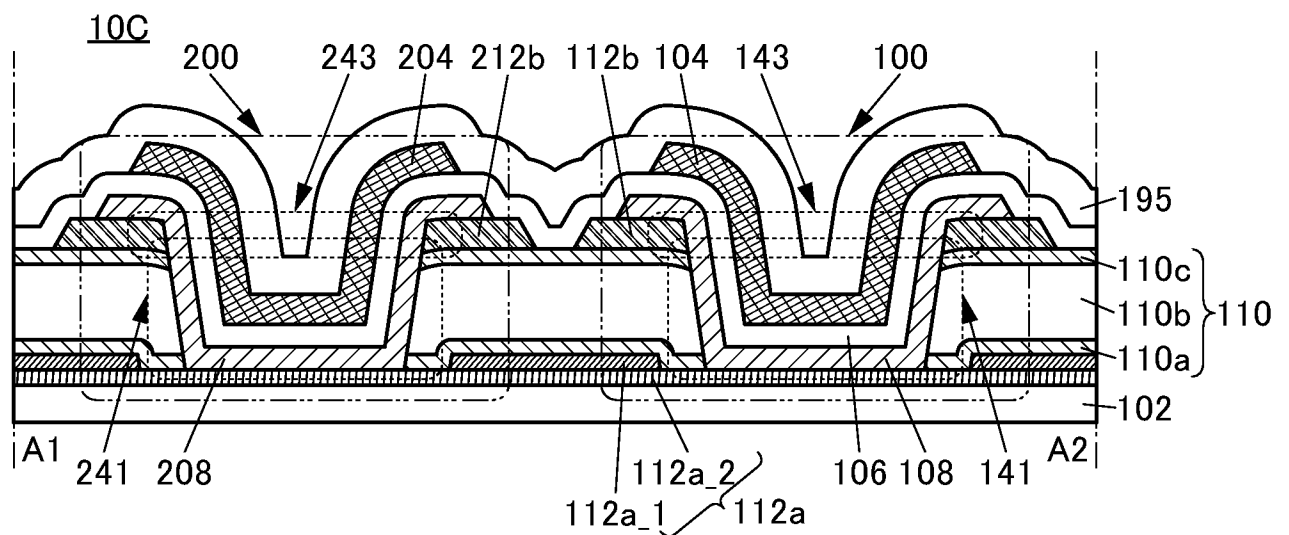


図12C

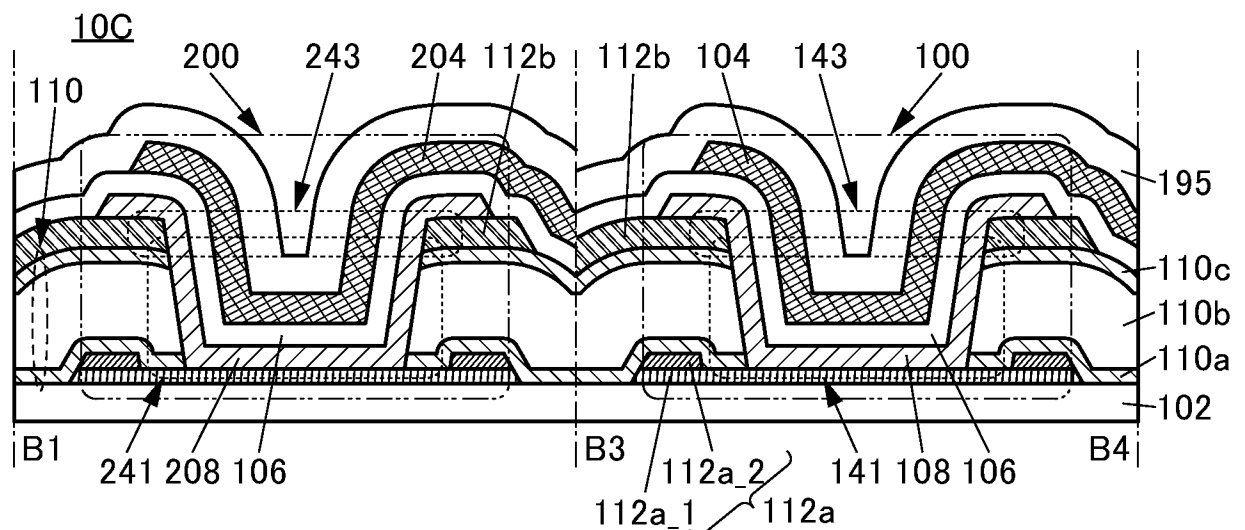


図13A

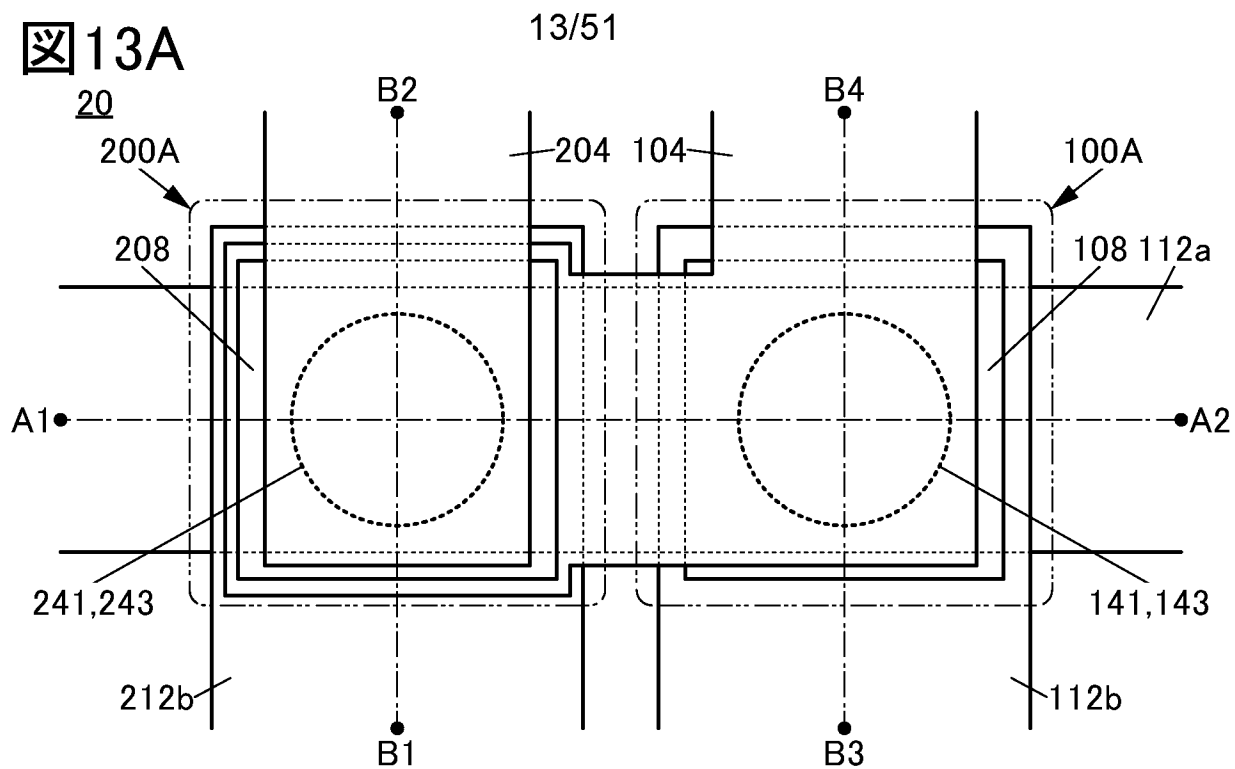


図13B

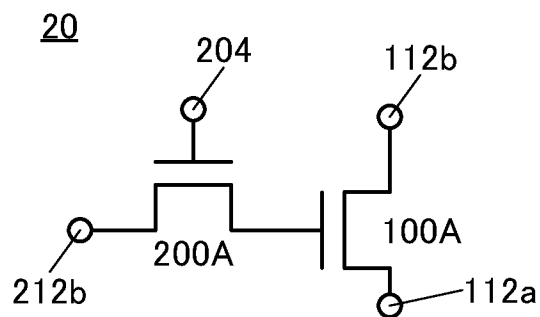


図13C

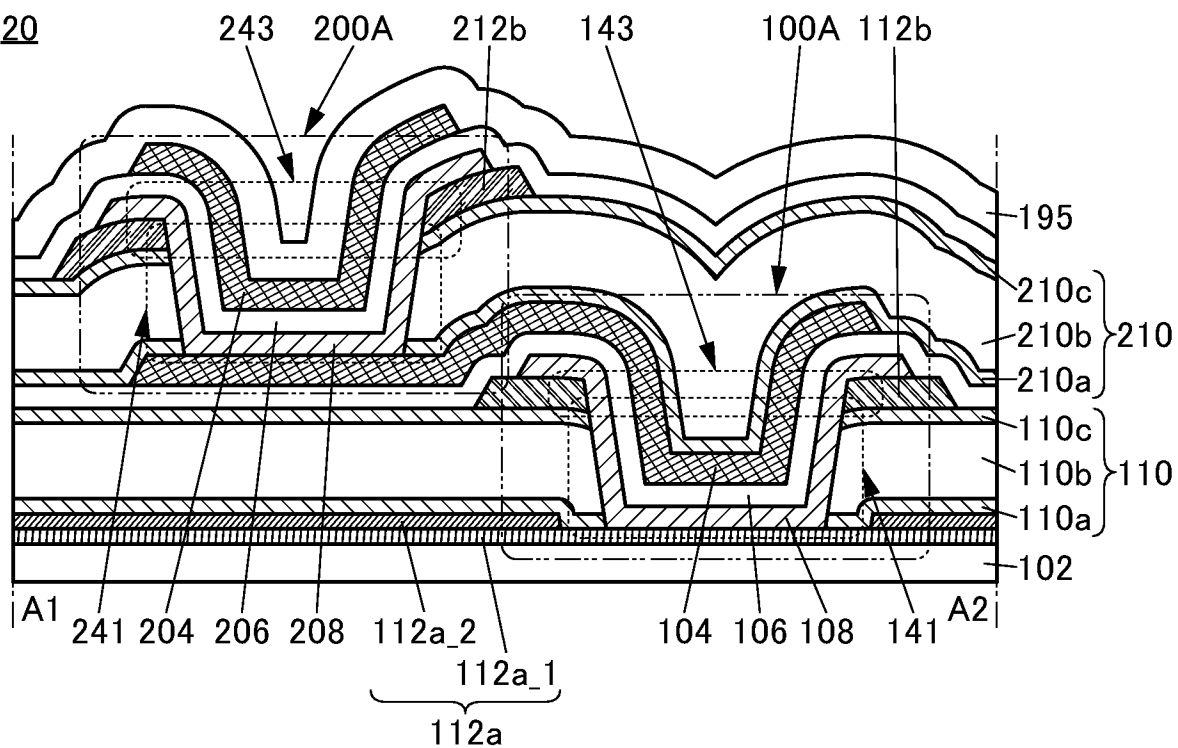


図14

14/51

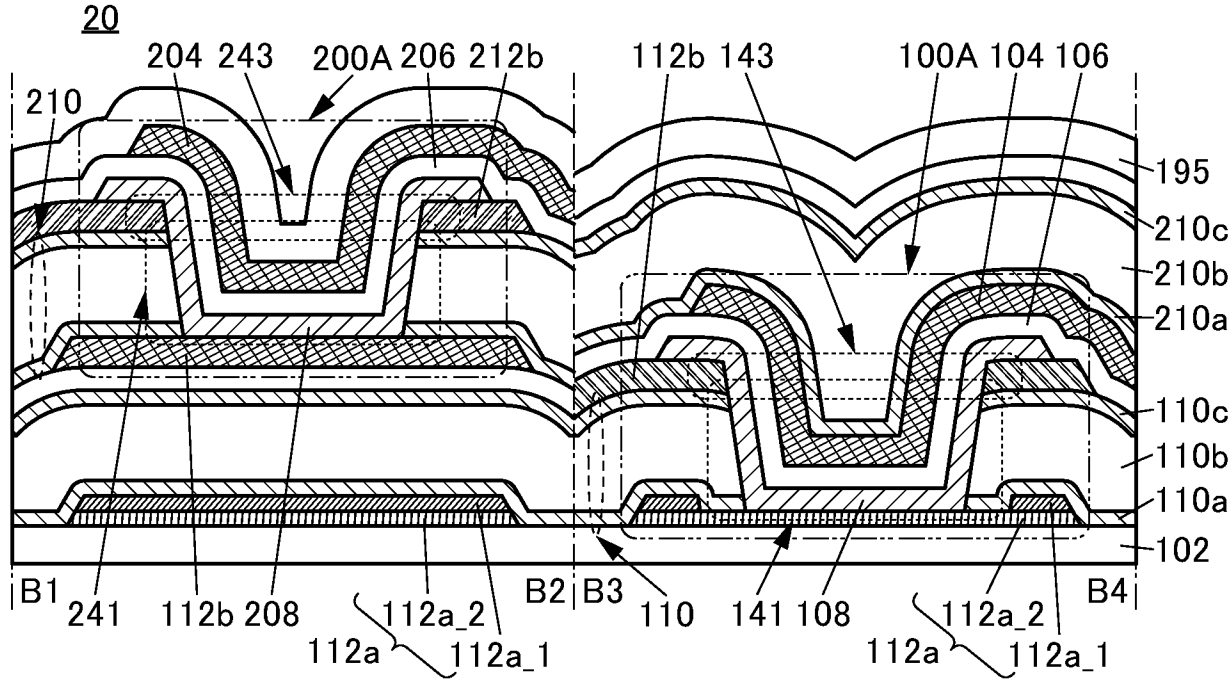


図15A

30

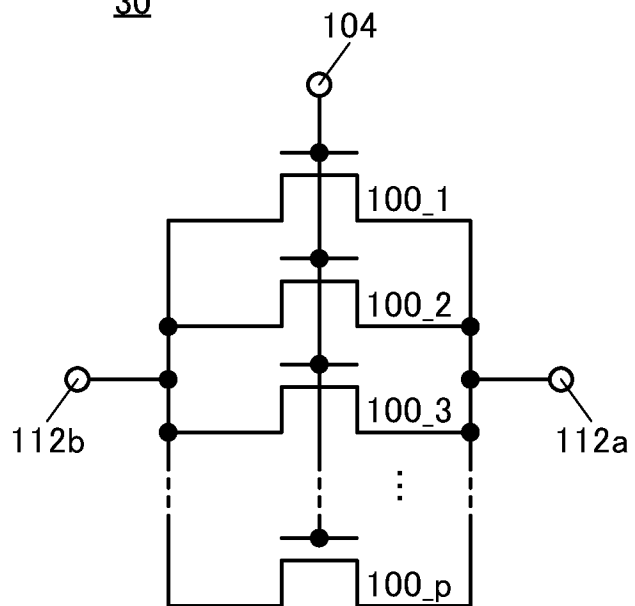


図15B

30

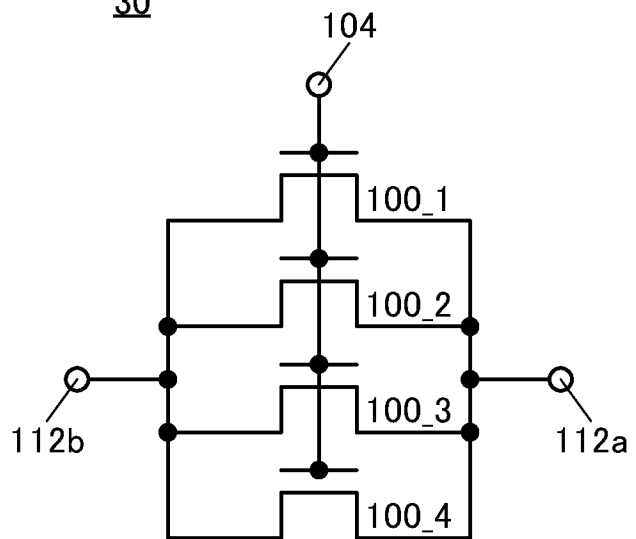


図15C

30

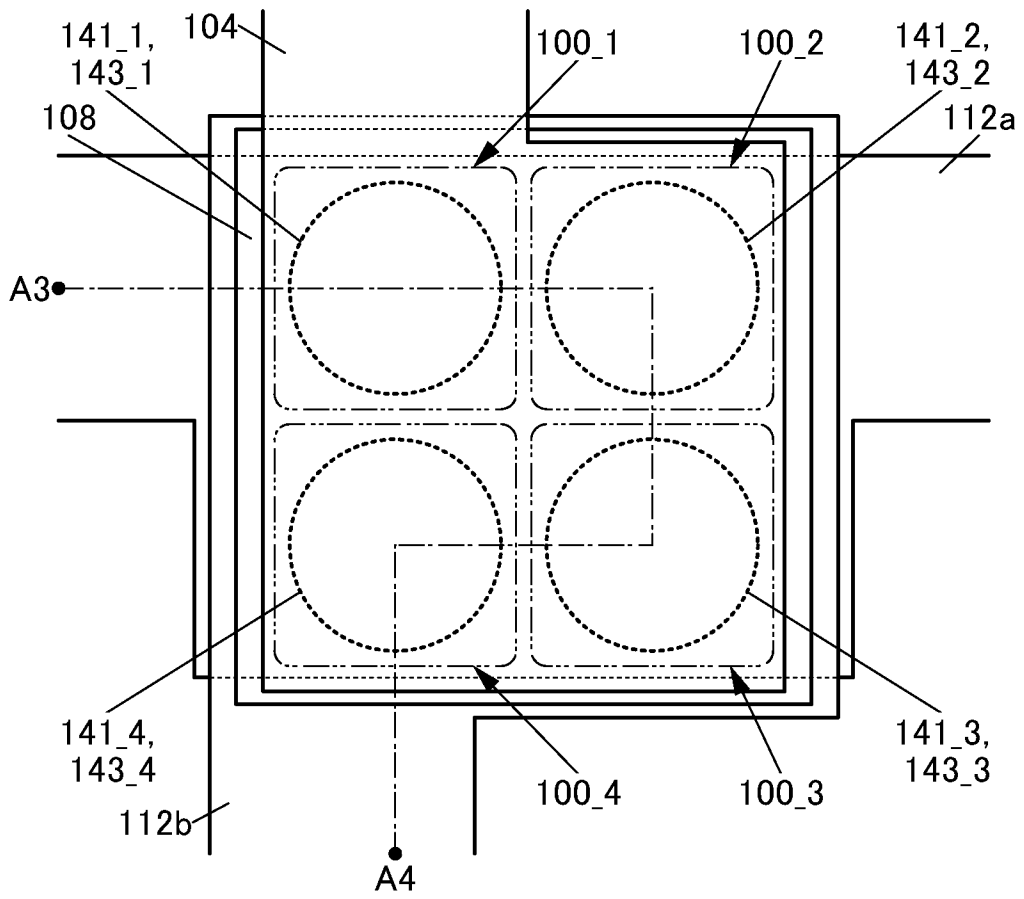


図 17
30

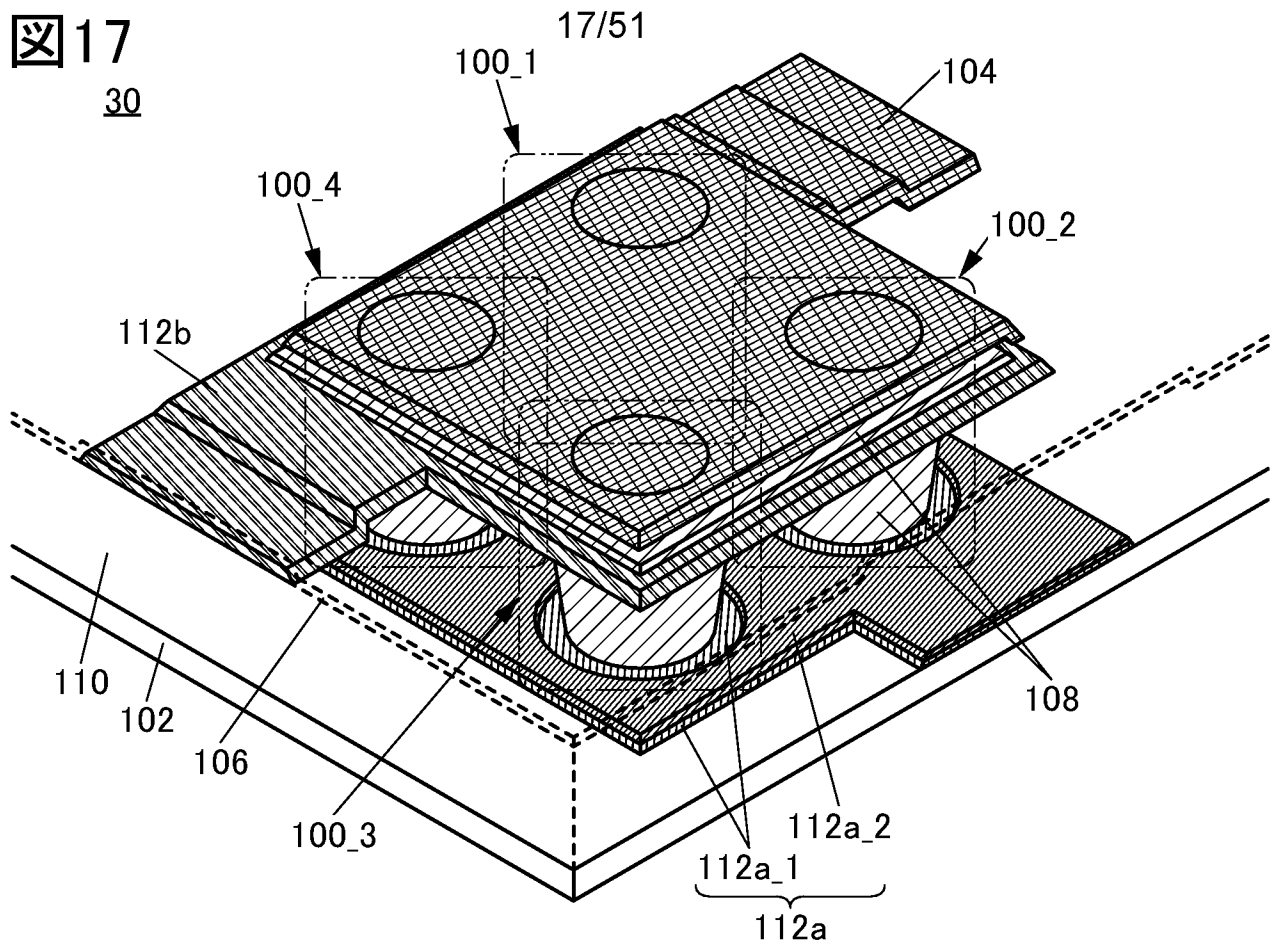


図18A

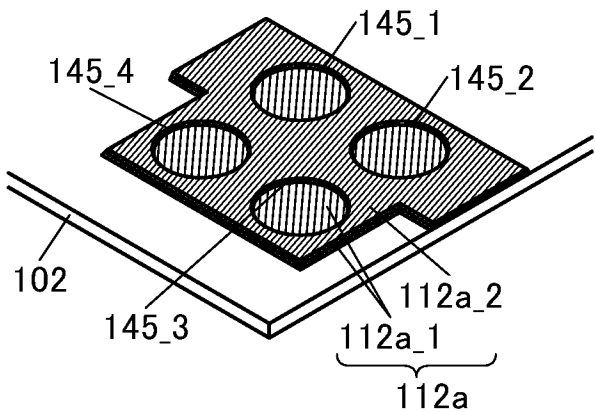


図18B

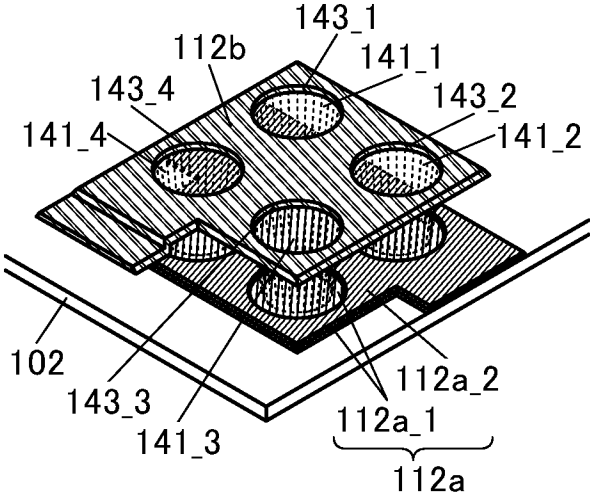


図18C

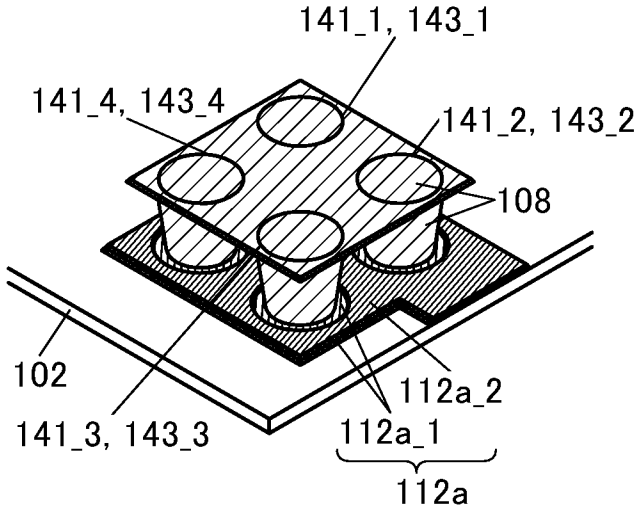


図18D

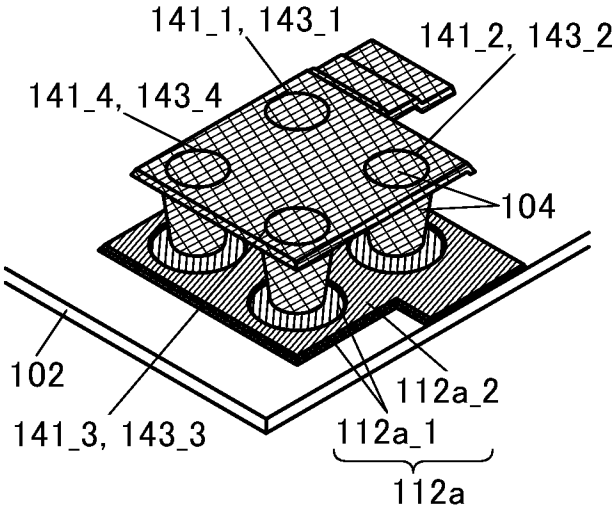


図 19A

40

19/51

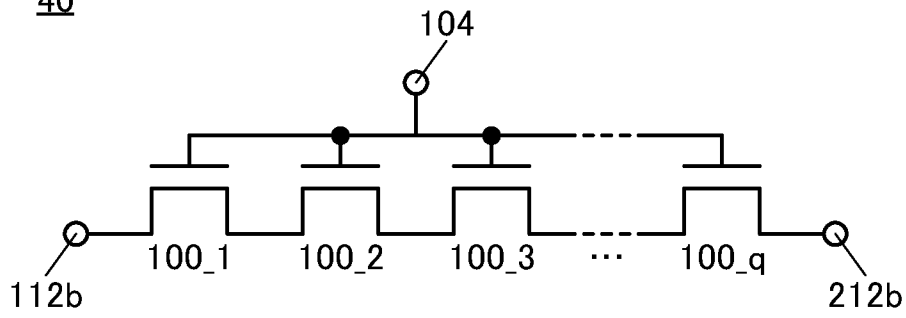


図 19B

40

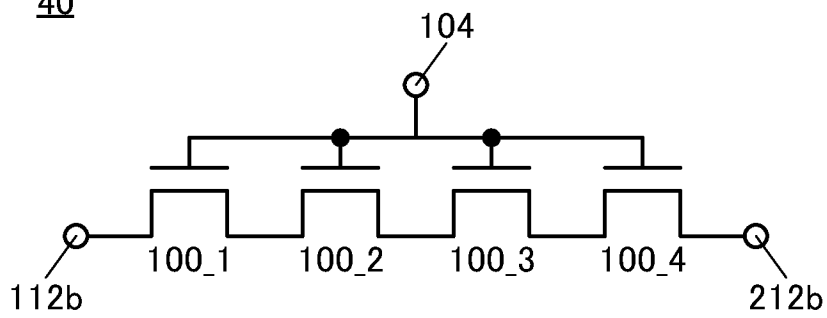


図 19C

40

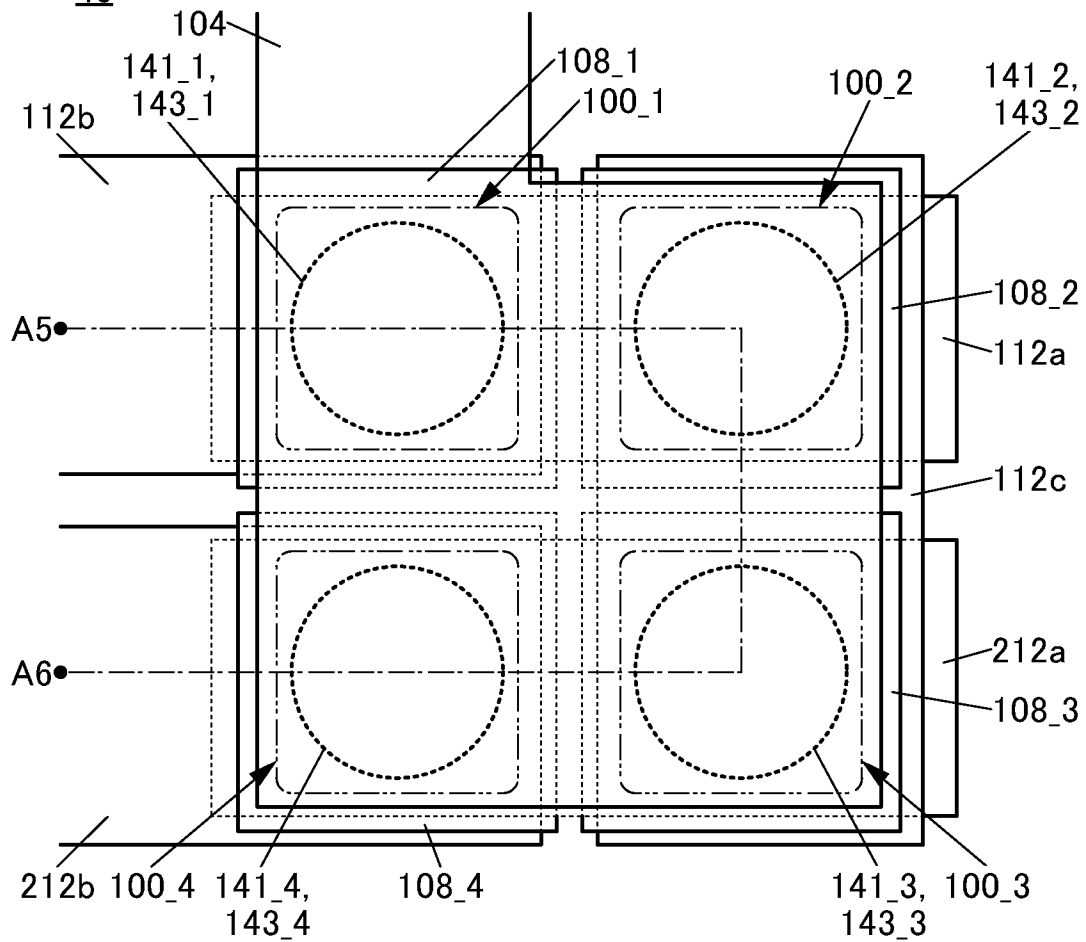


図20

40

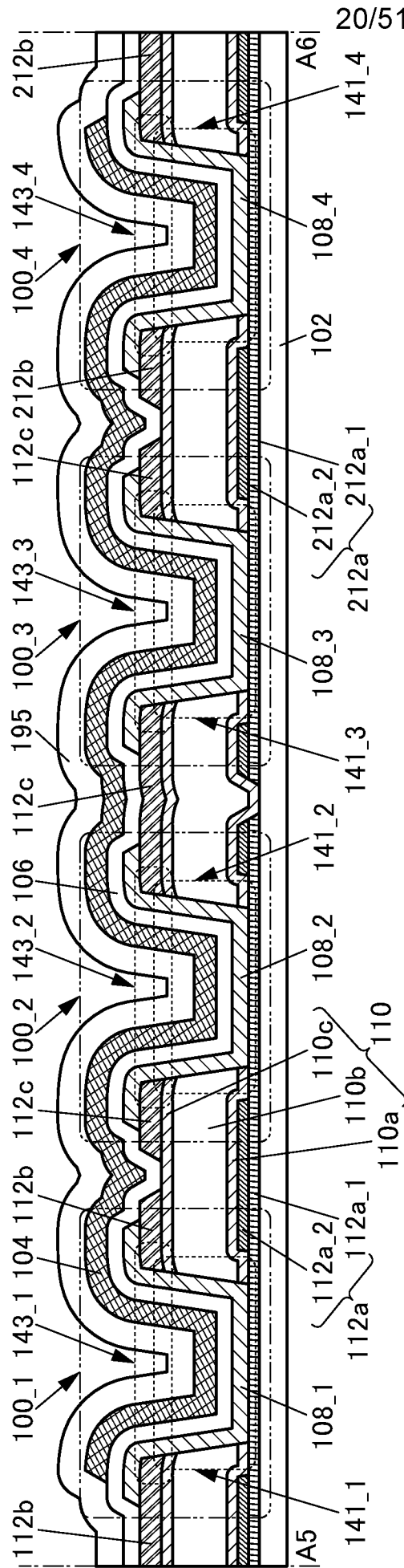


図21

40

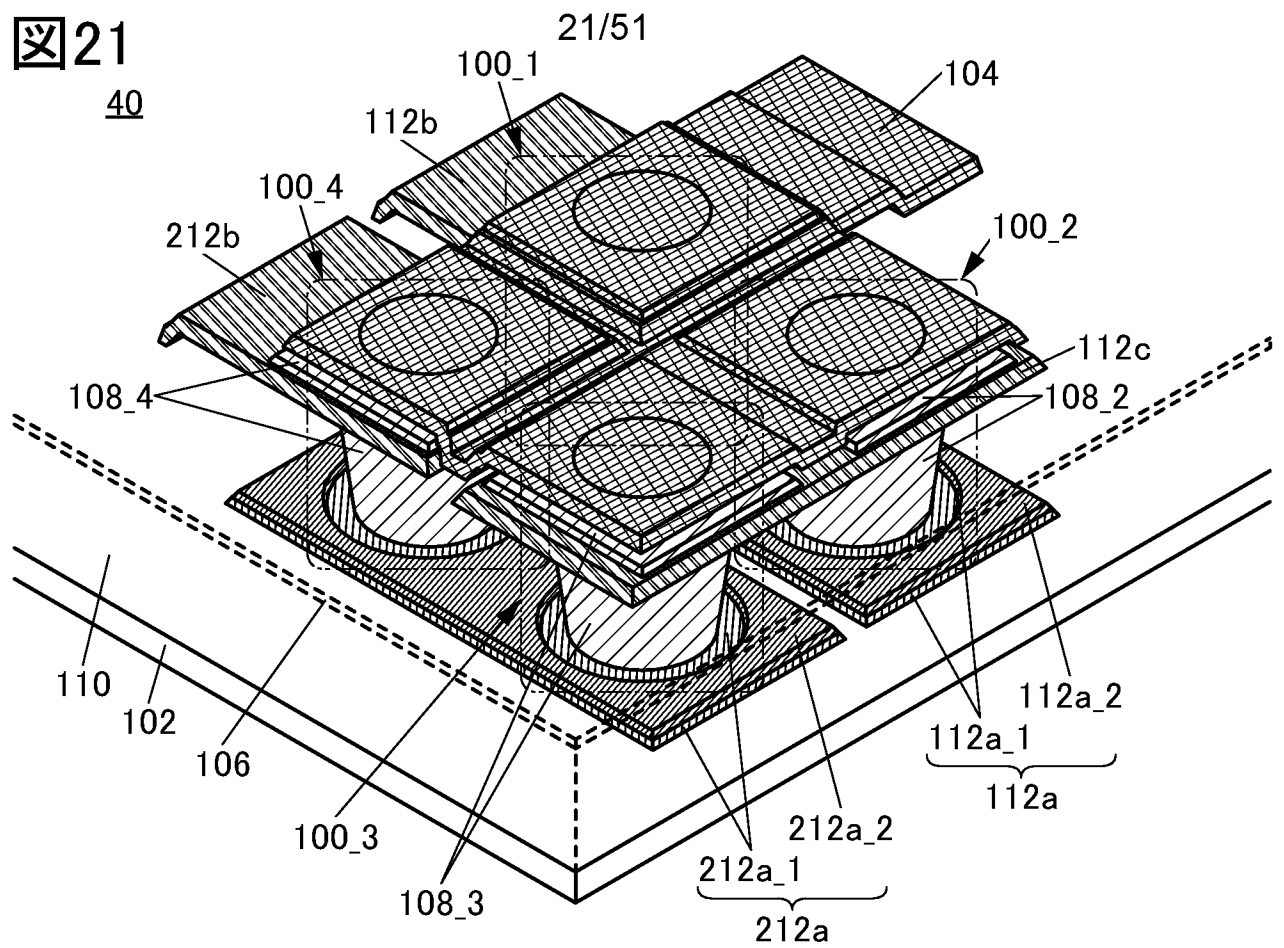


図22A

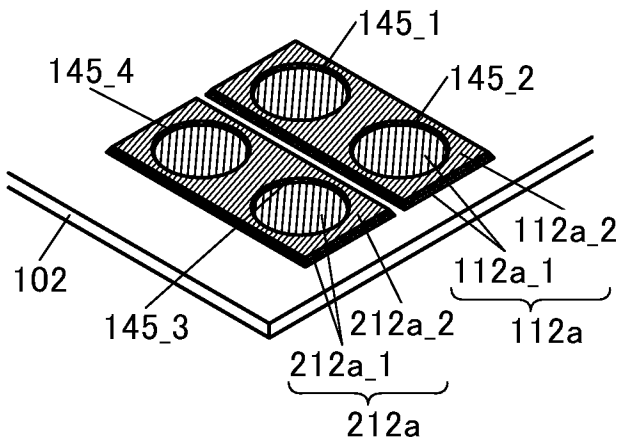


図22B

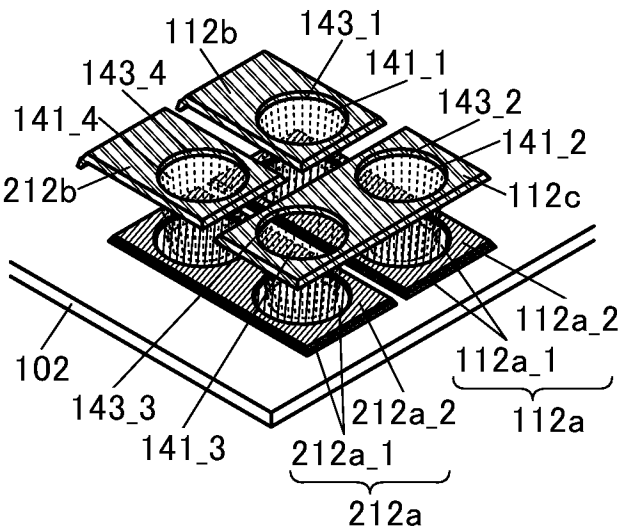


図22C

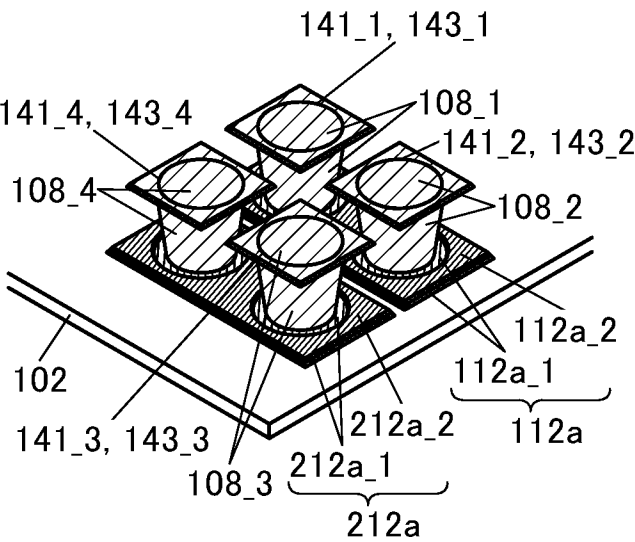
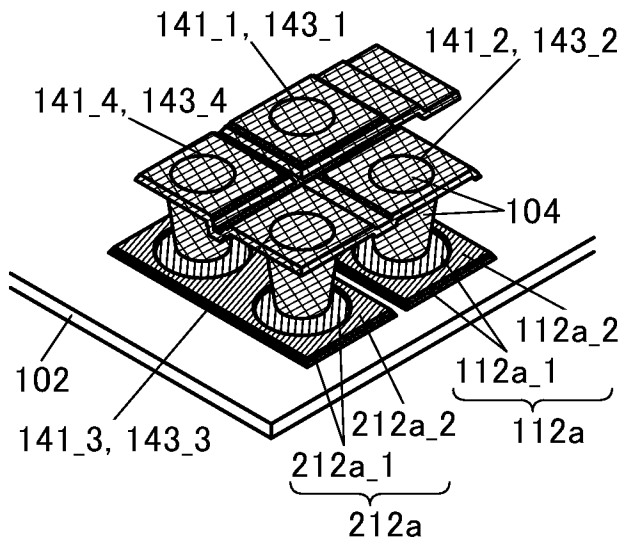
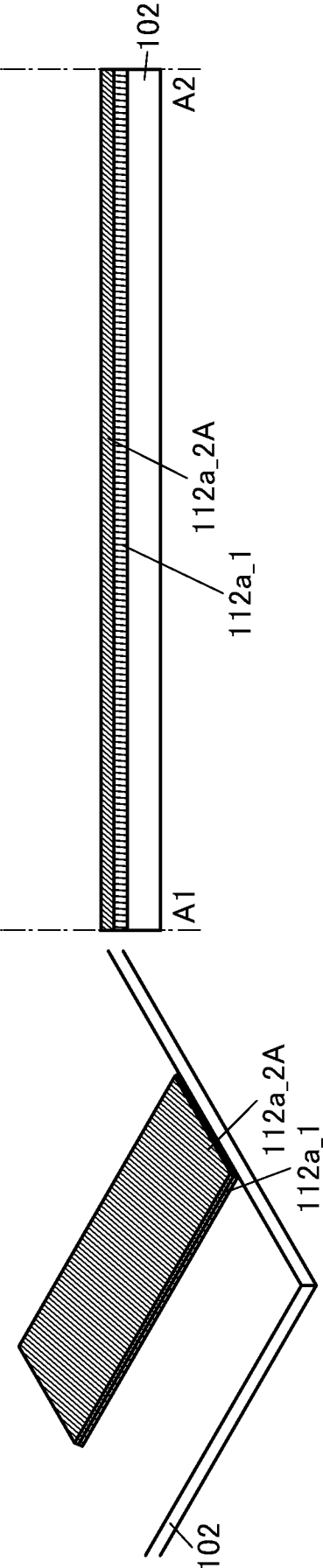


図22D



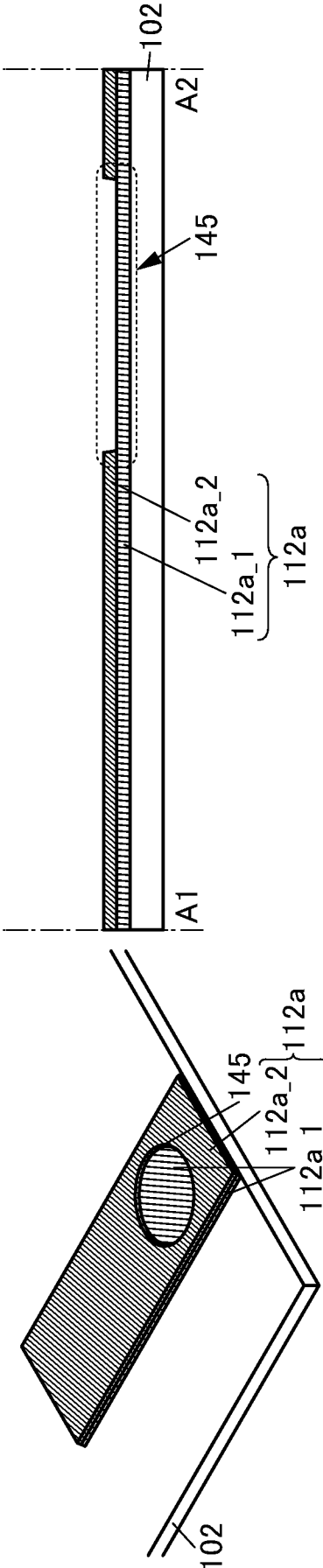
23A1

23A2

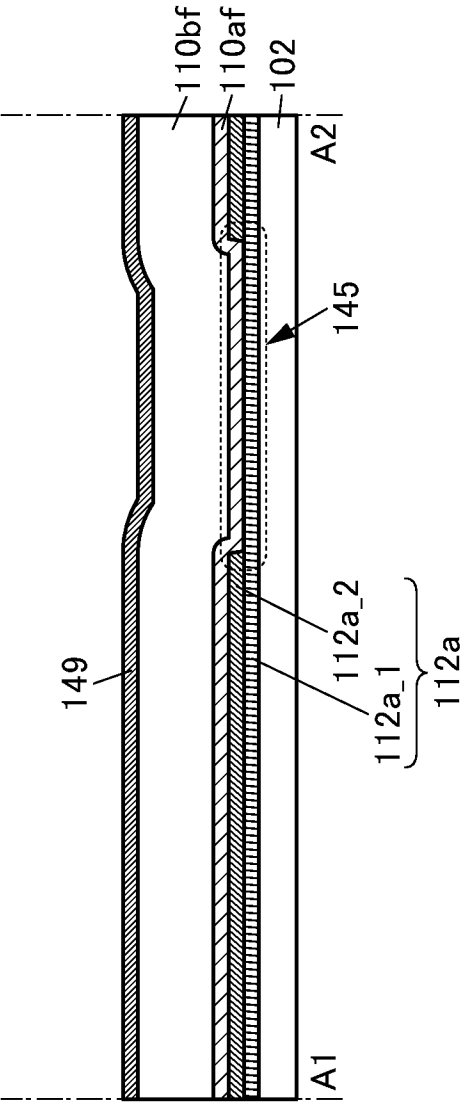


23B1

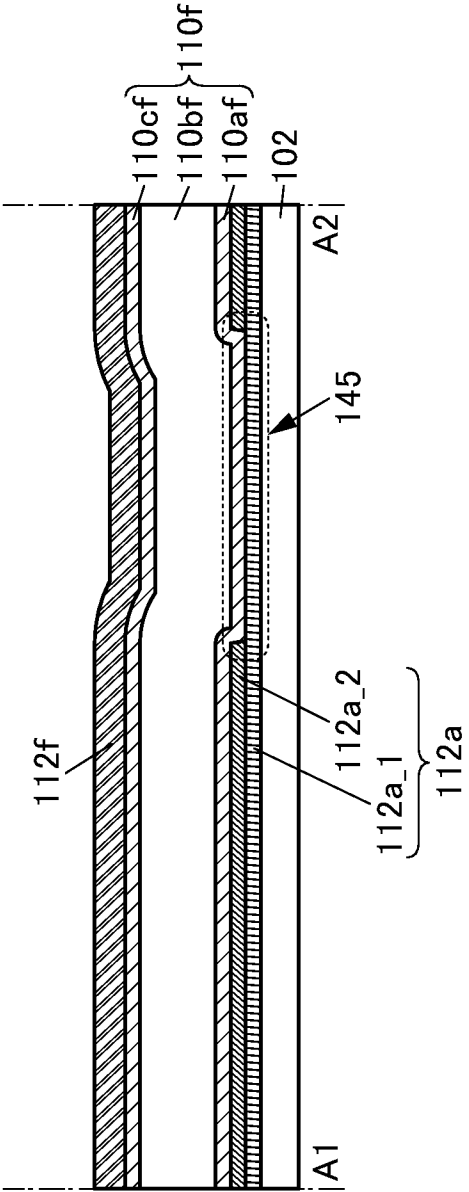
23B2



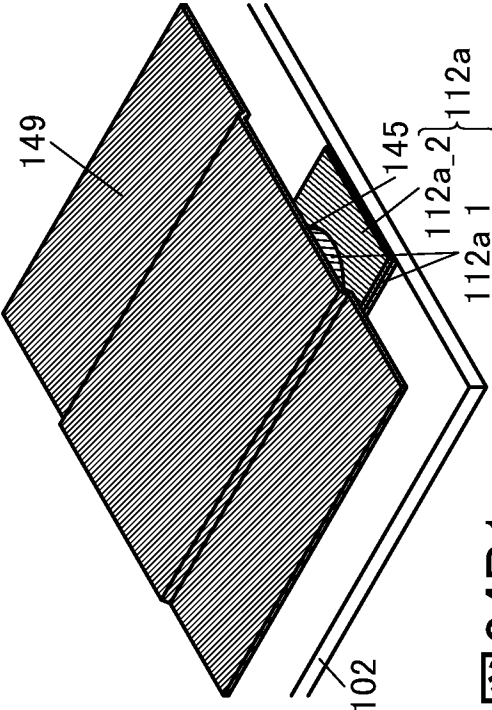
24A2



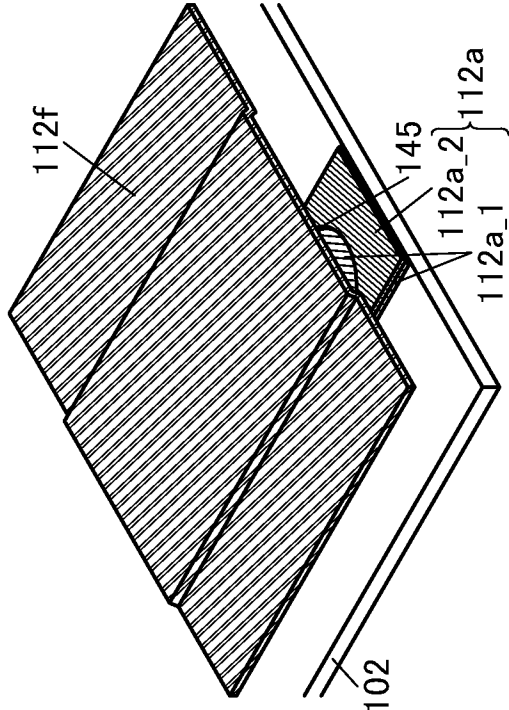
24B2



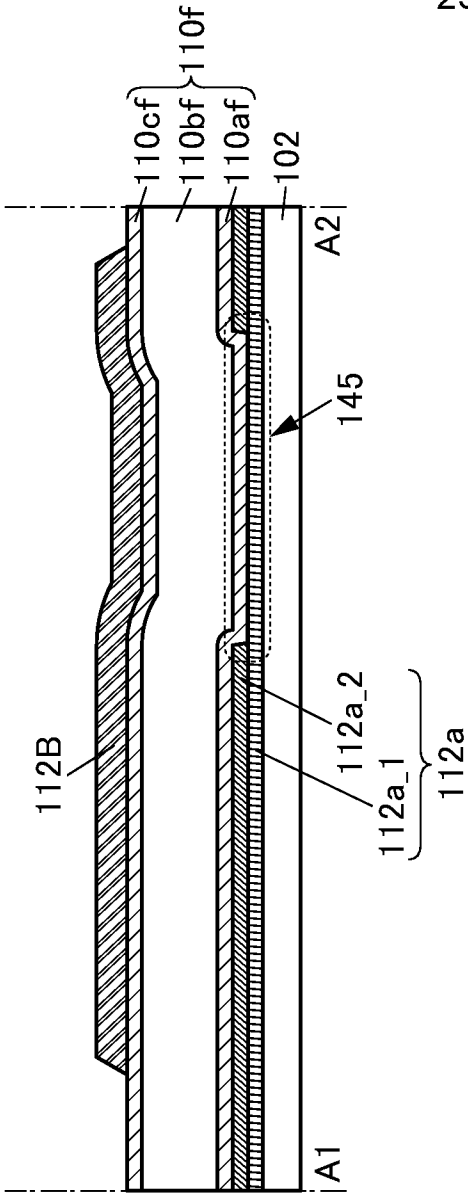
24A1



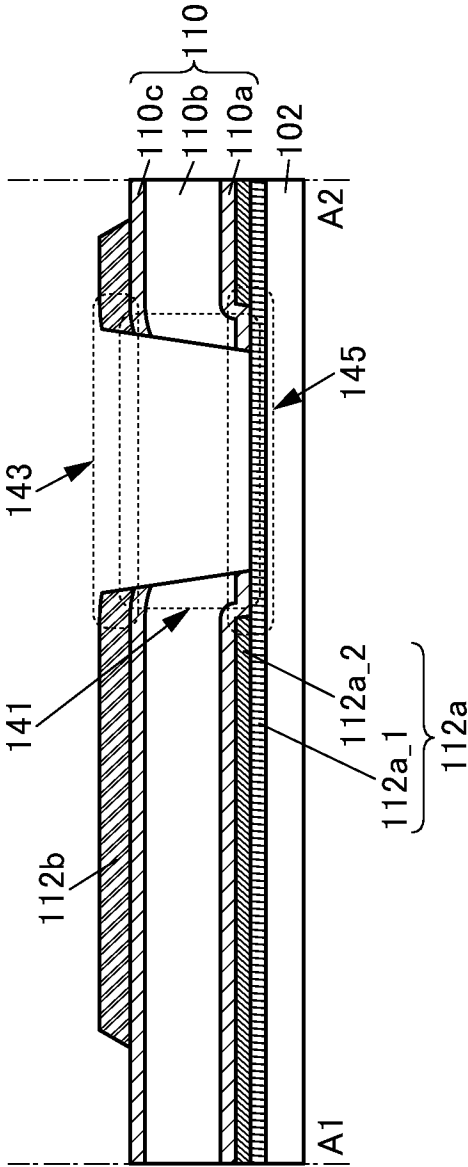
24B1



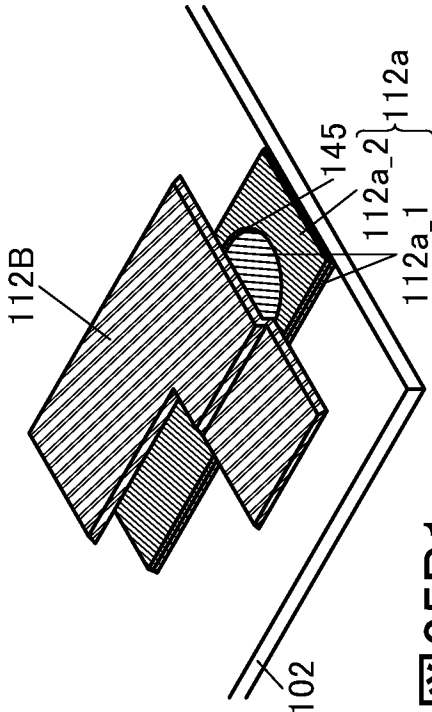
25A1



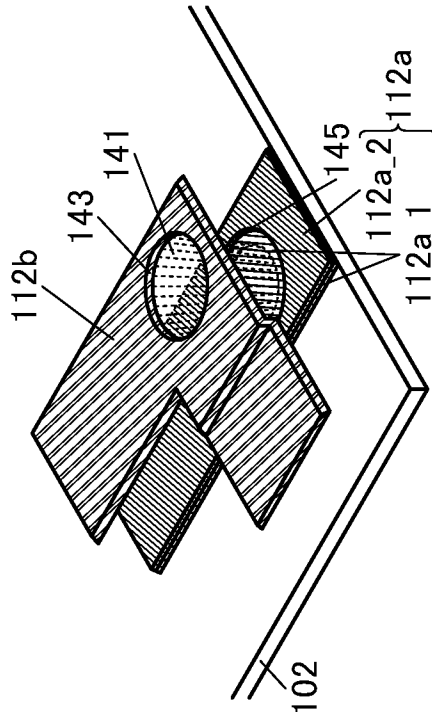
25B1

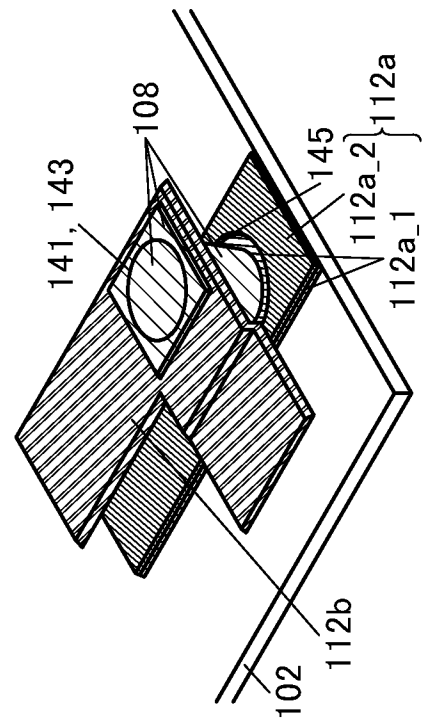
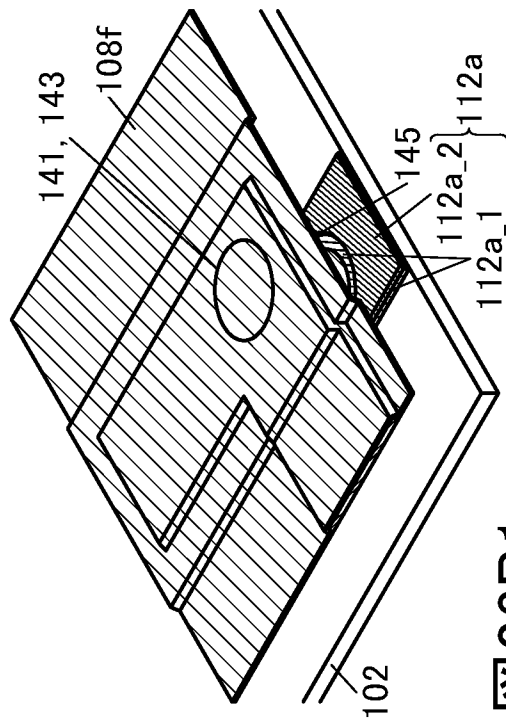
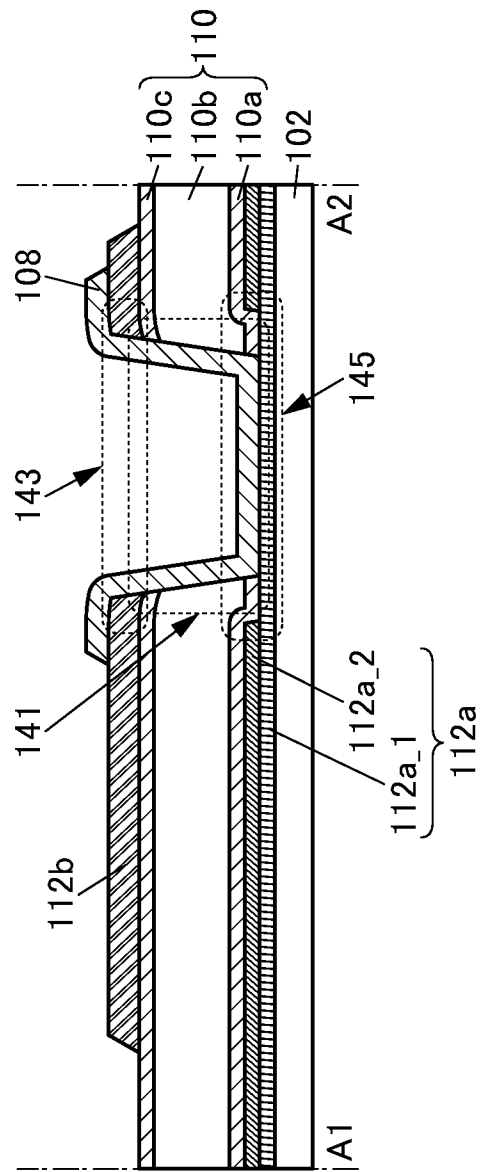
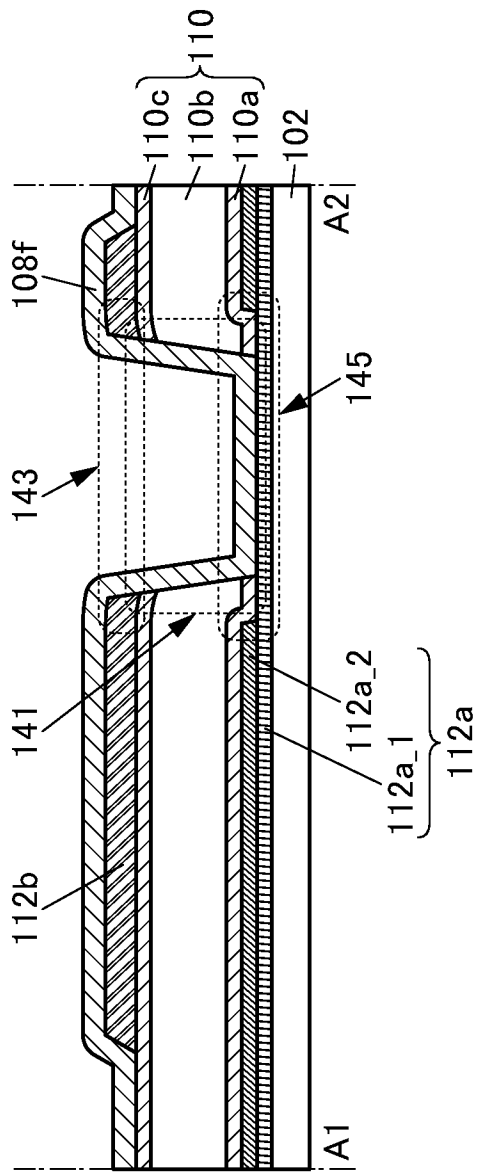


25A2

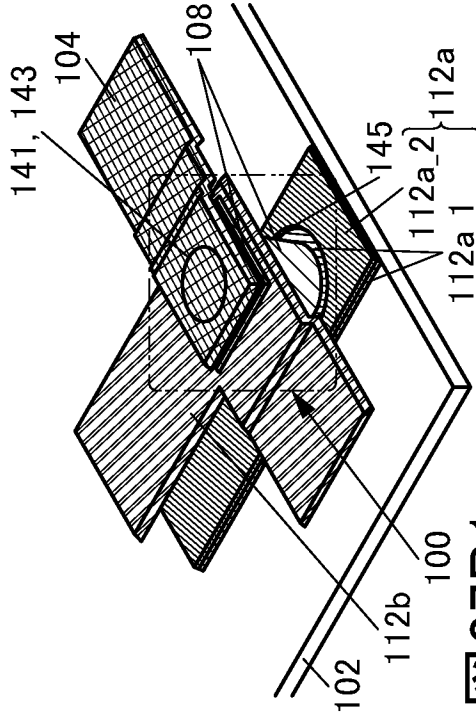


25B2

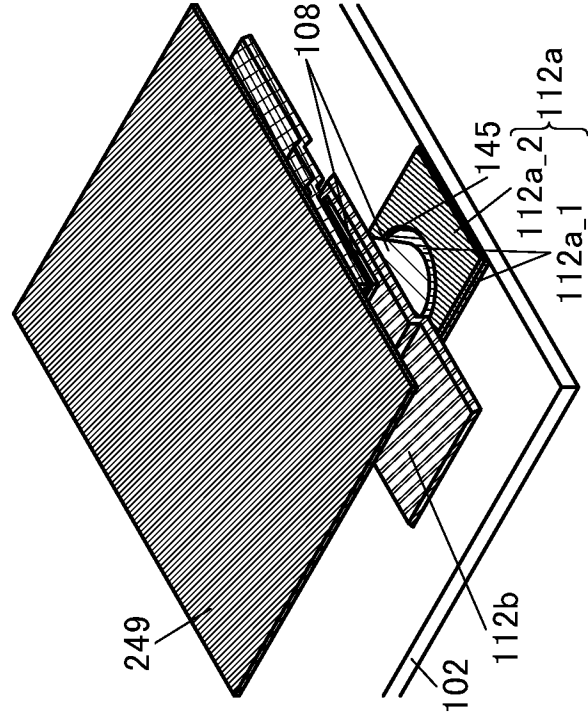




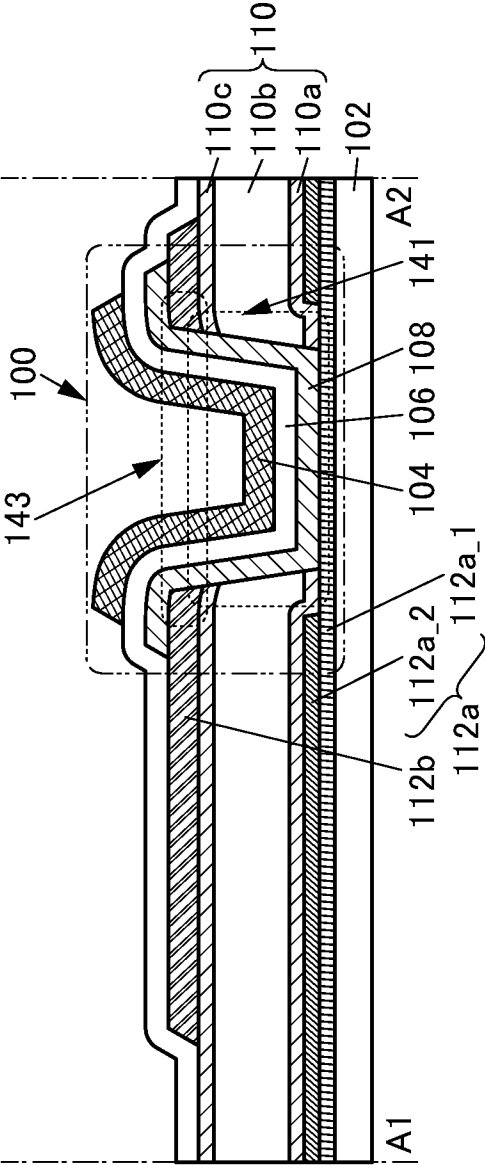
27A1



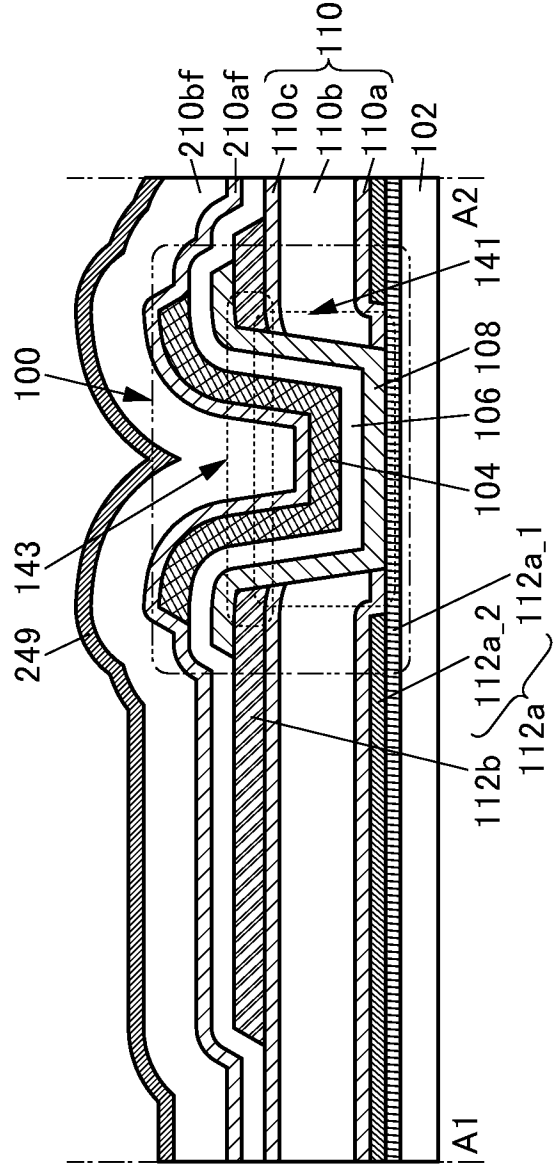
27B1



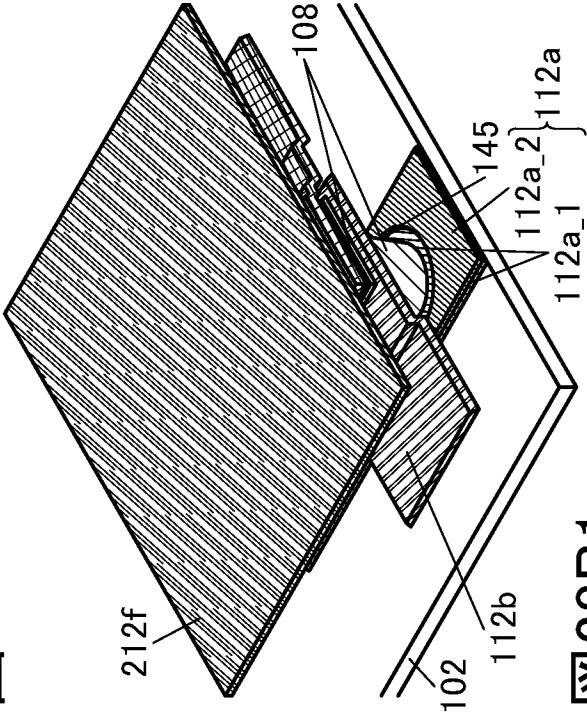
27A2



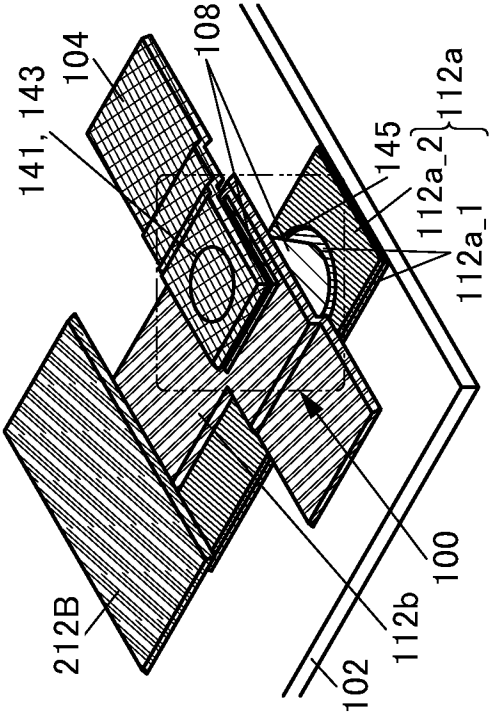
27B2



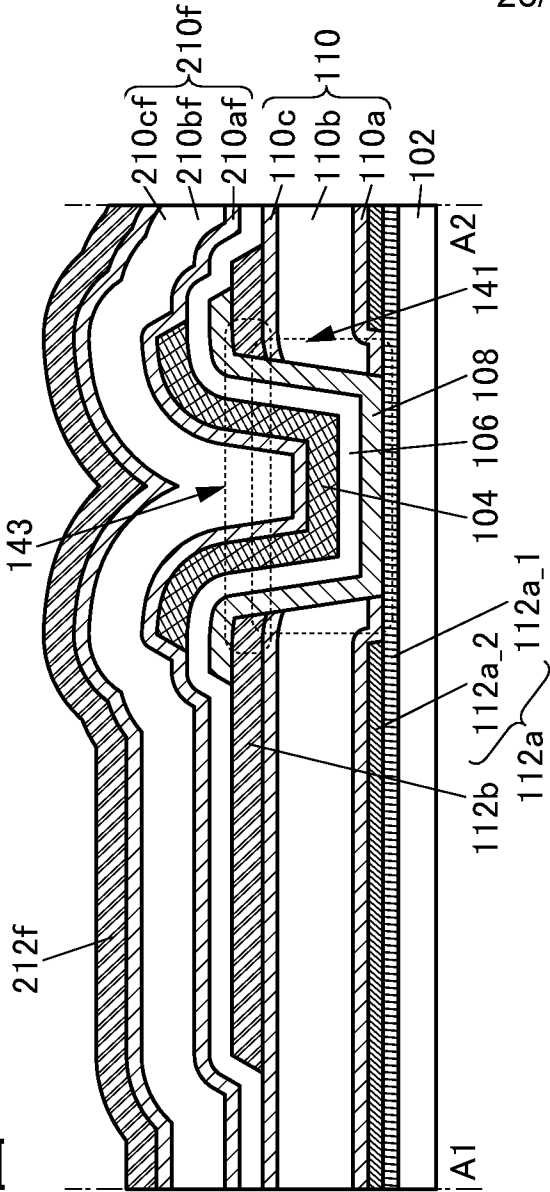
28A1



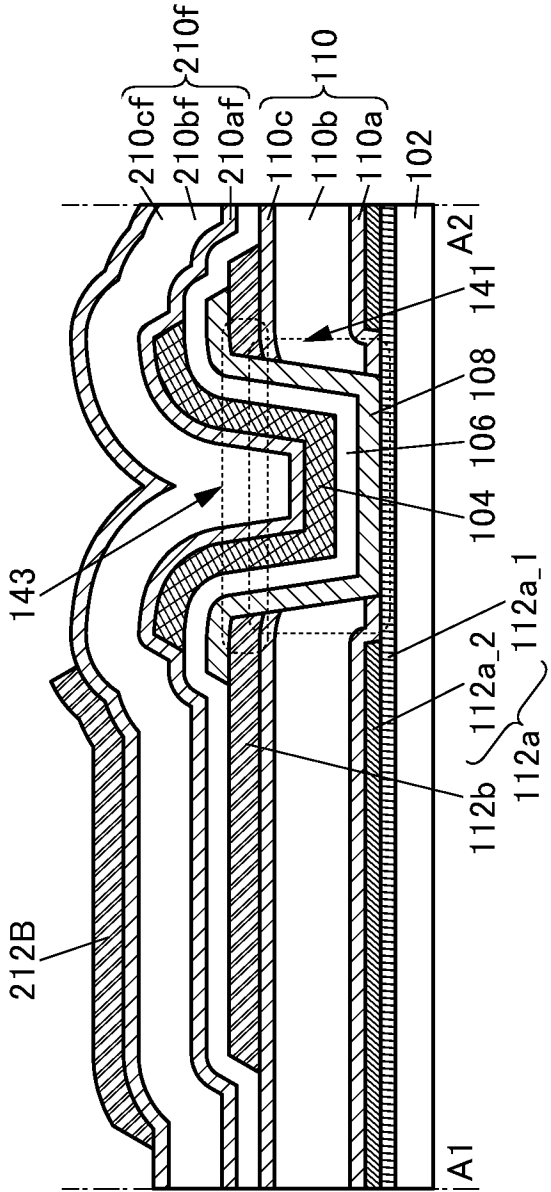
28B1

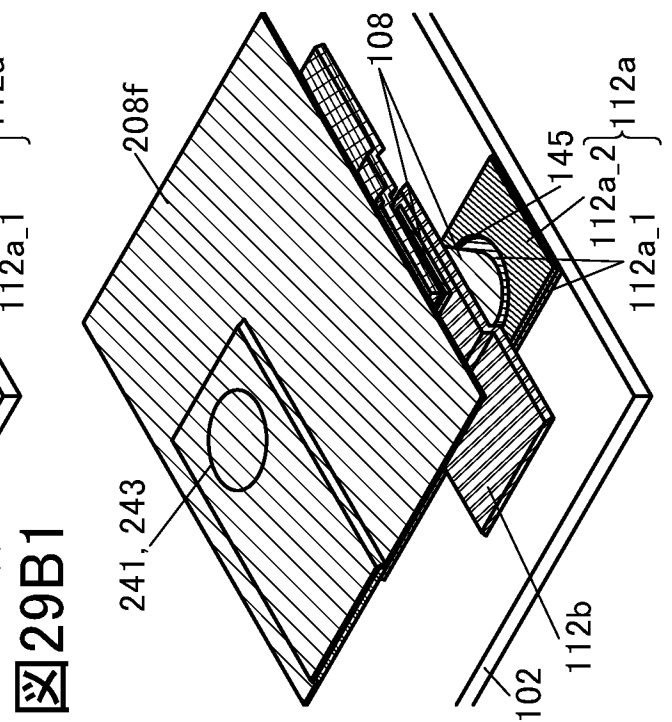
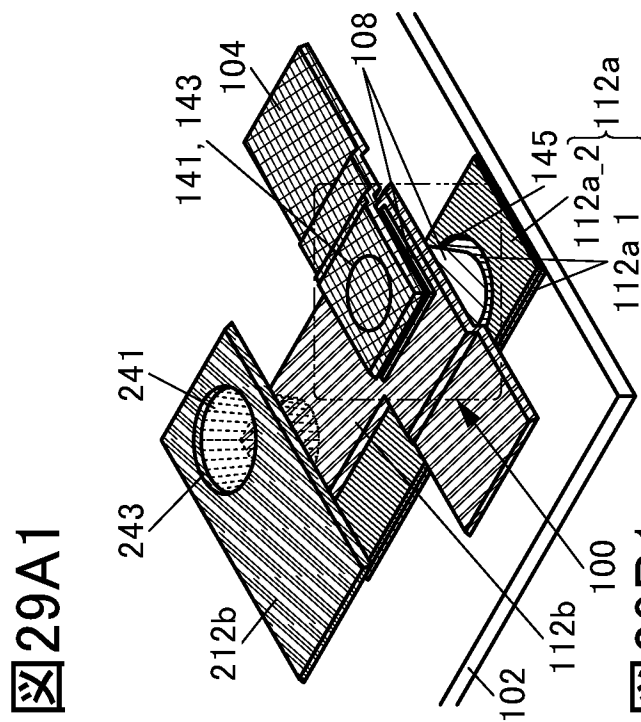
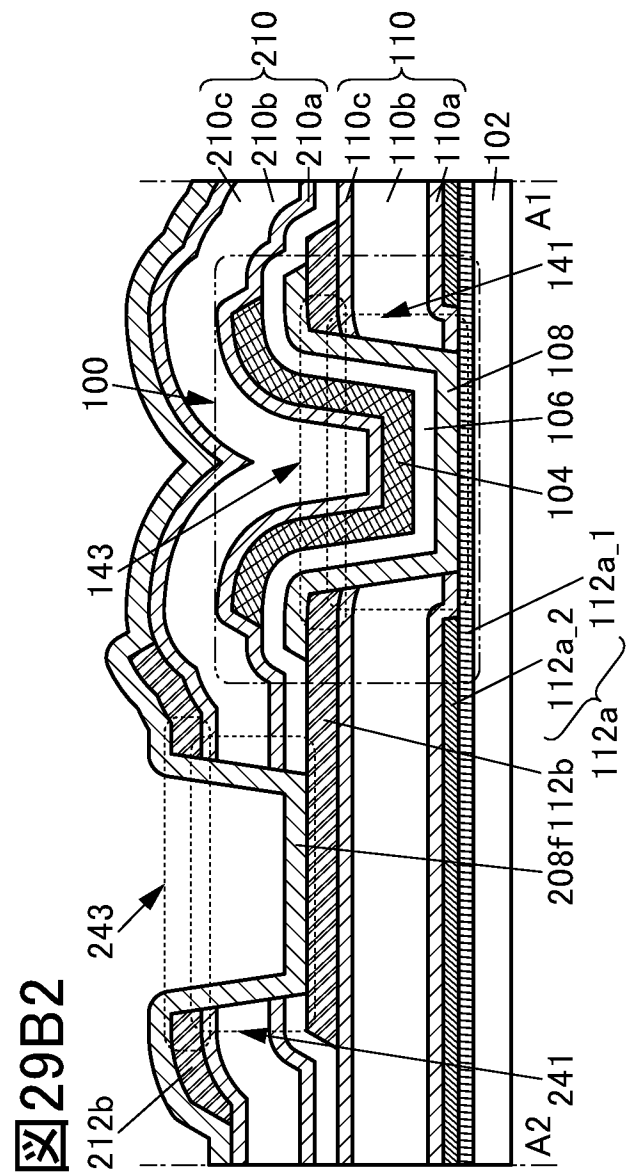
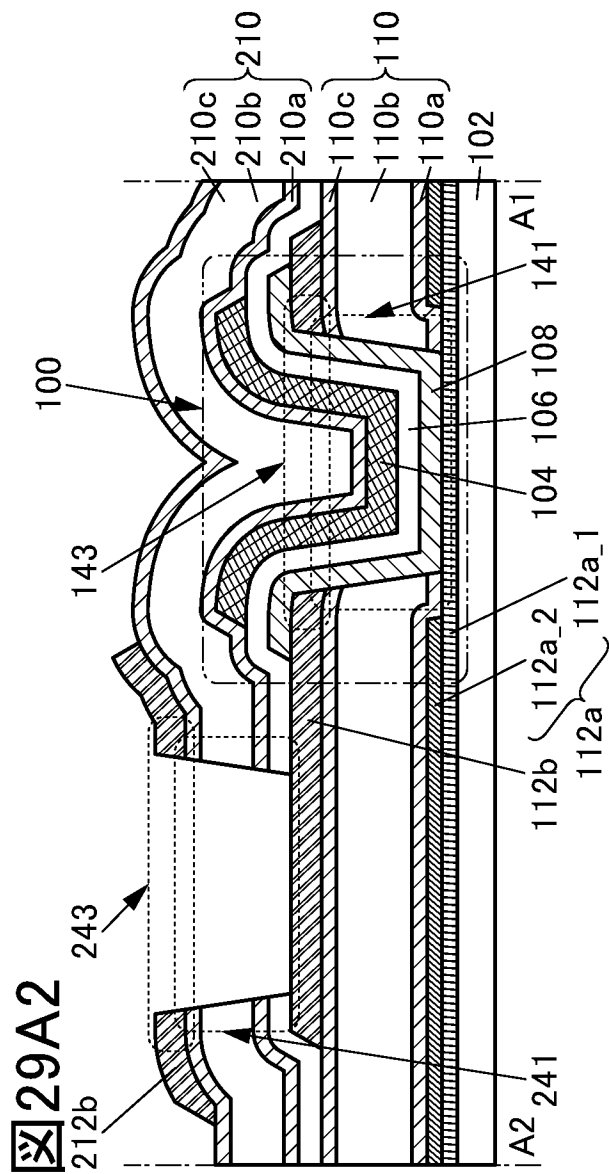


28A2



28B2





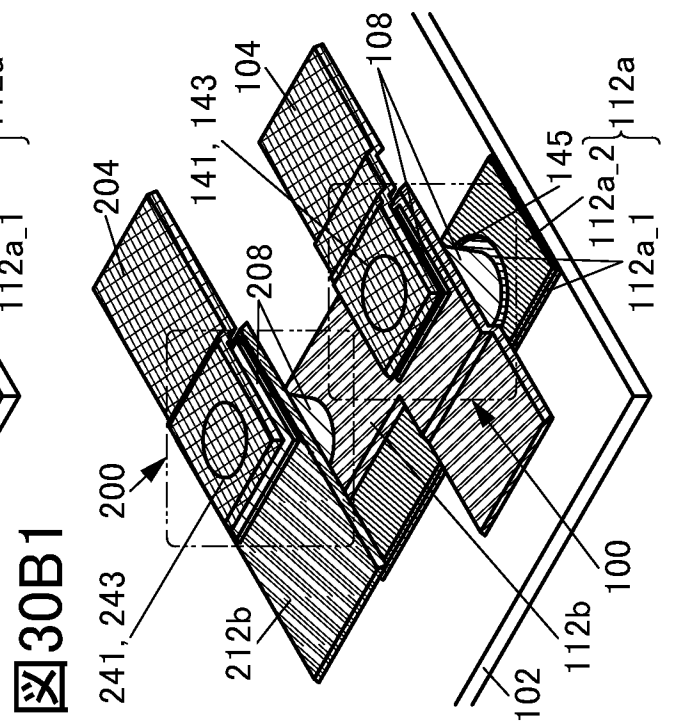
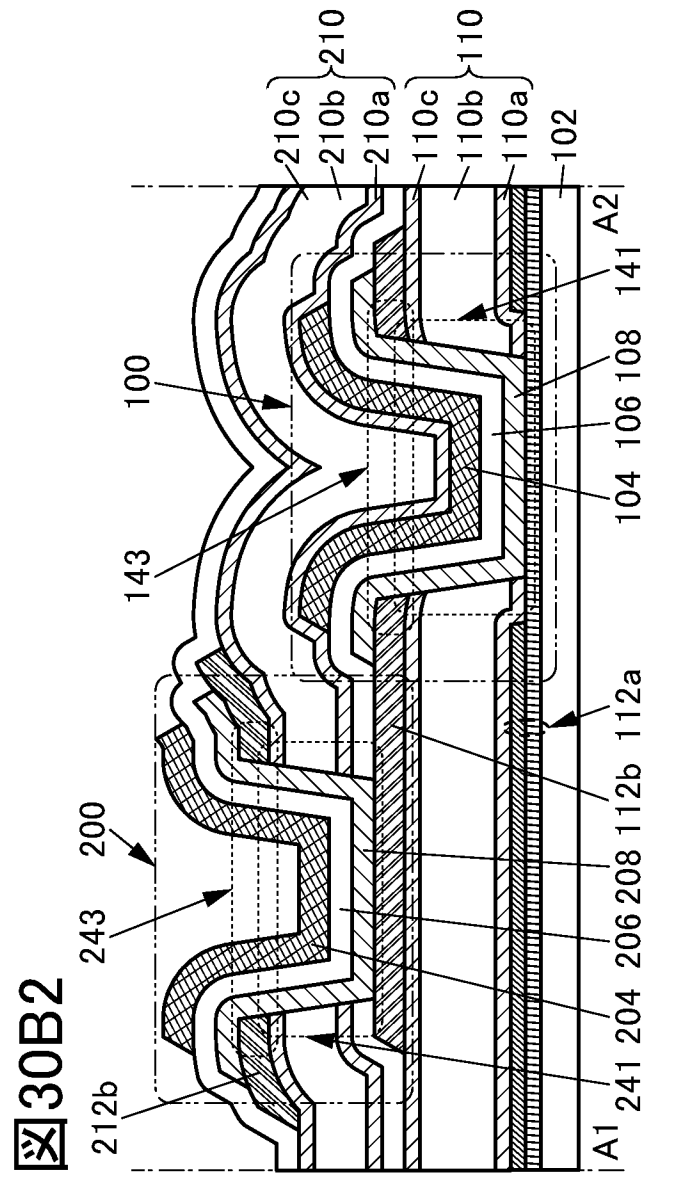
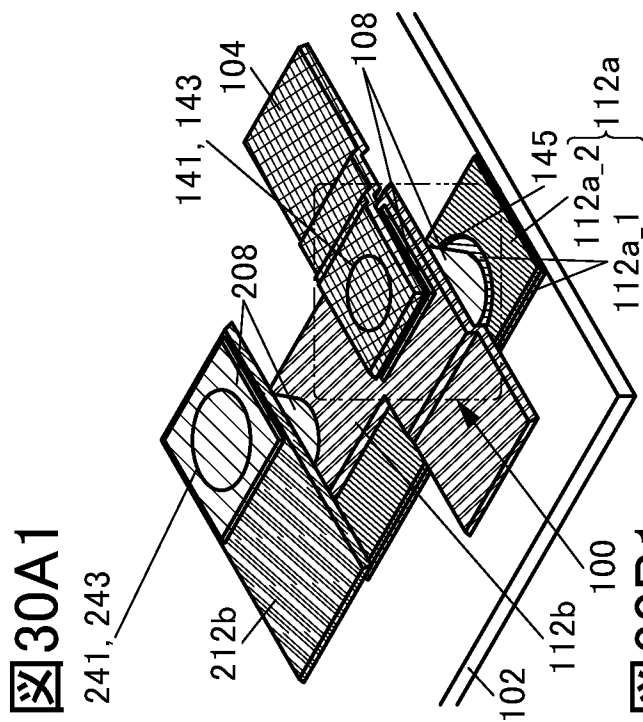
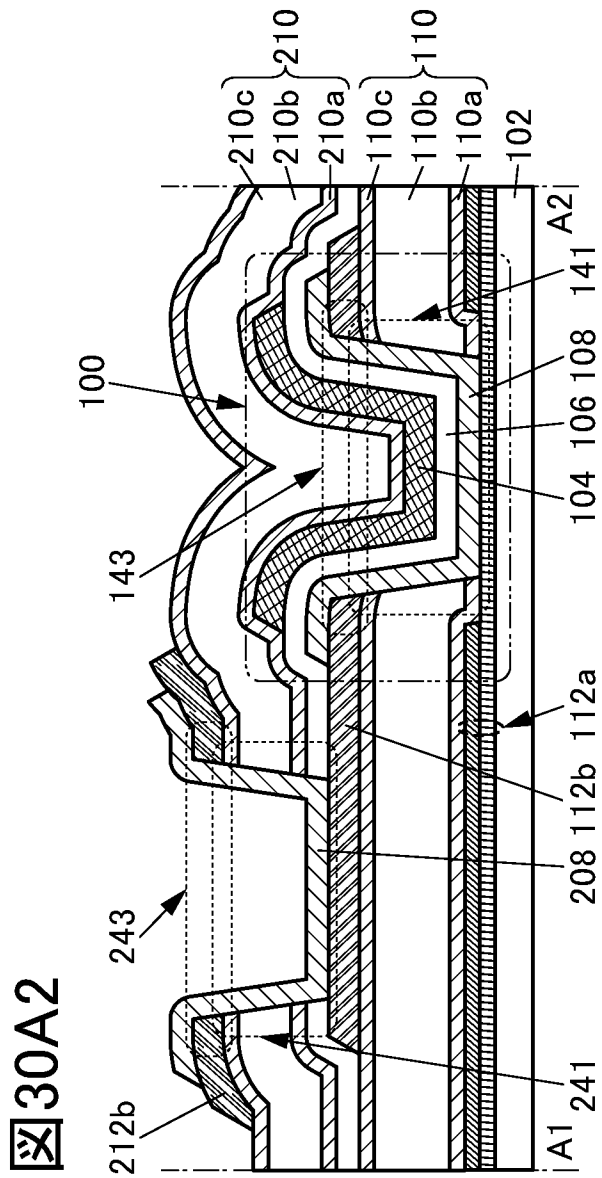


図31A

50

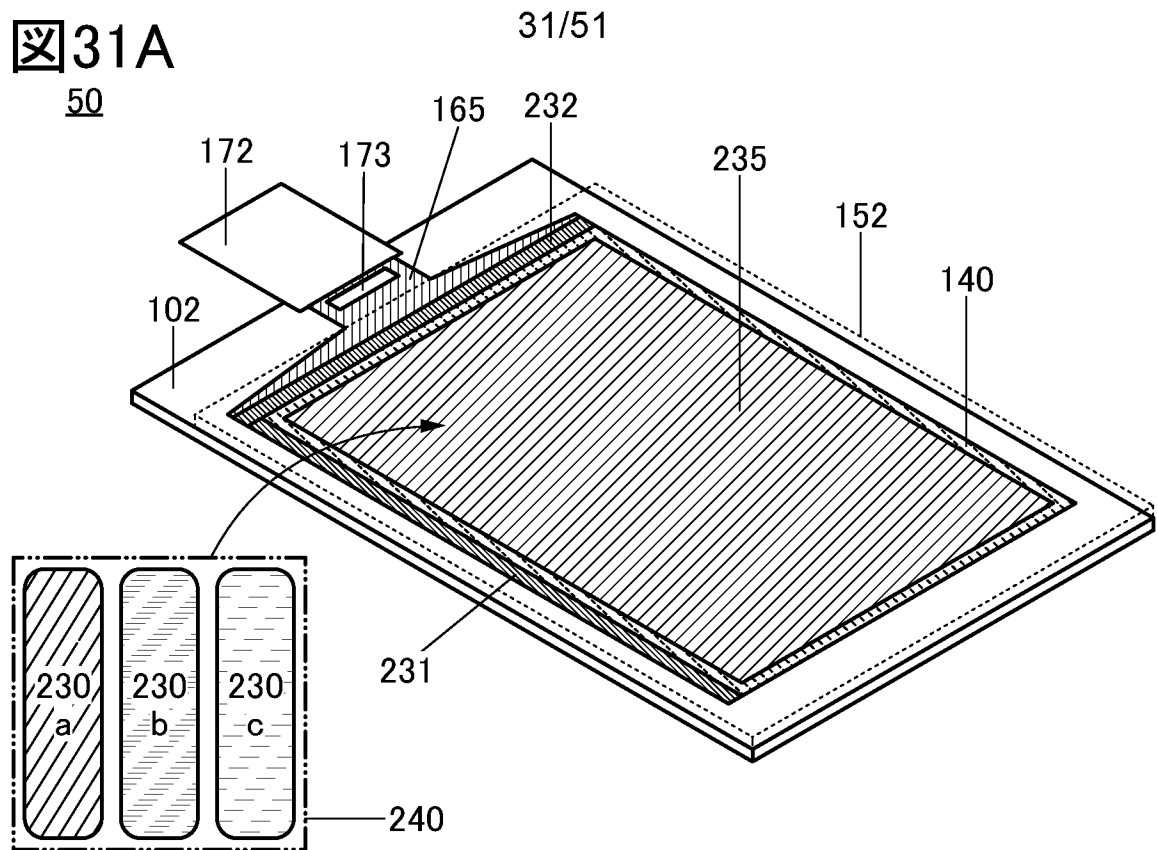


図31B

50

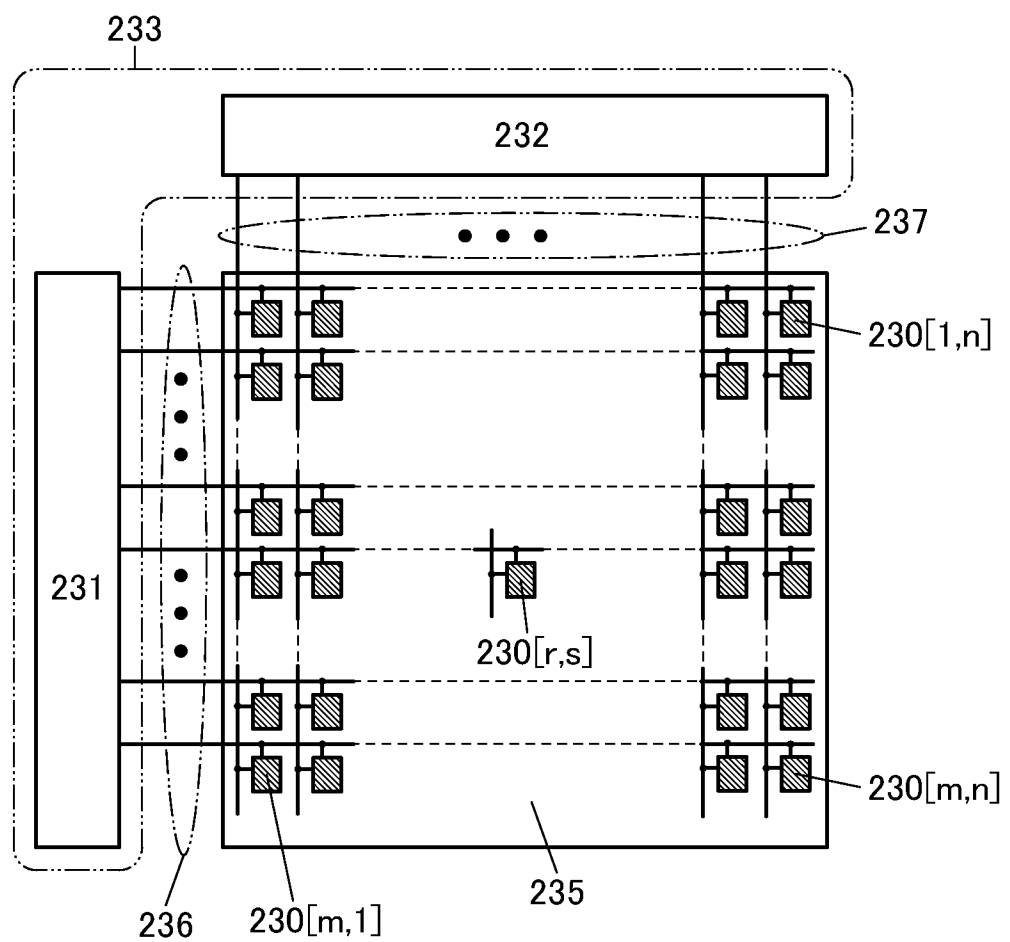


図 32A

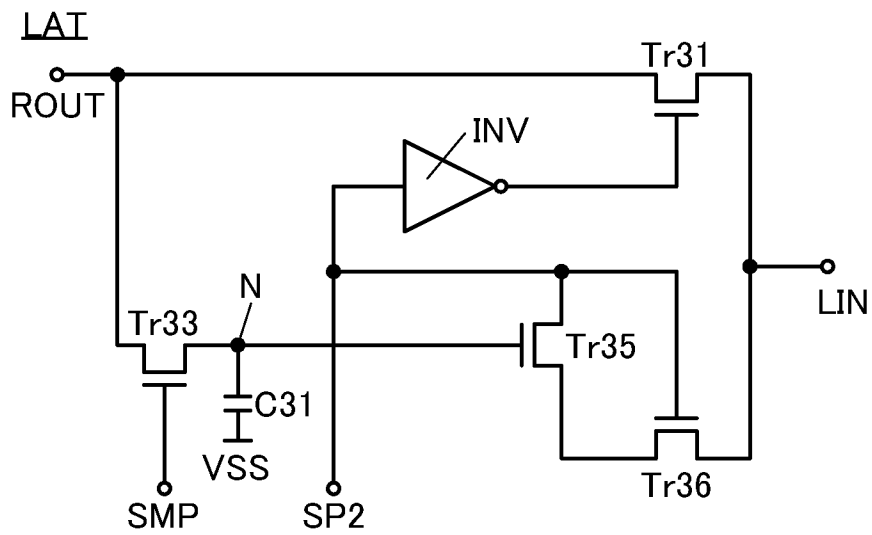
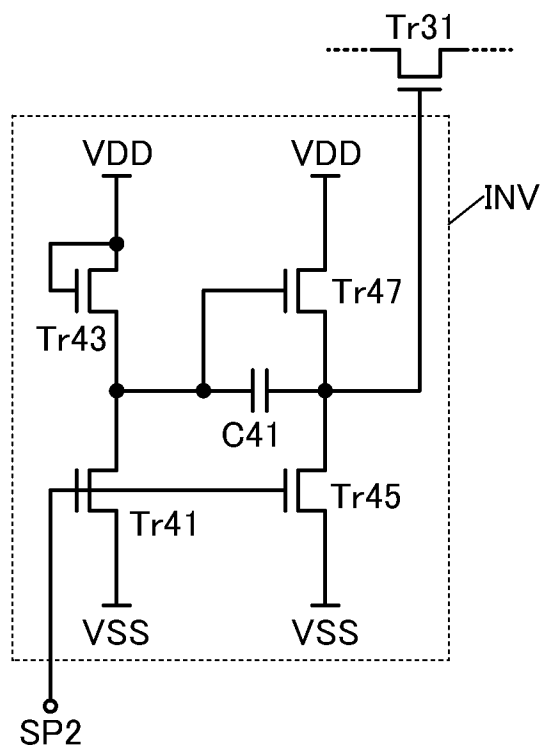
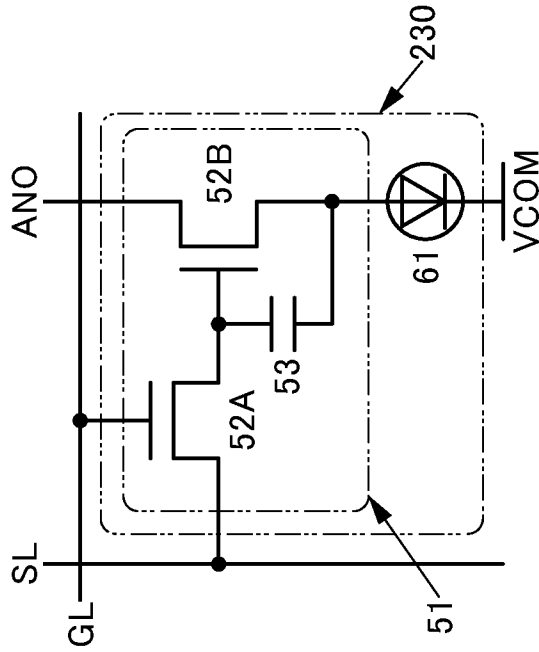


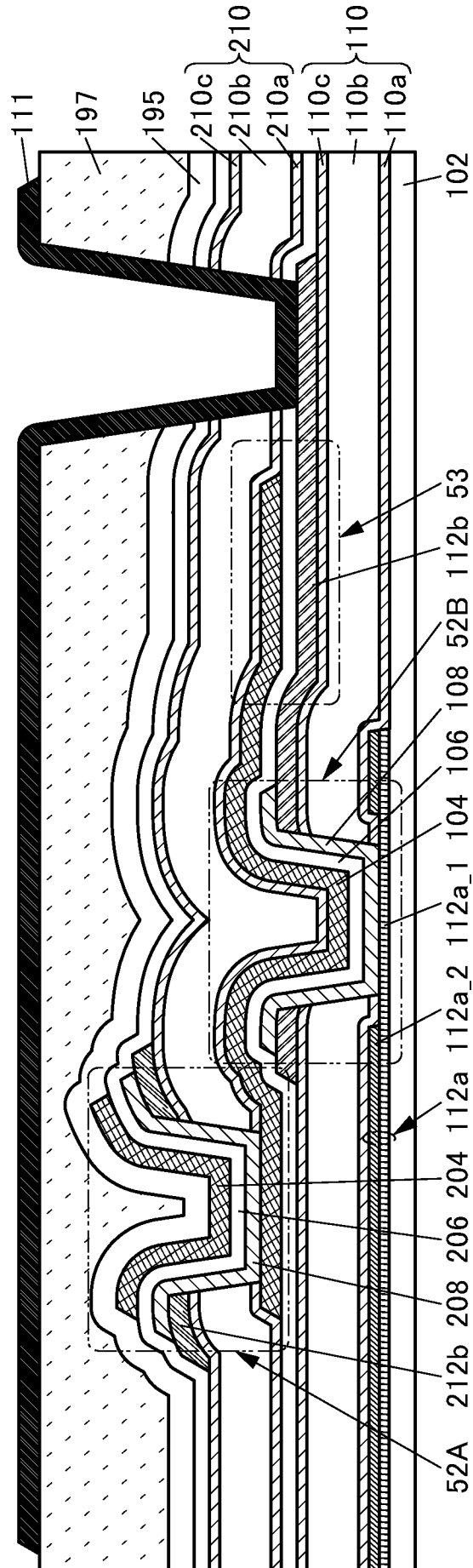
図32B



33A



33B



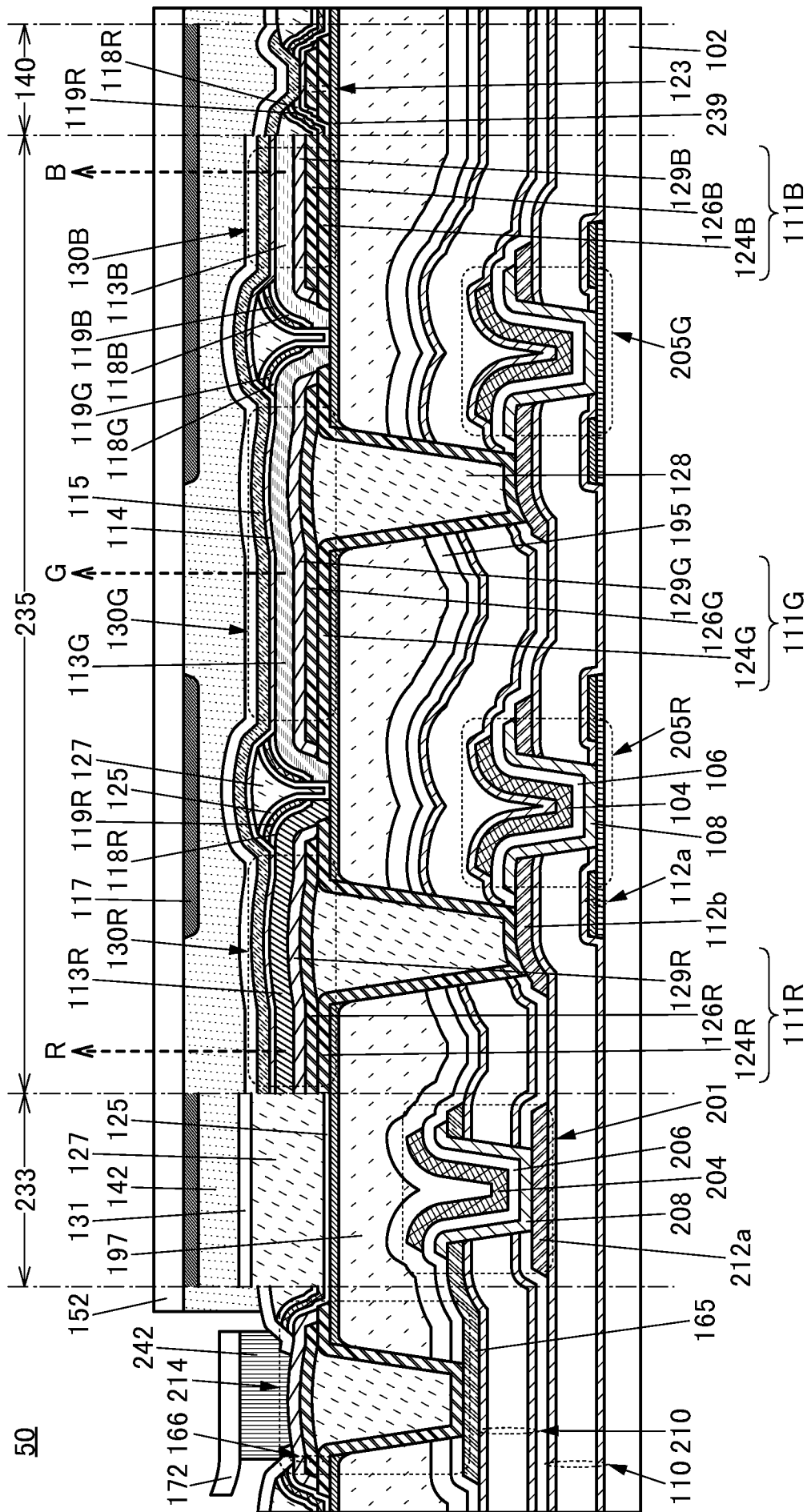


図 35A

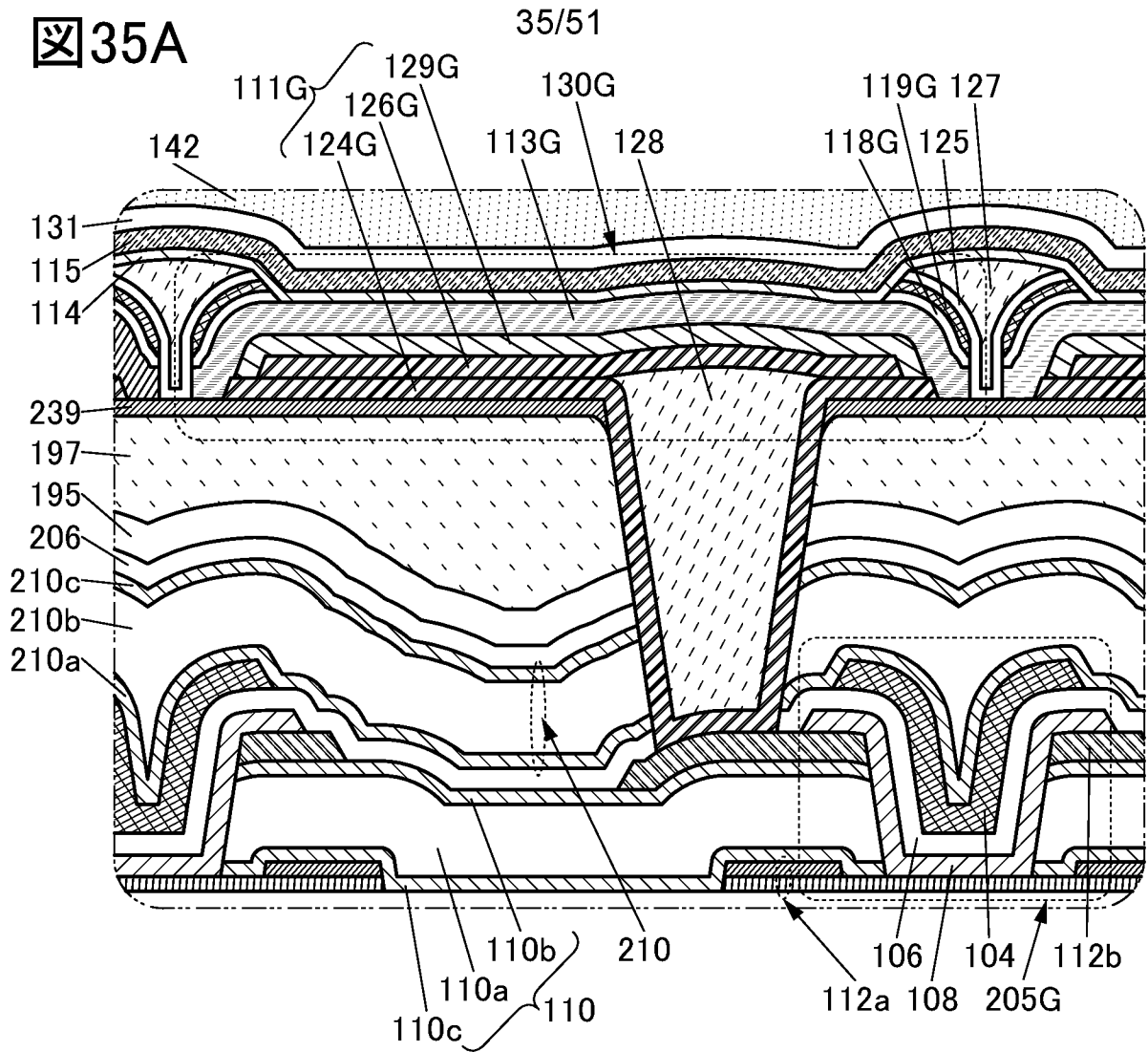


図 35B

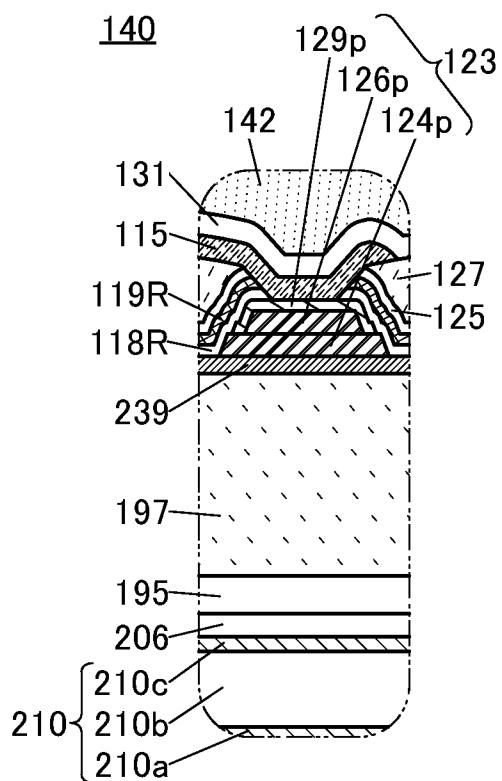


図 35C

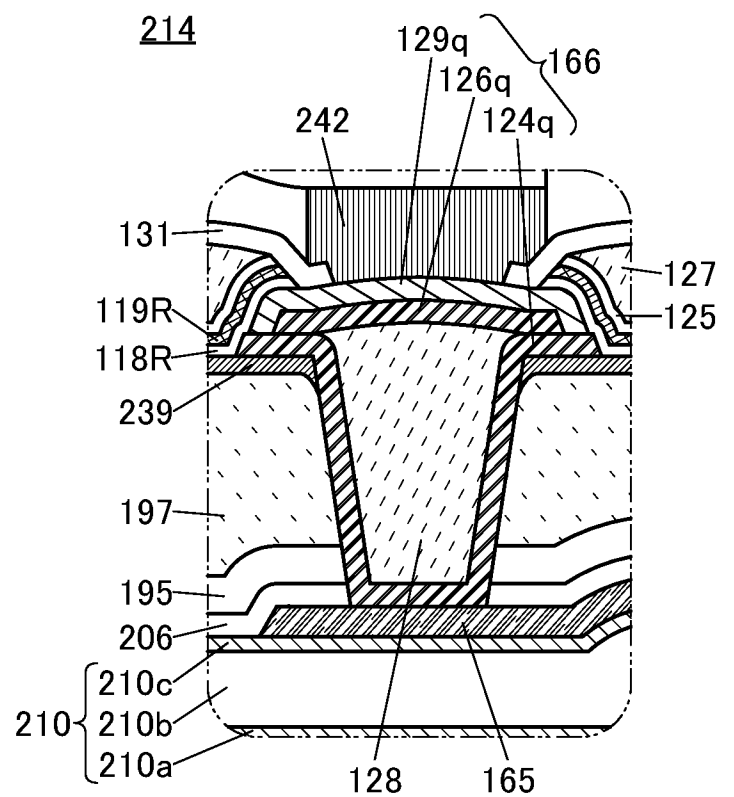


図 36

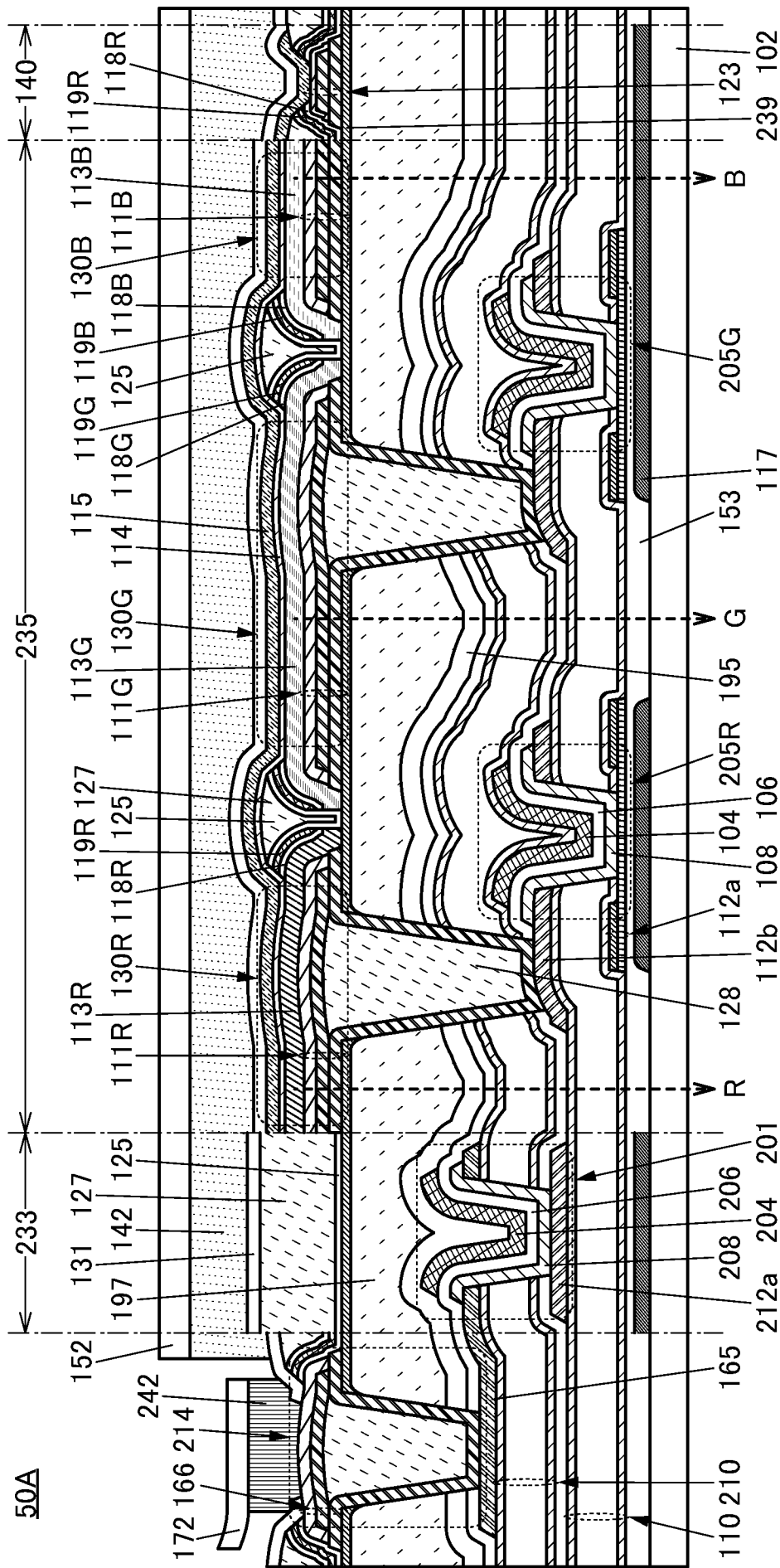


図37A

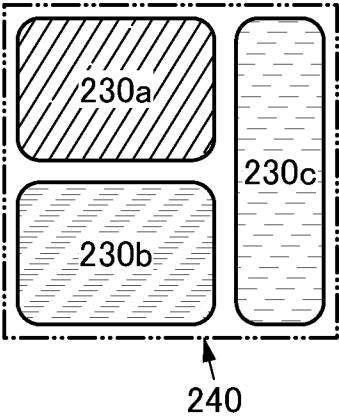


図37B

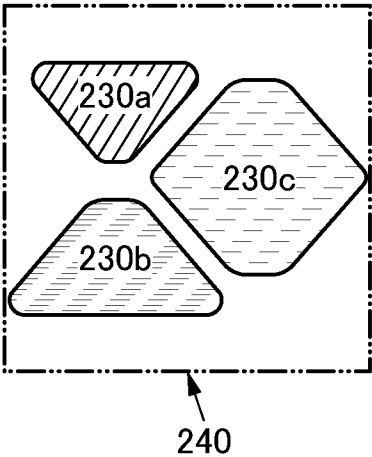


図37C

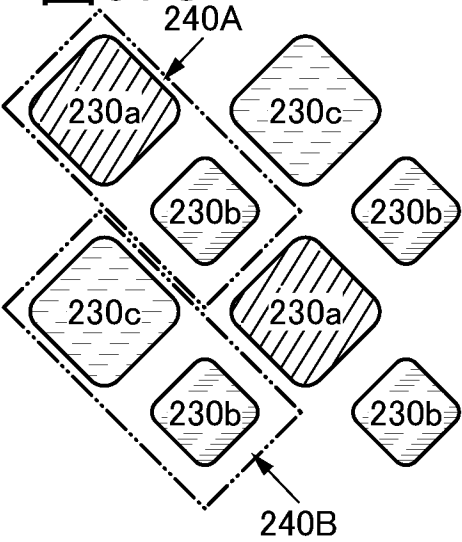


図37D

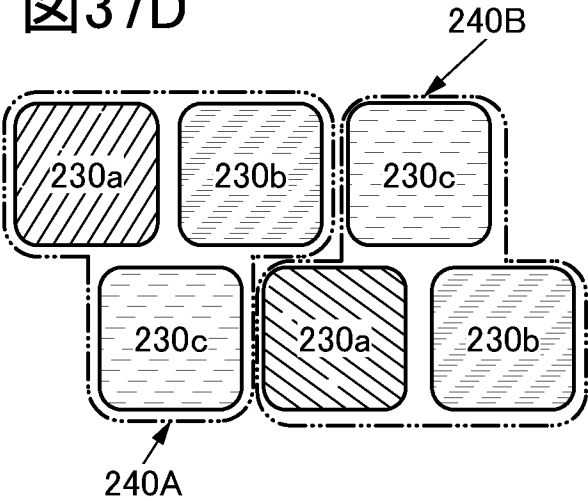


図37E

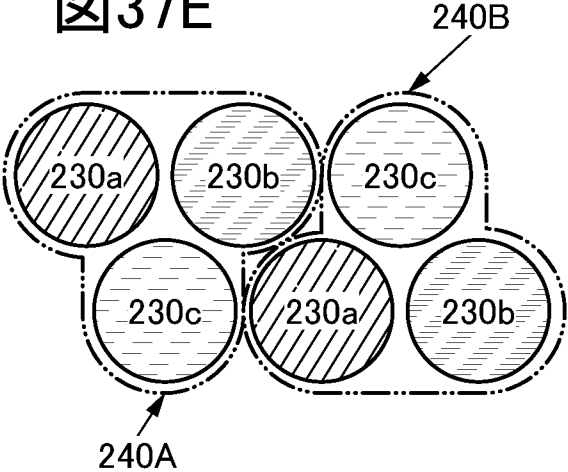


図37F

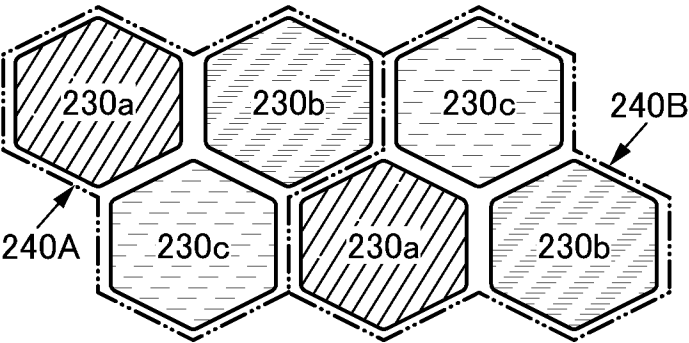


図37G

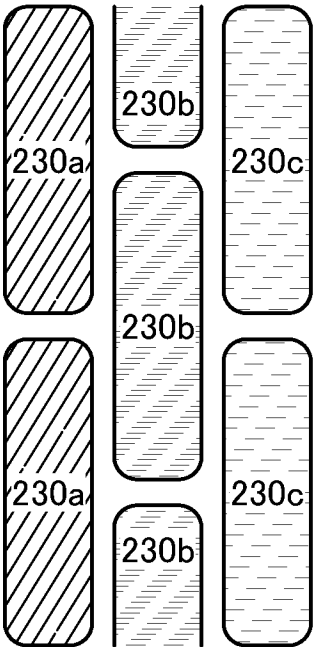


図38A

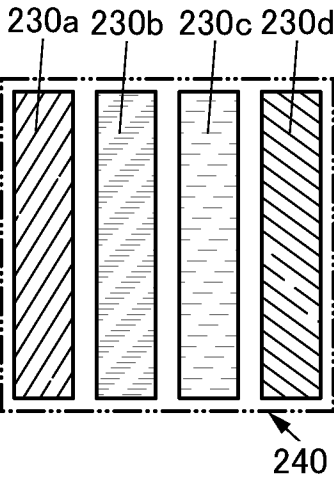


図38B

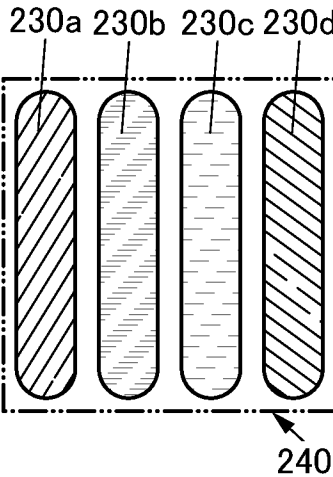


図38C

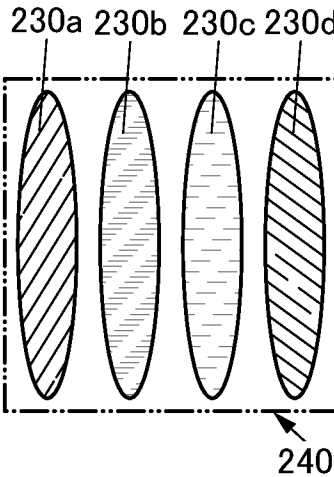


図38D

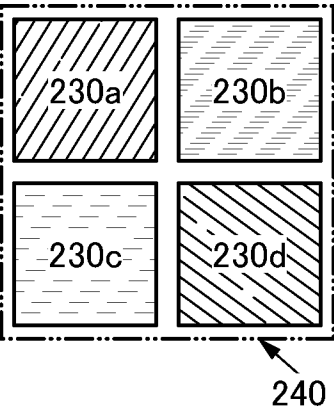


図38E

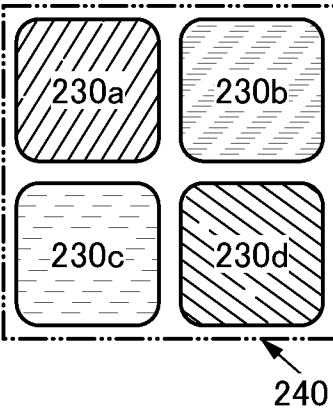


図38F

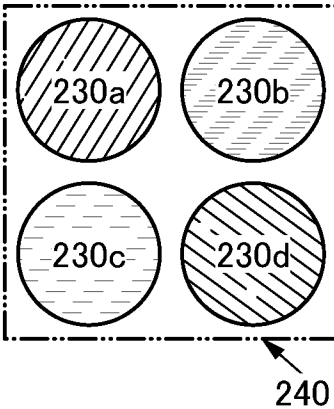


図38G

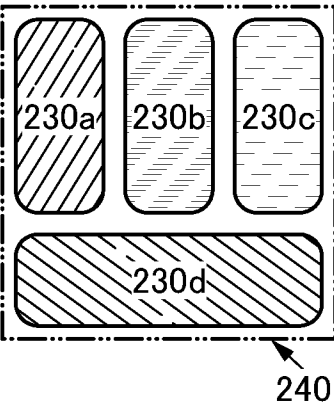


図38H

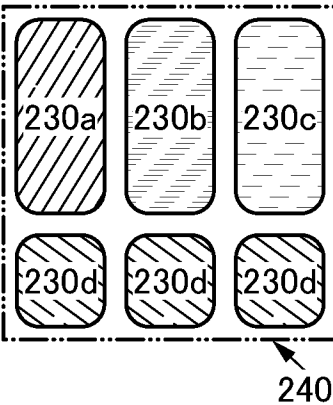


図38I

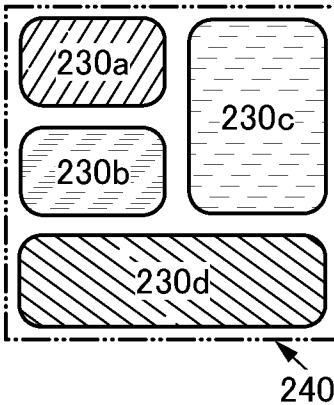


図38J

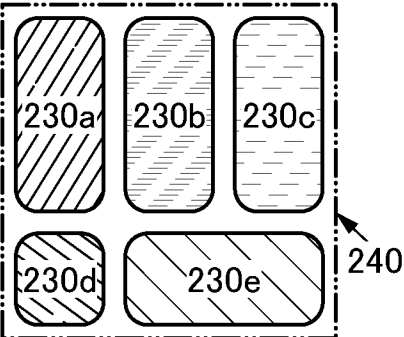


図38K

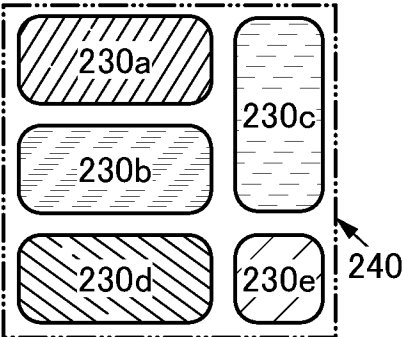


図39A

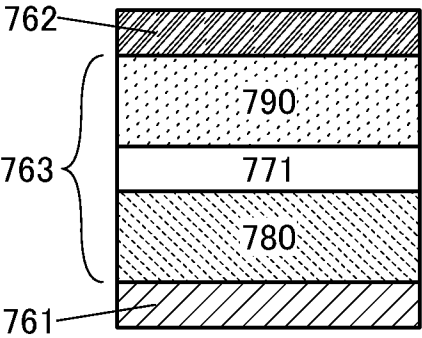


図39B

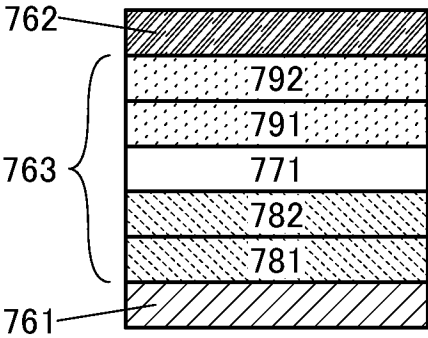


図39C

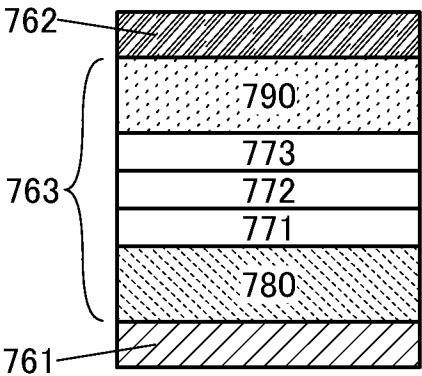


図39D

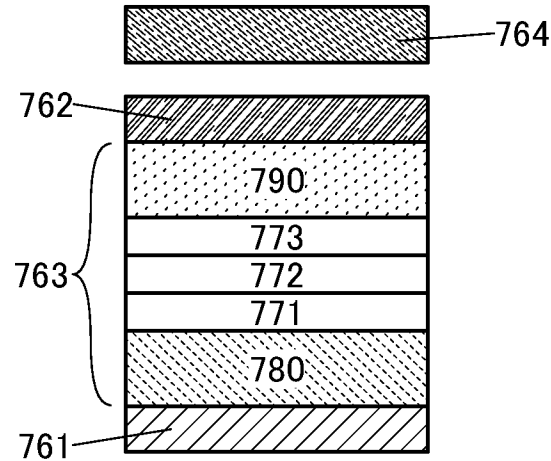


図39E

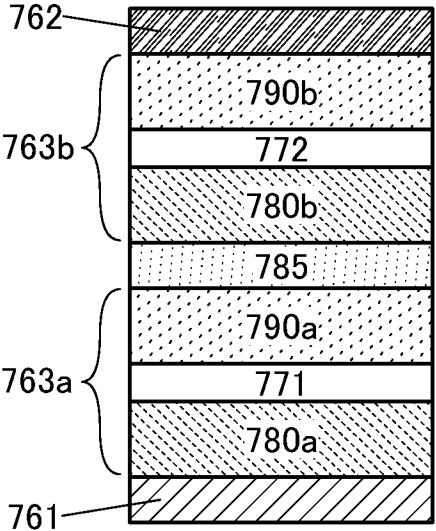


図39F

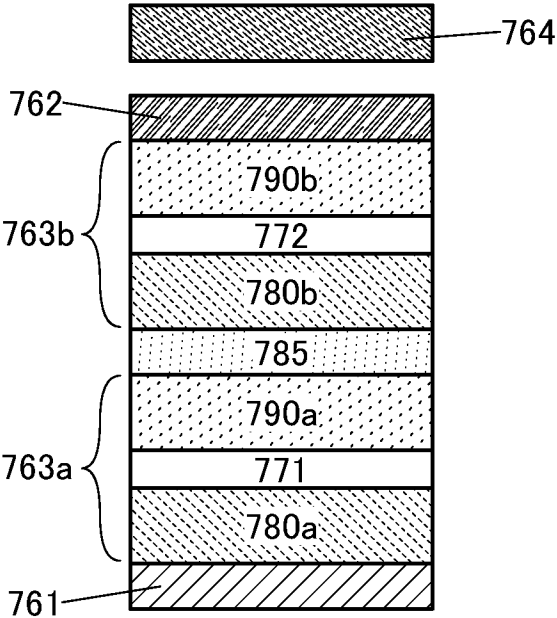


図40A

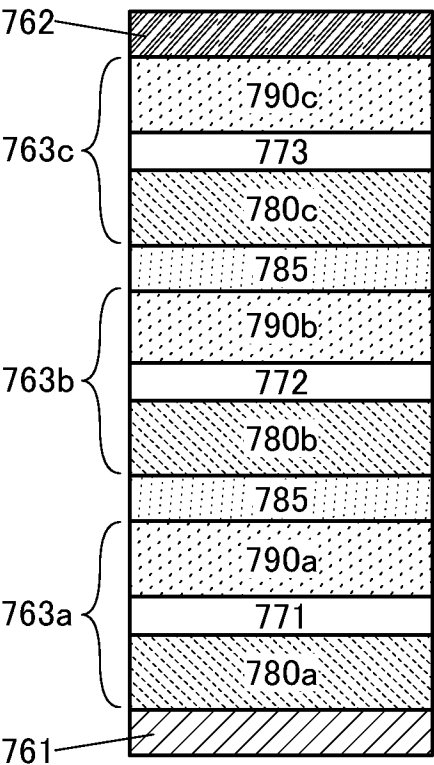


図40B

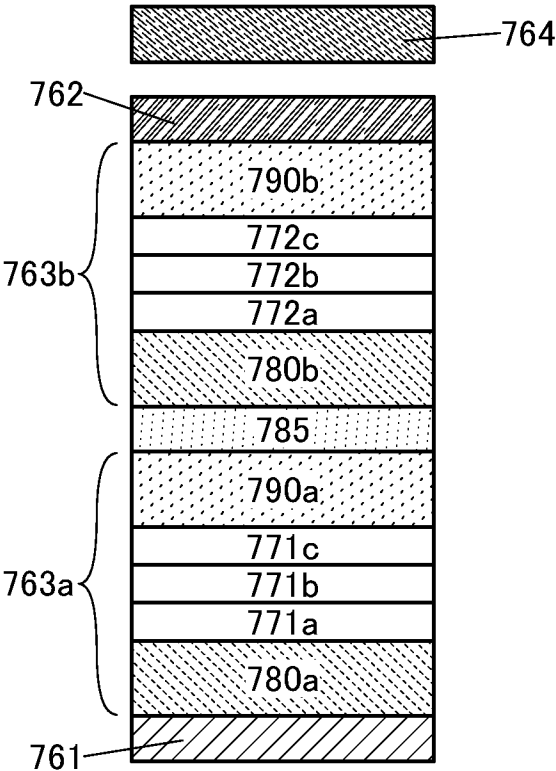
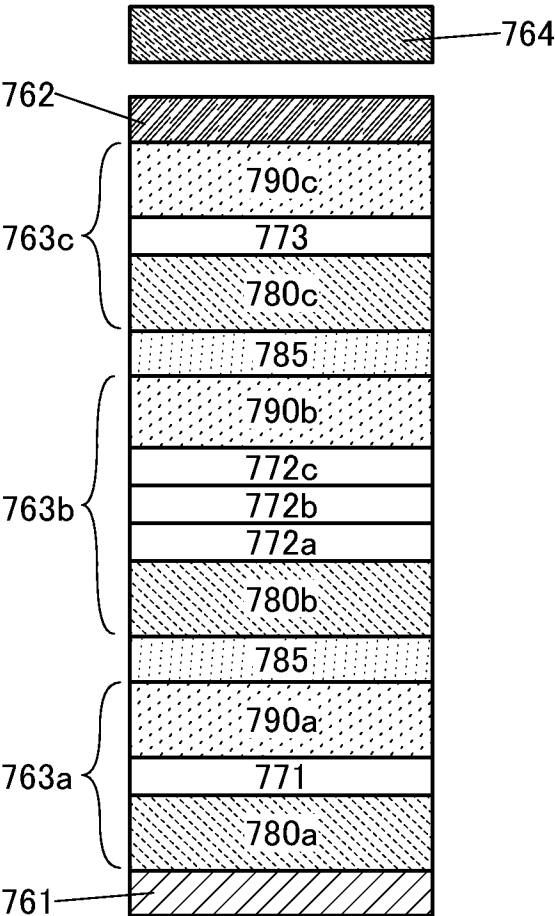


図40C



41/51

図41A

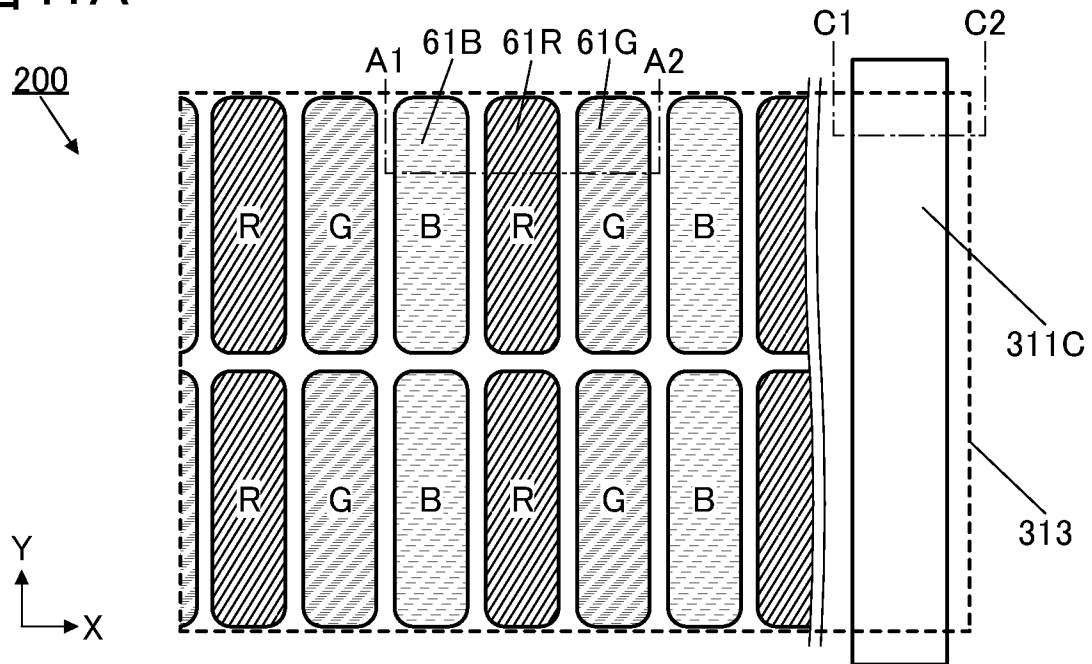
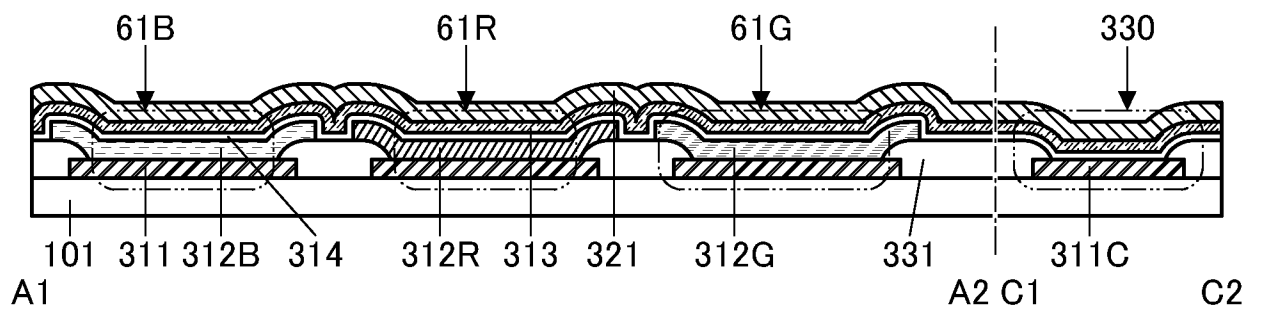


図41B



42/51

図42A

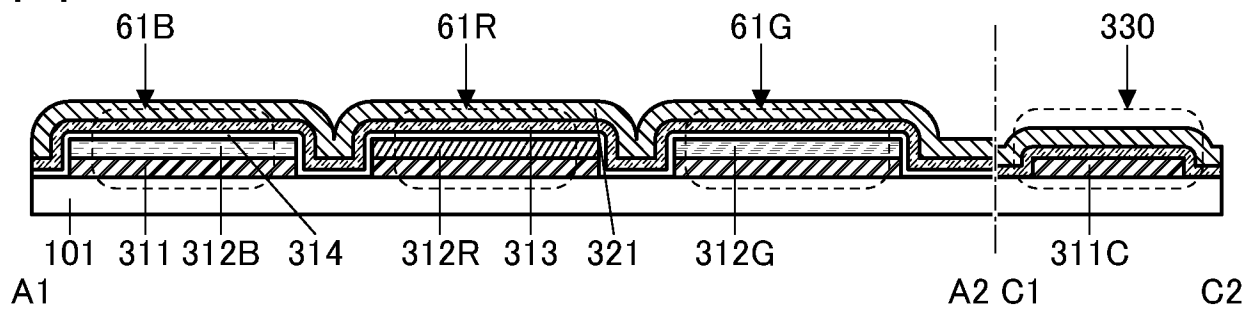


図42B

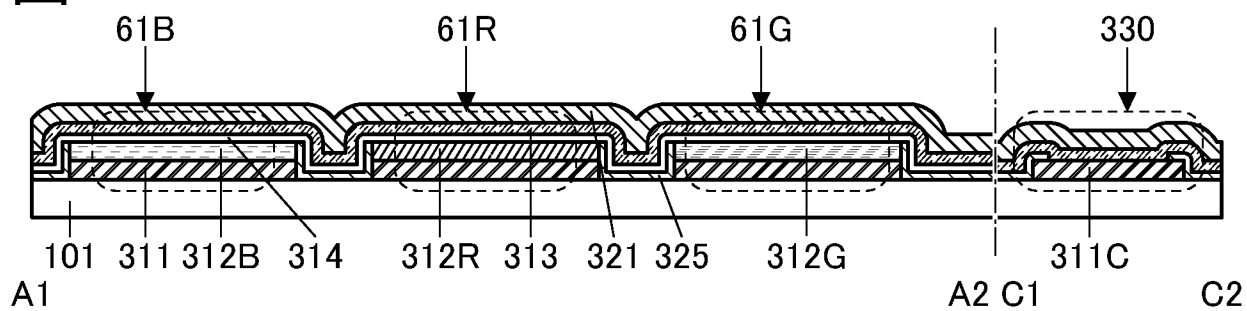


図42C

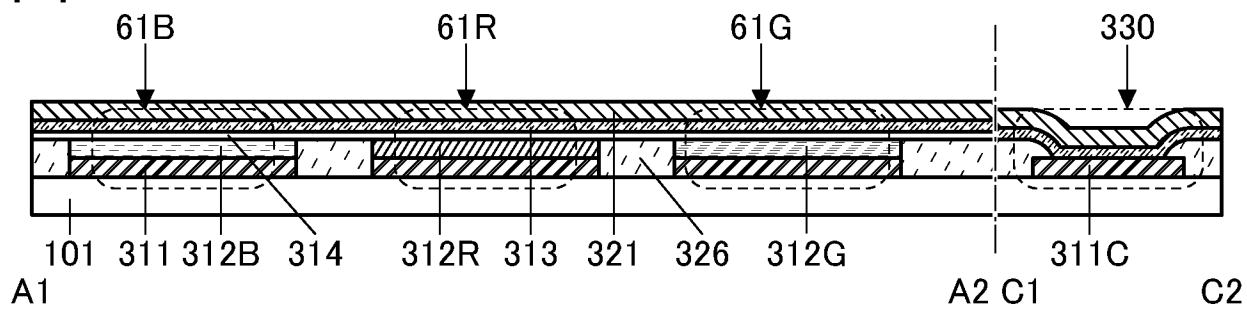
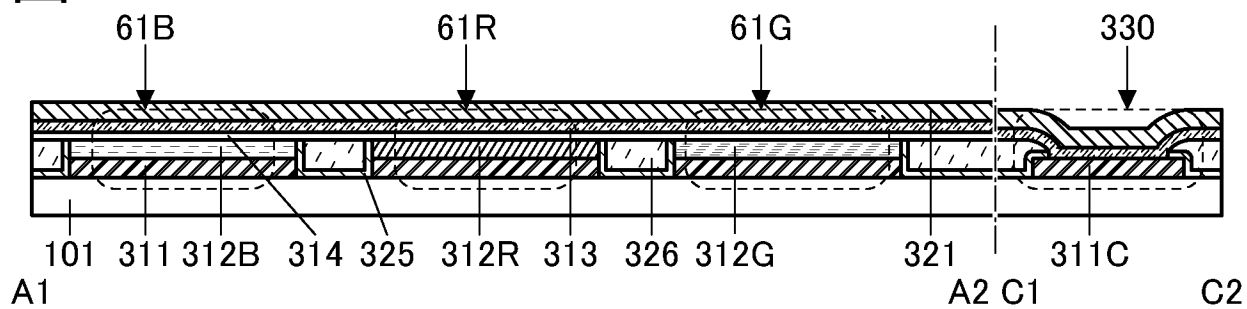


図42D



43/51

図43A

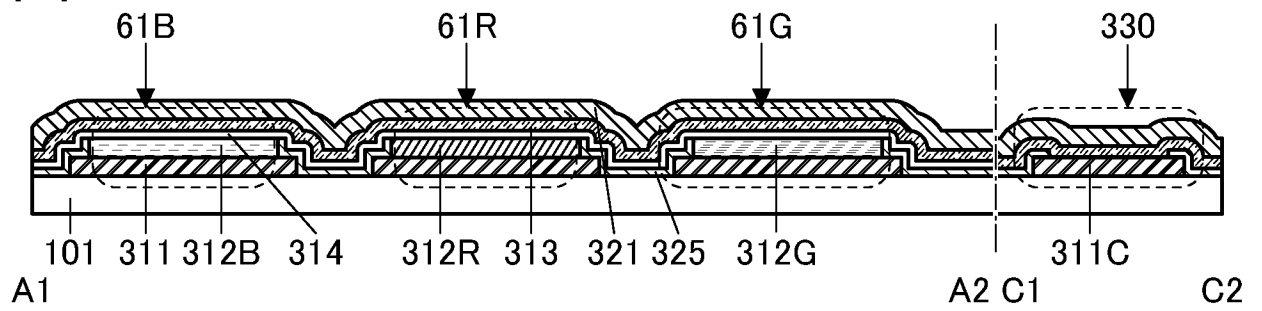


図43B

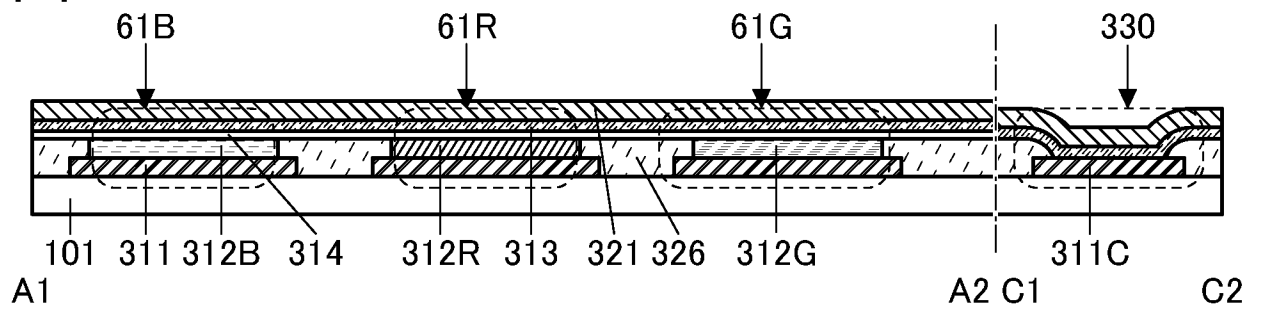
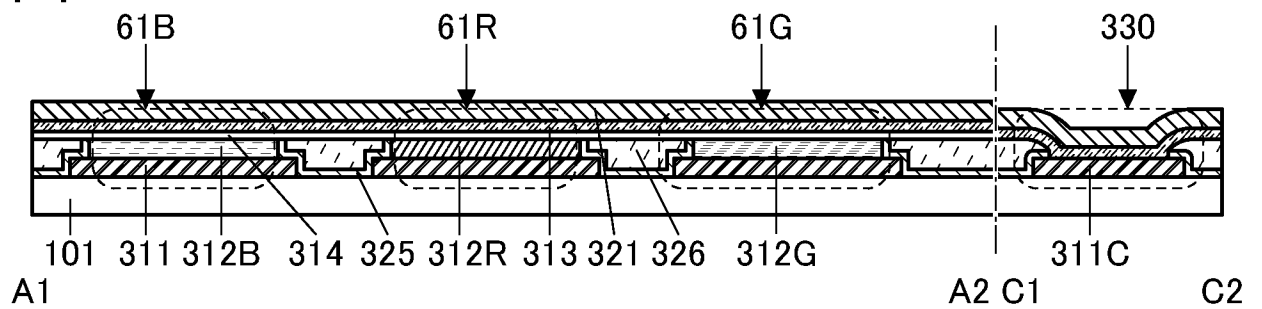


図43C



44/51

図44A

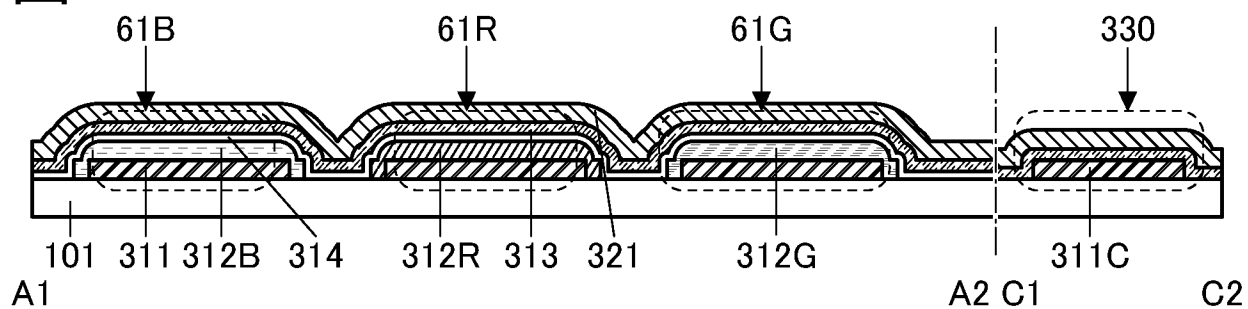


図44B

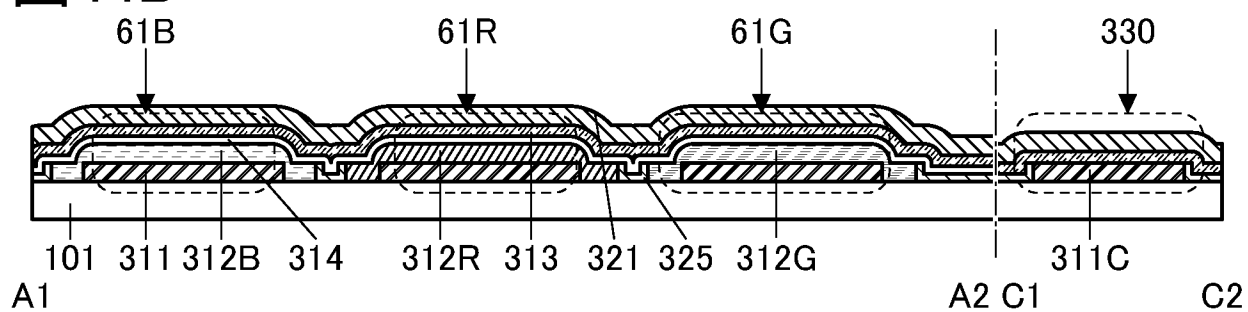


図44C

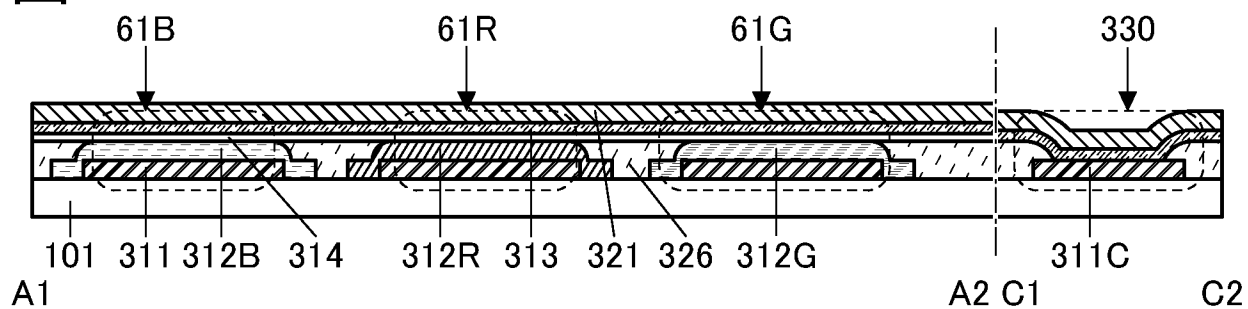


図44D

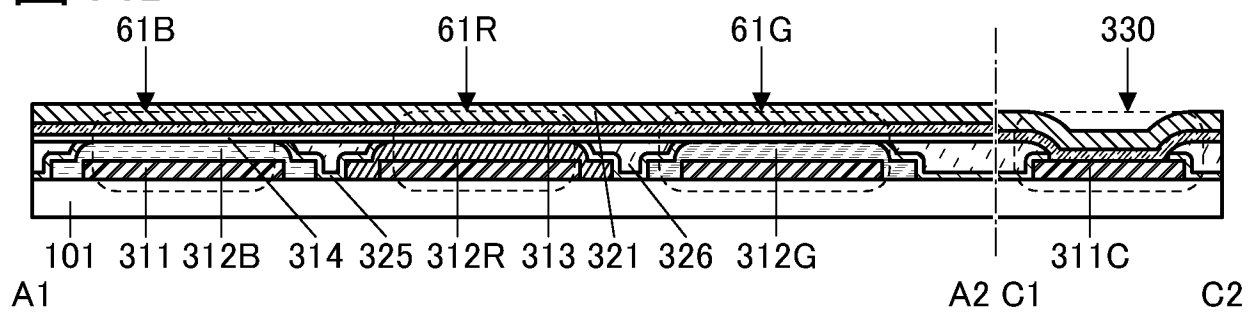


図45A

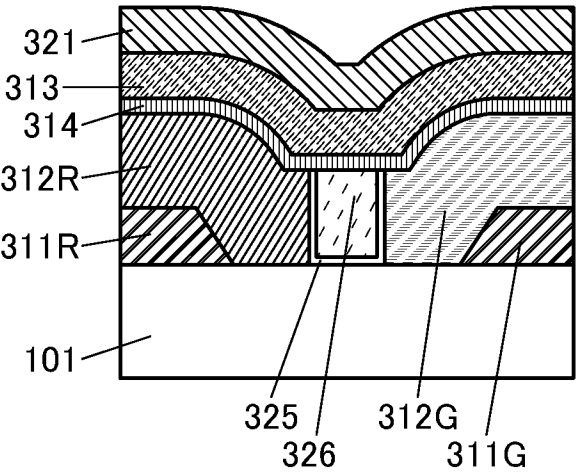


図45D

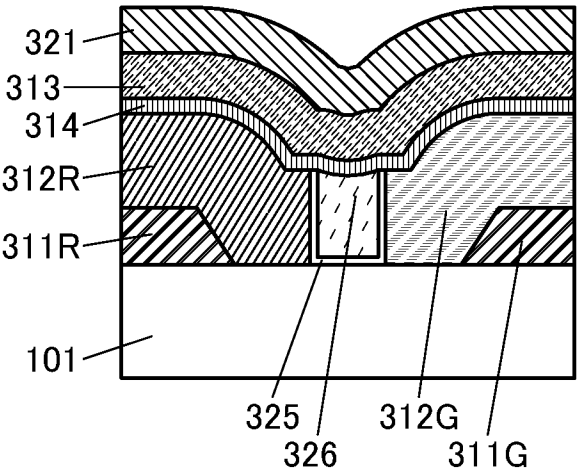


図45B

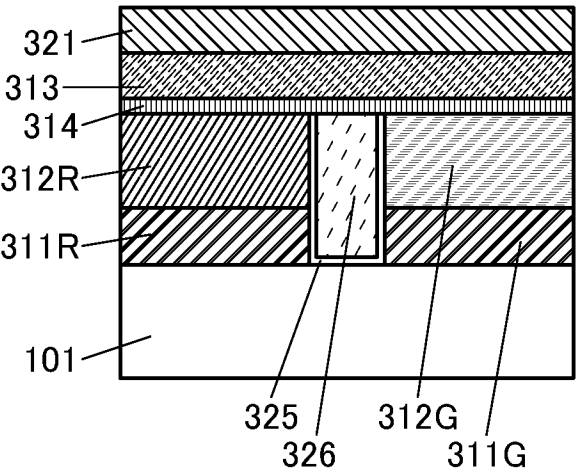


図45E

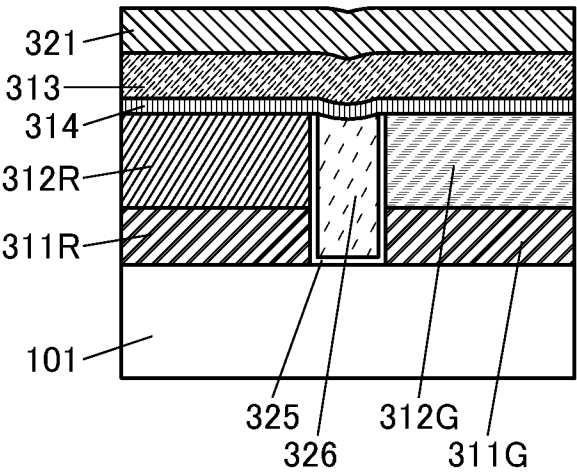


図45C

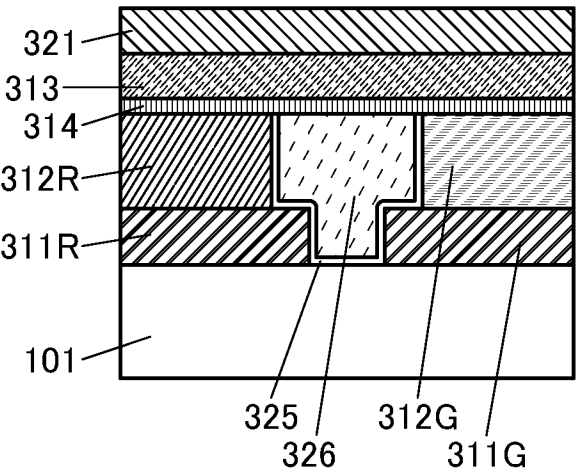


図45F

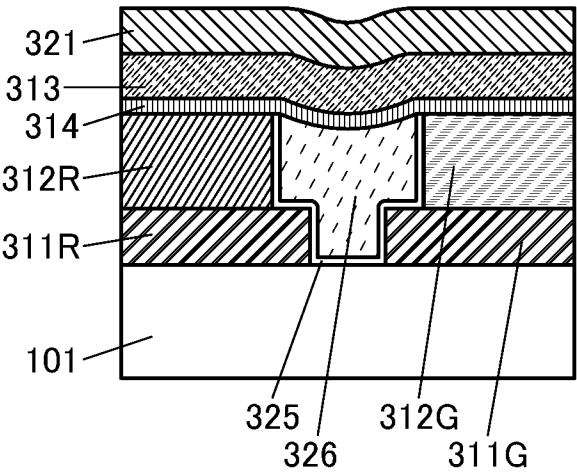


図46A

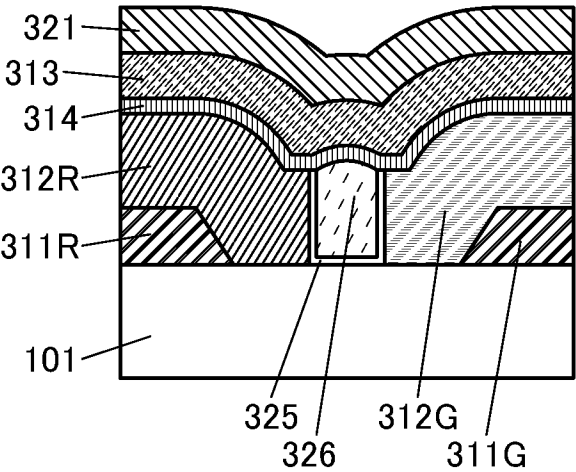


図46D

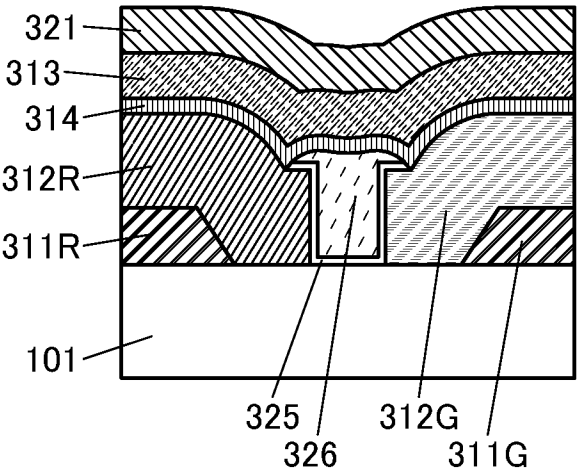


図46B

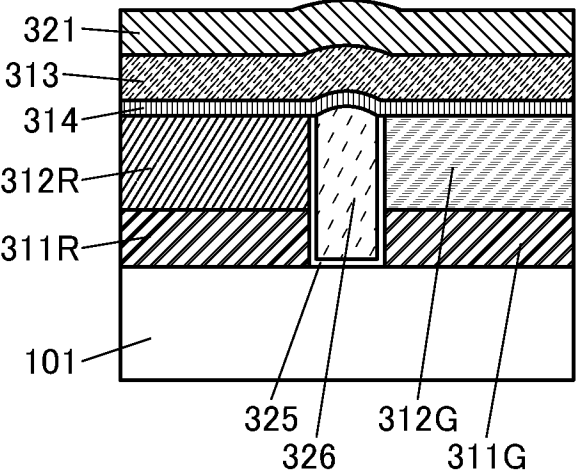


図46E

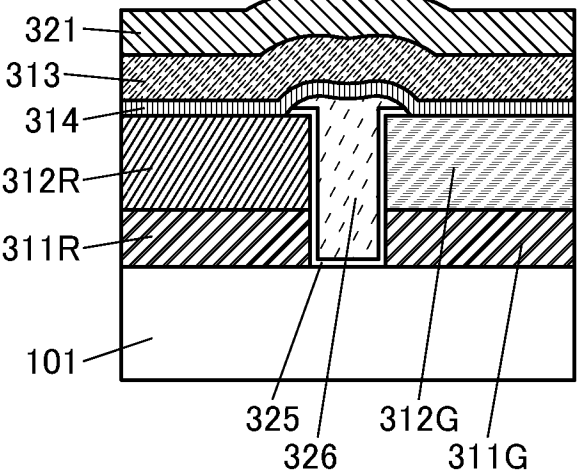


図46C

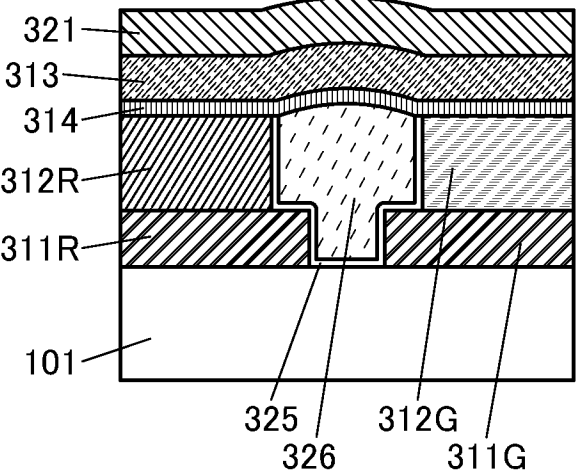
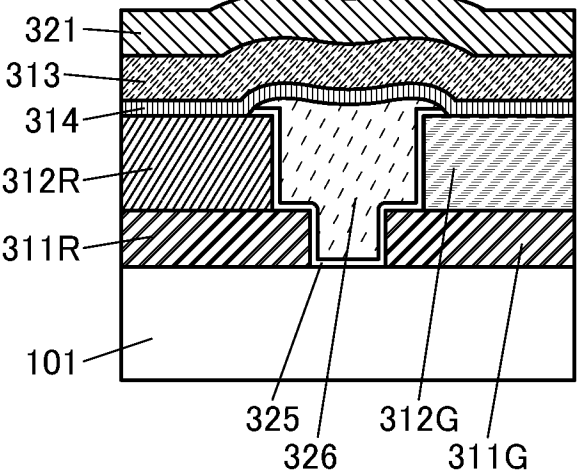


図46F



47/51

图47A

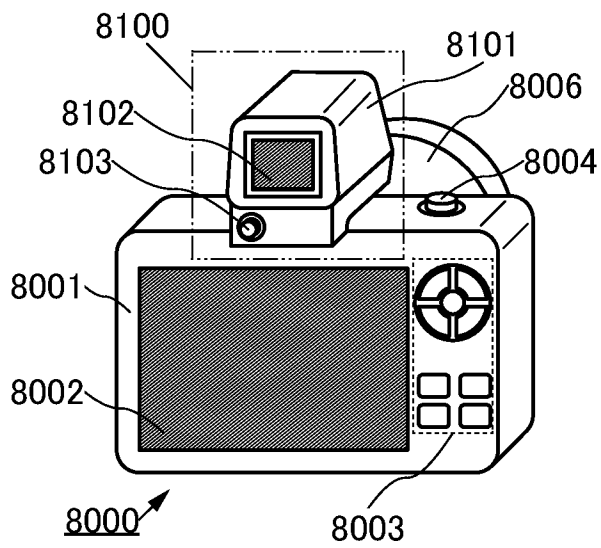


图47B

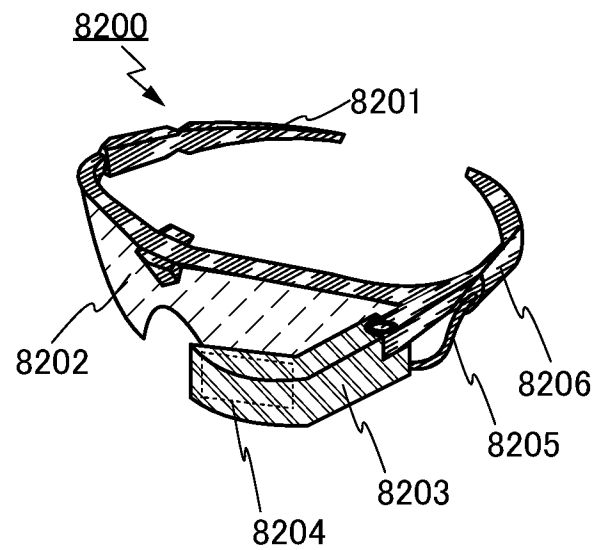


图47C

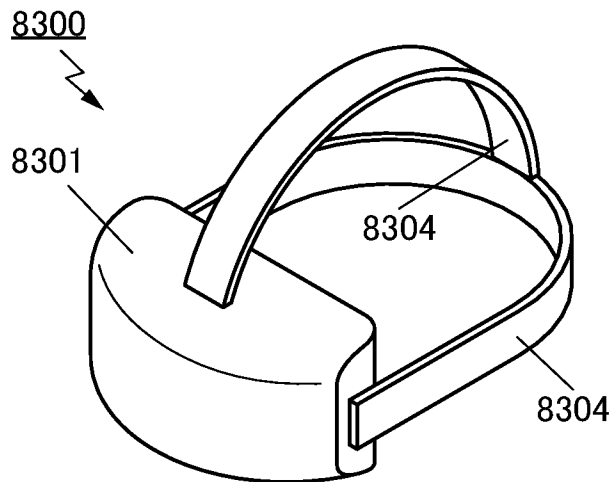


图47D

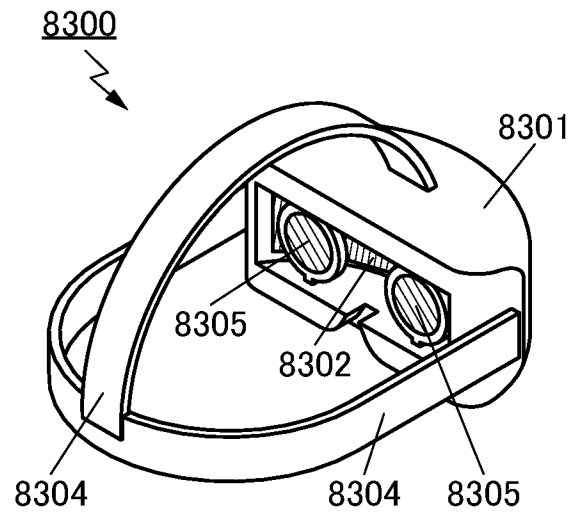


图47E

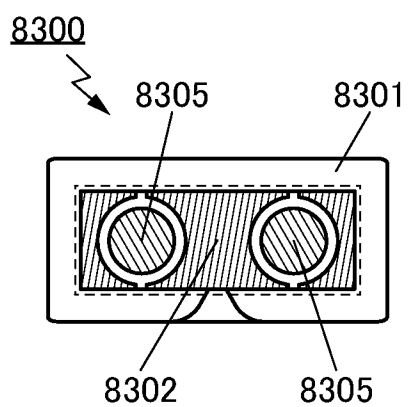
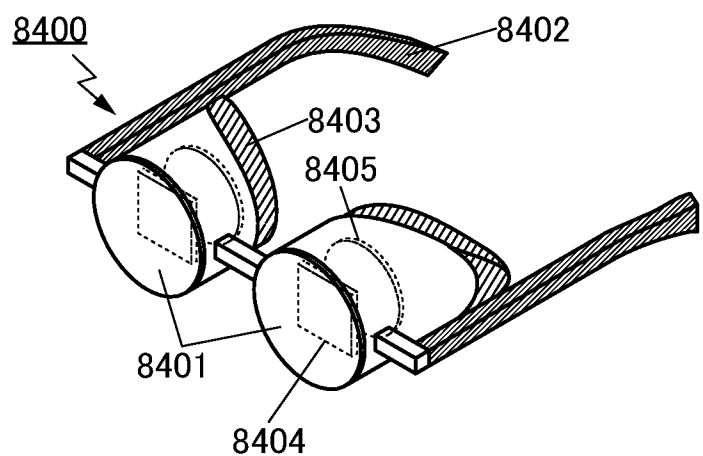


图47F



48/51

図48A

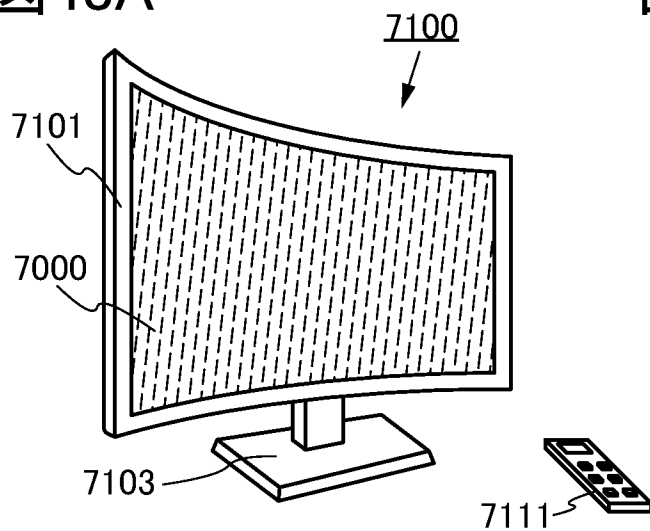


図48B

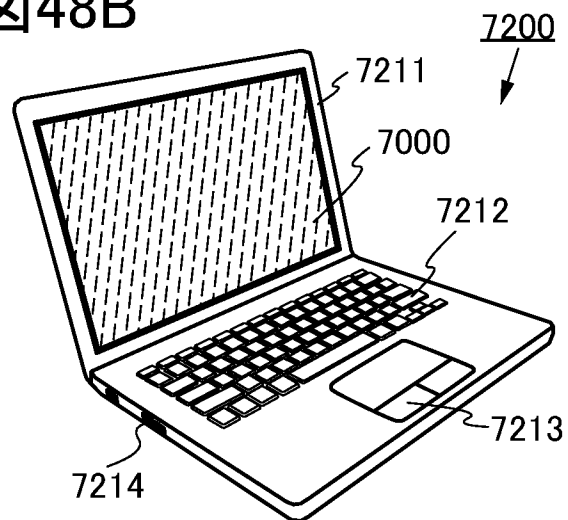


図48C

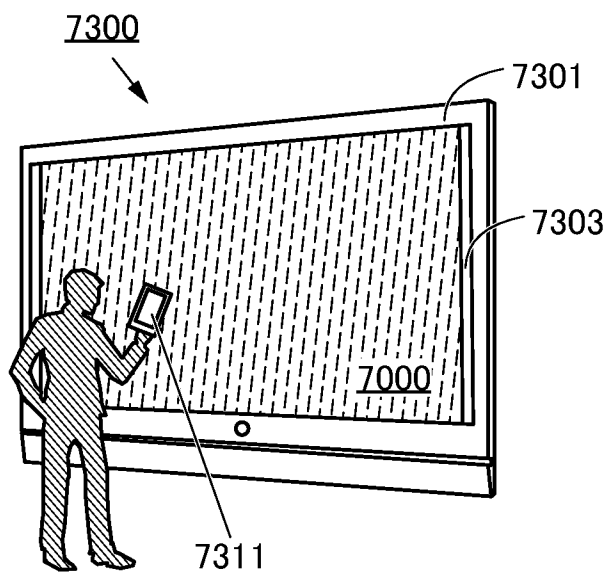


図48D

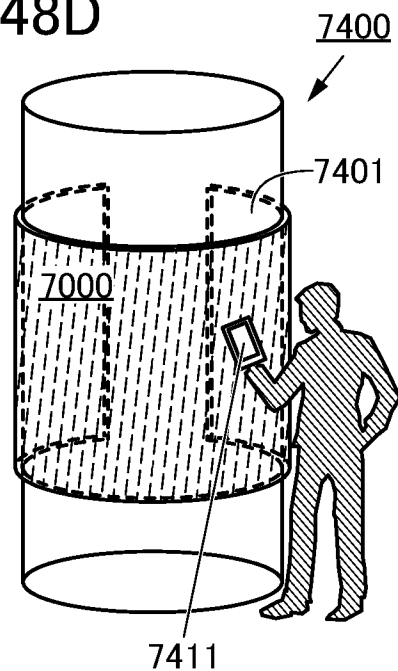


図48E

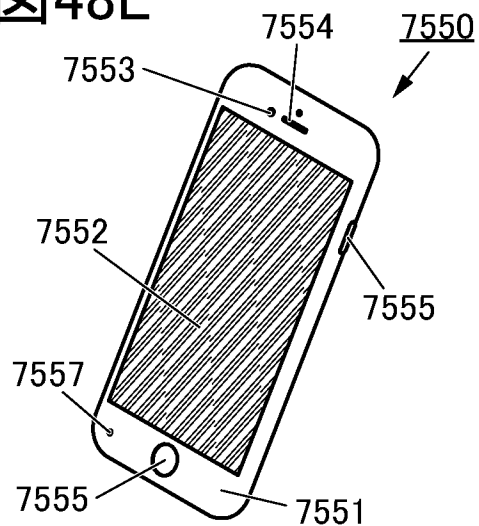


図48F

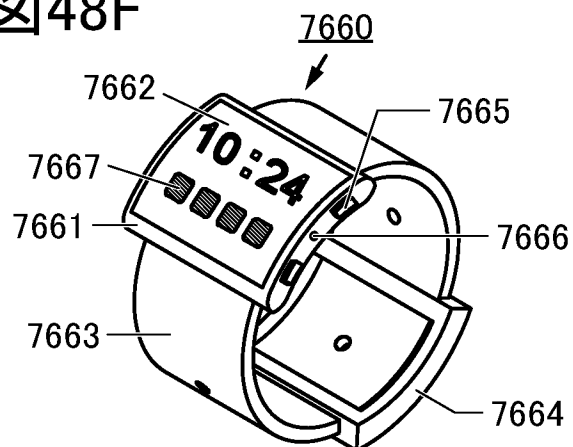


図49A

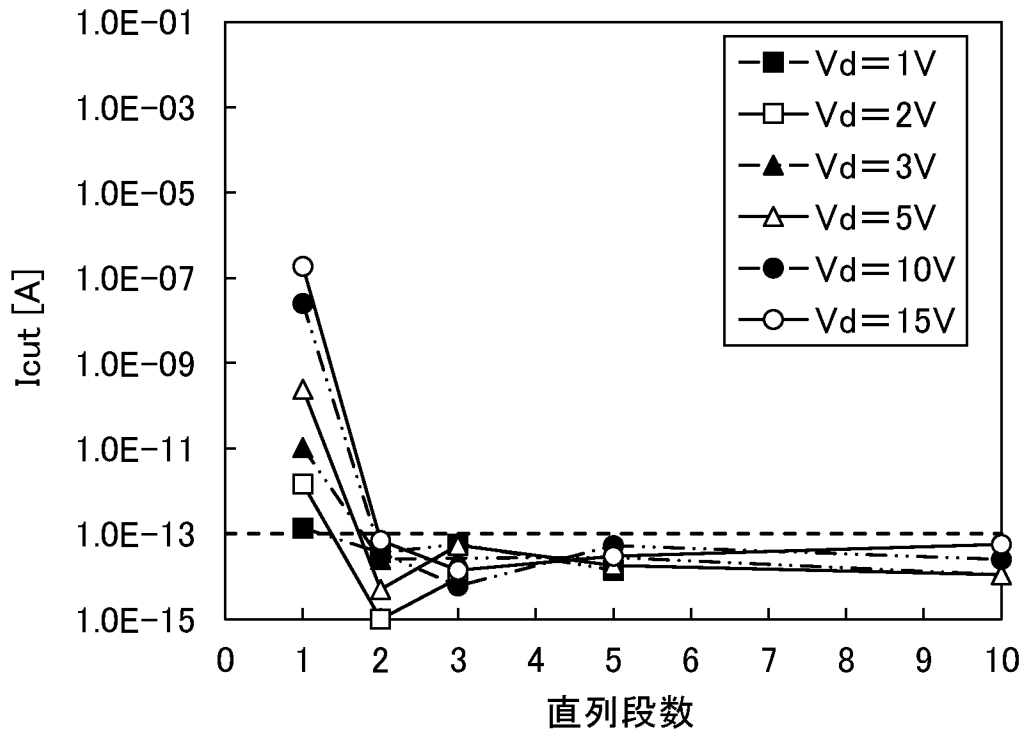


図49B

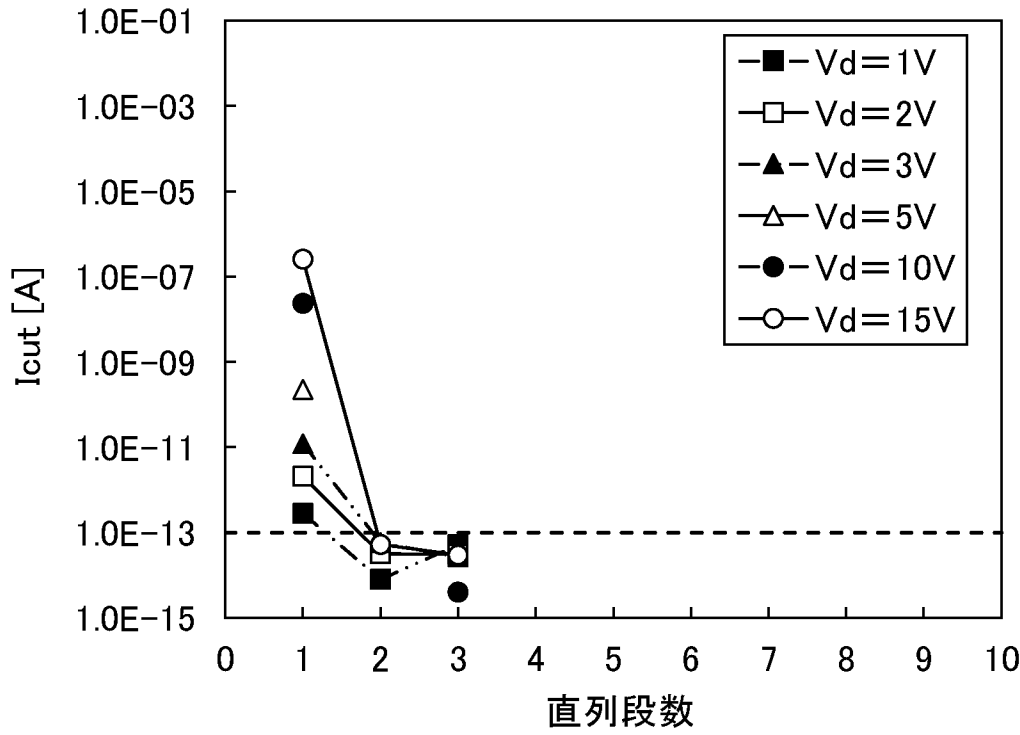


図50A

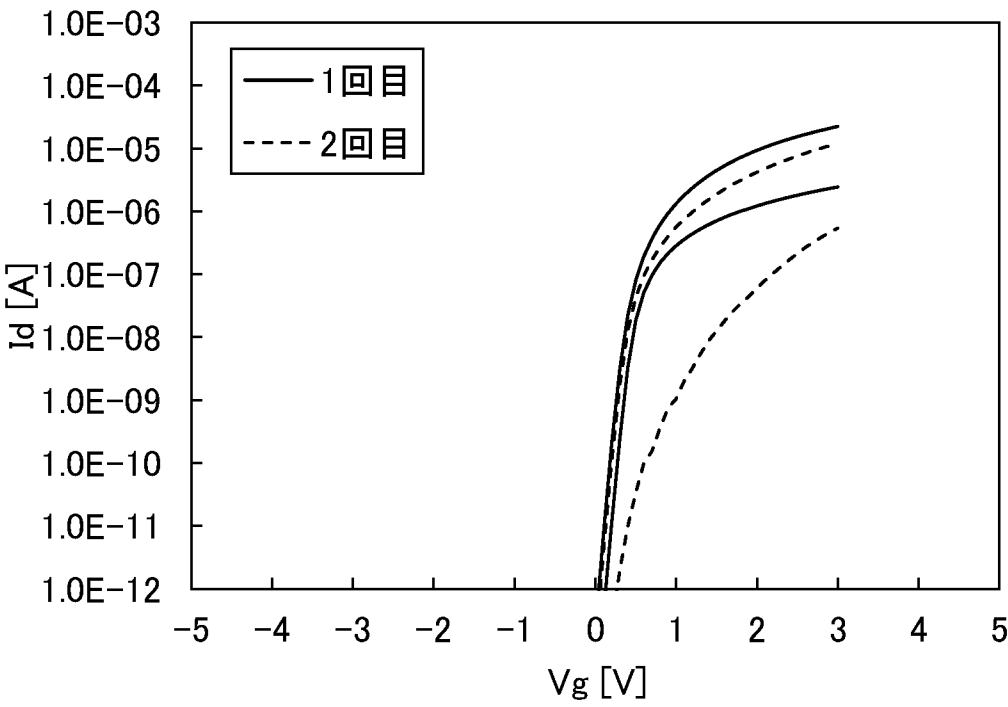


図50B

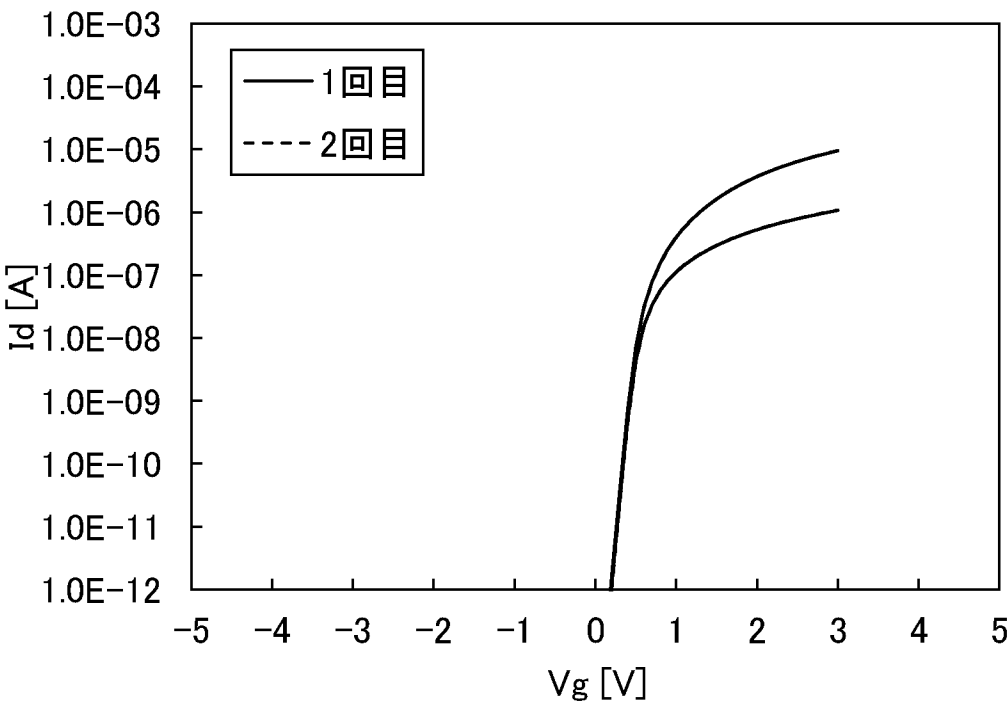


図51A

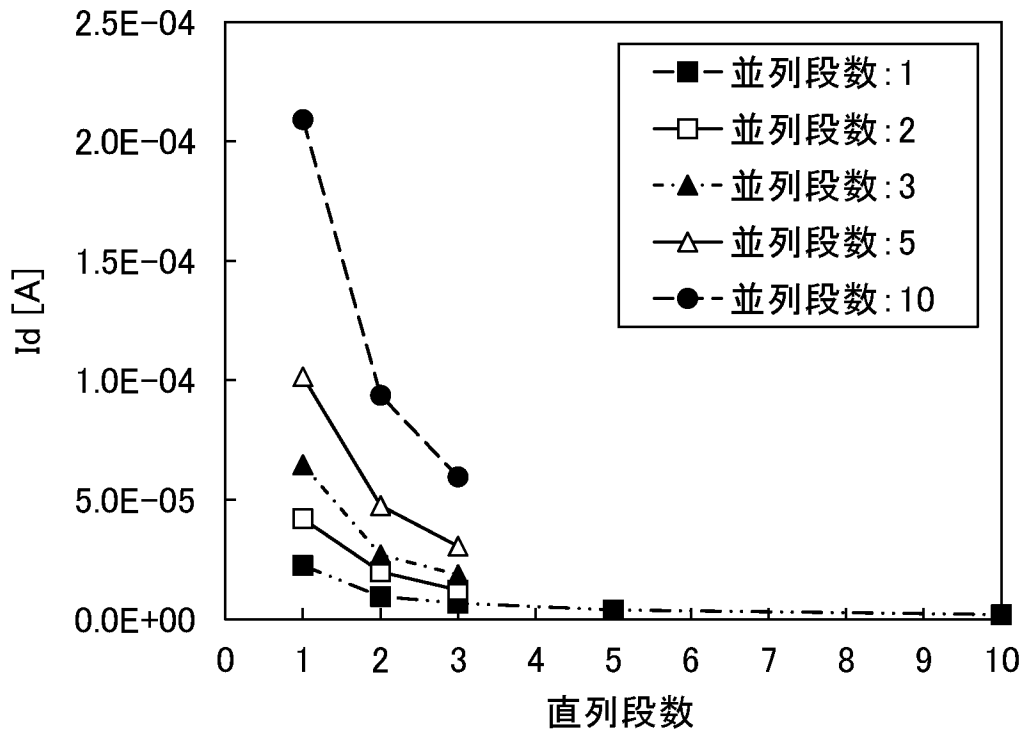
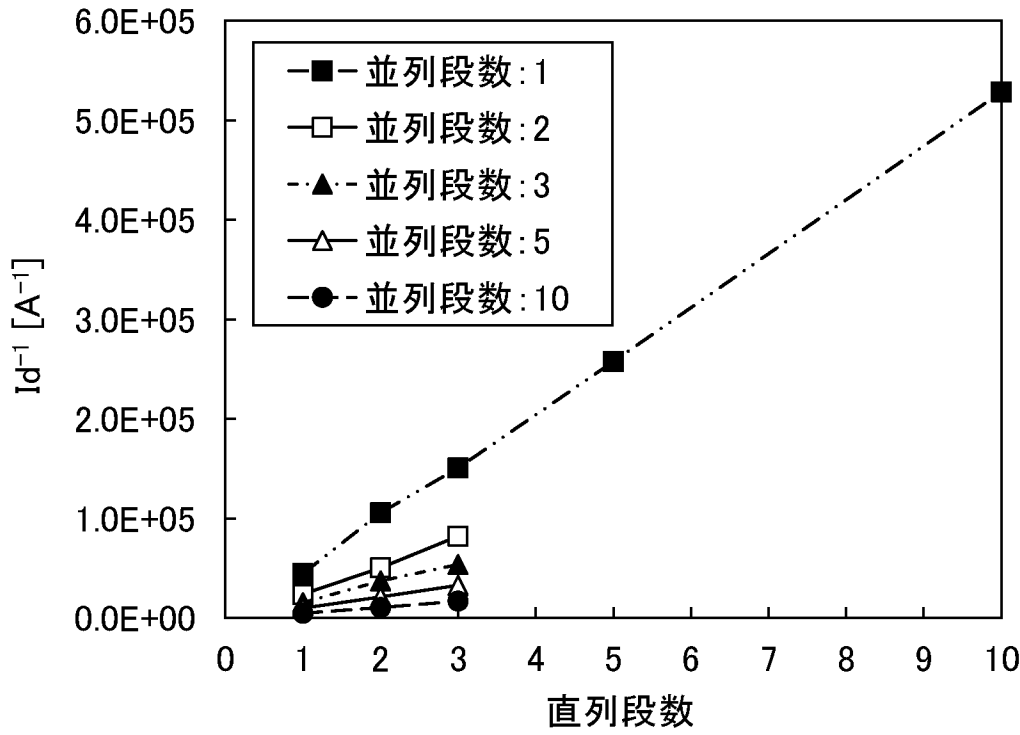


図51B



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2023/052049

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i; **G02F 1/1335**(2006.01)i; **G02F 1/1368**(2006.01)i; **G09F 9/30**(2006.01)i; **H01L 21/336**(2006.01)i; **H01L 21/8234**(2006.01)i; **H01L 27/06**(2006.01)i; **H01L 27/088**(2006.01)i; **H05B 33/14**(2006.01)i; **H10K 50/00**(2023.01)i
 FI: H01L29/78 626A; H01L27/088 B; H01L29/78 616U; H01L27/06 102A; H01L27/088 E; H01L29/78 619A; H05B33/14 A; H05B33/14 Z; H01L29/78 616T; G09F9/30 338; H01L29/78 618B; H01L27/088 C; H01L27/088 A; G02F1/1368; G02F1/1335 505; H01L29/78 616V; H01L29/78 617K; G09F9/30 348A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786; G02F1/1335; G02F1/1368; G09F9/30; H01L21/336; H01L21/8234; H01L27/06; H01L27/088; H05B33/14; H10K50/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-149552 A (SEMICONDUCTOR ENERGY LAB CO LTD) 18 August 2016 (2016-08-18)	1-11
A	JP 2017-168764 A (JAPAN DISPLAY INC) 21 September 2017 (2017-09-21)	1-11
A	WO 2018/203181 A1 (SEMICONDUCTOR ENERGY LAB CO LTD) 08 November 2018 (2018-11-08)	1-11
A	JP 2016-111040 A (JAPAN DISPLAY INC) 20 June 2016 (2016-06-20)	1-11
A	JP 2012-256847 A (SEMICONDUCTOR ENERGY LAB CO LTD) 27 December 2012 (2012-12-27)	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

14 April 2023

Date of mailing of the international search report

25 April 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/IB2023/052049

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2016-149552	A	18 August 2016	US	2016/0233343	A1	
				WO	2016/128859	A1	
				TW	201640683	A	
JP	2017-168764	A	21 September 2017	US	2017/0271375	A1	
				CN	107204362	A	
WO	2018/203181	A1	08 November 2018	(Family: none)			
JP	2016-111040	A	20 June 2016	US	2016/0155851	A1	
				CN	105655400	A	
JP	2012-256847	A	27 December 2012	US	2012/0228688	A1	
				WO	2012/121265	A1	
				TW	201304073	A	
				CN	103415921	A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/786(2006.01)i; G02F 1/1335(2006.01)i; G02F 1/1368(2006.01)i; G09F 9/30(2006.01)i; H01L 21/336(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 27/088(2006.01)i; H05B 33/14(2006.01)i; H10K 50/00(2023.01)i FI: H01L29/78 626A; H01L27/088 B; H01L29/78 616U; H01L27/06 102A; H01L27/088 E; H01L29/78 619A; H05B33/14 A; H05B33/14 Z; H01L29/78 616T; G09F9/30 338; H01L29/78 618B; H01L27/088 C; H01L27/088 A; G02F1/1368; G02F1/1335 505; H01L29/78 616V; H01L29/78 617K; G09F9/30 348A																				
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L29/786; G02F1/1335; G02F1/1368; G09F9/30; H01L21/336; H01L21/8234; H01L27/06; H01L27/088; H05B33/14; H10K50/00 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年										
日本国実用新案公報	1922 - 1996年																			
日本国公開実用新案公報	1971 - 2023年																			
日本国実用新案登録公報	1996 - 2023年																			
日本国登録実用新案公報	1994 - 2023年																			
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016 - 08 - 18）</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>JP 2017-168764 A（株式会社ジャパンディスプレイ）21.09.2017（2017 - 09 - 21）</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>WO 2018/203181 A1（株式会社半導体エネルギー研究所）08.11.2018（2018 - 11 - 08）</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>JP 2016-111040 A（株式会社ジャパンディスプレイ）20.06.2016（2016 - 06 - 20）</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>JP 2012-256847 A（株式会社半導体エネルギー研究所）27.12.2012（2012 - 12 - 27）</td> <td>1-11</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016 - 08 - 18）	1-11	A	JP 2017-168764 A（株式会社ジャパンディスプレイ）21.09.2017（2017 - 09 - 21）	1-11	A	WO 2018/203181 A1（株式会社半導体エネルギー研究所）08.11.2018（2018 - 11 - 08）	1-11	A	JP 2016-111040 A（株式会社ジャパンディスプレイ）20.06.2016（2016 - 06 - 20）	1-11	A	JP 2012-256847 A（株式会社半導体エネルギー研究所）27.12.2012（2012 - 12 - 27）	1-11
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																		
A	JP 2016-149552 A（株式会社半導体エネルギー研究所）18.08.2016（2016 - 08 - 18）	1-11																		
A	JP 2017-168764 A（株式会社ジャパンディスプレイ）21.09.2017（2017 - 09 - 21）	1-11																		
A	WO 2018/203181 A1（株式会社半導体エネルギー研究所）08.11.2018（2018 - 11 - 08）	1-11																		
A	JP 2016-111040 A（株式会社ジャパンディスプレイ）20.06.2016（2016 - 06 - 20）	1-11																		
A	JP 2012-256847 A（株式会社半導体エネルギー研究所）27.12.2012（2012 - 12 - 27）	1-11																		
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																				
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																				
国際調査を完了した日 14. 04. 2023		国際調査報告の発送日 25. 04. 2023																		
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 高柳 匡克 5F 1592 電話番号 03-3581-1101 内線 3559																		

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/IB2023/052049

引用文献			公表日	パテントファミリー文献			公表日
JP	2016-149552	A	18.08.2016	US	2016/0233343	A1	
				WO	2016/128859	A1	
				TW	201640683	A	
JP	2017-168764	A	21.09.2017	US	2017/0271375	A1	
				CN	107204362	A	
WO	2018/203181	A1	08.11.2018	(ファミリーなし)			
JP	2016-111040	A	20.06.2016	US	2016/0155851	A1	
				CN	105655400	A	
JP	2012-256847	A	27.12.2012	US	2012/0228688	A1	
				WO	2012/121265	A1	
				TW	201304073	A	
				CN	103415921	A	