

【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第6部門第3区分  
【発行日】平成28年6月16日(2016.6.16)

【公開番号】特開2015-158943(P2015-158943A)  
【公開日】平成27年9月3日(2015.9.3)  
【年通号数】公開・登録公報2015-055  
【出願番号】特願2015-92810(P2015-92810)  
【国際特許分類】

G 0 6 F 12/06 (2006.01)

【F I】

G 0 6 F 12/06 5 5 0 A

【手続補正書】

【提出日】平成28年4月20日(2016.4.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

順序付けされたメモリアクセスを必要とするメモリ要求を順序付けする方法であって、  
単一のソースからのメモリ要求のストリームをアドレス属性にしたがって2つ以上のメモリ要求のストリームにインターリーブするステップと、

第1のアドレス属性にしたがって、順序付けされたメモリアクセスを必要とするメモリ要求を、前記2つ以上のメモリ要求のストリームのうちの1つにおいて識別するステップと

、  
メモリ要求の前記2つ以上のストリームのうちの異なるストリームからの先行するメモリ要求が保留中であり、かつ第2のアドレス属性を有すると判定されると、順序付けされたメモリアクセスを必要とする前記メモリ要求をストールするステップと  
によって特徴付けられる、方法。

【請求項2】

前記アドレス属性がアドレス境界値である、請求項1に記載の方法。

【請求項3】

前記アドレス境界値が、メモリ領域が奇数のアドレスのメモリ領域であるか、偶数のアドレスのメモリ領域であるかを判定するアドレスビットである、請求項2に記載の方法。

【請求項4】

前記アドレス境界値が、N個のメモリ領域のうちの1つを識別するメモリ要求アドレスにおける複数のビットから判定される、請求項2に記載の方法。

【請求項5】

メモリ要求の前記ストリームが、前記2つ以上のメモリ要求のストリームの各メモリ要求のストリームにデータを転送する利用可能性にしたがって分割される、請求項1に記載の方法。

【請求項6】

メモリ要求の前記ストリームにおけるメモリ要求が、アドレス境界値にしたがってN個のメモリ領域のうちの1つに送られる、請求項1に記載の方法。

【請求項7】

順序付けされたメモリアクセスを必要とする前記メモリ要求が、強順序付けされたメモリ要求またはデバイスメモリ要求(SO/DV)である、請求項1に記載の方法。

**【請求項 8】**

順序付けされたメモリアクセスを必要とする前記メモリ要求が、アトミックメモリアクセスを提供するメモリアクセス排他命令のシーケンスである、請求項1に記載の方法。

**【請求項 9】**

前記ストールされたメモリ要求が、前記保留中の先行するメモリ要求が所定の順序で完了することが保証されるという表示を受け取った後で処理される、請求項1に記載の方法。

**【請求項 10】**

メモリ要求ごとにメモリアクセスカウンタを増分させるステップと、

所望の順序で完了することが保証されることを表示されたメモリ要求ごとに前記メモリアクセスカウンタを減分させるステップと

をさらに含み、前記メモリアクセスカウンタの初期化された状態とは異なる前記メモリアクセスカウンタのカウント値が、1つまたは複数の保留中の要求が所望の順序で完了することが保証されていないことを示す、請求項1に記載の方法。

**【請求項 11】**

順序付けされたメモリアクセスを必要とするメモリ要求を順序付けする装置であって、単一のソースからのメモリ要求のストリームをアドレス属性にしたがって2つ以上のメモリ要求のストリームにインターリーブする手段と、

第1のアドレス属性にしたがって、順序付けされたメモリアクセスを必要とするメモリ要求を、前記2つ以上のメモリ要求のストリームのうちの1つにおいて識別する手段と、

メモリ要求の前記2つ以上のストリームのうちの異なるストリームからの先行するメモリ要求が保留中であり、かつ第2のアドレス属性を有すると判定されると、順序付けされたメモリアクセスを必要とする前記メモリ要求をストールする手段と

によって特徴付けられる、装置。

**【請求項 12】**

前記インターリーブする手段はストリームインターリーブ回路又はスイッチおよび制御回路を備え、前記識別する手段はトラッキング回路を備え、かつ、前記ストールする手段はストール回路を備える、請求項11に記載の装置。

**【請求項 13】**

前記ストールする手段は、各メモリ要求を受信すると増分し、かつ、順番に完了することが保証されることを表示されたメモリ要求ごとに減分するように構成されているカウンタを備える、請求項12に記載の装置。

**【請求項 14】**

処理モジュールによって実行されると請求項1から10のいずれか1項に記載の方法を実行するように構成されたコンピュータ読み取り可能なプログラムデータおよびコードを記録したコンピュータ読み取り可能な非一時的記録媒体。