



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(51) Int. Cl.

H01L 21/027 (2006.01)

(45) 공고일자

2007년08월13일

(11) 등록번호

10-0749077

(24) 등록일자

2007년08월07일

(21) 출원번호 10-2001-0013227
 (22) 출원일자 2001년03월14일
 심사청구일자 2006년02월24일

(65) 공개번호 10-2001-0098405
 (43) 공개일자 2001년11월08일

(30) 우선권주장 2000-128944 2000년04월25일 일본(JP)

(73) 특허권자 가부시키가이샤 히타치세이사쿠쇼
 일본국 도쿄도 치요다쿠마루노우치 1쵸메 5-1 뉴마루노우치빌딩 가부시키
 가이샤히타치세이사쿠쇼소유肯hon부나이

(72) 발명자 타나카토시히코
 일본국 도쿄도 치요다쿠마루노우치 1쵸메 5-1 뉴마루노우치빌딩 가부시키
 가이샤히타치세이사쿠쇼소유肯hon부나이

하세가와노리오
 일본국 도쿄도 치요다쿠마루노우치 1쵸메 5-1 뉴마루노우치빌딩 가부시키
 가이샤히타치세이사쿠쇼소유肯hon부나이

시라이시히로시
 일본국 도쿄도 치요다쿠마루노우치 1쵸메 5-1 뉴마루노우치빌딩 가부시키
 가이샤히타치세이사쿠쇼소유肯hon부나이

사토오히데토시
 일본국 도쿄도 치요다쿠마루노우치 1쵸메 5-1 뉴마루노우치빌딩 가부시키
 가이샤히타치세이사쿠쇼소유肯hon부나이

(74) 대리인 이종일

(56) 선행기술조사문현

KR100189741 B1
 KR100283836 B1

KR100249726 B1

심사관 : 설관식

전체 청구항 수 : 총 20 항

(54) 전자장치의 제조방법, 패턴형성방법 및 이들을 이용한포토마스크

(57) 요약

본 발명은 전자장치의 제조방법, 패턴형성방법 및 상기에 이용되는 포토마스크로서 투영노광기술 및 위상 쉬프트마스크기술을 이용하여 예를들면 반도체집적회로장치등의 극미세구조부를 가지는 전자장치를 수율좋게 제조하는 방법에 대해서 개시되고 있다.

본 발명의 전자장치제조 방법에 있어서는 투명판의 평탄한 표면에 소정의 두께의 위상 쉬프터막이 부분적으로 형성되고 상기 쉬프터막의 단부를 덮어 비금속으로 이루는 소정패턴의 차광막이 부분적으로 설치된 마스크를 이용하여 투영노광기술에 의해 상기의 차광막패턴을 피가공물의 표면에 설치된 감광성막으로 전사하고 상기 감광성막을 현상하는 것에 의해 소량의 전자장치가 제조된다. 또한, 구체적으로는 상기 비금속의 차광막이 상기 쉬프터막의 단부를 포함하여 쉬프터막 및 투명판의 표면상에 부분적으로 연장하여 설치된 마스크를 이용하여 투영노광법에 의해 상기 패턴이 전사된다. 본 발명의 전자장치제조 방법에 의하면 극미세구조부를 가지는 전자장치를 정밀도 좋고 또한 수율좋게 제조하는 것이 가능한 기술이 제시된다.

대표도

도 1

특허청구의 범위

청구항 1.

투명판의 평탄한 표면상에 위상 쉬프터막이 부분적으로 형성되고,

상기 위상 쉬프터막의 단부를 덮는 비금속으로 이루는 OD치가 3 또는 그 이상인 차광막이 부분적으로 설치된 마스크를 통하여, 전자장치를 구성하는 피가공물의 표면에 설치된 감광성막을 노광하고,

상기 감광성막을 현상하는 것을 특징으로 하는 전자장치 제조방법.

청구항 2.

청구항 1에 있어서,

상기 위상 쉬프터막의 단부는 상기 두께방향의 단면이 테이퍼형태로 되어 있는 것을 특징으로 하는 전자장치 제조방법.

청구항 3.

청구항 1에 있어서,

상기 차광막은 유전체, 고저항체 또는 유기체의 막으로 이루는 것을 특징으로 하는 전자장치 제조방법.

청구항 4.

청구항 1에 있어서,

상기 차광막은 노블락수지 또는 폐놀수지 또는 폴리아닐린수지를 주체로 하는 포토레지스트막으로 이루는 것을 특징으로 하는 전자장치 제조방법.

청구항 5.

오목부 또는 돌기부가 부분적으로 형성된 투명판의 표면에 상기 오목부 및 돌기부의 단부를 덮도록 비금속으로 이루어지는 OD치가 3 또는 그 이상인 차광막이 부분적으로 설치된 마스크를 통하여 전자장치를 구성하는 피가공물의 표면에 설치된 감광성막을 노광하고,

상기 감광성막을 현상하는 것을 특징으로 하는 전자장치 제조방법.

청구항 6.

청구항 5에 있어서,

상기 차광막은 유전체, 고저항체 또는 유기체의 막으로 이루어지는 것을 특징으로 하는 전자장치 제조방법.

청구항 7.

청구항 5에 있어서,

상기 차광막은 노볼락수지 또는 폐놀수지 또는 폴리아닐린수지를 주체로 하는 포토레지스트막으로 이루는 것을 특징으로 하는 전자장치 제조방법.

청구항 8.

전사시의 노광광에 대해서 위상을 반전시키는 위상쉬프트수단이 투명판의 표면부에 부분적으로 형성되고, 상기 위상 쉬프트수단의 단부를 덮어 비금속의 차광막패턴이 부분적으로 설치된 마스크를 이용하여 피가공체의 표면에 설치된 감광성막에 OD치가 3 또는 그 이상인 상기 차광막패턴을 투영노광하고,

상기 노광된 감광성막을 현상하는 것을 특징으로 하는 패턴형성방법.

청구항 9.

청구항 8에 있어서,

상기 투명판은 투명기판과 상기 표면상에 설치된 제 1 투명막으로 이루어지고,

상기 위상쉬프트수단이 상기 제 1 투명막의 표면상에 형성된 제 2 투명막으로 구성되고,

상기 노광광에 대한 상기 제 1 투명막의 굴절률이 상기 투명 기판의 굴절률보다도 크고 상기 제 2 투명막의 굴절률 이하인 것을 것을 특징으로 하는 패턴형성방법.

청구항 10.

청구항 8에 있어서,

상기 위상쉬프트수단은 상기 투명판의 표면에 형성된 오목부 또는 돌기부로 형성되어 있는 것을 특징으로 하는 패턴형성방법.

청구항 11.

청구항 8에 있어서,

상기 차광막은 유전체, 고정항체 또는 유기체의 막으로 이루는 것을 특징으로 하는 패턴형성방법.

청구항 12.

청구항 8에 있어서,

상기 차광막은 노블락수지 또는 폐놀수지 또는 폴리아닐린수지를 주체로하는 포토레지스트막으로 이루는 것을 특징으로 하는 패턴형성방법.

청구항 13.

전사시의 노광광에 대해서 위상을 반전시키는 위상шу프트수단이 투명판의 표면부에 부분적으로 형성되고, 상기 위상шу프트수단의 단부를 덮는 비금속으로 이루어진 OD치가 3 또는 그 이상인 차광체 레이아웃패턴이 설치된 제 1의 마스크와,

상기 제 1의 마스크의 차광체 레이아웃패턴과 동일한 제 2의 차광체 레이아웃패턴을 갖고 또한 상기 제 1의 마스크의 위상шу프트수단과는 위상이 상호 반대인 제 2의 위상шу프트수단을 갖는 제 2의 마스크를 이용하여 피가공물의 표면에 설치된 하나의 감광성막에 대해서 다중으로 투영노광하고,

상기 노광된 감광성막을 현상하는 것을 특징으로 하는 패턴형성방법.

청구항 14.

포토레지스트막으로 이루어지는 차광 패턴이 표면에 배치된 마스크를 이용하여 투영노광장치에 의해 전자장치를 구성하는 비가공물체의 표면에 OD치가 3 또는 그 이상인 상기 차광패턴을 전사할 때에,

상기 포토레지스트막 표면을 상기 투영 리소그래피 장치의 스테이지 및 상기 반송수단에 접촉시키지 않고서 전사처리하는 것을 특징으로 하는 전자장치 제조방법.

청구항 15.

포토레지스트막이 형성된 기판을 준비하는 단계와;

하나의 마스크 플레이트상에 하나의 레지스트 차광영역에 형성된 복수의 개구부를 포함하는 제1 위상 쉬프트 패턴 영역과, 상기 제1 위상 쉬프트 패턴과 같은 패턴을 포함하는 상기 제1 위상 쉬프트 패턴 영역과 상호 위상이 반대인 제2 위상 쉬프트 패턴 영역이 설치되는 마스크를 준비하는 단계와;

상기 제1 위상 쉬프트 패턴 영역에 형성된 패턴을 상기 기판상에 형성된 포토레지스트막으로 옮기는 단계와;

상기 제1 위상 쉬프트 패턴 영역에 형성된 패턴이 상기 기판상에 형성된 포토레지스트막으로 옮겨진 상기 제1 위상 쉬프트 패턴 영역에 형성된 패턴과 오버랩되도록 상기 제2 위상 쉬프트 패턴 영역에 형성된 패턴을 상기 기판상에 형성된 상기 포토레지스트막으로 옮기는 단계를 포함하는 전자장치 제조방법.

청구항 16.

청구항 15에 있어서,

상기 복수의 개구부는 상기 기판상에 옮겨진 반복된 선형 패턴들을 포함하는 것을 특징으로 하는 전자장치 제조방법.

청구항 17.

청구항 15에 있어서,

상기 복수의 개구부는 상기 기판에 옮겨진 고립된 패턴들과 그들에 근접된 영역, 그리고 상기 기판에 옮겨지지 않은 보조 패턴들에 포함되는 것을 특징으로 하는 전자장치 제조방법.

청구항 18.

청구항 15에 있어서,

상기 제1 위상 쉬프트 패턴 영역과 제2 위상 쉬프트 패턴 영역은 스캐너를 이용하여 상기 기판상에 형성된 포토레지스트 막으로 옮겨진 것을 특징으로 하는 전자장치 제조방법.

청구항 19.

포토레지스트막이 형성된 반도체 기판을 준비하는 단계와;

통과되는 노광의 위상이 서로 반대인 레지스트 차광영역에 형성된 제1 및 제2 개구부가 설치되는 제1 위상 쉬프트 마스크 와, 상기 제1 및 제2 개구부와 같은 패턴을 갖고 상기 제1 및 제2 개구부와는 서로 반대의 위상을 갖는 제3 및 제4 개구부 가 설치되는 제2 위상 쉬프트 마스크를 준비하는 단계와;

상기 제1 위상 쉬프트 패턴 영역에 형성된 상기 제1 및 제2 개구부를 상기 반도체 기판상에 형성된 포토레지스트막으로 옮기는 단계와;

상기 제2 위상 쉬프트 패턴 영역에 형성된 제3 및 제4 개구부가 상기 반도체 기판상에 형성된 포토레지스트막으로 옮겨진 상기 제1 위상 쉬프트 패턴 영역상에 형성된 상기 제1 및 제2 개구부와 오버랩되도록 상기 제3 및 제4 개구부를 반도체 기판상에 형성된 상기 포토레지스트막으로 옮기는 단계를 포함하는 반도체장치 제조방법.

청구항 20.

청구항 19에 있어서,

상기 제1 위상 쉬프트 마스크 와 제2 위상 쉬프트 마스크는 상기 동일한 마스크 플레이트상에 형성되는 것을 특징으로 하는 반도체장치 제조방법.

청구항 21.

삭제

청구항 22.

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체장치 초도전장치, 마이크로머신, 전자디바이스등의 전자장치의 제조방법, 이들에 사용하는 패턴형성방법, 이들에 사용하는 광학마스크 및 상기 제조방법에 관하여 특히 반도체집적회로장치의 제조공정에 있어서의 노광기술에 적용하는 기술에 관한 것이다.

반도체집적회로장치의 제조에 있어서는 미세패턴을 반도체웨이퍼상에 전사하는 방법으로서 리소그래피기술이 이용된다. 리소그래피기술에 있어서는 주로 투영노광장치가 이용되고 투영노광장치에 장착한 포토마스크의 패턴을 반도체웨이퍼상에 전사하여 디바이스 패턴을 형성한다

통상 포토마스크는 투명석영기관 평탄한 표면상에 형성된 크롬(Cr)등의 차광재를 가동하여 작성된다. 즉, 석영기관의 평탄한 표면상에 크롬등으로 이루는 차광막이 소망의 형태로 형성되어 구성되어 있다. 차광막의 가공은 예를들면 차광막상에 전자선 감광레지스트를 도포한 후, 상기 전자선 감광레지스트에 전자선 묘화장치에서 소망의 패턴을 그리고 이어서 현상에 의해 소망의 형태의 레지스트패턴을 형성하고 상기 후, 상기 레지스트패턴을 마스크로서 드라이에칭과 웨트에칭을 실행하여 차광막을 가공한다. 상기 후 레지스트를 제거한 후 세정등을 실행하고 소망의 형태의 차광패턴을 투명 석영기관상에 형성하고 있다.

최근 LSI고집적화가 진행하고 동작속도의 향상을 구하면서 회로패턴의 미세화가 요구되어 있다. 상기의 경향은 특히 트랜지스터 동작속도에 커다란 영향을 주는 게이트패턴에 있어서 심하다. 이미 일부 로직 LSI제품에서는 KrF 엑시머레이저(파장 248nm)의 노광장치를 이용하여 $0.1\mu\text{m}$ 의 게이트패턴형성도 실행되고 있다.

또한, 반도체메모리에 있어서도 상기 저코스트화를 도모하는 미세화가 진행되고 있고 KrF 엑시머레이저를 이용한 노광장치로 하프피티 $0.18\mu\text{m}$ 의 DRAM(Dynamic Random Access Memory)이 제품화되고 있다. KrF 스캐너를 이용한 $0.13\mu\text{m}$ 률의 DRAM의 개발도 실행되고 있는 시점이다.

노광과장보다 더욱 작은 패턴해상이 가능해지는 것은 초해상으로 불리우는 노광법이 크다. 상기 초해상안에서 미세패턴형성에 효과가 있는것이 위상 쉬프트 노광법으로 불리우는 것이고, 예를들면 일본국특개소58-173744호 공보에 개시되어 있다. 상기 위상쉬프트노광법은 열마스크의 노광광의 투과부 즉 유리면이 나와 있는 윈도우부에 차광부를 끼워서 상호가 노광광의 위상을 반전시키는 위상쉬프터로 불리우는 구조물을 형성하고 상기 열마스크를 이용하여 노광을 실행하는 방법이다. 양투과부를 통해오는 빛의 위상이 반전하고 있기 때문에 상기에 존재하고 있는 차광부에서 빛의 진폭이 0이되는 시점이 생긴다. 진폭이 0이면 빛의 강도도 0이되고 분해능력이 비약적으로 향상한다.

또한, 상기외에 마스크에관한 기술을 개시한 것으로서 일본국 특개평9-211837호 공보와 일본국 특개평5-289307호 공보를 들수 있다.

위상쉬프터는 열마스크기체의 유리판의 일부를 파들어가는 오목타입, 열마스크기체상에 위상을 반전시키는 막두께를 갖는 투명막을 형성하는 타입의 상기들의 2개를 믹스한 타입이 있다.

오목타입의 위상쉬프트마스크는 다음과 같이 작성된다. 도 2B(a)에 도시하는 바와 같이 마스크기체(석영기관)(201)의 평탄표면상에 차광체가 되는 Cr막(202)을 스퍼터법으로 피착하고 상기상에 EB레지스트(203)을 도포한다. 상기 상에서 차광체용패턴을 EB묘화(204 화살표도시)한다. 현상을 실행하여 레지스트패턴(205)을 형성하고 (도 2B(b)) 드라이에칭 혹은 웨트에칭에 의해 Cr막(202)의 에칭을 실행하고(도 2B(c)) 레지스트를 제거하여 차광체패턴(206)을 형성한다(도 2B(d)). 상기 후 EB레지스트(207)를 도포하여 위상쉬프터를 형성하기 위한 패턴을 노광(208의 화살표도시)하는 (도 2B(e)). 현상을 실행하여 레지스트패턴(209)을 형성하고(도 2C(f)) 석영기관을 드라이에칭에 의해 소망의 깊이로 오목하게 판다.(도 2C(g)). 레지스트를 박리하여 양개구부(210, 211)의 위상차를 검사하고(도 2C(h)) 위상차를 생기게하는 파임량이 목표치에 도달하고 있지 않는 경우 다시 EB레지스트(212)를 도포하고 쉬프터패턴묘화(213)를 실행하고(도 2C(i)) 현상을 실행

하여 쉬프터 패턴(214)을 형성하고(도 2C(j)) 석영기판을 다시 드라이에칭하고(도 2D(k)) 레지스트박리와 위상차검사(도 2D(l))를 실행한다. 상기 후 도 2D(m)에 도시하는 바와 같이 웨트에칭을 실행하여 Cr막을 낸 돌출구조(215)를 형성하고 오목형위상 쉬프트마스크를 제조한다.

한편 투명막형성타입(이하 쉬프터가볍위상 타입으로 칭함)의 위상쉬프트마스크는 다음과 같이 작성된다. 도 3A(a)에 도시하는 바와 같이 마스크기체(석영기판)(301)의 평탄한 표면 상에 차광체가 되는 Cr막(302)을 스퍼터법으로 피착하고 상기상에 EB레지스트(303)를 도포한다. 상기 상에서 차광체용패턴을 EB묘화(304)한다. 현상을 실행하는 레지스트패턴(305)을 형성하고 9도 3A(b) 드라이에칭 혹은 웨트에칭에 의해 Cr막을 에칭하고(도 3A(c)), 레지스트를 제거하여 차광체패턴(306)을 형성한다(도 3A(d)).

상기 후 도포유리SOG(Spin on Glass)를 도포하고 열처리등을 실행하여 투명쉬프터막(307)을 형성한다(도 3A(e)). 상기 후 EB레지스트(308)를 도포하여 위상쉬프터를 형성하기 위한 패턴을 노광(309)한다 (도 3B(f)). 현상을 실행하고 레지스트패턴(311)을 형성하고(도 3B(g)) 투명쉬프터막을 드라이에칭 혹은 웨트에칭한다(도 3B(h)). 레지스트를 박리하여 양개구부(311, 312)의 위상차를 검사하고 위상쉬프트마스크를 구한다.

상기한 양방법모두 차광체로서는 금속의 Cr막이 사용되고 또한 상기 차광체패턴의 정확성이 요구되는 것으로 상기 금속 Cr막은 석영기판의 평탄한 표면상에 스퍼터법으로 형성된다.

또한, 상기 위상 쉬프트마스크의 활용형태로서는 도 4에 도시하는 바와 같이 광학적으로 독립패턴으로 보이게하는 차광패턴(401)에 대해서, 상기 차광체(401)의 양측에서 광학적광로차(402)에 의해 위상차를 갖게하는 쉬프터 엣지 타입과 도 5에 도시하는 바와 같이 라인 앤드 스페이스와 같은 근접밀집한 차광패턴(5010에 대해서 개구부에 상호 위상쉬프터(502)를 배치하는 리베큰(LEVENSON)타입이 있다. 상기도 4 및 도 5의 403, 503은 모두 유리기판을 나타낸다. 어느쪽의 경우 도 개구부의 양측에서 상기를 투과하는 노광광의 위상을 반전시키는 구조에 있어서 차가 없다.

상기 기술한 오목형 위상 쉬프트마스크의 전사특성상의 문제점은 도 6(a)에 도시하는 바와 같이 유리기판(601)을 파고 있지 않거나 혹은 파임량이 적은 개구부(602)(상기 부분의 경우를 이하 0상으로 명기)와 유리기판을 깊게 판오목부(603)(상기 부분의 경우를 이하 π상으로 명기)에서의 투파광량이 Cr차광체측벽(604)의 아래에 형성된 유리기판측면부(605)에서의 광산란에 의해 변하고 상기의 경우가 원인이 되어 0/π차로 불리우는 패턴수치차가 생기는 경우이다.

상기의 경우를 방지하기 위하여 도 6(b)에 도시하는 바와 같이 유리측면부(611)를 Cr차광체(613)의 엣지(612)에서 후퇴시켜 유리측면부에서 산란되는 빛을 Cr 차광체에서 비추는 사이드에칭 오목형이 제안되고 있다.

그러나 상기의 경우에는 Cr차광체(613)를 지지하고 있는 유리의 폭(614)이 패턴의 미세화에 따라서 가늘어지고 강도의 관점에서 미세화에 지탱할 수 없는 문제가 있다. 특히 도 6(c)에 도시하는 바와 같은 0상(602)에 있어서도 유리기판(601)을 파고 있는 양측 굴착타입의 마스크에서는 상기 Cr과 유리의 접촉면적의 문제는 커다란 문제이다. 가는유리지주(616)에서 Cr의 차광체(613)를 지지할 필요가 있고 다수의 복잡한 미세패턴이 되는만큼 심각한 문제가 된다.

또한, 최근 노광장치의 마스크배율이 10×에서 5× 또한 4×로 이행하고 있고 이에 따라서 마스크상의 수치도 디바이스수치의 미세화보다 더욱 가속되어 미세화를 추진시킬 필요가 있기 때문에 상기 지주의 가늘기는 전사한계를 결정하는 결정적 문제로 되어왔다. 또한, 제조상 상기 포켓부(615)에 이물이 끼고 마스크의 수율이 올라가기 어려운 문제가 있다. 또한, 드라이에칭을 이용 하여 쉬프터를 팔 경우에는 에칭 마이크로 로딩효과에 의해 패턴수치에 따라서 깊이가 다르고 따라서 패턴수치에 응하여 위상각이 다르게 되는 문제가 있다. 또한, 도 2A ~ 도 2C에 도시하는 바와 같이 마스크 제조공정수가 많고 마스크제조 코스트가 높고 제조에 걸리는 시간이 길고 TAT(Turn Around Time)가 크고 공정수가 많은 점에서 수율이 낮아지는 문제가 있다.

또, 한편 상기 기술 한 쉬프터가산상 위형위상 쉬프트마스크에서는도 5에 도시하는 바와 같이 쉬프터(502)를 차광체인 Cr차광막(501)상에 형성하는 것으로 일정한 막두께로 위상쉬프터를 형성불가능하고 위상각이 패턴수치에 응하여 변하고 또한 하나의 패턴의 안에서도 패턴중앙부(504)와 주변부(504)에서 위상(즉, 쉬프터막두께)이 변하는 문제가 있다.

또한, 상기 문제를 해결하기 위하여 위상쉬프터를 앞서 작성하고 상기 상에 Cr차광막을 형성하려고 하여도 쉬프터에서 이루는 단차를 갖는 기판상에 스퍼터Cr막을 무결합 고품질로 형성하는 것은 매우 곤란하다. 또한, 차광체인 Cr막이 쉬프터상에 형성되기 때문에 Cr막의 표면은 프래트에서는 없어지고 경사 내지 요철구조를 갖는 차광광의 반사가 커져서 패턴전사 특성이 감소하는 문제가 있다. 예를들면, 도 16에 도시하는 바와 같이 석영투명기판으로 이루는 공백(1401)상에 형성된 Cr막(1403)의 표면에는 반사방지를 위하여 신호Cr층(1404)를 형성하고, 박막간섭현상을 사용하여 Cr막 표면에서의

반사를 방지하는 대책을 실행하는 것이 제안되지만 쉬프터패턴(1402)에 Cr막이 일부 파손되기 때문에 상기 Cr막이 경사 내지 요철면을 갖고 부분적으로 경사의 부분(1405)가 생기고, 상기의 신호Cr막의 막두께를 소정의 반사방지조건에 정확하게 제어가 불가능하기 때문에 동도안에 1406 및 1407의 화살로 도시하는 바와 같이 반사율이 부분적으로 다르고 전사 특성이 감소한다는 미세패턴화상에서 매우 중요한 문제가 있다.

따라서, 상기한 바와 같은 복잡한 미세패턴을 갖는 전자장치를 상기마스크와 투영노광기술을 구사하여 정밀도 좋고 높은 수율로 제조하는 것은 점점 어렵게되고 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 위상 쉬프트마스크를 이용한 전자장치의 개량된 제조방법을 제공하는 것을 목적으로 하는 것이다. 예를들면 $0.1\mu m$ 이하의 폭과 간격을 가지는 복수의 미세패턴으로 구성되는 전자장치를 투영노광기술 및 위상쉬프트마스크기술을 이용하여 수율 좋게 제조하는 방법을 제공하는 것을 목적으로 하고 있다.

본 발명의 다른목적은 상기 전자장치의 제조방법에 적합한 미세패턴의 형성방법 및 상기를 위하여 개량된 마스크를 제공하는 것이다.

또한, 본 발명의 또다른 목적은 위상쉬프트마스크를 이용한 전자장치의 제조방법에 있어서 노광장치의 패턴전사정밀도를 향상시키는 것이 가능한 개량된 기술을 제공하는 것이다.

또한 구체적으로는 위상각 제어성이 높은 위상 쉬프트마스크를 이용하여 투영노광할 때 차광체면에서의 반사광등의 영향에 의한 수치정밀도 감소가 생기지 않는 미세패턴형성방법을 제공하는 것 및 상기를 이용하여 미세한 전자장치를 제공하는 것을 목적으로 하고 있다.

본원에 있어서 개시되는 발명가운데 대표적인 것의 개요를 간단하게 설명하면 이하와 같다.

즉, 본 발명에서는 투명판의 평탄한 표면에 소정의 두께의 위상쉬프터막이 부분적으로 형성되고 상기 쉬프터막의 단부를 덮어 비금속으로 이루는 소정패턴의 차광막이 부분적으로 설치된 마스크를 이용하여, 투영노광기술에 의해 상기 차광패턴을 피가공물의 표면에 설치된 감광성막에 전사하고 상기 감광성막을 현상하는 것에 의해 전자장치가 제조된다. 또한, 구체적으로는 상기 비금속의 차광막이 상기 쉬프터막의 단부를 포함하여 쉬프터막 및 투명판의 표면상에 부분적으로 연장하여 설치된 마스크를 이용한 투영노광에 의해 상기 패턴이 전사된다

그외의 본 발명에서는 투명판의 평탄한 표면에 소정의 깊이 또는 오목부 및 돌기부가 부분적으로 형성되고, 상기 오목부 및 돌기부의 단부를 덮어 비금으로 이루는 소정패턴의 차광막이 부분적으로 설치된 마스크를 이용하여 투영노광기술에 의해 상기 차광패턴을 피가공물의 표면에 설치된 감광성막에 전사하고, 상기 감광성막을 현상하는 것에 의해 전자장치가 제조된다. 또한 구체적으로는 상기 비금속의 차광막이 상기 투명판의 오목부 및 돌기부의 단부를 포함하여 상기에 근접하는 투명판의 오목부 및 돌기부 표면상에 부분적으로 연장하여 설치된 마스크를 이용한 투영노광에 의해 상기 패턴이 전사된다.

상기중 어느 경우의 발명에 있어서도 평탄한 투명판 표면에 위상 쉬프트수단이 형성되기 위하여 전사할 때의 노광광에 대한 위상쉬프터의 위상쉬프트량을 소저의 영역에 걸쳐서 정밀도 좋게 확보하는 것이 가능하다.

또한 상기 중 어느 발명에 있어서도 비금속으로 이루는 차광막으로서는 전사시의 차광광에 대해서 반사률이 Cr막등의 금속막보다도 작은 것이 바람직하다 예를들면 유전체 고저항체 또는 유기체의 막을 이용하는 것이 바람직하다. 또한 구체적으로는 상기 차광막 자신이 감광성을 이룬 막이면 상기 마스크자체를 제조하는 것에도 적합하고 예를들면 노볼락수지 혹은 폐놀수지등의 포토레지스트막을 이용하는 것이 바람직하다. 혹은 포니아닐린수지막과 같은 감광성막을 이용하는 것이 바람직하다.

유전체 고저항체 또는 유기체의 막을 차광막으로 이용하고 있는 것에 의해 굴절률의 관계에서 전사시의 노광광에 대한 반사율을 Cr등의 금속막에 비하여 작게하는 것이 가능하기 때문에 차광막이 요철표면을 가지고 있어도 플레어(FLARE)를 작게하는 것이 가능하고 해상도향상 및 수치정밀도의 향상에 유익하다. 또한, 후기술 하는 바와 같이 전사시의 노광광에 의해 차광막(즉 마스크패턴)자체의 막두께에 기인하여 상기 측벽면에 발생하는 도파관효과(WAVEGUID EFFECT)를 작게하는 것이 가능하므로 상기 차광막이 요철표면을 가지고 있어도 차광막의 막두께차에 따른 가공수치차를 작게하는 것이 가능한 가공정밀도의 향상에 매우 유익하다.

이와 같이 본 발명에 의하면 마스크에 있어서 위상 쉬프트량을 고정밀도로 제어하고 또한 전사시에 있어서 해상도 내지 수치정밀도의 향상을 도모하는 것이 가능하므로 복잡한 미세 패턴을 가지는 반도체 집적회로 장치 등의 전자장치의 제조수율을 향상시키는 것이 가능하다.

도 1에 본 발명에 관한 마스크의 일례를 나타낸다. 동도에서 알수 있듯이 상기는 투명석영판등의 공백(1)의 평탄한 평면상에 패턴화된 투명의 위상 쉬프터 막(2)을 먼저 형성한 후 위상 쉬프터 막(2)의 단부에서 상기 표면과 공백(1)의 표면에서 구성되는 단부를 덮도록 유전체 혹은 고저항체 유기체로 이루는 차광체 패턴(3)이 형성된 하부 위상 쉬프터 가산 위상 차광체 마스크 구조로 되어 있다. 마스크 제조 공정을 보면 도 1과 같이 차광체 패턴 면이 상측에 그려진 쪽이 이해되기 쉽지만 전사시에 노광장치에 마스크를 삽입할 때에는 도 2와 같은 방향으로 즉 감광성 열레지스트 막(12)이 표면에 설치된 반도체 기판등의 전자장치를 구성하는 피가공물(11)의 표면에 상기 마스크의 패턴 면이 대향하도록 하여 노광장치에 장착되고 상기 방향에서 즉 투명공백의 뒷면에서 투영노광광(15)이 조사되고 피가공물(11) 표면의 감광성 막(12)이 상기 차광체(3)에서 구성되는 마스크 패턴에서 노광된다. 그리고 상기 노광된 감광성 막(12)을 현상처리하는 것에 의해 상기 차광체 패턴이 상기에 전사된다.

또한 위상 쉬프터(2)와 마스크 기체(이른바 플라스틱 유리)(1)와의 사이에 전사시의 노광 광의 파장(λ)에 대한 굴절률 n' 이 플라스틱 유리의 굴절률보다도 크게 위상 쉬프터의 굴절률 n 이하의 투명 막(도 1에서는 생략)을 상기 막 두께(d')로 하고

또한,

$$\sin(2\pi n'(d' + \lambda/2(n - 1))/\lambda) = \sin(2\pi n d'/\lambda) \text{ 의 식을 만족하도록 설치하면 또한 전사 정밀도가 향상한다.}$$

또한 위상 쉬프터(2)의 단부의 두께 방향의 단면이 경사 형태(즉 테이퍼 형태)이면 상기 상에 형성되는 차광체 패턴의 수치정밀도가 향상하면서 접착 강도가 향상하지만 상기 분 점유면적을 크게 하는 것이 되기 때문에 상기 테이퍼 각은 45도 이상으로 하는 편이 바람직하다.

또한 감광성 SOG(Spin On Glass)를 이용하여 위상 쉬프터(2)를 형성하며 마스크 제작 공정을 대폭으로 단순화하고 TAT도 향상하고 또한 마스크 수율도 향상한다.

또한 위상 쉬프트 마스크에 있어서 차광 패턴(3)을 포토레지스트 막에 의해 형성한 경우에는 실제로 포토 마스크를 반도체 집적 회로 장치의 제조 공정에 이용할 때와 실제 위상 쉬프트 마스크의 제조에 있어서 이하와 같이 각종의 문제가 있는 경우 및 상기의 해결 수단을 본 발명자 등은 견출하였다.

우선 제 1로 위상 쉬프트 마스크의 쉬프터 패턴과 차광체 패턴의 상대적인 위치 결정을 하는 이른바 쉬프터와 차광체 와의 사이의 위치 맞춤시키는 마크(얼라인먼트 마크)와 패턴 측정 마크의 패턴 검출이 곤란하다. 상기의 경우는 특히 위상 쉬프터를 앞서 형성하여 만드는 경우에 문제가 된다. 쉬프터 층을 유리 기판을 오목한 것 혹은 SOG 등을 페인팅한 것이고 모두 상기 재질이 유리 기판과 같거나 혹은 거의 같은 계통의 것이다. 이로 인하여 EB 묘화의 얼라인먼트 시에 이용하는 전자선에 대해서 쉬프터 층의 마크의 엣지부의 반사율의 차가 작고 패턴 검출이 곤란해진다. 따라서 쉬프터 패턴이 앞서 형성되어 있는 경우 쉬프터 패턴과 차광체 패턴의 위치 맞춤을 실행하는 것이 곤란하다. 상기 해결 수단은 다음과 같다.

쉬프터 층 형성에 앞서서 마스크 기판상 표면의 내전사 할 패턴 영역의 외측에 즉 반도체 집적 회로 장치의 제조에 있어서는 집적 회로 패턴 형성 영역 외에 메탈로 이루는 메탈 영역을 배치하고 상기 메탈에 쉬프터 패턴과 차광체 패턴의 묘화 시에 위치 맞춤기준이 되는 얼라인먼트 마크를 형성한다.

제 2로 제품 판정 마크 등과 같은 각종 정보 검출 등에 이용하는 소정의 패턴의 검출이 곤란해진다. 예를 들면 마스크 결합 검사 장치에 있어서는 마스크의 얼라인먼트에 할로겐 램프 등이 주로 이용되지만 마스크를 결합 검사 장치에 장착하는 경우에 마스크 상의 검출 마크가 레지스트 막 패턴에 의해 형성되어 있으면 레지스트 막에서는 광투과율이 높고 높은 콘트라스트를 구하는 것이 불가능하기 때문에 패턴의 검출이 곤란하다. 이로 인하여 마스크와 결합 검사 장치 와의 얼라인먼트가 곤란해지고 양호한 검사가 불가능해지는 문제가 있다. 또한 마스크 결합 검사 장치에 한정하지 않고 예를 들면 노광 장치에 장착하는 경우에도 마스크의 품종의 동정을 실행하기 위하여 마크가 필요해진다. 상기 경우 기계에서 판독하는 마크의 다른 작업자는 목시로 판독 가능한 마크도 놓아두는 것이 작업 효율상 바람직하다. 이 때 유리 기판상에 직접 쉬프터와 레지스트 차광체로 쓰여진 문자의 경우에는 매우 판독하기 어렵고 판독 미스가 발생한다. 상기 해결 수단은 다음과 같다.

전사 해야할 패턴영역의 외측에 즉 반도체집적회로장치의 제조방법에 있어서는 집적회로 패턴형성영역외에 메탈로 이루는 메탈영역을 마스크기판상에 배치하고 상기 메탈 혹은 상기 메탈상에 결합검사장치의 맞춤을 실행하는 기준마크와 마스크를 동정하기 위한 문자와 기호등의 마크패턴을 형성한다. 이때 메탈에 개구를 형성하고 기준마크와 동정기호로 하는 경우도 가능하고 메탈플레이트를 형성하고 상기 상에 쉬프터와 레지스트로 패턴을 형성하고 상기 패턴을 기준마크와 동정 패턴으로 하는 경우도 가능하다. 본 수단에 의해 제 2의 문제는 해결된다.

제 3으로 마스크를 결합검사장치와 노광장치등에 장착할 때 이물이 발생하는 것에 의한 문제가 있다. 상기 기술에 있어서는 마스크를 결합검사장치와 노광장치등에 장착할 때와 반송할 때 마스크의 레지스트막이 결합검사장치와 노광장치등의 마스크고정부재(예를들면 진공고정기구)에 직접 접촉하는 것이 되므로 레지스트막이 빠지거나 사라지거나 하는 것으로 이물이 발생한다. 상기 이물이 예를들면 검사장치와 노광장치의 렌즈의 표면에 부착하거나 챔버내를 오염하거나 반도체웨이퍼의 표면에 부착하는 것에 기인하여 패턴의 검사정밀도와 전사정밀도의 감소를 일으키거나 패턴의 단축격납불량과 개방불량등과 같은 불량이 발생하거나 하는 것에 의해 반도체장치의 신뢰성 및 제조수율이 저하하는 과제가 있다.

상기의 문제를 해결하기 위하여 본 발명자들은 광학마스크를 검사장치와 노광장치등과 같은 소정의 장치에 장착할 때와 반송시에 광학마스크의 마스크기판상의 레지스트막으로 이루는 차광패턴과 소정의 장치의 장착부를 접촉시키지 않도록 차광패턴을 마스크기판의 중앙부 주면상에 배치한 광학마스크를 이용하는 것을 제안하였다. 또한, 본 발명자들은 광학마스크를 소정의 장치에 장착할 때 광학마스크의 마스크기판의 주면에 있어서 레지스트막으로 이루는 차광패턴이 존재하지 않는 영역(즉, 주변부)에 소정의 장치의 장착부를 접촉시킨 상태에서 소정의 처리를 실행하는 것을 제안하였다. 이들의 수단에 의해 제 3의 문제는 해결된다.

발명의 구성

본 출원을 상세하게 설명하기전에 본원에 있어서의 용어의 의미를 설명하면 다음과 같다. 1. 디바이스면은 반도체웨이퍼의 주면으로서 그 면에 포토리소그래피에 의해 복수의 반도체칩영역에 대응하는 디바이스 패턴이 형성되는 면을 말한다. 2. 반도체집적회로웨이퍼(반도체집적회로기판) 또는 반도체웨이퍼(반도체기판)은 반도체집적회로의 제조에 이용하는 실리콘단결정 기판(일반적으로 거의 평면원형형), 사파이어기판 유리기판 그외의 절연 반절연 또는 반도체기판등 및 상기의 복합적 기판을 말한다. 3. 유기SOG(Spin On Glass)막은 일반적으로 시로키산 중합체 또는 다른 모노마와의 공동 중합체에 각종의 유기관 기능이 결합한 고분자수지를 용제에 녹여서 기판상에 스핀도포하여 형성된 절연막이다. 일반적으로 무기SOG에 비하여 경화 후에 크랙이 들어가기 어렵기 때문에 두께에 막을 형성가능한 특징이 있다. 또한 상기 유기막은 CVD(Chemical Vapor Deposition)기술에 의해 형성되는 경우가 있으므로 상기 경우에는 단순히 유기시로키산계 절연막으로 칭한다. 4. 에칭스토퍼를 말할 경우는 원칙으로서 에칭대상막의 당해 에칭스토퍼막에 대응하는 에칭선택비가 4 이상의 것을 말한다(즉, A의 B에 대한 에칭선택비 X는 A의 애칭 레이트가 X로 B의 애칭레이트가 1인 것을 말함). 또한 에칭스토퍼막에는 도포스토퍼막등도 포함되어 있다. 5. 마스킹층은 일반적으로 레지스트막을 말하지만 무기마스크와 비감광성의 유기물 마스크등도 포함하는 것이다. 6. [차광영역], [차광막], [차광패턴]일 경우는 상기 영역에 조사되는 노광광 가운데 40%미만(협의 의미로는 30%미만)의 빛을 투과시키는 광학특성을 가지는 경우를 의미하고 있다. 한편 [투명] [투명막] 일 경우는 그 영역에 조사되는 노광광 가운데 60%이상(협의 의미로는 90%이상)의 빛을 투과시키는 광학특성을 가지는 경우를 의미하고 있다. 7. [포토레지스트 패턴]은 감광성의 유기막을 포토리소그래피의 수법에 의해 패턴화된 막패턴을 말한다. 또한 상기 패턴에는 당해 부분에 관해서 전체 개구가 없는 단순히 레지스트막을 포함한다. 8. 마스크의 패턴면을 다음 영역으로 분류된다. 전사해야할 집적회로패턴이 배치되는 영역 : [집적회로 패턴형성영역] 패리를로 덮혀져 있는 영역; [패리를 커버영역] 집적회로 패턴형성영역 이외의 패리를 커버영역; [집적회로 패턴주변영역] 패리를로 덮혀지지 않고 있는 외부영역; [주변영역] 주변영역 가운데 광학적 패턴이 형성되어 있는 내측의 영역 : [주변내부영역] 그 외의 주변영역으로 진공흡착등에 사용되는 영역 ; [주변외부영역]. 9. 반도체의 분야에서는 자외선은 이하와 같이 분류된다. 파장이 400nm정도 말단으로 50nm정도 이상을 자외선, 300nm이상을 근자외선, 300nm미만에서 200nm이상을 원자외선 200nm미만을 진공자외선. 또한 본원의 주요 실시예는 200nm미만의 진공자외선영역을 중심으로 설명하였지만 실시형태 2에서 도시하는 바와 같은 변경을 실행하면 250nm미만으로 200nm이상의 KrF 엑시머레이저에 의한 원자외 지역에서도 적용가능한 것은 물론이다. 또한, 100nm미만에서 50nm이상의 자외선의 단파장단영역에서도 본 발명의 원리를 적용하는 것은 동일하게 가능하다. 10. 마스크차광재료에 관해서 [메탈]일 경우는 크롬 산크롬 그외의 금속의 동일한 화합물을 가리키고 넓게는 금속원소를 포함하는 단체 화합물 복합체등으로 차광작용의 것을 포함하다. 1. [리벤슨형 위상 쉬프트마스크]는 차광영역에서 거리를 둔 근접한 개구의 위상을 상호 반전시켜서 그 간섭작용에 의해 선명한 해상을 구하려고 하는 위상 쉬프트마스크의 일종이다.

이하의 각종의 실시예에 있어서는 편의상 상기 필요가 있는 경우는 복수의 섹션 또는 실시형태로 분할하여 설명하지만 특히 명시한 경우를 제거하고 상기는 상호 무관계인 것은 아니고 한쪽은 다른쪽의 일부 또는 전부의 변형에 상세 보충설명등

의 관계이다. 또한, 이하의 각종의 실시예에 있어서 요소의 수등(개수 수치 량 범위등을 포함한다)에 언급하는 경우 특히 명시한 경우 및 원리적으로 명확하게 특정한 수에 한정되는 경우등을 제하고 상기 특정수에 한정되는 것은 아니고 특정 수 이상에서도 이하에서도 가능하다. 또한 이하의 각종 실시예에 있어서 상기 구성요소(요소스텝등도 포함)는 특히 명시한 경우 및 원리적으로 명확한 것이 필요하다고 사려되는 경우를 제하고 필히 필요한 것은 아닌 것은 물론이다. 동일하게 이하의 각종의 실시예에 있어서 구성요소등의 형태 위치관계등에 언급할 경우는 특히 명시한 경우 및 원리적으로 명확하게 상기에 적합하지 않다고 사려되는 경우를 제하고 실질적으로 상기 형태등에 근사 또는 유사하는 것 등을 포함하는 것으로 한다. 상기의 경우는 상기 수치 및 범위에 대해서도 동일하다.

또한 본원에 있어서 반도체집적회로장치일 경우는 실리콘웨이퍼와 사파이어기판등의 반도체 또는 절연체기판상에 작성되는 것뿐아니라 특히 불필요하다고 명기된 경우를 제하고 TFT(Thin-Film-Transistor) 및 STN(Super-Twisted-Nematic)액정등과 같은 유리등의 다른 절연기판상에 작성되는 것등도 포함하는 것으로 한다.

이하 본 본 발명의 각종 실시예를 도면에 기초하여 상세하게 설명한다.

(실시예 1)

도 7A(a)에서 (e) 및 도 7B(f)에서 (g)는 본 발명의 한 실시예에 의한 위상 쉬프트마스크의 제조방법을 도시하기 위한 공정별의 요부단면도이다.

우선 도 7A(a)에 도시하는 바와 같이 석영유리기체(공백)(701)의 평탄한 주표면상에 위상쉬프터막(702)을 형성하였다. 상기 막두께(d)는 노광광의 과장을 λ_1 , 쉬프터막(702)의 노광파장에 대한 굴절률을 n으로 할 경우에 $\lambda/\{2(n-1)\}$ 이 되도록 설정하였다. 상기에서 쉬프터막(702)은 스퍼터기술로 형성한 SiO_x로 하였지만 상기에 한정되는 것은 아니다. 노광광을 투과하고 막두께 및 굴절률이 균일한 질의 막이면 다른 막도 이용하는 것이 가능하다. 특히 SnO_x와 TiO_x등의 굴절률이 높은 막은 막두께(d)를 얇게하는 것이 가능하고 상기 후의 레지스트 차광체패턴형성이 용이하게 되고 나서 바람직하다. 굴절률이 1.6이상으로 상기 막두께 효과가 나타나 온다. 또한 도전성막이면 다음에 도시하는 레지스트막을 EG묘화 할때에 전하의 쳐지 업의 영향을 받지 않기 때문에 상기 쉬프터막 자체 또는 적어도 상기 표면 혹은 뒷면이 도전성을 가지고 있는 것이 바람직하다. 쉬프터막의 표면 혹은 뒷면에 설치되는 도전막으로서는 ITO막등이 좋다. 또한 내구성을 향상시키기 위하여 쉬프터막(701)을 페인팅 후에 가열처리를 실행하였지만 막두께(d)의 설정은 상기 열처리후의 막두께이다. 본 기술에서는 200°C 30분의 베이크를 실행하였지만 상기에 한정되는 것은 아니다.

또한 상기의 쉬프터막의 두께는 위상각을 결정하는 중요한 것이므로 열처리를 포함한 막형성 후 측정하고 기준치 이내에 되지 않는 경우는 제거하여 재형성하였다. 상기 막두께 불규칙의 허용치는 수치 및 필요수치 정밀도에 의해 좌우되지만 1%정도이다. 평탄한 주표면상에 쉬프터층(702)을 페인팅하는 것으로 막두께 균일성을 취하기 쉽고 또한 에칭시의 마이크로로딩효과에 의한 수치별 위상각(막두께)가 변화하는 문제도 생기지 않는 것으로 고해상도와 수청정밀도를 용이하게 구하는 것이 가능하다. 상기에서는 쉬프터막 형성법으로서 스퍼터를 이용 하지만 CVD와 도포형성법도 이용하는 것이 가능하다. 특히 도포형성법은 막두께의 균일성이 좋다는 특징이 있고 상기 경우는 0.2%의 균일성으로 막형성하는 것도 가능하였다. 상기는 위상각이탈에 환산하여 약 0.1도에 상당하는 정밀도가 높은 것이다. 또한 위상쉬프터막의 막결함(핀볼 결함과 이물결함)을 검사하고 결함이 검출된 경우는 쉬프터막을 재생 재작성하였다. 초기의 단계에서 위상결함으로 연결되는 결함대책이 가능해지기 위하여 공정관리가 용이해진다.

다음으로 도 7A(b)에 도시하는 바와 같이 쉬프터층(702)상에 EB레지스트막(703)을 도포형성하고 소망의 쉬프터묘화 패턴으로 EB묘화(704)하였다. 쉬프터층(702)이 도전성을 가지고 있지 않은 경우에는 상기의 레지스트막(703)상에 수용성 도전막을 형성하고 EB묘화시의 전하의 쳐지업대책을 실행하였다. 이와 같은 대책을 시행하지 않으면 쳐지업에 의해 묘화패턴의 위치이탈을 일으킨다. 본 실시예에서는 도전막을 형성하였기 때문에 쳐지업에 의한 묘화위치이탈은 일어나지 않았다. 쳐지업을 방지하기위하여 필요한 도전류를 조사한 결과 씨트저항으로 $50M\Omega/cm^2$ 이하의 저항으로 억제되면 충분한 효과가 있는 것을 알수 있었다.

다음으로 도 7A(c)에 도시하는 바와 같이 현상을 실행하여 레지스트패턴(705)을 형성하고 상기 후 도 7A(d)에 도시하는 바와 같이 상기 레지스트패턴(705)을 마스크하여 에칭에 의해 쉬프터막(702)을 가공하였다.

다음으로 도 7A(e)에 도시하는 바와 같이 레지스트(705)를 제거하여 쉬프터패턴(706)을 석영유리기체(701)의 평탄한 주표면상에 형성하였다. 이 때 쉬프터패턴(706)의 단부의 측면을 테이퍼가공해 두었다. 테이퍼각θ은 약 60도로 하였다. 상

기에서 엣지검출법을 이용하여 위상шу프터패턴(706)에 있어서의 누락결함과 잔여결함을 검사하였다. 상기의 공정에서는 차광체가 상기 쉬프터패턴(706)의 주위를 포위하고 있지 않아서 엣지검출법으로 쉬프터결함을 검사가능하여 간편하게 또한 검출정밀도의 고위상결함검사를 실행하는 것이 가능하였다.

상기 후 도 7B(f)에 도시하는 바와 같이 EB레지스트막(707)을 도포하고 소망의 차광체패턴을 EB묘화(708)하였다. 상기 차광시에도 쉬프터패턴(706)의 묘화시와 동일 쟈지업방지를 위한 도전막형성이 유효한다. 본 실시예에 있어서는 씨트저항 $30\text{M}\Omega/\text{cm}^2$ 의 도전막(미도시)을 레지스트막(707)상에 피착하였다. 상기 후에 베이스지를 에칭할 필요가 없기 때문에 상기 EB레지스트막(707)의 에칭 내성은 기체로 할 필요는 없고 상기 분 쉬프터막 엣지의 단차(도는 요철)에 대해서 피복성에 우수하고 또한 상기와 같이 단차를 갖는 기판상에서 수치정밀도가 나오는 레지스트재료를 선택하면 상기 마스크의 수치정밀도를 높이는 것이 가능하다. 단차상에서 수치정밀도를 내기위해서는 하부인출형태가 아니고 단면형태가 거의 수직으로 가공가능한 레지스트재를 이용하면 좋다. 실제 본 실시예에서는 거의 90도의 수직단면형태를 갖는 레지스트를 이용하였다. 또한 상기 EB레지스트는 전사시의 노광광에 대해서 차광체의 역활도 부담하기 때문에 노광광을 강하게 흡수하는 재료로 할 필요가 있다.

상기 EB레지스트막(707)을 구성하는 재료와 상기한 도 7A(b)의 공정에서 이용한 위상 쉬프터패턴형성용의 EB레지스트막(703)은 같은 레지스트재를 사용하는 것도 가능하지만 적어도 EB레지스트막(707)쪽은 상기가 현상되어 전사시의 차광패턴으로서 사용되는 것으로 상기 기술한 바와 같이 에칭내성은 불문으로 상기 단부가 샤프하게 거의 수직으로 가공되기 쉬운 성질을 가진 것으로 전사시의 노광광에 대해서 차광성을 가진 것을 사용할 필요가 있다. 즉, 각각 사용되는 목적에 응하여 EB레지스트(703, 707)는 다른 재료의 것을 이용하는 것이 가장 좋다.

본 발명자등의 각종의 시험작 실험결과에서 본 실시예에서는 상기 EB레지스트(707)로서는 노볼락수지를 주체로하는 포토레지스트재를 이용하였다. 특히 하기 노볼락수지는 도 8에 조사광의 파장에 대한 광흡수특성 측정결과를 도시하는 바와 같이 파장 193nm의 ArF 노광광에 대한 광흡수가 강하기 때문에 ArF액시머레이저로 전사노광할 때에 충분한 차광체로서 기능하는 것으로 판명되었다. 또한 노볼락수지에 한정하지 않고 폐놀수지등 벤젠환을 갖는 수지는 KrF($248\mu\text{m}$) 노광광등에 대해서는 광흡수도는 작지만 ArF노광광에 대해서는 광흡수도가 현저하게 크고 따라서 ArF용의 차광체로서는 적합하다. 또한, 상기의 노볼락수지와 폐놀수지자체는 유기체이면서 유전체내지 고저항체이다.

또한, 상기와 같이 벤젠환을 포함한 EB레지스트에서는 파장100nm에서 200nm에 걸쳐서 빛을 강하게 흡수하는 성질이 있기 때문에 전사시의 노광파장으로서는 100nm에서 200nm이 적합하다. 레지스트의 흡광도로서는 종식계수(피소굴절률의 허부)로 표시하여 0.5이상 가능하면 1.0이상이 다음 기술의 막두께와 OD값과의 관계에서 바람직하였다. 또한 본 실시예에서는 종식계수(EXTINCTION COEFFICIENT)1.0의 재료를 이용하였다. 상기의 차광막의 두께는 너무 얕으면 차광성능이 불충분하게되고 너무 두꺼우면 레지스트패턴측벽의 효과에 의해 개구부의 투과률이 개구수치에 의해 변하는 문제가 생긴다. 단차엣지부 근방에 생기는 레지스트막두께가 얕아지는 시점에서 노광광에 대한 투과율을 OD치로 표현하여 3이상으로 내리면 충분한 차광체로서 기능한다. OD치를 4이상으로 하면 차광부를 가볍게 투과해오는 빛의 위상의 영향도 문제가 없어지고 OD치를 5이상으로 하면 투과량의 영향은 전부사라졌다. 또한 OD치는 입사광을 I_{in} , 투광량을 I_{out} 으로 할 경우 $\log_{10}(I_{out}/I_{in})$ 으로 표시되는 값이다. 개구부 엣지부분의 레지스트막두께(d')의 상한으로서는 최소개구폭(w)의 3배이하 즉 $3w$ 이하로 하는 것이 전사패턴정밀도상 바람직하였다. 또한 상기 막두께의 하한은 노광광의 파장을 λ 위상шу프터의 노광광에 대한 굴절률을 n 으로 할경우 $\lambda/(2(n-1))$ 이었다. 상기 이하의 막두께로는 차광성이 부족하였다. 실제의 전사결과에서 실용적으로는 $0.2\mu\text{m}$ 이상을 확보하는 것이 바람직하였다.

또한, 상기 한 바와 같이 쉬프터막(706)의 엣지부를 테이퍼가공하고 있기 때문에 레지스트의 피복성이 좋고 막두께 변동도 비교적 작기 때문에 레지스트패턴 수치정밀도가 높아졌다. 직접단자상을 획절단하는 패턴은 아니지만 레지스트막두께변동의 영향은 넓은 범위를 가져오므로 상기 테이퍼가공의 효과는 크다. 상기에서는 테이퍼각(Θ)을 60도로 하였지만 상기에 의해 값을 작게하여 보다 완만하게하면 막두께 변동이 감소한다. 한편으로 위치맞춤 여유를 갖는 위에 상기의 테이퍼부를 덮도록 차광체인 레지스트패턴을 형성해 둘 필요가 있기 때문에 최소의 차광체 패턴폭이 제한된다. 최적 테이퍼각은 패턴최소 및 쉬프터와 상기 레지스트패턴과의 위치맞춤정밀도의 평균에서 결정한다. 각종의 실험결과로부터 45도이상의 테이퍼각으로 하면 좋은 것이 확인되었다.

상기 후 도 7B(g)에 도시하는 바와 같이 현상을 실행하여 차광체 레지스트패턴(709)을 형성하였다. 또한 가열 혹은 DUV(deep UV)광을 조사 혹은 상기 쌍방의 처리를 실행하였다. 상기 처리를 시행하는 것에 의해 레지스트차광체(709)의 전사시에 있어서의 노광광에 대한 조사내성이 높아졌다.

본 실시예에 의한 위상шу프트마스크는 위상오차 0.5도 이내라는 매우 위상제어성이 높은 것이고 상기 수치의존성도 없는 점에서 패턴전사를 실행할 때의 수치정밀도 및 해상도가 높아졌다. 또한 레지스트차광체(709)는 공백(701) 및 위상шу프터

(706)과 큰 면적으로 접촉하고 있고 패턴박리등의 결함도 발생하지 않았다. 또한 제조공정도 자기 때문에 마스크제조수율도 높고 또한 TAT도 짧아졌다. 또한 차광체(709)의 표면에서의 노광광의 반사율은 대기측에서 6% 공백층에서 1%가 되고 도 16에서 설명한 신호 Cr을 표면에 피착하여 반사방지처리를 실행한 Cr의 반사율을 크게 밀도는 것이 가능하고 상기 반사광을 근거로 일어나는 렌즈내 플레이어에 의한 전사해상 성능저하를 방지하는 것이 가능하였다. 또한 반사방지처리를 실행한 Cr의 반사율은 대기측에서 13%이었다. 본 차이는 또한 기판 단차에 따라서 생기는 경사부로 크게 되었다.

또한, 본 실시예에서는 공백(701)의 평탄한 표면상에 형성한 쉬프터층(702)을 가공하는 것에 의해 위상이 상호 180도 반전하는 0상과 π 상을 형성하였지만 상기 쉬프터패턴에 부가하여 공백을 일부 에칭하여 위상차를 조정하는 것도 유효하다. 이때 노광과의 과장을 λ 공백의 노광과장에 대한 굴절률을 n_0 쉬프터층의 노광과장에 대한 굴절률을 n_1 및 쉬프터층의 막 두께를 d_1 으로 하면 공백을 $\lambda/(2(n_0 - 1)) - (n_1 - 1)d_1/(n_0 - 1)$ 의 깊이만큼 에칭하면 위상반전조건이되고 상기 마스크를 이용하여 전사하면 무엇보다도 고해상도가 구해진다. 상기 방법은 쉬프터형성후에 위상을 조정하는 것이 가능하므로 마스크제조의 수율을 또한 향상시키는 것에 효과가 있었다.

(실시예 2)

마스크의 제조공정을 나타내는 도 9A(a)에서 (e) 및 도 9B(f)에서 (g)를 이용하여 본 발명의 제 2의 실시예를 설명한다.

우선 도 9A(a)에 도시하는 바와 같이 석영유리기체(공백)(801)의 평탄한 주표면상에 간접제어층(802)을 형성하고 상기 후 상기 간접제어층(802)상에 쉬프터막(803)을 형성하였다. 간접제어층(802)은 노광광을 투과하는 투명막으로 상기 막의 노광광에 대한 굴절률(n')은 석영유리기체의 굴절률보다 크게 쉬프터막(803)의 굴절률(n)과 같거나 상기보다도 작은것이다. 상기 간접제어층(802)의 막두께(d')는 노광광의 과장을 λ 로하면 $\sin(2\pi n'(d' + \lambda/2(n-1)/\lambda)) = \sin(2\pi n'd'/\lambda)$ 를 만족하는 것이 바람직하다. 상기 조건으로 하면 공백(801)과 쉬프터층(803)과의 사이에서 생기는 노광광의 다중간섭이 0상과 π 상으로 차가 없어지고 수치정밀도가 향상하기 때문이다. 쉬프터층(803)과 같은 재료를 이용하는 것도 가능하지만 보다 바람직하게는 쉬프터층(803)의 가공시에 에칭스토퍼가 되도록 에칭선택비를 갖고 또한 굴절률이 거의 비등한 것이 최적이다. 또한 도전성도 가지면 다음에 나타나는 레지스트 EB묘화시에 전하의 쳐지업의 영향을 받지 않기 때문에 적절하다. 상기에서는 간접제어층(802)으로서 TiOx를 쉬프터층(803)에서도 TiOx를 이용하였지만 예를들면 간접제어층(802)으로서 SnOx를 쉬프터층(803)으로서 TiOx와 같이 다른 재료를 이용하여 가공정밀도를 높이는 것도 효과가 있었다.

쉬프터층(803)의 막두께(d)는 노광광의 과장을 λ 쉬프터막(803)의 노광과장에 대한 굴절률을 n 으로 할경우에 $\lambda/(2\{n-1\})$ 이 되도록 설정하였다. 쉬프터층(803)에 TiOx라는 굴절률이 높은 막을 이용하였기 때문에 막두께(d)를 얇게 가능하고 상기 후의 레지스트차광체 패턴형성이 용이해졌다. 또한 내구성을 향상시키기 위하여 간접제어층(802) 및 쉬프터막(803)을 피착한 후에 가열처리를 시행하지만 막두께(d)의 설정은 상기 열처리후의 막두께이다. 상기에서는 열처리로서 200°C 30분의 베이크를 실행하였지만 상기에 한정하는 것은 아니다. 또한, 쉬프터층(803)의 막두께는 위상각을 결정하는 중요한 것으로 열처리를 포함한 막형성후 측정하고 기준치이내로 되지 않는 경우에는 제거 및 재형성하였다. 상기 막두께 불규칙의 허용치는 수치 및 필요수치정밀도에 의해 좌우되지만 1%정도이다. 상기 실시예 1와 동일하게 투명판의 평탄한 표면상에 쉬프터층(803)을 피착하는 것으로 막두께 균일성이 취해지기 쉽고 또한 에칭시의 마이크로 로딩효과에 의한 수치별 위상각(막두께)가 변하는 문제도 생기지 않는 것으로 고해상도와 수치정밀도를 용이하게 구하는 것이 가능하였다. 본 기술에서는 쉬프터막(803)의 형성법으로서 스퍼터를 이용 하였지만 CVD기술과 도포형성법도 이용하는 것이 가능하다.

다음으로 도 9A(b)에 도시하는 바와 같이 쉬프터층(803)상에 EB레지스트막(804)을 도포형성하고 소망의 쉬프터묘화 패턴으로 EB묘화(805)하였다. 쉬프터층(803)이 도전성이지 않는 경우는 상기 레지스트(804)상에 수용성도전막을 형성하고 EB묘화시의 쳐지업대책을 실행하였다. 이와 같은 대책을 실행하지 않으면 쳐지업에 의해 묘화패턴의 위치이탈을 일으킨다. 본 실시예에서는 도전막을 형성하여 두었기 때문에 쳐지업에 의한 묘화위치이탈은 일어나지 않았다.

다음으로 도 9A(c)에 도시하는 바와 같이 현상을 실행하여 레지스트패턴(806)을 형성하고 상기 후 도 9A(d)에 도시하는 바와 같이 상기 레지스트패턴(806)을 마스크하여 에칭에 의해 쉬프터막(803)을 가공하였다. 상기 한 바와 같이 간접제어층(802)으로서 SnOx를 쉬프터층(803)으로서 TiOx를 이용한 경우에는 예를들면 CF계 가스를 사용하여 에칭하는 것에 의해 간접제어층(802)이 에칭진행의 스토퍼로서 움직이고 쉬프터막(803)을 정밀도좋게 가공가능하면서 공백(801)의 표면이 에칭되거나 가공굴절등의 영향이 생기지 않는 것이 판명되었다.

다음으로 도 9A(e)에 도시하는 바와 같이 레지스트(806)를 제거하여 쉬프터패턴(807)을 간접제어층(802)상의 형성하였다. 상기에서 엣지검출법을 이용하여 위상쉬프터패턴의 누락결함과 잔여결함을 검사하였다. 차광체가 상기 쉬프터패턴의 주위를 포위하고 있지 않아서 엣지검출법으로 쉬프터결함을 검사가능하여 간편하게 또한 검출정밀도의 고위상결함검사를 실행하는 것이 가능하였다.

상기 후 도 9B(f)에 도시하는 바와 같이 EB레지스트막(808)을 도포하고 소망의 차광체패턴을 EB묘화(809)하였다. 상기 차광시에도 쉬프터패턴의 묘화시와 동일 쳐지업방지를 위한 도전막형성이 유효한다. 본 실시예에 있어서는 씨트저항 $40\text{M}\Omega/\text{cm}^2$ 의 도전막(미도시)을 레지스트막(808)상에 피착하였다.

상기 후에 베이스지를 에칭할 필요가 없기 때문에 상기 EB레지스트막(808)의 에칭 내성을 요구되지 않기 때문에 상기 분단차피복성에 우수하고 단차 기판상에서 수치정밀도를 선택하는 것으로서 마스크의 수치정밀도를 높이는 것이 가능하다. 단차상에서 수치정밀도를 내기 위해서는 단면형태가 수직으로 하부인출형이 아닌 레지스트를 이용하면 좋다. 또한 상기 EB레지스트(808)는 전사시의 노광광에 대해서 차광체의 역활도 부담하기 때문에 전사시의 노광광을 강하게 흡수하는 재료로 할 필요가 있다. 본 실시예에선 노볼락수지에 과장이 248nm의 빛에 대한 흡광제를 혼합한 레지스트(상기 자체는 유전체 고저항체이기도하고 또한 유기체이기도 하다)를 이용하였다. 흡광제의 영향으로 전사시의 과장 248nm의 KrF 노광광에 대한 충분한 차광체로서 기능하였다. 일반적으로 강한 흡광제를 첨가하면 레지스트의 해상성능이 극단으로 저하하지만 상기 레지스트는 EB레지스트이고 첨가하는 흡광제는 과장 248nm에 대한 것이기 때문에 마스크제작에 충분한 해상도를 구하는 것이 가능하였다. 레지스트의 흡광도로서는 종식계수에서 표시하여 0.5이상 가능하면 1.0이상이 다음 기술의 막두께와 OD값과의 관계에서 바람직하였다. 또한 본 실시예에서는 종식계수(EXTINCTION COEFFICIENT)6.0의 재료를 이용하였다. 막의 두께는 너무 얇으면 차광성능이 불충분하게되고 너무 두꺼우면 레지스트패턴 측벽의 효과에 의해 개구부의 투과률이 개구수치에 의해 변하는 문제가 생긴다. 단차엣지부 근방에 생기는 레지스트막두께가 얇아지는 시점에서 노광광에 대한 투과율을 OD치로 표현하여 3이상으로 내리면 충분한 차광체로서 기능한다. OD치를 4이상으로 하면 차광부를 가볍게 투과해오는 빛의 위상의 영향도 문제가 없어지고 OD치를 5이상으로 하면 투과량의 영향은 전부사라졌다. 쉬프터층(807)로서 굴절률이 높은 TiOx를 이용하기 때문에 쉬프터패턴에 의한 단자가 작아지고 피복할는 레지스트의 커버레이지도 향상하기 때문에 상기와 같은 흡광제를 첨가한 레지스트에서도 충분한 해상성능을 구하는 것이 가능하였다.

상기 후 도 9B(g)에 도시하는 바와 같이 현상을 실행하여 차광체 레지스트패턴(810)을 형성하였다. 또한 가열 혹은 DUV 조사 혹은 상기 쌍방의 처리를 실행하였다. 상기 처리를 시행하는 것에 의해 레지스트차광체(810)의 전사시에 있어서의 노광광에 대한 조사내성이 높아졌다.

본 실시예에 의한 위상쉬프트마스크는 위상오차 0.5도 이내라는 매우 위상제어성이 높은 것이고 상기 수치의존성도 없는 점에서 KrF노광광에서 패턴전사를 실행할 때의 수치정밀도 및 해상도가 높아졌다. 공백에 의해 굴절률이 높은 쉬프터층을 이용 하였지만 쉬프터층과 공백간에 생기는 다중간섭의 악영향도 없이 상호 위상이 180도 반전한 0상과 π 상간의 수치 불규칙도 없었다. 또한 레지스트차광체(810)는 간섭제어층(802) 및 위상쉬프터(807)와 큰 면적으로 접촉하고 있고 패턴 박리등의 결함도 발생하지 않았다. 특히 간섭제어층(802)로서 도입한 TiOx는 상기간의 밀착성이 좋게되었다. 또한, 위상 쉬프트마스크의 제조공정도 실시예 1과 동일하게 작기 때문에 제조수율도 놓고 또한 TAT도 짧았다. 또한 차광체(810)의 표면에서의 노광광의 반사율은 대기측에서 6% 공백측에서 1%가 되고 산화Cr을 표면에 피착하여 반사방지처리를 실행한 Cr의 반사율(대기측15%)을 크게 밀도는 것이 가능하고 상기 반사광을 근거로 일어나는 렌즈내플레이어에 의한 전사해상성능저하를 방지하는 것이 가능하였다. 또한 쉬프터(706)의 엣지부의 단면을 테이퍼상에 형성해두면 실시예 1과 동일 형태로 효과적이다.

(실시예 3)

마스크의 제조공정을 도시하는 도 10(a)에서 (e)를 이용하여 본 발명의 제 3의 실시예를 설명한다.

우선, 도 10(a)에 도시하는 바와 같이 석영유리기체(공백)(901)의 평탄한 주표면상에 감광성쉬프터막(902)을 형성하였다. 상기 감광성 쉬프터재료로서는 유리 SOG에 산발생제를 첨가한 것을 이용 하였다. 산발생제로서는 TPS (Triphenylsulfonium Triflate)을 이용하였지만, 상기에 한정하는 것은 아니다. 감광성쉬프터도 유기SOG에 한정하는 것은 아니고 노광광에 대해서 투명으로 조사 내성이 있고 또한, 마스크묘화시에 감광성을 가지는 것이면 좋다. 상기에서 이용 한 감광성쉬프터막(902)의 노광광(과장 193nm)에 대한 굴절률은 1.58과 석영유리의 굴절률 1.56과 큰 차이가 없기 때문에 직접공백(901)의 평탄한 주표면상에 감광성쉬프터(902)를 형성했지만 굴절률에 차가 있는 경우는 실시예 2와 동일하게 간섭제어막을 형성하면 쉬프터층내에 생기는 다중간섭을 저감가능하여 수치정밀도상 효과가 있다.

또한, 공백(901)상에 도전막을 형성해두는 것도 실시예 2와 동일하게 연속하는 감광성쉬프터막의 묘화시에 쳐지업 방지 효과가 있다. 상기에서 도포에 의해 감광성 쉬프터막(902)을 형성하였지만 광CVD법등 다른 방법을 이용하여도 좋다. 단, 도포형성법은 간단하여 결함발생도 작은 특징이 있다. 다른 도포형성막으로서는 메틸실라진(Methylsilazane)에 산발생제를 첨가한 것등이 있다. 쉬프터막을 도포한 후 120°C의 열처리를 실행하였다. 막형성후 결함검사를 실행하는 핀홀 결함과 이물결함이 없는 것을 확인하였다. 상기의 결함이 있는 경우는 쉬프터막을 제거하고 재형성하였다.

쉬프터(902)의 막두께(d)는 뒤에 기술하는 텐시파이베이크 후에 $\lambda/\{2(n-1)\}$ 이 되도록 보정을 가한 값으로 하였다. 상기에서 노광광의 파장을 λ 텐시파이베이크 후의 쉬프터막(902)의 노광파장에 대한 굴절률을 n으로 하였다.

다음으로 도 10(b)에 도시하는 바와 같이 감광성쉬프터총(902)을 소정의 패턴으로 직접EB(903)하였다. 감광성쉬프터총(902)상에는 수용성 도전막을 형성하고(미도시) EB묘화시의 쳐지업대책을 실행하였다. 이와 같은 대책을 실행하지 않으면 쳐지업에 의해 묘화패턴의 위치이탈을 일으킨다. 본 실시예에서는 도전막을 형성하여 두었기 때문에 쳐지업에 의한 묘화 위치이탈은 일어나지 않았다.

다음으로 도 10(c)에 도시하는 바와 같이 현상을 실행하여 레지스트패턴(904)을 형성하고 상기 후 노광광 조사 내성향상 및 풍화방지를 위하여 쉬프터패턴(904)를 가열처리하였다. 상기에서 열처리로서 250°C 30분의 베이크를 실행하였지만 상기에 한정하는 것은 아니다. 고온으로 하는 만큼 내성이 향상한다. 또한 쉬프터총(904)의 막두께는 위상각을 결정하는 중요한 것으로 열처리후 측정하고 기준치 이내로 되지 않는 경우는 제거 및 재형성하였다. 상기 막두께불규칙의 허용치는 수치 및 필요수치정밀도에 의해 좌우되지만 1%정도이다. 평탄표면상에 쉬프터총을 피착하는 것으로 막두께 균일성이 취해지기 쉽고 또한 예칭시의 마이크로 로딩효과에 의한 수치별 위상각(막두께)가 변하는 문제도 생기지 않는 점에서 고해상도와 수치정밀도를 용이하게 구하는 것이 가능하였다.

상기 후 옛지검출법으로 위상쉬프터 누락결함과 잔여결함을 검사하였다. 차광체가 상기 쉬프터패턴의 주위를 포위하고 있지 않기 때문에 옛지검출법으로 쉬프터결함을 검출가능하고 간편하고 또한 검출정밀도가 높은 위상결합검사를 실행하는 것이 가능하였다. 이와 같이 하여 무결함으로 위상제어성이 우수한 위상쉬프터패턴을 예칭공정 없이 도포 베이크 노광 및 현상공정만으로 형성하는 것이 가능하였다.

상기 후 도 10(d)에 도시하는 바와 같이 레지스트(905)를 도포하고 소망의 차광 패턴으로 EB묘화(906)하였다. 상기 노광시에도 쉬프터패턴(904)의 묘화시와 동일한 쳐지업방지를 위한 도전막형성이 유효하다. 본 실시예에 있어서는 씨트저항 40MΩ/cm²의 도전막(미도시)을 레지스트막(905)상에 피착하였다. 상기 후에 베이스지를 예칭할 필요가 없기 때문에 상기 EB레지스트막(905)의 예칭내성이 염밀성은 필요없고 상기 분 단자피복성이 우수하고 단차기판상에서 수치정밀도가 나오는 레지스트재를 선택하면 상기 마스크의 수치정밀도를 높이는 것이 가능하다.

상기 EB레지스트막(905)는 전사시의 노광광의 차광체의 역할도 부담하기 때문에 전사시의 노광광을 강하게 흡수하는 재료로 할 필요가 있다. 본 실시예에서는 폐놀수지를 주체로 하는 포토레지스트를 이용하였지만 상기 재료는 노광광(파장 193nm)에 대한 종식계수가 0.9이고 ArF 노광광을 이용하는 전사시에 충분한 차광체로서 기능하였다. 레지스트의 흡광도로서는 종식계수로 표시하여 0.5이상 가능하면 1.0이상이 다음 기술의 막두께와 OD값과의 관계에서 바람직하였다. 막의 두께는 너무 얇으면 차광성능이 불충분하게 되고 너무 두꺼우면 레지스트패턴측벽의 효과(도파관 효과)에 의해 개구부의 투과율이 개구수치에 의해 변하는 문제가 생긴다. 단차엣지부 근방에 생기는 레지스트막두께가 얇아지는 시점에서 노광광에 대한 투과율을 OD치로 표현하여 3이상으로 내리면 충분한 차광체로서 기능한다. OD치를 4이상으로 하면 차광부를 가볍게 투과해오는 빛의 위상의 영향도 문제가 없어지고 OD치를 5이상으로 하면 투과량의 영향은 전부사라졌다.

또한, 본 실시예에서는 EB레지스트를 이용한 KrF와 i선등의 노광광용 레지스트로하고 묘화계 레이저등을 이용하는 것도 가능하다. 레이저묘화는 EB묘화에 비하면 해상도는 약간 떨어지는 것으로 전하의 쳐지업의 문제가 없어지고 노광시의 발생열의 영향도 작아지는 특징이 있다.

상기 후 도 10(e)에 도시하는 바와 같이 현상을 실행하여 차광체 포토레지스트패턴(907)을 형성하였다. 또한, 가열 혹은 DUV 조사 혹은 상기 쌍방의 처리를 실행하였다. 상기 처리를 실행하는 것에 의해 레지스트(907)의 전사시의 노광광에 대한 조사내성이 높아졌다.

본 실시예에 의한 위상쉬프트마스크는 위상오차 0.5도이내라는 매우 위상제어성이 높은 것이고, 상기 수치의존성도 없기 때문에 ArF노광광으로 패턴의 전사를 실행할 때의 수치정밀도 및 해상도가 높아졌다.

레지스트차광체(907)은 위상 쉬프터(904)와 기판(901)과 큰 면적으로 접촉하고 있고 패턴박리등의 결함도 발생하지 않았다. 마스크의 제조공정수는 상기 실시예에 비하여 대폭으로 작고 또한 결함발생이 작은 도포 베이크 노광 현상 검사공정만으로 이루고 있기 때문에 마스크제조의 수율도 높아지고 또한 TAT도 짧아졌다.

또한 차광체표면에서 노광광의 반사율은 대기측에서 6% 공백측에서 1%로 산화Cr을 표면에 피착하여 반사방지처리를 실행한 Cr의 반사율(대기측에서 18%)을 크게 밀도는 것이 가능하고 상기 반사광을 근거로 일어나는 렌즈내 플레이어에의 한 전사해상성능 저하를 방지하는 것이 가능하였다. 상기차는 또한 기판단차에 따라서 생기는 경사부분으로 크게 이루어졌다.

(실시예 4)

마스크의 제조공정을 나타내는 도 11A(a)에서 (e) 및 도 11B(f)에서 (j)를 이용하여 본 발명의 제 4 실시예를 설명한다.

우선, 도 11A(a)에 도시하는 바와 같이 공백(100)상에 레지스트막(1002)을 통상의 방법으로 도포하고 소망의 쉬프터패턴을 EB묘화하고(1003) 현상을 실행하고 도 11A(b)에 도시하는 바와 같이 레지스트패턴(1004)를 형성하였다.

상기 후, 도 11A(c)에 도시하는 바와 같이 투명판(공백)(1001)이 노출한 표면을 소정의 깊이로 부분적으로 에칭하여 오목부 즉 홈 또는 케이스를 형성하였다.

다음으로 도 11A(d)에 도시하는 바와 같이 레지스트막(1004)을 통상의 방법으로 제거하고 공백(1001)의 주표면에 오목부 및 돌기부로 구성되는 단차를 노출시켰다. 상기 단차 즉 도안의 돌기부(1005)과 오목부(1006)와의 사이의 단차를 단차계 혹은 AFM(Atomic Force Microscope)로 계측하여 위상차로 환산, 혹은 간접계측에 의해 위상차를 직접측정하였다. 그 노광过程当中에 대한 위상차가 180도에 대해서 소망의 범위로 되어있으면 도 11b(i)에 도시하는 공정으로 진행 한다. 상기에서는 상기 범위를 ±1.5도로 하였다. 상기 값은 필요수치정밀도에 링크하여 변하고 고수치정밀도가 필요한 만큼 상기 범위는 좁아진다. 소망의 범위외의 경우는 이하의 공정으로 진행한다.

본 실시예에서는 위상차가 165도이었기 때문에 도 11A(e)에 도시하는 바와 같이 다시 레지스트막(1007)을 제거하고 쉬프터패턴노광(1008)을 실행하고 현상을 실행하여 도 11B(f)와 같이 레지스트패턴(1009)을 형성하였다.

상기 후, 도 11B(g)에 도시하는 바와 같이 공백(1001)을 다시 에칭하였다. 레지스트막(1009)를 제거하여 도 11B(h)에 도시하는 바와 같이 위상쉬프트패턴(1011)을 갖는 공백을 형성하였다.

동도안의 2개의 표면(1010) 및 1011의 노광광에 대한 위상차를 측정하고 위상차가 180도에 대해서 소망의 범위로 되어 있는 것을 확인하였다. 상기 후 엣지검출모드에서 위상결합검사를 실행하였다. 결함이 검출되지 않았으므로 다음 공정으로 진행하지만 결함이 검출된 경우는 FIB방법등을 이용하여 결함수정을 실행하거나 결함수정이 곤란할 경우는 재제작을 실행한다. 상기의 방법에서는 비교적 초기공정으로 위상결합검사가 또한 엣지검출법이라는 검사정밀도 높은 방법으로 실행하는 특징이 있다. 상기 후 세정을 실행하였다.

다음으로 도 11B(i)에 도시하는 바와 같이 EB레지스트막(1012)을 도포하고 차광해야 할 부분을 형성하기 위한 패턴노광(1013)을 실행하였다. 상기 후 현상을 실행하여 도 11B(j)에 도시하는 바와 같이 상기 레지스트에서 이루는 차광체패턴(1014)을 형성하였다,

또한, 기술해온 것이 실시예 1에서 3과 동일하고 EB레지스트막상에는 수용성도전막을 형성하고 EB묘화시의 전하의 쳐지업 대책을 실행하였다. 쳐지업 방지법으로서는 상기외에 ITO등의 도전성막을 레지스트의 하측에 형성해두는 방법도 유효한다. 도전막이 남는 경우는 SEM등을 사용하여 수치측정시 쳐지업의 영향을 받지않기 위한 고정밀도인 QC가 실행되어 유효하다.

또한, 레지스트막(1014)은 전사시의 노광광의 차광체의 역활도 부담하기 때문에 전사시의 노광광을 강하게 흡수하는 재료로 할 필요가 있다. 본 실시예에서는 노볼락수지를 주체로하는 포토레지스트재를 이용하였다. 노볼락수지는 파장 193nm의 ArF 노광광에 대한 광흡수가 강하기 때문에 ArF노광광에서의 전사시에 충분한 차광체로서 기능하였다. 상기 외의 재료로서는 폴리아닐린수지등이 있다. 폴리아닐린수지는 그 자체에 도전성이 있기 때문에 EB묘화시에 쳐지업해가고 상기 의미에서도 유효하다. 폴리아닐린수지를 이용한 경우는 상기 기술의 수용성도전막의 도포를 생략하는 것이 가능하였다.

본 실시예에서는 Cr피착과 Cr에칭이 없는 분 마스크의 제조공정수가 작고 또한 고품위인 Cr피착이 불필요한 분 제조코스트를 내리는 것이 가능하였다. 또한 차광체표면에서의 노광광의 반사율은 대기측으로 6% 공백측에서 1%로 산화Cr을 표면에 피착하여 반사방지 처리를 실행한 Cr의 반사율을 크게 밀도는 것이 가능하고 상기 반사광을 근거로 일어나는 렌즈내 플레이어에 의한 전사해상 성능저하를 방지하는 것이 가능하였다.

또한, 본 실시예에서 공백기판의 π 상측만을 에칭하는 것에 의해 0상과 π 상과의 사이에 180도의 위상차를 두었지만 상기 외에 π 상에 부가하는 0상도 에칭하는 양굴착으로 하고 양자 사이에 180도의 위상차를 갖게하여도 좋다.

(실시예 5)

상기 기술한 실시예 1에서 4에 있어서 쉬프터막이나 공백의 요철이나 어느쪽도 이들의 쉬프터패턴위치를 기초로 정확하게 위치결정을 실행하여 차광체패턴을 묘화할 필요가 있다. 그러나 쉬프터패턴은 공백과 재료계가 가깝게 있는 또는 같은 것으로 쉬프터패턴 특히 상기의 단차부(경계부, 요철부)를 EB로 관찰하여 위치결정을 실행하면 위치결정정밀도가 저하한다. 상기에서 제 3층을 금속막으로 형성하고 상기에 맞춤용 마크를 미리 형성해두고 상기 마크를 검출하여 쉬프터패턴 묘화와 레지스트차광체 패턴묘화를 실행하였다. 실시예 3측에서 상기 공정도를 도 12(a)에서 (e)를 근거로 실시예 5로서 설명한다.

우선 도 12(a)에 도시하는 바와 같이 공백(1101)의 평탄표면상에 EB묘화시의 맞춤기준마크(1103)가 형성된 메탈층(1102)을 형성하였다. 또한 상기 메탈층영역은 패턴전사 필드의 외측에 형성하였다. 공백의 중앙부분에는 유전체 고저항체 또는 유기체의 막(예를들면 포토레지스트막)을 배치하고 그 외측에 메탈층을 배치하였다. 상기에서는 메탈로서 Cr을 이용하였지만 그외 W, Ti Mo, MoSi, Ta, 또는 WNx 등을 이용하는 것도 가능하다. 가공이 용이하고 공백상에서 EB의 반사콘트라스트가 취해지는 재료가 바람직하다.

다음으로 도 12(b)에 도시하는 바와 같이 상기 상에 감광성 쉬프터층(1104) 및 수용성도전막(1105)를 형성하고 쉬프터패턴의 EB노광 현상을 실행하여 도 12(c)에 도시하는 바와 같이 쉬프터패턴(1106)을 형성하였다. 상기 쉬프터패턴(1106)을 노광할 때 기준마크(1103)을 EB로 검출하고 상기 위치를 참조하여 묘화를 실행하였다. 위치맞춤 마크가 메탈패턴으로 되어 있기 때문에 정밀도 좋게 검출하는 것이 가능하였다.

상기 후 도 12(d)에 도시하는 바와 같이 EB레지스트(1107)을 도포하고 상기 상에 수용성도전막(1108)을 형성하였다.

상기 후 차광체패턴을 EB 노광하고 도 12(e)에 도시하는 바와 같이 레지스트패턴(1109)을 형성하였다. 상기 차광체패턴을 EG노광할 때 기준마크(1103)를 EB로 검출하고 상기 위치를 참조하여 EB묘화를 실행하였다. 마크가 메탈패턴으로 구성되어 있기 때문에 정밀도좋게 검출하는 것이 가능하였다. 쉬프터패턴(1106)과 레지스트 차광체패턴(1109)의 상대적위치 맞춤은 메탈마트(1103)를 매개로 실행하였다. 이른바 3층간 맞춤이 되지만 맞춤기준마크검출 콘트라스트가 높기 때문에 50nm의 맞춤정밀도가 구해졌다. 한편 쉬프터패턴을 맞추는 기준마크에 이용하여 레지스트 차광체패턴을 묘화할 때는 마크검출시의 신호 콘트라스트가 충분하게 취해지지 않고 맞춤정밀도는 200nm에 되고 또한 마크의 오검출을 일으키고 묘화가 불가능한 경우가 있었다.

본 공정의 실시예 3의 경우에 대해서 도시하였지만 다른 실시예에서도 동일하게 메탈기준마크를 이용하여 맞춤묘화를 실행하였다. 상기 결과 충분한 맞춤정밀도를 취하는 것이 가능하였다. 또한 쉬프터층이 충분한 도전성을 갖는 경우는 메탈기준마크가 아니고 쉬프터패턴마크를 이용하여 필요한 위치맞춤정밀도를 구하는 것이 가능하였다.

도 13(a)는 제조된 마스크를 상면에서 볼 때의 개요를 나타낸다. 패턴전사필드영역(1110)의 외측에 메탈로 이루는 외곽(1101)이 형성되어 있고 그 외곽영역안에 쉬프터패턴 및 레지스트차광체패턴 맞춤기준마크(1111) 및 마스크가 놓여진 위치를 노광 장치측에 인식시키고 얼라인먼트를 실행하기위한 레티클마크(1103)이 형성되어 있다. 또한 외곽상의 메탈층에 레티클(마스크)을 식별하기 위한 식별마크(1112)를 형성하였다.

레티클마크(1103)가 메탈로 형성되어 있으면 거의가 파장 빛으로 그 위치를 모니터하여도 고정밀도로 마크검출을 실행하는 것이 가능하다. 레티클마크(1103)는 차광체외곽(1101)의 금속막의 일부가 제거되고 그 하층의 투명한 마스크기판이 노출되는 것에 의해 형성되어 있다. 따라서 마스크의 위치검출에 통상의 할로겐램프등을 이용하고 있는 바와 같은 노광장치를 이용한 경우에 있어서도 레티클마크(1103)를 투과한 빛의 콘트라스트가 충분하게 취해지기 때문에 레티클마크 인식

능력을 향상시키는 것이 가능하다. 이로 인하여 마스크와 노광장치와의 상대적인 위치맞춤을 용이하게 또한 고정밀도로 실행하는 것이 가능해진다. 본 발명자등의 검토결과에 의하면 통상의 포토마스크와 동등한 정밀도로 위치맞춤이 가능해졌다.

상기의 경우를 노광장치의 구성을 참조하면서 설명한다. 도 17은 각종의 실시예로 이용한 축소투영노광장치의 일례를 도시한 것이고 축소투영노광장치의 광원(1501)에서 발하는 노광광은 플라이 아이렌즈(1502) 조명형태 조정구경(1503) 콘덴서렌즈(1504, 1505) 및 미러(1506)를 매개로 마스크(1507)를 조사한다. 상기마스크(1507)는 차광 패턴이 형성된 주면(제 1의 주면)을 아래쪽(반도체웨이퍼(1509)측)으로 향한 상태에서 재치되고 있다. 따라서 상기 노광광은 마스크(1507)의 뒷면(제 2의 주면)측에서 조사된다.

상기에 의해 마스크(1507)상에 그려진 마스크패턴은 투영렌즈(1508)를 매개로 시료기관인 반도체웨이퍼(1509)상에 투영된다. 마스크(1507)의 제 1의 주면에는 이물부착에 의한 전사불량을 방지하기 위한 박막(PELLICLE)(1510)이 필요에 응하여 설치되어 있다.

또한, 마스크(1507)는 마스크위치제어수단(1511)로 제어된 마스크스테이지(1512)상에 진공흡착되고 위치검출수단(1513)에 의해 위치맞춤되고 그 중심과 투영렌즈의 광축과의 위치맞춤이 정확하게 이루어지고 있다. 반도체웨이퍼(1509)는 시료대(1514)상에 진공흡착되어 있다. 시료대(1514)는 투영렌즈(1508)의 광축방향 즉 Z축방향으로 이동이 가능한 Z스테이지(1515)상에 재치되고 또한 XY스테이지(1516)상에 탑재되어 있다. Z스테이지(1515) 및 XY스테이지(1516)은 주제어계(!517)에서의 제어명령에 따라서 각각의 구동수단(1518, 1519)에 의해 구동되므로 소망의 노광위치에 이동이 가능하다. 상기 위치는 Z스테이지(1515)에 고정된 미러(1520)의 위치로서 레이저측장기(1521)에서 정확하게 모니터되어 있다.

또한, 위치검출수단(1513)에는 예를들면 할로겐램프가 이용되고 있다. 즉 특별한 광원을 위치검출수단(1513)에 이용할 필요가 없고 (새로운 기술과 어려운기술을 새롭게 도입한 필요성 없이)통상의 축소투영노광장치를 이용하는 것이 가능하다.

한편, 레지스트 차광체에서 레티클마크를 형성하면 레티클얼라인먼트를 실행하는 것이 곤란해진다. 상기는 차광률의 관계에서 일반적으로 노광광에서 장빛을 충분한 콘트라스트로 차광하는 것이 불가능하기 때문이다.

노광장치의 스테이지와 반송장치에 접촉하는 부분에는 레지스트막등의 차광막과 감광성 쉬프터층 혹은 도포형성쉬프터막을 남기지않고 제조공정의 도중에 그 부분의 막을 제거하고 있다. 또한 흔적이 없는 경우는 Cr등의 금속막에서 상기 표면을 노출하지 않도록 회복하고 있어도 좋다. 상기의 경우에 의한 반송에 의해 생기는 이물의 발생을 방지하는 것이 가능하였다. 이와 같은 처치를 실행하지않는 경우에는 이물이 발생하고 전사결함을 일으키는 경우가 있다.

도 13(b)는 마스크를 상면에 볼 때의 별도의 예를 나타낸다. 패턴전사필드영역(1202)의 외측에 쉬프터패턴 및 레지스트차광체 패턴맞춤기준마크(1201) 및 레티클(마스크)을 식별하기 위한 식별마크영역(1203)이 형성되어 있다. 맞춤기준마크(1201) 및 식별마크영역(1203)은 메탈로 형성되어 있다. 맞춤기준마크는 묘화굴절을 보정하는 목적으로 적어도 마스크 사각에는 배치되어 있는 것이 바람직하다.

즉, 사각의 위치를 모니터하고 굴절보정을 실행하면서 묘화한다. 마스크식별마크(1204)는 메탈영역(1203)상에 레지스트로 그려진다. 공백상의 레지스트마크에서는 육안에서의 식별이 곤란하였지만 메탈상에서는 레지스트가 박막이기 때문에 레제스트막내에서 광간섭을 일으키고 반사율이 변하여 식별이 가능해졌다. 그러나 상기 식별마크는 노광 장치등의 스테이지와 반송기구에 접촉하지 않는 장소에 형성해 둘 필요가 있다. 유기위험성 막을 위해 접촉하면 이물의 발생원이 되기 때문이다. 본 발명에 관한 마스크를 취급할 때에는 매우 중요하다.

상기 예에서는 메탈상에 레지스트로 식별마크를 형성하는 예를 도시하였지만 상기에서는 공백(석영유리)상에 직접식별마크를 설치하는 방법을 도 14(a) ALC (b)를 기초로 설명한다.

도 14(a) 및 도 13(b)에서의 메탈영역(1203)상에 포토레지스트로 그려진 [RET]라는 문자(2201)에 의한 마스크식별마크이고 도 14(b)는 문자가 아니고 소위 바코드(2203)로 그려진 마스크식별마크이고 어느쪽도 복수의 슬리트형의 포토레지스트막이 $0.5\mu m$ 내지 $2.0\mu m$ 피치의 간격(2202, 2204)을 가지고 배열배치되고 혹은 하나의 포토레지스트막에 상기 피치로 다수의 슬리트가 각인되어 형성되어 있다. 실제로는 $1.0\mu m$ 의 피치로 그려졌지만 일종의 하부격자효과에 의해 반사율이 증대하고 식별하는 것이 가능하다. 특히(b)와 같이 표시해두면 코드체계의 설정의 방법을 임의로 결정하는 것이 가능하기 때문에 제조상의 세세한 관리정보에 이용이 가능하고 또한 제조상의 각종의 정보의 누설내지 비밀유지에도 유효하다.

(실시예 6)

본 실시예 6에 있어서는 마스크의 패턴형성면(제 1의 주면)에 이물질이 부착하지 않도록 작용하는 투명박막 박피를 마스크의 주면상에 배치한 예를 설명한다. 상기 이외는 상기 실시예 1에서 5와 동일하다. 또한 상기에서는 예를 들면 상기 실시예 5에서 설명한 마스크와 동일하도록 마스크기판의 외주부에 금속막으로 이루는 차광패턴을 설치한 마스크를 이용하여 설명한다.

본 실시예 6의 마스크의 구체예를 도 15에 나타낸다. 또한, 도 15(a)는 마스크(1301)의 평면도를 (b)는 마스크(1301)를 소정의 장치에 장착할 때의 양태를 나타낸 요부단면도를 (c)는 상기 응용예의 요부단면도를 각각 나타내고 있다.

본 실시예 6에 있어서는 마스크(1301)의 주면(제 1의 주면)측에 박막(1302)가 막부착프레임(1303)을 매개로 접합되어 고정되어 있다. 박막(1302)은 마스크(1301)의 패턴형성 주표면에 이물이 부착하는 것을 회피하기 위하여 마스크기판의 주면 혹은 주면 및 뒷면에서 일정한 거리까지 설치한 투명한 보호막을 갖는 구성체이다. 상기 일정거리는 보호막표면상의 부착이물과 이물의 반도체 웨이퍼등의 피가공물체표면으로의 전사성을 고려하고 설계되어 있다.

박막(1302)은 마스크(1301)의 박막커버영역에 배치되어 있다. 즉 박막(1302)은 마스크(1301)의 접적회로패턴 형성영역의 전체(1304) 및 상기 주변 내부영역에 형성된 메탈차광 패턴(1305)의 일부를 덮도록 평면적으로 배치되어 있다.

본 실시예에 있어서는 박막부착 프레임(1303)의 기초부재가 마스크(1301)의 상기 주변내부영역에 있어서 메탈차광패턴(1305)에 직접접촉한 상태로 접합고정되어 있다. 상기에 의해 박막부착 프레임(1303)의 박리를 방지가능하다. 한편 박막부착프레임(1303)의 춰부위치에 레지스트막이 형성되어 있으면 박막(1302)의 부착과 탈착시에 상기 레지스트막이 박리하고 이물발생의 원인이 된다. 본 실시예에 있어서는 박막부착프레임(1303)을 차광패턴(1305)에 직접접속시킨 상태에서 접합하는 것으로 그와 같은 이물발생을 방지가능하다. 이와 같은 효과는 박막부착프레임(1303)을 마스크기판(1301)에 직접접촉시킨 상태로 접합고정하여도 가능하다.

또한, 상기 실시예 5와 동일하게 도 15(b)에 도시하는 바와 같이 마스크(1301)와 투영노광장치의 진공흡인장착부(1306)가 접촉하는 부분에는 레지스트막등의 유기막이 존재하지 않도록 하였다. 동도에서는 메탈막(1305)이 존재하고 있다. 상기에 의해 상기 실시예 5와 동일하게 레지스트막의 박리와 절개등에 의한 이물의 발생을 방지가능하다.

또한, 본 실시예에 있어서는 메탈차광 패턴(1305)내에 위치교정용의 마크패턴(1307)이 형성되어 있다. 상기 위치교정용의 마크패턴(1307)은 전자선헤드장을 이용하여 마스크상에 소정의 패턴을 묘화할 때에 마스크자체에서 직접마스크의 위치정보를 검출하기 위한 패턴이다. 즉 본 실시예에 있어서는 마스크기판의 접적회로패턴형성영역에 소정의 접적회로패턴을 전자선헤드장을 이용하여 패턴형성할 때에 상기 마스크기판에 있어서의 마크패턴(1307)을 몇초에 1회의 정도로 판독하는 것에 의해 패턴묘화 공정중에 패턴을 묘화하기 위한 전자선의 조사위치를 보정(조정)하면서 패턴묘화를 실행하도록 되어 있다. 상기에 의해 전자선헤드장을 이용하여 패턴묘화 위치정밀도를 또한 향상시키는 것이 가능하다. 이와 같은 마크패턴(1307)을 설치한 것은 예를들면 다음의 이유에서이다.

통상의 전자선 묘화장치에 있어서는 마스크로의 묘화처리는 감압된 진공중에 실행한다. 진공중에 있어서의 마스크의 유지는 전자선 묘화장치의 이동 스테이지상의 마스크유지부의 3점핀으로 마스크기판 또는 마스크기판에 장착도니 카세트를 눌러서 누름핀으로 기계적으로 고정하고 있다. 상기에서 통상 전자선 묘화장치에 있어서는 묘화중의 전자선의 위치드래프트에 의한 패턴묘화위치이탈을 방지하는 목적으로 마스크유지부에 부착된 위치검출용의 마크패턴을 묘화중에 복수회 검출하여 위치이탈을 보정하고 있다.

마스크유지부(스테이지)의 마스크기판은 상기 기술과 같이 기계적으로 고정되어 있으므로 마스크유지부의 마크패턴과 마스크기판과의 상대적인 위치관계는 일정하게 되어 있겠지만 실제로는 고속으로 이동하는 스테이지의 충격에 의해 마크패턴과 마스크기판과의 사이에 매우작은 위치이탈이 발생하는 경우가 있다. 이로 인하여 전자선 묘화공정중에 마스크기판의 위치를 마크패턴에서 판독하는 경우와 관계없이 묘화패턴에 위치이탈이 발생해버린다.

상기에서 본 실시예에 있어서는 마스크(마스크기판)자체에 위치보정용의 마크패턴(1307)을 배치하고 마스크기판 자체에서 상기 위치를 직접검출하도록 하였다. 상기에 의해 사이 마스크기판의 유지이탈도 포함하여 보정하는 것이 가능하므로 패턴의 배열오차를 저감하는 것이 가능하다. 이와 같은 마크패턴(1307)은 예를들면 당해 패턴위치가 광투과영역이 되어 있거나 차광영역으로 되어 있는가에 의해 구성되고 상기에 조사된 위치검출빔 또는 검출광의 반사상태에 의해 정보의 검

출이 이루어지도록 되어 있다. 위치검출수단은 전자선 묘화장치의 전자선을 사용하는 것 레이저기입기에 의한 레이저빛을 사용하는 것 또는 다른 방식을 이용 하는 것이 가능하다. 특히 위치정밀도가 높은 장치의 적용이 바람직하다. 또한, 도 15 안의 1308은 회로패턴을, 1309는 노광장치에 마스크의 위치를 나타내는 레티클마크를 나타내고 있다.

또한, 도 15(c)에서는 마스크기판(1301)상의 금속막(1305)에 접착제등을 매개로 취부된 박막(1302) 테두리(1303)측 벽면에 내장되어 있는 마스크의 식별마크[RETICLE - A]가 기입되어 있다. 이와 같이 하는 것에 의해 박막의 상부표면의 면적을 상기 기술한 각종 검사 측정 관찰을 위하여 유효하게 활용하는 것이 가능하다. 또한, 상기 예에 있어서도 상기 기술한 바와 같이 박막은 포토레지스트막이 설치되어 있지 않는 마스크기판표면상에 부착되어 있다.

이와 같은 실시예 6에 의하면 상기 각종 실시예에서 얻어진 효과외에 다음 효과를 구하는 것이 가능하다. (1) 마스크에 박막을 설치한 것에 의해 마스크에 이물이 부착하는 것을 방지하고 상기 이물부착에 기인하는 전사패턴의 감소를 억제 또는 방지가능하다. (2) 박막부착프레임을 차광 패턴 또는 마스크기판에 직접접촉시킨 상태에서 접착한 것에 의해 박막의 부착과 탈착시에 차광 패턴형성용의 레지스트막이 박리하거나 절개되거나 하는 것을 방지가능하다. 이로 인하여 상기 레지스트막의 박리와 절개등에 기인하는 이물의 발생을 방지가능하다. (3) 마스크자체에 전자선 묘화장치에서의 전자선의 묘화 위치보정용의 마크패턴을 설치하는 것에 의해 전자선 묘화장치에서의 패턴묘화 위치정밀도를 향상시키는 것이 가능 해진다.

(실시예 7)

제 7의 실시예를 마스크패턴의 평면도인 도 18을 이용하여 설명한다.

도 18의 1601은 레지스트차광체면 1602는 0상(相)의 개구부, 1603 및 1604는 π 상의 개구부이다. 1602 및 1603은 패턴 전사가 가능한 수치를 갖는 본체 패턴이고 1604는 화상이 직접은 전사되지 않고 근방에 있는 패턴의 해상성을 향상시키기 위한 이른바 보조패턴이다. 상기에서는 본체패턴(1603, 1604)의 최소수치는 $0.2\mu\text{m}$ 까지 각 수치의 패턴을 입력하였다. 보조패턴(1604)의 선폭은 웨이퍼상에서 $0.04\mu\text{m}$ (마스크상은 $0.32\mu\text{m}$)으로 하였다.

상기마스크는 실시예 1에 따라서 제작하였지만 노광파장에 따라서 레지스트차광체의 재료선택의 문제를 제외하고 다른 실시예에 있어서 제작한 것이어도 관계없다. 본 마스크를 렌즈의 개수 수(NA)가 0.6의 ArF 엑시머레이저스캐너에 장착하고 ArF 네가레지스트에 전사하였다.

그 결과 레지스트차광체(1601)는 충분한 차광효과를 나타내고 필드영역에 레지스트가 남는 경우는 없었다. 또한 리벤슨 위상쉬프트에 의해 본체패턴(1602, 1603)을 5%라는 고수치정밀도로 형성하는 것이 가능 하였다. 또한 상기 보조패턴에 끼워진 본체패턴의 해상도는 Cr을 이용 한 종래의 위상쉬프트마스크를 이용한 경우보다도 높았다. 상기는 차광 체가 레지스트라는 고저항체 유전체이기 때문에 가이드웨이브효과(즉 도파관효과)가 작고 또한 반사가 작은 재료를 사용한 것이기 때문이다. 또한, 리벤슨위상쉬프트부에서도 0/ π 차이 현상은 일어나지 않고 상기의미에서도 고수치정밀도가 구해졌다. 단 상기 효과는 전사수치로 하여 패턴폭에서는 $0.16\mu\text{m}$ 이하 패턴피치에서는 $0.32\mu\text{m}$ 이하로 나타나고 상기보다 큰수치로 종래 법에 의한 위상쉬프트마스크를 이용한 경우와 다름없었다. 렌즈의 개구율(NA)을 바꿔서 검토를 실행한 바 패턴피치가 λ/NA 이하일 때에는 종래법에 비하여 특히 전사정밀도가 높았다.

(실시예 8)

본 발명의 마스크 및 패턴형성방법을 사용하여 반도체집적회로장치를 제작하였다. 도 19(a)는 상기의 대표적인 패턴레이아웃을 나타내는 평면도이다.

동도안의 1701은 불순물 확산층등의 반도체영역 1702는 반도체영역과의 콘택트 1703, 1704, 1706, 1707은 게이트배선 1705는 배선층과의 비어홀(Via 접속구멍)을 나타낸다. 회로의 동작속도를 올리고 또한 패킹덴시티를 향상시키기 위해서는 확산층등의 반도체영역상에 형성되어 있는 액티브한 게이트배선의 수치가 미세하고 또한 상기 수치정밀도가 높은 경우 및 게이트배선의 피치를 결정하는 게이트배선간격(1708)이 좁은 것이 요구된다.

도 19(b)는 도 19(a)의 게이트배선을 형성하기 위해 이용 한 위상쉬프트마스크의 평면도이다. 상기에서는 실시예 1에 따라서 제작한 마스크를 이용하였다. 단 다른 실시예에 첨가하여 제작한 마스크 예를들면 실시예 3에 따라서 형성한 마스크도 이용하는 경우도 가능 하다. 동도의 1709가 레지스트차광체로 리벤슨배치가 되도록 쉬프트층(π 상)이 개구부에 교대로

배치되어 있다. 상기 마스크를 이용하여 NA가 0.6의 ArF스캐너를 사용하여 패턴전사를 실행할 때 $0.1\mu\text{m}$ 이라는 매우 좁은 패턴간격(1708)을 구하고 또한 1704 와 1706으로 나타나는 π 상에 있어서의 수치와 1703과 1707에서 나타나는 0상에 있어서의 수치가 일치하고 이른바 0/ π 차가 없는 패턴전사가 실현가능하였다.

또한 패턴엣지부가 비교적 밀집하여 배치된 1703과 1704로 한 장소와 여유있는 1706 과 1707의 장소에서의 수치차도 작고 그 차는 렌즈의 특성에 기초하여 보정의 범위에 포함하는 것이었다. 이들은 차광체가 고저항체 유전체인 경우에 의한 웨이브가이드효과(도파관효과)의 저감 표면반사의 저감에 기초한 것이다.

Cr차광체를 가지는 위상쉬프트마스크를 이용한 경우에는 본 실시예의 마스크를 이용한 경우에 비하여 20%정도 전사수치 정밀도가 낮은 것을 확인할 수 있었다. 상기 게이트패턴형성 방법에 의해 동작주파수가 높고 또한 패킹덴시티가 높아서 칩의 작은 반도체집적회로장치를 제작하는 것이 가능하였다. 칩이 작아지면 웨이퍼 1매당에서 취득할 수 있는 칩수가 높아질 뿐만 아니라 칩의 제조수율도 향상하기 때문에 제작코스트를 대폭으로 저감가능하다.

(실시예 9)

본 실시예의 쉬프터엣지위상 마스크를 이용하여 미세게이트패턴을 형성하였다. 상기 경우 이용한 위상마스크를 도 20(a)에 바이너리 마스크를 도 20(b)에 그리고 전사하여 형성한 레지스트패턴을 도 20(c)에 나타낸다.

동도중의 1801은 형성해야할 패턴의 윤곽 1802는 게이트배선의 실선을 형성하기 위한 선폭이 좁은 레지스트차광체 패턴부 1803은 레지스트차광체 1804는 0상의 개구부 1805는 π 상의 쉬프터층이 형성된 개구부 1806은 투명유리부 1807은 차광 패턴 1808, 1809는 전사형성된 게이트패턴이다. 도 20(b)의 마스크로서는 1808이 Cr로 이루는 Cr바이너리마스크를 이용하는 것도 가능하지만 상기에서는 1807이 레지스트차광체로 이루는 레지스트마스크 차광체바이너리마스크를 이용하였다.

도 20(a)의 제 1의 마스크를 노광장치에 장착하여 포지레지스트상에 노광을 실행한 후 도 20(b)의 제 2의 마스크를 노광 장치에 장착하여 상기 레지스트에 겹쳐 노광을 실행하고 레지스트를 통상의 열처리 및 현상을 실행하여 레지스트패턴을 형성하였다.

본 실시예에서는 NA가 0.63의 ArF스캐너를 이용 하여 폭60nm의 매우 미세한 게이트배선(1808)을 재현성 좋게 취득하는 것이 가능하였다. 통상의 쉬프터엣지위상 쉬프트마스크에서는 실선차광체부(1802)로 기계적 강조의 문제가 생기므로 마스크 양품수율이 낮지만 본 실시예의 마스크에서는 그와 같은 문제없이 마스크수율이 높다.

또한, Cr선 형성의 공백오목형 쉬프터엣지위상 쉬프트마스크에서는 상기 기술한 바와 같이 쉬프터부(1802)의 공백파임시 측벽 반사에 의한 해상성능의 저하를 방지하기 위하여 사이드에칭을 실행하지만 차광체실선(18082)이 가늘기 때문에 상기 사이드 에칭량을 충분하게 확보하는 것이 불가능하고 전사성능에 영향을 주어 전사된 레지스트패턴의 수치불규칙은 10% 정도가 되는 것에 대해서 본 실시예에서는 전사된 레지스트패턴의 수치 불규칙은 5%로 작게 하는 것이 가능하였다.

(실시예 10)

본 발명의 마스크 및 패턴형성방법을 사용하여 복수의 반도체메모리소자로 이루는 전자회로장치를 1매의 반도체웨이퍼에 제작하였다. 도 21(a)에서 (d)는 상기 메모리소자의 제조의 유용한 공정을 도시하는 단면도이다.

도 21(a)에 도시하는 바와 같이 P형의 Si반도체(71)를 기판으로 이용하고 상기 표면에 소자분리 기술을 이용하여 SiO_2 로 이루는 소자분리영역(72)을 형성한다. 다음으로 소자분리영역(72)이 설치되고 있지 않는 반도체표면에 두께200nm이상의 SiO_2 등의 게이트절연막을 매개로 예를들 두께 150nm의 다결정 Si로 이루는 워드선(게이트전극)(73)을 형성하고 또한 상기 상에 화학기상성장법을 이용하여 예를들면 150nm의 SiO_2 막을 장착하고 이방적으로 가공하여 워드선(73)의 측벽에 SiO_2 의 사이드스페이서(74)를 형성한다. 다음으로 통상의 방법으로 N형확산층(소트 또는 드레인영역)(75)을 형성한다.

다음으로 도 21(b)에 도시하는 바와 같이 통상의 공정을 거쳐 다결정 Si또는 고용접금속 씰리사이드 혹은 이들의 적층막으로 이루는 데이터선(76)을 형성하고 상기 상부를 SiO_2 등의 절연막으로 피복한다. 다음으로 도 21(c)에 도시하는 바와같이 통상의 공정을 거쳐 반도체영역에 접속되어 절연막상에 연장한 다결정 Si로 이루는 커패시터전극(축적전극)(78)을 형성한

다. 상기 후 Ta₂O₅, Si₃N₄, SiO₂, BST, PZT 강유전체 혹은 이들의 복합막 등을 피착하여 커페시터용 절연막(79)을 형성 한다. 이어서 다결정 Si, 고용접금속 고용접금속셀리사이드 혹은 Al, Cu등의 저저항의 도체를 피착하는 플레이트 전극(80)을 형성한다.

다음으로 도 21(d)에 도시하는 바와 같이 통상의 공정을 거쳐 배선(81)을 형성한다. 다음으로 통상의 배선형성공정과 패시베이션공정을 거쳐 복수의 메모리소자로 이루는 전자회로장치를 제작하였다.

또한, 상기에서는 대표적인 제조공정만을 설명하였지만 상기 이외는 통상의 제조공정을 이용하였다.

또한, 각 공정의 순서를 전후하여도 본 발명은 적용가능하다. 상기 소자제조공정에 있어서의 리소그래피공정에서 본 발명을 적용가능하다. 예를들면 미세패턴을 형성할 필요가 없는 공정 혹은 고수치정밀도가 요구되지 않는 공정에는 본 발명은 필히 적용할 필요가 없다. 패시베이션공정에서의 도전구멍 형성공정과 패턴이 큰 이온 삽입마스크 형성용의 패턴형성공정에는 본 발명은 적용하지 않았다. 본 발명의 패턴형성방법이 특히 유효한 공정은 소자분리영역 워드선 커페시터전극 및 배선의 형성공정이다.

다음으로 리소그래피에서 형성한 패턴에 대해서 설명한다. 도 22(a)는 제조한 메모리소자를 구성하는 대표적인 패턴의 메모리부의 패턴배치를 나타낸다. 82가 워드선(83)이 데이터선(84)이 액티브영역(85)이 커페시터전극(86)이 전극취출구의 패턴이다. 도 22(b)는 별도의 메모리소자를 구성하는 대표적인 패턴의 메모리부의 패턴배치를 나타낸다. 87이 워드선 88이 데이터선 89가 액티브영역 90이 축적전극 91이 전극취출구의 패턴이다. 워드선과 데이터선의 패턴형성에도 본 발명을 이용하였다. 상기에 도시한 패턴형성 이외에서도 최소설계률을 이용 하는 공정에서는 본 발명을 이용하였다.

본 발명을 이용하여 제작한 소자의 특성은 종래법을 이용 하여 제작한 소자의 특성과 비교하면 특성이 양호하였다. 구체적으로는 워드선의 선폭불규칙이 작은 점에서 데이터의 판독스피드가 빠른특성이 안정하고 있고 축적전극의 면적불규칙이 작은점에서 데이터의 유지특성이 안정하고 있는 등의 특성의 개선이 실현가능하였다. 또한 소자의 양품취득수율에서도 개선효과가 있었다.

(실시예 11)

다음으로 소위 트윈웰방식의 CMIS(Complementary MIS)회로를 갖는 집적회로장치의 제조에 적용한 예를 공정별의 요부단면을 도시한 도 23(a)에서 (d)를 근거로 설명한다.

도 23(a)와 같이 반도체웨이퍼의 주요부를 구성하는 N형 Si의 반도체기판(101)의 상표면부에 N형 웰(102) 및 P형 웰(103)이 형성되고 양웰에 걸치도록 SiO₂로 이루는 소자분리용의 필드절연막(105)이 선택 산화기술에 의해 형성되고 상기 절연막(105)에 의해 포위된 각 웰의 반도체 활성영역에는 P채널형 MISFET(Qp) 및 N채널형 MISFET(Qn)이 형성되어 있다. 또한, 111, 112는 소스 드레인 영역을 구성하는 P형 반도체영역이고 113, 114는 소스 드레인영역을 구성하는 N형 반도체영역이고 106, 107은 SiO₂등으로 이루는 게이트절연막이 도시하는 115, 116은 게이트절연막상에 설치된 게이트전극이다. 상기 게이트전극(115, 116)은 예를들면 저저항 폴리실리콘막을 CVD법에 의해 퇴적한 후 상기 막을 KrF 엑시머레이저를 사용 한 축소투영노광장치 및 상기 기술한 본 발명의 각종의 실시예에서 작성된 포토마스크를 이용 한 포트리소그래피시 통상의 에칭기술에 의해 형성되어 있다. 게이트전극장은 예를들면 0.2μm정도이다. 상기 111 ~ 114의 반도체영역은 각각 게이트전극에 대해서 자기정합적으로 형성되어 있다.

다음으로 도 23(b)에 도시하는 바와 같이 SiO₂로 이루는 층간절연막(118)을 CVD법등에 의해 최적한 후 상기 상부에 폴리실리콘막을 퇴적하고 상기를 KrF엑시머레이저를 사용한 축소투형노광장치 및 상기 기술한 본 발명의 각종의 실시예에서 작성된 포토마스크를 이용한 프트리소그래피기술과 통상의 에칭기술에 의해 패터닝화하고 상기에 불순물을 부분적으로 도입하는 것에 의해 배선(119) 및 저항(120)이 형성된다.

다음으로 도 23(c)에 도시하는 바와 같이 SiO₂로 이루는 SOG막(122)을 퇴적한 후 층간절연막(118) 및 SOG막(122)에 빈 도체영역 및 배선(119)의 일부가 노출하는 복수의 접속공(124)이 KrF 엑시머레이저를 사용한 축소투형노광장치 및 상기 기술한 본 발명의 각종의 실시예에서 작성된 포토마스크를 이용한 포트리소그래피기술과 통상의 에칭기술에 의해 형성된다.

다음으로 도 23(d)에 도시하는 바와 같이 알루미늄(Al) 및 Al합금으로 이루는 금속막을 스퍼터링기술에 의해 퇴적한 후 상기금속막을 KrF액시머레이저를 사용한 축소투영노광장치 및 상기 기술한 본 발명의 각종의 실시예에서 작성된 포토마스크를 이용 한 포트리소그래피기술과 통상의 에칭기술에 의해 패터닝하는 것에 의해 제 1층배선 126에서 127이 형성된다.

상기 이후는 제 1층배선의 상부에 제 1층배선의 형성과 동일한 방법으로 제 2층배선과 제 3층배선(미도시)가 형성되고 대규모인 로직타입의 반도체집적회로장치(LSI)가 제조된다.

커스텀LSI에서는 상기 회로시스템을 설계할 때에 특히 제 1층 배선을 중심으로 마스크디백이 실행되는 경우가 많다. 상기의 LSI의 TAT를 작게하기 위해서는 상기 제 1층 배선에 대응하는 마스크를 공급하는 타이밍과 속도가 매우 중요하고 또한 필요한 마스크 매수도 많아지기 때문에 상기 공정에 본 발명을 적용 하는 것은 매우 효과가 크다. 또한 제 2층 배선에서의 최소 패턴수치는 $0.35\mu m$ 과 노광파장($0.248\mu m$)에 비하여 충분하게 두꺼운 것이었지만 상기에도 본 발명의 포토마스크를 적용하였다. 통상의 Cr마스크보다도 코스트를 낮게하고 또한 TAT를 짧게하는 것이 가능 하였다.

이상의 설명에서 이해되는 바와 같이 본 발명은 DRAM(Dynamic Random Access Memory), SRAM(Static Random Access Memory) 또는 후래쉬메모리(EEPROM)등과 같은 메모리소자를 갖는 반도체집적회로장치 마이크로프로세서등과 같은 논리회로를 갖는 반도체집적회로장치 혹은 상기 메모리 회로와 논리회로를 동일 반도체기판에 설치하여 구성되는 혼재형의 반도체집적회로장치에도 적용가능하다. 특히 논리회로를 갖는 로직과 메모리와 로직을 혼재하는 시스템LSI에서는 유우저니즈에 맞추어서 패턴설계에서 제조에 이르기까지의 공간을 단축하고 신속하게 유우저에 공급하는 것에 부가가치가 있기 때문에 마스크 제작시간의 단축의 본 발명은 유효하였다.

또한, 본 발명의 기술사상은 반도체집적회로장치의 제조방법에 적용되는 것에 한정되는 것은 아니고 예를들면 액정기판과 초전도장치 자기 헤드 마이크로머신등과 같은 타전자회로장치등의 제조방법에도 적용가능하다.

(실시예 12)

도 24에 상기 실시예 12에서 이용한 1매의 마스크의 평면도를 도시한다. 도안의 2101은 메탈차광체 2102는 레지스트차광체 2103은 노광장치용 얼라인먼트마크부이다. 노광장치로서는 스캐너를 이용하였다. 실시예 4에 따라서 위상шу프트 마스크를 제작하였다. 전사해야 할 패턴은 2104부와 2105부에 도시되어 있는 바와 같이 동일하지만 노광장치의 스캐너방식에 상하에 배치되어 있다. 단 상기 패턴의 위상 배치는 상호 반전시키고 있다. 즉 본체패턴 2106, 2107, 2108에는 각각 π , 0, 0상을 배치를 하였지만 대응 하는 2106', 2107', 2108'에는 각각 0, π , π 상을 배치하였다. 또한 보조패턴 2109에는 π 상이 배치되어 있지만 2109'에는 0상이 배치되어 있다. 상기 마스크를 스캐너에 장착하여 스캔노광하였다. 상기시의 2104부를 1침으로 보고 2105부가 2104부와 겹쳐서 즉 다중 노광되도록 침 이송을 실행하였다. 이와같이 다중으로 노광하는 것에 의해 전사패턴의 수치의 0/ π 차는 전혀 일어나지않았다. 또한 본 방법은 특히 스캐너로 상기의 효과를 발휘한다. 상기는 스캐너에서는 슬리트형의 렌즈의 일부를 사용 하여 노광하기 때문이다. 상기에 대해서 스템페와 같이 렌즈의 전체를 사용하여 노광되는 방법에서는 렌즈수차가 2104부와 2105부에서 다르고 수차의 보합된 상이 전사되어 버리기 때문에 전사정밀도가 저하해버린다.

발명의 효과

본원에 의해 개시되는 발명가운데 대표적인 것에 의해 얻어지는 효과를 간단하게설명하면 다음과 같다. (1) 미세패턴형성 용의 마스크패턴을 제작하는 부근에위상шу프트마스크의 제작공정수가 감소하고 또한 스퍼터Cr막의 제막 Cr막의 에칭과 같은 이물이 발생하기 쉬운 공정을 이용 하는 것이 없기 때문에 마스크제조수율도 향상한다. 제조공정수의 삭감은 마스크 제작TAT의 면에서도 커다란 효과가 있다. (2) 위상각의 제어정밀도가 향상한다. 특히 실시예 1에서 3에 도시한 공백상에 쇠프터막을 형성하는 방법으로 상기효과가 크다. 에칭에 의한 마이크로 로딩효과가 거의 없기 때문에 각종 수치법으로 위상각을 취하는 것이 가능하고 전사패턴의 수치제어성이 높다. (3) 위상각변화부 즉 쇠프터의 엣지를 유전체 고저항체 또는 유기체로 이루는 차광막(예를들면 포토레지스트막)이 피복하기 때문에 전사시에 차광막의 측벽에서의 반사와 가이드웨이 보효과를 작게하는 것이 가능하고 실선화에 의한 마스크 패턴강도부족의 문제도 일어나지않고 전사패턴의 미세화가 용이하게 실행된다. 표면반사도 작고 전사패턴의 수치정밀도가 높다. (4) 광학마스크의 마스크기판의 외주에 메탈 차광영역을 설치하여 상기 일부를 제거하는 것으로 광학마스크의 정보를 검출하기 위한 마크패턴을 형성한 것에 의해 광학마스크의 정보검출능력을 향상시키는 것이 가능 해진다. 또한 마스크를 노광장치에 장착할 때의 이물의 발생이 없다. (5) 메탈플레

이트상에 마스크식별기호를 입력하는 것에 의해 용이하게 마스크를 식별하는 것이 가능 해진다. (6) 상기 (1) ~ (5)에 의해 본 발명의 광학마스크를 이용하여 제조된 반도체집적회로장치등의 전자회로장치의 성능 신뢰성 개발TAT 및 제조수율을 향상시키는 것이 가능해진다.

도면의 간단한 설명

도 1 은 본 발명의 대표예를 나타내는 위상쉬프트마스크의 단면도이다.

도 2A 는 도 1을 이용한 투영노광방법을 나타내는 도이다.

도 2B 는 (a) ~ (e)는 마스크의 제조공정을 도시하는 공정별단면도이다.

도 2C 는 (f) ~ (j)는 마스크의 제조공정을 도시하는 공정별 단면도이다.

도 2D 는 (k) ~ (m)은 마스크의 제조공정을 도시하는 공정별 단면도이다.

도 3A 는 (a) ~ (e)는 다른 마스크의 제조공정을 도시하는 공정별 단면도이다.

도 3B 는 (f) ~ (i)는 다른 마스크의 제조공정을 도시하는 공정별 단면도이다.

도 4 는 위상쉬프트마스크의 적용예를 도시하기위한 마스크 요부단면도이다.

도 5 는 위상쉬프트마스크의 다른 적용예를 도시하기 위한 마스크 요부단면도이다.

도 6 은 (a) ~ (c)는 위상쉬프트마스크에서의 과제를 설명하기 위한 마스크의요부단면도이다.

도 7A 는 (a) ~ (e)는 본 발명의 실시예 1에 관한 위상쉬프트 마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 7B 는 (f) 및 (g)는 실시예 1에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 8 은 포토레지스트재의 광흡수특성을 도시하는 특성도이다.

도 9A 는 (a) ~ (e)는 본 발명의 실시예 2에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 9B 는 (f) 및 (g)는 실시예 2에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 10 은 (a) ~ (e)는 본 발명의 실시예 3에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 11A 는 (a) ~ (e)는 본 발명의 실시예 4에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 11B 는 (f) 및 (j)는 실시예 4에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 12 는 (a) ~ (e)는 본 발명의 실시예 5에 관한 위상쉬프트마스크의 제조공정을 도시하는 공정별 요부단면도이다.

도 13 은 (a) 및 (b)는 본 발명에 관한 위상쉬프트마스크의 요부평면도이다.

도 14 는 (a) 및 (b)는 본 발명에 관한 위상쉬프트마스크에 설치된 문자 기호 마크등의 패턴의 평면도이다.

도 15 는 (a)는 본 발명의 실시예 6에 관한 위상쉬프트마스크의 요부평면도이고 (b)는 상기 마스크가 장치에 장착된 상태를 도시하는 요부단면도이고 (c)는 마스크의 측면도이다.

도 16 은 위상쉬프트마스크에서의 과제를 설명하기 위한 마스크의 요부단면도이다.

도 17 은 본 발명에서 이용 한 노광장치의 개요를 도시한 장치개념도이다.

도 18 은 본 발명의 실시예 7에 관한 마스크패턴 레이아웃을 도시하는 요부평면도이다.

도 19 는 (a)는 본 발명의 실시예 8에 관한 전자회로패턴의 레이아웃을 나타내는 요부평면도이고 (b)는 상기를 위한 위상 쉬프트마스크의 평면도이다.

도 20 은 (a)는 본 발명의 실시예 9에 관한 위상쉬프트마스크의 평면도이고 (b)는 바이너리마스크의 평면도이고 (c)는 전사하여 형성한 패턴의 평면도이다.

도 21 은 (a) ~ (d)는 본 발명의 실시예 10에 관한 반도체메모리 회로장치의 제조공정을 도시하는 공정별의 소자요부단면도이다.

도 22 는 (a) 및 (b)는 반도체메모리에서의 회로레이아웃 패턴을 설명하는 요부평면도이다.

도 23 은 (a) ~ (d)는 본 발명의 실시예 11에 관한 반도체논리 회로장치의제조공정을 도시하는 공정별의 소자요부단면도이다.

도 24 는 본 발명의 실시예 12에 관한 위상쉬프트마스크의 요부평면도이다.

<주요부분에 대한 도면부호의 설명>

1, 201, 301, 601, 701, 801, 901, 1001, 1101, 1301, 1401 : 투명판(공백)

2, 307, 402, 502, 702, 706, 803, 807, 902, 904, 1106, 1402 : 위상쉬프터막

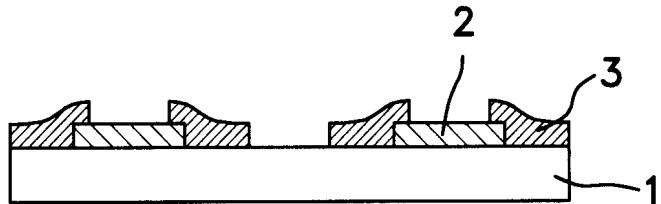
3, 206, 306, 401, 501, 604, 709, 810, 907, 1014, 1109, 1403 : 차광체패턴

802 : 투명막(간접제어층) 1005 : 투명판표면의 돌기부

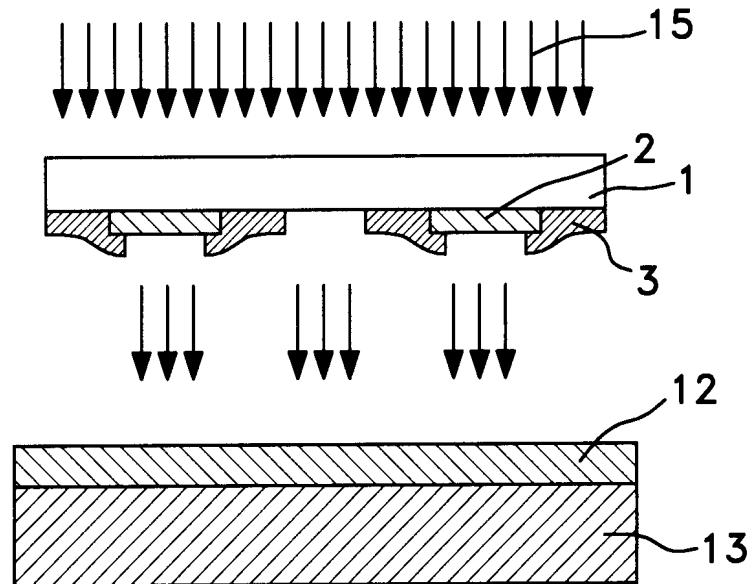
1006 : 투명판표면의 오목부 1302 : 패리클

도면

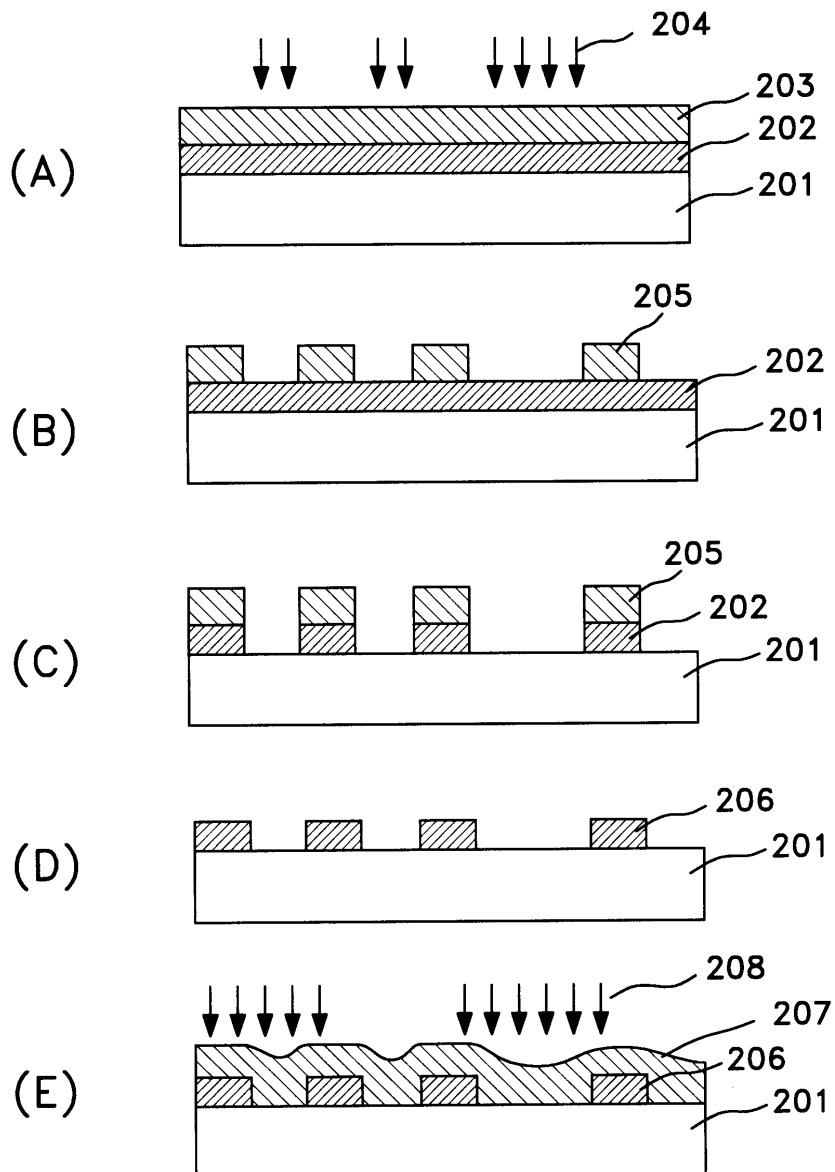
도면1



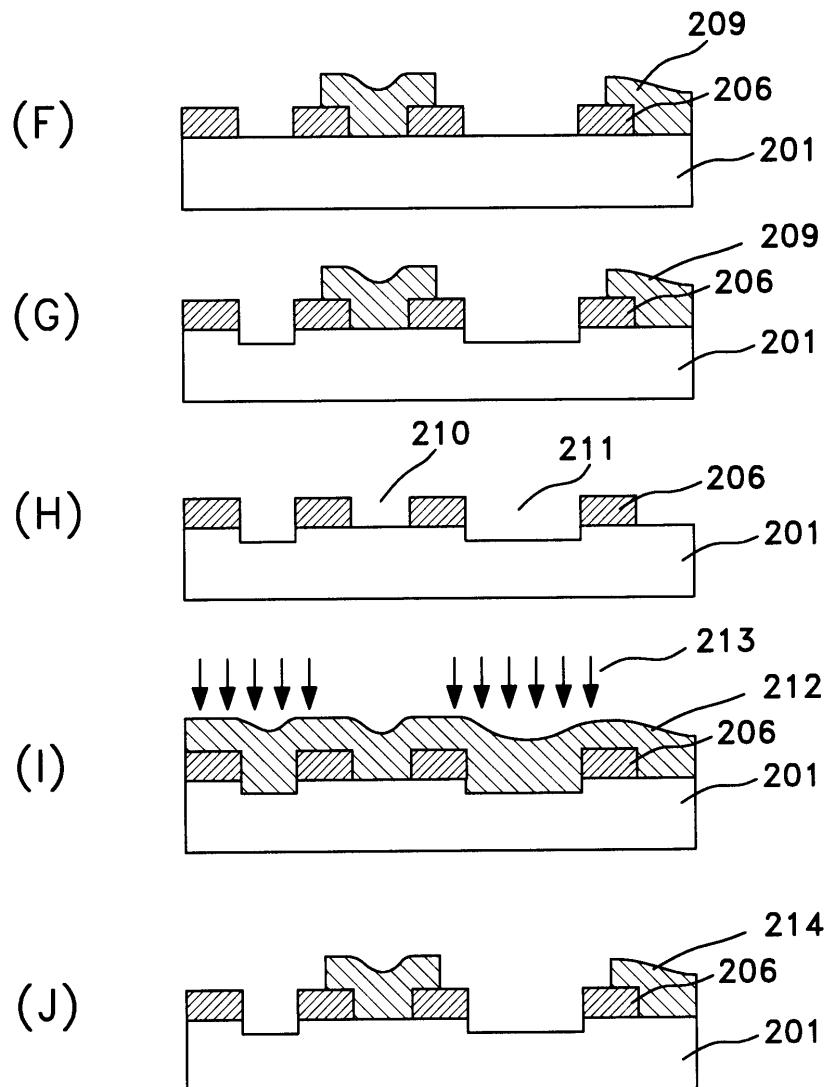
도면2a



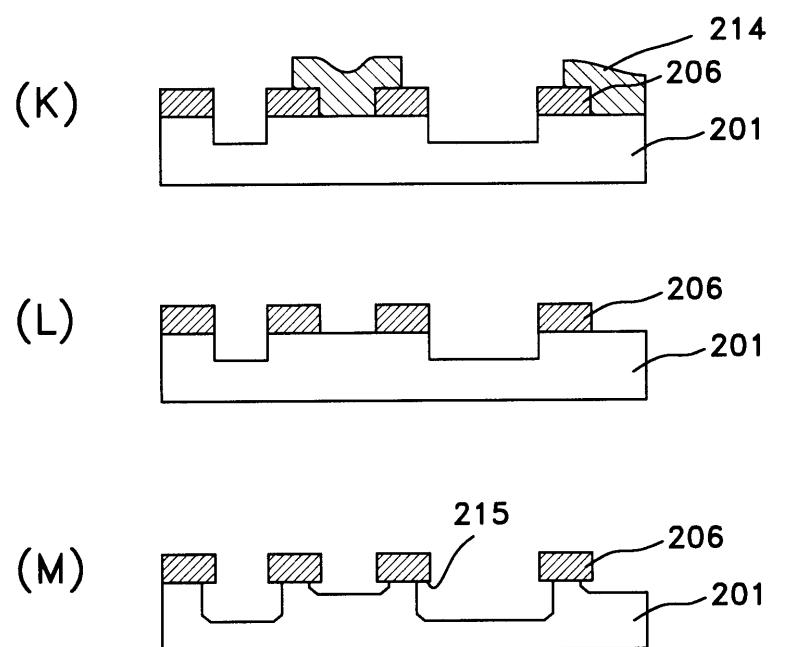
도면2b



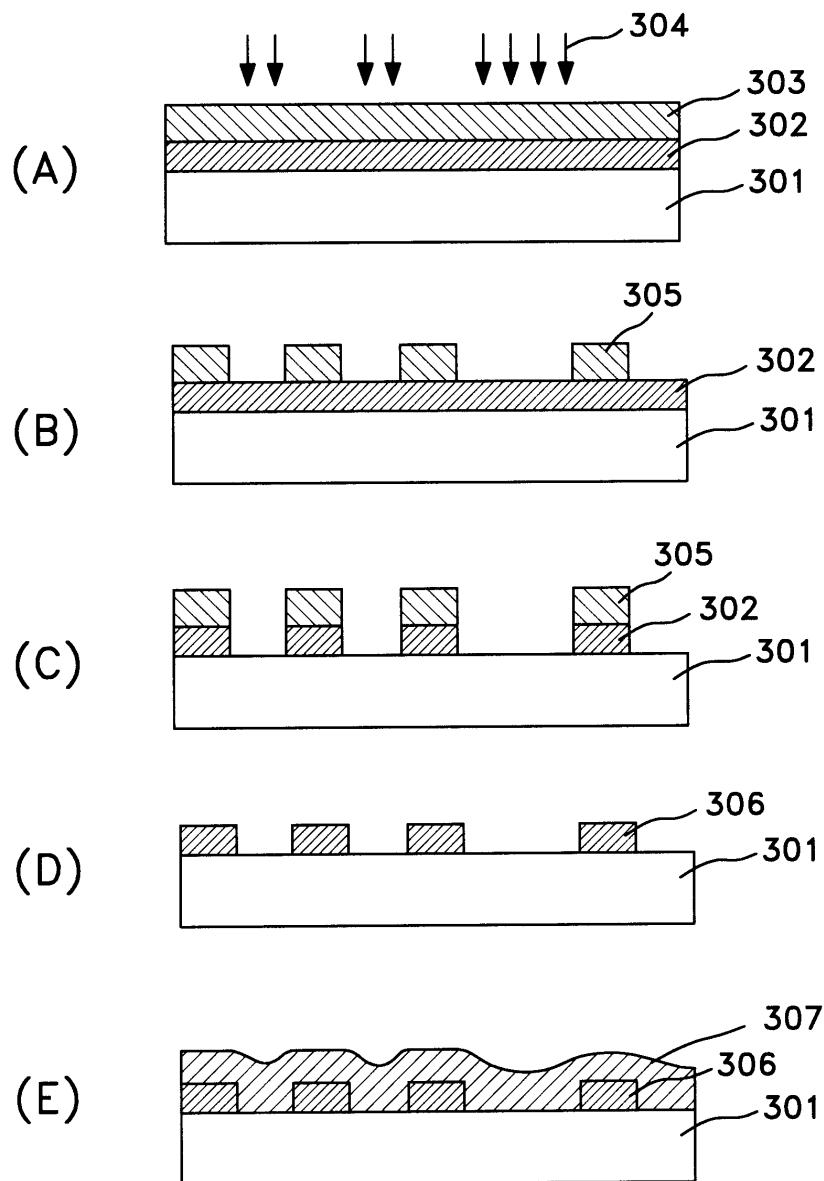
도면2c



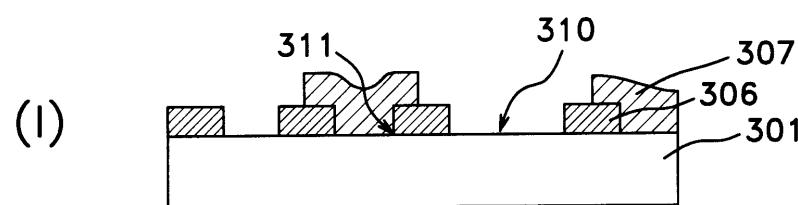
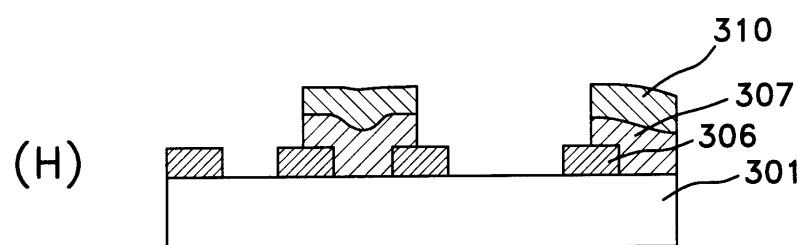
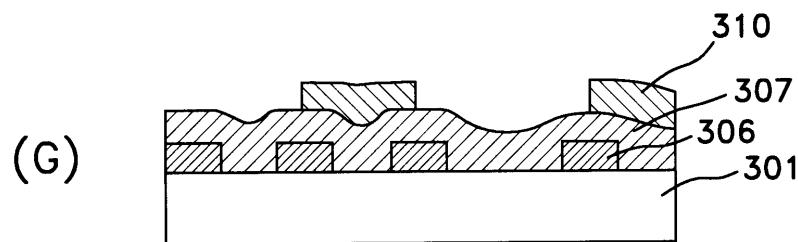
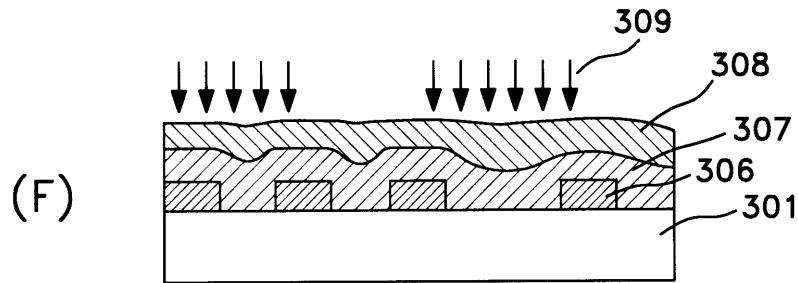
도면2d



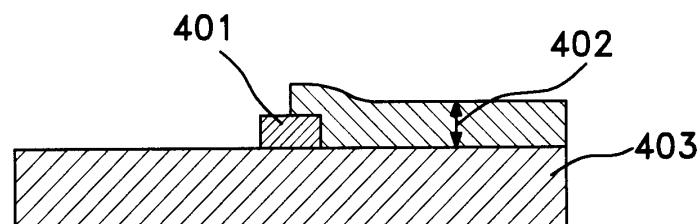
도면3a



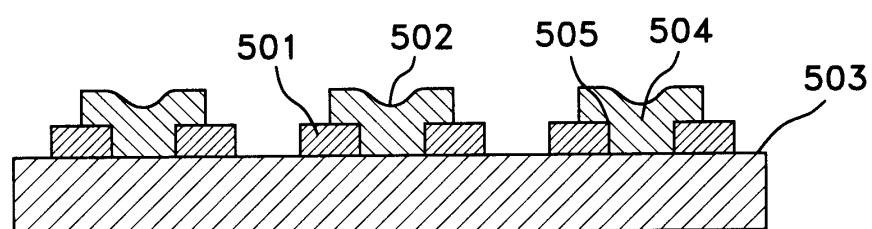
도면3b



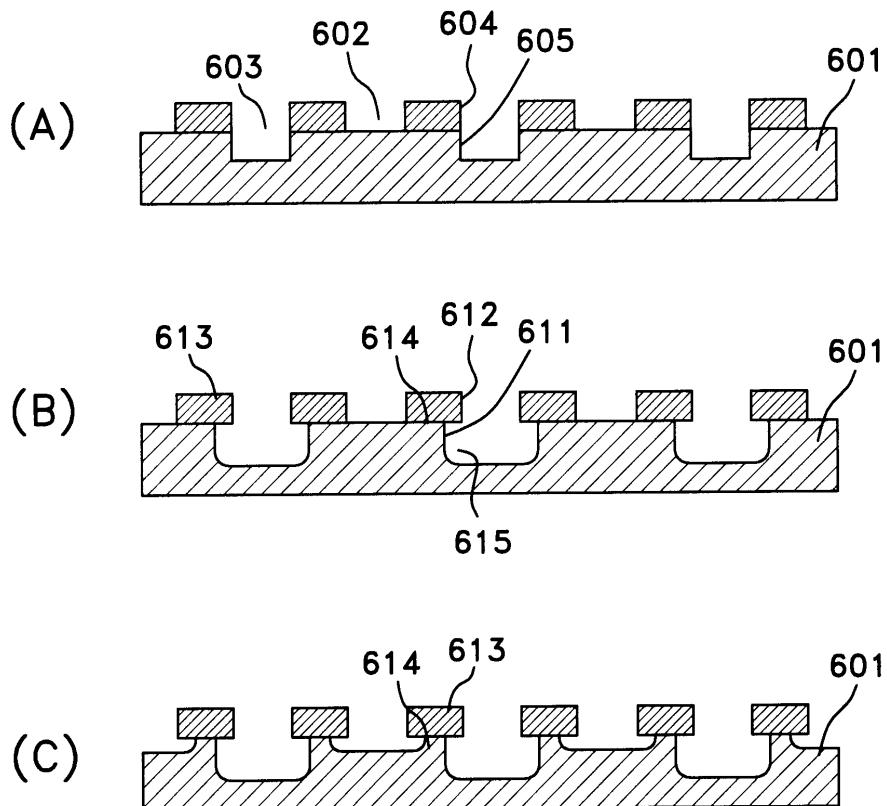
도면4



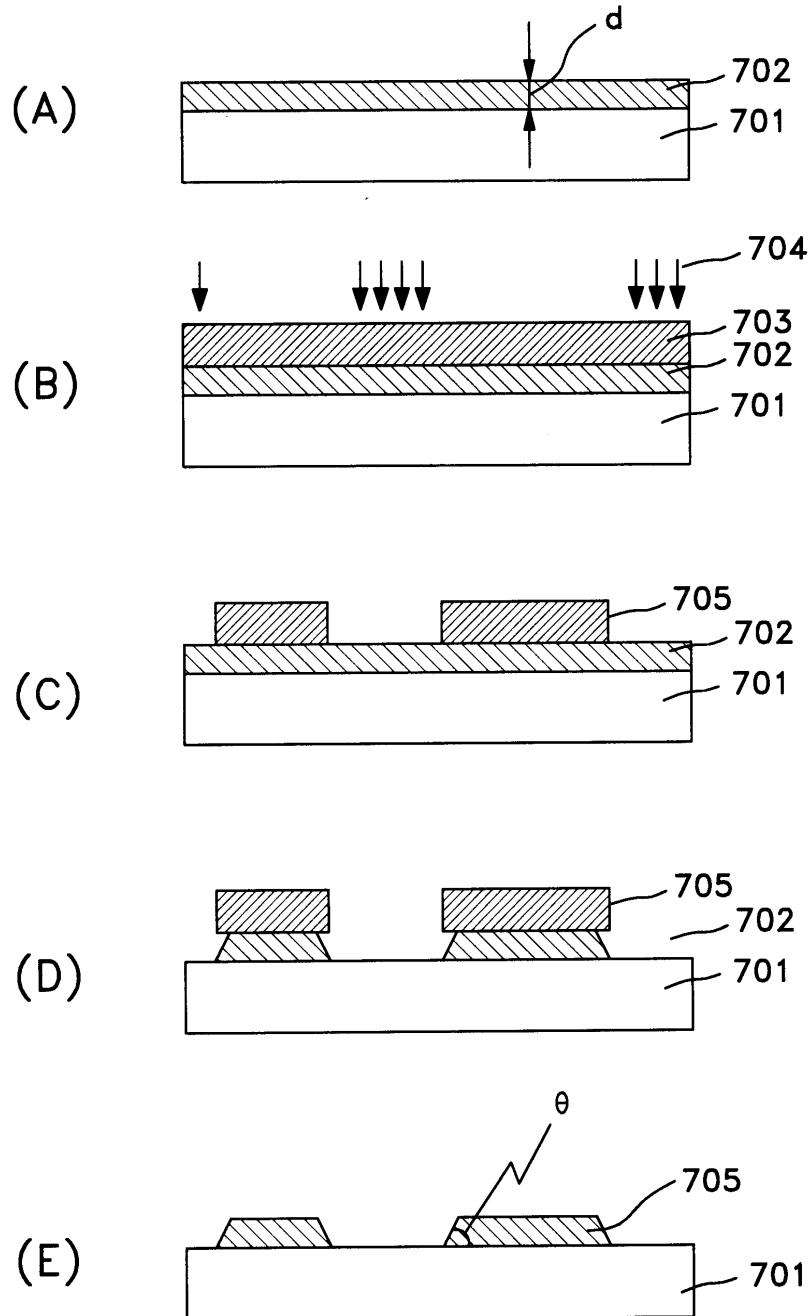
도면5



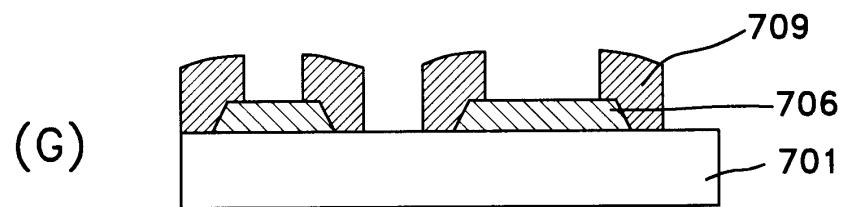
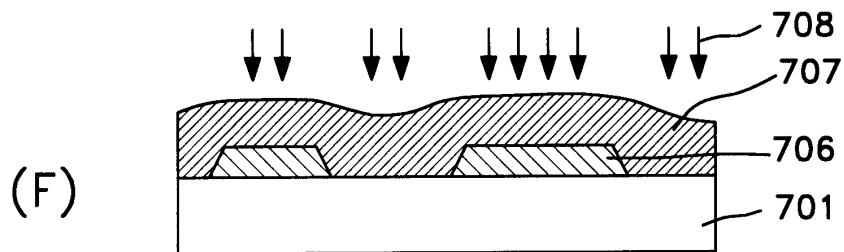
도면6



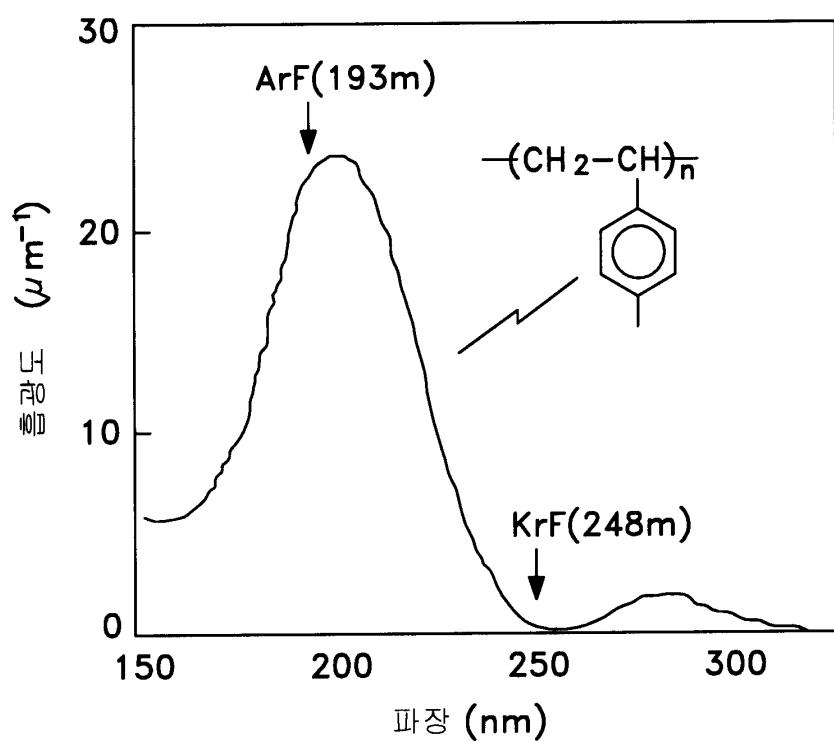
도면7a



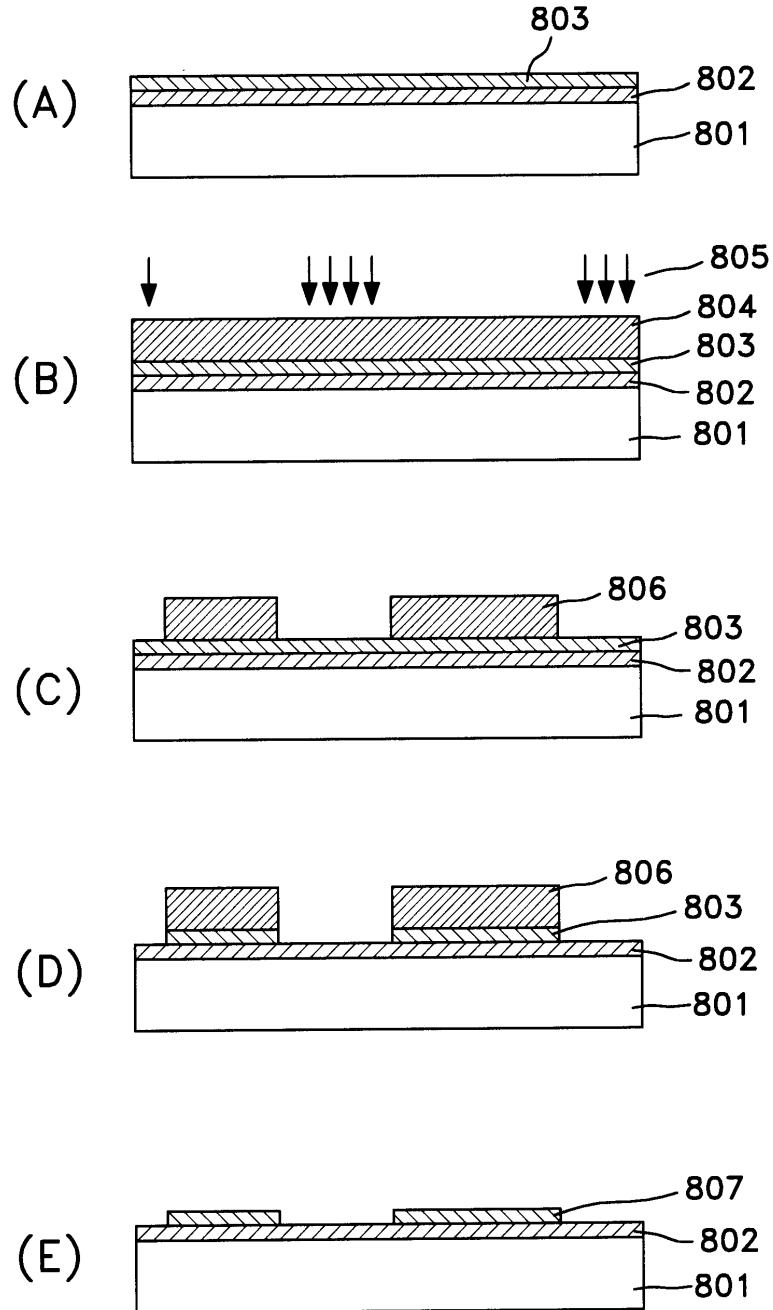
도면7b



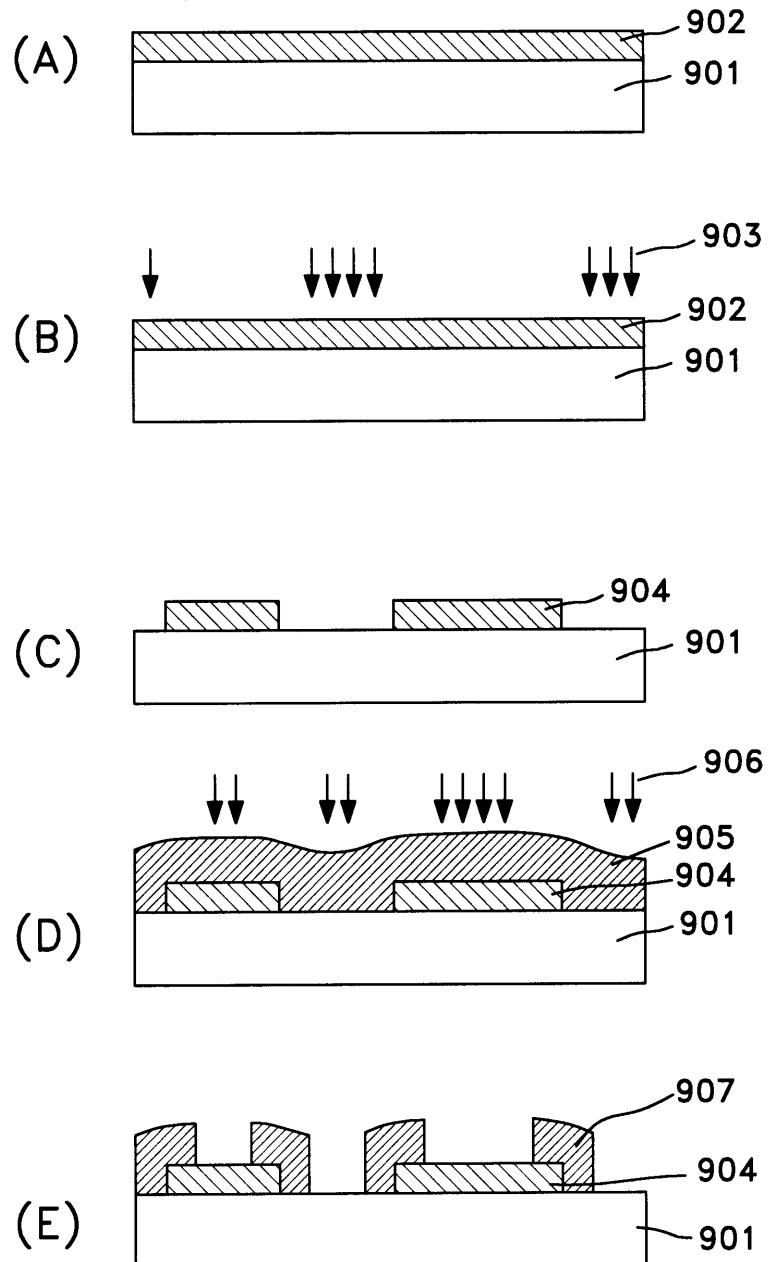
도면8



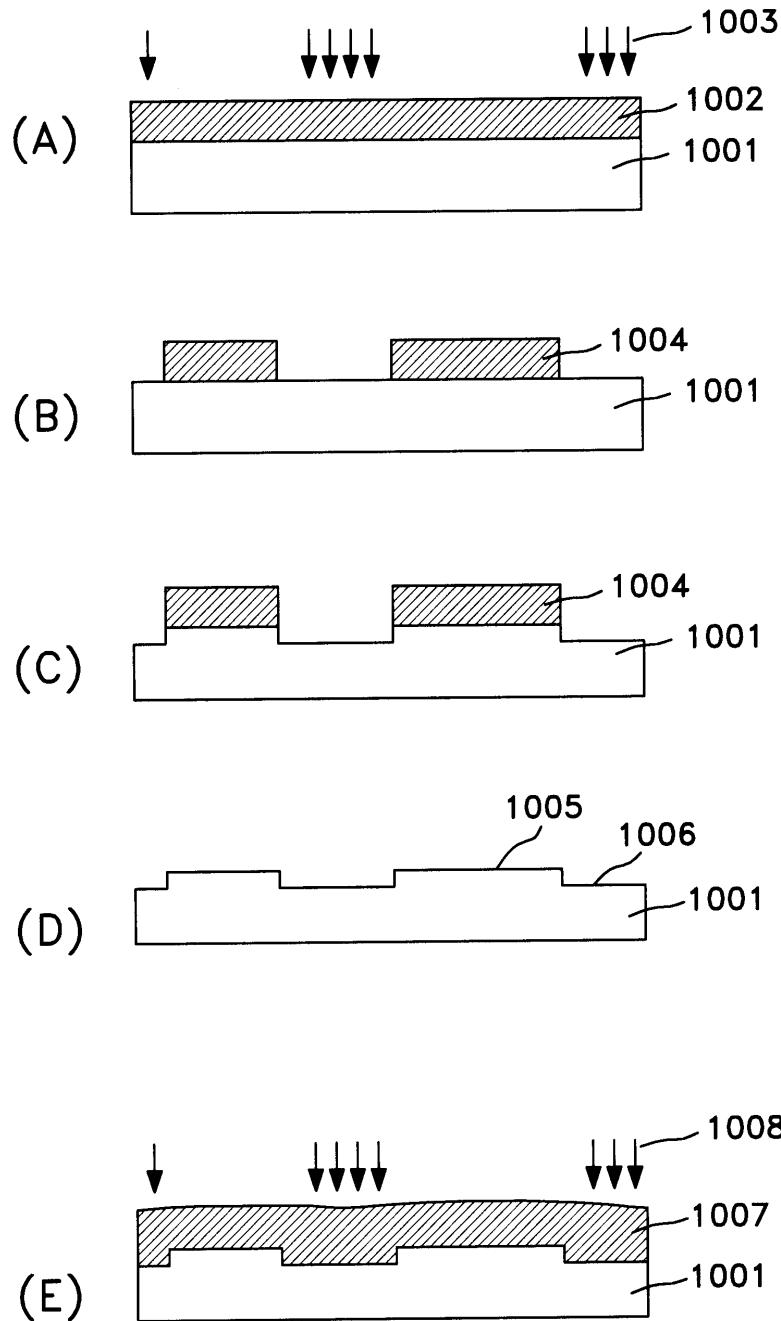
도면9



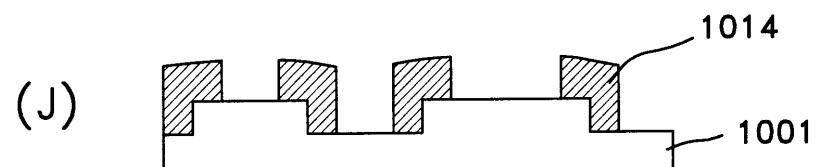
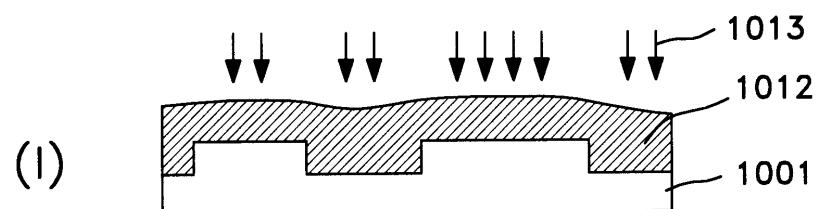
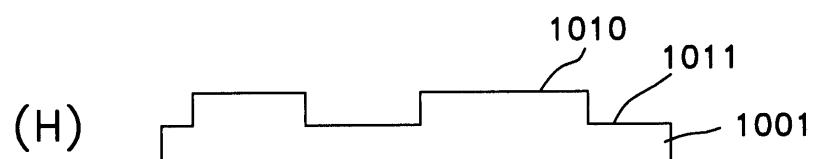
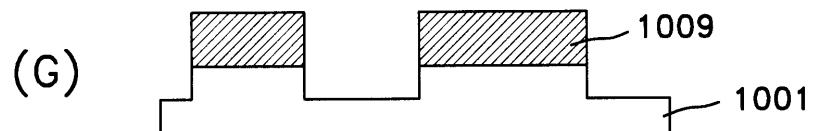
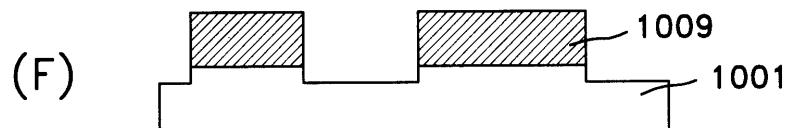
도면10



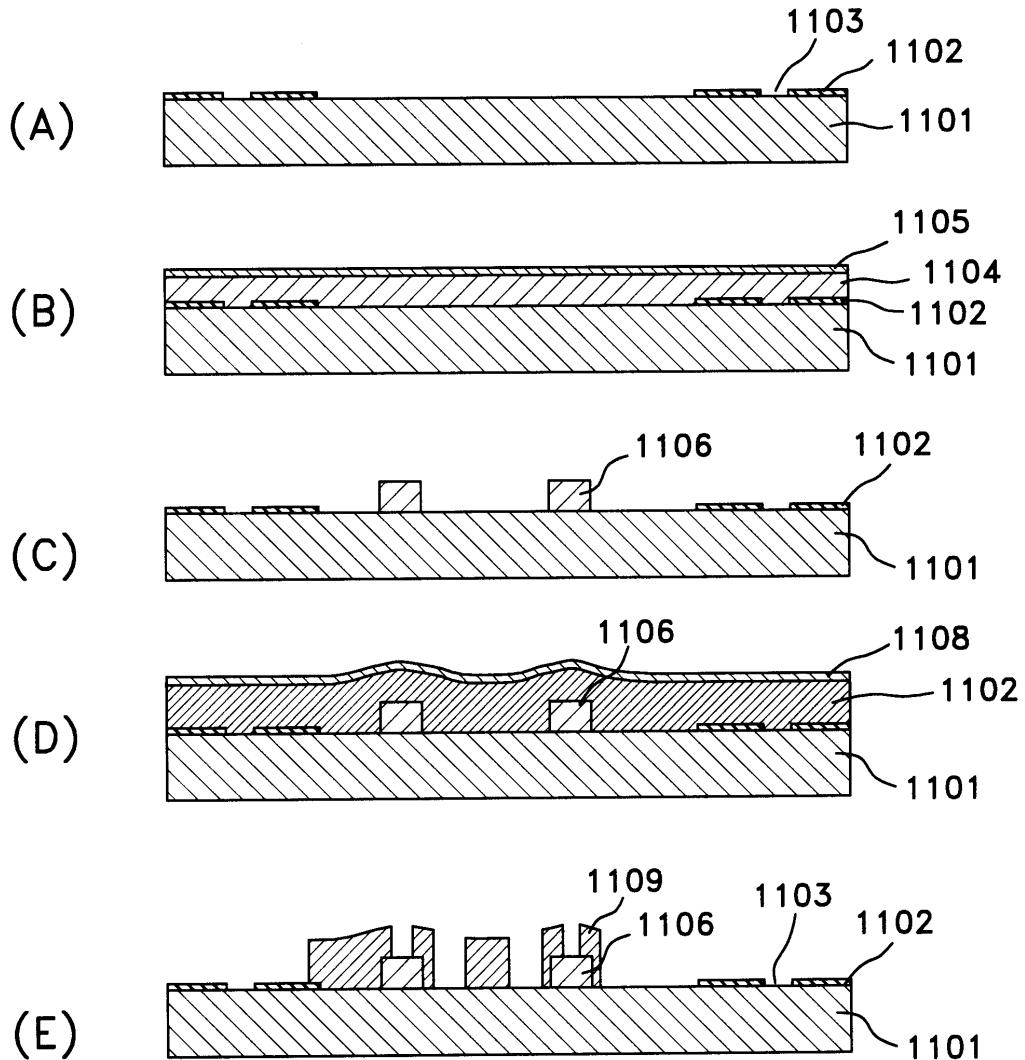
도면11a



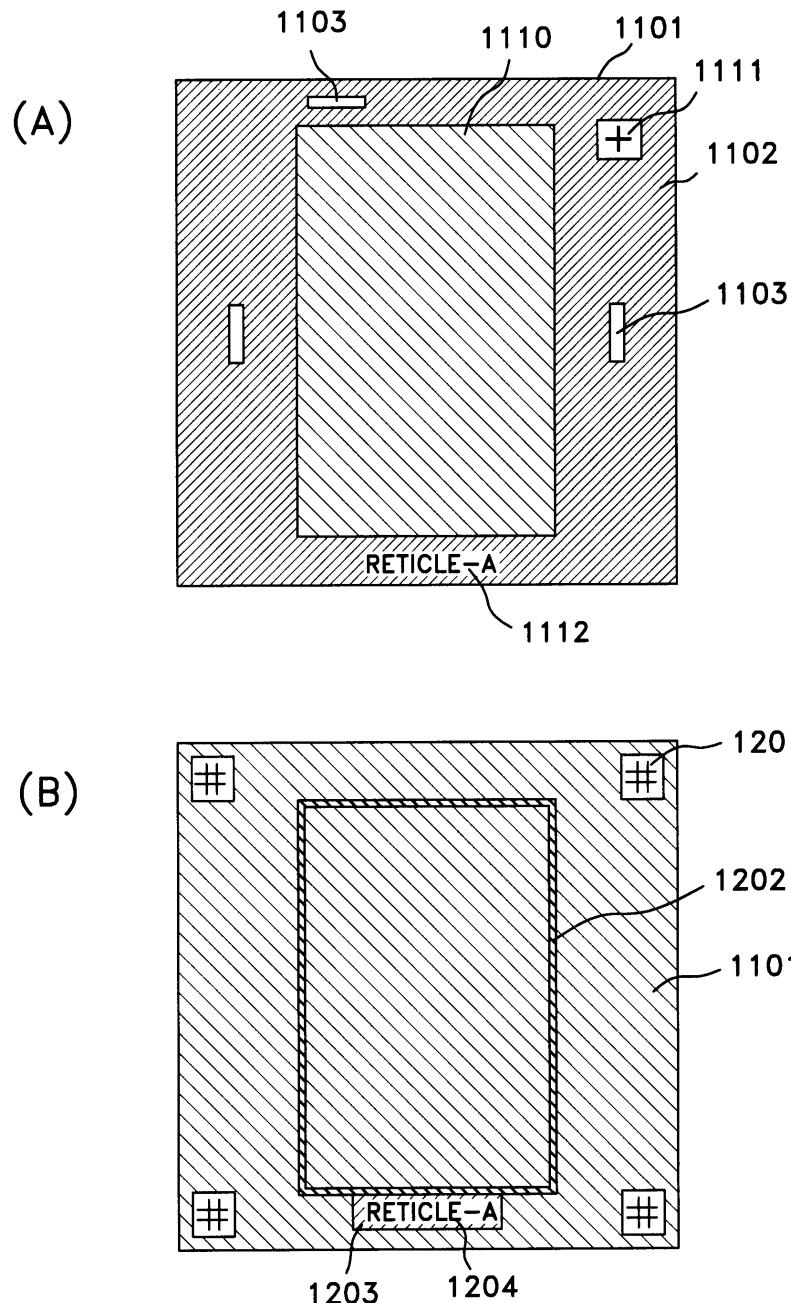
도면11b



도면12

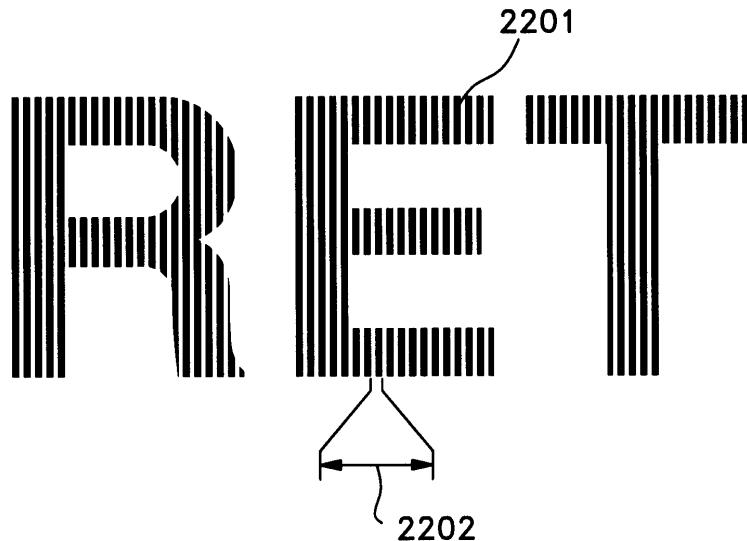


도면13

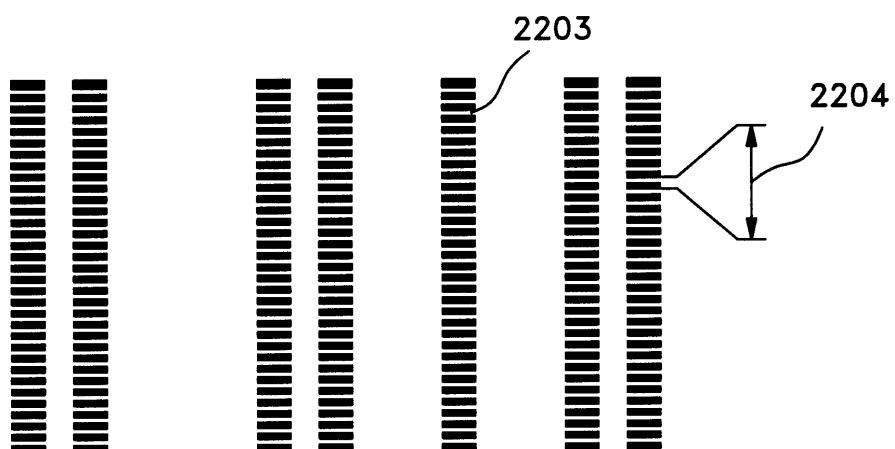


도면14

(A)

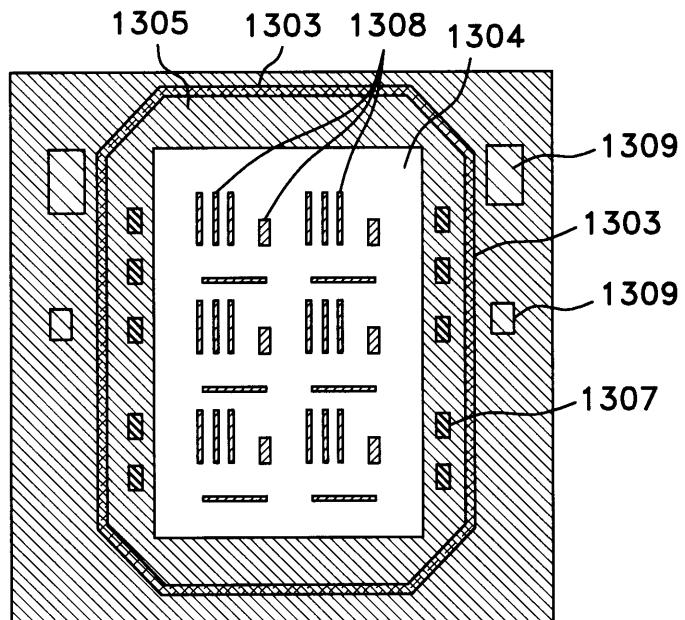


(B)

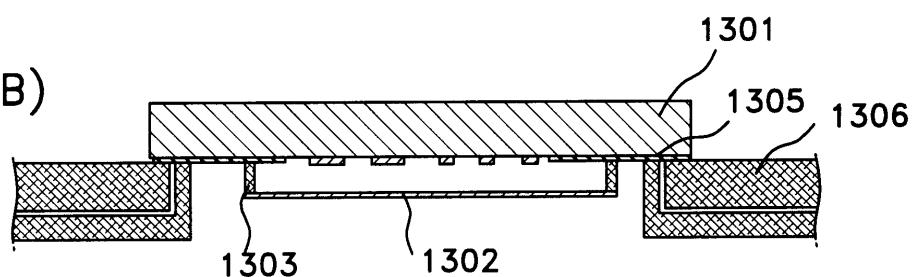


도면15

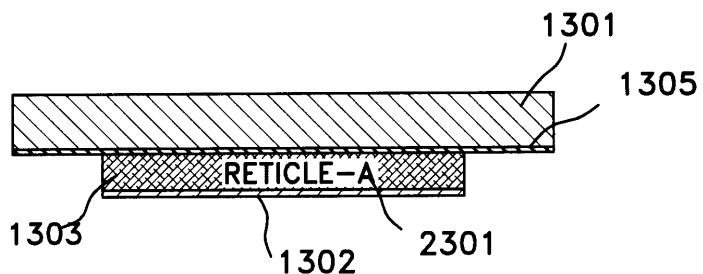
(A)



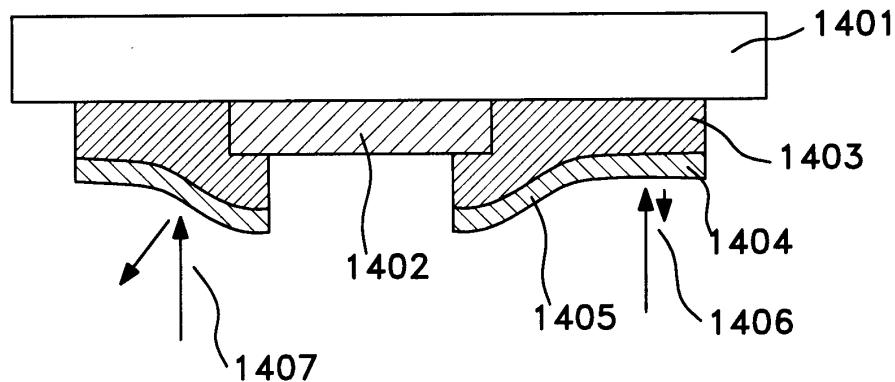
(B)



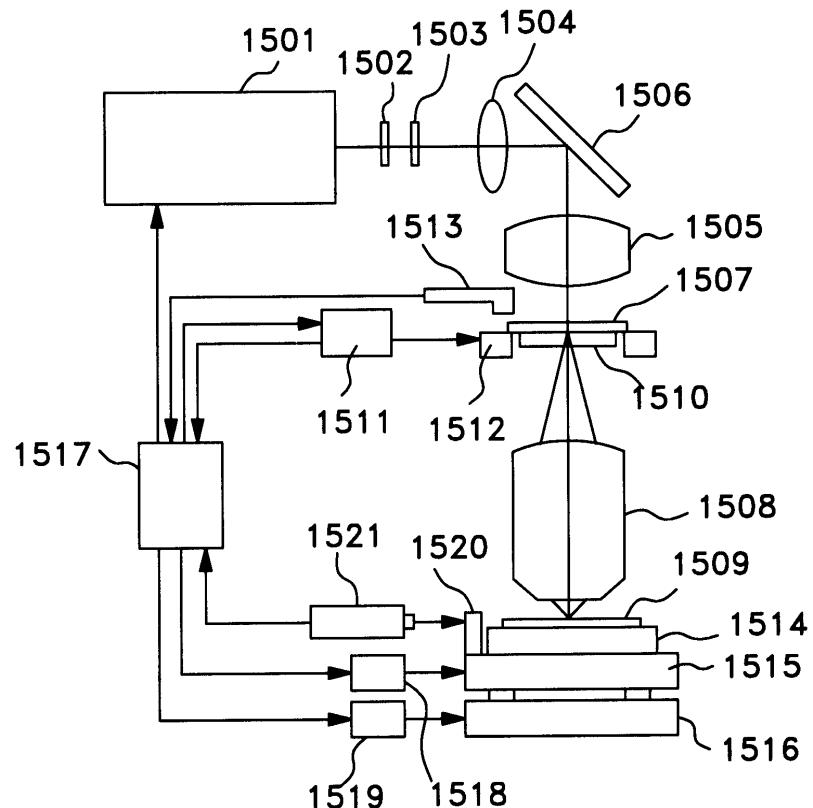
(C)



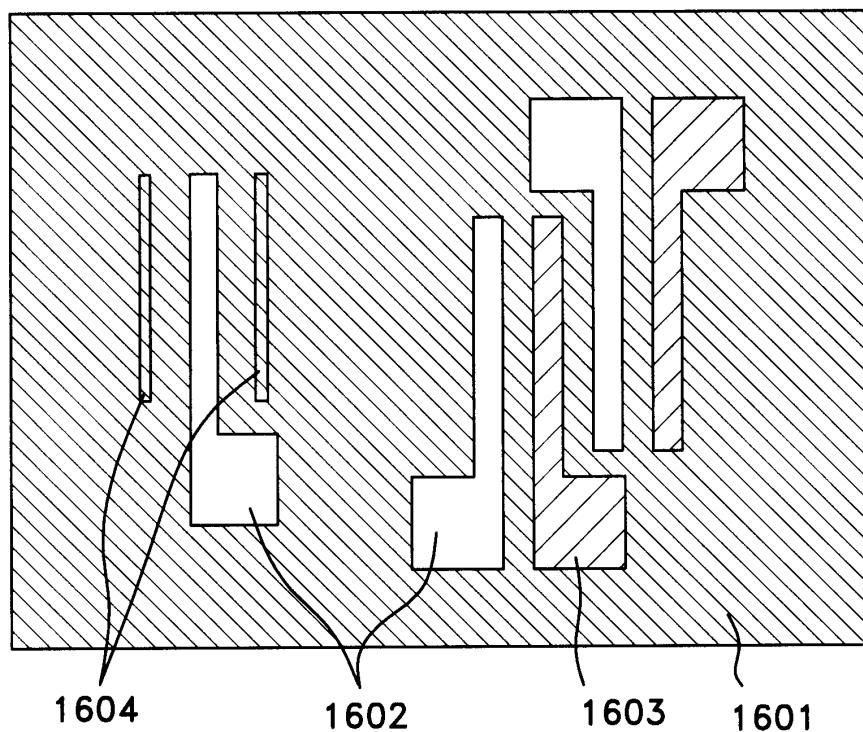
도면16



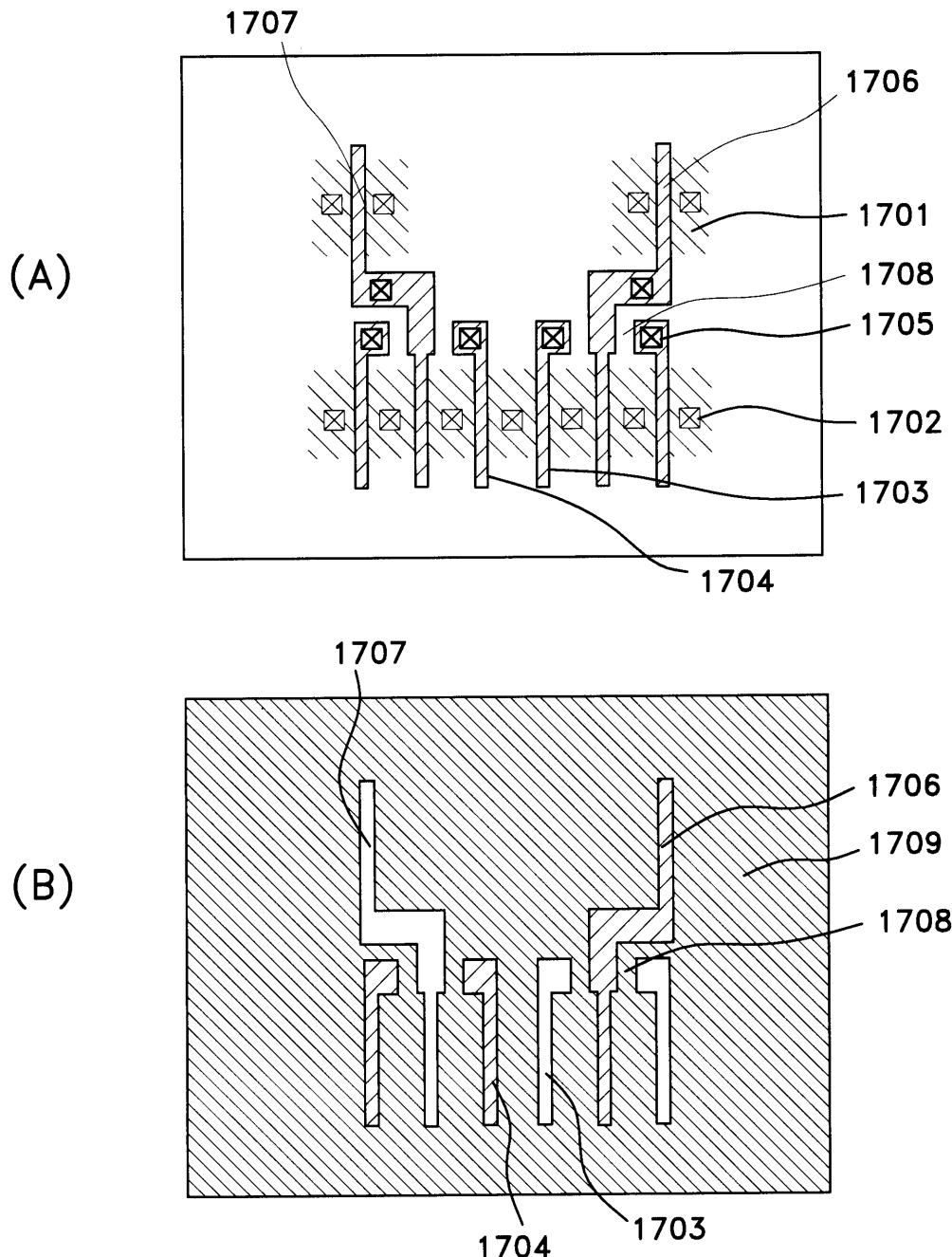
도면17



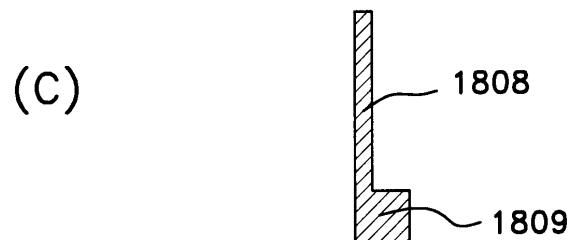
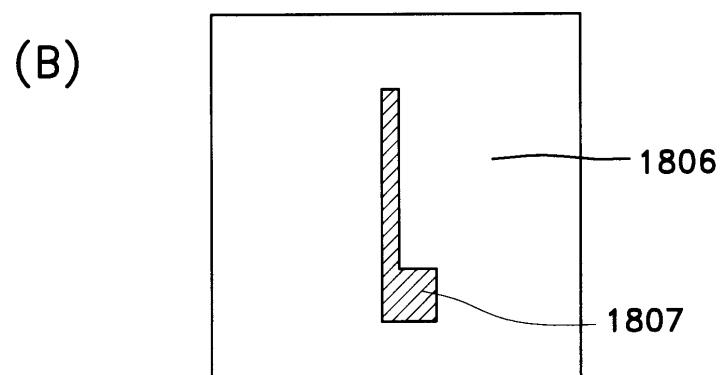
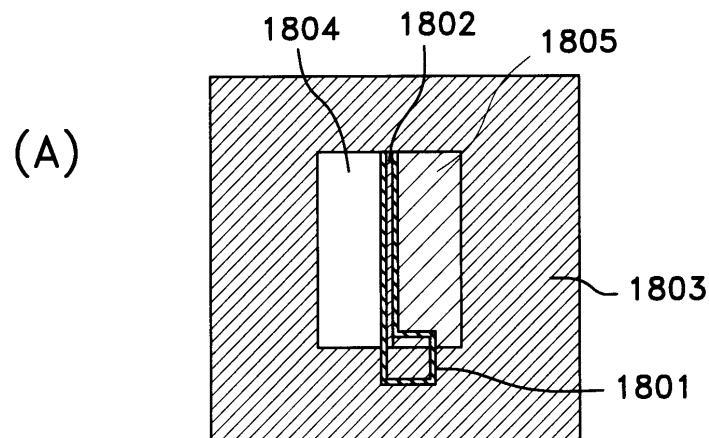
도면18



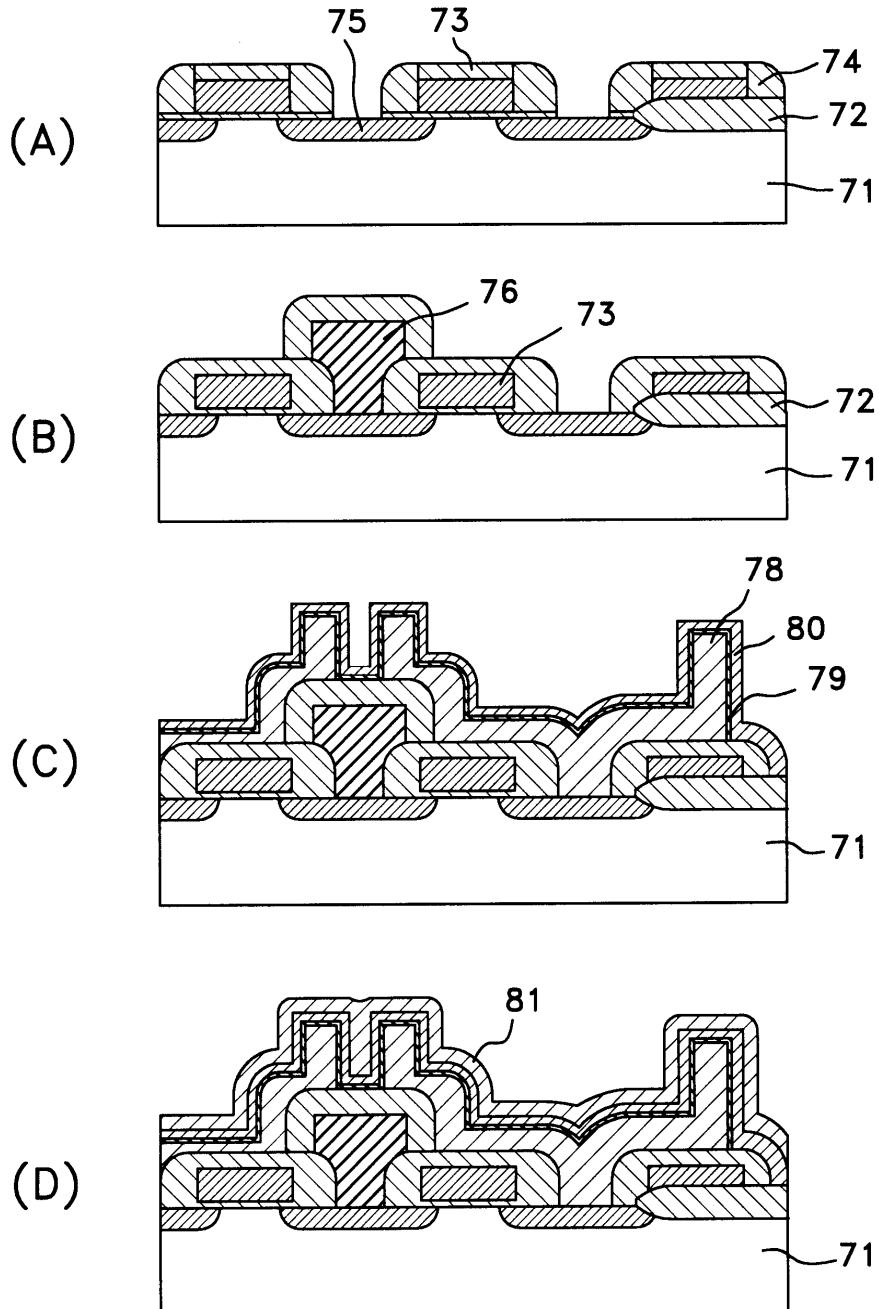
도면19



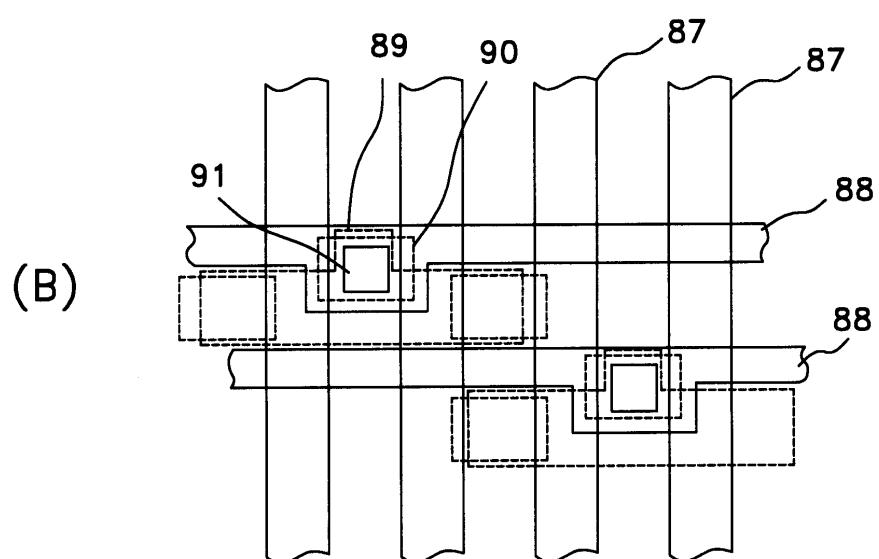
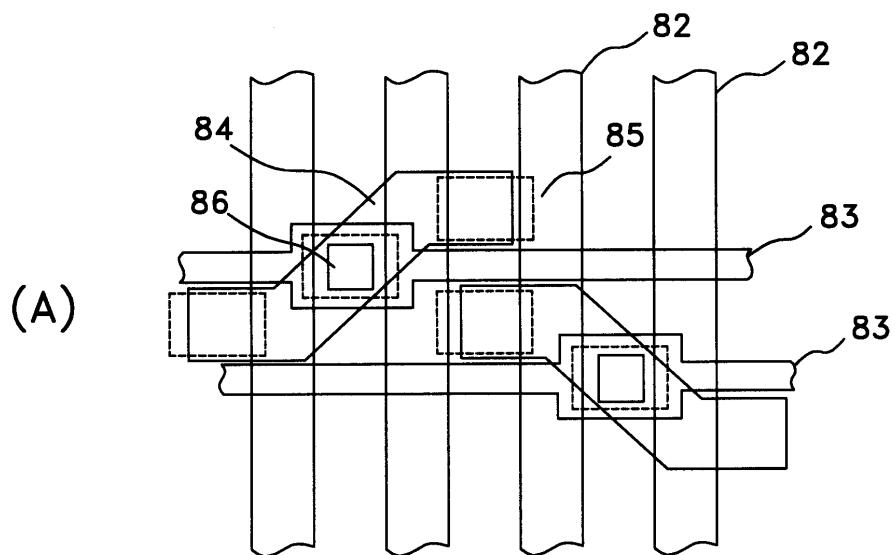
도면20



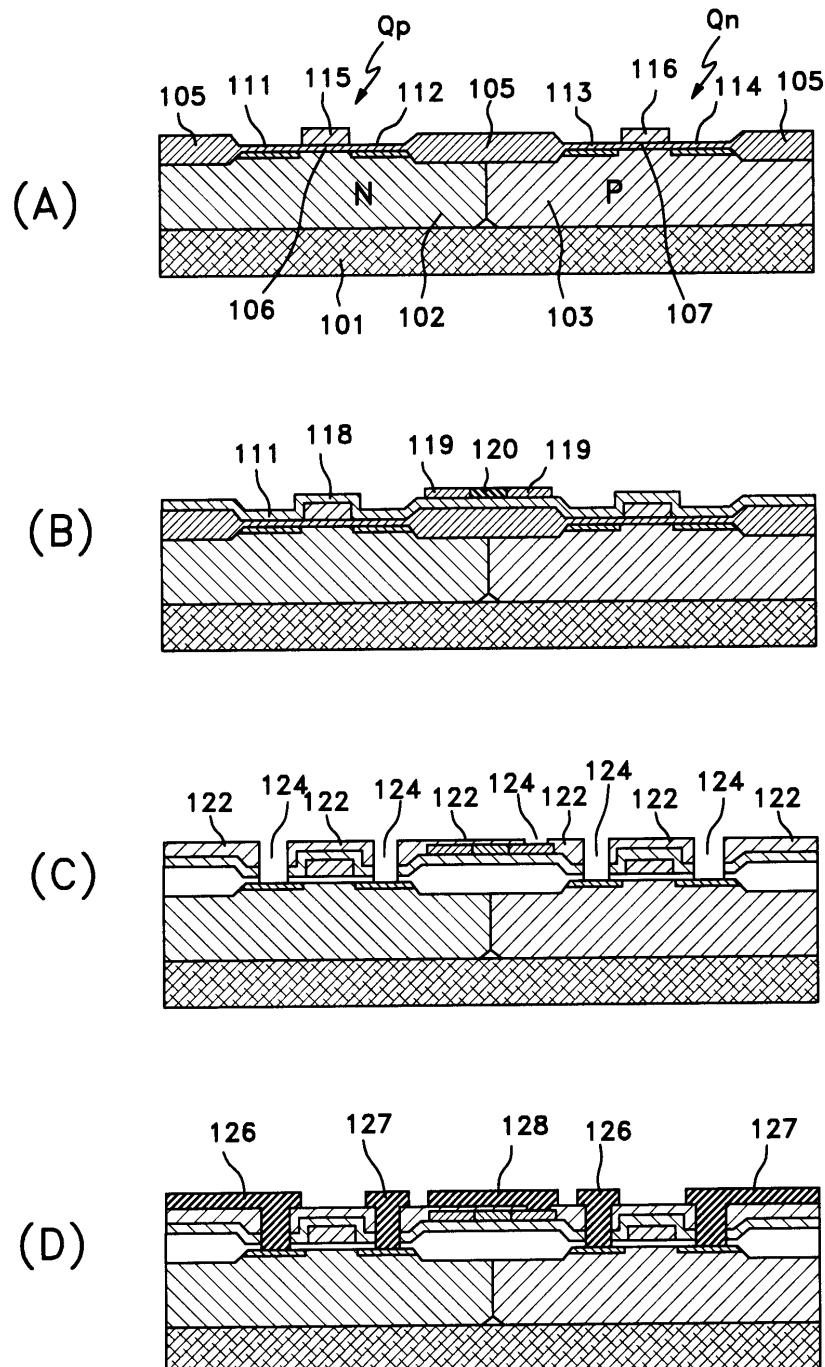
도면21



도면22



도면23



도면24

