

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2004-95612
(P2004-95612A)

(43) 公開日 平成16年3月25日(2004.3.25)

(51) Int.Cl.⁷
H01L 23/12

F I
H01L 23/12 501B

テーマコード (参考)

審査請求 未請求 請求項の数 5 O L (全 18 頁)

(21) 出願番号	特願2002-250934 (P2002-250934)	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成14年8月29日 (2002.8.29)	(74) 代理人	100070150 弁理士 伊東 忠彦
		(72) 発明者	西村 隆雄 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

(54) 【発明の名称】 半導体装置及び配線基板

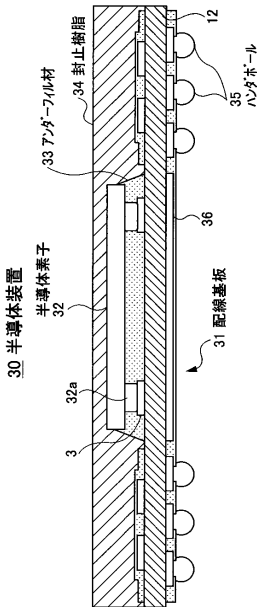
(57) 【要約】

【課題】半導体素子が配線基板に対して確実に超音波フリップチップボンディングされた半導体装置及びそのような半導体装置に用いられる配線基板を提供することを課題とする。

【解決手段】配線基板31の上面側に半導体素子30を超音波フリップチップ実装する。配線基板31の基板コア材12の上面に、半導体素子32のバンプ32aが接合されるボンディングパッド3が形成される。基板コア材12の下面にバックアップパターン36が形成される。バックアップパターン36は、該ボンディングパッド3が設けられた位置に対応した位置であり、全てのボンディングパッド3の真下に延在するように形成される。

【選択図】 図4

本発明の第1実施例による半導体装置の断面図



【特許請求の範囲】

【請求項 1】

突起電極を有する半導体素子と、
上面と該上面の反対側の下面とを有する基板コア材を有し、該半導体素子が該上面側にフリップチップ実装された配線基板と、
該基板コア材の該上面に形成され、前記半導体素子の前記突起電極が接合されるボンディングパッドと、
前記基板コア材の前記下面に形成され、該ボンディングパッドが設けられた位置に対応した位置に配置され、全てのボンディングパッドの真下に延在するように形成されたパターン部材と
を有することを特徴とする半導体装置。

10

【請求項 2】

請求項 1 記載の半導体装置であって、
前記基板コア材の前記下面に形成され、外部接続端子が形成されるランドを更に有し、
前記パターン部材と該ランドとは同じ導電材料により形成された部材であることを特徴とする半導体装置。

【請求項 3】

請求項 1 記載の半導体装置であって、
前記基板コア材の前記上面にランドが形成され、該ランドの下に前記基板コア材を貫通して前記下面まで延在する貫通孔が設けられ、該貫通孔を介して前記ランドに接続された外部接続端子が前記下面側に設けられたことを特徴とする半導体装置。

20

【請求項 4】

請求項 1 乃至 3 記載のうちいずれか一項記載の半導体装置であって、
前記パターン部材は金属材料よりなる板状部材であることを特徴とする半導体装置。

【請求項 5】

半導体素子がフリップチップ実装される配線基板であって、
上面と該上面の反対側の下面とを有する基板コア材と、
該基板コア材の該上面に形成され、前記半導体素子の突起電極が接合されるボンディングパッドと、
前記基板コア材の前記下面に形成され、該ボンディングパッドが設けられた位置に対応した位置に配置され、全てのボンディングパッドの真下に延在するように形成されたパターン部材と
を有することを特徴とする配線基板。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置に係り、特に超音波を用いたフリップチップ接合により半導体素子を配線基板に接続して形成される半導体装置に関する。

【0002】

【従来の技術】

40

半導体装置としての外部接続端子を設けるために、いわゆるインターポーザと呼ばれる配線基板により配線の引き回しを行い、外部接続端子を効率的に配列した半導体パッケージが多くなっている。このような半導体パッケージを製造する工程において、半導体素子を配線基板に搭載する際に、超音波を用いて半導体素子の bumps を配線基板の電極に接合する、いわゆる超音波フリップチップボンディングが多く用いられる。

【0003】

近年、半導体素子の高機能化に伴い半導体素子のサイズが増大しており、大型の半導体素子に対応したフリップチップボンディング用の大型の超音波振動工具がいくつか開発されている。これにより、大型の半導体素子も超音波フリップチップボンディングにより実装されるようになってきている。

50

【 0 0 0 4 】

半導体素子がフリップチップ実装される配線基板としては、セラミック基板、樹脂テープ基板、有機基板等が用いられる。このうち、例えばガラスエポキシ基板のような有機基板は、取り扱いやコストの面で他の基板より優れており、多く使用されている。

【 0 0 0 5 】

図 1 は従来の両面配線型の配線基板の断面図である。図 1 に示す配線基板 1 は、基板コア材 2 の両面に導体パターンが形成されている。半導体素子が搭載される面側の導体パターンにより、半導体素子の電極（パンプ）をフリップチップ接合するためのボンディングパッド 3 と、上部配線 4 とが形成される。また、反対側の面の導体パターンにより、外部接続端子を設けるためのランド 5 と、下部配線 6 とが形成される。また、基板コア材 2 を貫通して両側の導体パターンを電氣的に接続する貫通ビア（図示せず）が設けられ、ボンディングパッド 3 は、上部配線 4、貫通ビア及び下部配線 6 を介して、ランド 5 に接続される。ランド 5 には外部接続端子としてハンダボール等が設けられる。基板コア材 2 は、一般的に F R - 4 材や B T レジンのような有機材料を用いて形成されることが多い。なお、両面の導体パターンの露出する必要のない部分はソルダレジスト 7 により覆われる。

10

【 0 0 0 6 】

図 2 は従来の片面配線型の配線基板の断面図である。図 2 に示す配線基板 1 1 は、基板コア材 1 2 の片面だけに導体パターンが形成されている。導体パターンにより、半導体素子の電極（パンプ）をフリップチップ接合するためのボンディングパッド 1 3 と、配線 1 4 と、外部接続端子を設けるためのランド 1 5 とが形成される。ランド 1 5 の下には、基板コア材 1 2 を貫通して裏面まで延在する貫通孔 1 6 が形成されており、貫通孔 1 6 を介してハンダボール等の外部接続端子がランド 1 5 に接続される。図 1 に示す配線基板 1 と同様に、基板コア材 1 2 は、F R - 4 材や B T レジンのような有機材料を用いて形成されることが多い。

20

【 0 0 0 7 】

【 発明が解決しようとする課題 】

図 1 及び 2 に示す配線基板 1 又は 1 1 に対して、半導体素子をフリップチップ搭載する際には、半導体素子をボンディングツールに装着して、半導体素子のパンプを配線基板のボンディングパッド 3 又は 1 3 に押圧しながらボンディングツールから超音波振動を印加する。

30

【 0 0 0 8 】

図 3 は図 1 に示す配線基板 1 に対して半導体素子 1 0 を超音波フリップチップボンディングする工程を説明するための図である。図 3 (a) に示すように、配線基板 1 はボンディングステージ 2 0 上に載置され、真空吸引チャック等で固定される。また、配線基板 1 の固定を確実にするために、配線基板 1 の外周はクランプ治具 2 1 により固定される。一方、搭載される半導体素子 2 2 は、その背面がボンディングツール 2 3 に固定された状態で、パンプ 2 2 a と配線基板 1 のボンディングパッド 3 との位置合わせが行われる。

【 0 0 0 9 】

位置合わせが完了すると、図 3 (b) に示すように、半導体素子 2 2 のパンプが配線基板 1 のボンディングパッドに押圧される。この状態で、ボンディングツール 2 3 から半導体素子に対して超音波振動が印加される。これにより、パンプ 2 2 a が超音波振動し、パンプ 2 2 a はボンディングパッドに超音波接合される。

40

【 0 0 1 0 】

ここで、従来の配線基板 1 の下面側にはランド 5 及び配線部分が形成されているため、上面側のボンディングパッド 3 の直下において、基板コア材 2 とボンディングステージ 2 0 との間に隙間が形成される場合がある。隙間が形成された状態で、ボンディングパッド 3 上の電極 2 2 が超音波振動すると、配線基板 1 に微小なたわみが生じ、超音波振動エネルギーの一部が配線基板 1 に吸収・拡散されてしまう。このような場合、超音波接合による接合強度が十分に得られないという問題が生じ、組み立て工程における歩留低下や、接合強度不足による半導体装置の信頼性低下を招くことがある。

50

【 0 0 1 1 】

また、図 2 に示す片面配線基板 1 1 を用いた場合であっても、基板コア材 1 2 がガラスエポキシ基板のような有機基板により形成されていると、上述と同様の問題が生じることがある。これは、配線基板自体（基板コア材 1 2 ）が比較的柔軟であり、超音波を吸収・拡散してしまうためであると推測される。

【 0 0 1 2 】

本発明は上記の点に鑑みてなされたものであり、半導体素子が配線基板に対して確実に超音波フリップチップボンディングされた半導体装置及びそのような半導体装置に用いられる配線基板を提供することを目的とする。

【 0 0 1 3 】

【課題を解決するための手段】

上記の課題を解決するために本発明によれば、突起電極を有する半導体素子と、上面と該上面の反対側の下面とを有する基板コア材を有し、該半導体素子が該上面側にフリップチップ実装された配線基板と、該基板コア材の該上面に形成され、前記半導体素子の前記突起電極が接合されるボンディングパッドと、前記基板コア材の前記下面に形成され、該ボンディングパッドが設けられた位置に対応した位置であり、全てのボンディングパッドの真下に延在するように形成されたパターン部材とを有することを特徴とする半導体装置が提供される。

【 0 0 1 4 】

上述の発明によれば、パターン部材が設けられたことによりボンディングステージの載置面と配線基板との間に隙間が形成されないの、超音波フリップチップボンディングの際に配線基板がたわむことなく、良好なボンディングを達成することができる。

【 0 0 1 5 】

上述の発明による半導体装置は、前記基板コア材の前記下面に形成され、外部接続端子が形成されるランドを更に有し、前記パターン部材と該ランドとは同じ導電材料により形成された部材であることとしてもよい。すなわち、パターン部材とランドとを一つの導電部材をパターン化することにより形成することができる。

【 0 0 1 6 】

また、前記基板コア材の前記上面にランドが形成され、該ランドの下に前記基板コア材を貫通して前記下面まで延在する貫通孔が設けられ、該貫通孔を介して前記ランドに接続された外部接続端子が前記下面側に設けられてもよい。

【 0 0 1 7 】

さらに、ランドの下に前記基板コア材を貫通して前記下面まで延在する貫通孔が設けられ、該貫通孔を介して前記ランドに接続された外部接続端子が前記下面側に設けられることとしてもよい。また、前記パターン部材は金属材料よりなる板状部材であることが好ましい。

【 0 0 1 8 】

また、本発明によれば、半導体素子がフリップチップ実装される配線基板であって、上面と該上面の反対側の下面とを有する基板コア材と、該基板コア材の該上面に形成され、前記半導体素子の突起電極が接合されるボンディングパッドと、前記基板コア材の前記下面に形成され、該ボンディングパッドが設けられた位置に対応した位置に配置され、全てのボンディングパッドの真下に延在するように形成されたパターン部材とを有することを特徴とする配線基板が提供される。このような配線基板によっても、上述の半導体装置と同様の効果を得ることができる。

【発明の実施の形態】

次に、本発明の実施の形態について図面と共に説明する。

【 0 0 1 9 】

まず、本発明の第 1 実施例による半導体装置に用いられる配線基板について、図 4、図 5 及び図 6 を参照しながら説明する。図 4 は本発明の第 1 実施例による半導体装置の断面図である。図 5 は本発明の第 1 実施例による半導体装置に用いられる配線基板断面図である

10

20

30

40

50

。図6は図5に示す配線基板を下面側から見た平面図である。図4、図5及び図6において、図1に示す構成部品と同等な部品には同じ符号を付し、その説明は省略する。

【0020】

本発明の第1実施例による半導体装置30において、図4に示すように、配線基板31上に半導体素子32がフリップチップ実装されている。配線基板31と半導体素子32の間にはアンダーフィル材33が充填され、半導体素子32は配線基板上で封止樹脂34により封止される。配線基板31の下面には外部接続端子としてハンダボール35が設けられる。半導体装置30は、いわゆるファンアウトタイプの半導体装置であり、配線基板31中央部分に半導体素子32が搭載され、外部接続端子としてのハンダボール35は半導体素子32が搭載される領域の周囲の領域で、半導体素子32とは反対側に設けられる。

10

【0021】

図5を参照すると、配線基板31は、図1に示す配線基板1と同様の両面配線基板であり、基板コア材2の上面2aにボンディングパッド3が形成され、下面2bにランド5が形成される。

【0022】

ここで、本実施例における配線基板31は、上面3aのボンディングパッド3が配列された領域に対応して、基板コア材2の下面2bに形成されたバックアップパターン36（パターン部材）を有する。バックアップパターン36は、基板コア材2の下面2bに設けられる導体パターンにより形成されるため、ランド5や下部配線（図5には示されていない）が図と同じ工程で形成され、同じ厚みを有している。ただし、バックアップパターン36は、下部配線やランド5からは分離されて孤立したパターンであることが好ましい。

20

【0023】

バックアップパターン36はボンディングパッド3が設けられる上面2aとは反対側の下面2bに形成され、図6に示すように、ボンディングパッド3が設けられた領域を包含するような大きさである。すなわち、バックアップパターン36は全てのボンディングパッド3の下側に延在する。また、バックアップパターン36は、導体パターンの露出部分以外を覆うためのソルダレジスト7により覆われる。したがって、配線基板31が図3に示すようなボンディングステージ20上に載置されたときに、ボンディングパッド3の下方における基板コア材2とボンディングステージ20との間には隙間が形成されることはない。

30

【0024】

このように、基板コア材2とボンディングステージ20との間に隙間が形成されないので、超音波フリップチップボンディングの際に、半導体素子32のバンプ32a（突起電極）がボンディングパッド3に押圧されても、配線基板31がたわむことはない。したがって、超音波振動エネルギーの基板への吸収・拡散が減少し、良好な超音波接合を行うことができる。これにより、半導体装置の組み立て時の歩留まりが向上し、接合強度の改善による半導体装置の信頼性が向上する。

【0025】

また、バックアップパターン36は基板コア材2の比較的大きな面積を覆うため、配線基板31の剛性を増大させる効果がある。これにより、配線基板31の反りや変形を抑制し、半導体装置の信頼性向上に寄与する。更に、バックアップパターン36は金属であるため熱伝導性に優れており、且つ半導体素子32の真下に位置するため、半導体装置の放熱性が向上する。

40

【0026】

次に上述の配線基板31のいくつかの変形例について説明する。

【0027】

図7は配線基板31の第1の変形例である配線基板31Aの断面図であり、図8は図7に示す配線基板31Aを下面側から見た平面図である。図7及び図8において、図5及び図6に示す構成部品と同等な部品には同じ符号を付し、その説明は省略する。

【0028】

50

配線基板 3 1 A は、図 5 に示す配線基板 3 1 と基本的に同じ構成を有するが、バックアップパターンの厚みが異なる。すなわち、配線基板 3 1 A に設けられたバックアップパターン 3 6 A は、下部配線やランドを形成する導体パターンより厚い部材により形成されており、ソルダレジスト 7 により覆われずに露出している。バックアップパターン 3 6 A が厚くなったことにより、配線基板 3 1 A の剛性は配線基板 3 1 より向上する。また、バックアップパターン 3 6 A が露出していることにより、放熱性はより向上する。

【 0 0 2 9 】

図 9 は図 7 に示す配線基板 3 1 A を用いた半導体装置の変形例を示す断面図である。図 9 に示す半導体装置 4 0 は、配線基板 3 1 A に半導体素子 3 2 を超音波フリップチップボンディングにより搭載し、その上に更に半導体素子 4 1 を積層している。半導体素子 4 1 は背面を半導体素子 3 2 の背面に対向した状態で、接着材 4 2 により半導体素子 3 2 に固定される。そして、半導体素子 4 1 はボンディングワイヤ 4 3 により、配線基板 3 1 A の上面に形成されたボンディングパッド 4 4 に接続される。半導体素子 3 2、半導体素子 4 1 及びボンディングパッド 4 3 は、封止樹脂 4 5 により封止される。

10

【 0 0 3 0 】

半導体装置 4 0 は配線基板 3 1 A を用いているため、バックアップパターン 3 6 A に関する上述の利点を有し、且つ、半導体素子 4 2 が積層されているため、半導体素子の実装密度が向上する等の利点も有する。なお、配線基板 3 0 A を用いて図 9 のような積層構造の半導体装置を形成することとしてもよい。

【 0 0 3 1 】

20

図 1 0 は配線基板 3 1 の第 2 の変形例である配線基板 3 1 B の断面図であり、図 1 1 は図 1 0 に示す配線基板 3 1 B を下面側から見た平面図である。また、図 1 2 は図 1 0 に示す配線基板 3 1 B を用いた半導体装置の断面図である。図 1 0、図 1 1 及び図 1 2 において、図 5 及び図 6 に示す構成部品と同等な部品には同じ符号を付し、その説明は省略する。

【 0 0 3 2 】

図 1 0 に示す配線基板 3 1 B は、図 1 2 に示すようないわゆるファンインタイプの半導体装置 4 8 に用いる配線基板として形成されたものである。したがって、半導体素子 3 2 の搭載領域は、配線基板 3 1 B の全体とほぼ等しくなっており、配線基板 3 1 B の下面の中央部分にランド 5 が形成される。そして、配線基板 3 1 B の上面の周辺部分にボンディングパッド 3 が配置される。

30

【 0 0 3 3 】

半導体装置 4 8 は、ボンディングパッド 3 の下側にバックアップパターン 3 6 B を有しているため、図 4 に示す半導体装置と同様の利点を有する。また、半導体装置 4 8 は、いわゆるチップサイズ/スケールパッケージ (C S P) として構成れる。また、搭載される半導体素子 3 2 と配線基板 3 1 B とはほぼ等しいサイズであるため、図 4 に示す半導体装置 3 0 のように封止樹脂 3 4 により封止する必要はなく、その分の製造工程が不要となり製造コストを低減することができる。なお、半導体装置 4 8 においても、バックアップパターン 3 6 B の厚みを厚くして、図 9 に示すバックアップパターン 3 6 A と同様の効果を得ることができる。

【 0 0 3 4 】

40

図 1 3 は配線基板 3 1 の第 3 の変形例である配線基板 3 1 C の断面図であり、図 1 4 は図 1 3 に示す配線基板 3 1 C を下面側から見た平面図である。図 1 3 及び図 1 4 において、図 5 及び図 6 に示す構成部品と同等な部品には同じ符号を付し、その説明は省略する。

【 0 0 3 5 】

図 1 3 に示す配線基板 3 1 C は、搭載される半導体素子の電極配列に合わせて分割されたバックアップパターン 3 6 C を有する。すなわち、搭載される半導体素子の電極は対向する 2 辺に沿って配列されたものであり、これに対応してバックアップパターンも 2 つのバックアップパターン 3 6 C に分割される。バックアップパターン 3 6 C の間に、図 1 4 に示すように、下部回線 6 を配置することができる。

【 0 0 3 6 】

50

図 1 5 は配線基板 3 1 の第 4 の変形例である配線基板 3 1 D の断面図であり、図 1 6 は図 1 5 に示す配線基板 3 1 D を下面側から見た平面図である。また、図 1 7 は図 1 5 に示す配線基板 3 1 D を用いた半導体装置の断面図である。図 1 5、図 1 6 及び図 1 7 において、図 5 及び図 6 に示す構成部品と同等な部品には同じ符号を付し、その説明は省略する。

【 0 0 3 7 】

図 1 5 に示す配線基板 3 1 D は、接地端子に接続されたバックアップパターン 3 6 D を有する。ランド 5 のうち、バックアップパターンに近接したランド 5 a が接地端子とされ、バックアップパターン 3 6 D は図 1 6 に示すように接地端子であるランド 5 a に接続された形状に形成される。

【 0 0 3 8 】

このようなバックアップパターン 3 6 D により、図 5 に示すバックアップパターン 3 6 と同様な効果を得ることができ、加えて半導体素子のシールド効果を得ることができる。

【 0 0 3 9 】

図 1 7 は図 1 5 に示す配線基板 3 1 D を用いた半導体装置 5 0 の断面図である。半導体装置 5 0 は、半導体素子 3 2 を配線基板 3 1 D に超音波フリップチップボンディングして形成し、さらに、メタルキャップ 5 1 を配線基板 3 1 D に取り付けただけのものである。メタルキャップ 5 1 は金属等の導電性材料で形成されており、配線基板 3 1 D 上の半導体素子 3 2 を覆うような箱型形状を有する。メタルキャップ 5 1 の端部は、導電性接着材 5 2 により配線基板 3 1 D の上面に形成された接地端子 5 3 に接続され固体される。

【 0 0 4 0 】

したがって、半導体装置 5 0 において、半導体素子 3 2 は接地電位とされたメタルキャップ 5 1 と同じく接地電位とされた配線基板 3 1 D とによりほぼ覆われた状態となる。これにより、半導体素子 3 2 のシールド効果が得られ、半導体装置 5 0 の電気的特性が向上する。

【 0 0 4 1 】

次に、本発明の第 2 実施例による半導体装置について、図 1 8、図 1 9 及び図 2 0 を参照しながら説明する。図 1 8 は本発明の第 2 実施例による半導体装置の断面図である。図 1 9 は本発明の第 2 実施例による半導体装置に用いられる配線基板の断面図であり、図 2 0 は図 1 9 に示す配線基板を下面側から見た平面図である。図 1 8、図 1 9 及び図 2 0 において、図 2 に示す構成部品と同等な部品には同じ符号を付す。

【 0 0 4 2 】

本発明の第 2 実施例による半導体装置 6 0 は、片面配線基板 6 1 を用いて形成されたファンアウトタイプの半導体装置である。配線基板 6 1 は、基板コア材 1 2 の片面だけに導体パターンが形成されている。導体パターンにより、ボンディングパッド 1 3 と、配線 1 4 と、外部接続端子を設けるためのランド 1 5 とが形成される。半導体素子 3 2 の電極（パンプ）3 2 a は、ボンディングパッド 1 3 に対して超音波フリップチップボンディングされる。半導体素子 3 2 と配線基板 6 1 との間にはアンダーフィル材 6 2 が充填され、半導体素子 3 2 は配線基板 6 1 に対して固定される。

【 0 0 4 3 】

ランド 1 5 の下には、基板コア材 1 2 を貫通して裏面まで延在する貫通孔 1 6 が形成されており、貫通孔 1 6 を介して外部接続端子としてハンダボール 6 3 がランド 1 5 に接続される。基板コア材 1 2 は、FR-4 材や BT レジンのような有機材料を用いて形成される。

【 0 0 4 4 】

本実施例における配線基板 6 1 では、上述の第 1 実施例と同様に、基板コア材 1 2 の上面 1 2 a にボンディングパッド 1 3 が形成され、下面 1 2 b にバックアップパターン 6 4 が設けられる。配線基板 6 1 は片面配線基板であり、基板コア材 1 2 の下面 1 2 b には配線等を形成するための導体パターンは設けられない。しかし、本実施例では超音波フリップチップボンディングの信頼性を向上させるために、例えば銅箔等よりなるバックアップパターン 6 4 を基板コア材 1 2 の下面 1 2 b に貼り付けている。

10

20

30

40

50

【 0 0 4 5 】

配線基板 6 1 を図 3 に示すボンディングステージ 2 0 に載置した場合、バックアップパターン 6 4 がボンディングステージ 2 0 の載置面に接触し、基板コア材 1 2 とボンディングステージ 2 0 との間に隙間が形成されないので、超音波フリップチップボンディングの際に、半導体素子 3 2 のパンプ 3 2 a がボンディングパッド 1 3 に押圧されても、配線基板 6 1 がたわむことはない。したがって、超音波振動エネルギーの基板への吸収・拡散が減少し、良好な超音波接合を行うことができる。これにより、半導体装置の組み立て時の歩留まりが向上し、接合強度の改善による半導体装置の信頼性が向上する。

【 0 0 4 6 】

また、バックアップパターン 6 4 は基板コア材 1 2 の比較的大きな面積を覆うため、配線基板 6 1 の剛性を増大させる効果がある。これにより、配線基板 6 1 の反りや変形を抑制し、半導体装置の信頼性向上に寄与する。更に、バックアップパターン 6 4 は金属であるため熱伝導性に優れており、且つ半導体素子 3 2 の真下に位置するため、半導体装置の放熱性が向上する。

【 0 0 4 7 】

図 2 1 は図 1 9 に示す配線基板 6 1 の変形例である配線基板 6 1 A の断面図であり、図 2 2 は図 2 1 に示す配線基板 6 1 A を下面から見た平面図である。また、図 2 3 は図 2 1 に示す配線基板 6 1 A を用いた半導体装置の断面図である。図 2 1、図 2 2 及び図 2 3 において、図 1 8 及び図 1 9 に示す構成部品と同等の部品には同じ符号を付し、その説明は省略する。

【 0 0 4 8 】

図 2 1 に示す配線基板 6 1 A は、図 2 3 に示すようないわゆるファンインタイプの半導体装置 7 0 に用いる配線基板として形成されたものである。したがって、半導体素子 3 2 の搭載領域は、配線基板 6 1 B の全体とほぼ等しくなっており、配線基板 6 1 B の上面の中央部分にランド 1 5 が形成される。そして、配線基板 6 1 B の上面の周辺部分にボンディングパッド 1 3 が配置される。

【 0 0 4 9 】

半導体装置 7 0 は、ボンディングパッド 1 3 の下側にバックアップパターン 6 1 A を有しているため、図 1 8 に示す半導体装置 6 0 と同様の利点を有する。また、半導体装置 7 0 は、いわゆるチップサイズ/スケールパッケージ (C S P) として構成される。

【 0 0 5 0 】

次に、上述の各実施例において、半導体素子を配線基板に超音波フリップチップボンディングにより配線基板に搭載する工程について、図 4 に示す本発明の第 1 実施例による半導体装置 3 0 を例にとって説明する。図 2 4 は図 4 に示す配線基板 3 1 に対して半導体素子 3 2 を超音波フリップチップボンディングする工程を説明するための図である。

【 0 0 5 1 】

まず、図 2 4 (a) に示すように、バックアップパターン 3 6 がボンディングステージ 2 0 の平坦な載置面に対向した状態で配線基板 3 1 をボンディングステージ 2 0 上に載置し、真空吸引チャック等で固定する。配線基板 3 1 の固定を確実にするために、配線基板 3 1 の外周をクランプ治具 2 1 により固定する。一方、搭載される半導体素子 3 2 の背面をボンディングツール 2 3 に固定した状態で、パンプ 3 2 a と配線基板 3 1 のボンディングパッド 3 との位置合わせを行う。

【 0 0 5 2 】

位置合わせが完了すると、図 2 4 (b) に示すように、半導体素子 3 2 のパンプ 3 2 a を配線基板 3 1 のボンディングパッド 3 に押圧する。この状態で、ボンディングツール 2 3 から半導体素子 3 2 に対して超音波振動を印加する。これにより、パンプ 3 2 a が超音波振動し、パンプ 3 2 a はボンディングパッド 3 に超音波接合される。

【 0 0 5 3 】

上述の工程では、バックアップパターン 3 6 があるために、配線基板 3 1 とボンディングステージ 2 0 との間に隙間が形成されないので、超音波フリップチップボンディングの際

10

20

30

40

50

に、半導体素子 3 2 のパンプ 3 2 a がボンディングパッド 3 に押圧されても、配線基板 3 1 がたわむことはない。したがって、超音波振動エネルギーの基板への吸収・拡散が減少し、良好な超音波接合を行うことができる。これにより、半導体装置の組み立て時の歩留まりが向上し、接合強度の改善による半導体装置の信頼性が向上する。

【0054】

ここで、配線基板にバックアップパターンが形成されていない場合には、図 2 5 (a) に示すように、ボンディングステージ 2 0 にバックアップ治具 8 0 を配置することにより、バックアップパターンと同様の効果を得ることができる。すなわち、ボンディングステージ 2 0 の載置面の中央部分にバックアップ治具 8 0 を載置し、その上に配線基板 3 1 を載置して固定する。そして、半導体素子 3 2 を超音波フリップチップボンディングにより配線基板 3 1 に搭載する。 10

【0055】

バックアップ治具 8 0 の厚みは、配線基板 3 1 とボンディングステージの載置面との間に形成される隙間に応じて予め決められた寸法、すなわち、配線基板 3 1 が載置された際に配線基板 3 1 とボンディングステージ 2 0 との間に隙間が形成されないような寸法とする。バックアップ治具 8 0 の位置を決めて横方向の移動を防止するために、ボンディングステージ 2 0 の載置面に凹部を形成しておくことが好ましい。

【0056】

上述の如く、本明細書は以下の発明を開示する。

【0057】

20

(付記 1) 突起電極を有する半導体素子と、
上面と該上面の反対側の下面とを有する基板コア材を有し、該半導体素子が該上面側にフリップチップ実装された配線基板と、
該基板コア材の該上面に形成され、前記半導体素子の前記突起電極が接合されるボンディングパッドと、
前記基板コア材の前記下面に形成され、該ボンディングパッドが設けられた位置に対応した位置に配置され、全てのボンディングパッドの真下に延在するように形成されたパターン部材と
を有することを特徴とする半導体装置。 30

(付記 2) 付記 1 記載の半導体装置であって、
前記基板コア材の前記下面に形成され、外部接続端子が形成されるランドを更に有し、
前記パターン部材と該ランドとは同じ導電材料により形成された部材であることを特徴とする半導体装置。 30

(付記 3) 付記 2 記載の半導体装置であって、
前記パターン部材の厚みは前記ランドの厚みに等しいことを特徴とする半導体装置。

【0058】

(付記 4) 付記 3 記載の半導体装置であって、
前記ランドは接地電位とされたランドを含んでおり、前記パターン部材は該接地電位とされたランドに接続されていることを特徴とする半導体装置。

【0059】

40

(付記 5) 付記 4 記載の半導体装置であって、
導電材料からなる箱状部材が前記半導体素子を覆うように前記コア基板の前記上面側に設けられ、箱状部材は前記上面上の接地端子に接続されていることを特徴とする半導体装置。

【0060】

(付記 6) 付記 1 乃至 5 のうちいずれか一項記載の半導体装置であって、
前記基板パターン部材は複数に分割されており、分割されたパターン部材の間に配線パターンが配置されていることを特徴とする半導体装置。

【0061】

(付記 7) 付記 1 記載の半導体装置であって、 50

前記パターン部材の厚みは前記ランドの厚みより大きいことを特徴とする半導体装置。

【0062】

(付記8) 付記1記載の半導体装置であって、
前記基板コア材の前記上面にランドが形成され、該ランドの下に前記基板コア材を貫通して前記下面まで延在する貫通孔が設けられ、該貫通孔を介して前記ランドに接続された外部接続端子が前記下面側に設けられたことを特徴とする半導体装置。

(付記9) 付記8記載の半導体装置であって、
前記パターン部材は金属材料よりなる板状部材であることを特徴とする半導体装置。

(付記10) 付記1乃至9のうちいずれか一項記載の半導体装置であって、
前記基板コア材は有機材料よりなることを特徴とする半導体装置。

10

【0063】

(付記11) 半導体素子がフリップチップ実装される配線基板であって、
上面と該上面の反対側の下面とを有する基板コア材と、
該基板コア材の該上面に形成され、前記半導体素子の突起電極が接合されるボンディングパッドと、
前記基板コア材の前記下面に形成され、該ボンディングパッドが設けられた位置に対応した位置に配置され、全てのボンディングパッドの真下に延在するように形成されたパターン部材と
を有することを特徴とする配線基板。

(付記12) 付記11記載の配線基板であって、
前記基板コア材の前記下面に形成され、外部接続端子が形成されるランドを更に有し、
前記パターン部材と該ランドとは同じ導電材料により形成された部材であることを特徴とする配線基板。

20

【0064】

(付記13) 付記11記載の配線基板であって、
前記パターン部材の厚みは前記ランドの厚みより大きいことを特徴とする配線基板。

【0065】

(付記14) 付記11記載の配線基板であって、
前記基板コア材の前記上面にランドが形成され、該ランドの下に前記基板コア材を貫通して前記下面まで延在する貫通孔が設けられ、該貫通孔を介して前記ランドに接続された外部接続端子が前記下面側に設けられたことを特徴とする配線基板。

30

【0066】

(付記15) 付記14記載の配線基板であって、
前記パターン部材は金属材料よりなる板状部材であることを特徴とする配線基板。

【0067】

(付記16) 付記11乃至15のうちいずれか一項記載の配線基板であって、
前記基板コア材は有機材料よりなることを特徴とする配線基板。

【0068】

(付記17) 超音波フリップチップボンディングを用いた半導体装置の製造方法であって、
上面に形成されたボンディングパッドに対応した位置の下面にパターン部材を有する配線基板をボンディングステージ上に載置して固定し、
半導体素子の突起電極を超音波フリップチップボンディングにより前記配線基板のボンディングパッドに接合する
ことを特徴とする半導体装置の製造方法。

40

【0069】

(付記18) 超音波フリップチップボンディングを用いた半導体装置の製造方法であって、
載置される配線基板のボンディングパッド位置に対応したボンディングステージ上の位置にバックアップ治具を配置し、

50

該バックアップ治具を介して配線基板を前記ボンディングステージ上に載置して固定し、半導体素子の突起電極を超音波フリップチップボンディングにより前記配線基板のボンディングパッドに接合する

ことを特徴とする半導体装置の製造方法。

【発明の効果】

上述の如く本発明によれば、バックアップパターンが設けられたことによりボンディングステージの載置面と配線基板との間に隙間が形成されないので、超音波フリップチップボンディングの際に配線基板がたわむことなく、良好なボンディングを達成することができる。これにより、半導体装置の組み立て時の歩留まりが向上し、接合強度の改善による半導体装置の信頼性が向上する。

10

【図面の簡単な説明】

【図 1】従来の両面配線基板の断面図である。

【図 2】従来の片面配線基板の断面図である。

【図 3】図 1 に示す配線基板に半導体素子を超音波フリップチップボンディングする工程を説明するための図である。

【図 4】本発明の第 1 実施例による半導体装置の断面図である。

【図 5】本発明の第 1 実施例による半導体装置に用いられる配線基板の断面図である。

【図 6】図 5 に示す配線基板を下面側から見た平面図である。

【図 7】図 5 に示す配線基板の第 1 の変形例である配線基板の断面図である。

【図 8】図 7 に示す配線基板を下面側から見た平面図である。

20

【図 9】図 7 に示す配線基板を用いた半導体装置の変形例を示す断面図である。

【図 10】図 5 に示す配線基板の第 2 の変形例である配線基板の断面図である。

【図 11】図 10 に示す配線基板を下面側から見た平面図である。

【図 12】図 10 に示す配線基板を用いた半導体装置の断面図である。

【図 13】図 5 に示す配線基板の第 3 の変形例である配線基板の断面図である。

【図 14】図 13 に示す配線基板を下面側から見た平面図である。

【図 15】図 5 に示す配線基板の第 4 の変形例である配線基板の断面図である。

【図 16】図 15 に示す配線基板を下面側から見た平面図である。

【図 17】図 15 に示す配線基板を用いた半導体装置の断面図である。

【図 18】本発明の第 2 実施例による半導体装置の断面図である。

30

【図 19】本発明の第 2 実施例による半導体装置に用いられる配線基板の断面図である。

【図 20】図 19 に示す配線基板を下面側から見た平面図である。

【図 21】図 19 に示す配線基板の変形例である配線基板の断面図である。

【図 22】図 21 に示す配線基板を下面側から見た平面図である。

【図 23】図 23 は図 21 に示す配線基板を用いた半導体装置の断面図である。

【図 24】図 4 に示す配線基板に対して半導体素子を超音波フリップチップボンディングする工程を説明するための図である。

【図 25】超音波フリップチップボンディングの他の方法を説明するための図である。

【符号の説明】

2, 12 基板コア材

40

3, 13 ボンディングパッド

4 上部配線

5, 15 ランド

5a, 35a 接地端子

7 ソルダレジスト

14 配線

16 貫通孔

30, 40, 48, 50, 60, 70 半導体装置

31, 31A, 31B, 31C, 31D, 61, 61A 配線基板

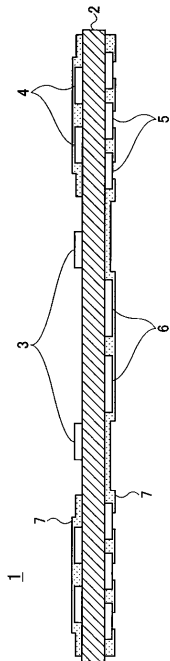
32, 41 半導体素子

50

- 3 2 a バンプ
- 3 3 アンダーフィル材
- 3 4 , 4 5 封止樹脂
- 3 5 ハンダボール
- 3 6 , 3 6 A , 3 6 B , 3 6 C , 3 6 D , 6 4 , 6 4 A バックアップパターン
- 4 3 ボンディングワイヤ
- 4 4 端子
- 5 1 メタルキャップ
- 5 2 導電性接着材

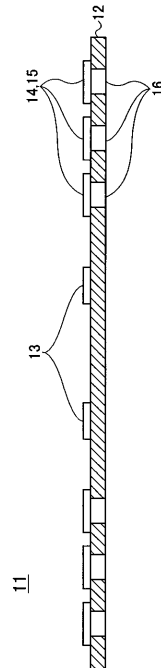
【図 1】

従来の両面配線基板の断面図



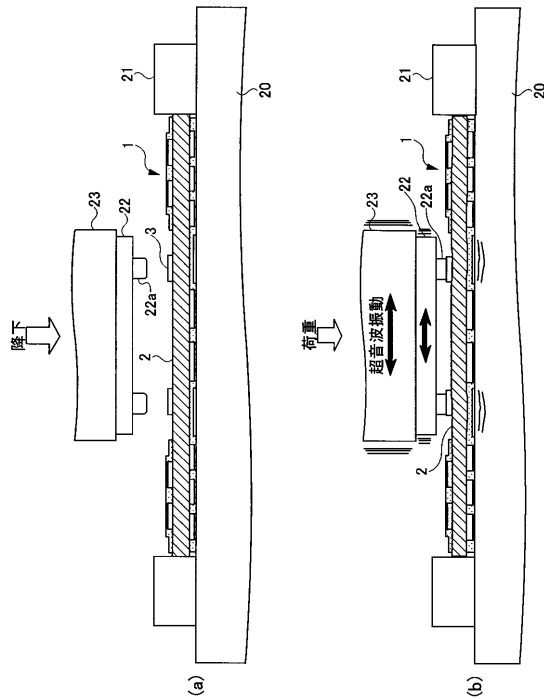
【図 2】

従来の片面配線基板の断面図



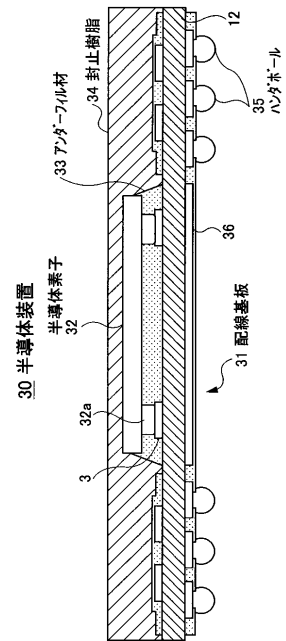
【図 3】

図1に示す配線基板に半導体素子を超音波フリップチップボンディングする工程を説明するための図



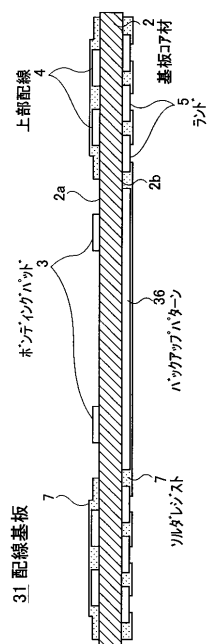
【図 4】

本発明の第1実施例による半導体装置の断面図



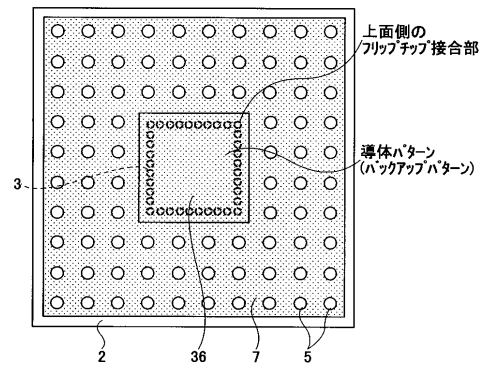
【図 5】

本発明の第1実施例による半導体装置に用いられる配線基板の断面図



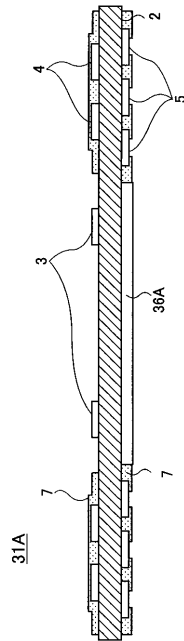
【図 6】

図5に示す配線基板を下面側から見た平面図



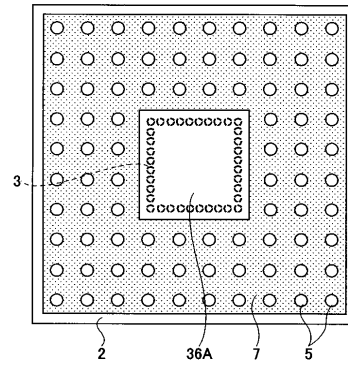
【図 7】

図 5 に示す配線基板の第 1 の変形例である配線基板の断面図



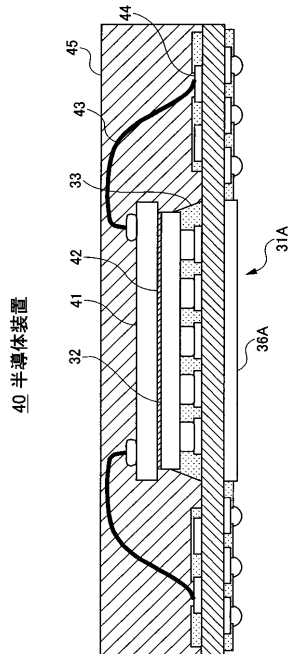
【図 8】

図 7 に示す配線基板を下面側から見た平面図



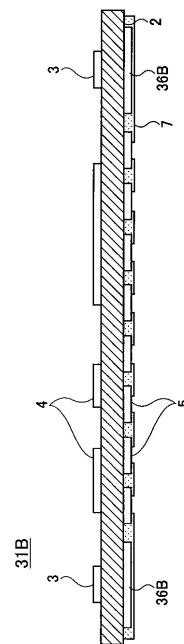
【図 9】

図 7 に示す配線基板を用いた半導体装置の変形例を示す断面図



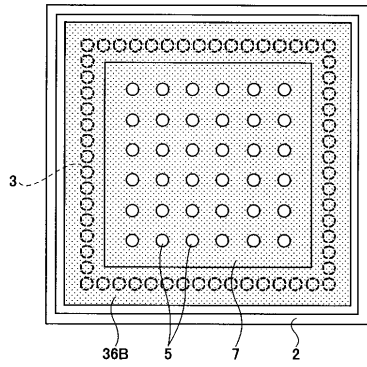
【図 10】

図 5 に示す配線基板の第 2 の変形例である配線基板の断面図



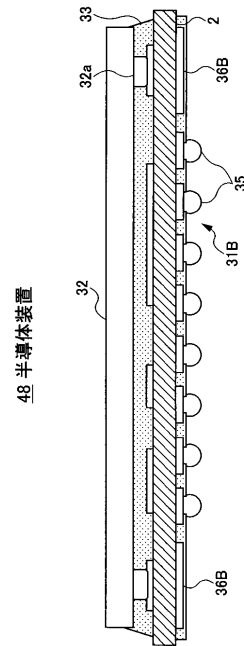
【図 1 1】

図 10 に示す配線基板を下面側から見た平面図



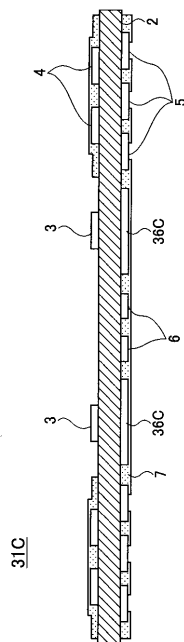
【図 1 2】

図 10 に示す配線基板を用いた半導体装置の断面図



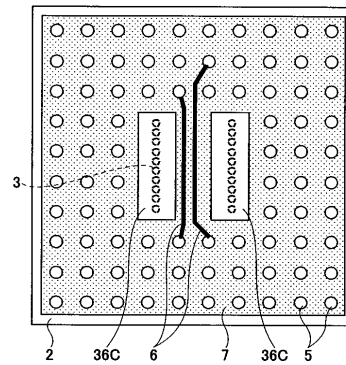
【図 1 3】

図 5 に示す配線基板の第 3 の変形例である配線基板の断面図



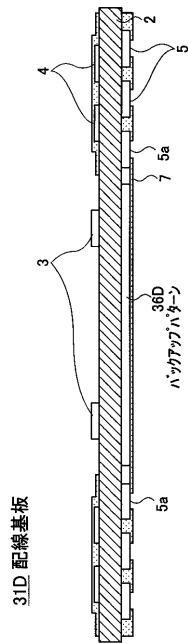
【図 1 4】

図 1 3 に示す配線基板を下面側から見た平面図



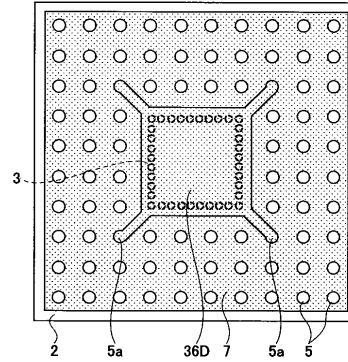
【図 15】

図5に示す配線基板の第4の変形例である配線基板の断面図



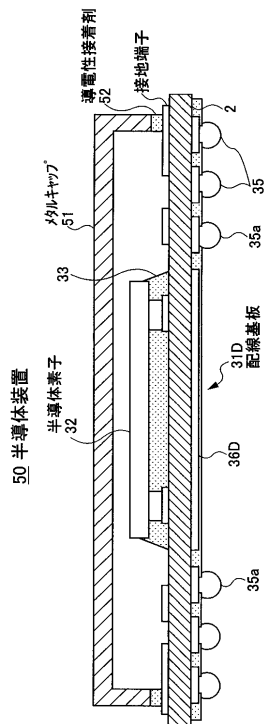
【図 16】

図15に示す配線基板を下面側から見た平面図



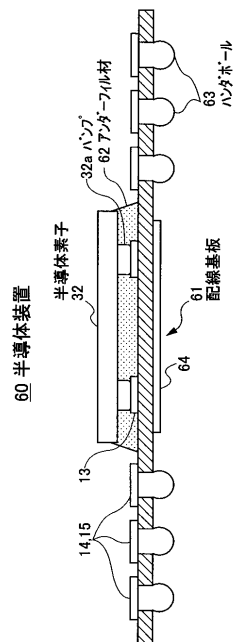
【図 17】

図15に示す配線基板を用いた半導体装置の断面図



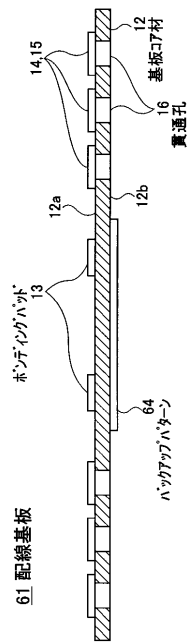
【図 18】

本発明の第2実施例による半導体装置の断面図



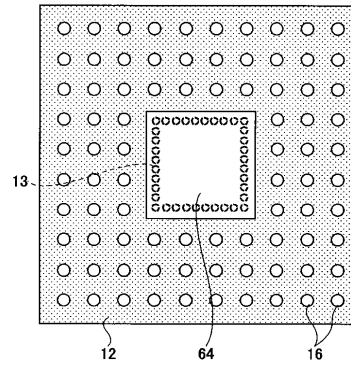
【図 19】

本発明の第2実施例による半導体装置に用いられる
配線基板の断面図



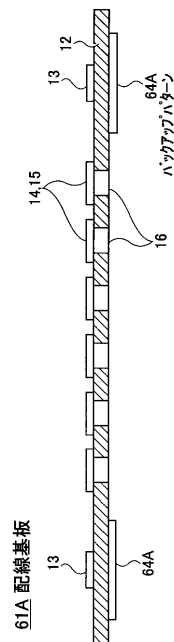
【図 20】

図 19 に示す配線基板を下面側から見た平面図



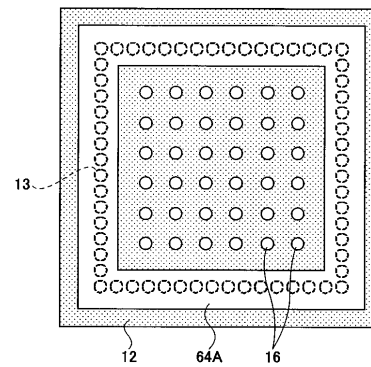
【図 21】

図 19 に示す配線基板の変形例である配線基板の断面図



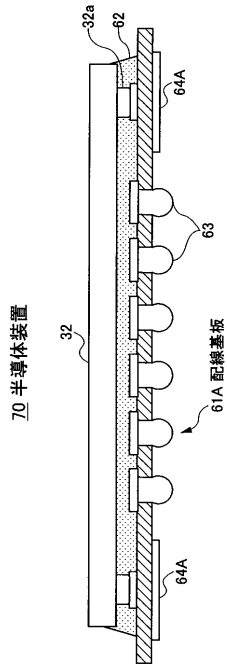
【図 22】

図 21 に示す配線基板を下面側から見た平面図



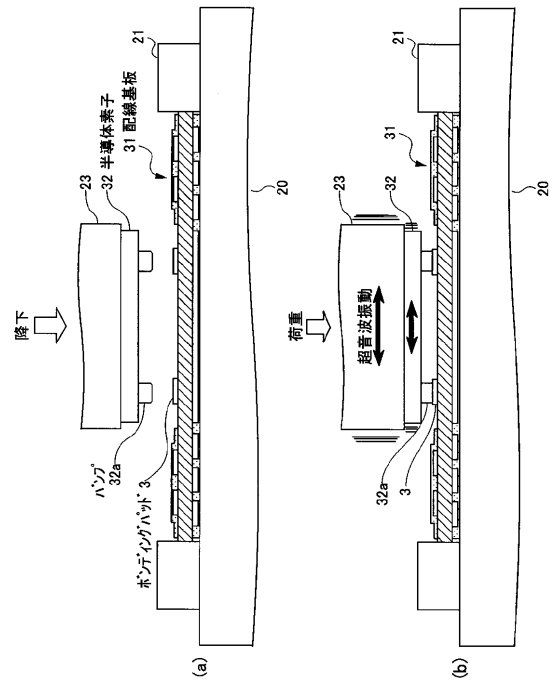
【図 2 3】

図 2 3 は図 2 1 に示す配線基板を用いた半導体装置の断面図



【図 2 4】

図 4 に示す配線基板に対して半導体素子を超音波フリップチップボンディングする工程を説明するための図



【図 2 5】

超音波フリップチップボンディングの他の方法を説明するための図

