(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201044439 A1
(43)公開日： 中華民國 99 (2010) 年 12 月 16 日

(21)申請案號：099100284 (22)申請日： 中華民國 99 (2010) 年 01 月 07 日
(51)Int. Cl.： *H01L21/027 (2006.01)* *H01L21/324 (2006.01)*
(30)優先權：2009/01/12 美國 12/352,051
(71)申請人：萬國商業機器公司 (美國) INTERNATIONAL BUSINESS MACHINES CORPORATION (US)
美國
(72)發明人：寇伯恩 馬修E COLBURN, MATTHEW E. (US)；李偉健 LI, WAI KIN (TW)；楊海寧 YANG, HAINING S. (US)
(74)代理人：陳長文
申請實體審查：無 申請專利範圍項數：20 項 圖式數：23 共 52 頁

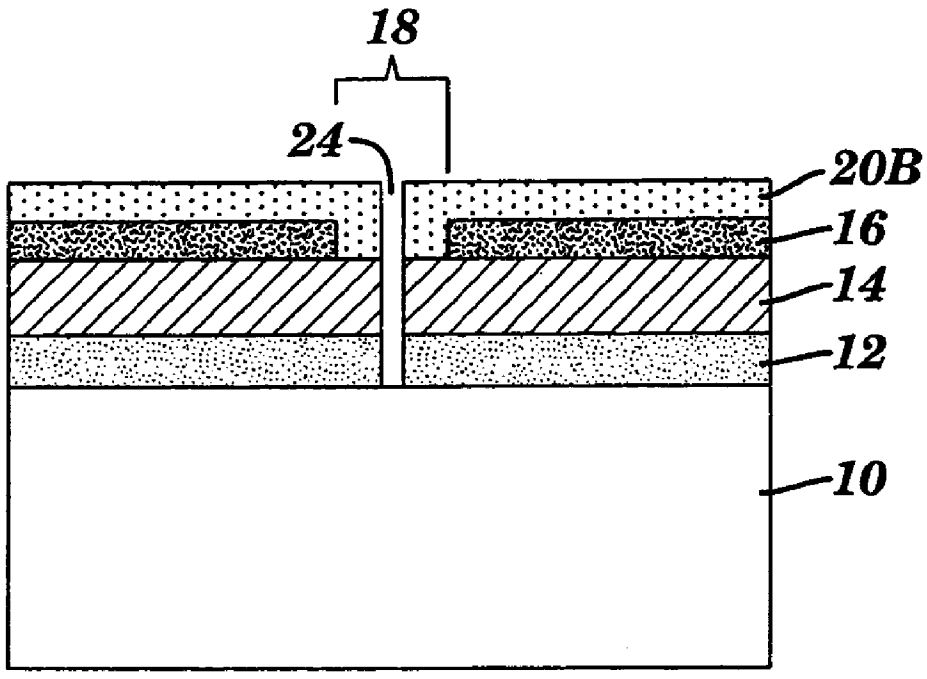
(54)名稱

用於減少線路之間之尖端與尖端之間距的方法

METHOD FOR REDUCING TIP-TO-TIP SPACING BETWEEN LINES

(57)摘要

本發明提供一種用於使用光微影與共聚物自組裝微影技術之一組合來減小線路之間的尖端與尖端之間距的方法。首先在具有一線路結構之一基板上形成一遮罩層。在該遮罩層中產生具有一寬度 d 之一渠溝開口。接著，將一自組裝嵌段共聚物之一層塗覆在該遮罩層上。使該嵌段共聚物層退火以在該渠溝開口內側形成具有小於 d 之一寬度或一直徑 w 的一單個單元聚合物嵌段。選擇性地移除該單個單元聚合物嵌段以在該渠溝開口內側形成具有一寬度或一直徑 w 之一單個開口。使用該單個開口作為一遮罩執行一蝕刻轉印製程以在該基板中之該線路結構中形成一開口。



10：基板
12：線路結構
14：底層
16：遮罩層
18：渠溝開口
20B：PS 矩陣
24：開口

(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201044439 A1
(43)公開日： 中華民國 99 (2010) 年 12 月 16 日

(21)申請案號：099100284 (22)申請日： 中華民國 99 (2010) 年 01 月 07 日
(51)Int. Cl.： *H01L21/027 (2006.01)* *H01L21/324 (2006.01)*
(30)優先權：2009/01/12 美國 12/352,051
(71)申請人：萬國商業機器公司 (美國) INTERNATIONAL BUSINESS MACHINES CORPORATION (US)
美國
(72)發明人：寇伯恩 馬修E COLBURN, MATTHEW E. (US)；李偉健 LI, WAI KIN (TW)；楊海寧 YANG, HAINING S. (US)
(74)代理人：陳長文
申請實體審查：無 申請專利範圍項數：20 項 圖式數：23 共 52 頁

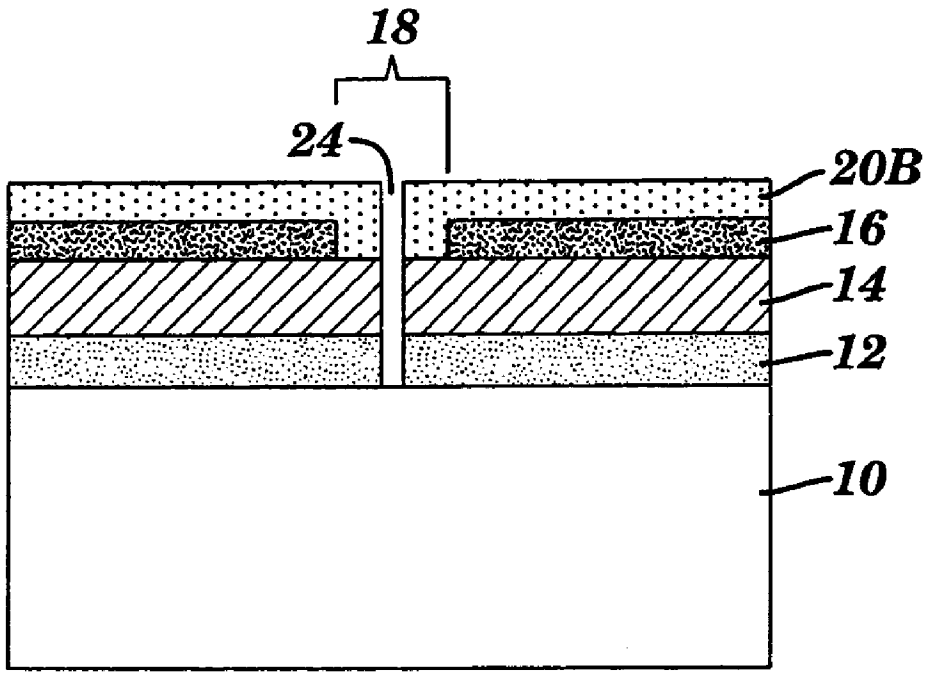
(54)名稱

用於減少線路之間之尖端與尖端之間距的方法

METHOD FOR REDUCING TIP-TO-TIP SPACING BETWEEN LINES

(57)摘要

本發明提供一種用於使用光微影與共聚物自組裝微影技術之一組合來減小線路之間的尖端與尖端之間距的方法。首先在具有一線路結構之一基板上形成一遮罩層。在該遮罩層中產生具有一寬度 d 之一渠溝開口。接著，將一自組裝嵌段共聚物之一層塗覆在該遮罩層上。使該嵌段共聚物層退火以在該渠溝開口內側形成具有小於 d 之一寬度或一直徑 w 的一單個單元聚合物嵌段。選擇性地移除該單個單元聚合物嵌段以在該渠溝開口內側形成具有一寬度或一直徑 w 之一單個開口。使用該單個開口作為一遮罩執行一蝕刻轉印製程以在該基板中之該線路結構中形成一開口。



10：基板
12：線路結構
14：底層
16：遮罩層
18：渠溝開口
20B：PS 矩陣
24：開口

六、發明說明：

【發明所屬之技術領域】

本發明係關於用於半導體製造之光微影製程。更特定言之，本發明係針對用於使用光微影與共聚物自組裝微影技術(copolymer self-assembling lithographic technique)之組合來減小線路之間的尖端與尖端之間距的方法。

【先前技術】

光微影通常用於在半導體製造中產生諸如積體電路之小型化電子組件。在光微影製程中，將一光阻層沈積在諸如矽晶圓之基板上。烘烤該基板以移除光阻層中剩餘之任何溶劑。接著，經由具有所要圖案之光罩將光阻選擇性地曝露至光化輻射源。輻射曝露引起光阻之經曝露區域中的化學反應，且產生對應於光阻層中之遮罩圖案的潛影。接下來，使光阻在顯影劑溶液中顯影以移除光阻之經曝露部分(對於正向光阻)，或移除光阻之未經曝露部分(對於負向光阻)。接著，可將經圖案化之光阻用作遮罩用於基板上之後續製造製程，諸如，沈積、蝕刻或離子植入製程。

半導體裝置效能之進步通常經由半導體裝置尺寸之減小而實現。吾人已知線路(例如，PC線路)之間的尖端與尖端之間距對半導體裝置之單位單元密度(unit cell density)具有很大影響。減小線路之間的尖端與尖端之間距將極大地增加單位單元密度，此又將導致裝置尺寸之縮減。然而，歸因於線路末端縮短問題及光微影之解析度限制，當前可用之微影技術僅可達成不小於100奈米之尖端與尖端的間

距。

吾人已知某些材料在不需要人為干涉之情況下能夠組織為有序結構，其稱為材料之自組裝。已開發自組裝共聚物微影技術以形成具有在10奈米至40奈米範圍內之尺寸的有用週期性圖案。每一自組裝嵌段共聚物系統含有彼此不可混溶之兩個或兩個以上不同的聚合嵌段組份。在適當條件下，此等聚合嵌段組份可分成奈米級之兩個或兩個以上不同的相，且藉此形成有序之奈米大小的圖案。該等有序圖案可用於製造半導體、光學及磁性裝置中之奈米級結構單元。

然而，互補金屬氧化物半導體(CMOS)技術要求個別結構單元之精確置放或對齊以在佈線層級中形成金屬線及通道。不可將由自組裝嵌段共聚物形成之大的有序的重複結構單元陣列用於CMOS技術中，因為各別結構單元之位置缺乏對準或對齊。

【發明內容】

本發明提供一種用於使用光微影與共聚物自組裝微影技術之組合來減小線路之間的尖端與尖端之間距的方法。

在一態樣中，本發明係關於一種用於減小線路之間的尖端與尖端之間距的方法，其涉及以下步驟：提供一基板及該基板中之一線路結構；在該基板上形成一遮罩層；在該遮罩層上執行一微影製程以在該遮罩層中產生具有一寬度*d*之一渠溝開口，其中該渠溝開口在該基板中之該線路結構的上方，且垂直於該線路結構；將一嵌段共聚物之一層

塗覆於該遮罩層上，其中該嵌段共聚物分別包含彼此不可混溶之至少第一聚合嵌段組份A及第二聚合嵌段組份B；使該嵌段共聚物層退火以在該渠溝開口內側形成具有一寬度或一直徑w之一單個單元聚合物嵌段，其中$w < d$，且其中該單個單元聚合物嵌段包含該聚合嵌段組份B，且嵌入於包含該第一聚合嵌段組份A之一聚合基質中；選擇性地移除該第二聚合嵌段組份B以在該渠溝開口內側在該聚合基質中形成具有一寬度或一直徑w的一單個開口；及使用該單個開口作為一遮罩執行一蝕刻轉印製程以在該基板中之該線路結構中形成一開口。

在另一態樣中，本發明係關於一種用於減小線路之間的尖端與尖端之間距的方法，其涉及以下步驟：提供一基板及該基板中之一線路結構；在該基板上形成一第一遮罩層；在該第一遮罩層上形成一第二遮罩層；在該第二遮罩層上執行一微影製程以在該第二遮罩層中產生具有一寬度d之一渠溝開口，其中該渠溝開口在該基板中之該線路結構的上方，且垂直於該線路結構；將一嵌段共聚物之一層塗覆於該第二遮罩層上，其中該嵌段共聚物分別包含彼此不可混溶之至少第一聚合嵌段組份A及第二聚合嵌段組份B；使該嵌段共聚物層退火以在該渠溝開口內側形成具有一寬度或一直徑w之一單個單元聚合物嵌段，其中$w < d$，且其中該單個單元聚合物嵌段包含該聚合嵌段組份B，且嵌入於包含該第一聚合嵌段組份A之一聚合基質中；選擇性地移除該第二聚合嵌段組份B以在該渠溝開口內側在該

聚合基質中形成具有一寬度或一直徑w的一單個開口；使用該單個開口作為一遮罩執行一第一蝕刻轉印製程以在該第一遮罩層中形成一開口；及使用該第一遮罩層中之該開口作為一遮罩執行一第二蝕刻轉印製程以在該基板中之該線路結構中形成一開口。

本發明可進一步涉及以下步驟：在形成該或該等遮罩層之前，在該基板上形成一底層；及在執行該或該等蝕刻轉印製程之後，剝離任何剩餘之嵌段共聚物層、遮罩層、及底層。

當將本發明之嵌段共聚物置放於一平坦表面(planar surface)上且在該平坦表面上退火時，其自組裝為嵌入於聚合基質中的多個單元聚合物嵌段之一有序陣列，其中該多個單元聚合物嵌段中之每一者具有該寬度或直徑w，且該多個單元聚合物嵌段在該有序陣列中彼此間隔開一距離s。

當$0.6(w+s)<d<1.5(w+s)$時，一單個單元聚合物嵌段形成於該渠溝開口內側，且與該渠溝開口自對準。舉例而言，當w在約10奈米至約50奈米之範圍內，且s在約10奈米至約60奈米之範圍內時，d可在約40奈米至約160奈米之範圍內。

較佳(但非必要)地，在自約130℃至約230℃之一溫度下進行該嵌段共聚物的該退火。較佳退火時間為約40分鐘至約80分鐘。該嵌段共聚物層之厚度較佳為約15奈米至約45奈米。

該嵌段共聚物較佳包含該第一聚合嵌段組份A及該第二聚合嵌段組份B，其重量比為約60:40至約40:60，且其中該單個單元聚合物嵌段包含保持垂直於該線路結構之上表面的一薄片。

可用於本發明中之適當嵌段共聚物包括(但不限於)：聚苯乙烯-嵌段-聚甲基丙烯酸甲酯(PS-b-PMMA)、聚苯乙烯-嵌段-聚異戊二烯(PS-b-PI)、聚苯乙烯-嵌段-聚丁二烯(PS-b-PBD)、聚苯乙烯-嵌段-聚乙烯吡啶(PS-b-PVP)、聚苯乙烯-嵌段-聚氧化乙烯(PS-b-PEO)、聚苯乙烯-嵌段-聚乙烯(PS-b-PE)、聚苯乙烯-嵌段-聚有機矽酸酯(PS-b-POS)、聚苯乙烯-嵌段-聚二茂鐵二甲基矽烷(PS-b-PFS)、聚氧化乙烯-嵌段-聚異戊二烯(PEO-b-PI)、聚氧化乙烯-嵌段-聚丁二烯(PEO-b-PBD)、聚氧化乙烯-嵌段-聚甲基丙烯酸甲酯(PEO-b-PMMA)、聚氧化乙烯-嵌段-聚乙基乙烯(PEO-b-PEE)、聚丁二烯-嵌段-聚乙烯吡啶(PBD-b-PVP)及聚異戊二烯-嵌段-聚甲基丙烯酸甲酯(PI-b-PMMA)。

自隨後揭示內容及隨附申請專利範圍，本發明之其他態樣、特徵及優點將更完全地顯而易見。

【實施方式】

隨附圖式經包括以提供對本發明之進一步理解，且被併入並組成本說明書之一部分。該等圖式說明本發明之實施例，且連同實施方式用以解釋本發明之原理。

在描述本發明之較佳實施例中，本文將參看圖式之圖1A至圖23B，其中相同數字指代本發明之相同特徵。本發明

之特徵在圖式中未必係按比例展示。

應理解，當諸如層、區或基板之元件被稱為「在另一元件上」或「在另一元件上方」時，其可直接在另一元件上，或亦可存在介入元件。

本發明將習知光微影技術與共聚物自組裝微影技術組合以減小線路之間的尖端與尖端之間距。

具體言之，首先在含有線路結構之基板上形成遮罩層。接著，藉由習知微影及蝕刻技術在遮罩層中產生渠溝開口。該渠溝開口具有相對較大之寬度d，其符合習知微影技術之解析度。較佳渠溝開口在基板中之線路結構的上方，且垂直於線路結構。接著，將自組裝嵌段共聚物之一薄層塗覆在遮罩層上。該嵌段共聚物層較佳具有在約10奈米至約50奈米，更佳約15奈米至約45奈米之範圍內的厚度。使自組裝嵌段共聚物退火以形成有序圖案。謹慎選擇渠溝開口之寬度，使得在渠溝開口之內側僅可形成單個單元聚合物嵌段。單個單元聚合物嵌段嵌入於聚合基質中，且具有小於渠溝開口之寬度的寬度或直徑w。可選擇性地移除單個單元聚合物嵌段以在渠溝開口內側在聚合基質中形成具有寬度或直徑w的單個開口。接著，可將該單個開口用作遮罩以在基板之線路結構中形成開口。

存在可用於實踐本發明之許多不同類型之嵌段共聚物。只要嵌段共聚物含有彼此不可混溶之兩個或兩個以上不同的聚合嵌段組份，則在適當之條件下，該兩個或兩個以上聚合嵌段組份能夠分成奈米級之兩個或兩個以上不同的

相，且藉此形成獨立之奈米大小結構單元的圖案。

在本發明之一較佳(但非必要)實施例中，嵌段共聚物本質上由彼此不可混溶之第一聚合嵌段組份A及第二聚合嵌段組份B組成。嵌段共聚物可含有以任何方式配置之任何數目的聚合嵌段組份A及B。嵌段共聚物可具有直鏈或分支結構。較佳地，該嵌段聚合物為具有式A-B之直鏈雙嵌段共聚物。

可用於形成本發明之結構單元之適當嵌段共聚物的特定實例包括(但不限於)：聚苯乙烯-嵌段-聚甲基丙烯酸甲酯(PS-b-PMMA)、聚苯乙烯-嵌段-聚異戊二烯(PS-b-PI)、聚苯乙烯-嵌段-聚丁二烯(PS-b-PBD)、聚苯乙烯-嵌段-聚乙烯吡啶(PS-b-PVP)、聚苯乙烯-嵌段-聚氧化乙烯(PS-b-PEO)、聚苯乙烯-嵌段-聚乙烯(PS-b-PE)、聚苯乙烯-嵌段-聚有機矽酸酯(PS-b-POS)、聚苯乙烯-嵌段-聚二茂鐵二甲基矽烷(PS-b-PFS)、聚氧化乙烯-嵌段-聚異戊二烯(PEO-b-PI)、聚氧化乙烯-嵌段-聚丁二烯(PEO-b-PBD)、聚氧化乙烯-嵌段-聚甲基丙烯酸甲酯(PEO-b-PMMA)、聚氧化乙烯-嵌段-聚乙基乙烯(PEO-b-PEE)、聚丁二烯-嵌段-聚乙烯吡啶(PBD-b-PVP)及聚異戊二烯-嵌段-聚甲基丙烯酸甲酯(PI-b-PMMA)。

第一聚合嵌段組份A與第二聚合嵌段組份B之間的分子量比率判定由嵌段共聚物形成之特定結構單元。舉例而言，當第一聚合嵌段組份A之分子量與第二聚合嵌段組份B之分子量的比率大於約80:20時，嵌段共聚物將形成由第

二聚合嵌段組份B組成的球體之有序陣列，其在由第一聚合嵌段組份A組成之矩陣中。當第一聚合嵌段組份A之分子量與第二聚合嵌段組份B之分子量的比率小於約80:20但大於約60:40時，嵌段共聚物將形成由第二聚合嵌段組份B組成的圓柱體之有序陣列，其在由第一聚合嵌段組份A組成之矩陣中。當第一聚合嵌段組份A之分子量與第二聚合嵌段組份B之分子量的比率小於約60:40但大於約40:60時，嵌段共聚物將形成由第一聚合嵌段組份A及第二聚合嵌段組份B組成之交替薄片。因此，可易於調整本發明之嵌段共聚物中的第一聚合嵌段組份A與第二聚合嵌段組份B之間的分子量比率，以便形成所要結構單元。

在本發明之一較佳實施例中，第一聚合嵌段組份A之分子量與第二聚合嵌段組份B之分子量的比率在約60:40至約40:60之範圍內，以使得本發明之嵌段共聚物將形成由第二聚合嵌段組份B組成的薄片之有序陣列，其在由第一聚合嵌段組份A組成之矩陣中，如圖1A及圖1B中所展示。較佳地，可相對於第一聚合嵌段組份A選擇性地移除第二聚合嵌段組份B，藉此導致由未移除之組份組成的獨立且有序地配置之結構單元，或含有由可移除之組份B留下的獨立且有序地配置之空穴的連續結構層。

在本發明之特定較佳實施例中，用於形成本發明之自組裝週期性圖案的嵌段共聚物為PS-b-PMMA，其具有在約60:40至約40:60之範圍內的PS:PMMA分子量比率。

在本發明之另一較佳實施例中，第一聚合嵌段組份A之

分子量與第二聚合嵌段組份B之分子量的比率在約80:20至約60:40之範圍內，以使得本發明之嵌段共聚物將形成由第二聚合嵌段組份B組成的圓柱體之有序陣列，其在由第一聚合嵌段組份A組成之矩陣中，如圖2A及圖2B中所展示。較佳地，可相對於第一聚合嵌段組份A選擇性地移除第二聚合嵌段組份B，藉此導致由未移除之組份組成的獨立且有序地配置之結構單元，或含有由可移除之組份B留下的獨立且有序地配置之空穴的連續結構層。

在本發明之特定較佳實施例中，用於形成本發明之自組裝週期性圖案的嵌段共聚物為PS-b-PMMA，其具有在約80:20至約60:40之範圍內的PS:PMMA分子量比率。

為形成自組裝週期性圖案，首先將嵌段共聚物溶解於適當溶劑系統中以形成嵌段共聚物溶液，接著將其塗覆於一表面上以形成薄嵌段共聚物層，後續接著使薄嵌段共聚物層退火。用於溶解嵌段共聚物並形成嵌段共聚物溶液之溶劑系統可包含任何適當溶劑，包括(但不限於)：甲苯、丙二醇單甲基醚乙酸酯(PGMEA)、丙二醇單甲基醚(PGME)及丙酮。嵌段共聚物溶液較佳含有以溶液之總重量計自約0.1%至約2%範圍內濃度之嵌段共聚物。更佳地，嵌段共聚物溶液含有自約0.5重量百分比至約1.5重量百分比範圍內濃度之嵌段共聚物。在本發明之一特佳實施例中，嵌段共聚物溶液包含溶解於甲苯或PGMEA中之約0.5重量百分比至約1.5重量百分比的PS-b-PMMA。

可藉由任何適當技術將嵌段共聚物溶液塗覆至裝置結構

的表面，該等技術包括(但不限於)：旋塗、噴塗、油墨塗佈(ink coating)及浸塗。較佳地，將嵌段共聚物溶液旋塗於基板之表面上以形成薄嵌段共聚物層。

接著，使基板退火以實現嵌段共聚物所含之不同嵌段組份之微相分離。可藉由此項技術中已知之各種方法達成本發明中之自組裝嵌段共聚物的退火，該等方法包括(但不限於)：熱退火(在真空中或在含有氮氣或氬氣之惰性氛圍中)、紫外線退火、雷射退火、溶劑蒸氣輔助退火或超臨界流體輔助退火。

在本發明之較佳實施例中，執行熱退火步驟以使嵌段共聚物層在高退火溫度下退火，該高退火溫度高於嵌段共聚物之玻璃轉移溫度(T_g)，但低於嵌段共聚物之分解或降解溫度(T_d)。較佳地，在約100℃至約250℃之退火溫度下執行熱退火步驟。更佳地，退火溫度係自約130℃至約230℃。熱退火可持續約30分鐘至約10小時，更佳地，持續約40分鐘至約80分鐘。

當將嵌段共聚物塗覆於平坦表面上且在平坦表面上退火時，其自組裝為包含該聚合嵌段組份B的嵌入於包含該第一聚合嵌段組份A之聚合基質中的多個結構單元之有序陣列。該多個結構單元中之每一者具有寬度或直徑w，且在有序陣列中彼此間隔開距離s(圖3及圖4)。

在本發明中，調整遮罩層中渠溝開口之尺寸，以使得僅可由自組裝嵌段共聚物形成單個單元聚合物嵌段，且將其置放於渠溝開口內側。為達成形成該單個結構單元且將其

置放於渠溝開口內側，較佳渠溝開口之寬度d大於$0.6(w+s)$，但小於$1.5(w+s)$。舉例而言，當w在約10奈米至約50奈米之範圍內，且s在約10奈米至約60奈米之範圍內時，d可在約40奈米至約160奈米之範圍內。

圖5A至圖13B為說明根據本發明之一實施例之用於減小線路之間的尖端與尖端之間距的例示性處理步驟之橫截面圖及俯視圖。

圖5A展示其上具有線路結構12之基板10的橫截面圖。如圖5B中所展示，橫截面部位跨越線路結構。該線路結構係藉由任何習知微影技術形成。較佳地，該線路結構為閘極線路結構。本發明中之基板適當地為習知地用於微影製程中之任何基板。舉例而言，該基板可為矽、氧化矽、鋁-氧化鋁、砷化鎵、陶瓷、石英、銅，或包括多層之其任何組合。

如圖6A及圖6B中所展示，在基板10上形成遮罩層16。遮罩層16可包含可藉由習知微影技術圖案化之任何適當的有機或無機感光性材料。在一較佳實施例中，遮罩層16為光阻。更佳地，遮罩層16為含矽光阻。可藉由包括旋塗之實際上任何標準方法塗覆遮罩層。可烘烤(PAB)遮罩層以移除任何溶劑且改良遮罩層之一致性。PAB溫度之較佳範圍為自約70℃至約150℃，更佳自約90℃至約130℃。典型烘烤時間為自約60秒至約90秒。遮罩層之厚度的較佳範圍為自約20奈米至約400奈米，更佳自約50奈米至約300奈米。

視情況(但非必要)，可在形成遮罩層16之前將底層14塗覆於具有線路結構12的基板10上，如圖7A及圖7B中所展示。底層14為用於校平基板之構形的平坦表面化層。可使用通常用於光微影製程中之有機平坦表面化材料及無機平坦表面化材料兩者來形成底層14。底層14之厚度較佳自約50奈米至約300奈米。

接下來，在遮罩層16上執行微影製程以在遮罩層中產生渠溝開口18，且經由渠溝開口18曝露底層14之上表面。該微影製程涉及習知微影及抗蝕劑顯影步驟。具體言之，首先將遮罩層16曝露至所要輻射圖案(未圖示)。接著，使經曝露之遮罩層16在習知抗蝕劑顯影劑中顯影以在遮罩層16中形成渠溝開口18。渠溝開口18具有寬度d，其在約30奈米至約200奈米，更佳自約40奈米至約160奈米之範圍內。較佳渠溝開口在基板10中之線路結構12的上方，且垂直於線路結構12，如圖8A及圖8B中所展示。

視情況(但非必要)，在塗覆嵌段共聚物層之前處理渠溝開口18的內表面，以調整特定表面對嵌段共聚物之不同嵌段組份的表面親和力。具體言之，在渠溝開口18之底部表面及/或側壁表面上形成一或多個表面層。此等表面層可提供所要表面親和力以用於使由渠溝開口18內側之嵌段共聚物層形成的薄片或圓柱體單元聚合嵌段對準。

若表面對嵌段共聚物之嵌段組份A及B兩者具有實質上相同的表面親和力，則將該表面視為中性表面或非優先表面(non-preferential surface)，亦即，嵌段組份A及B兩者均

可潤濕該表面。相反，若表面對嵌段組份A及B具有顯著不同之表面親和力，則將該表面視為優先表面，亦即，嵌段組份A及B中之僅一者可潤濕該表面，但另一者不可潤濕該表面。舉例而言，包含原生氧化矽、氧化矽及氮化矽中之一者的表面由PMMA嵌段組份優先潤濕，但不由PS嵌段組份潤濕。因此，可將該等表面用作PS-b-PMMA嵌段共聚物之優先表面。另一方面，包含PS與PMMA組份之實質上均質混合物的單層(諸如，無規PS-r-PMMA共聚物層)提供PS-b-PMMA嵌段共聚物之中性表面或非優先表面。

為形成經對準垂直於來自PS-b-PMMA之渠溝開口18之底部表面的薄片聚合嵌段，需要在渠溝開口18之底部表面上沈積中性或非優先單層(例如，PS與PMMA組份之實質上均質混合物)，而不處理渠溝開口18之側壁表面，或藉由優先潤濕材料(例如，原生氧化矽、氧化矽及氮化矽)塗布渠溝開口18之側壁表面，渠溝開口18之側壁表面較佳包含氧化矽或氧化矽。以此方式，由PS-b-PMMA形成之薄片聚合嵌段將保持垂直於渠溝開口18之底部表面，且亦垂直於該線路結構之上表面。

將一薄自組裝嵌段共聚物層20塗覆於包括渠溝開口18之遮罩層16上，如圖9A及圖9B中所展示。嵌段共聚物層20較佳具有自約10奈米至約50奈米，更佳自約15奈米至約45奈米之範圍內的厚度。

在一較佳實施例中，嵌段共聚物層20為雙嵌段共聚物，其包含具有在約60:40至約40:60之範圍內的分子量比率之

第一聚合嵌段組份A及第二聚合嵌段組份B。更佳地，嵌段共聚物層20為PS-b-PMMA嵌段共聚物，其中PS:PMMA分子量比率在約60:40至約40:60之範圍內。當將該PS-b-PMMA嵌段共聚物塗覆於平坦表面上且在平坦表面上退火時，其自組裝為在PS矩陣中的PMMA薄片之有序陣列。然而，因為遮罩層16中之具有寬度d的渠溝開口18，嵌段共聚物層20之退火導致僅單個PMMA薄片20A嵌入於渠溝開口18內側之PS矩陣20B中，如圖10A及圖10B中所展示。PMMA薄片20A具有寬度w，其小於寬度d，且在約5奈米至約60奈米，較佳自約10奈米至約50奈米之範圍內。

接下來，選擇性地移除單個薄片20A以形成具有寬度w之單個開口22，如圖11A及圖11B中所展示。舉例而言，當嵌段共聚物層20為PS-b-PMMA嵌段共聚物時，可藉由將整個結構(如圖10A及圖10B中所展示)浸沒於含有約62%之乙酸的乙酸水溶液中歷時約1分鐘之持續時間來選擇性地移除單個薄片20A。

接著，在蝕刻轉印製程中將單個開口22用作遮罩以在線路結構12中形成開口24，從而曝露基板10之上表面，如圖12A及圖12B中所展示。蝕刻轉印製程可涉及一或多個乾式或濕式蝕刻步驟。有可能在蝕刻轉印製程期間移除嵌段共聚物層20、遮罩層16及底層14之全部或部分。

在執行蝕刻製程之後將任何剩餘之嵌段共聚物層20、遮罩層16及底層14自基板剝離，從而曝露線路結構12及基板10之未由線路結構12覆蓋的上表面，如圖13A及圖13B中

所展示。開口24將線路結構12切割為兩個線路12A及12B。因此，此兩個線路12A與12B之間的尖端與尖端之間距為開口24之寬度。因為單個開口22具有在自約5奈米至約60奈米，較佳自約10奈米至約50奈米之範圍內的寬度w，所以開口24之寬度亦在類似範圍內。無法藉由習知微影技術形成此兩個線路12A與12B之間的此小的尖端與尖端之間距。

圖14A至圖23B為說明根據本發明之另一實施例之用於減小線路之間的尖端與尖端之間距的例示性處理步驟之橫截面圖及俯視圖。此實施例涉及與前一實施例中之步驟(如圖5A至圖13B中所說明)相同的許多步驟。

圖14A展示其上具有線路結構12之基板10的橫截面圖。如圖14B中所展示，橫截面部位跨越線路結構。

如圖15A及圖15B中所展示，在基板10上形成第一遮罩層15，且在第一遮罩層15上形成第二遮罩層17。第一遮罩層15可包含任何適當之遮罩材料，諸如氧化物、氮化物或氮氧化物，且其可藉由熟知之技術(諸如化學氣相沈積(CVD)、電漿輔助CVD、原子層沈積(ALD)、蒸發、反應性濺鍍、化學溶液沈積及其他類似沈積製程)沈積。較佳地，第一遮罩層15包含氮化矽，且藉由CVD製程沈積。

第二遮罩層17可包含可藉由習知微影技術圖案化之任何適當的有機或無機感光性材料。在一較佳實施例中，第二遮罩層17為光阻。可藉由包括旋塗之實際上任何標準方法塗覆第二遮罩層17。可烘烤(PAB)第二遮罩層17以移除任

何溶劑且改良遮罩層之一致性。PAB溫度之較佳範圍為自約70℃至約150℃，更佳自約90℃至約130℃。典型烘烤時間為自約60秒至約90秒。第二遮罩層17之厚度的較佳範圍為自約20奈米至約400奈米，更佳自約50奈米至約300奈米。

視情況(但非必要)，可在形成第一遮罩層15之前將底層14塗覆於具有線路結構12的基板10上，如圖16A及圖16B中所展示。

接下來，在第二遮罩層17上執行微影製程以在遮罩層中產生渠溝開口18，且經由渠溝開口18曝露第一遮罩層15之上表面。微影製程涉及習知微影及抗蝕劑顯影步驟。渠溝開口18具有寬度d，其在約30奈米至約200奈米，更佳自約40奈米至約160奈米之範圍內。較佳渠溝開口在基板10中之線路結構12的上方，且垂直於線路結構12，如圖17A及圖17B中所展示。

視情況(但非必要)，在塗覆嵌段共聚物層之前處理渠溝開口18的內表面，以調整特定表面對嵌段共聚物之不同嵌段組份的表面親和力，如前一實施例中所描述。

將一薄自組裝嵌段共聚物層20塗覆於包括渠溝開口18之第二遮罩層17上，如圖18A及圖18B中所展示。嵌段共聚物層20較佳具有在約10奈米至約50奈米，更佳自約15奈米至約45奈米之範圍內的厚度。

在一較佳實施例中，嵌段共聚物層20為雙嵌段共聚物，其包含具有在約60:40至約40:60之範圍內的分子量比率的

第一聚合嵌段組份A及第二聚合嵌段組份B。更佳地，嵌段共聚物層20為PS-b-PMMA嵌段共聚物，其中PS:PMMA分子量比率在約60:40至約40:60之範圍內。因為第二遮罩層17中之具有寬度d的渠溝開口18，嵌段共聚物層20之退火導致僅單個PMMA薄片20A嵌入於渠溝開口18內側之PS矩陣20B中，如圖19A及圖19B中所展示。PMMA薄片20A具有寬度w，其小於寬度d，且在約5奈米至約60奈米，較佳自約10奈米至約50奈米之範圍內。

選擇性地移除單個薄片20A以在矩陣20B中形成具有寬度w之單個開口22，如圖20A及圖20B中所展示。

接著，在第一蝕刻轉印製程中將單個開口22用作遮罩以在第一遮罩層15中形成開口23，如圖21A及圖21B中所展示。第一蝕刻轉印製程可涉及一或多個乾式或濕式蝕刻步驟。有可能在蝕刻轉印製程期間移除嵌段共聚物層20及第二遮罩層17之全部或部分。

在第二蝕刻轉印製程中，將開口23用作遮罩以在線路結構12中形成開口24，從而曝露基板10之上表面，如圖22A及圖22B中所展示。蝕刻轉印製程可涉及一或多個乾式或濕式蝕刻步驟。有可能在蝕刻轉印製程期間移除嵌段共聚物層20、第二遮罩層17、第一遮罩層15及底層14之全部或部分。

在執行蝕刻製程之後將任何剩餘之嵌段共聚物層20、第二遮罩層17、第一遮罩層15及底層14自基板剝離，從而曝露線路結構12及基板10之未由線路結構12覆蓋的上表面，

如圖23A及圖23B中所展示。如前一實施例中所描述，開口24將線路結構12切割為兩個線路12A及12B。因此，此兩個線路12A與12B之間的尖端與尖端之間距為開口24之寬度，其在約5奈米至約60奈米，較佳自約10奈米至約50奈米之範圍內。

雖然已關於較佳實施例特定地展示及描述本發明，但熟習此項技術者將理解，在不脫離本發明之精神及範疇的情況下，可在形式上及細節上進行前述的及其他的改變。因此，意欲本發明不限於已描述及說明之確切形式及細節，而是落在隨附申請專利範圍之範疇內。

【圖式簡單說明】

圖1A展示由具有第一聚合嵌段組份A及第二聚合嵌段組份B之嵌段共聚物形成之圖案的三維視圖，同時該圖案包含由聚合嵌段組份B組成的薄片之有序陣列，其在由聚合嵌段組份A組成之聚合基質中；

圖1B展示圖1A之圖案的俯視圖；

圖2A展示由具有第一聚合嵌段組份A及第二聚合嵌段組份B之嵌段共聚物形成之圖案的三維視圖，同時該圖案包含由聚合嵌段組份B組成的圓柱體之有序陣列，其在由聚合嵌段組份A組成之聚合基質中；

圖2B展示圖2A之圖案的俯視圖；

圖3說明薄片之有序陣列的尺寸及可用於單個圓柱體之精確置放之微影特徵的相對尺寸；

圖4說明圓柱體之有序陣列的尺寸及可用於單個圓柱體

之精確置放之微影特徵的相對尺寸；

圖5A至圖13B為說明根據本發明之一實施例之用於減小線路之間的尖端與尖端之間距的例示性處理步驟之橫截面圖及俯視圖；及

圖14A至圖23B為說明根據本發明之另一實施例之用於減小線路之間的尖端與尖端之間距的例示性處理步驟之橫截面圖及俯視圖。

【主要元件符號說明】

10	基板
12	線路結構
12A	線路
12B	線路
14	底層
15	第一遮罩層
16	遮罩層
17	第二遮罩層
18	渠溝開口
20	自組裝嵌段共聚物層
20A	PMMA薄片
20B	PS矩陣
22	開口
23	開口
24	開口
A	第一聚合嵌段組份
B	第二聚合嵌段組份

201044439

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※申請案號：99100244

※申請日：99.1.7　※IPC 分類：H01L 21/027 (2006.01)

H01L 21/324 (2006.01)

一、發明名稱：（中文/英文）

用於減小線路之間之尖端與尖端之間距的方法

METHOD FOR REDUCING TIP-TO-TIP SPACING BETWEEN LINES

二、中文發明摘要：

本發明提供一種用於使用光微影與共聚物自組裝微影技術之一組合來減小線路之間的尖端與尖端之間距的方法。首先在具有一線路結構之一基板上形成一遮罩層。在該遮罩層中產生具有一寬度d之一渠溝開口。接著，將一自組裝嵌段共聚物之一層塗覆在該遮罩層上。使該嵌段共聚物層退火以在該渠溝開口內側形成具有小於d之一寬度或一直徑w的一單個單元聚合物嵌段。選擇性地移除該單個單元聚合物嵌段以在該渠溝開口內側形成具有一寬度或一直徑w之一單個開口。使用該單個開口作為一遮罩執行一蝕刻轉印製程以在該基板中之該線路結構中形成一開口。

三、英文發明摘要：

This invention provides a method for reducing tip-to-tip spacing between lines using a combination of photolithographic and copolymer self-assembling lithographic techniques. A mask layer is first formed over a substrate with a line structure. A trench opening of a width *d* is created in the mask layer. A layer of a self-assembling block copolymer is then applied over the mask layer. The block copolymer layer is annealed to form a single unit polymer block of a width or a diameter *w* which is smaller than *d* inside the trench opening. The single unit polymer block is selectively removed to form a single opening of a width or a diameter *w* inside the trench opening. An etch transfer process is performed using the single opening as a mask to form an opening in the line structure in the substrate.

七、申請專利範圍：

1. 一種用於減小線路之間的尖端與尖端之間距的方法，其包含：

提供一基板及該基板中之一線路結構；

在該基板上形成一遮罩層；

在該遮罩層上執行一微影製程以在該遮罩層中產生具有一寬度d之一渠溝開口，其中該渠溝開口係在該基板中之該線路結構的上方，且垂直於該線路結構；

將一嵌段共聚物之一層塗覆於該遮罩層上，其中該嵌段共聚物至少分別包含彼此不可混溶之第一聚合嵌段組份A及第二聚合嵌段組份B；

使該嵌段共聚物層退火以在該渠溝開口內側形成具有一寬度或一直徑w之一單個單元聚合物嵌段，其中$w < d$，且其中該單個單元聚合物嵌段包含該聚合嵌段組份B，且係嵌入於包含該第一聚合嵌段組份A之聚合基質中；

選擇性地移除該第二聚合嵌段組份B，以在該渠溝開口內側在該聚合基質中形成具有一寬度或一直徑w的一單個開口；及

使用該單個開口作為一遮罩執行一蝕刻轉印製程，以在該基板中之該線路結構中形成一開口。

2. 如請求項1之方法，其進一步包含在形成該遮罩層之前，在該基板上形成一底層。

3. 如請求項2之方法，其進一步包含在執行該蝕刻轉印製

程之後，剝離任何剩餘之嵌段共聚物層、遮罩層及底層。

4. 如請求項1之方法，其中在自約130℃至約230℃之一溫度下執行該退火。

5. 如請求項4之方法，其中執行該退火歷時約40分鐘至約80分鐘。

6. 如請求項1之方法，其中該嵌段共聚物之該層具有自約15奈米至約45奈米的一厚度。

7. 如請求項1之方法，其中當將該嵌段共聚物塗覆於一平坦表面上且在該平坦表面上退火時，其自組裝為嵌入於包含該第一聚合嵌段組份A之一聚合基質中的包含該聚合嵌段組份B的多個結構單元之一有序陣列，其中該多個結構單元中之每一者具有該寬度或直徑w，其中該多個結構單元在該有序陣列中彼此間隔開一距離s，且其中$0.6(w+s)<d<1.5(w+s)$。

8. 如請求項7之方法，其中w係在約10奈米至約50奈米之範圍內，且s係在約10奈米至約60奈米之範圍內，且其中d係在約40奈米至約160奈米之範圍內。

9. 如請求項1之方法，其中該嵌段共聚物分別包含重量比為約60:40至約40:60之該第一聚合嵌段組份A及該第二聚合嵌段組份B，且其中該單個單元聚合物嵌段包含保持垂直於該線路結構之上表面的一薄片。

10. 如請求項1之方法，其中該嵌段共聚物為選自由以下各者組成之群組中之一雙嵌段共聚物：聚苯乙烯-嵌段-聚

甲基丙烯酸甲酯(PS-b-PMMA)、聚苯乙烯-嵌段-聚異戊二烯(PS-b-PI)、聚苯乙烯-嵌段-聚丁二烯(PS-b-PBD)、聚苯乙烯-嵌段-聚乙烯吡啶(PS-b-PVP)、聚苯乙烯-嵌段-聚氧化乙烯(PS-b-PEO)、聚苯乙烯-嵌段-聚乙烯(PS-b-PE)、聚苯乙烯-嵌段-聚有機矽酸酯(PS-b-POS)、聚苯乙烯-嵌段-聚二茂鐵二甲基矽烷(PS-b-PFS)、聚氧化乙烯-嵌段-聚異戊二烯(PEO-b-PI)、聚氧化乙烯-嵌段-聚丁二烯(PEO-b-PBD)、聚氧化乙烯-嵌段-聚甲基丙烯酸甲酯(PEO-b-PMMA)、聚氧化乙烯-嵌段-聚乙基乙烯(PEO-b-PEE)、聚丁二烯-嵌段-聚乙烯吡啶(PBD-b-PVP)及聚異戊二烯-嵌段-聚甲基丙烯酸甲酯(PI-b-PMMA)。

11. 一種用於減小線路之間的尖端與尖端之間距的方法，其包含：

提供一基板及該基板中之一線路結構；

在該基板上形成一第一遮罩層；

在該第一遮罩層上形成一第二遮罩層；

在該第二遮罩層上執行一微影製程以在該第二遮罩層中產生具有一寬度d之一渠溝開口，其中該渠溝開口係在該基板中之該線路結構的上方，且垂直於該線路結構；

將一嵌段共聚物之一層塗覆於該第二遮罩層上，其中該嵌段共聚物分別至少包含彼此不可混溶之第一聚合嵌段組份A及第二聚合嵌段組份B；

使該嵌段共聚物層退火以在該渠溝開口內側形成具有

一寬度或一直徑w之一單個單元聚合物嵌段，其中$w<d$，且其中該單個單元聚合物嵌段包含該聚合嵌段組份B，且係嵌入於包含該第一聚合嵌段組份A之一聚合基質中；

選擇性地移除該第二聚合嵌段組份B，以在該渠溝開口內側在該聚合基質中形成具有一寬度或一直徑w的一單個開口；

使用該單個開口作為一遮罩執行一第一蝕刻轉印製程以在該第一遮罩層中形成一開口；及

使用該第一遮罩層中之該開口作為一遮罩執行一第二蝕刻轉印製程以在該基板中之該線路結構中形成一開口。

12. 如請求項11之方法，其進一步包含在形成該第一遮罩層之前，在該基板上形成一底層。

13. 如請求項12之方法，其進一步包含在使用該第一遮罩層中之該開口作為一遮罩執行該蝕刻轉印製程以在該基板中之該線路結構中形成該開口之後，剝離任何剩餘之嵌段共聚物層、第一遮罩層、第二遮罩層及底層。

14. 如請求項11之方法，其中在自約130℃至約230℃之一溫度下執行該退火。

15. 如請求項14之方法，其中執行該退火歷時約40分鐘至約80分鐘。

16. 如請求項11之方法，其中該嵌段共聚物之該層具有自約15奈米至約45奈米的一厚度。

17. 如請求項11之方法，其中當將該嵌段共聚物塗覆於一平坦表面上且在該平坦表面上退火時，其自組裝為嵌入於包含該第一聚合嵌段組份A之一聚合基質中之包含該聚合嵌段組份B的多個結構單元之一有序陣列，其中該多個結構單元中之每一者具有該寬度或直徑w，其中該多個結構單元在該有序陣列中彼此間隔開一距離s，且其中$0.6(w+s)<d<1.5(w+s)$。

18. 如請求項17之方法，其中w係在約10奈米至約50奈米之範圍內，且s係在約10奈米至約60奈米之範圍內，且其中d係在約40奈米至約160奈米之範圍內。

19. 如請求項11之方法，其中該嵌段共聚物分別包含重量比為約60:40至約40:60之該第一聚合嵌段組份A及該第二聚合嵌段組份B，且其中該單個單元聚合物嵌段包含保持垂直於該線路結構之上表面的一薄片。

20. 如請求項11之方法，其中該嵌段共聚物為選自由以下各者組成之群組中之一雙嵌段共聚物：聚苯乙烯-嵌段-聚甲基丙烯酸甲酯(PS-b-PMMA)、聚苯乙烯-嵌段-聚異戊二烯(PS-b-PI)、聚苯乙烯-嵌段-聚丁二烯(PS-b-PBD)、聚苯乙烯-嵌段-聚乙烯吡啶(PS-b-PVP)、聚苯乙烯-嵌段-聚氧化乙烯(PS-b-PEO)、聚苯乙烯-嵌段-聚乙烯(PS-b-PE)、聚苯乙烯-嵌段-聚有機矽酸酯(PS-b-POS)、聚苯乙烯-嵌段-聚二茂鐵二甲基矽烷(PS-b-PFS)、聚氧化乙烯-嵌段-聚異戊二烯(PEO-b-PI)、聚氧化乙烯-嵌段-聚丁二烯(PEO-b-PBD)、聚氧化乙烯-嵌段-聚甲基丙烯酸甲酯

(PEO-b-PMMA)、聚氧化乙烯-嵌段-聚乙基乙烯(PEO-b-PEE)、聚丁二烯-嵌段-聚乙烯吡啶(PBD-b-PVP)及聚異戊二烯-嵌段-聚甲基丙烯酸甲酯(PI-b-PMMA)。

八、圖式：

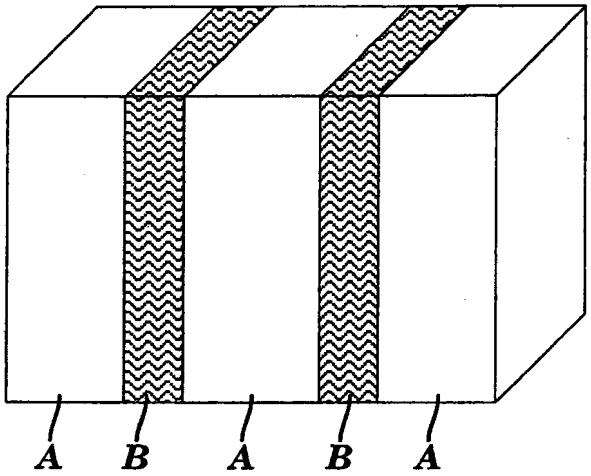


圖1A

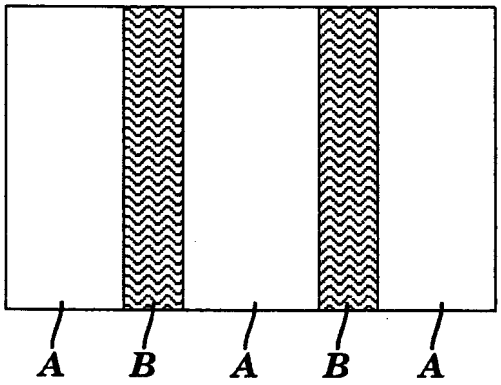


圖1B

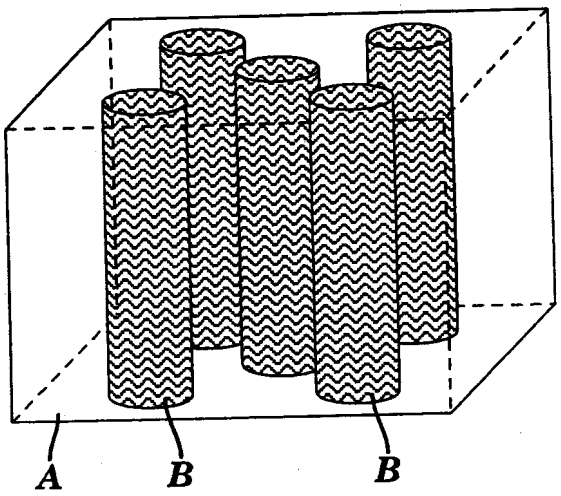


圖2A

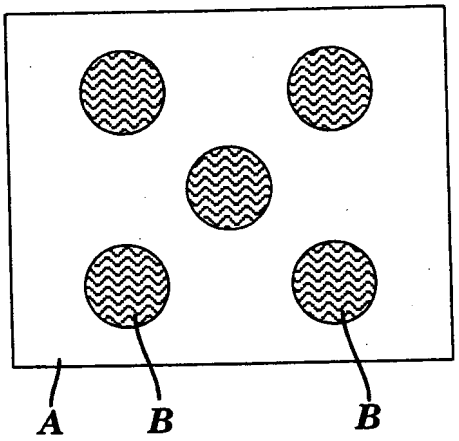


圖2B

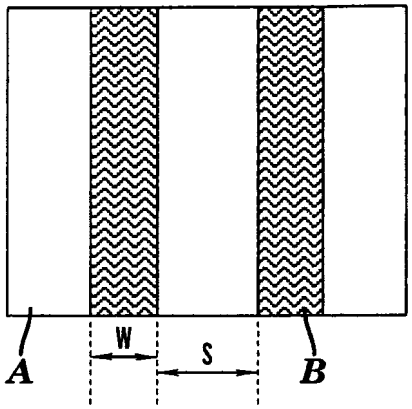


圖3

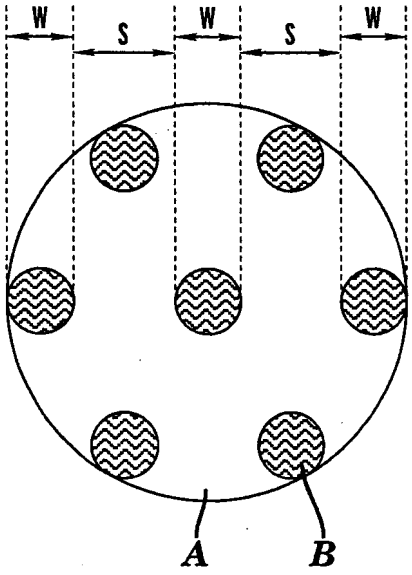


圖4

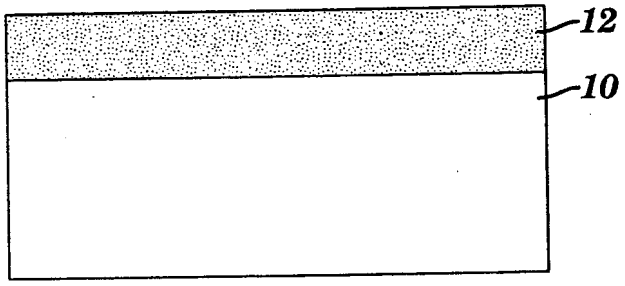


圖5A

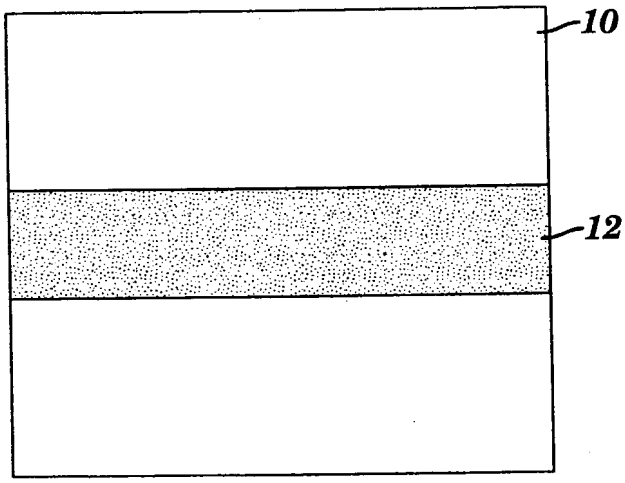


圖5B

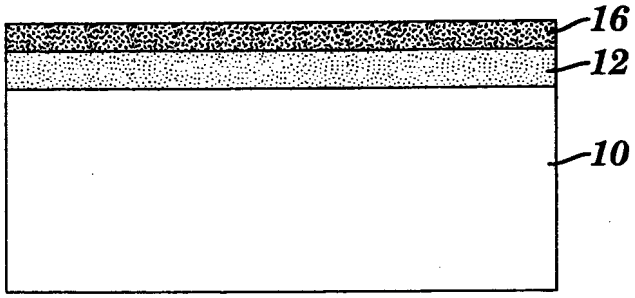


圖6A

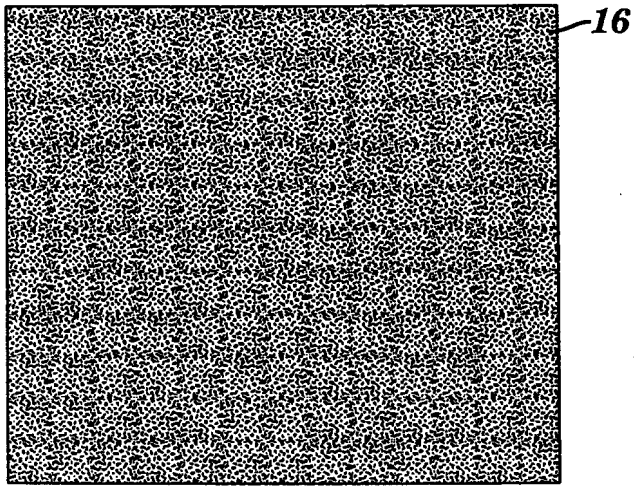


圖6B

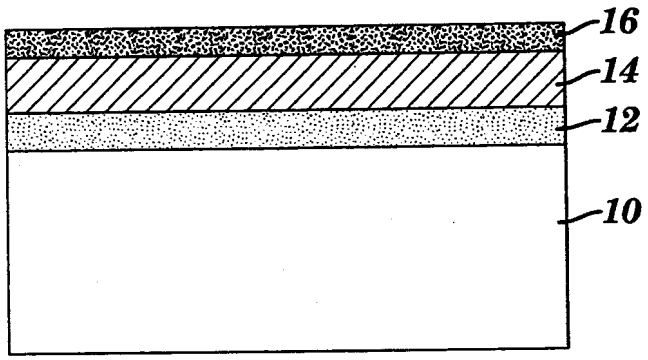


圖7A

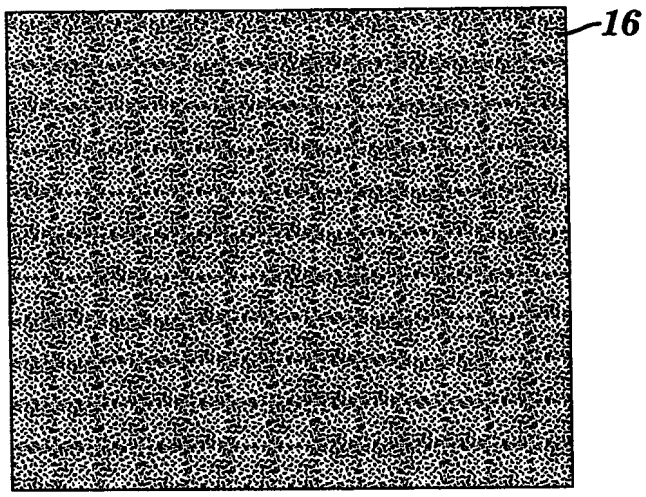


圖7B

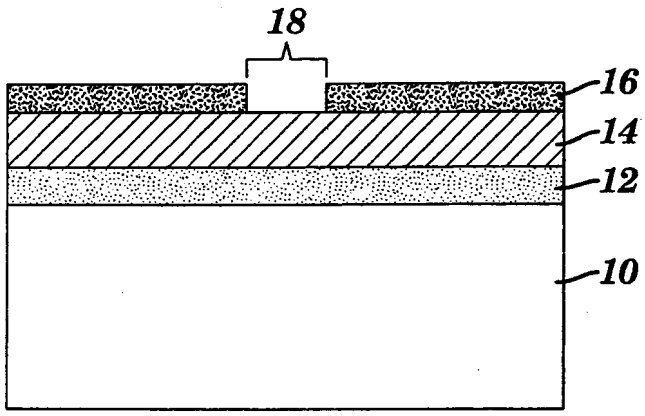


圖8A

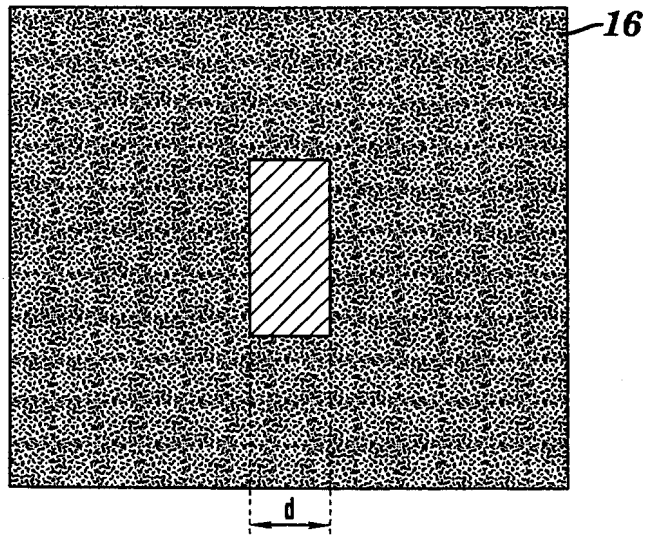


圖8B

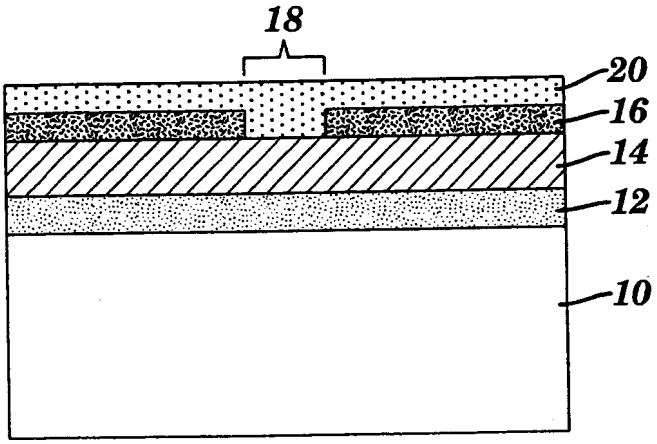


圖9A

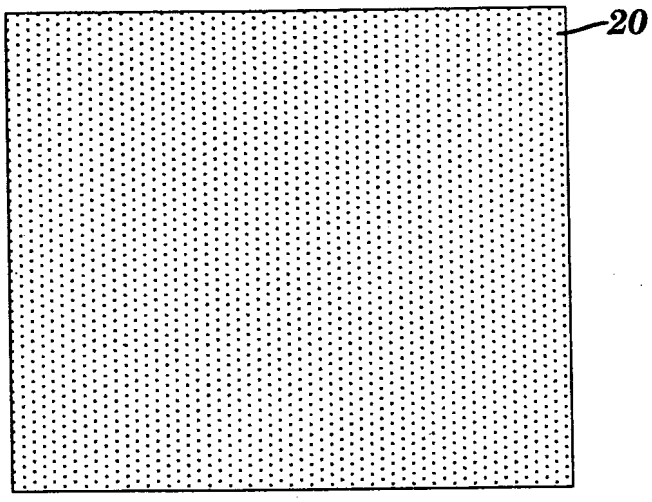


圖9B

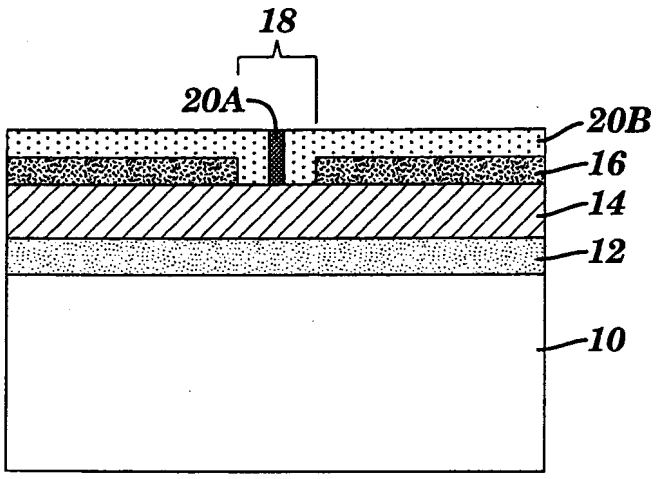


圖10A

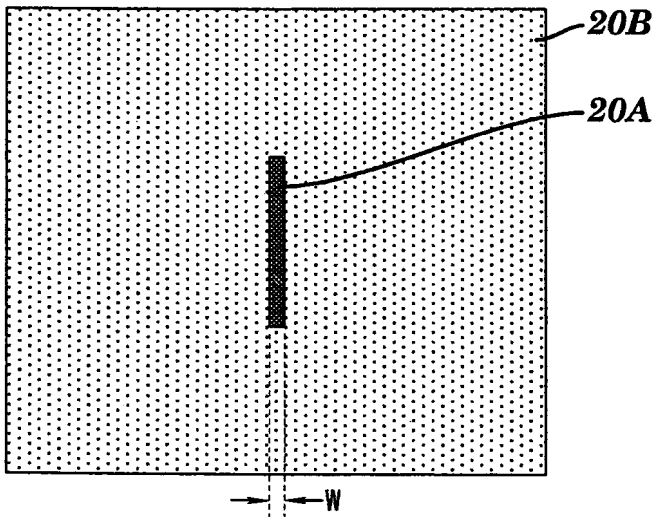


圖10B

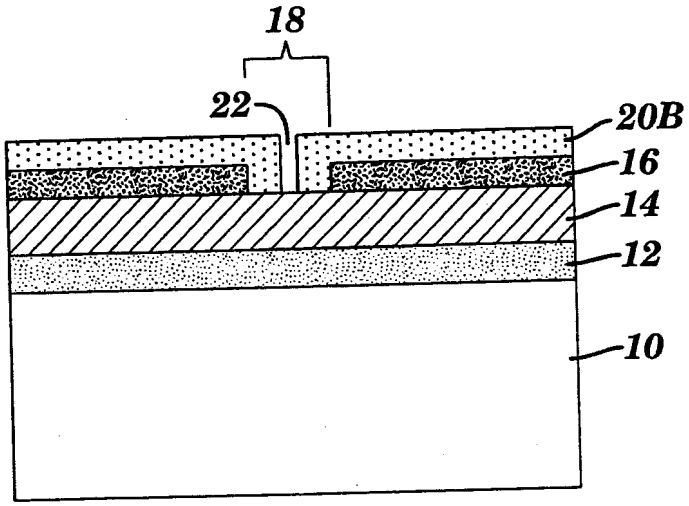


圖11A

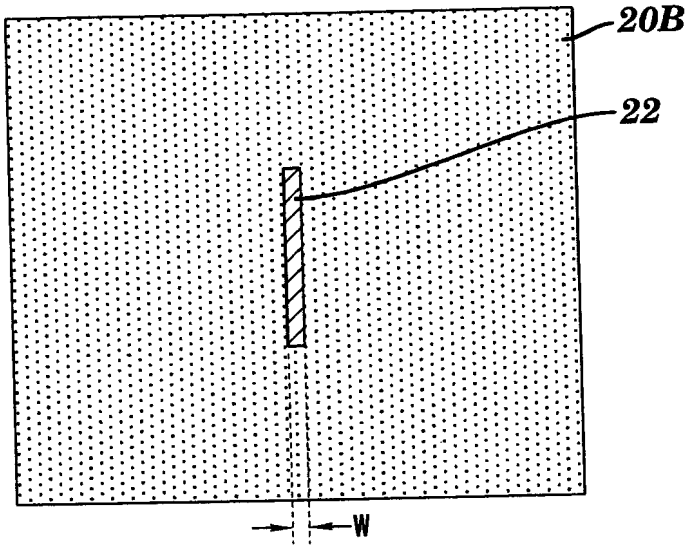


圖11B

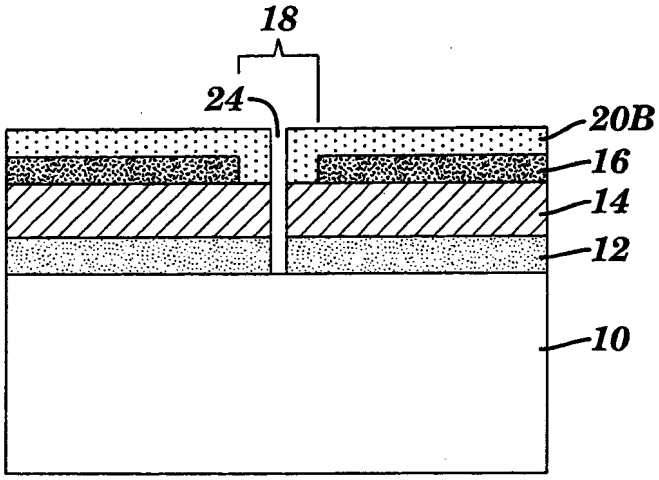


圖12A

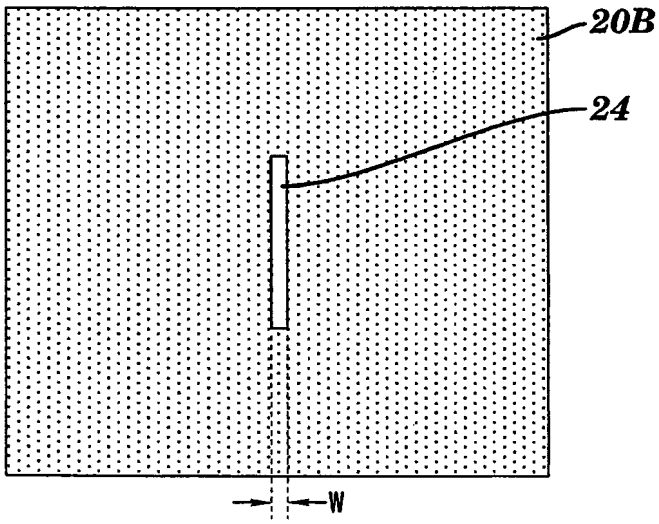


圖12B

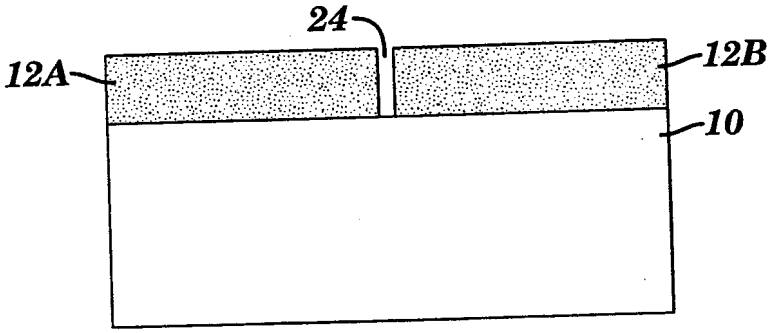


圖13A

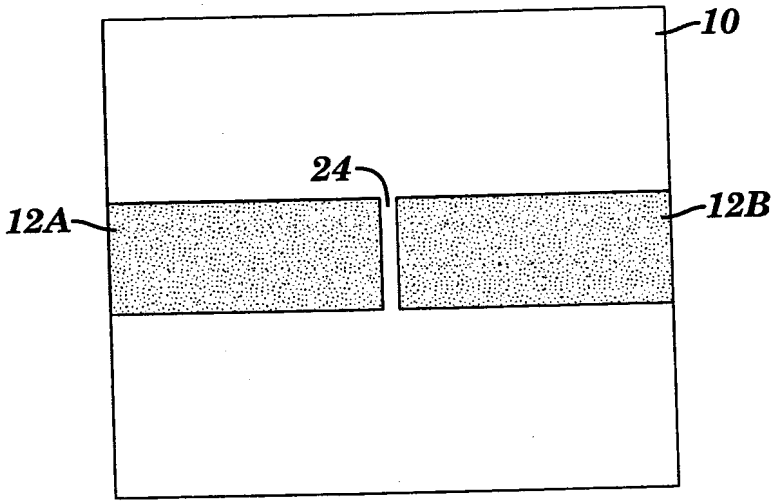


圖13B

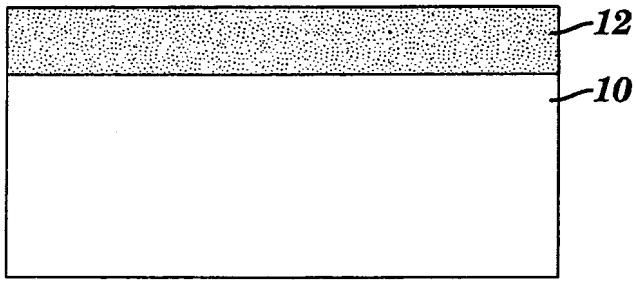


圖14A

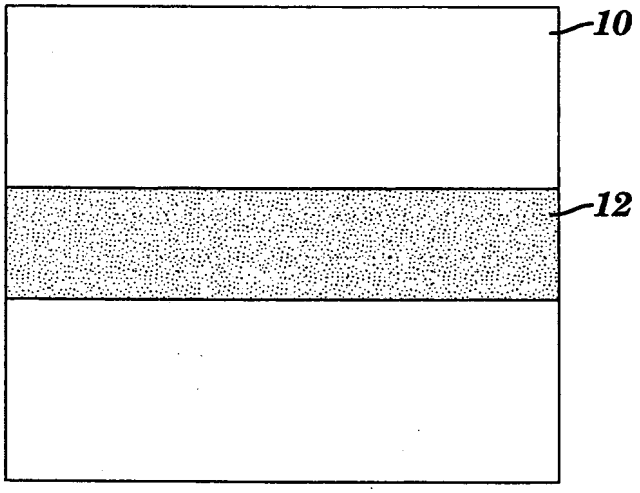


圖14B

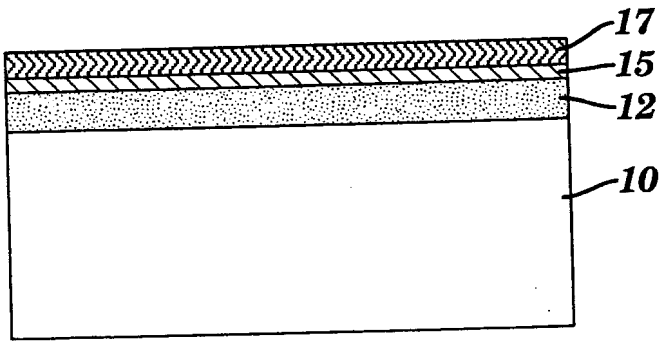


圖15A

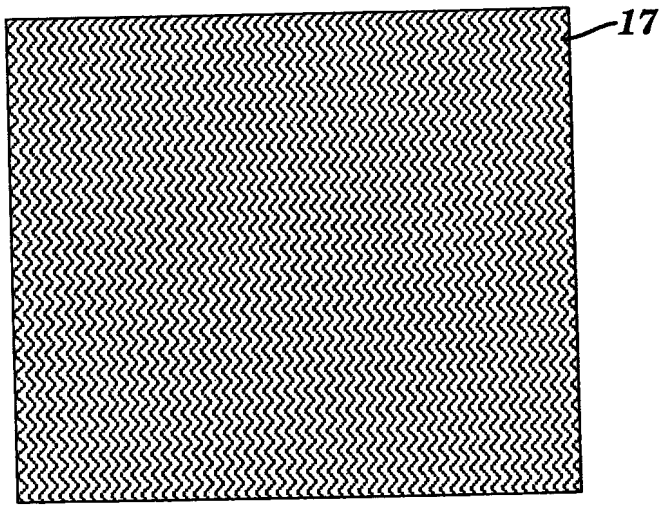


圖15B

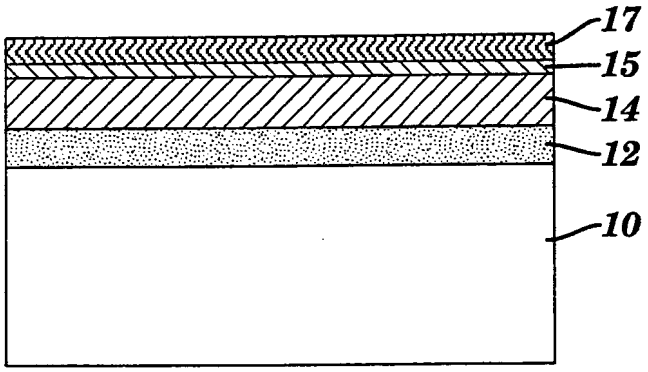


圖16A

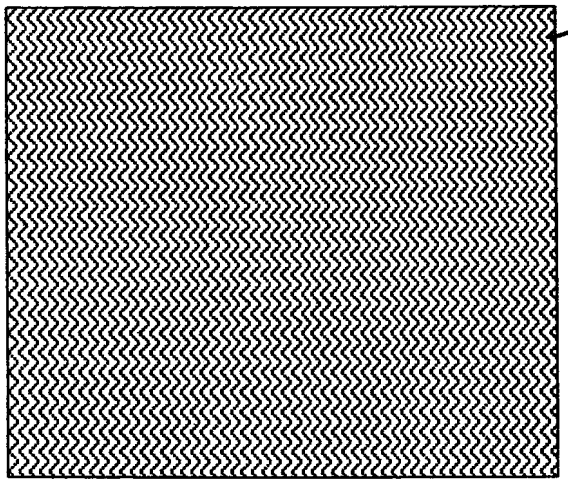


圖16B

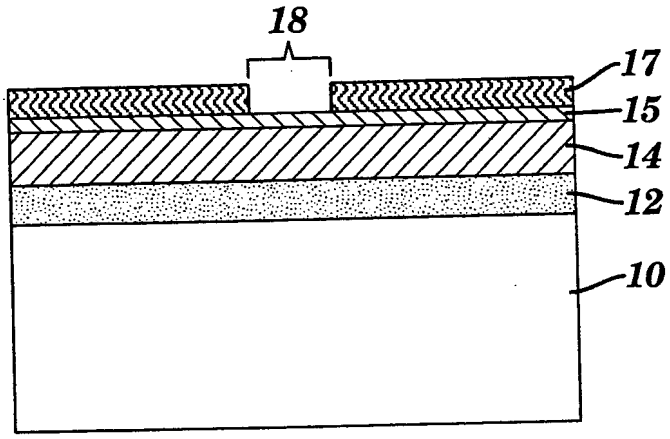


圖17A

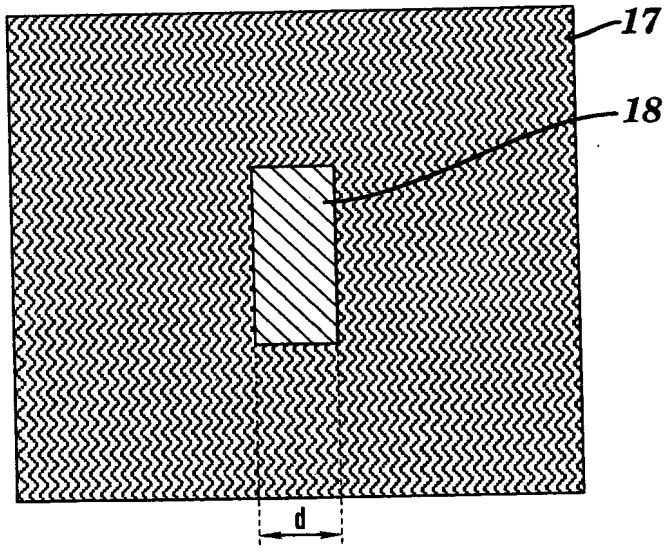


圖17B

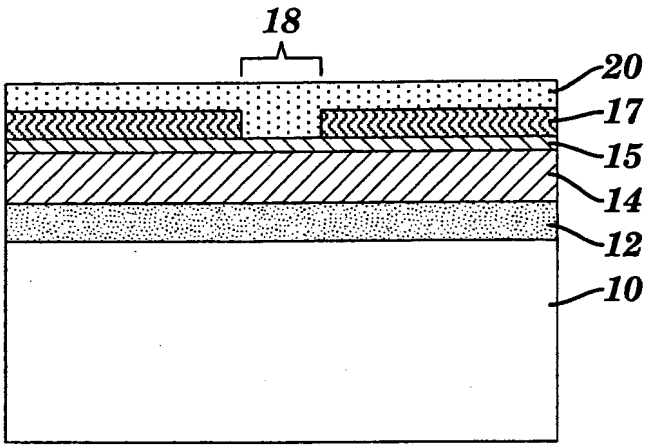


圖18A

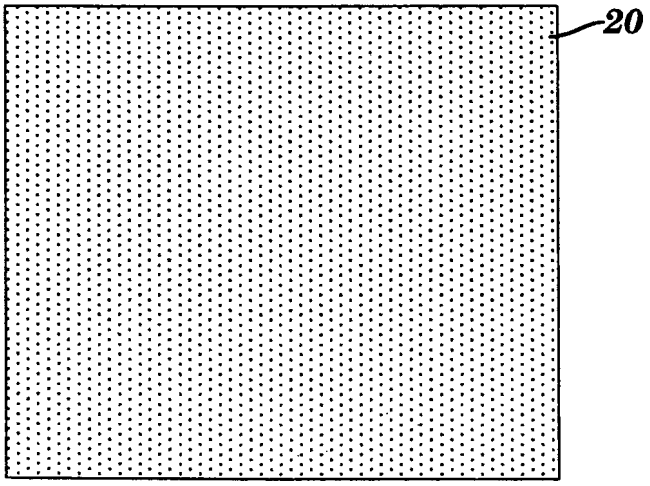


圖18B

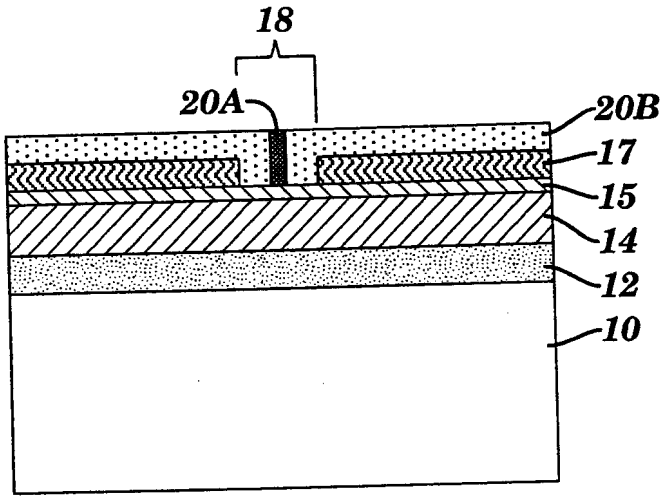


圖19A

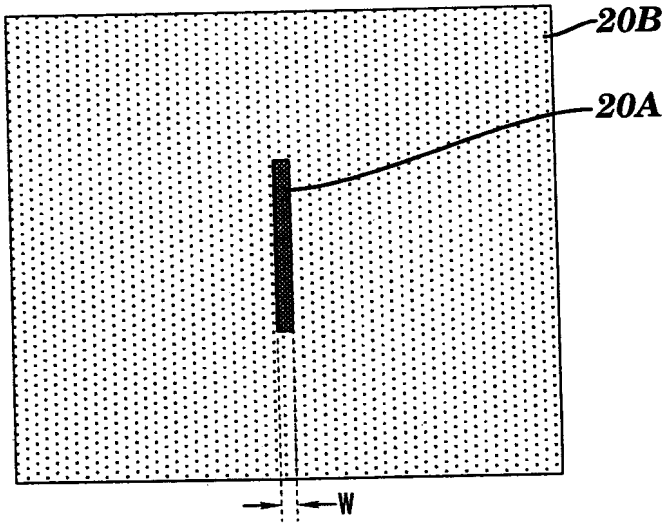


圖19B

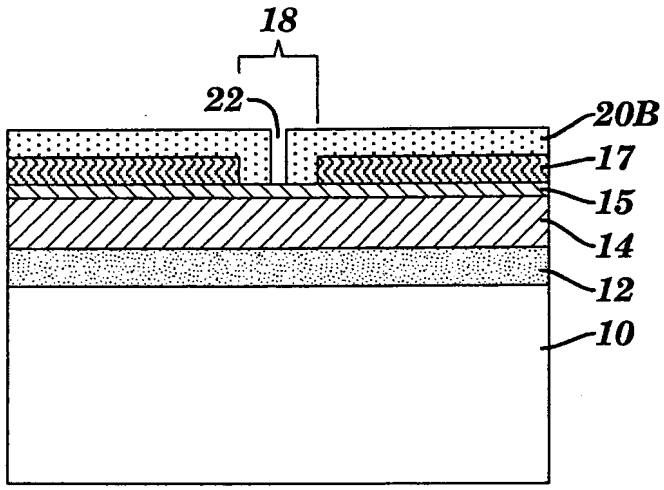


圖20A

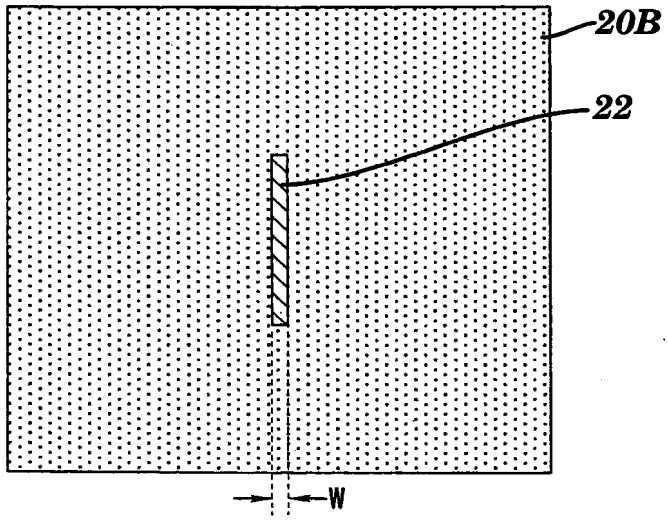


圖20B

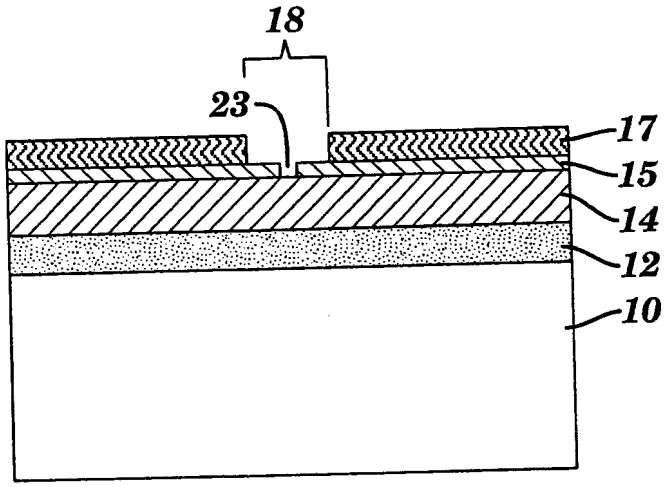


圖21A

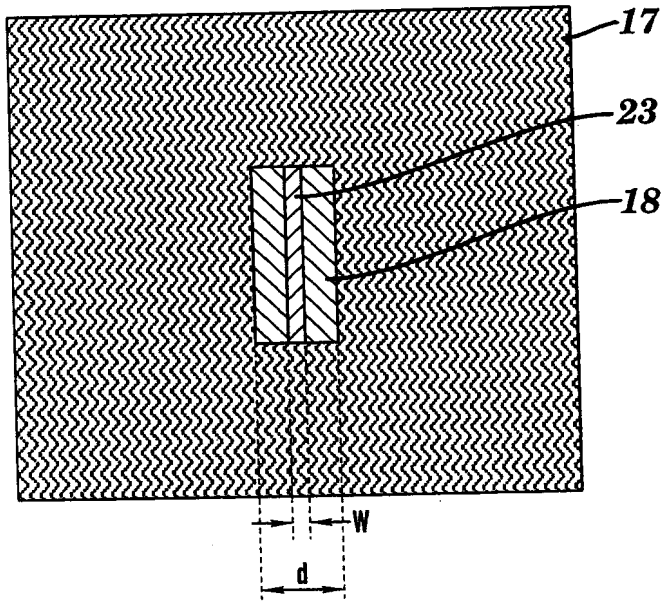


圖21B

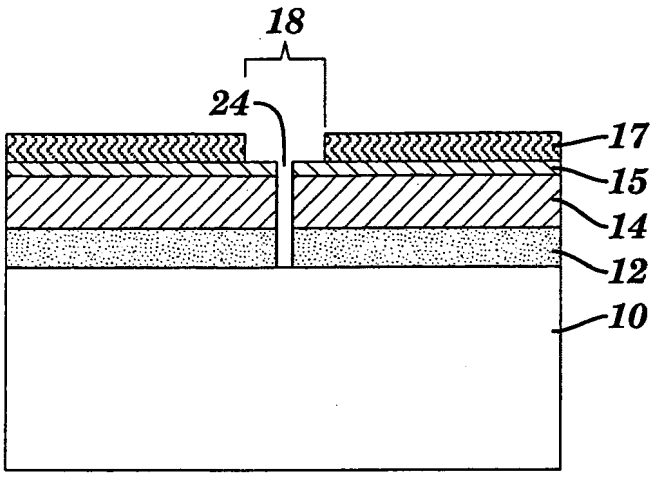


圖22A

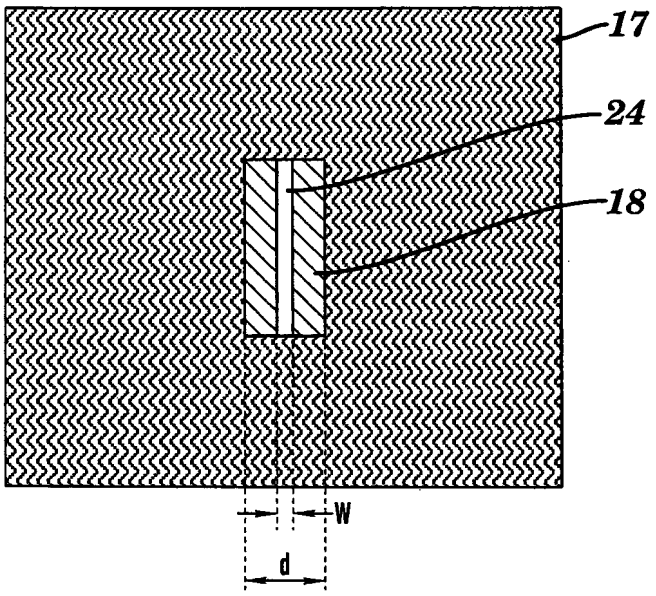


圖22B

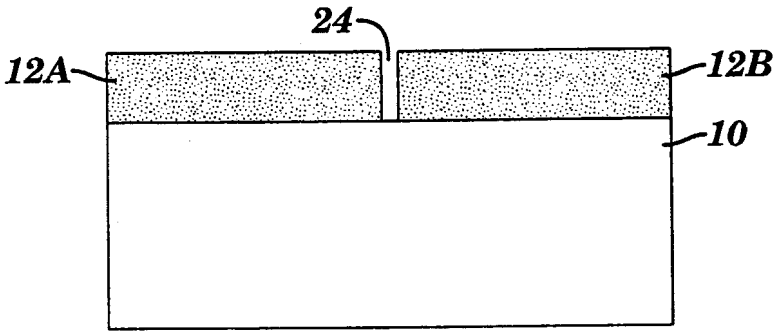


圖23A

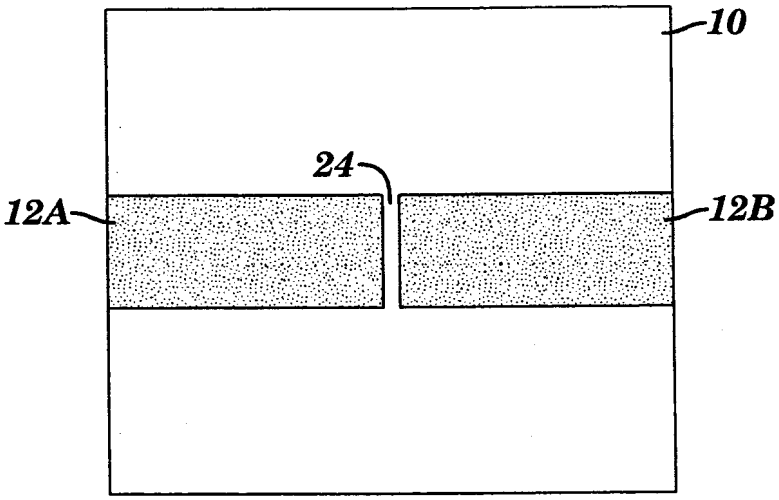


圖23B

四、指定代表圖：

(一)本案指定代表圖為：第（ 12A ）圖。

(二)本代表圖之元件符號簡單說明：

10	基板
12	線路結構
14	底層
16	遮罩層
18	渠溝開口
20B	PS矩陣
24	開口

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)