

(此處由本局於收
文時黏貼條碼)



I253162

845313

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93128595

※申請日期：93年09月21日

※IPC分類：H01L 23/538

一、發明名稱：

(中) 具有折疊的可撓基底之電子封裝及其製造方法

(英) Electronic package having a folded flexible substrate and method of manufacturing the same

二、申請人：(共 1 人)

1. 姓 名：(中) 英特爾股份有限公司

(英) INTEL CORPORATION

代表人：(中) 1. 大衛 賽門

(英) 1. SIMON, DAVID

地 址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號

(英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共 1 人)

1. 姓 名：(中) 荷西 沙爾達三世

(英) SALTA, III, JOSE

國 籍：(中) 菲律賓

(英) PHILIPPINES

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ； 2003/09/22 ； 10/668,508 ☒ 有主張優先權

(此處由本局於收
文時黏貼條碼)



I253162

845313

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93128595

※申請日期：93年09月21日

※IPC分類：H01L 23/538

一、發明名稱：

(中) 具有折疊的可撓基底之電子封裝及其製造方法

(英) Electronic package having a folded flexible substrate and method of manufacturing the same

二、申請人：(共 1 人)

1. 姓 名：(中) 英特爾股份有限公司

(英) INTEL CORPORATION

代表人：(中) 1. 大衛 賽門

(英) 1. SIMON, DAVID

地 址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號

(英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共 1 人)

1. 姓 名：(中) 荷西 沙爾達三世

(英) SALTA, III, JOSE

國 籍：(中) 菲律賓

(英) PHILIPPINES

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ； 2003/09/22 ； 10/668,508 ☒ 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明係關於具有微電子晶粒型式的電子封裝以及關於電子封裝之構造方法。

【先前技術】

積體電路 通常製於半導體晶圓基底中及之上，接著被分離或切割成個別的微電子晶粒，每一晶粒載有個別的積體電路。此晶粒可以相當薄，通常小於 100 微米，且接著會因結構的整體性而被安裝於封裝基底上。封裝基底也於其上具有軌跡形式的導體、於其中具有金屬線、及／或於其中具有導線孔以提供通至其它裝置的電連接，其它裝置通常是安裝至相同封裝基底之其它積體電路或其它晶粒。

爲了節省 x 及 y 方向上的空間，通常需要在 z 方向上將一晶粒堆疊於另一晶粒上，以晶粒的積體電路彼此互連。舉例而言，二晶粒可以安裝至可撓基底，且可撓基底會被折疊於某些位置上，以致於晶粒在另一晶粒上。

上述種類的封裝基底通常在其寬度上是均勻可撓的。當封裝基底的一部份折疊於封裝基底的另一部份上時，會在封裝基底不需要、甚至任意的區域處產生折疊區。在不需要的區域之基底的折疊會對基底的某些元件造成損傷。在任意位置的彎曲會在從一組件至下一組件之彎曲時造成不一致，可能造成不正確的下游封裝。未受控制的

(2)

彎曲也會造成最後的電子封裝之不需要的型態因素。

圖 4A-D 係顯示形成現有的電子封裝之一方式。在圖 4A 中，二微電子晶粒 310 經由其它二微電子晶粒 312 安裝至可撓封裝基底 314。蓋件 316 設於微電子晶粒 310、微電子晶粒 312、及可撓基底 314 上。蓋件 316 具有與可撓基底 314 的折疊部 320 接觸的凸部 318。

如圖 4B 所示，接著將模蓋 324 射出成型於蓋件 316、微電子晶粒 310、微電子晶粒 312、及可撓基底 314 的範圍內界定之其餘空間之內。當蓋件 316 被移除時，如圖 4C 所示，可見模蓋 324 形成彼此相面對的方形邊緣 326，以折疊部 320 設於邊緣 326 之間。

如圖 4D 所示，折疊部 320 接著被折疊，而將載有微電子晶粒 310 之一的可撓基底 314 的部份置於載有其它晶粒 310 的可撓基底的部份之上。折疊部 320 的折疊未受控制，且從一封裝至另一封裝並不一致。

【發明內容】及

【實施方式】

提供電子封裝及其構成方法。微電子晶粒安裝至可撓基底。模蓋射出成形於晶粒上。模蓋具有彎曲的凸緣表面，可撓基底圍繞彎曲的凸緣表面翹曲。以邊緣表面控制可撓基底的折疊以降低缺陷，確保從一封裝至下一封裝時型態因素一致，並允許包含相當有彈性的接地平面。

附圖之圖 1A 係顯示部份製成的電子封裝之元件，包

(3)

含可撓基底 10 及微電子晶粒 12、以及包含蓋件 14 和定形件 16 等模造元件。

可撓基底 10 具有第一及第二部份 18 和 20，以及在第一及第二部份 18 和 20 之間的折疊部 22。可撓基底 10 包含 includes a core of 可撓晶粒介電材料的蕊心及金屬平面、金屬線形式的導體，且通孔形成於可撓蕊心中及上。

微電子晶粒 12 安裝至可撓基底 10 的第一部份 18。微電子晶粒 12 具有積體電路形成於其中，並電連接至可撓基底 10 上的端點。在本實施例中，微電子晶粒 12 藉由接線 24 連接至可撓基底 10 的端點，接線 24 的一端連接至晶粒 12 的上表面上的接點，而另一端連接至可撓基底 10 上的端點。

定形件 16 設於折疊部 22 上，朝向折疊部 22 的左方。定形件 16 具有高度 25 及寬度 26。定形件 16 又具有彎曲凹面 28，彎曲凹面 28 朝左面向晶粒 12。彎曲凹面 28 結束於定形件 16 的上表面 30 之稍微下方，以致於定形件 16 具有高度為 34 的左上緣 32。彎曲凹面 28 一直延伸至定形件 16 的下表面 36，以致於彎曲的凹面 28 及下表面 36 會在可撓基底 10 上的相當尖銳邊緣 38 處會合。

蓋件 14 具有整體高度 42，整體高度 42 係從其上表面 44 至其下表面 46 量測而得的。在蓋件 14 中製造第一表面 48。蓋件 14 顯示為第一表面 48 位於可撓基底 10 的第一部份 18 之上方。第一表面 48 以高度 50 設於下表面

(4)

46 上方。

第二表面製於蓋件 14 中且顯示為直接位於定形件 16 的上方。第二表面 52 具有寬度 54，與定形件 16 的寬度 26 幾乎相同。第二表面 52 製成高度 56，高度 56 與定形件 16 的高度 25 幾乎相同。

由於第二表面 52 製成比第一表面 48 更深，所以，高度 56 與高度 50 之間會有差異高度 60。差異高度 60 比定形件 16 的左上緣 32 之高度 34 大。

注入埠形成於蓋件 14 中。在本實施例中，注入埠 62 係形成為從上表面 44 至蓋件 14 的第一表面 48。

圖 1B 係顯示蓋件 14 設於可撓基底 10 及定形件 16 上，以及在可撓基底 10、微電子晶粒 12、蓋件 14、及定形件 16 之間的餘留空間中注入及形成模蓋 64 之後的圖 1A 的元件。當比較圖 1A 及 1B 時，由於第二表面 52 的寬度 54 與定形件 16 的寬度 26 幾乎相同，所以，可見具有第二表面 52 的蓋件 14 之部份接合於定形件 16 上。由於差異高度 60 大於高度 34，所以，由於差異高度 60 大於高度 34，所以，蓋件 14 的第一表面 48 是稍微在定形件 16 的左上緣 32 之下。第一表面 48 與微電子晶粒 12 的上表面相間隔。

經由注入孔 62，注入液態樹脂。樹脂會接觸及填充微電子晶粒 12、未被微電子晶粒 12 遮蓋的第一部份 18 的區域、定形件 16 的彎曲凹面 28、及第一表面 48 所界定的空間。樹脂接著被固化以致於凝固。

(5)

如圖 1C 所示，接著移除蓋件 14。由於第一表面(圖 1A 中的 48)低於左上緣(圖 1A 中的 32)，所以，具有上表面 68 及側表面 70 的凹壁 66 形成於模蓋 64 中。

如圖 1D 所示，定形件(圖 1C 的 16)接著被移除，以及，黏著層 72 附著至模蓋 64。模蓋 64 在其邊緣具有彎曲的凸面 74。彎曲的凸面 74 具有與定形件的彎曲的凹面相同的形狀(圖 1A 中的 28 及 16)。黏著層 72 形成於凹面之內(圖 1C 中的 66)，以致於其上表面 76 實質上處於與彎曲凸面 74 的終端邊緣相同高度處。

參考圖 1E，可撓基底 10 接著在圍繞模蓋 64 的方向 80 上折疊。折疊部 22 的內表面圍繞模蓋 64 的彎曲凸面 74 翹曲。第二部份 20 設於黏著層 72 之上及附著至其。可撓基底 10 的所需部份如此彎曲，而其它部份維持實質平坦。藉由防止在非所需區域中彎曲，可以防止傷害可撓基底 10 的某些元件。此外，在預定位置彎曲會在一電子封裝至下一電子封裝時造成彎曲一致，這會導致所需的及正確的下游封裝。受控的彎曲也會在一電子封裝至下一電子封裝時造成一致的型態因素。

圖 1F 係顯示整個電子封裝 82。接線 24 位於微電子晶粒 12 的不同側上。原先彼此對立之可撓基底 10 的邊緣現在以成直線方式位於彼此之上並與模蓋 64 的邊緣成直線。

圖 2 係顯示被折疊之前的電子封裝 82 的進一步零件。電子封裝 82 加上可撓基底 10 及微電子晶粒 12 又包含

(6)

多個導電互連構件 84，且可進一步包含第二微電子晶粒 86。可撓基底 10 的核心是由聚醯亞胺製成的可撓層 88，為絕緣體。第一及第二薄金屬層 90 和 92 係分別形成於可撓層 88 的上及下表面上。薄金屬層 90 和 92 起初形成於可撓層 88 的長度及寬度上。接著，將薄金屬層 90 圖型化以致於某些區域被移除而包含接點 94 和軌跡 96 等其它區域會餘留。

第一鋅料掩罩 98 會形成於第一薄金屬層 90 的餘留部份上。第一鋅料掩罩 98 的區域 100 會於蝕刻製程中被選擇性地移除，以使第一薄金屬層 90 的接點 94 曝露。

接著，在第二薄金屬層 92 的表面上鍍著相當有彈性的接地金屬層 102。接著在接地金屬層 102 的曝露表面上形成及圖型化第二鋅料掩罩 104，以形成開口 106。藉由使接線 108 經過第二鋅料掩罩 104 中的開口 106 及第二接地金屬層 102 中的開口、第二金屬層 92、及可撓層 88，可以連接第二微電子晶粒 86 至某些接點 94。導電的互連構件 84 會以類似方式經由通孔 110 而連接至某些接點 94。以此方式，微電子晶粒 12 及 86 可以彼此互連以及連接至導電互連構件 84。訊號可如此如由導電的互連構件 84 而提供給微電子晶粒 12 及 86 中的任一者或二者，且微電子晶粒 12 及 86 係彼此通訊。

包含接地金屬層 102 提供可撓基底 10 某一數量的彈性，傾向於抵抗可撓基底 10 的彎曲。當嘗試彎曲可撓基底 10 時，此抗彎曲性傾向於產生大的曲率，取代產生小

(7)

的折疊區。即使包含接地金屬層 102，模蓋（圖 1E 中的 74 和 64）的成形彎曲凸面仍會控制可撓基底 10 的折疊。

圖 3A-D 顯示電子封裝的製造，此電子封裝具有分別安裝於未經折疊的可撓基底 210 的相同側上之第一及第二微電子晶粒 212 和 286。在本實施例中，電子封裝包含微電子晶粒 220 和 222，微電子晶粒 212 和 286 分別安裝至微電子晶粒 220 和 222。接線 224 會將微電子晶粒 212 和 286 以及微電子晶粒 220 和 222 連接至可撓基底 210。

特別參考圖 3A，二定形件 216A and 216B 位於可撓基底 210 的折疊部 260 上。第一及第二微電子晶粒 212 及 286 位於折疊部 260 的對立側上之第一及第二部份。蓋件 214 具有凸部 250，凸部 250 幾乎與定形件 216A 和 216B 一般高，且具有之寬度幾乎等於定形件 216A 與 216B 之間的間隔。

特別參考圖 3B，蓋件 214 被移動，以致於凸部 250 被插入於定形件 216A 與 216B 之間，且微電子晶粒 212 和 286 上的餘留區域被射出成形模蓋 240。如圖 3C 所示，蓋件 214 及定形件 216A and 216B 會接著被移除。模蓋 240 具有彎曲的凸面 274。彎曲的凸面 274 在剖面上均形成幾乎四分之一圓，而圖 1D 中所示的彎曲凸面 74 在剖面上幾乎形成半圓。

參考圖 3D，黏著層 230 會被施加至模蓋 240 之一，且可撓基底 210 的折疊部 260 會被折疊以致於將第二微電

(8)

子晶粒 286 置於第一微電子晶粒 212 上。由於折疊部 260 會圍繞二模蓋 240 的彎曲凸面 274 翹曲，所以，可撓基底 210 的折疊會受控。

雖然在附圖中已說明及顯示某些舉例說明的實施例，但是，應瞭解這些實施例僅作為說明之用而非限定發明，且由於習於此一般技藝者可以作修改，所以，本發明發明不限於所示及所述的特定構造及配置。

【圖式簡單說明】

參考附圖，舉例說明本發明，其中：

圖 1A 係可撓基底的部份及電子封裝的微電子晶粒、與定形件及用以構成電子封裝的蓋件之剖面側視圖；

圖 1B 係在蓋件置於可撓基底上、及電子封裝的模蓋射出成型於電子封裝的其它元件、成形件、及蓋件所界定的其餘空間之內之後，類似於圖 1A 之視圖。

圖 1C 係在移除蓋件之後類似於圖 1B 之視圖；

圖 1D 是在移除定形件及施加黏著劑於模蓋的凹槽內之後類似於圖 1C 的視圖；

圖 1E 是在可撓基底圍繞模蓋折疊，而可撓基底的折疊部圍繞模蓋的彎曲凸面翹曲之後類似於圖 1D 的視圖；

圖 1F 是類似於圖 1E 的視圖，顯示整個電子組件；

圖 2 是具有以分解形式顯示且被折疊之前的可撓基底之電子組件的立體視圖；

圖 3A 是根據本發明的另一實施例之電子封裝的元件

(9)

、與用以構成電子封裝之蓋件及二定形件的剖面視圖；

圖 3B 是類似於圖 3A 的視圖，係蓋件置於電子封裝的可撓基底上，且射出成形二模蓋之後的視圖，每一模蓋係遮在電子封裝之個別的微電子晶粒上；

圖 3C 是類似於圖 3B 的視圖，在移除蓋及定形件之後的視圖；

圖 3D 是類似於圖 3C 的視圖，說明可撓基底被折疊及其折疊部圍繞二模蓋的彎曲凸面之後的整個電子封裝；

圖 4A 是根據習知技藝之其上具有模蓋的電子封裝之元件的剖面視圖；

圖 4B 是類似於圖 4A 之視圖，在二模蓋射出成形於電子封裝的微電子晶粒上之後的視圖；

圖 4C 是類似於圖 4B 之視圖，在移除蓋件之後的視圖；及

圖 4D 類似於圖 4C 之視圖，在電子封裝的可撓基底被折疊之後的視圖。

【主要元件符號說明】

10	可撓基底
12	微電子晶粒
14	蓋件
16	定形件
18	第一部份
20	第二部份

22	折 疊 部
24	接 線
25	高 度
26	寬 度
28	彎 曲 凹 面
30	上 表 面
32	左 上 緣
34	高 度
36	下 表 面
38	邊 緣
42	高 度
44	上 表 面
46	下 表 面
48	第 一 表 面
50	高 度
52	第 二 表 面
54	寬 度
56	高 度
60	差 異 高 度
62	注 入 埠
64	模 蓋
66	凹 壁
68	上 壁
70	側 表 面

72	黏著層
74	彎曲的凸面
76	上表面
80	方向
82	電子封裝
84	互連構件
86	第二微電子晶粒
88	可撓層
90	薄金屬層
92	薄金屬層
94	接點
96	軌跡
98	第一鋅料掩罩
100	區域
102	接地金屬層
104	第二鋅料掩罩
106	開口
108	接線
110	通孔
210	可撓基底
212	第一微電子晶粒
214	蓋件
216A	定形件
216B	定形件

2 2 0	微 電 子 晶 粒
2 2 2	微 電 子 晶 粒
2 2 4	接 線
2 5 0	凸 部
2 6 0	折 疊 部
2 7 4	彎 曲 的 凸 面
2 8 6	第 二 微 電 子 晶 粒
3 1 0	微 電 子 晶 粒
3 1 2	微 電 子 晶 粒
3 1 4	可 撓 封 裝 基 底
3 1 6	蓋 件
3 1 8	凸 部
3 2 0	折 疊 部
3 2 4	模 蓋
3 2 6	邊 緣

五、中文發明摘要

發明之名稱：具有折疊的可撓基底之電子封裝及其製造方法

本發明提供電子封裝及其構成方法。微電子晶粒安裝至可撓基底。於晶粒上射出成形模蓋。模蓋具有彎曲的凸緣表面，可撓基底圍繞彎曲的凸緣表面翹曲。可撓基底的折疊受邊緣表面控制以降低缺陷，確保從一封裝至另一封裝時之一致性，允許包含相當大彈性的接地平面。

六、英文發明摘要

發明之名稱： ELECTRONIC PACKAGE HAVING A FOLDED FLEXIBLE SUBSTRATE
AND METHOD OF MANUFACTURING THE SAME

An electronic package is provided and its method of construction. A microelectronic die is mounted to a flexible substrate. A mold cap is injection-molded over the die. The mold cap has a curved convex edge surface around which the flexible substrate wraps. Folding of the flexible substrate is controlled by the edge surface to reduce defects, ensure consistent form factor from one package to the next, and allow for the inclusion of a relatively resilient ground plane.

(1)

十、申請專利範圍

1.一種電子封裝，包括：

基底，具有第一和第二部份以及設於第一部份與第二部份之間的折疊部；

第一微電子晶粒，安裝至第一部份；及

至少第一折疊控制構件，折疊部圍繞第一折疊控制構件部份地翹曲，以將第二部份置於第一部份上。

2.如申請專利範圍第 1 項之電子封裝，其中第一折疊控制構件係第一微電子晶粒上的第一模蓋之部份。

3.如申請專利範圍第 2 項之電子封裝，又包括位於模蓋上的黏著層，第二部份係附著至黏著層。

4.如申請專利範圍第 1 項之電子封裝，其中，有折疊部圍繞翹曲的第一折疊控制構件的表面是曲狀的。

5.如申請專利範圍第 4 項之電子封裝，其中，該表面從第一部份彎曲至第二部份。

6.如申請專利範圍第 1 項之電子封裝，其中，第一折疊控制構件是第一微電子晶粒上的第一模蓋上的部份，有折疊部圍繞翹曲的第一折疊控制構件的該表面係從第一部份彎曲至第二部份，又包括位於模蓋上的黏著層，第二部份係附著至黏著層。

7.如申請專利範圍第 1 項之電子封裝，又包括安裝至第二部份之第二微電子晶粒。

8.如申請專利範圍第 7 項之電子封裝，又包括至少第二折疊控制構件，折疊部係圍繞第二折疊控制構件部份地

(2)

翹曲，以將第二部份置於第二部份上。

9.如申請專利範圍第 8 項之電子封裝，其中，在折疊部圍繞折疊控制部之前，第一及第二折疊控制構件分別附著至第一及第二部。

10.如申請專利範圍第 9 項之電子封裝，其中，第二折疊控制構件是第二微電子晶粒上的第二模蓋之部份。

11.如申請專利範圍第 10 項之電子封裝，又包括位於第一模蓋上的黏著層，第二模蓋係附著至黏著層。

12.如申請專利範圍第 7 項之電子封裝，又包括安裝至第二部份的第二微電子晶粒，其中，第一折疊控制構件是第一微電子晶粒上的第一模蓋上的部份，其中，第二折疊控制構件是第一微電子晶粒上的第二模蓋上的部份，又包括位於第一模蓋上的黏著層，第二模蓋係附著至黏著層。

13.一種電子封裝，包括：

基底，具有第一和第二部份及設於第一與第二部份之間的折疊部；

微電子晶粒，安裝至第一部份；

模蓋，位於晶粒上且附著至第一部份，模蓋在其邊緣具有彎曲表面，折疊部係圍繞模蓋部份地翹曲並實質上符合彎曲表面的形狀，以將第二部份置於第一部份上。

14.如申請專利範圍第 13 項之電子封裝，又包括位於模蓋上的黏著層，第二部份黏著至黏著層。

15.如申請專利範圍第 14 項之電子封裝，其中，第二

(3)

部份是直接附著至黏著層。

16.一種電子封裝，包括：

基底，具有第一和第二部份及設於第一與第二部份之間的折疊部；

第一微電子晶粒，安裝至第一部份；

第二微電子晶粒，安裝至第二部份；

第一模蓋，位於第一晶粒上且附著至第一部份，第一模蓋在其邊緣具有第一彎曲表面；

第二模蓋，位於第二晶粒上且附著至第二部份，第二模蓋在其邊緣具有第二彎曲表面，折疊部係部份地圍繞第一彎曲表面以及部份地圍繞第二彎曲表面翹曲，以將第二部份置於第一部份上。

17.如申請專利範圍第 16 項之電子封裝，又包括位於第一模蓋上的黏著層，第二模蓋係附著至黏著層。

18.如申請專利範圍第 16 項之電子封裝，其中，第一及第二彎曲表面接合地形成從第一部份至第二部份之連續曲率。

19.一種構成電子封裝之方法，包括：

將第一微電子晶粒安裝至基底的第一部份，該基底具有鄰接於第一部份的折疊部及鄰接於折疊部的第二部；

將折疊控制構件置於基底上；

使部份地圍繞折疊控制部的基底之折疊部翹曲，以將第二部份置於第一部份上。

20.如申請專利範圍第 19 項之方法，其中，第一折疊

(4)

控制構件是第一微電子晶粒上的第一模蓋上的部份。

21.如申請專利範圍第 20 項之方法，又包括將第二部份黏著至模蓋。

22.如申請專利範圍第 19 項之方法，其中，有折疊部圍繞翹曲的第一折疊控制構件的表面是曲狀的。

23.如申請專利範圍第 19 項之方法，其中，折疊控制構件是射出成形的。

24.如申請專利範圍第 23 項之方法，又包括：
將定形件設於基底上，折疊控制構件係模造成靠著定形件的表面；及
移除定形件。

25.如申請專利範圍第 24 項之方法，其中，定形件與折疊控制件的接觸表面分別為凹狀及相反形狀。

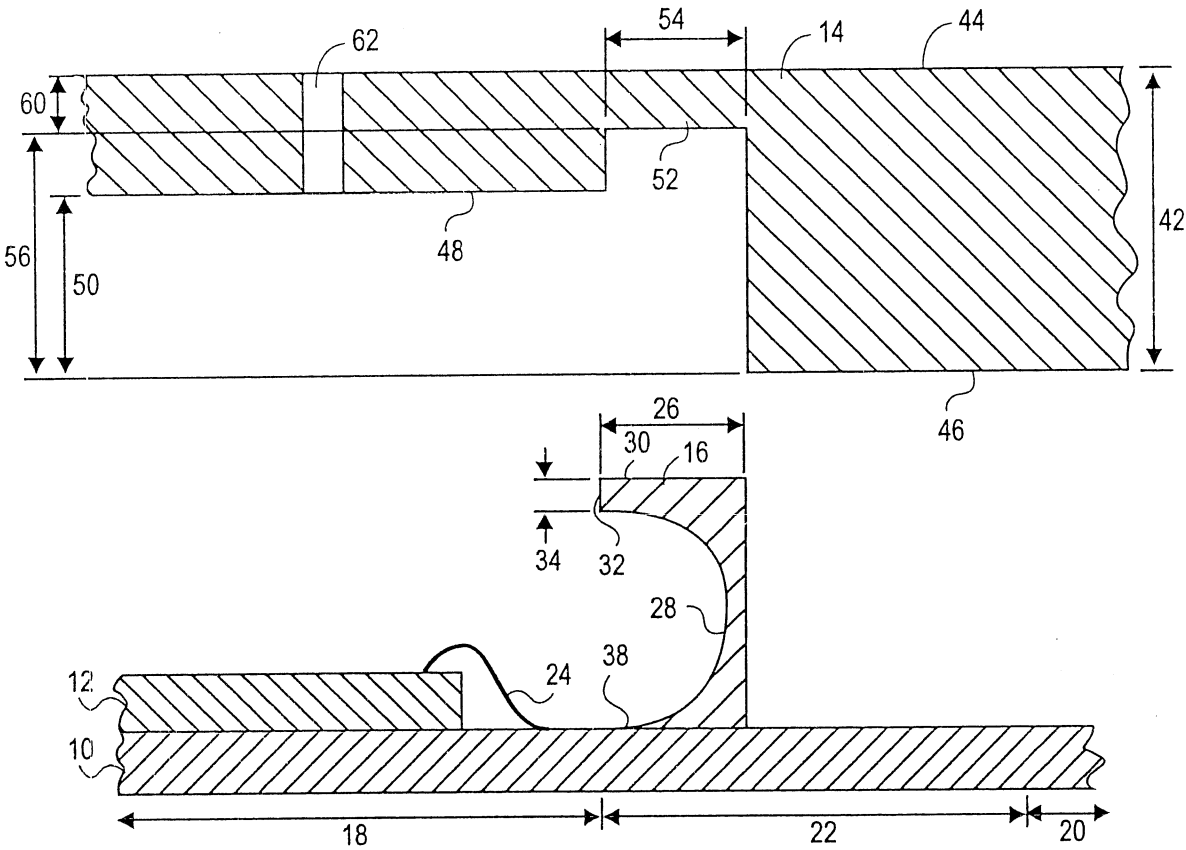


圖 1A

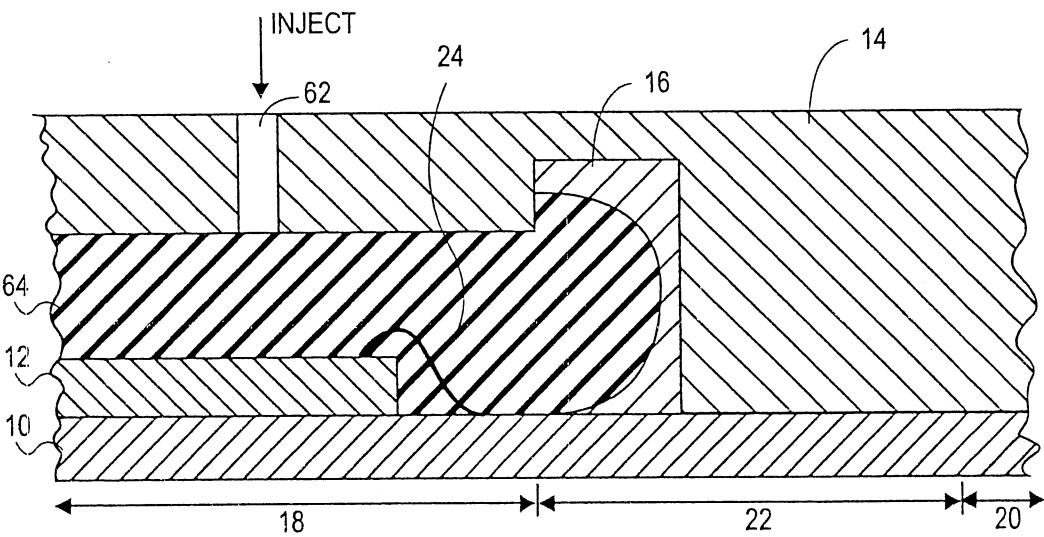


圖 1B

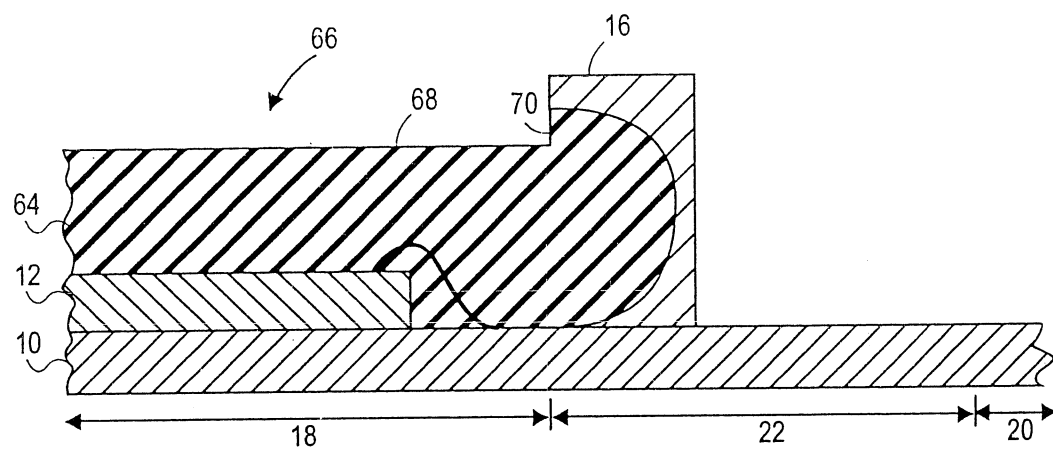


圖 1C

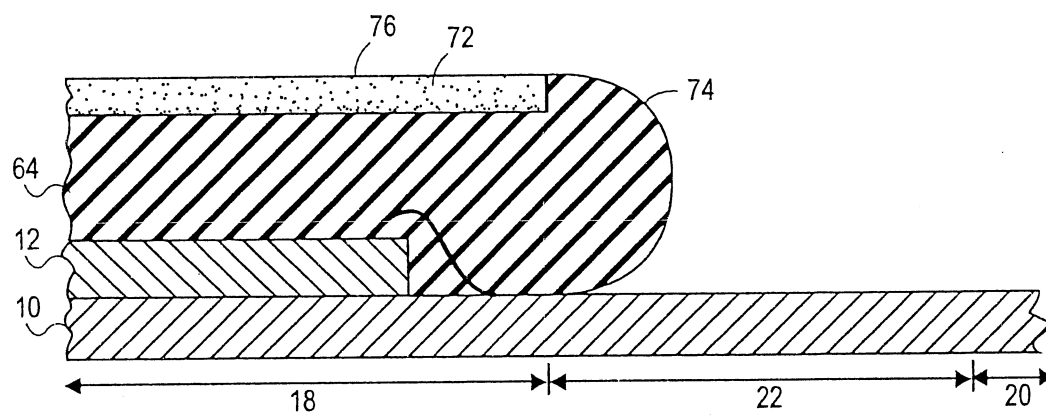
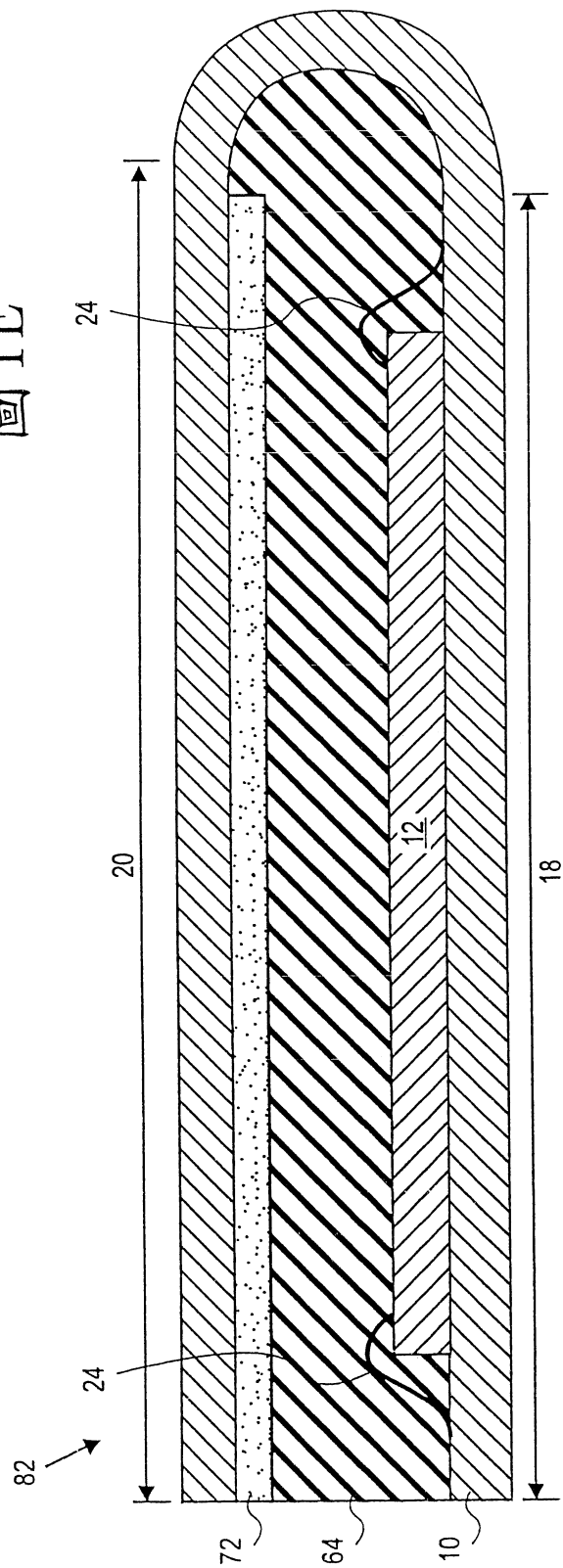
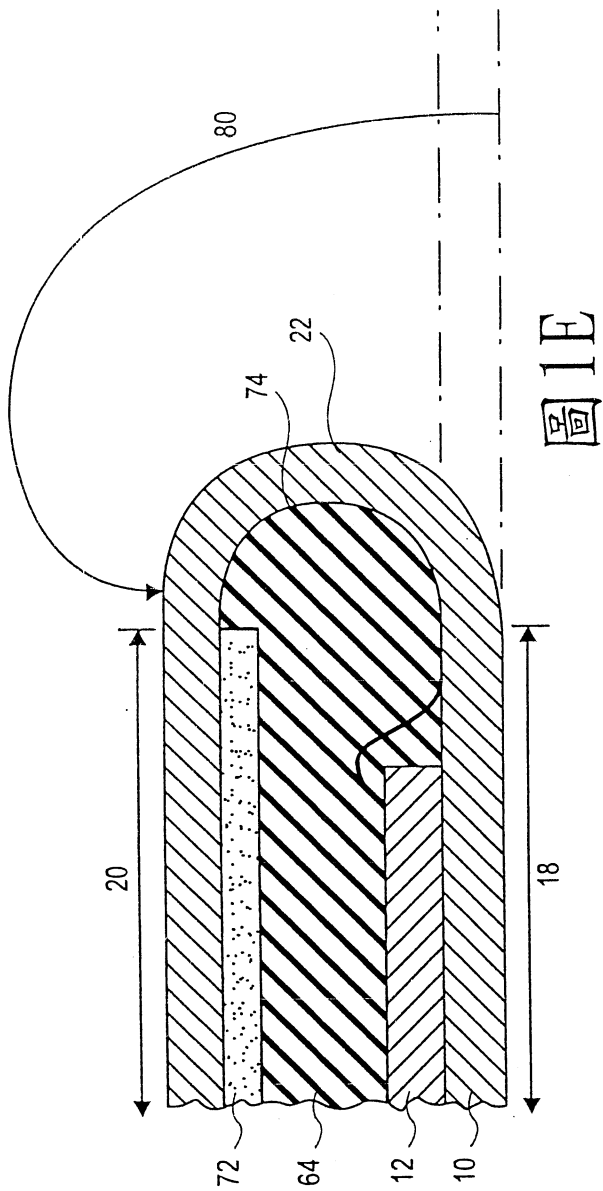


圖 1D



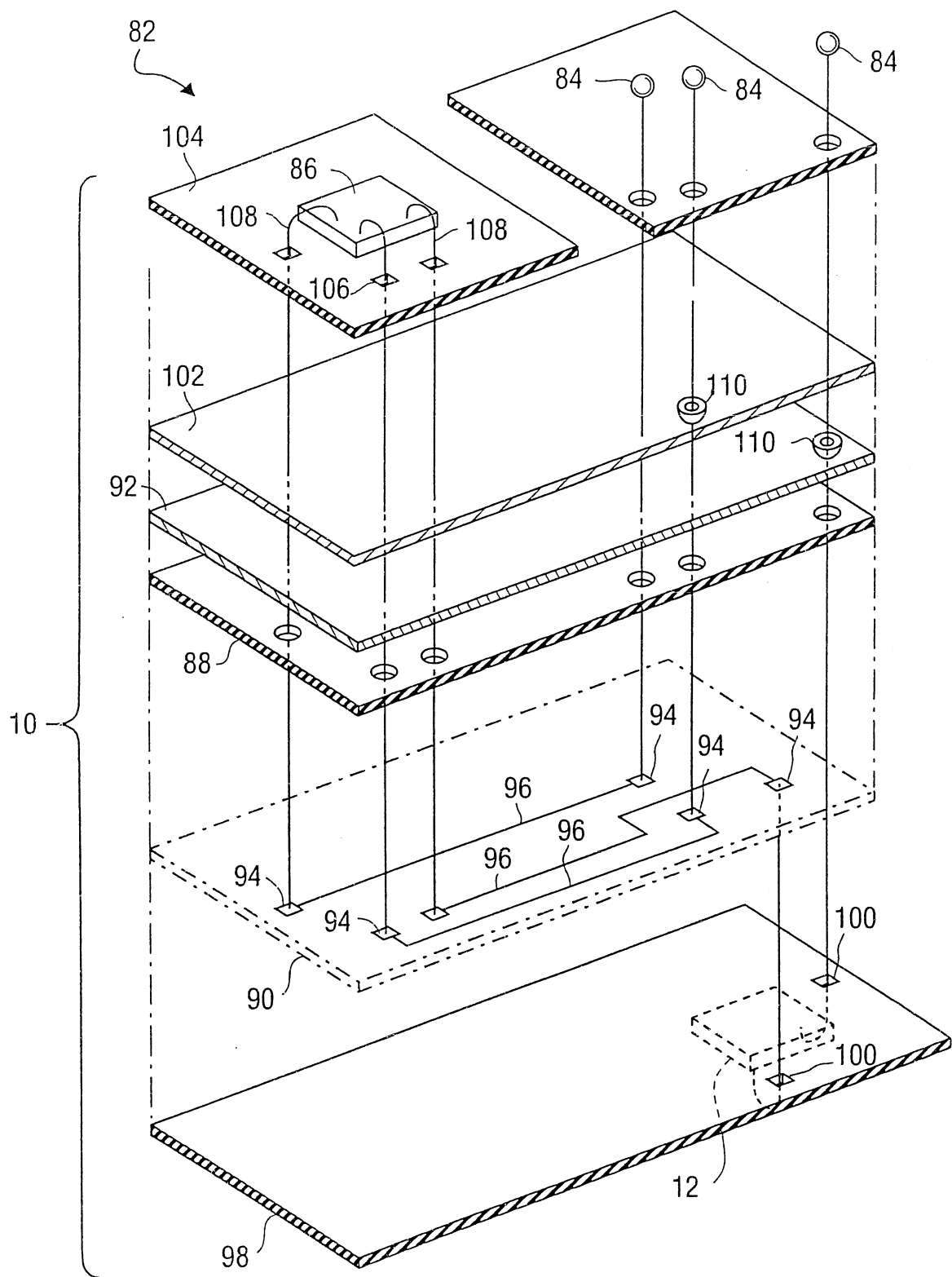


圖 2

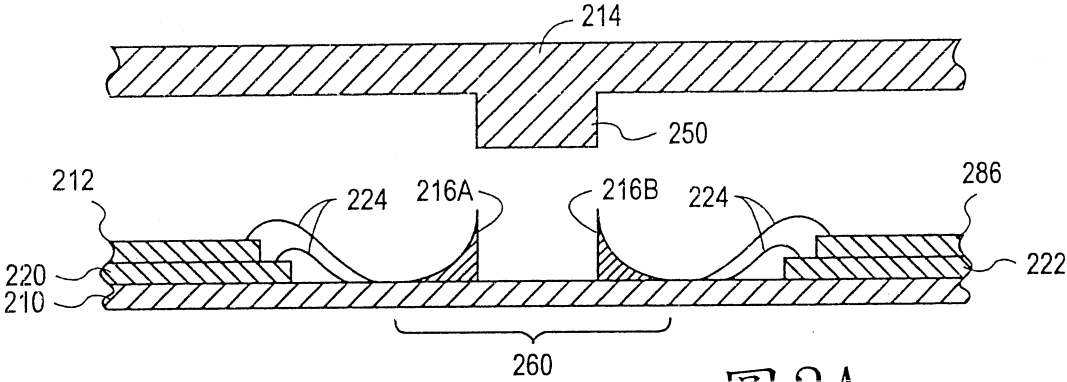


圖 3A

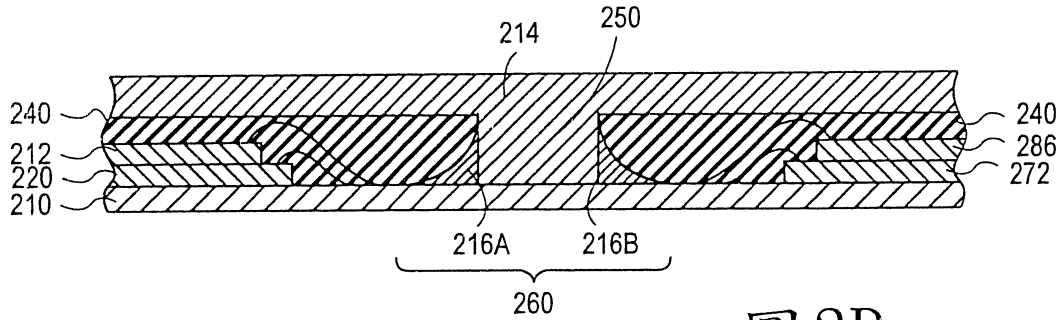


圖 3B

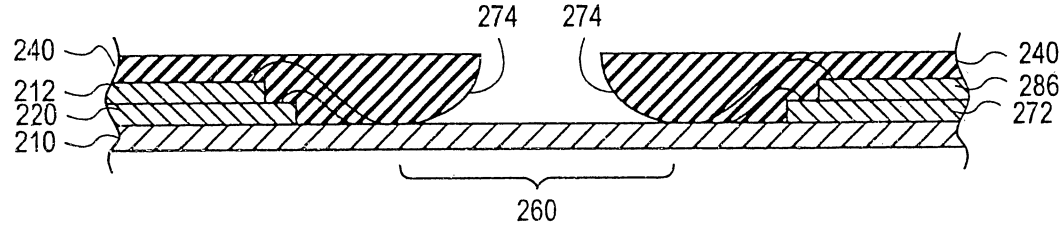


圖 3C

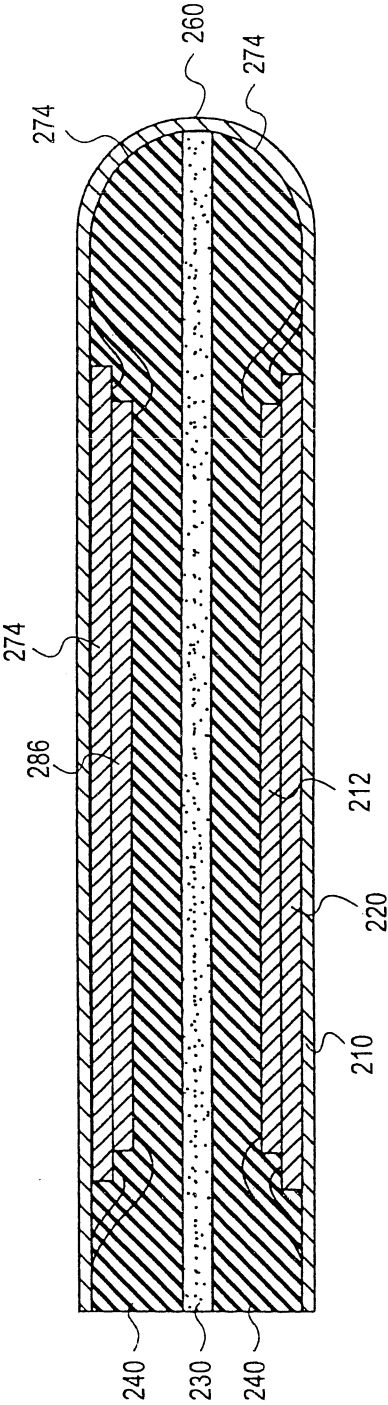


圖 3D

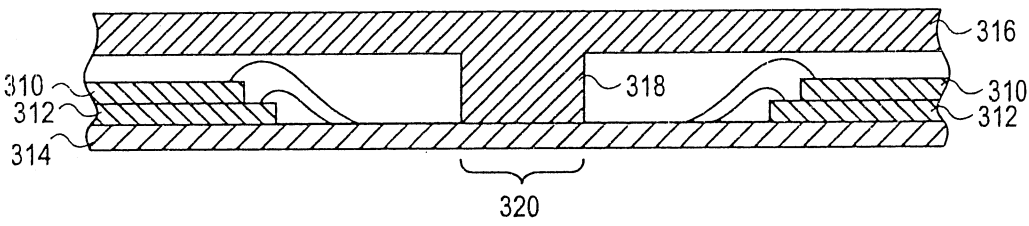


圖 4A
(習知技藝)

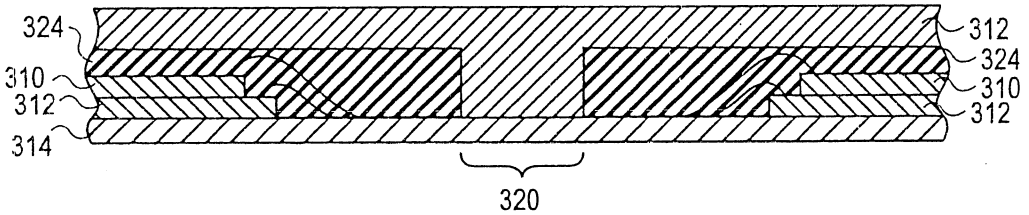


圖 4B
(習知技藝)

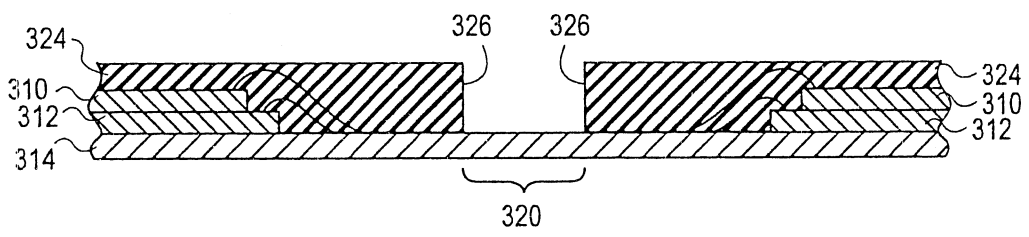


圖 4C
(習知技藝)

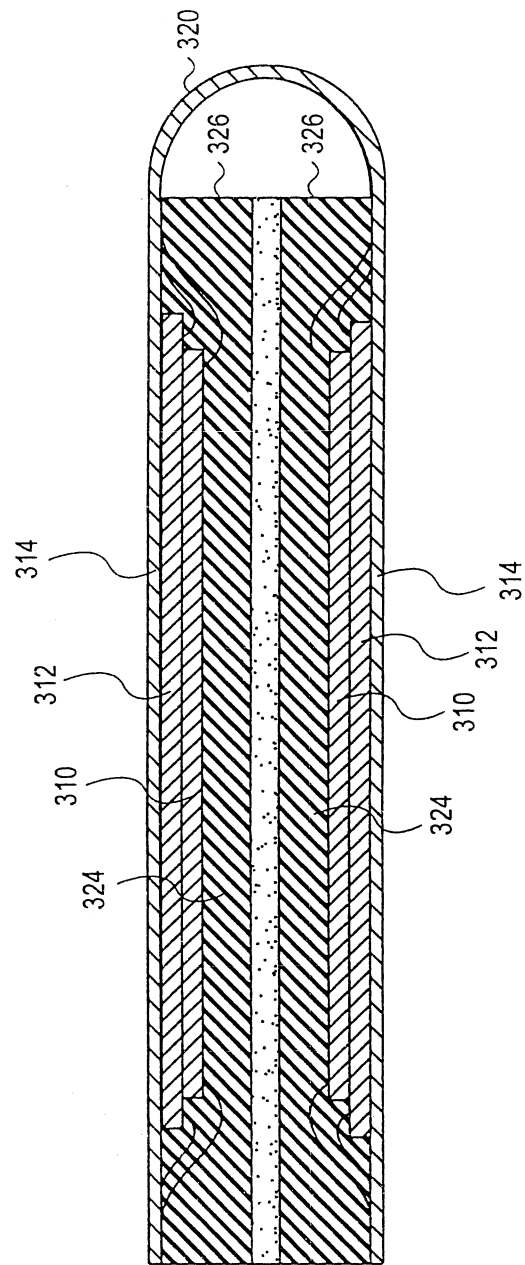


圖 4D
(習知技藝)

- 七、（一）、本案指定代表圖為：第（1）圖
（二）、本代表圖之元件代表符號簡單說明：

10:可撓基底，12:微電子晶粒，14:蓋件，
16:定形件，18:第一部份，20:第二部份，
22:折疊部，24:接線，26:寬度，28:彎曲凹
面，30:上表面，32:左上緣，34:高度，
38:邊緣，42:高度，44:上表面，46:下表面
，48:第一表面，50:高度，52:第二表面，
54:寬度，56:高度，60:差異高度，62:注入
埠，64:模蓋，66:凹壁，68:上壁，
70:側表面，72:黏著層，74:彎曲的凸面，
76:上表面，80:方向，82:電子封裝。

- 八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：