

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7174166号
(P7174166)

(45)発行日 令和4年11月17日(2022.11.17)

(24)登録日 令和4年11月8日(2022.11.8)

(51)国際特許分類		F I			
B 4 1 J	2/14 (2006.01)	B 4 1 J	2/14	6 1 1	
B 4 1 J	2/01 (2006.01)	B 4 1 J	2/14		
		B 4 1 J	2/01	4 5 1	

請求項の数 21 (全19頁)

(21)出願番号	特願2021-541195(P2021-541195)	(73)特許権者	511076424
(86)(22)出願日	平成31年2月6日(2019.2.6)		ヒューレット・パカード デベロップ メント カンパニー エル . ピー . Hewlett Packard De velopment Company , L . P .
(65)公表番号	特表2022-518710(P2022-518710 A)		アメリカ合衆国 テキサス州 7 7 3 8 9 スプリング エナジー ドライブ 1 0 3 0 0
(43)公表日	令和4年3月16日(2022.3.16)	(74)代理人	100087642 弁理士 古谷 聡
(86)国際出願番号	PCT/US2019/016725	(74)代理人	100082946 弁理士 大西 昭広
(87)国際公開番号	WO2020/162887	(74)代理人	100195693 弁理士 細井 玲
(87)国際公開日	令和2年8月13日(2020.8.13)		
審査請求日	令和3年7月16日(2021.7.16)		

最終頁に続く

(54)【発明の名称】 インターフェースに結合された複数の回路

(57)【特許請求の範囲】

【請求項 1】

複数の流体作動装置を駆動するための集積回路であって、
 ホスト印刷装置の単一の接触パッドに接続するためのインターフェースと、
 前記インターフェースに結合された第1のタイプの第1のセンサーと、
 前記インターフェースに結合された、前記第1のタイプとは異なる第2のタイプの第
 2のセンサーと、
 前記第1のセンサー又は前記第2のセンサーが有効なセンサーを提供できるようにす
 る制御ロジックと
 を含み、

前記インターフェースに印加された電圧バイアス又は電流バイアスが、前記インターフ
 ェース上に、前記有効なセンサーの状態を示す検知電流又は検知電圧をそれぞれ生成する
 、集積回路。

【請求項 2】

前記インターフェースに結合された複数のメモリセルと、
 前記複数のメモリセルのうち少なくとも1つのメモリセルを選択するための選択回路と
 をさらに含み、
 前記制御ロジックは、前記第1のセンサー、前記第2のセンサー、又は前記選択された
 少なくとも1つのメモリセルの何れかを有効にして、前記インターフェースに印加された
 電圧バイアス又は電流バイアスが、前記インターフェース上に、前記有効なセンサー又は

選択された少なくとも1つのメモリセルの状態を示す検知電流又は検知電圧をそれぞれ生成するようにする、請求項1に記載の集積回路。

【請求項3】

前記複数のメモリセルの各々は、フローティングゲートトランジスタを含む、請求項2に記載の集積回路。

【請求項4】

前記第1のセンサーは、サーマルダイオードを含む、請求項1～3の何れか一項に記載の集積回路。

【請求項5】

前記第2のセンサーは、亀裂検出器を含む、請求項1～4の何れか一項に記載の集積回路。 10

【請求項6】

前記インターフェースは、接触パッド、ピン、バンプ、又はワイヤを含む、請求項1～5の何れか一項に記載の集積回路。

【請求項7】

複数の流体作動装置を駆動するための集積回路であって、
 複数のメモリセルに結合されたインターフェースと、
 前記複数のメモリセルのうちの少なくとも1つのメモリセルを選択して、前記インターフェースに印加された電圧バイアス又は電流バイアスが、前記インターフェース上に、前記選択された少なくとも1つのメモリセルの状態を示す検知電流又は検知電圧をそれぞれ生成するようにする、選択回路と
 を含む、集積回路。 20

【請求項8】

前記複数のメモリセルの各々は、フローティングゲートトランジスタを含む、請求項7に記載の集積回路。

【請求項9】

前記インターフェースに結合された抵抗性センサー
 をさらに含む、請求項7又は請求項8に記載の集積回路。

【請求項10】

前記インターフェースに結合された接合型センサー
 をさらに含む、請求項7～9の何れか一項に記載の集積回路。 30

【請求項11】

前記インターフェースに結合された温度センサー
 をさらに含む、請求項7～10の何れか一項に記載の集積回路。

【請求項12】

前記温度センサーは、サーマルダイオードを含む、請求項11に記載の集積回路。

【請求項13】

前記インターフェースに結合された亀裂検出器
 をさらに含む、請求項7～10の何れか一項に記載の集積回路。

【請求項14】

前記亀裂検出器は、抵抗器を含む、請求項13に記載の集積回路。 40

【請求項15】

流体噴射装置であって、
 キャリアと、
 前記キャリア上に互いに平行に配置された複数の細長い基板であって、各細長い基板が、長さ、厚さ、及び幅を有し、前記長さが、前記幅の少なくとも20倍である、複数の細長い基板と
 を含み、各細長い基板上に、
 インターフェースと、
 前記インターフェースに結合された接合型デバイスと、 50

前記インターフェースに結合された抵抗性デバイスと、
前記接合型デバイス及び前記抵抗性デバイスを有効又は無効にする制御ロジックと
が設けられており、

前記キャリアは、前記細長い基板の各々の前記インターフェースに結合された電気配線
を含み、前記電気配線に印加された電圧バイアス又は電流バイアスが、前記電気配線上に
、有効な接合型デバイス又は有効な抵抗性デバイスの状態を示す検知電流又は検知電圧を
それぞれ生成するように構成される、流体噴射装置。

【請求項 16】

各細長い基板上に

前記インターフェースに結合された複数のメモリセルと、

前記複数のメモリセルのうちの少なくとも一つのメモリセルを選択するための選択回
路と

が設けられている、請求項 15 に記載の流体噴射装置。

【請求項 17】

前記複数のメモリセルの各々は、フローティングゲート金属酸化物半導体電界効果トラ
ンジスタを含む、請求項 16 に記載の流体噴射装置。

【請求項 18】

前記複数のメモリセルの各々は、ヒューズを含む、請求項 16 に記載の流体噴射装置。

【請求項 19】

前記接合型デバイスは、サーマルダイオードを含む、請求項 15 ~ 18 の何れか一項に
記載の流体噴射装置。

【請求項 20】

各細長い基板上に、

前記細長い基板の長さに沿って間隔を置いて配置された複数のサーマルダイオード
が設けられている、請求項 19 に記載の流体噴射装置。

【請求項 21】

前記抵抗性デバイスは、亀裂検出器を含む、請求項 15 ~ 20 の何れか一項に記載の流
体噴射装置。

【発明の詳細な説明】

【背景技術】

【0001】

流体噴射システムの一例としてのインクジェット印刷システムは、プリントヘッド、プ
リントヘッドに液体インクを供給するインク供給源、及びプリントヘッドを制御する電子
制御装置を含む場合がある。プリントヘッドは、流体噴射装置の一例として、複数のノズ
ル又はオリフィスを通して、紙のシートのような印刷媒体に向かってインクの液滴を噴射
して、印刷媒体に印刷する。例によっては、オリフィスは、少なくとも一つの列又はアレ
イを成して配置され、プリントヘッドと印刷媒体が互いに相対的に移動されるときに、オ
リフィスからのインクの適当に順序付けられた噴射により、文字又は他の画像が印刷媒体
上に印刷される。

【図面の簡単な説明】

【0002】

【図 1 A】複数の流体作動装置を駆動するための集積回路の一例を示すブロック図である。

【図 1 B】複数の流体作動装置を駆動するための集積回路の別の例を示すブロック図であ
る。

【図 2】複数の流体作動装置を駆動するための集積回路の別の例を示すブロック図である。

【図 3 A】複数の流体作動装置を駆動するための集積回路の別の例を示すブロック図であ
る。

【図 3 B】複数の流体作動装置を駆動するための集積回路の別の例を示すブロック図であ
る。

【図 4】インターフェースに結合された回路の一例を示す概略図である。

10

20

30

40

50

- 【図 5 A】メモリセルの読み取りの例を示すグラフである。
 【図 5 B】メモリセルの読み取りの例を示すグラフである。
 【図 6】温度センサーの読み取りの一例を示すグラフである。
 【図 7 A】亀裂検出器の読み取りの例を示すグラフである。
 【図 7 B】亀裂検出器の読み取りの例を示すグラフである。
 【図 8】流体噴射装置の一例を示す図である。
 【図 9 A】流体噴射ダイの一例を示す図である。
 【図 9 B】流体噴射ダイの一例を示す図である。
 【図 10】流体噴射システムの一例を示すブロック図である。
 【発明を実施するための形態】

10

【0003】

[詳細な説明]

以下の詳細な説明では、本明細書の一部を形成する添付の図面が参照される。添付の図面には、本開示を実施することができる種々の特定の例が、例として示されている。本開示の範囲から逸脱することなく、他の例を利用することができ、構造的又は論理的な変更を行うことができることを理解されたい。したがって、以下の詳細な説明は、限定的な意味で解釈されるべきではなく、本開示の範囲は、添付の特許請求の範囲によって定義される。本明細書に記載された様々な例の特徴は、特に断りのない限り、部分的又は全体的に互いに組み合わせられてもよいことを理解されたい。

【0004】

20

サーマルインクジェット（T I J）ダイのような流体噴射ダイは、細長いシリコン片である場合がある。ダイ上の接触パッドの総数を最小限に抑えるために、少なくともいくつかの接触パッドが複数の機能を提供することが望ましい。したがって、本明細書に開示されるのは、メモリ、温度センサー、内部テストロジック、タイマー回路、亀裂検出器、及び/又は他の回路に結合された多目的接触パッド（例えば、検知パッド）を含む集積回路（例えば、流体噴射ダイ）である。多目的接触パッドは、各回路から信号を受信し（例えば、一度に1つずつ）、プリンタロジックで読み取ることができる。単一の接触パッドを複数の機能に使用することにより、集積回路上の接触パッドの数を減らすことができる。さらに、接触パッドに結合されたプリンタロジックを単純化することができる。

【0005】

30

本明細書で使用される場合、「論理ハイ」信号は、論理「1」又は「オン」信号、すなわち、集積回路に供給される論理電力にほぼ等しい電圧（例えば、約5.6Vのような約1.8V~15Vの電圧）の信号である。本明細書で使用される場合、「論理ロー」信号は、論理「0」又は「オフ」信号、すなわち、集積回路に供給される論理電力の論理電力接地帰路にほぼ等しい電圧（例えば、約0Vの電圧）の信号である。

【0006】

図1Aは、複数の流体作動装置を駆動するための集積回路100の一例を示すブロック図である。集積回路100は、インターフェース（例えば、検知インターフェース）102と、第1のセンサー104と、第2のセンサー106と、制御ロジック108とを含む。インターフェース102は、第1のセンサー104及び第2のセンサー106に電氣的に結合されている。第1のセンサー104は、信号経路103を介して制御ロジック108に電氣的に結合されている。第2のセンサー106は、信号経路105を介して制御ロジック108に電氣的に結合されている。

40

【0007】

インターフェース102は、図10を参照して以下で説明される流体噴射システム700のような宿主印刷装置の単一の接触パッドに接続するように構成される。第1のセンサー104は、第1のタイプ（例えば、電圧でバイアスすることによって読み取られるセンサー）であってもよいし、第2のセンサー106は、第1のタイプとは異なる第2のタイプ（例えば、電流でバイアスすることによって読み取られるセンサー）であってもよい。制御ロジック108は、第1のセンサー104又は第2のセンサー106が有効なセン

50

サーを提供することを可能にする。インターフェース 102 に印加された電圧バイアス又は電流バイアスは、インターフェース 102 上に、有効なセンサーの状態を示す検知電流又は検知電圧をそれぞれ生成する。

【0008】

一例において、第1のセンサー 104 は、サーマルダイオードを含み、第2のセンサー 106 は、亀裂検出器を含む。インターフェース 102 は、接触パッド、ピン、バンプ、又はワイヤを含む場合がある。一例において、制御ロジック 108 は、集積回路 100 に渡されたデータに基づいて、第1のセンサー 104 を有効又は無効にし、第2のセンサー 106 を有効又は無効にする。別の例では、制御ロジック 108 は、集積回路 100 の設定レジスタ（図示せず）に記憶されたデータに基づいて、第1のセンサー 104 を有効又は無効にし、第2のセンサー 106 を有効又は無効にする。制御ロジック 108 は、集積回路 100 の動作を制御するためのトランジスタスイッチ、トライステートバッファ、及び/又は他の適当な論理回路を含む場合がある。

10

【0009】

図 1 B は、複数の流体作動装置を駆動するための集積回路 120 の別の例を示すブロック図である。集積回路 120 は、インターフェース（例えば、検知インターフェース）102 と、第1のセンサー 104 と、第2のセンサー 106 と、制御ロジック 108 とを含む。さらに、集積回路 120 は、複数のメモリセル 122₀ ~ 122_N と、選択回路 124 とを含む。ここで、「N」は、メモリセルの任意の適当な数である。インターフェース 102 は、各メモリセル 122₀ ~ 122_N に電氣的に結合されている。各メモリセル 122₀ ~ 122_N は、信号経路 121₀ ~ 121_N を介して選択回路 124 にそれぞれ電氣的に結合されている。選択回路 124 は、信号経路 123 を介して制御ロジック 108 に電氣的に結合されている。

20

【0010】

選択回路 124 は、複数のメモリセル 122₀ ~ 122_N のうちの少なくとも1つのメモリセルを選択する。制御ロジック 108 は、第1のセンサー 104、第2のセンサー 106、又は選択された少なくとも1つのメモリセルの何れかを有効にして、インターフェース 102 に印加された電圧バイアス又は電流バイアスが、インターフェース 102 上に、有効なセンサー又は選択された少なくとも1つのメモリセルの状態を示す検知電流又は検知電圧をそれぞれ生成するようにする。

30

【0011】

一例において、複数のメモリセル 122₀ ~ 122_N の各々は、フローティングゲートトランジスタ（例えば、フローティングゲート金属酸化膜半導体電界効果トランジスタ）やプログラム可能なヒューズのような不揮発性メモリセルを含む。一例において、選択回路 124 は、アドレス信号及びデータ信号に応答して少なくとも1つのメモリセル 122₀ ~ 122_N を選択するために、アドレスデコーダ、作動ロジック、及び/又は他の適当な論理回路を含む場合がある。

【0012】

図 2 は、複数の流体作動装置を駆動するための集積回路 200 の別の例を示すブロック図である。集積回路 200 は、インターフェース（例えば、検知インターフェース）202 と、接合型デバイス 204 と、抵抗性デバイス 206 と、制御ロジック 208 とを含む。インターフェース 202 は、接合型デバイス 204 及び抵抗性デバイス 206 に電氣的に結合されている。接合型デバイス 204 は、信号経路 203 を介して制御ロジック 208 に電氣的に結合されている。抵抗性デバイス 206 は、信号経路 205 を介して制御ロジック 208 に電氣的に結合されている。

40

【0013】

インターフェース 202 は、図 10 の流体噴射システムのようなホスト印刷装置の単一の接触パッドに接続するように構成される。制御ロジック 208 は、接合型デバイス 204 又は抵抗性デバイス 206 が有効なデバイスを提供することを可能にする。インターフェース 202 に印加された電圧バイアス又は電流バイアスは、インターフェース 202 上

50

に、有効なデバイスの状態を示す検知電流又は検知電圧をそれぞれ生成する。

【 0 0 1 4 】

一例において、接合型デバイス 2 0 4 は、サーマルダイオードを含み、抵抗性デバイス 2 0 6 は、亀裂検出器を含む。インターフェース 2 0 2 は、接触パッド、ピン、バンプ、又はワイヤを含む場合がある。一例において、制御ロジック 2 0 8 は、集積回路 2 0 0 に渡されたデータに基づいて、接合型デバイス 2 0 4 を有効又は無効にし、抵抗性デバイス 2 0 6 を有効又は無効にする。別の例では、制御ロジック 2 0 8 は、集積回路 2 0 0 の設定レジスタ（図示せず）に記憶されたデータに基づいて、接合型デバイス 2 0 4 を有効又は無効にし、抵抗性デバイス 2 0 6 を有効又は無効にする。制御ロジック 2 0 8 は、集積回路 2 0 0 の動作を制御するためのトランジスタスイッチ、トライステートバッファ、及び / 又は他の適当な論理回路を含む場合がある。

10

【 0 0 1 5 】

図 3 A は、複数の流体作動装置を駆動するための集積回路 3 0 0 の別の例を示すブロック図である。集積回路 3 0 0 は、インターフェース（例えば、検知インターフェース）3 0 2 と、複数のメモリセル 3 0 4₀ ~ 3 0 4_N と、選択回路 3 0 6 とを含む。インターフェース 3 0 2 は、各メモリセル 3 0 4₀ ~ 3 0 4_N に電氣的に結合されている。各メモリセル 3 0 4₀ ~ 3 0 4_N は、信号経路 3 0 3₀ ~ 3 0 3_N を介して選択回路 3 0 6 にそれぞれ電氣的に結合されている。

【 0 0 1 6 】

選択回路 3 0 6 は、複数のメモリセル 3 0 4₀ ~ 3 0 4_N のうちの少なくとも 1 つのメモリセルを選択して、インターフェース 3 0 2 に印加された電圧バイアス又は電流バイアスが、インターフェース 3 0 2 上に、選択された少なくとも 1 つのメモリセルの状態を示す検知電流又は検知電圧をそれぞれ生成するようにする。一例において、各メモリセル 3 0 4₀ ~ 3 0 4_N は、フローティングゲートトランジスタ（例えば、フローティングゲート金属酸化物半導体電界効果トランジスタ）を含む。別の例では、各メモリセル 3 0 4₀ ~ 3 0 4_N は、プログラム可能なヒューズを含む。一例において、選択回路 3 0 6 は、アドレス信号及びデータ信号にตอบสนองして少なくとも 1 つのメモリセル 3 0 4₀ ~ 3 0 4_N を選択するために、アドレスデコーダ、作動ロジック、及び / 又は他の適当な論理回路を含む場合がある。

20

【 0 0 1 7 】

図 3 B は、複数の流体作動装置を駆動するための集積回路 3 2 0 の別の例を示すブロック図である。集積回路 3 2 0 は、インターフェース（例えば、検知インターフェース）3 0 2 と、複数のメモリセル 3 0 4₀ ~ 3 0 4_N と、選択回路 3 0 6 とを含む。さらに、集積回路 3 2 0 は、抵抗性センサー 3 2 2 と、接合型センサー 3 2 4 とを含む。インターフェース 3 0 2 は、抵抗性センサー 3 2 2 及び接合型センサー 3 2 4 に電氣的に結合されている。

30

【 0 0 1 8 】

一例において、抵抗性センサー 3 2 2 は、抵抗器のような亀裂検出器を含む場合がある。一例において、接合型センサー 3 2 4 は、サーマルダイオードのような温度センサーを含む場合がある。インターフェース 3 0 2 に印加された電圧バイアス又は電流バイアスは、インターフェース 3 0 2 上に、抵抗性センサー 3 2 2、接合型センサー 3 2 4、又は選択されたメモリセル 3 0 4₀ ~ 3 0 4_N の状態を示す検知電流又は検知電圧をそれぞれ生成する。

40

【 0 0 1 9 】

図 4 は、インターフェース（例えば、検知パッド）4 0 2 に結合された回路 4 0 0 の一例を示す概略図である。回路 4 0 0 は、複数のメモリセル 4 0 4₀ ~ 4 0 4_N と、トランジスタ 4 0 6、4 0 8、4 1 4、4 1 8、4 2 2 と、サーマルダイオード 4 1 0、4 1 6、4 2 0 と、亀裂検出器 4 2 4 とを含む。各メモリセル 4 0 4₀ ~ 4 0 4_N は、フローティングゲートトランジスタ 4 3 0、及びトランジスタ 4 3 2、4 3 4 を含む。検知パッド 4 0 2 は、トランジスタ 4 0 6 のソース - ドレイン経路の一方の側、トランジスタ 4 0 8

50

のソース - ドレイン経路の一方の側、トランジスタ 4 1 4 のソース - ドレイン経路の一方の側、トランジスタ 4 1 8 のソース - ドレイン経路の一方の側、及びトランジスタ 4 2 2 のソース - ドレイン経路の一方の側に電氣的に結合されている。トランジスタ 4 0 6 のゲートは、メモリネーブル信号経路 4 0 5 に電氣的に結合されている。トランジスタ 4 0 6 のソース - ドレイン経路の他方の側は、各メモリセル 4 0 4₀ ~ 4 0 4_N のフローティングゲートトランジスタ 4 3 0 のソース - ドレイン経路の一方の側に電氣的に結合されている。

【 0 0 2 0 】

本明細書ではメモリセル 4 0 4₀ が図示説明されているが、他のメモリセル 4 0 4₁ ~ 4 0 4_N も、メモリセル 4 0 4₀ と同様の回路を含む。フローティングゲートトランジスタ 4 3 0 のソース - ドレイン経路の他方の側は、トランジスタ 4 3 2 のソース - ドレイン経路の一方の側に電氣的に結合されている。トランジスタ 4 3 2 のゲートは、メモリネーブル信号経路 4 0 5 に電氣的に結合されている。トランジスタ 4 3 2 のソース - ドレイン経路の他方の側は、トランジスタ 4 3 4 のソース - ドレイン経路の一方の側に電氣的に結合されている。トランジスタ 4 3 4 のゲートは、ビットネーブル信号経路 4 3 3 に電氣的に結合されている。トランジスタ 4 3 4 のソース - ドレイン経路の他方の側は、共通又は接地ノード 4 1 2 に電氣的に結合されている。

【 0 0 2 1 】

トランジスタ 4 0 8 のゲートは、ダイオード北 (N) イネーブル信号経路 4 0 7 に電氣的に結合されている。トランジスタ 4 0 8 のソース - ドレイン経路の他方の側は、サーマルダイオード 4 1 0 のアノードに電氣的に結合されている。サーマルダイオード 4 1 0 のカソードは、共通ノード又は接地ノード 4 1 2 に電氣的に結合されている。トランジスタ 4 1 4 のゲートは、ダイオード中間 (M) イネーブル信号経路 4 1 3 に電氣的に結合されている。トランジスタ 4 1 4 のソース - ドレイン経路の他方の側は、サーマルダイオード 4 1 6 のアノードに電氣的に結合されている。サーマルダイオード 4 1 6 のカソードは、共通ノード又は接地ノード 4 1 2 に電氣的に結合されている。トランジスタ 4 1 8 のゲートは、ダイオード南 (S) イネーブル信号経路 4 1 7 に電氣的に結合されている。トランジスタ 4 1 8 のソース - ドレイン経路の他方の側は、サーマルダイオード 4 2 0 のアノードに電氣的に結合されている。サーマルダイオード 4 2 0 のカソードは、共通ノード又は接地ノード 4 1 2 に電氣的に結合されている。トランジスタ 4 2 2 のゲートは、亀裂検出器イネーブル信号経路 4 1 9 に電氣的に結合されている。トランジスタ 4 2 2 のソース - ドレイン経路の他方の側は、亀裂検出器 4 2 4 の一方の側に電氣的に結合されている。亀裂検出器 4 2 4 の他方の側は、共通ノード又は接地ノード 4 1 2 に電氣的に結合されている。

【 0 0 2 2 】

メモリネーブル信号経路 4 0 5 上のメモリネーブル信号は、メモリセル 4 0 4₀ ~ 4 0 4_N にアクセスできるか否かを決定する。論理ハイのメモリネーブル信号に応答して、トランジスタ 4 0 6 及び 4 3 2 がオンされ (すなわち、導通し)、メモリセル 4 0 4₀ ~ 4 0 4_N へのアクセスが可能になる。論理ローのメモリネーブル信号に応答して、トランジスタ 4 0 6 及び 4 3 2 がオフにされ、メモリセル 4 0 4₀ ~ 4 0 4_N へのアクセスは無効になる。メモリネーブル信号が論理ハイのときに、ビットネーブル信号を有効にすると、選択されたメモリセル 4 0 4₀ ~ 4 0 4_N にアクセスすることができる。ビットネーブル信号が論理ハイのときに、トランジスタ 4 3 4 をオンにすると、対応するメモリセルにアクセスすることができる。ビットネーブル信号が論理ローであるときに、トランジスタ 4 3 4 をオフにすると、対応するメモリセルへのアクセスをブロックすることができる。メモリネーブル信号が論理ハイであり、かつ、ビットネーブル信号が論理ハイであるときには、対応するメモリセルのフローティングゲートトランジスタ 4 3 0 を、読み取り及び書き込み動作のために、検知パッド 4 0 2 を介してアクセスすることができる。一例において、メモリネーブル信号は、設定レジスタ (図示せず) に記憶されたデータビットに基づく場合がある。別の例では、メモリネーブル信号は、図 1 0 を

10

20

30

40

50

参照して以下で説明する流体噴射システム700のような流体噴射システムから回路400に渡されるデータに基づく場合がある。一例において、ビットイネーブル信号は、流体噴射システムから回路400に渡されるデータに基づく場合がある。

【0023】

サーマルダイオード410は、ダイオードNイネーブル信号経路407上の対応するダイオードNイネーブル信号を介して有効化又は無効化される場合がある。論理ハイのダイオードNイネーブル信号にตอบสนองして、トランジスタ408がオンになり、サーマルダイオード410を検知パッド402に電氣的に接続することによってサーマルダイオード410が有効化される。論理ローのダイオードNイネーブル信号にตอบสนองして、トランジスタ408はオフになり、サーマルダイオード410を検知パッド402から電氣的に切断することによってサーマルダイオード410が無効化される。サーマルダイオード410が有効化されている場合、検知パッド402に電流を印加し、サーマルダイオード410の温度を示す検知パッド402上の電圧を検知することなどによって、検知パッド402を通してサーマルダイオード410を読み取ることができる。一例において、ダイオードNイネーブル信号は、設定レジスタ(図示せず)に記憶されたデータに基づく場合がある。別の例では、ダイオードNイネーブル信号は、流体噴射システムから回路400に渡されるデータに基づく場合がある。サーマルダイオード410は、図9Aに示されるように、流体噴射ダイの北部又は上部に配置される場合がある。

10

【0024】

サーマルダイオード416は、ダイオードMイネーブル信号経路413上の対応するダイオードMイネーブル信号を介して有効化又は無効化される場合がある。論理ハイのダイオードMイネーブル信号にตอบสนองして、トランジスタ414がオンになり、サーマルダイオード416を検知パッド402に電氣的に接続することによってサーマルダイオード416が有効化される。論理ローのダイオードMイネーブル信号にตอบสนองして、トランジスタ414はオフになり、サーマルダイオード416を検知パッド402から電氣的に切断することによってサーマルダイオード416が無効化される。サーマルダイオード416が有効化されている場合、検知パッド402に電流を印加し、サーマルダイオード416の温度を示す検知パッド402上の電圧を検知することなどによって、検知パッド402を通してサーマルダイオード416を読み取ることができる。一例において、ダイオードMイネーブル信号は、設定レジスタ(図示せず)に記憶されたデータに基づく場合がある。別の例では、ダイオードMイネーブル信号は、流体噴射システムから回路400に渡されるデータに基づく場合がある。サーマルダイオード416は、図9Aに示されるように、流体噴射ダイの中央部分又は中央部分に配置される場合がある。

20

30

【0025】

サーマルダイオード420は、ダイオードSイネーブル信号経路417上の対応するダイオードSイネーブル信号を介して有効化又は無効化される場合がある。論理ハイのダイオードSイネーブル信号にตอบสนองして、トランジスタ418がオンになり、サーマルダイオード420を検知パッド402に電氣的に接続することによってサーマルダイオード420が有効化される。論理ローのダイオードSイネーブル信号にตอบสนองして、トランジスタ418はオフになり、サーマルダイオード420を検知パッド402から電氣的に切断することによってサーマルダイオード420が無効化される。サーマルダイオード420が有効化されている場合、検知パッド402に電流を印加し、サーマルダイオード420の温度を示す検知パッド402上の電圧を検知することなどによって、検知パッド402を通してサーマルダイオード420を読み取ることができる。一例において、ダイオードSイネーブル信号は、設定レジスタ(図示せず)に記憶されたデータに基づく場合がある。別の例では、ダイオードSイネーブル信号は、流体噴射システムから回路400に渡されるデータに基づく場合がある。サーマルダイオード420は、図9Aに示されるように、流体噴射ダイの南部又は下部に配置される場合がある。したがって、サーマルダイオード410、416、及び420は、流体噴射ダイの長さに沿って離間される場合がある。

40

【0026】

50

一例において、亀裂検出器 4 2 4 は、流体作動装置（例えば、図 9 A 及び図 9 B の流体作動装置 6 0 8）の少なくともサブセットとは別に、それらに沿って延びる抵抗器配線を含む。亀裂検出器 4 2 4 は、亀裂検出器イネーブル信号経路 4 1 9 上の亀裂検出器イネーブル信号に応答して有効化又は無効化される場合がある。論理ハイの亀裂検出器イネーブル信号に応答して、トランジスタ 4 2 2 がオンになり、亀裂検出器 4 2 4 を検知パッド 4 0 2 に電氣的に接続することによって亀裂検出器 4 2 4 が有効化される。論理ローの亀裂検出器イネーブル信号に応答して、トランジスタ 4 2 2 はオフになり、亀裂検出器 4 2 4 を検知パッド 4 0 2 から電氣的に切断することによって亀裂検出器 4 2 4 が無効化される。亀裂検出器 4 2 4 が有効化されている場合、検知パッド 4 0 2 に電流又は電圧を印加し、亀裂検出器 4 2 4 の状態を示す検知パッド 4 0 2 上の電圧又は電流をそれぞれ検知することなどによって、検知パッド 4 0 2 を通して亀裂検出器 4 2 4 を読み取ることができる。一例において、亀裂検出器イネーブル信号は、設定レジスタ（図示せず）に記憶されたデータに基づく場合がある。別の例では、亀裂検出器イネーブル信号は、流体噴射システムから回路 4 0 0 に渡されるデータに基づく場合がある。

【 0 0 2 7 】

図 5 A は、図 4 のメモリセル 4 0 4₀ ~ 4 0 4_N のようなメモリセルの読み取りの一例を示すグラフ 4 5 0 である。この例では、電流が検知パッド 4 0 2 に印加されると、フローティングゲートトランジスタ 4 3 0 の状態を示す電圧が、検知パッド 4 0 2 を通して検知される。4 5 1 で示される検知電圧は、4 5 2 で示されるように、フローティングゲートトランジスタのプログラミングレベルに依存する。メモリセルの完全にプログラムされた状態は、4 5 3 で示される検知電圧のときに、検出される場合がある。メモリセルの完全にプログラムされていない状態は、4 5 4 で示される検知電圧のときに、検出される場合がある。メモリセルは、完全にプログラムされた状態 4 5 3 とプログラムされていない状態 4 5 4 との間の任意の状態にプログラムされる場合がある。したがって、一例において、検知電圧が閾値 4 5 5 を超える場合、メモリセルは「0」を記憶しているものと判定される場合がある。検知電圧が閾値 4 5 5 を下回る場合、メモリセルは「1」を記憶しているものと判定される場合がある。

【 0 0 2 8 】

図 5 B は、図 4 のメモリセル 4 0 4₀ ~ 4 0 4_N のようなメモリセルの読み取りの別の例を示すグラフ 4 6 0 である。この例では、電圧が検知パッド 4 0 2 に印加されると、フローティングゲートトランジスタ 4 3 0 の状態を示す電流が、検知パッド 4 0 2 を通して検知される。4 6 1 で示される検知電流は、4 6 2 で示されるように、フローティングゲートトランジスタのプログラミングレベルに依存する。メモリセルの完全にプログラムされた状態は、4 6 3 で示される検知電流のときに、検出される場合がある。完全にメモリセルのプログラムされていない状態は、4 6 4 で示される検知電流のときに、検出される場合がある。メモリセルは、完全にプログラムされた状態 4 6 3 とプログラムされていない状態 4 6 4 との間の任意の状態にプログラムされる場合がある。したがって、一例において、検知電流が閾値 4 6 5 を超える場合、メモリセルは「0」を記憶しているものと判定される場合がある。検知電流が閾値 4 6 5 を下回る場合、メモリセルは「1」を記憶しているものと判定される場合がある。

【 0 0 2 9 】

図 6 は、図 4 のサーマルダイオード 4 1 0、4 1 6、又は 4 2 0 のような温度センサーの読み取りの一例を示すグラフ 4 7 0 である。この例では、電流が検知パッド 4 0 2 に印加されると、サーマルダイオードの温度を示す電圧が、検知パッド 4 0 2 を通して検知される。4 7 1 で示される検知電圧は、4 7 2 に示されているように、サーマルダイオードの温度に依存する。グラフ 4 7 0 に示されるように、サーマルダイオードの温度が上昇すると、検知電圧は低下する。

【 0 0 3 0 】

図 7 A は、図 4 の亀裂検出器 4 2 4 のような亀裂検出器の読み取りの一例を示すグラフ 4 8 0 である。この例では、電流が検知パッド 4 0 2 に印加されると、亀裂検出器 4 2 4

10

20

30

40

50

の状態を示す電圧が、検知パッド402を通して検知される。481で示される検知電圧は、482に示されるように、亀裂検出器424の状態に依存する。グラフ480に示されるように、483で示される低い検知電圧は、損傷した（すなわち、短絡された）亀裂検出器を示しており、484で示される中央範囲の検知電圧は、損傷していない亀裂検出器を示しており、485で示される高い検知電圧は、損傷した（すなわち、開放された）亀裂検出器を示している。

【0031】

図7Bは、図4の亀裂検出器424のような亀裂検出器の読み取りの別の例を示すグラフ490である。この例では、電圧が検知パッド402に印加されると、亀裂検出器424の状態を示す電流が、検知パッド402を通して検知される。491で示される検知電流は、492に示されるように、亀裂検出器424の状態に依存する。グラフ490に示されるように、493で示される高い検知電流は、損傷した（つまり、短絡された）亀裂検出器を示しており、494で示される中央範囲の検知電流は、損傷していない亀裂検出器を示しており、495で示される低い検知電流は、損傷した（すなわち、開放された）亀裂検出器を示している。

10

【0032】

図8は、流体噴射装置500の一例を示している。流体噴射装置500は、検知インターフェース502と、第1の流体噴射アセンブリ504と、第2の流体噴射アセンブリ506とを含む。第1の流体噴射アセンブリ504は、キャリア508と、複数の細長い基板510、512、514（例えば、図9を参照して以下で説明される流体噴射ダイ）とを含む。キャリア508は、各細長い基板510、512、514のインターフェース（例えば、検知インターフェース）に結合され、かつ、検知インターフェース502に結合された電気配線516を含む。第2の流体噴射アセンブリ506は、キャリア520と、細長い基板522（例えば、流体噴射ダイ）とを含む。キャリア520は、細長い基板522のインターフェース（例えば、検知インターフェース）に結合され、かつ、検知インターフェース502に結合された電気配線524を含む。一例において、第1の流体噴射アセンブリ504は、カラー（例えば、シアン、マゼンタ、及び黄色）のインクジェット又は流体ジェットプリントカートリッジ又はペンであり、第2の流体噴射アセンブリ506は、黒色のインクジェット又は流体ジェットプリントカートリッジ又はペンである。

20

【0033】

一例において、各細長い基板510、512、514、522は、図1Aの集積回路100、図1Bの集積回路120、図2の集積回路200、図3Aの集積回路300、図3Bの集積回路320、又は図4の回路400を含む。したがって、検知インターフェース502は、各細長い基板の検知インターフェース102（図1A及び1B）、検知インターフェース202（図2）、検知インターフェース302（図3A及び図3B）、又は検知パッド402（図4）に電気的に結合される場合がある。検知インターフェース502を介して電気配線516、524に印加される電圧バイアス又は電流バイアスは、電気配線516、524上に、したがって検知インターフェース502上に、細長い基板510、512、514、522の何れかの有効なデバイス（例えば、メモリセル、接合型デバイス、抵抗性デバイス、センサーなど）の状態を示す検知電流又は検知電圧をそれぞれ生成する。

30

40

【0034】

図9Aは、流体噴射ダイ600の一例を示す図であり、図9Bは、流体噴射ダイ600の両端部を示す拡大図である。一例において、流体噴射ダイ600は、図1Aの集積回路100、図1Bの集積回路120、図2の集積回路200、図3Aの集積回路300、図3Bの集積回路320、又は図4の回路400を含む。ダイ600は、接触パッドの第1の列602と、接触パッドの第2の列604と、流体作動装置608の列606とを含む。

【0035】

接触パッドの第2の列604は、接触パッドの第1の列602と整列され、接触パッドの第1の列602から距離（すなわち、Y軸に沿った距離）を置いて配置されている。流

50

体作動装置 608 の列 606 は、接触パッドの第 1 の列 602 及び接触パッドの第 2 の列 604 に対して縦方向に配置されている。また、流体作動装置 608 の列 606 は、接触パッドの第 1 の列 602 と接触パッドの第 2 の列 604 との間に配置されている。一例において、流体作動装置 608 は、流体滴を噴射するためのノズル又は流体ポンプである。

【0036】

一例において、接触パッドの第 1 の列 602 は、6 つの接触パッドを含む。接触パッドの第 1 の列 602 は、次の接触パッドを順番に含む場合がある。すなわち、データ接触パッド 610、クロック接触パッド 612、論理電力接地帰路接触パッド 614、多目的入出力（例えば、検知）接触パッド 616、第 1 の高電圧電源接触パッド 618、及び第 1 の高電圧電源接地帰路接触パッド 620 である。したがって、接触パッドの第 1 の列 602 は、第 1 の列 602 の上部にデータ接触パッド 610 を含み、第 1 の列 602 の下部に第 1 の高電圧電源接地帰路接触パッド 620 を含み、第 1 の高電圧電源接地帰路接触パッド 620 の直ぐ上に第 1 の高電圧電源接触パッド 618 を含む。接触パッド 610、612、614、616、618、及び 620 が特定の順序で示されているが、他の例では、これらの接触パッドは、異なる順序で配置されてもよい。

10

【0037】

一例において、接触パッドの第 2 の列 604 は、6 つの接触パッドを含む。接触パッドの第 2 の列 604 は、次の接触パッドを順番に含む場合がある。すなわち、第 2 の高電圧電源接地帰路接触パッド 622、第 2 の高電圧電源接触パッド 624、論理リセット接触パッド 626、論理電力供給接触パッド 628、モード接触パッド 630、及び発射接触パッド 632 である。したがって、接触パッドの第 2 の列 604 は、第 2 の列 604 の上部に第 2 の高電圧電源接地帰路接触パッド 622 を含み、第 2 の高電圧電源接地帰路接触パッド 622 の直ぐ下に第 2 の高電圧電源接触パッド 624 を含み、第 2 の列 604 の下部に発射接触パッド 632 を含む。接触パッド 622、624、626、628、630、及び 632 が特定の順序で示されているが、他の例では、これらの接触パッドは、異なる順序で配置されてもよい。

20

【0038】

データ接触パッド 610 は、流体作動装置、メモリビット、温度センサー、設定モード（例えば、設定レジスタにより選択される）等を選択するためのシリアルデータのダイ 600 への入力に、使用することができる。また、データ接触パッド 610 は、メモリビット、設定モード、ステータス情報（例えば、ステータスレジスタを介して読み取られる）等を読み取るためのダイ 600 からのシリアルデータの出力にも、使用することができる。クロック接触パッド 612 は、データ接触パッド 610 上のシリアルデータをダイの中にシフトさせ、又は、ダイからシリアルデータをデータ接触パッド 610 にシフトさせてとり出すための、ダイ 600 へのクロック信号の入力に使用することができる。論理電力接地帰路接触パッド 614 は、ダイ 600 に供給される論理電力の接地帰路（例えば、約 0 V）を提供する。一例において、論理電力接地帰路接触パッド 614 は、ダイ 600 の半導体（例えば、シリコン）基板 640 に電気的に結合される。多目的入出力接触パッド 616 は、ダイ 600 のアナログ検知モード及びノ又はデジタル試験モードの場合に使用される場合がある。一例において、多目的入出力接触（例えば、検知）パッド 616 は、図 1 A 又は図 1 B の検知インターフェース 102、図 2 の検知インターフェース 202、図 3 A 又は図 3 B の検知インターフェース 302、あるいは、図 4 の検知パッド 402 を提供することができる。

30

40

【0039】

第 1 の高電圧電源接触パッド 618 及び第 2 の高電圧電源接触パッド 624 は、ダイ 600 への高電圧（例えば、約 3.2 V）の供給に使用することができる。第 1 の高電圧電源接地帰路接触パッド 620 及び第 2 の高電圧電源接地帰路接触パッド 622 は、高電圧電源の電力接地帰路（例えば、約 0 V）を提供するために使用される場合がある。高電圧電源接地帰路接触パッド 620 及び 622 は、ダイ 600 の半導体基板 640 に直接電気的に接続されていない。高電圧電源接触パッド 618 及び 624 ならびに高電圧電源接地帰

50

路接触パッド620及び622を最も内側の接触パッドとして有する接触パッドのこの特定の順序によれば、ダイ600への電力供給を向上させることができる。第1の列602の下部及び第2の列604の上部に高電圧電源接地帰路接触パッド620及び622をそれぞれ有することにより、製造の信頼性を向上させ、インク短絡保護を向上させることができる。

【0040】

論理リセット接触パッド626は、ダイ600の動作状態を制御するための論理リセット入力として使用される場合がある。論理電力供給接触パッド628は、ダイ600への論理電力（例えば、5.6Vのような約1.8V~1.5V）の供給に使用される場合がある。モード接触パッド630は、ダイ600の設定モード（すなわち、機能モード）を有効/無効にするアクセスを制御するための論理入力として使用される場合がある。発射接触パッド632は、データ接触パッド610からロードされたデータをラッチし、ダイ600の流体作動装置又はメモリ要素を有効にするための論理入力として使用される場合がある。

10

【0041】

ダイ600は、長さ642（Y軸に沿って）、厚さ644（Z軸に沿って）、及び幅646（X軸に沿って）を有する細長い基板640を含む。一例において、長さ642は、幅646の少なくとも20倍である。幅646は、1mm以下であってもよいし、厚さ644は、500ミクロン（マイクロメートル）未満であってもよい。流体作動装置608（例えば、流体作動ロジック）及び接触パッド610~632は、細長い基板640上に設けられ、細長い基板の長さ642に沿って配置される。流体作動装置608は、細長い基板640の長さ642よりも短いスワス652を有する。一例において、スワスの長さ652は、少なくとも1.2cmである。接触パッド610~632は、流体作動ロジックに電気的に結合される場合がある。接触パッドの第1の列602は、細長い基板640の第1の長手方向端部648の近くに配置される場合がある。接触パッドの第2の列604は、第1の長手方向端部648とは反対側の細長い基板640の第2の長手方向端部650の近くに配置される場合がある。

20

【0042】

図10は、流体噴射システム700の一例を示すブロック図である。流体噴射システム700は、プリントヘッドアセンブリ702のような流体噴射アセンブリと、インク供給アセンブリ710のような流体供給アセンブリとを含む。図示の例では、流体噴射システム700は、サービスステーションアセンブリ704と、キャリッジアセンブリ716と、印刷媒体搬送アセンブリ718と、電子制御装置720とをさらに含む。以下の説明は、インクに関する流体処理のためのシステム及びアセンブリの例を提供するが、開示されたシステム及びアセンブリは、インク以外の流体の処理にも適用可能である。

30

【0043】

プリントヘッドアセンブリ702は、図9A及び図9Bを参照して上で図示説明された少なくとも1つのプリントヘッド又は流体噴射ダイ600を含み、これは、複数のオリフィス又はノズル608を通してインク又は流体の液滴を噴射する。一例において、液滴は、印刷媒体724に印刷するために、印刷媒体724のような媒体に向けられる。一例において、印刷媒体724は、紙、カードストック、OHPフィルム、マイラー、布のような任意のタイプの適当なシート材料を含む。別の例では、印刷媒体724は、粉末床のような3次元（3D）印刷用の媒体、又は、リザーバ若しくは容器のようなバイオプリンティング及び/又は新薬発見試験用の媒体を含む。一例において、ノズル608は、少なくとも1つの列又はアレイを成して配置され、プリントヘッドアセンブリ702と印刷媒体724が互いに相対的に移動されるときに、ノズル608からのインクの適当に順序付けられた噴射により、文字、記号、及び/又は他のグラフィックス又は画像が、印刷媒体724に印刷される。

40

【0044】

インク供給アセンブリ710は、プリントヘッドアセンブリ702にインクを供給し、

50

インクを貯蔵するためのリザーバ712を含む。したがって、一例において、インクは、リザーバ712からプリントヘッドアセンブリ702へと流れる。一例において、プリントヘッドアセンブリ702及びインク供給アセンブリ710は、インクジェット又は流体ジェットプリントカートリッジ又はペンと一緒に収容されている。別の例では、インク供給アセンブリ710は、プリントヘッドアセンブリ702から分離されており、供給チューブ及び/又はバルブのようなインターフェース接続713を介してプリントヘッドアセンブリ702にインクを供給する。

【0045】

キャリッジアセンブリ716は、プリントヘッドアセンブリ702を印刷媒体搬送アセンブリ718に対して相対的に位置決めし、印刷媒体搬送アセンブリ718は、印刷媒体724をプリントヘッドアセンブリ702に対して相対的に位置決めする。したがって、プリントヘッドアセンブリ702と印刷媒体724との間の領域に、ノズル608に隣接して印刷ゾーン726が定義される。一例において、プリントヘッドアセンブリ702は、走査型プリントヘッドアセンブリであり、キャリッジアセンブリ716は、プリントヘッドアセンブリ702を印刷媒体搬送アセンブリ718に対して相対的に移動させる。別の例では、プリントヘッドアセンブリ702は、非走査型プリントヘッドアセンブリであり、キャリッジアセンブリ716は、プリントヘッドアセンブリ702を印刷媒体搬送アセンブリ718に対して所定の位置に固定する。

【0046】

サービスステーションアセンブリ704は、プリントヘッドアセンブリ702、より具体的には、ノズル608の機能を維持するために、プリントヘッドアセンブリ702のスピitting(吹き返し)、拭き取り、キャッピング、及び/又はブライミングを提供する。例えば、サービスステーションアセンブリ704は、余分なインクを拭き取り、ノズル608をクリーニングするために、定期的にプリントヘッドアセンブリ702上を通過するゴムブレード又はワイパーを含む場合がある。さらに、サービスステーションアセンブリ704は、不使用期間中にノズル608が乾燥するのを防ぐために、プリントヘッドアセンブリ702を覆うキャップを含む場合がある。さらに、サービスステーションアセンブリ704は、スピトゥーン(廃インクトレイ)を含む場合があり、プリントヘッドアセンブリ702は、その中にインクを噴射することで、リザーバ712が適当なレベルの圧力及び流動性を維持することを保証し、ノズル608が詰まったりノズル608からインクが垂れたりしないことを保証する場合がある。サービスステーションアセンブリ704の機能には、サービスステーションアセンブリ704とプリントヘッドアセンブリ702との間の相対運動も含まれる場合がある。

【0047】

電子制御装置720は、通信経路703を介してプリントヘッドアセンブリ702と通信し、通信経路705を介してサービスステーションアセンブリ704と通信し、通信経路717を介してキャリッジアセンブリ716と通信し、通信経路719を介して印刷媒体搬送アセンブリ718と通信する。一例において、プリントヘッドアセンブリ702がキャリッジアセンブリ716に取り付けられている場合、電子制御装置720とプリントヘッドアセンブリ702は、通信経路701を介してキャリッジアセンブリ716経由で通信することができる。一実施形態において、電子制御装置720はさらに、新しい(又は使用済みの)インク供給源を検出することができるように、インク供給アセンブリ710とも通信する場合がある。

【0048】

電子制御装置720は、コンピュータのようなホストシステムからデータ728を受信し、データ728を一時的に記憶するためのメモリを含む場合がある。データ728は、電子、赤外線、光学的、又は他の情報転送経路に沿って流体噴射システム700に送信される場合がある。データ728は、例えば、印刷される文書及び/又はファイルに相当する。したがって、データ728は、流体噴射システム700の印刷ジョブを形成し、少なくとも1つの印刷ジョブコマンド及び/又はコマンドパラメータを含む。

10

20

30

40

50

【 0 0 4 9 】

一例において、電子制御装置 7 2 0 は、ノズル 6 0 8 からのインク滴の噴射のためのタイミング制御を含む、プリントヘッドアセンブリ 7 0 2 の制御を提供する。したがって、電子制御装置 7 2 0 は、印刷媒体 7 2 4 上に文字、記号、及び/又は他のグラフィックス又は画像を形成する、噴射されたインク滴のパターンを定義する。タイミング制御、したがって噴射されるインク滴のパターンは、印刷ジョブコマンド及び/又はコマンドパラメータによって決定される。一例において、電子制御装置 7 2 0 の一部を形成するロジック及び駆動回路は、プリントヘッドアセンブリ 7 0 2 上に配置される。別の例では、電子制御装置 7 2 0 の一部を形成するロジック及び駆動回路は、プリントヘッドアセンブリ 7 0 2 以外の場所に配置される。

10

【 0 0 5 0 】

特定の例が本明細書で図示説明されているが、本開示の範囲から逸脱することなく、図示説明された特定の例の代わりに、様々な代替及び/又は均等の実施形態が使用されてもよい。この出願は、本明細書で説明した特定の例の如何なる改変や又は変形もカバーすることを意図している。したがって、本開示は、特許請求の範囲及びその均等によってのみ制限されることが意図されている。

20

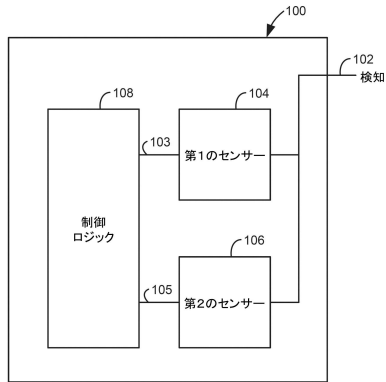
30

40

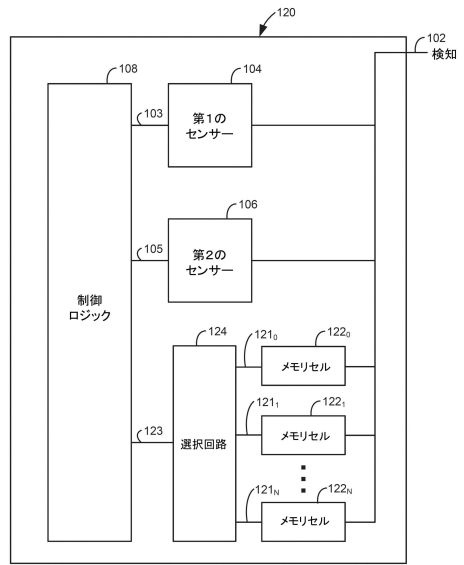
50

【図面】

【図 1 A】



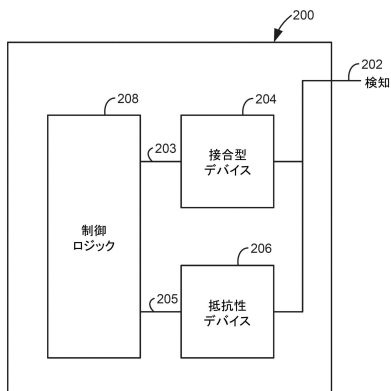
【図 1 B】



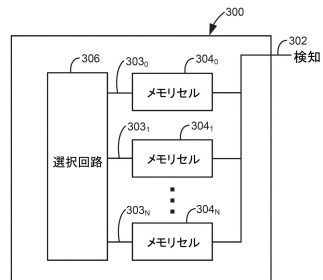
10

20

【図 2】



【図 3 A】

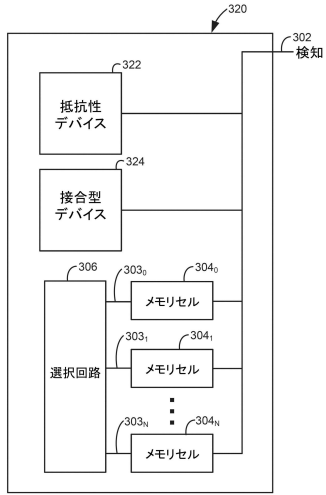


30

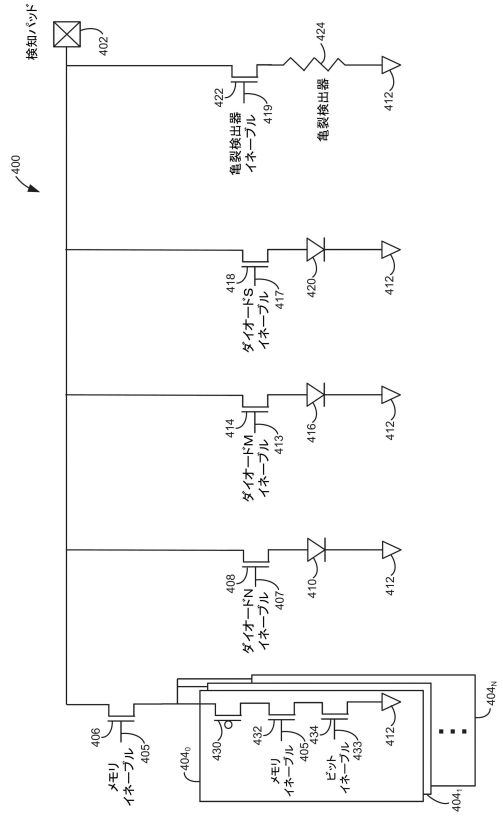
40

50

【図 3 B】



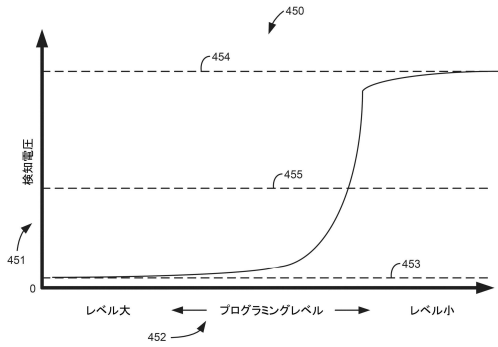
【図 4】



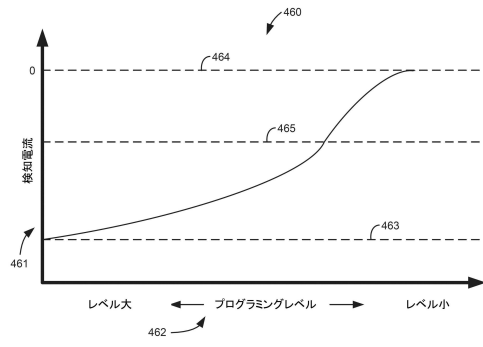
10

20

【図 5 A】



【図 5 B】

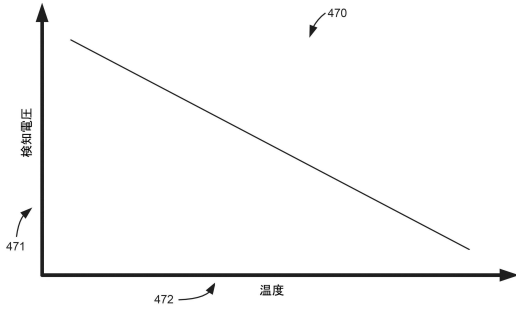


30

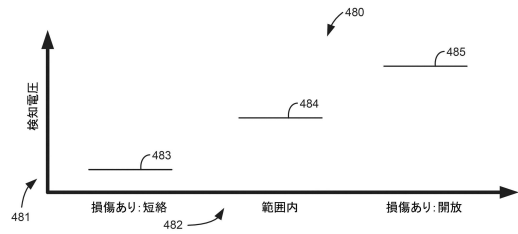
40

50

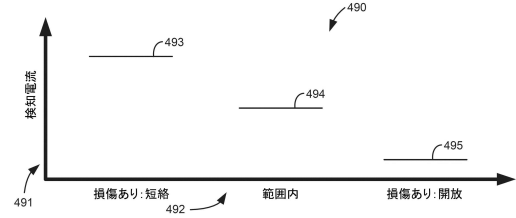
【図 6】



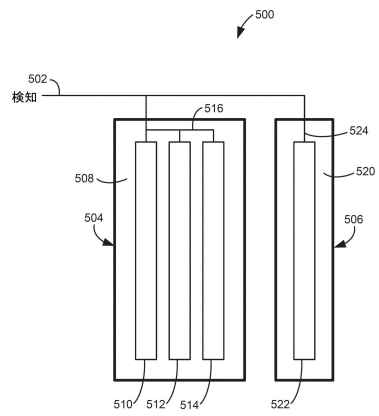
【図 7 A】



【図 7 B】



【図 8】



10

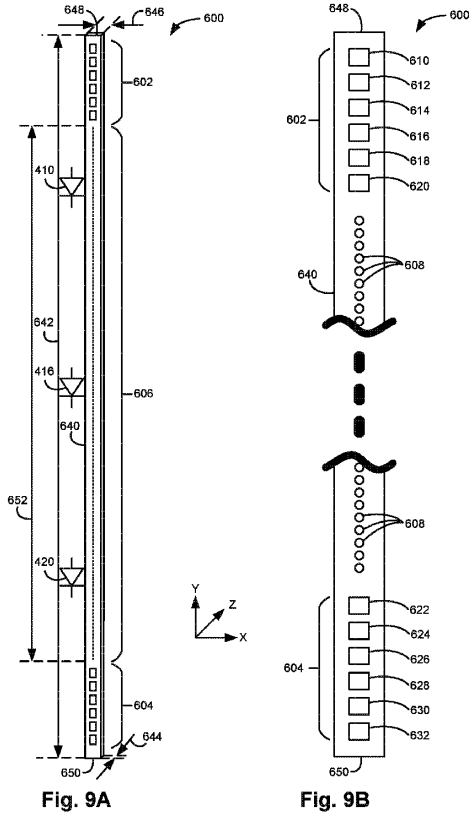
20

30

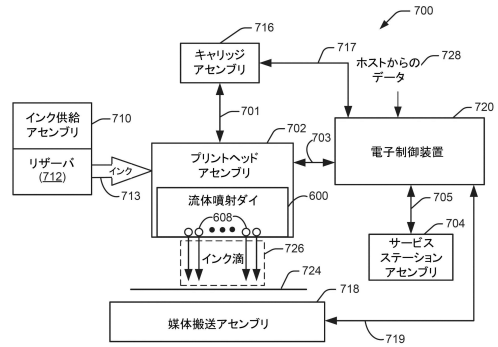
40

50

【 図 9 A - 9 B 】



【 図 1 0 】



10

20

30

40

50

フロントページの続き

- (72)発明者 ガードナー, ジェイムズ
アメリカ合衆国オレゴン州 9 7 3 3 0 - 4 2 4 1, コーバリス, ノースイースト・サークル・ブールバード・1 0 7 0
- (72)発明者 リン, スコット
アメリカ合衆国オレゴン州 9 7 3 3 0 - 4 2 4 1, コーバリス, ノースイースト・サークル・ブールバード・1 0 7 0
- (72)発明者 カンビー, マイケル
アメリカ合衆国オレゴン州 9 7 3 3 0 - 4 2 4 1, コーバリス, ノースイースト・サークル・ブールバード・1 0 7 0
- 審査官 牧島 元
- (56)参考文献 米国特許出願公開第 2 0 0 5 / 0 0 9 9 4 5 8 (U S , A 1)
米国特許第 0 8 8 8 8 2 2 6 (U S , B 1)
特開 2 0 0 4 - 0 5 0 6 3 7 (J P , A)
国際公開第 2 0 1 8 / 1 5 6 6 1 7 (W O , A 2)
米国特許出願公開第 2 0 1 7 / 0 1 2 0 5 9 0 (U S , A 1)
特表 2 0 1 7 - 5 3 3 1 2 6 (J P , A)
- (58)調査した分野 (Int.Cl., D B 名)
B 4 1 J 2 / 0 1 - 2 / 2 1 5