

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 26 年 5 月 22 日 (2014.5.22)

【公開番号】特開 2012-222182 (P2012-222182A)

【公開日】平成 24 年 11 月 12 日 (2012.11.12)

【年通号数】公開・登録公報 2012-047

【出願番号】特願 2011-87048 (P2011-87048)

【国際特許分類】

H 0 1 L 21/3205 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 23/522 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

【F I】

H 0 1 L 21/88 S

H 0 1 L 21/88 J

H 0 1 L 21/90 B

H 0 1 L 27/04 D

【手続補正書】

【提出日】平成 26 年 4 月 2 日 (2014.4.2)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁層を介して積層された、第 1 の半導体基体及び第 2 の半導体基体と、  
 前記第 1 の半導体基体に形成され、信号線とグラウンドとを含む第 1 の伝送線路と、  
 前記第 2 の半導体基体に形成され、信号線とグラウンドとを含む第 2 の伝送線路と、  
 ビアホール内に形成された導体層から成り、前記第 1 の伝送線路の信号線及び前記第 2 の伝送線路の信号線に接続された、信号線用の第 1 のビア層と、  
 ビアホール内に形成された導体層から成り、前記第 1 の伝送線路のグラウンド及び前記第 2 の伝送線路のグラウンドに接続された、グラウンド用の第 1 のビア層と、  
 ビアホール内に形成された導体層から成り、前記第 1 の伝送線路又は / 及び前記第 2 の伝送線路のグラウンドに接続され、かつ、前記信号線用の第 1 のビア層に対向して形成された帯状のビア層を含む、グラウンド用の第 2 のビア層とを有する  
 半導体装置。

【請求項 2】

前記第 2 のビア層は、前記グラウンド用の第 1 のビア層よりも浅く形成されている、請求項 1 に記載の半導体装置。

【請求項 3】

前記グラウンド用の第 1 のビア層に対して、前記第 2 のビア層とは反対の側に、ビアホール内に形成された導体層から成り、前記第 2 の伝送線路のグラウンドに接続された、グラウンド用の第 3 のビア層をさらに有する、請求項 1 又は請求項 2 に記載の半導体装置。

【請求項 4】

前記第 1 の伝送線路及び前記第 2 の伝送線路がいずれもコプレーナ線路である、請求項 1 ~ 請求項 3 のいずれか 1 項に記載の半導体装置。

**【請求項 5】**

前記第 1 の伝送線路及び前記第 2 の伝送線路のうち、一方がコプレーナ線路であり、他方がマイクロストリップ線路である、請求項 1 ～請求項 3 のいずれか 1 項に記載の半導体装置。

**【請求項 6】**

前記第 1 の伝送線路及び前記第 2 の伝送線路がいずれもマイクロストリップ線路である、請求項 1 ～請求項 3 のいずれか 1 項に記載の半導体装置。

**【請求項 7】**

前記第 1 の伝送線路の特性インピーダンス  $Z_a$  と、前記第 2 の伝送線路の特性インピーダンス  $Z_b$  とに対して、前記信号線用のビア層と前記第 2 のビア層とを含むビア部の特性インピーダンスが、 $(Z_a \times Z_b)$  である、請求項 1 ～請求項 6 のいずれか 1 項に記載の半導体装置。

**【手続補正 2】**

**【補正対象書類名】明細書**

**【補正対象項目名】0039**

**【補正方法】変更**

**【補正の内容】**

**【0039】**

図 1A ～図 1C に示すように、下層の第 1 の半導体基体 11 の上に、コプレーナ線路の中央の信号線 12 と左右 2 本のグラウンド線 13 とが形成されている。また、上層の第 2 の半導体基体 21 の上に、コプレーナ線路の中央の信号線 22 と左右 2 本のグラウンド線 23 とが形成されている。

下層の第 1 の半導体基体 11 と、上層の第 2 の半導体基体 21 とは、絶縁層 14 を介して積層されている。

そして、第 1 の半導体基体 11 上の信号線 12 と、第 2 の半導体基体 21 上の信号線 22 とは、第 2 の半導体基体 21 及び絶縁層 14 を貫通する第 1 のビア層 15 によって、接続されている。同様に、第 1 の半導体基体 11 上のグラウンド線 13 と、第 2 の半導体基体 21 上のグラウンド線 23 とは、第 2 の半導体基体 21 及び絶縁層 14 を貫通する第 1 のビア層 15 によって、接続されている。

**【手続補正 3】**

**【補正対象書類名】明細書**

**【補正対象項目名】0051**

**【補正方法】変更**

**【補正の内容】**

**【0051】**

次に、レジストマスク 31 の開口部より、上層の第 2 の半導体基体 21 及び絶縁層 14 をエッチングする。これにより、図 5A ～図 5C に示すように、下層のコプレーナ線路（信号線 12 とグラウンド線 13）に達する深いビアホール 32 と、絶縁層 14 の途中まで達する浅いビアホール 33 とを、それぞれ形成する。

このとき、浅いビアホール 33 は、予め絶縁層 14 内に形成されたエッチングストッパを用いて、エッチングストッパに達するまで形成することが好ましい。このエッチングストッパとしては、絶縁層 14 内の配線層や、絶縁層 14 の他の部分に対してエッチング選択性を有する絶縁層（例えば、酸化シリコン層に対する窒化シリコン層等）を、使用することができる。

**【手続補正 4】**

**【補正対象書類名】明細書**

**【補正対象項目名】0065**

**【補正方法】変更**

**【補正の内容】**

**【0065】**

次に、レジストマスク 3 4 の開口部より、上層の第 2 の半導体基体 2 1 及び絶縁層 1 4 をエッチングする。これにより、図 9 A ~ 図 9 C に示すように、下層のコプレーナ線路（信号線 1 2 とグラウンド線 1 3）に達する深いビアホール 3 2 と、絶縁層 1 4 の途中まで達する浅いビアホール 3 3, 3 5 とを、それぞれ形成する。浅いビアホール 3 3, 3 5 のうち、ビアホール 3 3 は第 2 のビア層 1 6 に対応し、ビアホール 3 5 は第 3 のビア層 1 7 に対応する。

このとき、浅いビアホール 3 3, 3 5 は、予め絶縁層 1 4 内に形成されたエッチングストップパを用いて、エッチングストップパに達するまで形成することが好ましい。このエッチングストップパとしては、絶縁層 1 4 内の配線層や、絶縁層 1 4 の他の部分に対してエッチング選択性を有する絶縁層（例えば、酸化シリコン層に対する窒化シリコン層等）を、使用することができる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 3

【補正方法】変更

【補正の内容】

【0 0 9 3】

なお、この第 4 の実施の形態の構成を変形して、第 1 及び第 2 の実施の形態と同様に、上層の伝送線路と下層の伝送線路がそれぞれ逆方向に延びる構成とすることも可能である。その場合には、帯状のビア層 1 0 8 は、帯状のビア層 1 0 8 を含む断面に存在する信号線（下層の信号線 1 0 2、或いは、上層の信号線 1 1 2）と絶縁されるように、形成する。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 5

【補正方法】変更

【補正の内容】

【0 0 9 5】

また、第 3 のビア層 1 0 7 及び帯状のビア層 1 0 8 を、同じ深さとして、かつ図 1 2 B よりも浅くして、下層のグラウンド線 1 0 9 には接続されていない構成（先の実施の形態の浅いビア層 1 6, 1 7 と同様の構成）とすることも可能である。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 6

【補正方法】変更

【補正の内容】

【0 0 9 6】

上述の本実施の形態の構成によれば、信号線 1 0 2, 1 1 2 を接続する第 1 のビア層 1 0 5 に対して、他の断面に、グラウンド線 1 0 9 に接続された第 3 のビア層 1 0 7 及び、第 3 のビア層 1 0 7 を繋ぐ帯状のビア層 1 0 8 が形成されている。

これにより、他の断面に形成された第 3 のビア層 1 0 7 及び帯状のビア層 1 0 8 により、信号線 1 0 2, 1 1 2 を接続する第 1 のビア層 1 0 5 に対するグラウンドを強化することができる。

これにより、第 1 のビア層 1 0 5 から外部への電磁波の放射を抑制することができるので、周辺回路を安定して動作させることができる。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0 1 0 0

【補正方法】変更

【補正の内容】

## 【 0 1 0 0 】

なお、本開示は以下のような構成も取ることができる。

- ( 1 ) 絶縁層を介して積層された、第 1 の半導体基体及び第 2 の半導体基体と、前記第 1 の半導体基体に形成され、信号線とグラウンドとを含む第 1 の伝送線路と、前記第 2 の半導体基体に形成され、信号線とグラウンドとを含む第 2 の伝送線路と、ビアホール内に形成された導体層から成り、前記第 1 の伝送線路の信号線及び前記第 2 の伝送線路の信号線に接続された、信号線用のビア層と、ビアホール内に形成された導体層から成り、前記第 1 の伝送線路のグラウンド及び前記第 2 の伝送線路のグラウンドに接続された、グラウンド用の第 1 のビア層と、ビアホール内に形成された導体層から成り、前記第 1 の伝送線路又は前記第 2 の伝送線路のグラウンドに接続され、かつ、前記信号線用のビア層に対向して形成された帯状のビア層を含む、グラウンド用の第 2 のビア層とを含む半導体装置。
- ( 2 ) 前記第 2 のビア層は、前記第 1 のビア層よりも浅く形成されている、前記 ( 1 ) に記載の半導体装置。
- ( 3 ) 前記第 1 のビア層に対して、前記第 2 のビア層とは反対の側に、ビアホール内に形成された導体層から成り、前記第 2 の伝送線路のグラウンドに接続された、グラウンド用の第 3 のビア層をさらに含む、前記 ( 1 ) 又は ( 2 ) に記載の半導体装置。
- ( 4 ) 前記第 1 の伝送線路及び前記第 2 の伝送線路がいずれもコプレーナ線路である、前記 ( 1 ) から ( 3 ) のいずれかに記載の半導体装置。
- ( 5 ) 前記第 1 の伝送線路及び前記第 2 の伝送線路のうち、一方がコプレーナ線路であり、他方がマイクロストリップ線路である、前記 ( 1 ) から ( 3 ) のいずれかに記載の半導体装置。
- ( 6 ) 前記第 1 の伝送線路及び前記第 2 の伝送線路がいずれもマイクロストリップ線路である、前記 ( 1 ) から ( 3 ) のいずれかに記載の半導体装置。
- ( 7 ) 前記第 1 の伝送線路の特性インピーダンス  $Z_a$  と、前記第 2 の伝送線路の特性インピーダンス  $Z_b$  とに対して、前記信号線用のビア層と前記第 2 のビア層とを含むビア部の特性インピーダンスが、 $( Z_a \times Z_b )$  である、前記 ( 1 ) から ( 6 ) のいずれかに記載の半導体装置。