



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201030934 A1

(43)公開日：中華民國 99 (2010) 年 08 月 16 日

(21)申請案號：098134984

(22)申請日：中華民國 98 (2009) 年 10 月 15 日

(51)Int. Cl. : *H01L25/065 (2006.01)* *H01L23/60 (2006.01)*

(30)優先權：2008/10/15 美國 12/251,802

(71)申請人：高通公司 (美國) QUALCOMM INCORPORATED (US)
美國

(72)發明人：湯姆斯 湯瑪士 R TOMS, THOMAS R. (US) ; 潔莉理賽娜麗 瑞莎
JALILIZEINALI, REZA (US) ; 古錫昆 GU, SHIQUN (US)

(74)代理人：陳長文

申請實體審查：有 申請專利範圍項數：25 項 圖式數：6 共 25 頁

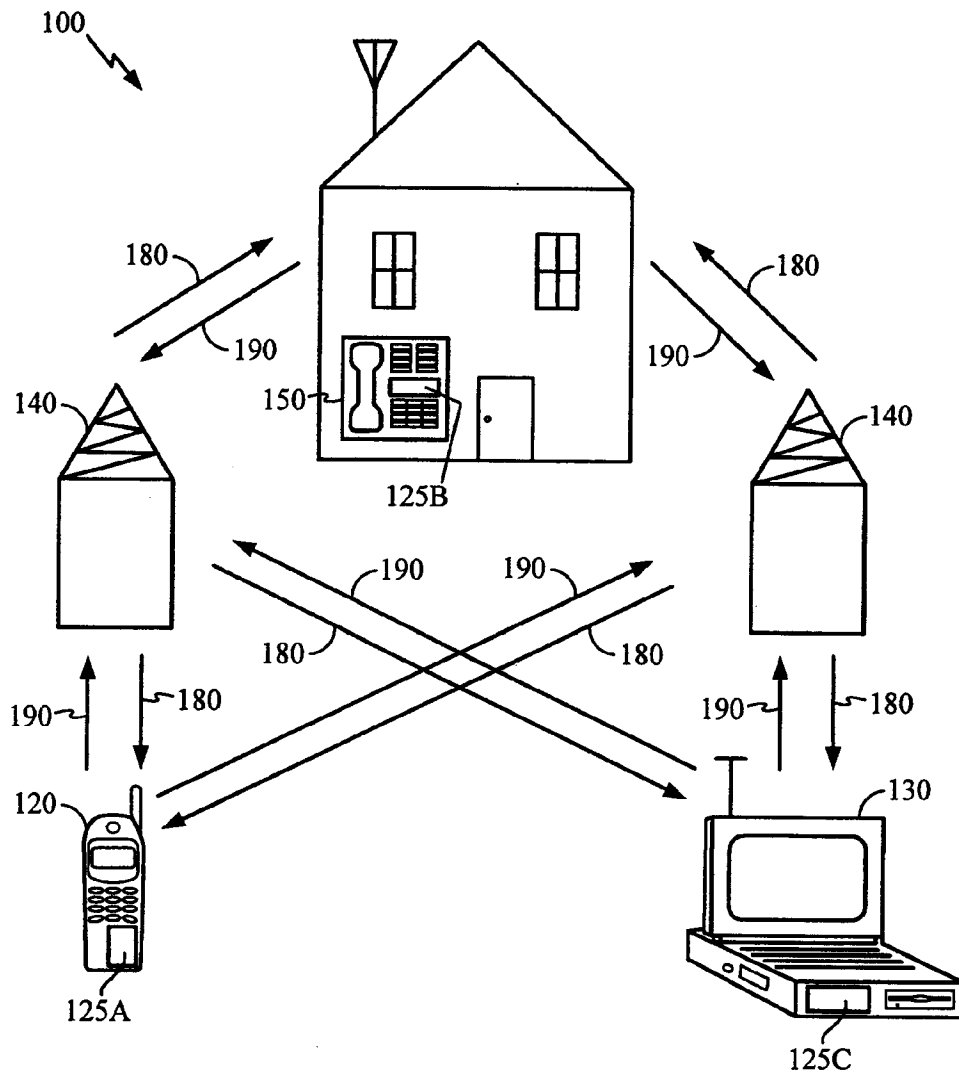
(54)名稱

用於堆疊式積體電路之靜電放電防護

ELECTROSTATIC DISCHARGE (ESD) SHIELDING FOR STACKED ICS

(57)摘要

一種未經裝配之堆疊式 IC 裝置包括一未經裝配層疊。該未經裝配之堆疊式 IC 裝置亦包括一第一未經圖案化層，其在該未經裝配層疊上。該第一未經圖案化層保護該未經裝配層疊免受 ESD 事件。



100：無線通信系統

120：遠端單元

125A：IC 裝置

125B：IC 裝置

125C：IC 裝置

130：遠端單元

140：基地台

150：遠端單元

180：前向鏈路信號

190：反向鏈路信號



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201030934 A1

(43)公開日：中華民國 99 (2010) 年 08 月 16 日

(21)申請案號：098134984

(22)申請日：中華民國 98 (2009) 年 10 月 15 日

(51)Int. Cl. : *H01L25/065 (2006.01)* *H01L23/60 (2006.01)*

(30)優先權：2008/10/15 美國 12/251,802

(71)申請人：高通公司 (美國) QUALCOMM INCORPORATED (US)
美國

(72)發明人：湯姆斯 湯瑪士 R TOMS, THOMAS R. (US) ; 潔莉理賽娜麗 瑞莎
JALILIZEINALI, REZA (US) ; 古錫昆 GU, SHIQUN (US)

(74)代理人：陳長文

申請實體審查：有 申請專利範圍項數：25 項 圖式數：6 共 25 頁

(54)名稱

用於堆疊式積體電路之靜電放電防護

ELECTROSTATIC DISCHARGE (ESD) SHIELDING FOR STACKED ICS

(57)摘要

一種未經裝配之堆疊式 IC 裝置包括一未經裝配層疊。該未經裝配之堆疊式 IC 裝置亦包括一第一未經圖案化層，其在該未經裝配層疊上。該第一未經圖案化層保護該未經裝配層疊免受 ESD 事件。

六、發明說明：

【發明所屬之技術領域】

本發明大體上係關於堆疊式積體電路(IC)。更特定地，本發明係關於防護堆疊式IC免受靜電放電。

【先前技術】

靜電放電(ESD)事件在日常生活中十分常見，且一些較大的放電可由人類感官偵測到。較小放電不被人類感官所察覺，因為放電強度與放電發生於之表面積的比率極小。

在過去的幾十年裏，IC已以一難以置信之速率減小。藉由實例說明之，IC中之電晶體已減小至45 nm且很可能將繼續減小。當電晶體尺寸減小時，電晶體周圍之支援組件大體上亦減小。IC之減小使表面積減小。因此，隨著組件尺寸變小，給定放電強度與表面積之比率增加，且組件變得易受更大範圍之ESD事件影響。

當帶第一電荷之物件靠近或接觸帶第二、較低電荷之物件時，ESD事件發生。該電荷差作為單一事件而放電。發生電荷自第一物件至第二物件之快速轉移，使得兩物件帶大約相等之電荷。在具有較低電荷之物件為IC的狀況下，放電試圖找到通過IC之最小電阻的路徑。通常，此路徑流經互連件(interconnect)。此路徑中之不能夠耐受與該放電相關聯之能量的任一部分皆會遭受損壞。該損壞經常發生於閘極氧化物(gate oxide)中，其通常為IC中最易受放電影響之環節。當閘極氧化物損壞時，其通常自絕緣體改變為導體，使得IC不再如所需地起作用。ESD事件之替代損壞

機制包括擊穿直通矽通道(through silicon via)中之閘極氧化物而在裝置中產生短路，或熔融互連件中之金屬而在裝置中產生斷路。

進行積體電路製造之製造場所(fabrication site)具有成熟且完備之程序來防止在製造期間通過積體電路的ESD。舉例而言，使用設計規則來確保在製造期間不會聚集大電荷。按照慣例，亦將ESD保護性結構建置於基板中且連接至用於保護之裝置。此等結構消耗基板上之原本可用於作用電路(active circuitry)的相當大量之面積(對於每一ESD緩衝器為幾十至幾百平方微米)。然而，ESD事件仍可能在製造IC之過程期間發生。偵測IC中之該等損壞之位置係困難的，且在製造期間發生該損壞之最初跡象通常在最終產品未如所需起作用時出現。結果，大量時間及資源可能被花費在製造不能正確地起作用之裝置上。

在進一步推進IC能力方面之一最新發展為堆疊積體電路以形成3D結構或堆疊式IC。此允許將多個組件建置於獨立層疊(tier)中之單一晶片中。舉例而言，可將快取記憶體建置於微處理器之頂部上。所得堆疊式IC具有顯著較高之裝置密度及顯著更複雜之製造方法。預期堆疊式IC中之層疊至層疊(tier-to-tier)連接密度將超過 $100000/\text{cm}^2$ 。

對於堆疊式IC，製造商可在一製造場所處執行第一組IC製造過程，且將該IC層疊裝運至第二製造場所，該第二製造場所執行對第二層疊之第二組製造過程。第三場所可接著將該等層疊裝配成堆疊式IC。當積體電路之層疊離開製

造場所之受控環境時，其暴露於可使整個堆疊式IC毫無用處的潛在ESD事件的威脅下。在堆疊個別層疊(亦即，結合在一起以產生堆疊式IC)之前，該等層疊尤其易受ESD事件侵害。

因此，需要當在製造過程期間將堆疊式積體電路之個別層疊輸送至受控環境外時保護其免受ESD事件。

【發明內容】

根據本發明之一態樣，一種未經裝配之堆疊式IC裝置包括一未經裝配層疊。該未經裝配之堆疊式IC裝置亦包括一第一未經圖案化層，其位於該未經裝配層疊上。該第一未經圖案化層保護該未經裝配層疊免受ESD事件。

根據本發明之另一態樣，一種用於製造一堆疊式IC裝置之方法包括製造該堆疊式IC裝置之一層疊。該方法亦包括在輸送至一裝配廠之前將一未經圖案化層沈積於該層疊上。該未經圖案化層保護該層疊免受ESD事件。

根據本發明之又一態樣，一種用於製造一堆疊式IC裝置之方法包括改變一保護堆疊式IC裝置之一層疊免受ESD事件的未經圖案化層以允許該堆疊式IC裝置之該層疊被整合至該堆疊式IC裝置中。該方法亦包括將該層疊整合至該堆疊式IC裝置中。

根據本發明之另一態樣，一種未經裝配之堆疊式IC裝置包括用於在裝配該堆疊式IC裝置之前防護該未經裝配之堆疊式IC裝置免受ESD事件的構件。

前述已相當廣泛地概述了本發明之特徵及技術優點，以

便可更好地理解以下之實施方式。後文將描述形成本發明之申請專利範圍的標的之額外特徵及優點。彼等熟習此項技術者應瞭解，所揭示之概念及特定實施例可易於用作修改或設計用於進行本發明之相同目的之其他結構的基礎。熟習此項技術者亦應認識到，該等等效構造並不脫離在附加之申請專利範圍中所闡述之本發明的技術。當結合隨附諸圖而考慮時，自以下描述可更好地理解據信為本發明所特有之新穎特徵(關於其組織及操作方法)以及其他目的及優點。然而應明確理解，僅出於說明及描述之目的而提供諸圖中之每一者，且其並不意欲作為對本發明之限制的定義。

【實施方式】

為更完整地理解本發明，現結合隨附圖式參考以下描述。

圖1為展示可有利地使用本發明之一實施例的例示性無線通信系統100之方塊圖。為達成說明之目的，圖1展示三個遠端單元120、130及150，以及兩個基地台140。應認識到，典型之無線通信系統可具有更多遠端單元及基地台。遠端單元120、130及150包括IC裝置125A、125B及125C，其包括此處所揭示之電路。應認識到，含有IC之任何裝置亦可包括此處所揭示之電路，該等裝置包括基地台、切換裝置及網路設備。圖1展示自基地台140至遠端單元120、130及150之前向鏈路信號180，及自遠端單元120、130及150至基地台140之反向鏈路信號190。

在圖1中，遠端單元120經展示為一行動電話，遠端單元130經展示為一攜帶型電腦，且遠端單元150經展示為在一無線區域迴路系統中的一固定位置遠端單元。舉例而言，遠端單元可為行動電話、手持式個人通信系統(PCS)單元、諸如個人資料助理之攜帶型資料單元，或諸如儀錶讀取設備之固定位置資料單元。雖然圖1說明根據本發明之教示的遠端單元，但本發明不限於此等例示性所說明單元。如以下所描述，本發明可適合用於包括ESD保護方案之任何裝置。

現轉至圖2，將描述IC中之一ESD問題。圖2為展示電路晶粒及通過該電路之ESD路徑的方塊圖。裝置20包括具有作用側(active side)210之基板21。在作用側210上為摻雜區域212，其用於產生場效電晶體(FET)之PNP接面。由用於生產一特定積體電路之設計所規定之許多層建置於作用側210之頂部上。舉例而言，接觸層220可耦接至互連件222，互連件222可耦接至中間層224。中間層224可耦接至互連件226，互連件226可耦接至層疊至層疊連接件228。另外說明直通矽通道(TSV)214，其可耦接至接觸層220。

在處置及處理晶圓期間，與裝置20相比帶相對較高電荷之ESD源23可靠近或接觸基板21。舉例而言，ESD源23可接觸諸如層疊至層疊連接件228之曝露連接件。靠近或接觸到曝露連接件之後，ESD源23將放電至裝置20以達到平衡。將形成電流24以產生一完整電路。電流24將沿最小電阻之路徑通過裝置20。在本狀況下，此路徑可能通過層疊

至層疊連接件228、互連件226、中間層224、互連件222及接觸層220。電流24接著流經基板21至直通矽通道214且通過接觸層220、互連件222、中間層224、互連件226及層疊至層疊連接件228，從而與ESD源23一起產生閉合路徑。藉由之前所描述之機制，電流24之路徑中之任何物件可潛在地遭受損壞，從而可導致裝置20之故障。

現轉至圖3，將檢查用於防止由ESD事件造成之損壞的習知構件。為說明之目的，裝置30具有與裝置20類似之電路組態。藉由由連接件312連接至作用電路之ESD裝置310來實現防止由靜電放電造成之損壞。ESD裝置可為(例如)用於正向偏壓保護之二極體及用於反向偏壓保護之額外二極體。若靜電放電事件發生從而發送電流通過裝置30，則ESD裝置將產生最小電阻之路徑，其使電流轉向避開敏感組件且流向ESD裝置310。在裝置30中，減少由ESD事件造成之損壞，但代價為消耗了原本可用於作用電路之面積。另外，ESD裝置310在裝置操作期間經由漏電流而消耗電力。在由電池供電而操作之通信裝置中，此電力消耗可縮短裝置操作時間。另外，ESD裝置310為裝置30之組件上的寄生負載。

根據本發明之一態樣，藉由將一薄膜塗層沈積於裝置上來保護裝置及其組件，以使其在製造過程期間在處於受控環境之外時免受ESD損壞。塗層可為絕緣體(諸如，氧化矽、氮化矽或聚合物)、半導體(諸如，矽)或金屬(諸如，銅)。金屬或半導體塗層為由ESD事件引起之電流提供電阻

相對較低之路徑，藉此防止電流損壞保護層下之敏感組件。或者，絕緣塗層防止來自ESD事件之電流通過保護層下之組件。將進一步詳細描述塗層之若干實施例。

根據一實施例，使用絕緣保護層來保護裝置免受ESD事件。可用於絕緣保護層之一些材料包括氧化矽、氮化矽、聚合物、光阻或旋塗式玻璃(SOG)。保護層之厚度可基於電路設計及製造過程而變化。根據一實施例，層之厚度為100埃至50000埃。若需要額外之ESD保護，則可增加厚度。較厚之絕緣層可在經受崩潰(breakdown)且允許電流自ESD源流至裝置之前耐受較大之電位差。若ESD保護為足夠的且需要更快之製造過程，則層可較薄。在未來之處理中，較薄之絕緣層可更容易且更快速地移除或圖案化。在一實施例中，該層為足夠厚的以耐受輸送中的機械力。

轉至圖4，將描述絕緣體保護層之保護能力。圖4為展示用於使用絕緣保護層來防止由ESD事件造成之損壞的例示性配置的方塊圖。為說明之目的，裝置40具有與裝置20類似之組態。在完成對層疊至層疊連接件428之製造之後，將氧化層430沈積於裝置40上。氧化層430為未經圖案化的且保持為材料之連續層。

在絕緣保護層經沈積且將裝置輸送至第二受控環境(例如，測試與裝配廠)之後，在裝配堆疊式IC之前可移除絕緣保護層。根據一實施例，可使用諸如濕式或乾式蝕刻之可用方法來剝離(strip)該層。根據另一實施例，可對保護層進行圖案化以使得可與絕緣保護層下方之層疊至層疊連

接件形成接觸。在絕緣保護層中蝕刻出開口以顯露下方之層疊至層疊連接件。可接著將金屬接點沈積於經蝕刻之開口中。現將進一步詳細描述此等經蝕刻之開口。

圖5為展示用於在蝕刻處理之後使用絕緣保護層來防止由ESD事件造成之損壞的例示性配置的方塊圖。為說明之目的，裝置50具有與裝置40類似之組態。開口510經蝕刻至氧化層430中。可經由開口510形成與層疊至層疊連接件428之接觸，從而允許額外之層疊堆疊於層疊50上。

根據另一實施例，金屬保護層或半導體保護層可在受控環境之外保護裝置免受ESD事件。在該配置中，連接件之最終層未經圖案化，從而導致未經圖案化之金屬層保留在裝置之表面上。該層未經圖案化以使得由ESD事件引起之任何電流行進穿過保護層而非IC。在輸送至第二製造場所之後，由保護性金屬層圖案化出最終連接件。金屬可為(例如)銅或鋁，其取決於裝置設計。在一實施例中，使用諸如多晶矽之半導體材料。保護層之厚度應足夠厚以耐受輸送中的機械力且在電學上耐受預期由ESD源造成之電流密度。

轉至圖6，描述導電保護層之保護能力。圖6為展示用於使用導電保護層來防止由ESD事件造成之損壞的例示性配置的方塊圖。為說明之目的，裝置60具有與裝置20類似之組態。在此實例中，尚未製造層疊至層疊連接件428。替代地，保護性金屬層610保留在裝置60之表面上。若裝置60接觸ESD源62，則電流63形成，從而允許電流自ESD源

62流至裝置60。保護性金屬層610為最小電阻之路徑且電流63完全通過保護性金屬層610。因此，減少對保護性金屬層610下之組件的損壞。

在金屬保護層之狀況下，未對製造過程添加額外之成本或程序。通常經圖案化以形成互連件之金屬層未經圖案化以使得連續金屬層保留在晶粒之表面上。此金屬層用作保護層直至晶粒到達另一製造設施，當晶粒到達另一製造設施時將該層圖案化成互連件。在絕緣體保護層之狀況下，實施額外之程序及層，然而，此等層之額外成本由未在矽中製造ESD裝置所獲得之節省及在被占用之矽面積中的節省抵銷。

雖然已闡述具體電路，但熟習此項技術者應瞭解，並不需要所揭示之電路中的全部來實踐本發明。此外，未描述某些熟知電路以將論述之重點集中在本發明。

雖然已詳細描述本發明及其優點，但應理解在不脫離如隨附申請專利範圍所界定之本發明之技術的情況下，可在本文中進行各種改變、替代及變更。此外，本發明之範疇不意欲限制於說明書中所描述之過程、機器、製造、物質組成、手段、方法及步驟之特定實施例。如一般熟習此項技術者將易於自本發明瞭解的，可根據本發明利用目前現有或稍後將開發的執行與本文中所描述之相應實施例大體上相同之功能或達成與其大體上相同之結果的過程、機器、製造、物質組成、手段、方法或步驟。因此，隨附申請專利範圍意欲在其範疇中包括此等過程、機器、製造、

物質組成、手段、方法或步驟。

【圖式簡單說明】

圖1為展示可有利地使用本發明之一實施例的例示性無線通信系統之方塊圖。

圖2為展示電路晶粒及通過該電路之ESD路徑的方塊圖。

圖3為展示用於防止由ESD事件造成之損壞的習知配置的方塊圖。

圖4為展示用於使用絕緣保護層來防止由ESD事件造成之損壞的例示性配置的方塊圖。

圖5為展示用於在蝕刻處理之後使用絕緣保護層來防止由ESD事件造成之損壞的例示性配置的方塊圖。

圖6為展示用於使用導電保護層來防止由ESD事件造成之損壞的例示性配置的方塊圖。

【主要元件符號說明】

20	裝置
21	基板
23	ESD源
24	電流
30	裝置
40	裝置
50	裝置
60	裝置
62	ESD源

63	電 流
100	無 線 通 信 系 統
120	遠 端 單 元
125A	IC 裝 置
125B	IC 裝 置
125C	IC 裝 置
130	遠 端 單 元
140	基 地 台
150	遠 端 單 元
180	前 向 鏈 路 信 號
190	反 向 鏈 路 信 號
210	作 用 側
212	摻 雜 區 域
214	直 通 矽 通 道
220	接 觸 層
222	互 連 件
224	中 間 層
226	互 連 件
228	層 疊 至 層 疊 連 接 件
310	ESD 裝 置
312	連 接 件
428	層 疊 至 層 疊 連 接 件
430	氧 化 層
510	開 口
610	保 護 性 金 屬 層

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 98134984

※ 申請日： 98.10.15

※IPC 分類：H01L 25/065 (2006.01)
H01L 23/60 (2006.01)

一、發明名稱：(中文/英文)

用於堆疊式積體電路之靜電放電防護

ELECTROSTATIC DISCHARGE (ESD) SHIELDING FOR STACKED
ICS

二、中文發明摘要：

一種未經裝配之堆疊式IC裝置包括一未經裝配層疊。該未經裝配之堆疊式IC裝置亦包括一第一未經圖案化層，其在該未經裝配層疊上。該第一未經圖案化層保護該未經裝配層疊免受ESD事件。

三、英文發明摘要：

An unassembled stacked IC device includes an unassembled tier. The unassembled stacked IC device also includes a first unpatterned layer on the unassembled tier. The first unpatterned layer protects the unassembled tier from ESD events.

七、申請專利範圍：

1. 一種未經裝配之堆疊式IC裝置，其包含：
 - 一未經裝配層疊；及
 - 一第一未經圖案化層，其位於該未經裝配層疊上，該第一未經圖案化層保護該未經裝配層疊免受ESD事件。
2. 如請求項1之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層之厚度在100埃與50000埃之間。
3. 如請求項1之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層為一金屬層。
4. 如請求項3之未經裝配之堆疊式IC裝置，其進一步包含一第二未經圖案化層，其位於該第一未經圖案化層上以防止該第一未經圖案化層之氧化。
5. 如請求項3之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層可稍後經圖案化成層疊至層疊連接件。
6. 如請求項1之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層為一半導體層。
7. 如請求項6之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層可稍後經圖案化成層疊至層疊連接件。
8. 如請求項1之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層為一絕緣體層。
9. 如請求項8之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層可稍後經圖案化以曝露層疊至層疊連接件。
10. 如請求項8之未經裝配之堆疊式IC裝置，其中該第一未經圖案化層可稍後經移除以曝露層疊至層疊連接件。

11. 一種用於製造一堆疊式IC裝置之方法，其包含：

製造該堆疊式IC裝置之一層疊；及

在輸送至一裝配廠之前將一未經圖案化層沈積於該層疊上，該未經圖案化層保護該層疊免受ESD事件。

12. 如請求項11之方法，其中沈積該未經圖案化層包含：沈積一絕緣層。

13. 如請求項11之方法，其中沈積該未經圖案化層包含：沈積二氧化矽、氮化矽或聚合物中之一者。

14. 如請求項11之方法，其中沈積該未經圖案化層包含：沈積一導電層。

15. 如請求項11之方法，其中沈積該未經圖案化層包含：沈積一半導體層。

16. 一種用於製造一堆疊式IC裝置之方法，其包含：

改變一保護一堆疊式IC裝置之一層疊免受ESD事件的未經圖案化層，以允許該堆疊式IC裝置之該層疊被整合至該堆疊式IC裝置中；及

將該層疊整合至該堆疊式IC裝置中。

17. 如請求項16之方法，其中改變該未經圖案化層包含：對一絕緣體層進行圖案化。

18. 如請求項17之方法，其中改變該未經圖案化層包含：移除該未經圖案化層以曝露該堆疊式IC裝置之層疊至層疊連接件。

19. 如請求項17之方法，其中改變該未經圖案化層包含：對該未經圖案化層進行圖案化以曝露該堆疊式IC裝置之層

疊至層疊連接件。

20. 如請求項16之方法，其中改變該未經圖案化層包含：對一半導體層進行圖案化。
21. 如請求項20之方法，其中改變該未經圖案化層包含：對該未經圖案化層進行圖案化以產生層疊至層疊連接件。
22. 如請求項16之方法，其中改變該未經圖案化層包含：對一導體層進行圖案化。
23. 如請求項22之方法，其中改變該未經圖案化層包含：對該未經圖案化層進行圖案化以產生層疊至層疊連接件。
24. 一種未經裝配之堆疊式IC裝置，其包含用於在裝配該堆疊式IC裝置之前防護該未經裝配之堆疊式IC裝置免受ESD事件的構件。
25. 如請求項24之未經裝配之堆疊式IC裝置，其中，在裝配該堆疊式IC裝置之後，用於防護之該構件經組態成用於將一第一層疊連接至一第二層疊的構件。

八、圖式：

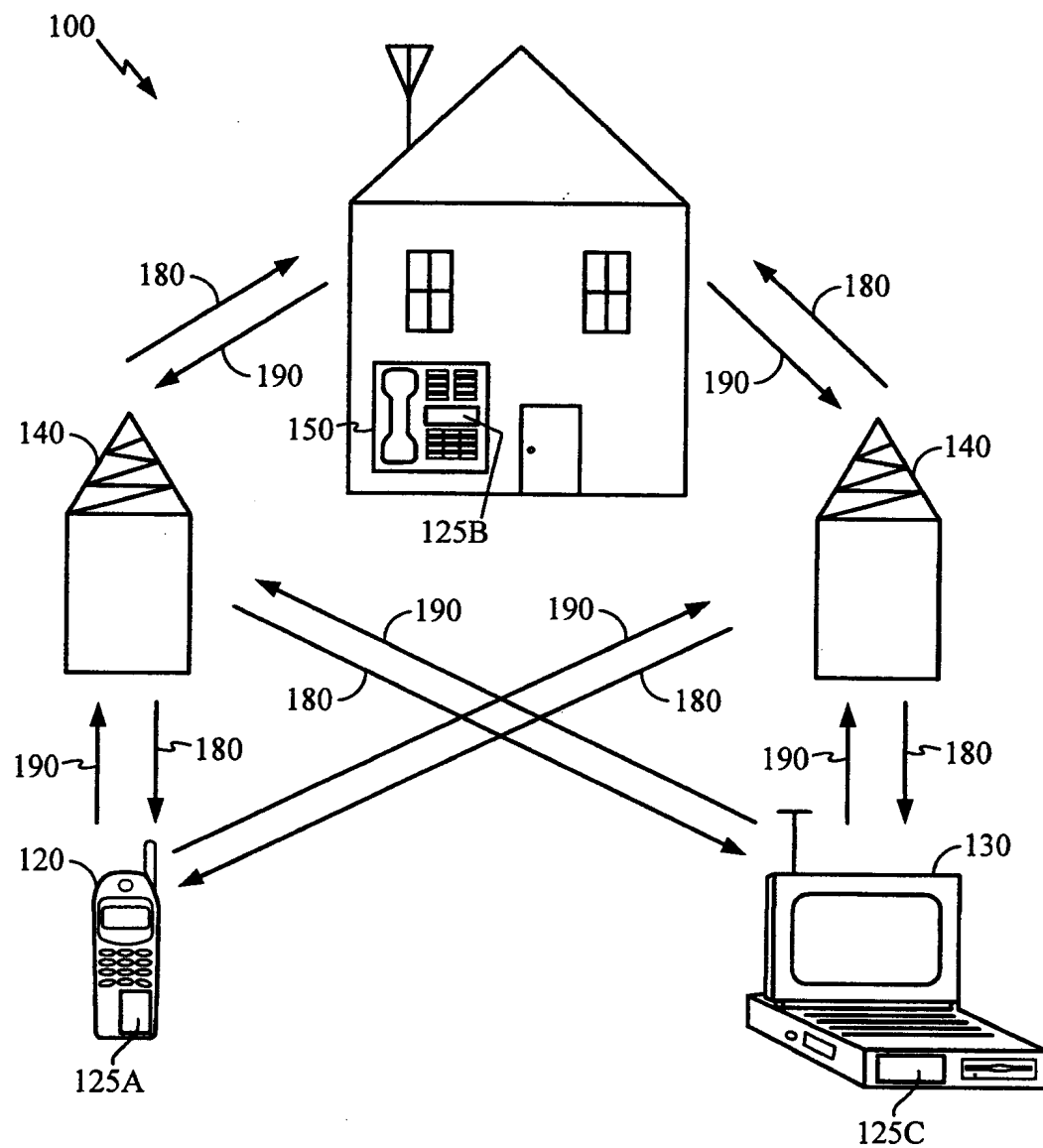


圖 1

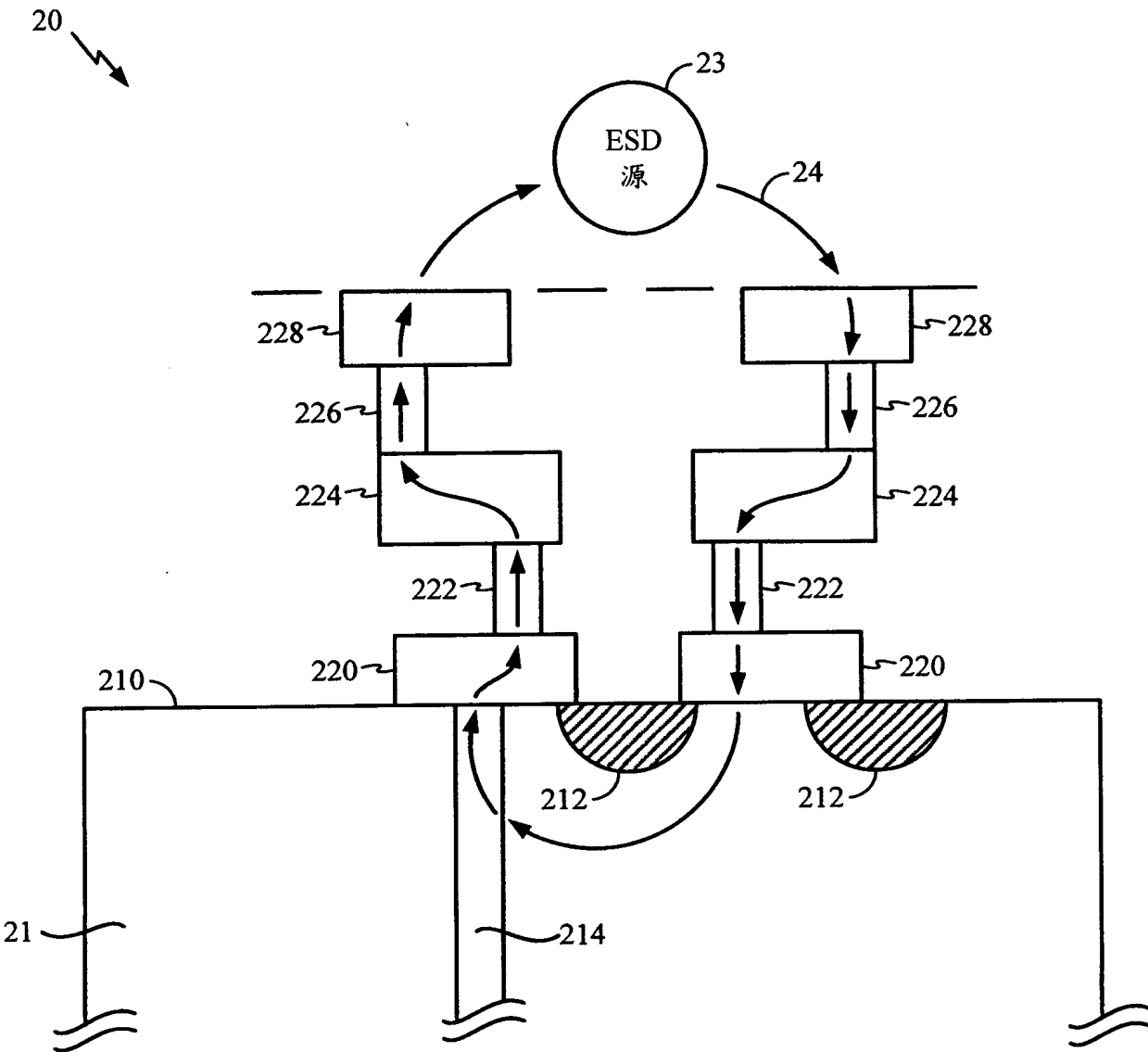


圖 2

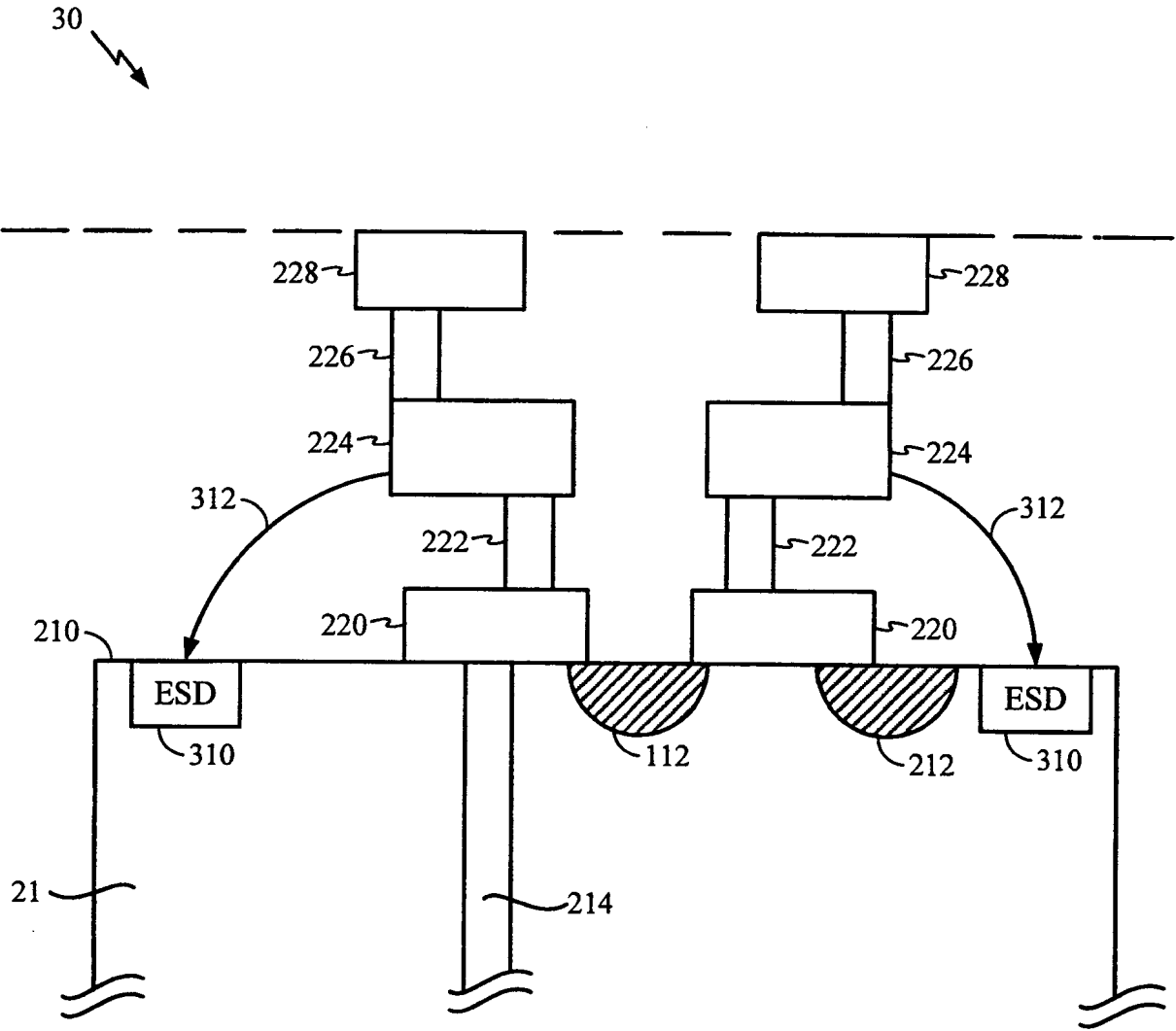


圖 3

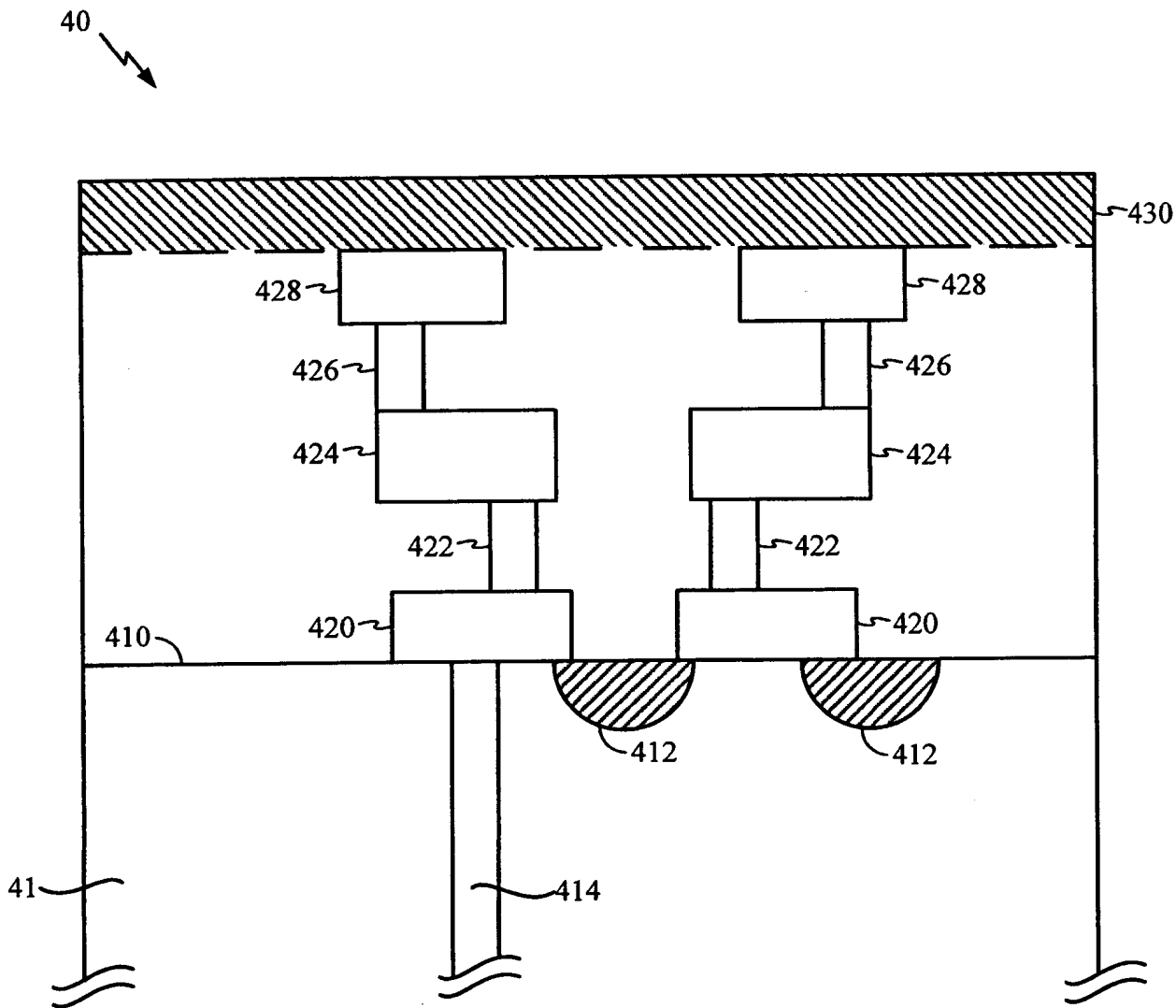


圖 4

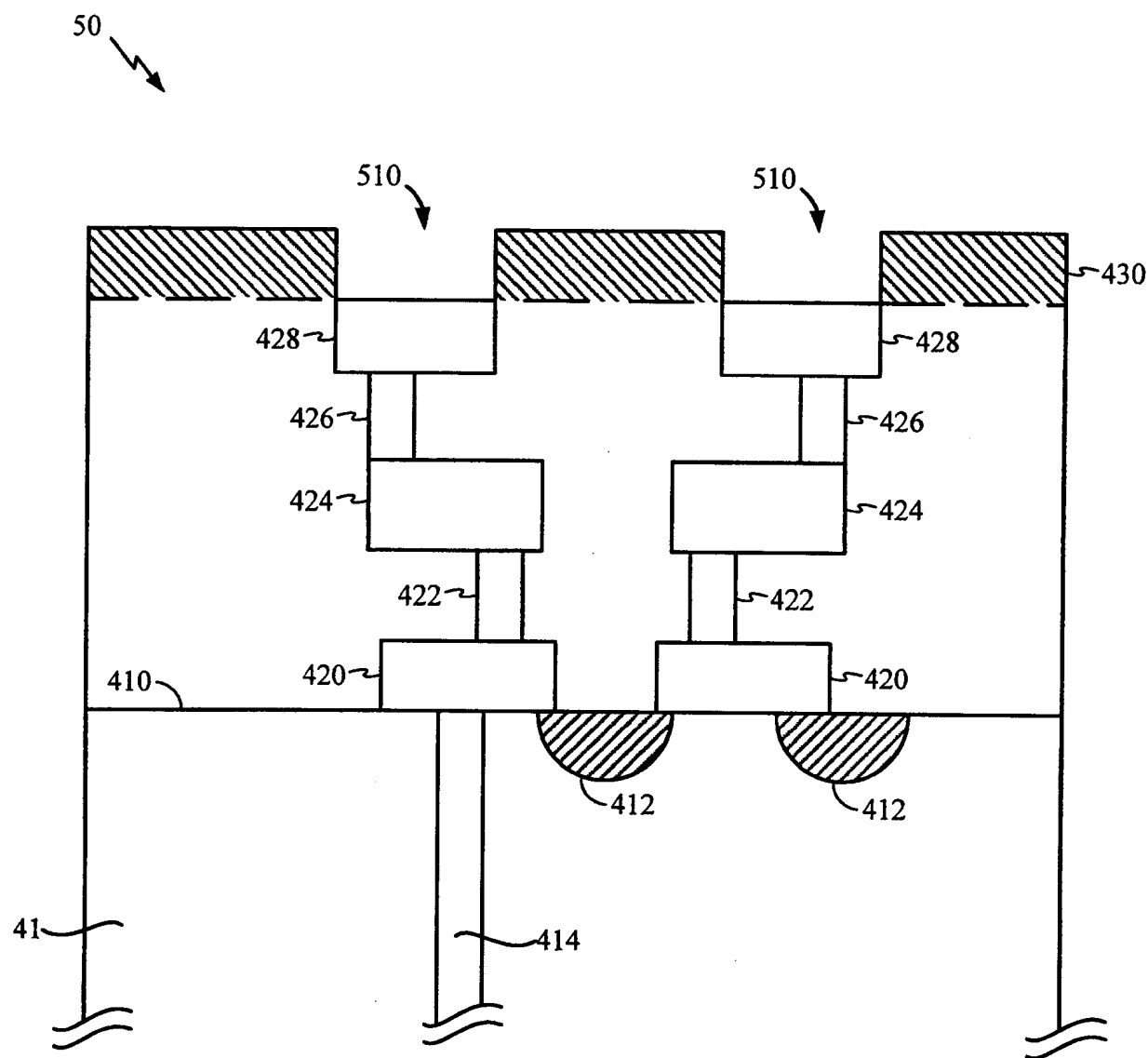


圖 5

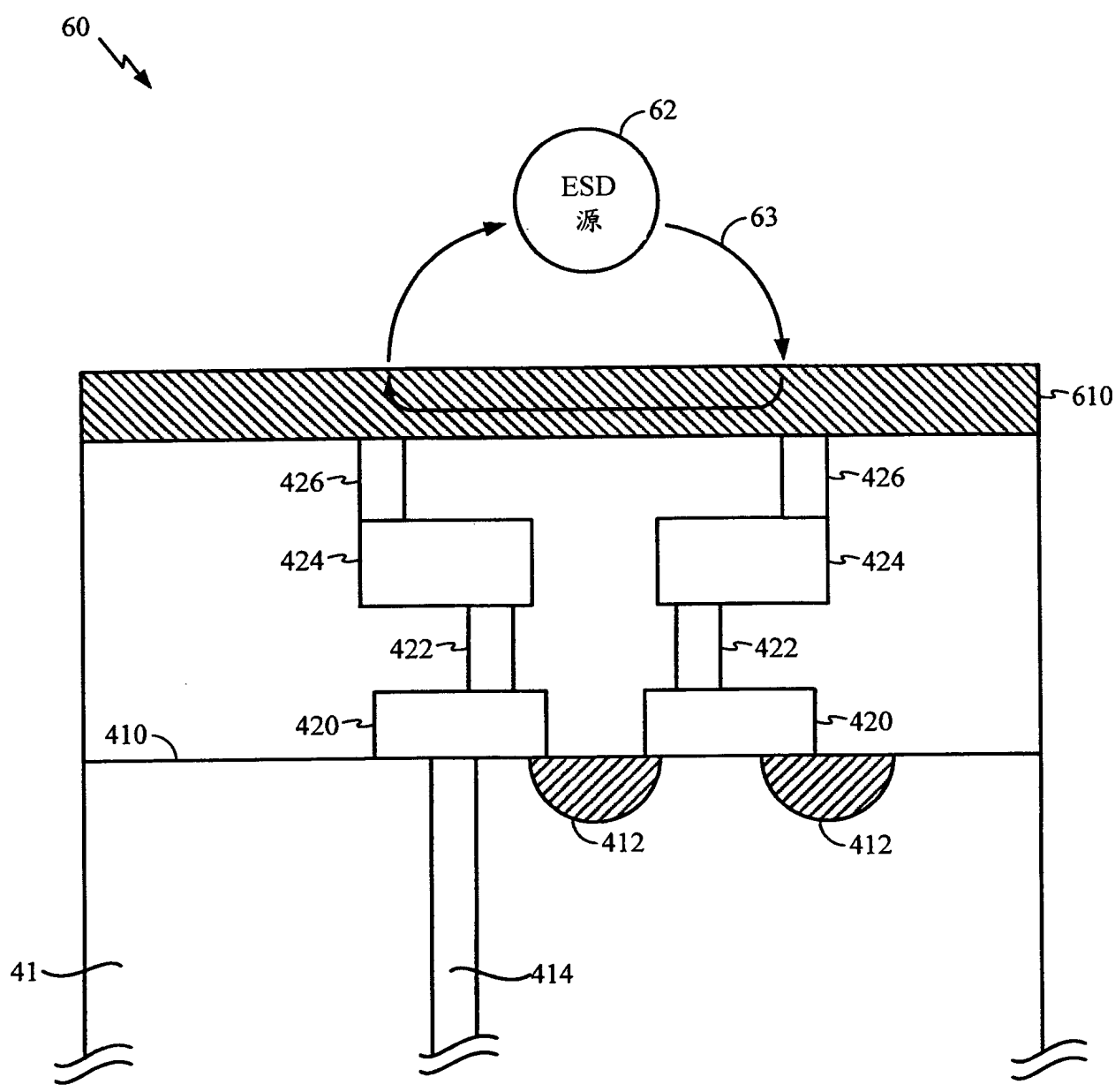


圖 6

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

100	無線通信系統
120	遠端單元
125A	IC裝置
125B	IC裝置
125C	IC裝置
130	遠端單元
140	基地台
150	遠端單元
180	前向鏈路信號
190	反向鏈路信號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)