



[12] 发明专利说明书

[21] ZL 专利号 02143753.X

[45] 授权公告日 2005 年 7 月 13 日

[11] 授权公告号 CN 1210814C

[22] 申请日 2002.8.23 [21] 申请号 02143753.X

[30] 优先权

[32] 2001.9.10 [33] JP [31] 274333/2001

[71] 专利权人 川崎雅司

地址 日本仙台市

共同专利权人 大野英男 夏普公司

[72] 发明人 川崎雅司 大野英男 小林和树

迫野郁夫

审查员 刘天飞

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 郑建晖

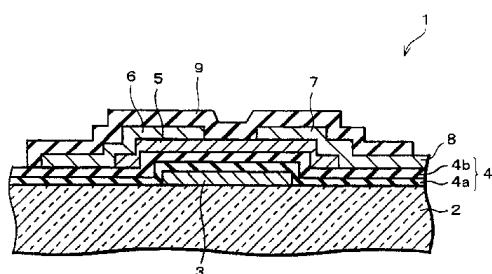
权利要求书 2 页 说明书 14 页 附图 8 页

[54] 发明名称 薄膜晶体管及矩阵显示装置

[57] 摘要

本发明涉及薄膜晶体管，它包括：用 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO 或用掺杂有取 1 价价数的元素或 Ni 的 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO 的半导体层；栅绝缘膜，它具有与栅电极形成接触面的由 SiN_x 构成的第 1 绝缘膜和夹在第 1 绝缘膜和上述半导体层中并与双方形成接触面的用以下氧化物的第 2 绝缘膜，即 SiO_2 、 Ta_2O_5 、 Al_2O_3 、 TiO_2 、 MgO 、 ZrO_2 、stab-ZrO₂、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 In_2O_3 、 La_2O_3 、 Sc_2O_3 、 Y_2O_3 或包括这些氧化物中至少 2 个的固溶体，或者第 2 绝缘膜使用 $KNbO_3$ 、 $KTaO_3$ 、 $BaTiO_3$ 、 $CaSnO_3$ 、 $CaZrO_3$ 、 $CdSnO_3$ 、 $SrHfO_3$ 、 $SrSnO_3$ 、 $SrTiO_3$ 、 $YScO_3$ 、 $CaHfO_3$ 、 $MgCeO_3$ 、 $SrCeO_3$ 、 $BaCeO_3$ 、 $SrZrO_3$ 、 $BaZrO_3$ 、 $LiGaO_2$ 、 $LiGaO_2$ 的混合晶系 ($Li_{1-(x+y)}Na_xK_y(Ga_{1-z}Al_z)O_2$) 或包括这些氧化物中至少 2 个的固溶体。本发明还涉及矩阵显示装

置，其呈矩阵状排列的转换元件由上述薄膜晶体管构成。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种薄膜晶体管，包括：

用 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO ，或者用掺杂有取 1 价价数的元素或 Ni

5 的 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO 的半导体层 (5)；

栅绝缘膜 (4)，具有与栅电极 (3) 形成接触面的并由 SiN_x 构成的第 1 绝缘膜 (4a) 以及夹在该第 1 绝缘膜 (4a) 和上述半导体层 (5) 中、与双方形成接触面的采用以下氧化物的第 2 绝缘膜 (4b)，即 SiO_2 、 Ta_2O_5 、 Al_2O_3 、 TiO_2 、 MgO 、 ZrO_2 、
stab-ZrO₂、CeO₂、K₂O、Li₂O、Na₂O、Rb₂O、In₂O₃、La₂O₃、Sc₂O₃、Y₂O₃ 或包括这些氧化物中至少 2 个的固溶体。

2. 如权利要求 1 所述的薄膜晶体管，其特征在于，还包括按交错型形成的、在其上形成上述半导体层 (5) 的用 $KNbO_3$ 、 $KTaO_3$ 、 $BaTiO_3$ 、 $CaSnO_3$ 、 $CaZrO_3$ 、 $CdSnO_3$ 、
 $SrHfO_3$ 、 $SrSnO_3$ 、 $SrTiO_3$ 、 $YScO_3$ 、 $CaHfO_3$ 、 $MgCeO_3$ 、 $SrCeO_3$ 、 $BaCeO_3$ 、 $SrZrO_3$ 、 $BaZrO_3$ 、
LiGaO₂、LiGaO₂ 的混合晶系 ($Li_{1-(x+y)}Na_xK_y$) ($Ga_{1-z}Al_z$) O₂ 或包括这些氧化物中至少 15 2 个的固溶体的基底层 (12)。

3. 一种薄膜晶体管，包括：

用 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO ，或者用掺杂有取 1 价价数的元素或 Ni 的 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO 的半导体层 (5)；

20 栅绝缘膜 (4)，具有与栅电极 (3) 形成接触面的并由 SiN_x 构成的第 1 绝缘膜 (4a) 以及夹在该第 1 绝缘膜 (4a) 和上述半导体层 (5) 中的、且与双方形成接触面的用 $KNbO_3$ 、 $KTaO_3$ 、 $BaTiO_3$ 、 $CaSnO_3$ 、 $CaZrO_3$ 、 $CdSnO_3$ 、 $SrHfO_3$ 、 $SrSnO_3$ 、 $SrTiO_3$ 、
 $YScO_3$ 、 $CaHfO_3$ 、 $MgCeO_3$ 、 $SrCeO_3$ 、 $BaCeO_3$ 、 $SrZrO_3$ 、 $BaZrO_3$ 、LiGaO₂、LiGaO₂ 的混合晶系 ($Li_{1-(x+y)}Na_xK_y$) ($Ga_{1-z}Al_z$) O₂ 或包括这些氧化物中至少 2 个的固溶体的第 2 绝缘膜 (4b)。

25 4. 如权利要求 3 所述的薄膜晶体管，其特征在于，还包括按交错型形成的、在其上形成上述半导体层 (5) 的用 $KNbO_3$ 、 $KTaO_3$ 、 $BaTiO_3$ 、 $CaSnO_3$ 、 $CaZrO_3$ 、 $CdSnO_3$ 、
 $SrHfO_3$ 、 $SrSnO_3$ 、 $SrTiO_3$ 、 $YScO_3$ 、 $CaHfO_3$ 、 $MgCeO_3$ 、 $SrCeO_3$ 、 $BaCeO_3$ 、 $SrZrO_3$ 、 $BaZrO_3$ 、
LiGaO₂、LiGaO₂ 的混合晶系 ($Li_{1-(x+y)}Na_xK_y$) ($Ga_{1-z}Al_z$) O₂ 或包括这些氧化物中至少 2 个的固溶体的基底层 (12)。

30 5. 一种矩阵显示装置，它包括按矩阵状排列的转换元件 (T)，所述转换元

件 (T) 由如权利要求 1-4 中任一项所述的薄膜晶体管构成。

6. 如权利要求 5 所述的矩阵显示装置，其特征在于，还包括驱动所述转换元件 (T) 的驱动电路 (22, 23)，构成所述驱动电路 (22, 23) 的晶体管也由所述薄膜晶体管构成，同时形成所述转换元件 (T) 和所述晶体管。

薄膜晶体管及矩阵显示装置

5 技术领域

本发明涉及具有透明半导体膜的薄膜晶体管和用其薄膜晶体管的矩阵显示装置。

背景技术

液晶显示装置等的矩阵显示装置包括按矩阵状排列的象素和向各象素写入驱动电压的转换元件。转换元件一“接通”，就向象素写入驱动电压，转换元件一“断开”，就不进行驱动电压的写入。作为这样的转换元件而广泛使用的薄膜晶体管（TFT）通常在半导体层上使用非晶质硅。

非晶质硅因为根据光照射而显出导电性，所以为了防止转换特性低下，薄膜晶体管上就必须设置沟道遮光膜。沟道遮光膜的设置导致薄膜晶体管的制造工序数的增加和象素开口率低下等的制造成本的提高和显示器性能的低下。因而，为了解决这样的问题，提出用无光电流的透明半导体材料的晶体管。

例如，透明半导体材料在（文献1）特开平5-251705号公报（1993年9月28日公开）、（文献2）特开平6-067187号公报（1994年3月11日公开）、（文献3）美国特许5,744,864号（特许授予日：1998年4月28日）等中公开。

文献1中所公开的是用能带间隙在3eV以上，载流子浓度为 10^{18} 个 cm^{-3} 以下的透光性半导体层，无遮光膜，且使开口率提高。此外，文献2中公开了为了开口率的提高和制造工序的缩短的目的，用共用的透明半导体薄膜形成液晶驱动用晶体管的源部、沟道部、漏部及液晶驱动用电极的技术。此外，文献3中公开了为了得到透明转换元件，用能带间隙在2.5eV以上的简并半导体材料作为沟道层的例子。

在此，图10示出现有的薄膜晶体管的 $V_g - I_d$ 特性。该薄膜晶体管用由a-Si（非晶质硅）TFT的制作中一般用的PECVD法成膜的 SiN_x （单层）作为栅绝缘膜，用ZnO作为半导体材料。从图10能得到沟道尺寸为 $L/W = 5/15 \mu\text{m}$ 左右（L表示沟道长度，W表示沟道宽度）的通常使用于液晶显示器的大小的

TFT 中，场效应迁移率 (μ_{FE}) 为 $0.52\text{cm}^2/\text{Vs}$ 的 a-SiTFT 同等的良好的特性。

此外，用于得到高质量的半导体材料的方法在（文献4）特开平9-59087号公报（1997年3月4日公开）、（文献5）欧洲特许公开公报1172858A1（2002年1月16日公开）等中公开。

5 文献4中公开了为了使成膜材料的取向性提高，在玻璃基板表面上设置由与成膜材料不同的材料构成的中间层之后，在其上形成成膜材料为特征的薄膜的形成方法。此外，文献5中公开了在基底基板上用晶格不共格性小的材料从而形成与单结晶相近的高质量的半导体薄膜的方法。

10 今后，为了既制作更高精细的显示器，又小型化 TFT 本身以得到高开口率，就必须使 TFT 特性（迁移率和接通 / 断开比等）进一步提高。

上述 TFT 特性的提高，就必须使形成沟道的半导体材料的结晶特性提高，且降低半导体与栅绝缘膜的接触面的缺陷能级。因此，选择适当的其与半导体材料形成接触面的绝缘膜材料就非常重要。

但是，公开了上述透明半导体材料的各文献中记载的晶体管等的结构中，
15 没全考察绝缘膜给予透明半导体材料的结晶特性的影响、对接触面的状态进而对制作的 TFT 的晶体管特性的影响等。此外，形成和沟道的接触面的栅绝缘膜都用单一的绝缘性材料构成。特别是，用上述 SiN_x （单层）的绝缘膜与用 ZnO 的半导体层形成接触面的情况下，因为由 SiN_x 从 ZnO 夺取氧，所以接触面附近的 ZnO 的结晶特性低下。

20 另一方面，高质量薄膜的形成方法中，对使薄膜淀积成膜的基板材料进行了论述，另外对在基板材料与薄膜之间形成的中间层和缓冲层进行了论述。

但是，这些是用于与单结晶相近成膜薄膜的方法，作为用薄膜作为场效应型晶体管的半导体层时的栅绝缘膜，不是该用中间层和缓冲层的方法。

象这样，现有的技术中，没考察涉及的根据将透明半导体材料应用到薄膜
25 晶体管上时的栅绝缘膜的选择对 TFT 特性提高的问题。

发明内容

本发明的目的是为了在更广的范围内且有效地进行透明半导体材料对矩阵显示装置中的转换元件的应用，提供一种具有能提高 TFT 特性的栅绝缘膜的薄膜晶体管和包括它的矩阵显示装置。

30 为了达到上述目的，本发明提供一种薄膜晶体管，它包括：用 ZnO 、 Mg_xZn_1-x

-_xO、Cd_xZn_{1-x}O 或 CdO，或者用掺杂有取 1 价价数的元素或 Ni 的 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO 的半导体层；栅绝缘膜，具有与栅电极形成接触面的并由 SiN_x 构成的第 1 绝缘膜以及夹在该第 1 绝缘膜和上述半导体层中、与双方形成接触面的采用以下氧化物的第 2 绝缘膜，即 SiO₂、Ta₂O₅、Al₂O₃、TiO₂、MgO、ZrO₂、stab-ZrO₂(stab 是 stabilized 的缩写，在此表示稳定化)CeO₂、K₂O、Li₂O、Na₂O、Rb₂O、In₂O₃、La₂O₃、Sc₂O₃、Y₂O₃或包括这些氧化物中至少 2 个的固溶体。

上述结构中，由于第 2 绝缘膜用氧化物，因此能够良好地保持与该第 2 绝缘膜形成接触面的半导体层的接触面共格性。此外，因为第 1 绝缘膜用氧化物以外的材料，所以象 a-SiTFT 工艺这样的在比较低的温度范围中制作的薄膜晶体管中，与用氧化物的第 2 绝缘膜比，能够提高绝缘性。

象这样，由于用不同的 2 层绝缘膜构成栅绝缘膜，因此能够实现与第 2 绝缘膜形成接触面的半导体层的结晶特性的提高，和半导体层与第 2 绝缘膜的接触面的缺陷能级的降低。此外，就是用氧化物构成第 2 绝缘膜，能够抑制由第 2 绝缘膜的材料从半导体层夺取氧。所以，能良好地保持与半导体层的第 2 绝缘膜的接触面附近的结晶特性。其结果，能实现断开区域上的漏泄电流电平低且迁移率高的转换特性良好的薄膜晶体管。因而，能很容易地实现具有透明半导体膜的薄膜晶体管的高性能化。

为了达到上述目的，本发明还提供一种薄膜晶体管，它包括：用 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO，或者用掺杂有取 1 价价数的元素或 Ni 的 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO 的半导体层；栅绝缘膜，具有与栅电极形成接触面的并由 SiN_x 构成的第 1 绝缘膜以及夹在该第 1 绝缘膜和上述半导体层中的、且与双方形成接触面的用 KNbO₃、KTaO₃、BaTiO₃、CaSnO₃、CaZrO₃、CdSnO₃、SrHfO₃、SrSnO₃、SrTiO₃、YScO₃、CaHfO₃、MgCeO₃、SrCeO₃、BaCeO₃、SrZrO₃、BaZrO₃、LiGaO₂、LiGaO₂的混合晶系 (Li_{1-(x+y)}Na_xK_y) (Ga_{1-z}Al_z) O₂或包括这些氧化物中至少 2 个的固溶体的第 2 绝缘膜。

上述结构中，由于第 2 绝缘膜用氧化物，因此能良好地保持与该与第 2 绝缘膜形成接触面的半导体层的接触面共格性。特别是，上述氧化物和固溶体构成半导体层的 ZnO 等的晶格非共格较小，能够极良好地保持接触面共格性。此外，因为第 1 绝缘膜用氧化物以外的材料，所以象 a-SiTFT 工艺这样的在比较低的温度范围中制作的薄膜晶体管中，与用氧化物的第 2 绝缘膜比，能够提

高绝缘性。

象这样，由于用不同的2层绝缘膜构成栅绝缘膜，因此能够实现与第2绝缘膜形成接触面的半导体层的结晶特性的提高，和半导体层与第2绝缘膜的接触面的缺陷能级的降低。此外，就是用上述氧化物构成第2绝缘膜，几乎不能由第2绝缘膜材料从半导体层（ZnO等）夺取氧。所以，能良好地保持与半导体层的第2绝缘膜的接触面附近的结晶特性。其结果，能实现断开区域上的漏泄电流电平低且迁移率高的转换特性良好的薄膜晶体管。因而，能很容易地实现具有透明半导体膜的薄膜晶体管的高性能化。

交错型的薄膜晶体管中，不需要遮光膜的情况下，在基板上形成源电极、
10 漏电极和半导体层。因此，根据基板材料，与半导体的晶格共格性差的情况下使薄膜晶体管的特性低下。因此，由于在用上述氧化物或这些固溶体的基底层上形成半导体层，所以与上述薄膜晶体管中的第2绝缘膜一样，与半导体层的晶格共格性变得良好。因此，因为与基板材料无关，能防止半导体层特性的恶化，所以没必要将基板材料限定在与半导体层的晶格共格性良好的材料内。

15 最后，本发明提供一种矩阵显示装置，它包括按矩阵状排列的转换元件，所述转换元件由根据本发明的薄膜晶体管构成。

由于用上述高性能的薄膜晶体管，因此矩阵显示装置中的转换特性提高。因而，能够提供一种显示品质优良的矩阵显示装置。

本发明另外的其它目的、特征和优点根据以下所示的记载就十分明白。此
20 外，本发明的优点用参照附图的下面的说明就能明白了。

附图说明

图1是示出与本发明的第1和第2实施方式有关的薄膜晶体管的结构的剖面图。

图2(a)至图2(f)是示出上述薄膜晶体管的制造工序的各部分的剖面
25 图。

图3是示出上述薄膜晶体管的一个制作实施例的Vg-Id特性的曲线图。

图4是示出与本发明的第2实施方式有关的薄膜晶体管的一个制作实施例的Vg-Id特性的曲线图。

图5是示出与本发明的第3实施方式有关的薄膜晶体管的结构的剖面图。

30 图6(a)至图6(g)是示出上述薄膜晶体管的制造工序的各部分的剖面图。

图 7 是示出与本发明的第 3 实施方式有关的薄膜晶体管的一个制作实施例的 Vg - Id 特性的曲线图。

图 8 是示出与本发明的第 4 实施方式有关的矩阵显示装置的主要部分的结构框图。

5 图 9 是示出上述矩阵显示装置中的象素的结构的电路图。

图 10 是示出现有的薄膜晶体管的一个制作实施例的 Vg - Id 特性的曲线图。

具体实施方式

[第 1 实施方式]

基于图 1 至图 3, 对本发明的第 1 实施方式进行如下说明。

10 如图 1 所示, 与本实施方式有关的薄膜晶体管 1 的结构为反交错型, 是在绝缘性基板 2 上形成的栅电极 3 上, 通过栅绝缘膜 4 层叠半导体层 5, 在该半导体层 5 上的两侧形成源电极 6 和漏电极 7 而构成。此外, 该薄膜晶体管 1 中, 在用于矩阵显示装置的情况下, 在第 2 绝缘膜 4b 上形成与漏电极 7 连接的象素电极 8。另外, 在该薄膜晶体管 1 上形成覆盖半导体层 5、源电极 6 和漏电
15 极 7 的保护膜 9。

透明的半导体层 5 用 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO, 或者用掺杂了取 1 价价数的元素或 Ni 的 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO 来形成。

栅绝缘膜 4 包括第 1 绝缘膜 4a 和第 2 绝缘膜 4b。

20 第 1 绝缘膜 4a 层叠在绝缘性基板 2 和栅电极 3 上, 形成与栅电极 3 的接触面。该第 1 绝缘膜 4a 由氧化物以外的绝缘性良好的材料形成, 例如 SiN_x(氮化硅)。

第 2 绝缘膜 4b 夹在第 1 绝缘膜 4a 和半导体层 5 中, 在第 1 绝缘膜 4a 上形成, 同时与第 1 绝缘膜 4a 和半导体层 5 双方形成接触面。该第 2 绝缘膜 4b 用 SiO₂、Ta₂O₅、Al₂O₃、TiO₂、MgO、ZrO₂、stab(稳定化) - ZrO₂、CeO₂、K₂O、Li₂O、
25 Na₂O、Rb₂O、In₂O₃、La₂O₃、Sc₂O₃、Y₂O₃ 或包括这些氧化物中至少 2 个的固溶体而形成。

此外, 第 2 绝缘膜 4b 也可以单层或多层层叠包括从 IIa 到 VIIa 族元素的氧化物(第 1 氧化物)、这些元素的混合物的氧化物(第 2 氧化物)、或这些氧化物(第 1 和第 2 氧化物)中至少 2 个的固溶体。或者, 第 2 绝缘膜 4b 也可以 30 单层或多层层叠包括从 IIb 到 IVb 族元素的氧化物(第 3 氧化物)、这些元素

的混合物的氧化物（第4氧化物）、或这些氧化物（第3和第4氧化物）中至少2个的固溶体。

在此，以下用图2(a)至图2(f)的制造工序图对如上所述构成的薄膜晶体管1的制造方法进行说明。

5 首先，在绝缘性基板2上，由溅射按300nm的厚度层叠作为栅电极3的栅电极材料的Ta，在其上面，用光刻法工序制作规定形状的抗蚀图。用该抗蚀图在栅电极材料上用 $\text{CF}_4 + \text{O}_2$ 气体实施干腐蚀，形成按其形状形成图案的栅电极3和与其连接的栅布线（图中没有示出）(图2(a))。作为绝缘性基板2，用玻璃基板、石英、塑料等，在栅电极材料中，用除Ta以外的Al、Cr等。

10 其次，由P-CVD法层叠400nm的氮化硅膜(图2(b))作为第1绝缘膜4a。此时的成膜条件是：基板温度为330°C、气体压力为1.5Torr、RF功率(溅射功率)为1.5kW、气体流量为 $\text{SiH}_4 / \text{NH}_3 / \text{N}_2 = 150 / 750 / 2000 \text{sccm}$ 。

再有，作为氮化硅膜的成膜方法，除此之外也可以是溅射法等。

另外，由溅射法层叠10nm的例如 SiO_2 薄膜(图2(c))作为第2绝缘膜15 4b。 SiO_2 薄膜成膜时，基板温度为200°C、气体流量为氧/氩=40/80sccm、压力为0.7Pa、RF功率为4kW的条件下成膜。

然后，由溅射法层叠200nm的半导体材料ZnO，用光刻法和湿法刻蚀，在栅电极3的上方加工成为岛状(图2(d))。作为成膜ZnO的方法，除此之外也可以用脉冲激光淀积法、液相析出法、溶凝胶法等任一种方法。

20 接着，由溅射法成膜200nm的Ta，由光刻法和用 $\text{CF}_4 + \text{O}_2$ 气体的干腐蚀形成源电极6和漏电极7。此外，由溅射法成膜100nm的ITO(Indium Tin Oxide即铟锡氧化物)，为了与漏电极7连接，在第2绝缘膜4b上，利用进行光刻法和用腐蚀液(盐酸+硝酸)的湿法刻蚀，形成象素电极8(图2(e))。

最后，由P-CVD法成膜300nm的氮化硅薄膜，由光刻法和干腐蚀除去该25 氮化硅膜中的象素电极8上和端子部分衬垫(图中没有示出)上的部分，形成保护膜9，薄膜晶体管就完成了(图2(f))。

图3示出如上所述制作的薄膜晶体管1的Vg-ID特性。此外，作为比较例子，图10示出现有的薄膜晶体管的Vg-ID特性。这些薄膜晶体管的沟道尺寸是 $L/W = 5 / 20 \mu\text{m}$ 。

30 现有的薄膜晶体管中的栅绝缘膜(SiN_x)与半导体层(ZnO)的接触面上，

由于栅绝缘膜夺取半导体层中的氧的一部分形成氧化物层，因此要考虑到半导体层发生氧亏损的问题。因此，如图 10 所示，该薄膜晶体管上，场效应迁移率 (μ_{FE}) 为 $0.52\text{cm}^2/\text{Vs}$ ，比较小。

对此，本薄膜晶体管 1 中，如图 1 所示，由于与半导体层 5 (ZnO) 形成接触面的第 2 绝缘膜 4b 是氧化物，因此不发生 ZnO 的氧亏损，而特性提高。具体地说，从图 3 可以知道，该薄膜晶体管 1 的场效应迁移率提高到 $1.3\text{cm}^2/\text{Vs}$ 。

此外，第 2 绝缘膜 4b (例如 SiO₂) 因为是 10nm 比较薄，所以绝缘性不太高。但是，由于第 1 绝缘膜 4a (SiN_x) 有较高的绝缘性，因此能够抑制来自栅电极 3 的漏泄电流，能得到良好的特性。

象这样，与本实施方式有关的薄膜晶体管 1 包括具有绝缘性高的第 1 绝缘膜 4a 和用不从半导体层 5 (ZnO 等) 夺取氧的氧化物的第 2 绝缘膜 4b 的栅绝缘膜 4。因此，能够提高栅绝缘膜 4 的绝缘性和栅绝缘膜 4 与半导体层 5 的接触面特性。其结果，能实现断开区域上的漏泄电流电平低且迁移率高的转换特性良好的薄膜晶体管 1。

作为第 1 绝缘膜 4a 的材料所用的 SiN_x 与一般的氧化物绝缘膜比较，即使在低温 (300°C 左右) 下成膜，也呈现高绝缘性。此外，SiN_x 透湿性低，也能保持设备的可靠性。另外，SiN_x 与作为第 2 绝缘膜 4b 的材料所用的 SiO₂ 比较，能够抑制使设备特性低下的扩散离子。从而，作为第 1 绝缘膜 4a 的材料，由于用 SiN_x，因此能够得到比用由 SiO₂ 构成的单层的栅绝缘膜的薄膜晶体管高性能和高可靠性的薄膜晶体管。

[第 2 实施方式]

以下基于图 1 和图 4 对第 2 实施方式进行说明。再有，本实施方式中，对具有与上述第 1 实施方式中的结构要素相同的功能的结构要素标记相同的符号，省略其说明。

与本实施方式有关的薄膜晶体管 1 的结构如图 1 所示，但用于形成半导体层 5 和栅绝缘膜 4 中的第 2 绝缘膜 4b 的材料与第 1 实施方式的薄膜晶体管 1 不同。

作为半导体层 5 的材料，用 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO，或者用掺杂有取 1 价价数的元素或 Ni 的 ZnO、Mg_xZn_{1-x}O、Cd_xZn_{1-x}O 或 CdO。此外，第 2 绝缘膜 4b 的材料，用 KNbO₃、KTaO₃、BaTiO₃、CaSnO₃、CaZrO₃、CdSnO₃、SrHfO₃、

SrSnO_3 、 SrTiO_3 、 YScO_3 、 CaHfO_3 、 MgCeO_3 、 SrCeO_3 、 BaCeO_3 、 SrZrO_3 、 BaZrO_3 、 LiGaO_2 、 LiGaO_2 的混合晶系 ($\text{Li}_{1-(x+y)}\text{Na}_x\text{K}_y$) ($\text{Ga}_{1-z}\text{Al}_z$) O_2 或包括这些氧化物中至少 2 个的固溶体。

以下用图 2 (a) 至图 2 (f) 的制造工序图对如上所述构成的薄膜晶体管 1
5 的制造方法进行说明。

对在绝缘性基板 2 上形成栅电极 3 和第 1 绝缘膜 4a 的工序 (图 2 (a)) 和
(b)) 与第 1 实施方式中说明的工序相同。

接着，形成第 2 绝缘膜 4b 的工序 (图 2 (c)) 中，作为与 ZnO 等的晶格失
配小的材料的材料，用脉冲激光淀积法层叠 10nm 的例如 CaZrO_3 的薄膜。此时
10 的成膜条件是：基板温度为 300°C、氧气气为 10mTorr、激光功率为 150mV, 5Hz。

另外，形成半导体层 5 的工序 (图 2 (d)) 中，在第 2 绝缘膜 4b 上，用脉
冲激光淀积法层叠 200nm 的例如由 ZnO 构成的透明半导体膜。此时的成膜条件
是：基板温度为 300°C、氧气气为 100mTorr、激光功率为 100mV, 10Hz。

接下去的从漏电极 6 和源电极 7 至保护膜 9 的形成工序 (图 2 (e)) 和图
15 2 (f)) 与上述第 1 实施方式所说明的工序相同。

图 4 示出如上所述制作的薄膜晶体管 1 的 $V_g - I_d$ 特性。

本薄膜晶体管 1 中，作为形成与半导体层 5 (ZnO) 的接触面的基底膜的第
2 绝缘膜 4b 的晶格间距与 ZnO 接近， ZnO 的结晶特性提高。其结果，本薄膜晶
体管 1 的场效应迁移率 (μ_{FE}) 提高到 $1.8 \text{ cm}^2/\text{Vs}$ 。

此外，层叠 30nm 的第 2 绝缘膜 4b 的结果是场效应迁移率提高到 3.3 cm^2
/Vs。

在此，第 2 绝缘膜 4b 的上述各材料具有钙钛矿构造，阐述了 (111) 面上
晶格间隔的非共格。从 ZnO 和由上述各个晶格常数计算的结果看，上述各材料
中的上述非共格最大为 2% 左右，已知这些材料与 ZnO 的晶格常数的共格性高。
25 从而，在用这样的材料形成的第 2 绝缘膜 4b 上成膜 ZnO 作为半导体层 5，半导
体层 5 的结晶特性就提高，所以能够形成高质量的半导体薄膜。因此，制作成
的薄膜晶体管 1 具有优良的特性，能实现迁移率的提高。

因此，为了适合于矩阵显示装置的象素用的转换元件而能够小型化薄膜晶
体管 1。此外，如后所述，也能够作为在平面上按矩阵状排列的薄膜晶体管 1
30 的驱动用元件来应用，这些能与象素内的转换元件同时制作。

[第 3 实施方式]

以下基于图 5 至图 7 对第 3 实施方式进行说明。再有，本实施方式中，对具有与上述第 1 实施方式中的结构要素相同的功能的结构要素标记相同的符号，省略其说明。

5 如图 5 所示，与本实施方式有关的薄膜晶体管 11 是交错型的结构，是在绝缘性基板 2 上形成栅电极 6、源电极 7 和与它们连接的半导体层 5，通过栅绝缘膜 4，在其上形成栅电极 3。在该薄膜晶体管 11 中，应该注意的是，不在绝缘性基板 2 上直接形成栅电极 6、源电极 7 和半导体层 5，而是通过绝缘性基板 2 上形成的基底绝缘膜 12（基底层），而在其上形成的。

10 上述基底绝缘膜 12 用 KNbO₃、KTaO₃、BaTiO₃、CaSnO₃、CaZrO₃、CdSnO₃、SrHfO₃、SrSnO₃、SrTiO₃、YScO₃、CaHfO₃、MgCeO₃、SrCeO₃、BaCeO₃、SrZrO₃、BaZrO₃、LiGaO₂、LiGaO₂ 的混合晶系 $(\text{Li}_{1-(x+y)} \text{Na}_x \text{K}_y) (\text{Ga}_{1-z} \text{Al}_z) \text{O}_2$ 或包括这些氧化物中至少 2 个的固溶体形成。

15 此外，该薄膜晶体管 1 中，在用于矩阵显示装置的情况下，在基底绝缘层 12 上形成与漏电极 7 连接的像素电极 8。另外，该薄膜晶体管 1 上形成覆盖栅电极 3、栅绝缘膜 4、半导体层 5、源电极 6 和漏电极 7 的保护膜 9。

在此，以下用图 6 (a) 至图 6 (g) 的制造工序图对如上所述构成的薄膜晶体管 11 的制造方法进行说明。

首先，在绝缘性基板 2 上，由溅射法层叠 10nm 的作为基底绝缘膜 12 的材料的 CaHfO₃ (图 6 (a))。此时的成膜条件是：温度为 200°C、气体流量为氧 / 氩 = 40 / 60sccm、压力为 0.7Pa。

其次，在上述基底绝缘膜 12 上，由溅射法成膜 100nm 的 ITO (Indium Tin Oxide 即铟锡氧化物)。在其 ITO 膜上进行光刻法和用腐蚀液 (盐酸 + 硝酸) 的湿法刻蚀，同时形成源电极 6、漏电极 7 和像素电极 8 (图 6 (b))。

25 接着，由溅射法层叠 200nm 的由作为半导体材料的 ZnO 构成的 ZnO 膜 51 (图 6 (c))。此时的成膜条件是：基板温度为 280°C、气体流量为氧 / 氩 = 40 / 80sccm、压力为 0.7Pa。作为形成 ZnO 膜的方法，除此之外也可以是脉冲激光淀积法、液相析出法和溶凝胶法等任一种方法。

另外，由溅射法层叠 10nm 的相当于第 2 绝缘膜 4b 的 SiO₂ 薄膜 41 (图 6 30 (d))。SiO₂ 薄膜 41 的成膜条件是：基板温度为 200°C、气体流量为氧 / 氩 = 40

/ 60sccm、压力为 0.7Pa。

然后，在由 P-CVD 法层叠 400nm 的相当于第 1 绝缘膜 4a 的氮化硅膜 42 的同时，在其上用溅射法成膜 300nm 的相当于栅电极 3 的 Ta 膜 31（图 6（e））。

氮化硅膜 42 的成膜条件是：基板温度为 330°C、气体压力为 1.5Torr、RF 功率（溅射功率）为 1.5kW、气体流量为 SiH₄ / NH₃ / N₂ = 150 / 750 / 2000sccm。

再有，作为氮化硅膜 42 的成膜方法，除此之外也可以是溅射法等。

其后，在 Ta 膜 31 上，用光刻法形成栅图形的抗蚀剂，对该 Ta 膜 31、氮化硅膜 42、SiO₂膜 41 和 ZnO 膜 51 构图，就形成栅电极 3、栅绝缘膜 4 和半导体膜 5（图 6（f））。此时，由用 CF₄ + O₂ 气体的干腐蚀对 Ta 膜 31 和氮化硅膜 42 构图。紧接着，用氢氟酸 + 硝酸的混合液湿法刻蚀 SiO₂膜 41 和 ZnO 膜 51。

最后，由 P-CVD 法成膜 300nm 的氮化硅薄膜，由光刻法和干腐蚀除去该氮化硅薄膜中的象素电极 8 上和端子部分衬垫（图中没有示出）上的部分，形成保护膜 9，薄膜晶体管 11 就完成了（图 6（g））。

交错型的薄膜晶体管 11 中，在基底绝缘膜 12 上形成半导体层 5（ZnO）。该基底绝缘膜 12 是用作为上述第 2 实施方式中的第 2 绝缘膜 4b 的材料的与 ZnO 的和晶格共格性好的氧化物，因此半导体层 5 与基底绝缘膜 12 形成的接触面的特性提高。因而，交错型的薄膜晶体管 11 中也能够提高半导体层 5 的结晶特性。

此外，由于设置基底绝缘膜 12，因此绝缘性基板 2 的材料即使是与半导体层 5 的晶格共格性不良好的材料，也能够防止半导体层 5 的特性的恶化。因而，没必要把基板材料限定在与半导体层 5 的晶格共格性良好的材料范围内。

在此，图 7 示出如上所述制作的薄膜晶体管 11 的 Vg - Id 特性。该薄膜晶体管 11 的沟道尺寸为 L / W = 5 / 20 μm。该薄膜晶体管 11 上能得到 1.1cm² / Vs 这样高的场效应迁移率。

以上各实施方式中的薄膜晶体管 1 / 11 呈现出迁移率和接通 / 断开比等良好的转换特性，现在，能得到与广泛应用于液晶显示器的 a-SiTFT 同等以上的性能。此外，在形成与 ZnO 的接触面的绝缘膜（第 2 绝缘膜 4b 或基底绝缘膜 12）的任何成膜条件下，都能得到如第 2 实施方式最后所述的高迁移率（几 cm² / Vs）。因此，作为液晶显示器中的转换元件，能够小型化薄膜晶体管 1 / 11。

再有，上述第 1 至第 3 实施方式的薄膜晶体管 1 / 11 的制造工序的说明（图 2（a）至图 2（f）和图 6（a）至图 6（g））中，对用特定的材料的例子进行了

说明。但是，对各实施方式中例示的用各种材料制作的薄膜晶体管 1 / 11 也与用上述特定的材料制作的薄膜晶体管 1 / 11 一样，性能得到提高。

[第 4 实施方式]

以下基于图 8 和图 9 对第 4 实施方式进行说明。再有，本实施方式中，对 5 具有与上述第 1 和第 3 实施方式中的结构要素相同的功能的结构要素标记相同的符号，省略其说明。

如图 8 所示，与本实施方式有关的矩阵显示装置是液晶显示器，包括象素阵列 21、源驱动器 22、栅驱动器 23、控制电路 24 和电源电路 25。

象素阵列 21、源驱动器 22 和栅驱动器 23 在基板 26 上形成。基板 26 由具有象玻璃这样的绝缘性和透光性的材料形成。象素阵列 21 具有源扫描线 SL---、栅扫描线 GL---和象素 27---。

象素阵列 21 中，多个栅扫描线 $GL_j, GL_{j+1}---$ 和多个源扫描线 $SL_i, SL_{i+1}---$ 在交差状态下配置的同时，在用邻接的 2 根栅扫描线 GL / GL 和邻接的 2 根源扫描线 SL / SL 包围的部分设置象素（图中用 PIX 表示）27。象这样，象素 27---在象素阵列 21 内排列成矩阵状的同时，每 1 列分配 1 根源扫描线 SL ，每 1 行分配 1 根栅扫描线 GL 。

液晶显示器的情况下，各象素 21 如图 9 所示，由转换元件晶体管 T 和具有液晶电容 C_L 的象素电容 C_p 构成。一般地，有源矩阵型液晶显示器中的象素电容 C_p 为了使其稳定地显示，具有与液晶电容 C_L 并行附加的辅助电容 C_s 。为了将 20 液晶电容 C_L 和晶体管 T 的漏泄电流、晶体管 T 的栅 / 源间电容、根据象素电极 / 信号线间电容等的寄生电容的象素电位的变动、液晶电容 C_L 的显示数据依存性等的影响抑制在最低限，辅助电容 C_s 是必要的。

晶体管 T 的栅与栅扫描线 GL_j 连接。此外，液晶电容 C_L 和辅助电容 C_s 的一侧的电极通过晶体管 T 的漏和源，与源扫描线 SL_i 连接。液晶电容 C_L 的另一侧的电极夹液晶盒与对置电极连接，辅助电容 C_s 的另一侧的电极在所有象素上与无共用图示的共用电极线（ C_s 接通 Comm 接通结构的情况）或邻接的栅扫描线 GL （ C_s 接通 Gate 结构的情况）连接。

多个栅扫描线 $GL_j, GL_{j+1}---$ 与栅驱动器 23 连接，多个数据信号线 $SL_i, SL_{i+1}---$ 与源驱动器 22 连接。此外，栅驱动器 23 和源驱动器 22 分别由不同的电源电压 V_{GH} / V_{GL} 和电源电压 V_{SH} / V_{SL} 驱动。

源驱动器 22 基于来自控制电路 24 的同步信号 CKS 和启动脉冲 SPS，采样由控制电路 24 给予的图像信号 DAT，输出到与各列像素连接的源扫描线 SL_i 、 SL_{i+1} ---上。栅驱动器 23 基于来自控制电路 24 的同步信号 CKG / GPS 和启动脉冲 SPG，产生给予与各行像素 27---连接的栅扫描线 GL_j 、 GL_{j+1} ---的栅信号。

5 电源电路 25 是产生电源电压 V_{SH} / V_{SL} / V_{GH} / V_{GL} 、接地电位 COM 和电压 V_{BB} 的电路。电源电压 V_{SH} / V_{SL} 分别是相位不同的电压，供给源驱动器 22。电源电压 V_{GH} / V_{GL} 分别是相位不同的电压，供给栅驱动器 23。接地电位 COM 供给设置在基板 26 上的无图示的共用电极线。

在此，上述晶体管 T 是上述第 1 至第 3 实施方式中的薄膜晶体管 1 / 11(参 10 照图 1 和图 5)。薄膜晶体管 1 / 11 如前所述，因为具有迁移率高的性能，所以将该薄膜晶体管 1 / 11 用于驱动像素 27 的晶体管 T，能提供一种工作速度和显示品质优良的矩阵显示装置。

特别是，构成工作频率比较低的栅驱动器 23 的电路元件中，用晶体管构成的电路中的各晶体管是上述薄膜晶体管 1 / 11。由于薄膜晶体管 1 / 11 具有 15 高性能(高迁移率等)，因此这是可行的。

此外，由于用相同的晶体管 1 / 11 构成像素 27 的晶体管 T 和驱动电路的晶体管，因此能够在同一基板 26 上用相同的工艺同时制作这些晶体管。因此，因为削减了矩阵显示装置的制造工序，所以能够实现矩阵显示装置的低成本化。

象以上那样，由于用薄膜薄膜晶体管 1 / 11 作为像素 27 用的晶体管 T 和 20 驱动电路用的晶体管，因此能够提供一种价格便宜和工作速度和显示品质优良的矩阵显示装置。

如上所述，第 1 实施方式的薄膜晶体管包括：用 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO ，或者用掺杂有取 1 价价数的元素或 Ni 的 ZnO 、 $Mg_xZn_{1-x}O$ 、 $Cd_xZn_{1-x}O$ 或 CdO 的半导体层；具有与栅电极形成接触面的用氧化物以外的材料的第 1 绝缘 25 膜和夹在该第 1 绝缘膜和上述半导体层中的，且与双方形成接触面的，用 $KNbO_3$ 、 $KTaO_3$ 、 $BaTiO_3$ 、 $CaSnO_3$ 、 $CaZrO_3$ 、 $CdSnO_3$ 、 $SrHfO_3$ 、 $SrSnO_3$ 、 $SrTiO_3$ 、 $YScO_3$ 、 $CaHfO_3$ 、 $MgCeO_3$ 、 $SrCeO_3$ 、 $BaCeO_3$ 、 $SrZrO_3$ 、 $BaZrO_3$ 、 $LiGaO_2$ 、 $LiGaO_2$ 的混合晶系 ($Li_{1-(x+y)}Na_xK_y$) ($Ga_{1-z}Al_z$) O_2 或包括这些氧化物中至少 2 个的固溶体的第 2 绝缘膜的栅绝缘膜。

30 象这样，由于用不同的 2 层绝缘膜构成栅绝缘膜，因此能够实现与第 2 绝

缘膜形成接触面的半导体层的结晶特性的提高，和半导体层与第 2 绝缘膜的接触面的缺陷能级的降低。此外，用氧化物构成第 2 绝缘膜，能抑制由第 2 绝缘膜的材料从半导体层夺取氧。所以，能良好地保持与半导体层的第 2 绝缘膜的接触面附近的结晶特性，其结果，能实现断开区域上的漏泄电流电平低且迁移率高的转换特性良好的薄膜晶体管。因此，能谋求到很容易就能使具有透明半导体膜的薄膜晶体管的性能提高的效果。

上述薄膜晶体管中，上述第 2 绝缘膜最好用 SiO_2 、 Ta_2O_5 、 Al_2O_3 、 TiO_2 、 MgO 、 ZrO_2 、 stab-ZrO_2 、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 In_2O_3 、 La_2O_3 、 Sc_2O_3 、 Y_2O_3 或包括这些氧化物中至少 2 个的固溶体。象这样，用上述氧化物构成第 2 绝缘膜，几乎就不能由第 2 绝缘膜的材料从半导体层 (ZnO 等) 夺取氧。因而，能够提供一种更高性能的薄膜晶体管。

第 2 实施方式的薄膜晶体管的结构包括：用 ZnO 、 $\text{Mg}_x\text{Zn}_{1-x}\text{O}$ 、 $\text{Cd}_x\text{Zn}_{1-x}\text{O}$ 或 CdO ，或者用掺杂有取 1 价价数的元素或 Ni 的 ZnO 、 $\text{Mg}_x\text{Zn}_{1-x}\text{O}$ 、 $\text{Cd}_x\text{Zn}_{1-x}\text{O}$ 或 CdO 的半导体层；具有与栅电极形成接触面的用氧化物以外的材料的第一绝缘膜和夹在该第一绝缘膜和上述半导体层中的，且与双方形成接触面的，用 KNbO_3 、 KTaO_3 、 BaTiO_3 、 CaSnO_3 、 CaZrO_3 、 CdSnO_3 、 SrHfO_3 、 SrSnO_3 、 SrTiO_3 、 YScO_3 、 CaHfO_3 、 MgCeO_3 、 SrCeO_3 、 BaCeO_3 、 SrZrO_3 、 BaZrO_3 、 LiGaO_2 、 LiGaO_2 的混合晶系 ($\text{Li}_{1-(x+y)}\text{Na}_x\text{K}_y$) ($\text{Ga}_{1-z}\text{Al}_z$) O_2 或包括这些氧化物中至少 2 个的固溶体的第二绝缘膜的栅绝缘膜。

象这样，由于用不同的 2 层绝缘膜构成栅绝缘膜，因此能够实现与第 2 绝缘膜形成接触面的半导体层的结晶特性的提高，和半导体层与第 2 绝缘膜的接触面的缺陷能级的降低。特别是，上述氧化物和固溶体构成半导体层的 ZnO 等的晶格非共格较小，能够极良好地保持接触面的共格性。此外，用氧化物构成第 2 绝缘膜，能抑制由第 2 绝缘膜材料从半导体层夺取氧。所以，能良好地保持与半导体层的第 2 绝缘膜的接触面附近的结晶特性，其结果，能实现断开区域上的漏泄电流电平低且迁移率高的转换特性良好的薄膜晶体管。因此，能谋求到很容易就能使具有透明半导体膜的薄膜晶体管的性能提高的效果。

上述各薄膜晶体管中，上述第一绝缘膜最好用 SiN_x 。 SiN_x ：(1) 与氧化物绝缘膜相反，即使在比较低的温度下也呈现高绝缘特性，(2) 透湿性低，能保持设备的可靠性，(3) 与 SiO_2 比较由于具备所谓能够抑制扩散离子的有利性，

因此能够给予栅绝缘膜良好的绝缘特性。所以，即使形成很薄的第2绝缘膜，也能充分确保栅绝缘膜的绝缘性。因而，抑制了由不同的2种绝缘膜构成的栅绝缘膜的厚度的增大，能够避免薄膜晶体管的尺寸大型化。

上述各薄膜晶体管中，还包括其上形成上述半导体层，用 KNbO_3 、 KTaO_3 、
5 BaTiO_3 、 CaSnO_3 、 CaZrO_3 、 CdSnO_3 、 SrHfO_3 、 SrSnO_3 、 SrTiO_3 、 YScO_3 、 CaHfO_3 、 MgCeO_3 、
 SrCeO_3 、 BaCeO_3 、 SrZrO_3 、 BaZrO_3 、 LiGaO_2 、 LiGaO_2 的混合晶系 $(\text{Li}_{1-(x+y)}\text{Na}_x\text{K}_y)$
($\text{Ga}_{1-z}\text{Al}_z\text{O}_2$) 或这些氧化物中至少2个的固溶体的基底层，最好交错型形成(第
3实施方式)。

因此，与上述薄膜晶体管中的2绝缘膜一样，与半导体层的晶格共格性变得良好。因此，因为与基板材料无关，能防止半导体层特性的恶化，所以没必要将基板材料限定在与半导体层的晶格共格性良好的材料内。因而，即使是具有透明半导体膜的交错型的薄膜晶体管中，也能够很容易地实现高性能化。
10

第4实施方式的矩阵显示装置是具备按矩阵状排列的转换元件的矩阵显示装置，因为用上述任一种薄膜晶体管作为上述转换元件而构成，所以矩阵显示装置中的转换特性提高。
15

上述矩阵显示装置包括驱动上述转换元件的驱动电路，将上述任一种薄膜晶体管作为构成上述驱动电路的晶体管使用，最好上述转换元件和上述晶体管同时形成。

因此，由于构成驱动电路的晶体管也由上述薄膜晶体管构成，因此能得到
20 矩阵显示装置的制造工序的削减。因而，能实现矩阵显示装置的成本低下。

以上，本实施方式和上述其它实施方式中示出了几个例子，但本发明不限定于上述各实施方式，而基于相同的概念适用于所有的结构。

本发明详细的说明中的具体实施方式或实施例始终是为了说明本发明的内容，不是仅限定于那样的具体实施例而作的狭意的解释，而是能够在本发明的精神和下面所记载的权利要求的范围内实施各种各样的变形。
25

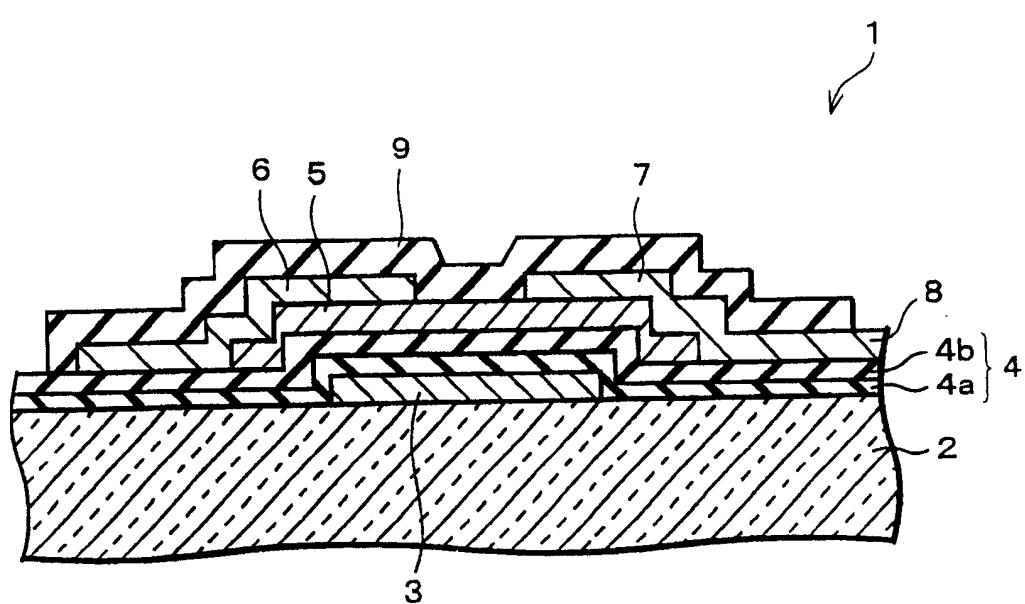


图 1

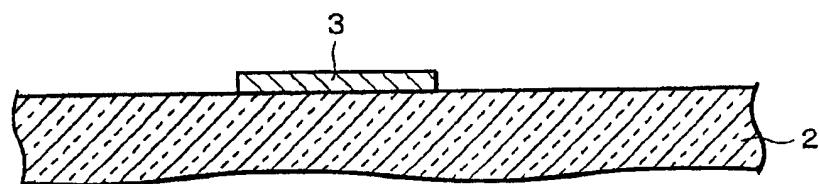


图 2(a)

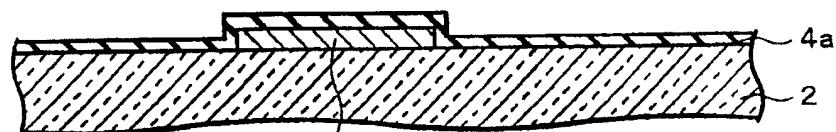


图 2(b) 3

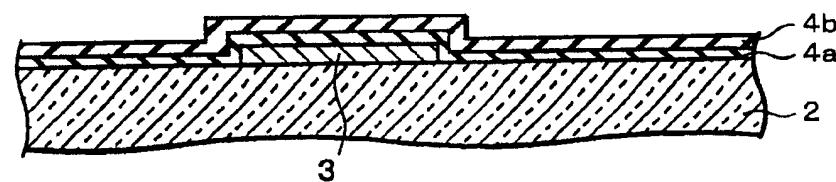


图 2(c)

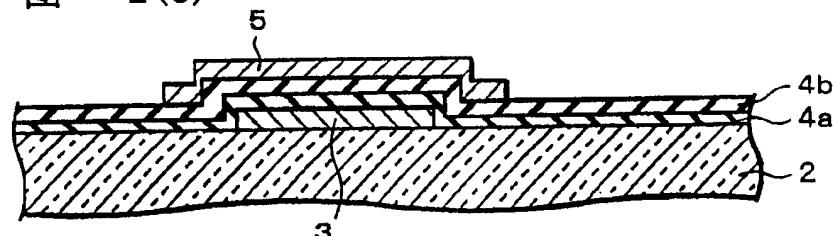


图 2(d)

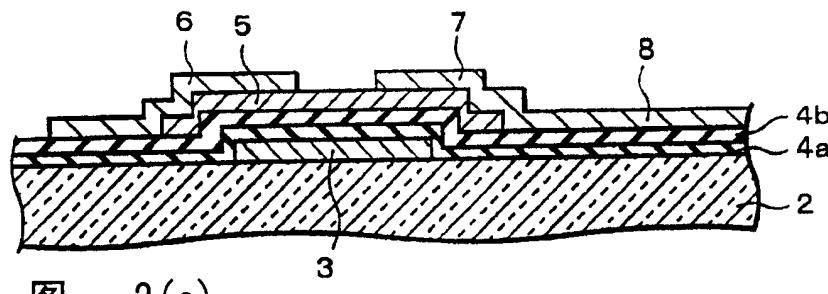


图 2(e)

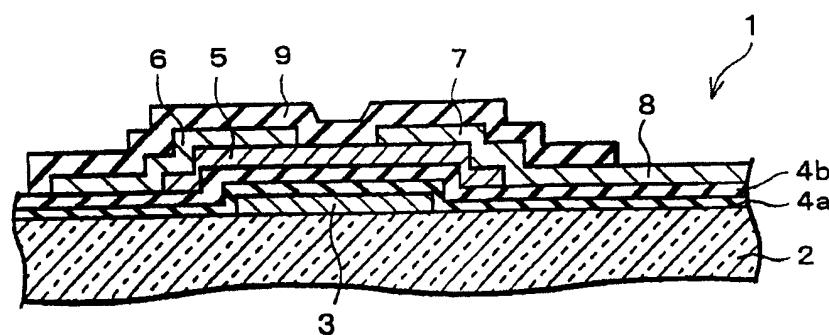


图 2(f)

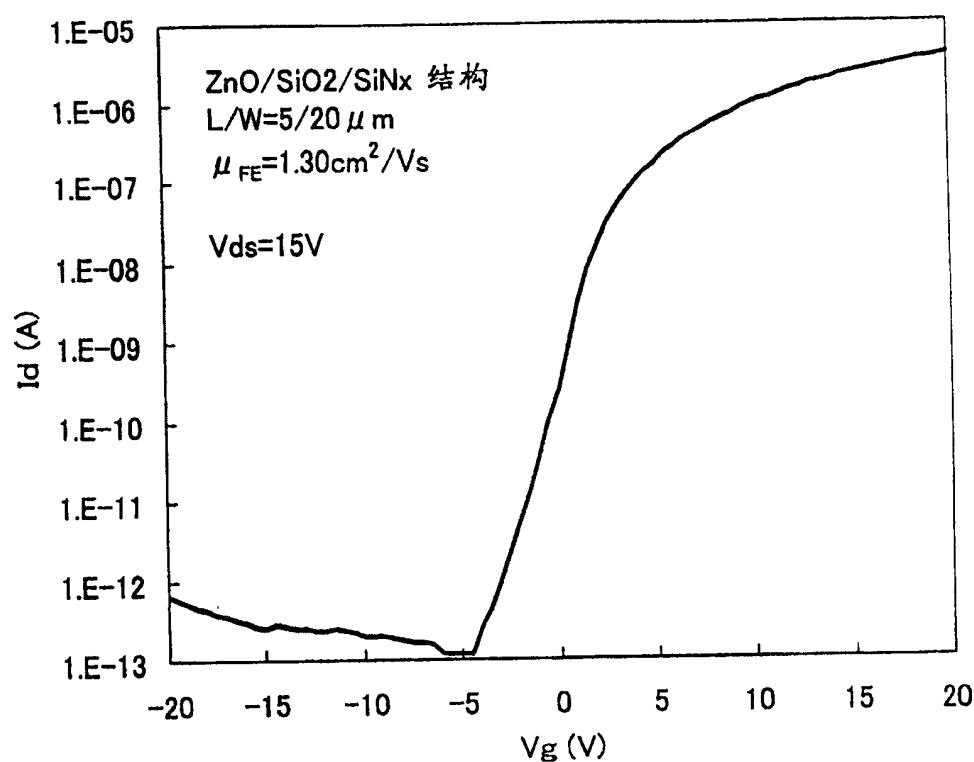


图 3

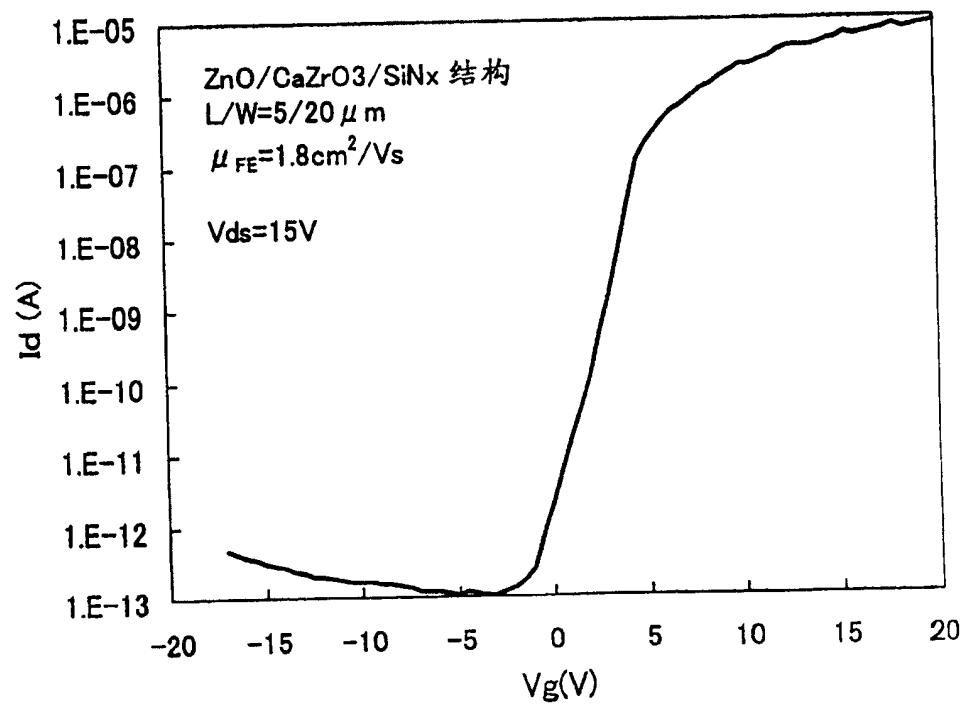


图 4

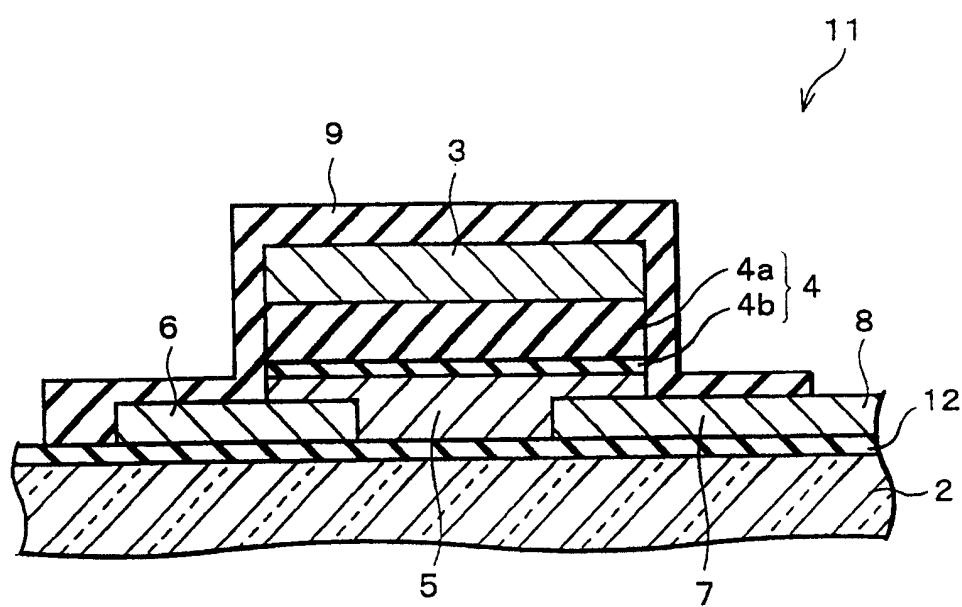


图 5



图 6(a)

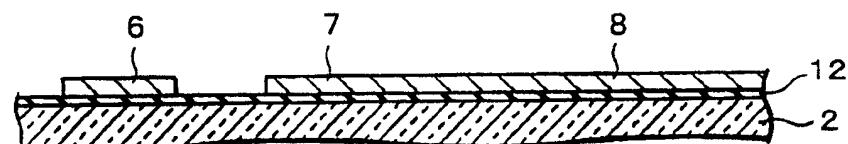


图 6(b)

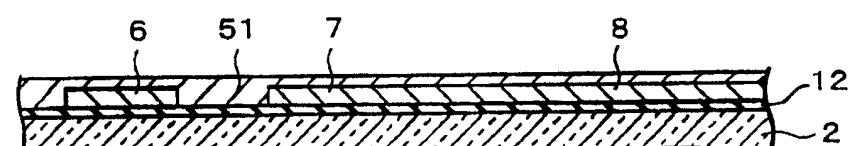


图 6(c)

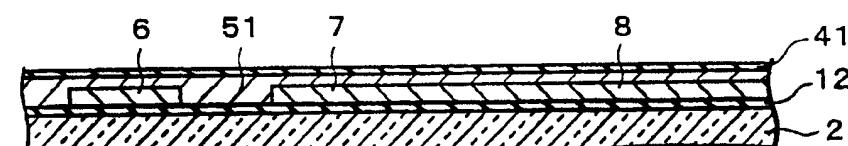


图 6(d)

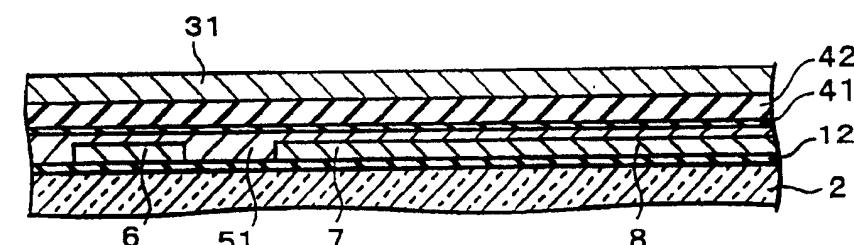


图 6(e)

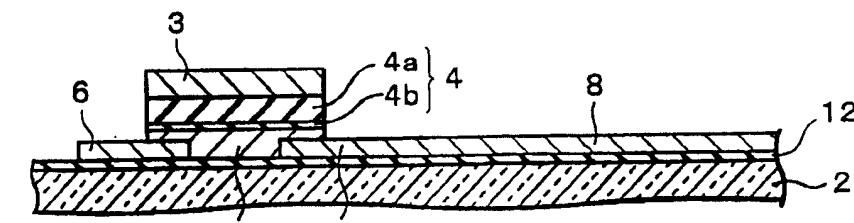


图 6(f)

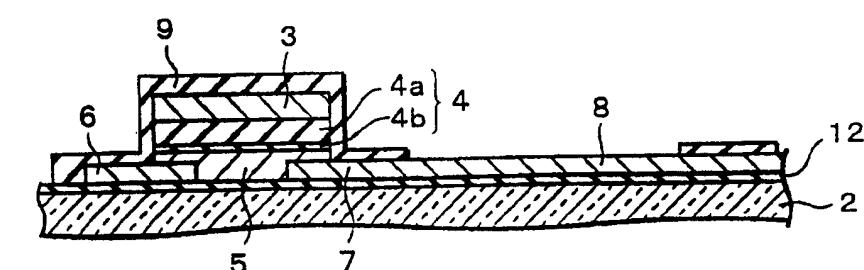


图 6(g)

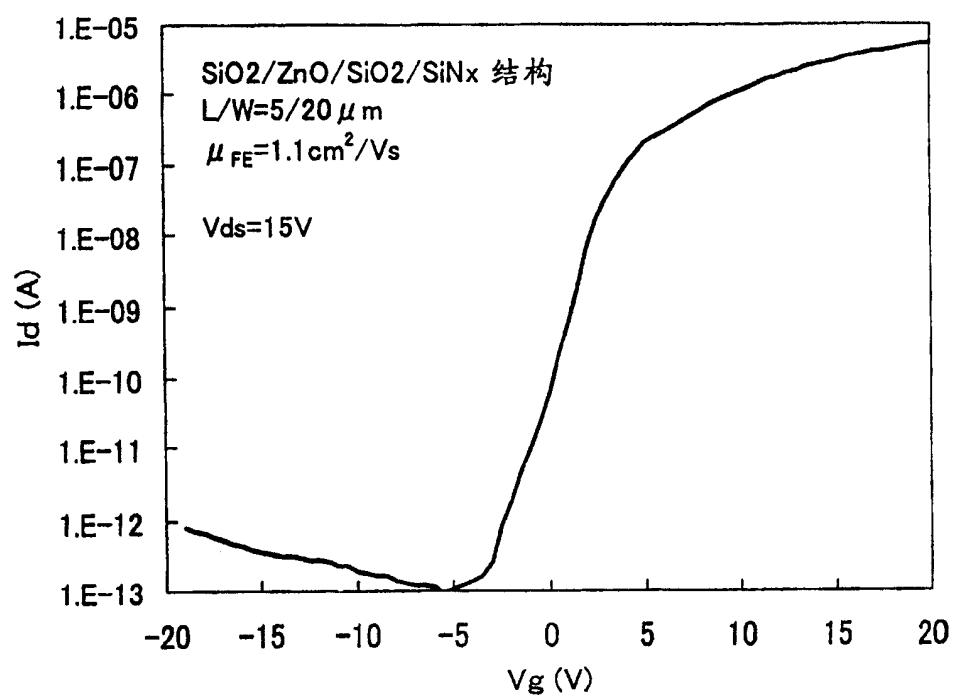


图 7

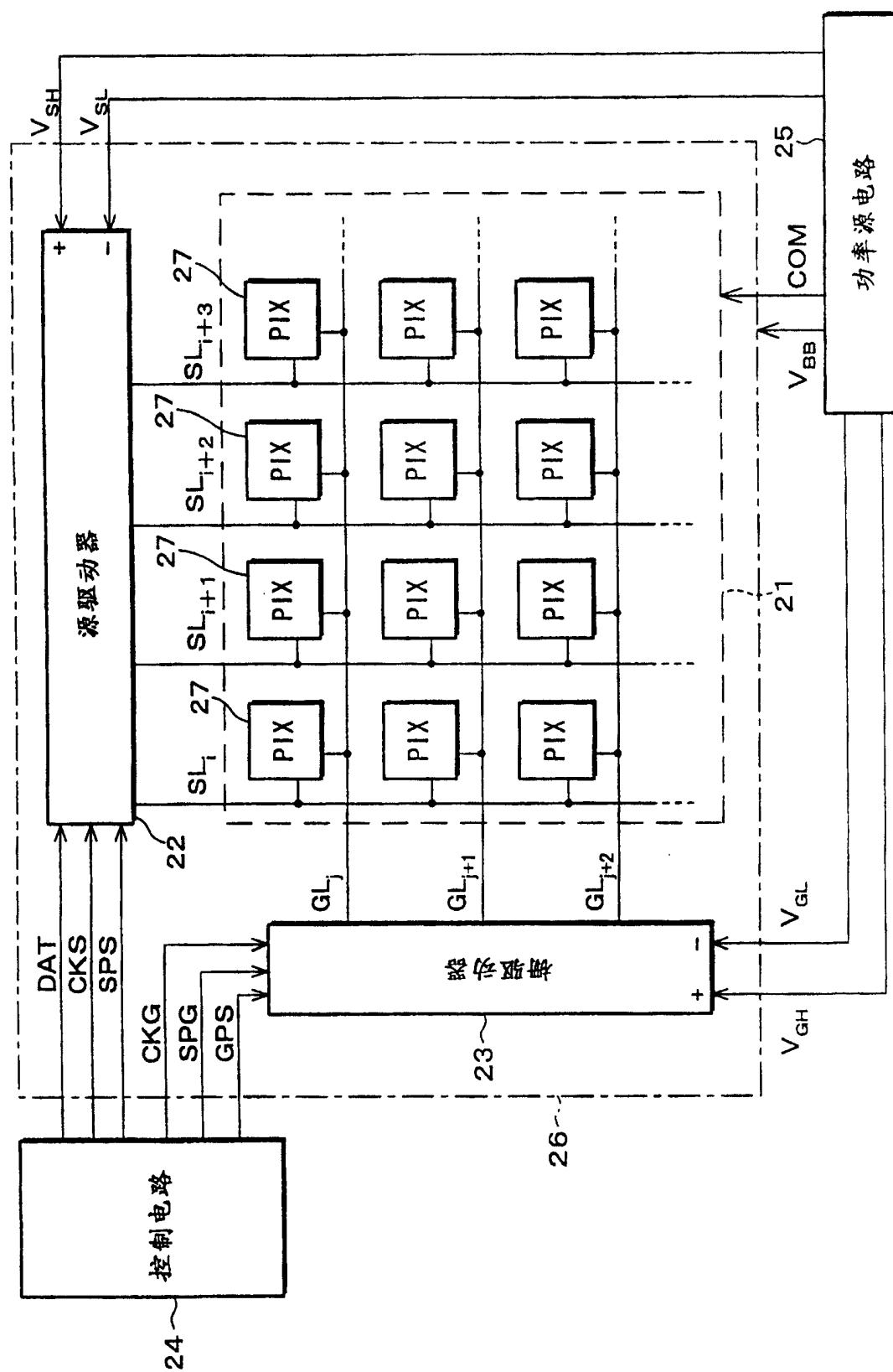


图 8

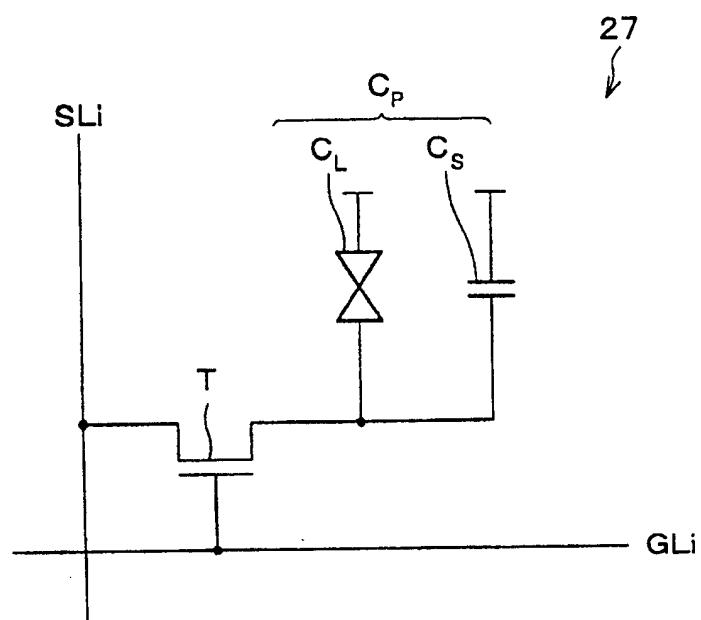


图 9

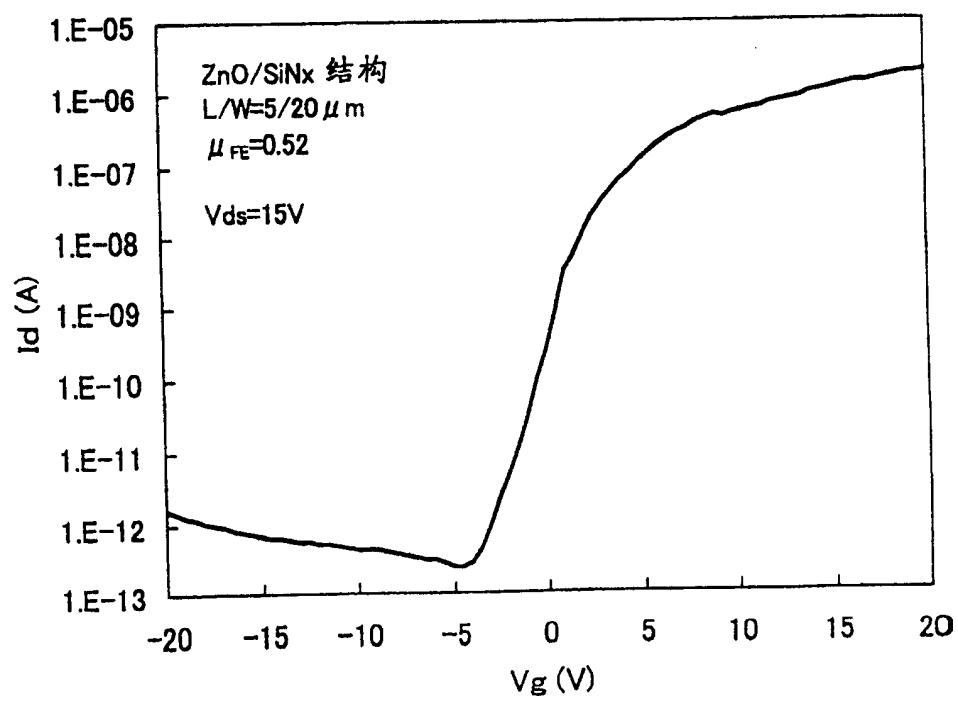


图 10(现有技术)