



(45) 授权公告日 2022.05.03

权利要求书2页 说明书12页 附图16页

[illegible]

1. 一种电子装置,包括:  
第一设备;  
第二设备,其通过PCI总线连接到所述第一设备;以及  
第三设备,其连接到所述第二设备并被构造为转移到省电状态,  
其中,所述第一设备使PCI总线进入非可通信状态或低速可通信状态,以及  
其中,在PCI总线转移到非可通信状态或低速可通信状态之后,所述第二设备将所述第三设备转移到省电状态。
2. 根据权利要求1所述的电子装置,  
其中,所述第二设备包括与PCI总线连接的PCI接口和改变所述第三设备的电力状态的子处理器,以及  
其中,PCI接口将预定信号输出到子处理器,使得子处理器根据预定信号将所述第三设备的电力状态改变为省电状态。
3. 根据权利要求2所述的电子装置,其中,子处理器通过停止给所述第三设备的时钟或停止对所述第三设备的供电,将所述第三设备的电力状态改变为省电状态。
4. 根据权利要求2所述的电子装置,  
其中,所述第二设备还包括主处理器,以及  
其中,子处理器根据预定信号使主处理器进入省电状态。
5. 根据权利要求4所述的电子装置,其中,主处理器的省电状态是等待中断状态。
6. 根据权利要求1所述的电子装置,  
其中,所述第三设备是HDD,以及  
其中,在PCI总线转移到非可通信状态或低速可通信状态之后,所述第二设备将HDD转移到休眠状态。
7. 根据权利要求1所述的电子装置,  
其中,所述第三设备是SSD,以及  
其中,在PCI总线转移到非可通信状态或低速可通信状态之后,所述第二设备将SSD转移到Dev-Sleep状态。
8. 根据权利要求2所述的电子装置,其中,所述PCI接口包括与功能相对应的多个寄存器,并且当在至少一个寄存器中存储预定值时,将预定信号输出到子处理器。
9. 根据权利要求8所述的电子装置,其中,所述PCI接口根据来自接收预定信号的子处理器的指令,使PCI总线进入非可通信状态或低速可通信状态。
10. 根据权利要求8所述的电子装置,其中,当在至少一个寄存器中存储预定值时,所述PCI接口使PCI总线进入非可通信状态或低速可通信状态。
11. 根据权利要求8所述的电子装置,其中,所述子处理器根据所述多个寄存器当中的预定寄存器的值将所述第三设备转移到省电状态,并根据所述多个寄存器当中的多个预定寄存器的值将与所述第三设备不同的其他设备转移到省电状态。
12. 根据权利要求11所述的电子装置,其中所述第三设备是HDD,并且所述其他设备是DRAM。
13. 根据权利要求1所述的电子装置,所述电子装置还包括打印机。
14. 根据权利要求1所述的电子装置,所述电子装置还包括扫描器。

15. 一种电子装置的控制方法,所述电子装置包括:第一设备;第二设备,其经由PCI总线连接到所述第一设备;以及第三设备,其连接到所述第二设备并被构造为转移到省电状态,所述控制方法包括:

使PCI总线进入非可通信状态或低速可通信状态;以及

使PCI总线进入非可通信状态或低速可通信状态之后,将所述第三设备转移到省电状态。

## 电子装置及其控制方法

### 技术领域

[0001] 本发明涉及一种电子装置,其包括被构造为转移到省电状态的设备,并且连接到外围组件互连(PCI)设备。

### 背景技术

[0002] 近年来,人们对节省诸如个人计算机(PC)和多功能打印机(MFP)等电子装置的电力越来越感兴趣,并且法律对其进行了限制。例如,提供了一个称为“Lot26”的规范,该规范定义了网络待机时的功耗上限。提供运行时间D3(以下,称为“RTD3”)作为在网络待机时实现功耗减少的技术。RTD3是在外围组件互连(PCI)设备经由PCI快速(以下,称为“PCIe”)总线连接到中央处理单元(CPU)的构造中即使CPU处于激活状态仍使PCI设备进入省电状态的技术。PCI设备的电力状态被定义为D0状态或D3状态。D0状态对应于激活状态,D3状态对应于比激活状态下消耗更少电力的省电状态。此外,电子装置的系统的电力状态被定义为S状态。S0状态对应于激活状态,S3状态对应于挂起状态,S5状态对应于断电状态。在RTD3中,当系统处于S0或S3状态时,PCI设备的D状态可以改变为D0或D3状态(见日本特开2017-177573号公报)。

[0003] 日本特开2017-177573号公报讨论了将PCI设备转移到省电状态的方法;然而,未讨论连接到PCI设备的设备的省电方法。由于近年来在诸如PC的电子装置中,诸如动态随机存取存储器(DRAM)和硬盘驱动器(HDD)的设备倾向于连接到PCI设备,因此有必要将这些设备(以下,称为“目标设备”)转移到省电状态,从而使整个电子装置进入省电状态。

### 发明内容

[0004] 为了将连接到PCI设备的目标设备转移到省电状态,CPU首先向PCI设备发送将目标设备转移到省电状态的指令。在接收到指令之后,PCI设备将目标设备转移到省电状态。然而,在目标设备正被转移或已被转移到省电状态时CPU经由PCI设备访问目标设备的情况下,目标设备不可访问,或者访问速度慢。这可能会导致发生超时错误。由于不可能管理从由CPU执行的各种应用对连接到PCI设备的设备的访问的限制,因此当CPU访问目标设备时发生错误。

[0005] 本发明旨在一种在不发生访问错误的情况下将连接到PCI设备的设备转移到省电状态的技术。

[0006] 根据本发明的一个方面,本发明的电子装置包括:第一设备;第二设备,其经由外围组件互连(PCI)总线连接到第一设备;以及第三设备,其连接到第二设备。第一设备向第二设备发送预定指令,在将PCI总线转移到非可通信状态或低速可通信状态之后,第二设备将第三设备转移到省电状态。

[0007] 从以下参照附图对实施例的描述,本发明的其他特征将变得明显。

## 附图说明

- [0008] 图1是示出包括根据本发明的实施例的图像形成装置的系统的构造的框图。
- [0009] 图2是根据本发明的实施例的图像形成装置的主控制器的构造图。
- [0010] 图3是示出根据本发明的实施例的图像形成装置的电力状态的图。
- [0011] 图4是示出根据本发明的实施例的图像形成装置的操作模式及其组件的电力状态的表。
- [0012] 图5A至图5F是示出根据本发明的实施例的操作模式的转移序列的流程图。
- [0013] 图6是示出根据本发明的实施例的复印模式中的省电状态的主控制器的构造图。
- [0014] 图7是示出根据本发明的实施例的打印模式中的省电状态的主控制器的构造图。
- [0015] 图8是示出根据本发明的实施例的睡眠模式中的省电状态的主控制器的构造图。
- [0016] 图9是示出根据本发明的实施例的外围组件互连快速 (PCIe) 功能和设备的状态的状态图。
- [0017] 图10是示出根据本发明的实施例的结合PCIe功能将电力状态转移到省电状态的处理的流程图。
- [0018] 图11是示出根据本发明的实施例的结合PCIe功能从省电状态返回的处理的流程图。

## 具体实施方式

[0019] 将参照附图描述体现本发明的实施例。

[0020] <图像形成装置>

[0021] 将描述第一实施例。图1是示出包括图像形成装置100的系统的构造的框图。图像形成装置100是执行图像输入/输出和各种类型的图像处理的多功能打印机 (MFP)。图像形成装置100包括主控制器101、用作用户接口的操作单元102、用作图像输入设备的扫描器103和用作图像输出设备的打印机104。操作单元102、扫描器103和打印机104中的各个以可通信的方式连接到主控制器101,并且根据来自主控制器101的指令操作。此外,主控制器101连接到局域网 (LAN) 106,以便可以经由网络通信。个人计算机 (PC) 105可以经由LAN 106与图像形成装置100通信。用户使用在PC 105上操作的应用 (打印机驱动程序) 输入打印指令,使得打印作业从PC 105发送到图像形成装置100。操作单元102包括显示单元和用于检测在显示单元上进行的触摸操作的触摸面板。操作单元102还包括用于提供复印执行指令的硬键、数字键和用于将图像形成装置100转移到睡眠模式或从睡眠模式返回的硬键。

[0022] 图2是示出主控制器101的细节的框图。主控制器101包括主要执行图像处理的半导体集成电路200A和主要执行一般信息处理并控制装置的状态的半导体集成电路200B。半导体集成电路200A和200B可以经由外围组件互连快速 (PCIe) 总线200C彼此通信。半导体集成电路200A以可通信的方式连接到扫描器103和打印机104。半导体集成电路200A还可以通信的方式连接到操作单元102。半导体集成电路200B经由LAN控制器407连接到LAN 106。

[0023] 接下来,将详细描述半导体集成电路200A。半导体集成电路200A包括作为主控制单元的主中央处理单元 (CPU) 201A。主CPU (主处理器) 201A经由系统总线207A连接到子CPU 224A和静态随机存取存储器 (SRAM) 214。主CPU 201A还经由系统总线207A连接到PCIe接口 (I/F) 209A、只读存储器 (ROM) I/F 202A、动态RAM (DRAM) I/F 203A、硬盘驱动器 (HDD) I/F

205、操作单元I/F 206和图像总线I/F 211。ROM 405A是只读存储器,其存储用于激活半导体集成电路200A的引导程序、预定执行程序以及用于半导体集成电路200A中所包括的各个模块的初始化处理的设置。ROM 405A经由ROM I/F 202A连接到半导体集成电路200A。子CPU 224A是辅助主CPU 201A的子处理器,并执行半导体集成电路200A中所包括的部分模块的控制和半导体集成电路200A的电力控制。SRAM 214是内置于半导体集成电路200A中的小规模存储区域。SRAM 214用作从ROM 405A读取的引导程序的加载目的地。SRAM 214还用作操作子CPU 224A的程序的工作存储器。DRAM 401A是随时可读写的存储区域,其提供用作主CPU 201A的工作存储器的工作区域。此外,DRAM 401A用于存储图像形成装置100的临时设置值和关于要执行的作业的信息。DRAM I/F 203A是将DRAM 401A与系统总线207A彼此连接的接口。DRAM I/F 203A包括用于控制DRAM 401A的存储器控制器,并从/向DRAM 401A读取和写入数据。HDD 402是用作用于存储系统的操作系统(OS)的区域的非易失性存储区域。HDD 402还用于临时存储大量图像数据的存储区域。HDD I/F 205是高速接口,其将HDD 402与系统总线207A彼此连接,并且符合例如串行高级技术附件(SATA)标准。PCIe I/F (PCI接口) 209A是符合PCI快速标准的接口,其将作为端点的半导体集成电路200A与作为根复合体(root complex)的下述的半导体集成电路200B以可通信的方式连接。然后,PCIe I/F 209A在半导体集成电路200A与200B之间交换数据。操作单元I/F 206是用于执行与操作单元102的输入/输出处理的接口。操作单元I/F 206将要显示的图像数据输出到操作单元102。此外,操作单元I/F 206将从用户接收到的信息经由操作单元102输出到CPU 201A。当操作单元102接收用户输入时,操作单元I/F 206输出中断信号,用于通知主CPU 201A、子CPU 224A和下述的CPU 201B接收到输入。图像总线I/F 211是将系统总线207A与用于高速传输图像数据的图像总线210连接的接口,并且用作用于转换数据结构的总线桥。

[0024] DRAM I/F 221、扫描器图像处理单元218、光栅图像处理器(RIP) 217、图像压缩/解压缩单元216、打印机图像处理单元212以及扩展图像总线I/F 215连接到图像总线210。与DRAM I/F 203A类似,DRAM I/F 221包括用于控制DRAM 404的存储器控制器,并且从/向DRAM 404读取/写入数据。DRAM 404用作用于临时存储要经由图像总线210传输的图像数据的缓冲存储器,而无需连接到系统总线207A的DRAM 401A。扫描器I/F 219是用于连接扫描器103和扫描器图像处理单元218的接口,并且转换扫描图像的数据格式。扫描器图像处理单元218对扫描器103扫描的图像数据执行校正、处理和编辑。例如,RIP 217将PC 105作为打印作业发送的页面描述语言(PDL)数据转换为位图图像。图像压缩/解压缩单元216对多值图像数据执行联合摄影专家组(JPEG)压缩/解压缩处理,对二值图像数据执行联合二级图像专家组(JBIG)压缩/解压缩处理。打印机图像处理单元212对要输出到打印机104的打印输出图像数据执行诸如颜色转换处理、滤波处理和分辨率转换处理等。打印机I/F 213是用于将打印机104和打印机图像处理单元212连接的接口,并且执行图像数据的同步/异步转换。扩展图像总线I/F 215是用于向/从外部连接到半导体集成电路200A的扩展处理设备406相互发送/接收图像总线210上的图像数据的扩展接口。扩展处理设备406执行由上述半导体集成电路200A提供的图像处理功能的扩展。扩展处理设备406的示例包括通过检测扫描图像数据的复印伪造抑制图案来执行抑制未经授权的复印的控制处理的设备。在不需要图像形成装置100的功能扩展的情况下,扩展处理设备406将不连接到扩展图像总线I/F 215。

[0025] 接下来,将描述半导体集成电路200B的细节。半导体集成电路200B包括作为主控制单元的CPU 201B。CPU 201B经由系统总线207B连接到PCIe I/F 209B、ROM I/F 202B、DRAM I/F 203B、LAN I/F 208和电力控制单元210B。PCIe I/F 209B是符合PCI快速标准的接口,其与作为根复合体的半导体集成电路200B和作为端点的半导体集成电路200A以可通信的方式连接。然后,PCIe I/F 209B在半导体集成电路200A与200B之间交换数据。ROM 405B是只读存储器,其存储用于激活半导体集成电路200B的引导程序、预定执行程序以及用于半导体集成电路200B中所包括的各个模块的初始化处理的设置。ROM 405B经由ROM I/F 202B连接到半导体集成电路200B。DRAM 401B是随时可读写的存储区域,其提供用作CPU 201B的工作存储器的工作区域。DRAM I/F 203B是用于将DRAM 401B与系统总线207B连接的接口。DRAM I/F 203B包括用于控制DRAM 401B的存储器控制器,并从/向DRAM 401B读取/写入数据。LAN I/F 208是用于将LAN控制器407与系统总线207B连接的接口。LAN I/F 208经由LAN控制器407向/从LAN 106发送/接收信息。LAN控制器407经由LAN 106向/从诸如与LAN 106连接的PC 105的外部设备发送/接收图像信息、设备信息和文件,并执行与经由LAN 106发送的网络数据包相对应的处理。电力控制单元210B向图像形成装置100的各个设备供给电力和停止供给电力。此外,电力控制单元210B可以布置在半导体集成电路200B之外。

[0026] <操作模式>

[0027] 图3是示出图像形成装置100的操作模式的状态转移图。

[0028] 本实施例的图像形成装置100具有作为操作模式的复印模式302、打印模式303、睡眠模式304和深度睡眠模式305。复制模式302、打印模式303和睡眠模式304对应于高级配置和电源接口(ACPI,Advanced Configuration and Power Interface)标准中定义的S状态中的S0状态。深度睡眠模式305对应于ACPI标准中定义的S状态中的S3状态。CPU 201B根据CPU 201B在DRAM 401B上执行的程序来控制并管理操作模式。除了深度睡眠模式305之外,各个操作模式还具有激活状态和通过停用或限制部分功能来减少功耗的省电状态。

[0029] 此外,图像形成装置100具有断电状态301。电源开关(未示出)设置在图像形成装置100上,并且当电源开关关闭时,关闭对整个图像形成装置100的供电。在断电状态301下,可以向诸如时钟(未示出)和用于监视对电源开关(未示出)进行的操作的电路等一部分设备供电。

[0030] [复印模式]

[0031] 当电源开关(未示出)开启时,图像形成装置100转移到复印模式302。在复印模式302中,向整个图像形成装置100供给电力。复印模式302是指诸如复印作业和打印作业等各种作业正在执行或能够立即执行的状态。在复印模式302中,图像形成装置100从经由操作单元102操作图像形成装置100的用户接收指令,并执行各种作业。开启操作单元102的显示单元。

[0032] [复印模式(激活状态)]

[0033] 当在复印模式302中执行作业时,图像形成装置100处于复印模式302的激活状态302A。在激活状态302A下,如图4所示,向半导体集成电路200A和200B内的执行复印和打印所必需的模块供给时钟和电力。在激活状态302A下,半导体集成电路200B的CPU 201B处于与ACPI标准中定义的C状态中的C0状态相对应的正常操作状态。经由PCIe I/F 209A连接到半导体集成电路200B的半导体集成电路200A处于ACPI标准中定义的D状态中的D0状态(即,

正常操作状态)。在复印模式302的激活状态302A下,HDD 402可以接收和发送数据,并且向打印机104、扫描器103、操作单元102和LAN控制器407供给电力,使得它们处于可操作状态。

[0034] [复印模式(低功率状态)]

[0035] 如图4所示,当诸如复印作业或打印作业的作业执行结束,或者在该作业执行之后已经过了预定时间时,图像形成装置100转移到复印模式302的低功率状态(省电状态)302B。在低功率状态(省电状态)302B下,对半导体集成电路200A和200B的未使用的模块,停止或减少时钟和电力的供给。在低功率状态(省电状态)302B下,半导体集成电路200B的CPU 201B处于C3状态,即电力消耗较少的睡眠状态(sleep state)。此外,经由PCIe I/F 209A连接到半导体集成电路200B的半导体集成电路200A处于D3状态,即省电状态。HDD 402处于休眠状态(Slumber state),即SATA标准中定义的省电状态。当在复印模式302的低功率状态(省电状态)302B中接收到复印作业或打印作业时,上述各种设备在短时间内从省电状态返回,并进入可以立即开始执行作业的激活状态302A。

[0036] [打印模式]

[0037] 在复印模式302中,已经过了预定时间而没有经由操作单元102接收操作指令时,图像形成装置100转移到打印模式303。打印模式303是指打印作业正在执行或能够立即执行的状态。打印模式303是执行经由LAN 106接收的打印作业的操作模式。在打印模式303中,对未使用的扫描器103和操作单元102停止供电,使得能够比在复印模式302中节省更多的电力。在打印模式303中关闭操作单元102的显示单元。

[0038] [打印模式(激活状态)]

[0039] 当在打印模式303中正执行作业时,图像形成装置100处于打印模式303的激活状态303A。如图4所示,向半导体集成电路200A和200B的执行打印所必需的模块供给时钟和电力。除了对未使用的扫描器103和操作单元102停止供电以外,激活状态303A类似于复印模式302的激活状态302A。

[0040] [打印模式(低功率状态)]

[0041] 如图4所示,当诸如打印作业的作业执行结束或在执行作业之后已经过了预定时间时,图像形成装置100转移到打印模式303的低功率状态(省电状态)303B。在低功率状态(省电状态)303B下,对半导体集成电路200A和200B的未使用的模块,停止或减少时钟和电力的供给。除了对未使用的扫描器103和操作单元102停止供电以外,低功率状态(省电状态)303B类似于复印模式302的低功率状态(省电状态)302B。

[0042] [睡眠模式]

[0043] 当在打印模式303中已经过了预定时间而没有发生任何作业时,图像形成装置100转移到睡眠模式304。睡眠模式304是指CPU 201B对经由LAN 106来自网络的查询进行响应或在向添加的扩展处理设备406供给电力的同时待机就绪的状态。睡眠模式304是图像形成装置100准备转移到打印模式303或复印模式302的省电操作模式。在睡眠模式304中,对未使用的打印机104和扫描器103停止供电使得能够比在打印模式303和复印模式302中节省更多的电力。睡眠模式304还具有激活状态和低功率状态(省电状态)。

[0044] [睡眠模式(激活状态)]

[0045] 如图4所示,在睡眠模式304的激活状态304A下,向半导体集成电路200A和200B的接收来自网络的询问所必需的模块供给时钟和电力。在睡眠模式304的激活状态304A下,停



止对未使用的打印机104的供电。由于用于图像处理的半导体集成电路200A内的大多数功能模块没有在激活状态304A下使用,因此可以对其停止或减少时钟和电力的供给。因此,与打印模式303的激活状态303A相比,能够大大减少功耗。

[0046] [睡眠模式(省电状态)]

[0047] 如图4所示,在CPU 201B发送网络响应之后,或者当扩展处理设备406处于待机状态时,对半导体集成电路200A和200B的未使用的模块停止或减少时钟和电力的供给。在睡眠模式304的省电状态304B下,对未使用的打印机104停止供电。由于半导体集成电路200A内的大多数模块未被使用,因此对这些模块停止或减少时钟和电力的供给。因此,睡眠模式304的省电状态304B下的电力消耗小于打印模式303的低功率状态(省电状态)303B下的电力消耗。

[0048] [深度睡眠模式]

[0049] 当在CPU 201B发送最后的网络响应之后已经过了预定时间时,图像形成装置100转移到深度睡眠模式305。在深度睡眠模式305中,仅向图像形成装置100要从深度睡眠模式305返回所需的模块(诸如LAN控制器407)供给电力。深度睡眠模式305是最省电的操作模式,在该模式中,图像形成装置100在保持网络连接的同时准备就绪。例如,LAN控制器407返回对诸如地址解析协议(ARP)、因特网控制消息协议(ICMP)或简单网络管理协议(SNMP)等协议的网络数据包的必需响应,使得图像形成装置100保持深度睡眠模式305的状态。

[0050] [转移操作模式的流程图]

[0051] 图5A到图5F是示出图像形成装置100的操作模式的转移序列的流程图。图5A中的流程图示出了用于将图像形成装置100从复印模式302转移到打印模式303的处理。通过CPU 201B根据在DRAM 401B中执行的程序来控制图像形成装置100的各种设备来执行该流程图。

[0052] 在复印模式302中,向操作单元102供给电力,并且显示提示用户操作图像形成装置100的画面。在步骤S5000中,CPU 201B确定操作单元102是否从用户接收操作指令。当操作单元102从用户接收到操作指令时(在步骤S5000中为“是”),图像形成装置100根据该操作指令执行功能。例如,当操作单元102从用户接收到用于执行复印操作的指令时,图像形成装置100执行复印操作。主控制器101包括当从用户提供最新的操作指令时开始计数的计时器(未示出)。当基于来自用户的操作指令执行特定功能时,主控制器101重置计时器。在步骤S5001中,CPU 201B确定在从用户接收到最新的操作指令之后计数的值是否超过预定时间。如果尚未经过预定时间(在步骤S5001中为“否”),则处理返回到步骤S5000。在步骤S5000中,CPU 201B等待来自用户的操作指令。另一方面,如果在从用户接收到最新的操作指令(在步骤S5001中为“是”)之后已经过了预定时间,即图像形成装置100已经在预定时间内都处于非操作状态,则处理前进到步骤S5002。在步骤S5002中,CPU 201B开始用于将操作模式转移到打印模式303的控制处理。接下来,在步骤S5003中,CPU 201B对打印模式303不需要的操作单元102和扫描器103停止供电,以减少图像形成装置100的电力消耗。此外,即使在停止对操作单元102供电并且关闭触摸面板(未示出)的状态下,也可以接受在操作单元102的显示单元上进行的操作输入。当接受操作输入时,触摸面板(未示出)向电力控制单元210B发送用于改变图像形成装置100的操作模式的中断信号。

[0053] 图5B中的流程图示出了用于将图像形成装置100从打印模式303转移到睡眠模式304的处理。通过CPU 201B根据在DRAM 401B中执行的程序来控制图像形成装置100的各种

设备来执行该流程图。

[0054] 在步骤S5010中,CPU 201B确定是否接收到新作业。例如,如果在打印模式303中向打印机104供给电力的状态下经由LAN 106接收到打印作业(在步骤S5010中为“是”),则可以立即执行打印。主控制器101包括当最新的作业结束时开始计数的计时器(未示出),并且当执行任何作业时重置计时器。在步骤S5011中,CPU 201B确定在最新的作业的执行结束之后计数的值是否超过预定时间。如果尚未经过预定时间(在步骤S5011中为“否”),则处理返回到步骤S5010。在步骤S5010中,CPU 201B等待作业被输入。另一方面,如果在最新的作业的执行结束之后已经过了预定时间(在步骤S5011中为“是”),即在预定时间内没有执行任何作业,则处理前进到步骤S5012。在步骤S5012中,CPU 201B开始用于将操作模式转移到睡眠模式304的控制处理。接下来,在步骤S5013中,CPU 201B停止对打印机104供电(对打印机104供电对于睡眠模式304不是必需的),使得减少图像形成装置100的电力消耗。

[0055] 图5C中的流程图示出了用于将图像形成装置100从睡眠模式304转移到深度睡眠模式305的处理。通过CPU 201B根据在DRAM 401B中执行的程序来控制图像形成装置100的各种设备来执行该流程图。在步骤S5020中,CPU 201B确定在睡眠模式304中是否连接扩展处理设备406。如果连接了扩展处理设备406(在步骤S5020中为“是”),则CPU 201B保持睡眠模式304的状态。另一方面,如果未连接扩展处理设备406(在步骤S5020中为“否”),则处理前进到步骤S5021。在步骤S5021中,CPU 201B确定是否发生了任何网络响应。主控制器101包括当CPU 201B结束最新网络响应的发送时开始计数的计时器(未示出),并且当在步骤S5021中CPU 201B发送任何网络响应时(在步骤S5021中为“是”)重置计时器。在由CPU 201B执行的网络响应处理中,CPU 201B执行用于从HDD 402读取数据的处理,并基于读取的数据返回对与从外部设备发送的存储在HDD 402中的数据相关的查询的响应。在步骤S5022中,CPU 201B确定在CPU 201B结束最新的网络响应的发送之后计数的值是否超过预定时间。如果尚未经过预定时间(在步骤S5022中为“否”),则处理返回到步骤S5021。在步骤S5021中,CPU 201B等待网络响应。另一方面,如果在CPU 201B结束最新的网络响应的发送之后已经过了预定时间(在步骤S5022中为“是”),即图像形成装置100已经处于CPU 201B没有必要在预定时间内发送网络响应的状态,则处理前进到步骤S5023。在步骤S5023中,CPU 201B开始用于将操作模式转移到深度睡眠模式305的控制处理。接下来,在步骤S5024中,CPU 201B停止给对于深度睡眠模式305来说不是必需的半导体集成电路200A和200B以及HDD 402的电力,以减少图像形成装置100的电力消耗。

[0056] 图5D中的流程图示出了用于将图像形成装置100从深度睡眠模式305转移到睡眠模式304的处理。当从LAN控制器407或操作单元102向电力控制单元210B发送中断信号时,电力控制单元210B向半导体集成电路200A和200B以及HDD 402供给电力。尽管在深度睡眠模式305中停止向操作单元102供电,但是当从用户接收到操作输入时,触摸面板(未示出)向电力控制单元210B发送用于从深度睡眠模式305返回操作模式的中断信号。在步骤S5030中,CPU 201B确定是否从操作单元102接收到用于从深度睡眠模式305返回操作模式的中断信号。当从操作单元102接收到用于从深度睡眠模式305返回操作模式的中断信号时(在步骤S5030中为“是”),处理前进到步骤S5032。在步骤S5032中,CPU 201B开始用于返回睡眠模式304的处理。另一方面,在没有从操作单元102接收到用于从深度睡眠模式305返回操作模式的中断信号的情况下(在步骤S5030中为“否”),处理前进到步骤S5031。在步骤S5031中,

CPU 201B确定是否接收到LAN控制器407不能响应的网络数据包。如果接收到LAN控制器407不能响应的网络数据包(在步骤S5031中为“是”),则LAN控制器407向电力控制单元210B发送用于从深度睡眠模式305返回操作模式的中断信号。当电力控制单元210B从LAN控制器407接收到用于从深度睡眠模式305返回操作模式的中断信号时,处理前进到步骤S5032。在步骤S5032中,在接收到来自电力控制单元210B的指令时,CPU 201B开始用于将操作模式返回到睡眠模式304的处理。此外,如果接收到LAN控制器407可以响应的网络数据包(在步骤S5031中为“否”),则LAN控制器407返回响应,并且处理返回到步骤S5030。在步骤S5030中,操作单元102等待来自用户的操作输入。在步骤S5032中,开始用于将操作模式返回到睡眠模式304的处理。然后,在步骤S5033中,电力控制单元210B向半导体集成电路200A和200B以及HDD 402供给电力。

[0057] 图5E中的流程图示出了用于将图像形成装置100从睡眠模式304转移到打印模式303的处理。通过CPU 201B根据在DRAM 401B中执行的程序来控制图像形成装置100的各种设备来执行该流程图。尽管在睡眠模式304中停止了对操作单元102的供电,但是当从用户接收到操作输入时,触摸面板向电力控制单元210B发送用于从睡眠模式304返回操作模式的中断信号。在步骤S5040中,CPU 201B确定是否从操作单元102接收到用于从睡眠模式304返回操作模式的中断信号。当从操作单元102接收到用于从睡眠模式304返回操作模式的中断信号时(在步骤S5040中为“是”),处理前进到步骤S5042。在步骤S5042中,在接收到来自电力控制单元210B的指令时,CPU 201B开始用于将操作模式返回到打印模式303的处理。即使在触摸面板未接收到来自用户的任何操作输入的情况下,在经由LAN 106接收到使用打印机104的打印作业时(在步骤S5041中为“是”),处理前进到步骤S5042。在步骤S5042中,CPU 201B开始用于将操作模式返回到打印模式303的处理。如果没有接收到使用打印机104的打印作业(在步骤S5041中为“否”),则处理返回到步骤S5040,并且触摸面板等待来自用户的操作输入。如果在步骤S5042中开始用于将操作模式返回到打印模式303的处理,则在步骤S5043中,电力控制单元210B向打印机104供给电力。

[0058] 图5F中的流程图示出了用于将图像形成装置100从打印模式303转移到复印模式302的处理。通过CPU 201B根据在DRAM 401B中执行的程序来控制图像形成装置100的各种设备来执行该流程图。尽管在打印模式303中停止了对操作单元102的供电,但是在接收到来自用户的操作输入时,操作单元可以向CPU 201B发送用于将操作模式从打印模式303返回的中断信号。在步骤S5050中,CPU 201B确定是否从操作单元102接收用于将操作模式从打印模式303返回的中断信号。如果CPU 201B从操作单元102接收到用于将操作模式从打印模式303返回的中断信号(在步骤S5050中为“是”),则处理前进到步骤S5051。在步骤S5051中,CPU 201B开始用于将操作模式返回到复印模式302的处理。另一方面,如果操作单元102没有接收到来自用户的任何操作输入(在步骤S5050中为“否”),则在步骤S5050中操作单元102等待来自用户的操作输入。如果在步骤S5051中开始用于将操作模式返回到复印模式302的处理,则在步骤S5052中,CPU 201B指令电力控制单元210B向操作单元102和扫描器103供给电力。

[0059] <操作模式的详细说明>

[0060] 将参照图6、图7和图8描述在图4所示的各操作模式的低功率状态(省电状态)下的主控制器101的细节。

[0061] 图6是示出复印模式302的低功率状态(省电状态)302B下的主控制器101的状态的框图。图6中的阴影部分指示处于省电状态的模块。如图3所示,在从激活状态302A转移到低功率状态(省电状态)302B时,当CPU 201B处于不执行要执行的处理的空闲状态时,半导体集成电路200B的模块转移到低功率状态(省电状态)302B。当PCIe总线200C转移到L3状态或L1状态时,主CPU 201A、HDD 402、HDD I/F 205、DRAM 401A和DRAM I/F 203A转移到省电状态。在L3状态下,停止向PCIe总线200C供给时钟。此外,在L1状态下,降低向PCIe总线200C供给的时钟的频率。

[0062] 主CPU 201A对其余模块进行控制,从而仅在使用它们时转移到激活状态,在不使用它们时转移到省电状态。相反,当电力状态从低功率状态(省电状态)转移到激活状态时,例如,CPU 201B在从LAN I/F 208接收PDL打印处理时的定时从低功率状态(省电状态)返回,并且经由PCIe I/F 209B使半导体集成电路200A返回。在复印模式302中,由于当用户输入复印处理的指令时需要立即开始处理,因此连接到半导体集成电路200A的操作单元102、扫描器103和打印机104处于激活状态以便立即执行处理。相反地,作为半导体集成电路200B的处于省电状态的模块,CPU 201B处于C3状态,并且DRAM 401B处于自刷新状态。此外,PCIe I/F 209B和PCIe I/F 209A处于D3状态。子CPU 224A在PCIe I/F 209A转移到D3状态时的定时将HDD 402、DRAM 401A和主CPU 201A转移到省电状态。下面将详细描述此处理。此外,连接到图像总线210的图像处理模块处于停止供给时钟的时钟门状态,并且DRAM 404处于自刷新状态。扩展处理设备406也处于时钟门状态。CPU 201B对半导体集成电路200B执行上述处理,并且主CPU 201A或子CPU 224A对半导体集成电路200A执行处理。

[0063] 图7是示出打印模式303的低功率状态(省电状态)303B下的主控制器101的状态的框图。图7中的状态与图6中的复制模式302中的状态大致相同,并且不同之处在于操作单元102和扫描器103处于省电状态。

[0064] 图8是示出睡眠模式304的省电状态304B下的主控制器101的状态的框图。图8中的状态与图7中的打印模式303的状态的不同之处在于停止向打印机104供给电力。此外,在睡眠模式304中,连接到图像总线210的图像处理模块从停止供给时钟的时钟门状态转移到停止供电的状态,并且还停止向DRAM 404供给电力,以增强省电效果。

[0065] <PCIe功能的省电状态>

[0066] 图9是示出本发明的半导体集成电路200A的PCIe I/F 209A的功能的省电状态以及HDD 402和DRAM 401A的省电状态的图。PCIe I/F 209A具有多个寄存器。PCIe I/F 209A至少有两个寄存器“Func 0”和“Func 1”。HDD 402被分配给Func 1,并且DRAM 401A被分配给Func 0。

[0067] 在状态1下,Func 0和Func 1都处于D0状态,即激活状态,HDD 402和DRAM 401A也处于激活状态。在状态2下,Func 0处于D3状态,即省电状态,Func 1处于D0状态,即激活状态,HDD 402和DRAM 401A处于激活状态。尽管Func 0处于D3状态,但由于当操作HDD 402时使用DRAM 401A,所以将DRAM 401A设置为激活状态。在状态3下,Func 0和Func 1都处于D3状态,即省电状态,并且HDD 402和DRAM 401A都处于省电状态。在状态4下,Func 0处于D0状态,即激活状态,Func 1处于D3状态,即省电状态,HDD 402和DRAM 401A分别处于省电状态和激活状态。

[0068] PCIe功能、HDD 402和DRAM 401A的状态由上述状态1至4定义。

[0069] <省电转移流程>

[0070] 图10是示出将HDD 402和DRAM 401A转移到省电状态的处理的流程图的示例。半导体集成电路200A的子CPU 224A根据ROM 405A中存储的程序执行处理,以实现图10中的流程图。

[0071] 半导体集成电路200B的CPU 201B将PCIe I/F 209A转移到D3状态。通过设置PCIe I/F 209A的寄存器,可以将PCIe I/F 209A转移到D3状态。在步骤S1001中,确定子CPU 224A是否从PCIe I/F 209A接收到中断信号。当PCIe I/F 209A的任何一个寄存器,即Func 0和Func 1,设置为D3状态时,PCIe I/F 209A输出中断信号。如果子CPU 224A从PCIe I/F 209A接收到中断信号(在步骤S1001中为“是”),则处理前进到步骤S1002。在接收到中断信号时,子CPU 224A将PCIe I/F 209A转移到D3状态,并将PCIe总线200C转移到L3状态或L1状态。通过执行上述处理,PCIe总线200C进入非可通信状态或仅低速可通信状态。当PCIe I/F 209A转移到D3状态时,停止向PCIe I/F 209A供给时钟。

[0072] 在步骤S1002中,子CPU 224A确定所接收的中断信号是否是由Func 1的改变所引起的中断信号。如果子CPU 224A确定所接收的中断信号是由Func 1的改变所引起的中断信号(在步骤S1002中为“是”),则处理前进到步骤S1003。如果子CPU 224A确定所接收的中断信号是由Func 0的改变所引起的中断信号(在步骤S1002中为“否”),则处理前进到步骤S1004。在步骤S1003中,子CPU 224A对HDD 402设置省电标记。该标记设置在子CPU 224A可访问的寄存器区域(未示出)。

[0073] 在步骤S1004中,子CPU 224A停止或减少对半导体集成电路200A中未使用的模块的时钟供给,或停止对未使用的模块的供电。

[0074] 此外,在步骤S1005中,子CPU 224A将主CPU 201A转移到省电状态。主CPU 201A的省电状态是指等待中断状态或时钟门状态。由于主CPU 201A访问HDD 402或DRAM 401A,因此在HDD 402或DRAM 401A转移到省电状态之前,主CPU 201A转移到省电状态。然后,处理前进到步骤S1006。

[0075] 在步骤S1006中,子CPU 224A确定CPU 201B设置为省电状态的Func 0和Func 1两者是否都处于D3状态。如果Func 0和Func 1两者都处于D3状态(在步骤S1006中为“是”),则处理前进到步骤S1007。如果Func 0和Func 1两者并不都处于D3状态(在步骤S1006中为“否”),则处理前进到步骤S1008。

[0076] 在步骤S1007中,子CPU 224A将DRAM 401A转移到省电状态。DRAM 401A的省电状态是指自刷新状态或断电状态。子CPU 224A通过访问DRAM I/F 203A的寄存器将DRAM 401A转移到省电状态。

[0077] 在步骤S1008中,子CPU 224A确定是否将省电标记设置到HDD 402。如果设置了该标记(在步骤S1008中为“是”),则处理前进到步骤S1009。如果未设置该标记(在步骤S1008中为“否”),则结束处理。

[0078] 在步骤S1009中,子CPU 224A将HDD 402转移到省电状态。具体地,子CPU 224A将HDD 402转移到休眠状态。此外,在使用固态驱动器(SSD)代替HDD 402的情况下,子CPU 224A将SSD转移到Dev-Sleep状态。子CPU 224A通过设置HDD I/F 205的寄存器将HDD 402转移到省电状态。

[0079] 通过上述处理流程,在PCIe I/F 209A转移到D3状态之后,HDD 402和DRAM 401A转

移到省电状态。通过执行上述处理,当HDD 402或DRAM 401A正在转移或已经转移到省电状态时,在CPU 201B上操作的应用将不访问HDD 402或DRAM 401A,使得可以防止超时错误的发生。

[0080] 在上述本实施例中,尽管已经描述了两个PCIe功能,但是PCIe功能的数量不限于上面的数量,并且可以提供两个或更多个PCIe功能。此外,尽管HDD 402和DRAM 401A已经被描述为连接到PCI设备的设备,但是可以将诸如SSD的其他设备连接到PCI设备,只要该设备可以转移到省电状态即可。

[0081] <省电返回控制流程>

[0082] 图11是示出从省电状态返回HDD 402和DRAM 401A的处理的流程图。半导体集成电路200A的子CPU 224A根据ROM 405A中存储的程序执行处理,以实现图11中的流程图。

[0083] 在步骤S1101中,子CPU 224A确定是否从PCIe I/F 209A接收到中断信号。当CPU 201B将PCIe I/F 209A的Func 0和Func 1中的任何一个设置为D0状态时,PCIe I/F 209A输出中断信号。此外,即使PCIe I/F 209A处于D3状态,CPU 201B也可以设置PCIe I/F 209A的功能。如果接收到中断信号并且其中任何一个功能设置为D0状态(在步骤S1101中为“是”),则处理前进到步骤S1104。如果尽管接收到中断信号,但其中任何一个功能均未设置为D0状态(在步骤S1101中为“否”),则处理前进到步骤S1102。

[0084] 在步骤S1102中,子CPU 224A确定在步骤S1101中接收到的中断信号是否指示半导体集成电路200A的返回。给来自PCIe的根复合体的导致CPU 201B返回的返回指令和来自PCIe的端点的导致半导体集成电路200A返回的返回指令,作为引起PCIe从省电状态返回的因素。在步骤S1102中,子CPU 224A确定是否从端点提供返回指令,并且在步骤S1101中,子CPU 224A确定是否从根复合体提供返回指令。如果子CPU 224A确定从端点提供返回指令(在步骤S1102中为“是”),则处理前进到步骤S1103。如果返回指令不是来自端点(在步骤S1102中为“否”),则处理返回到步骤S1101。

[0085] 在步骤S1103中,根据来自PCIe的端点的返回指令执行返回处理。在返回处理中,首先向根复合体通知返回。具体地,可以运用通过使用唤醒信号或信标来向根复合体通知返回的方法,尽管其方法应当根据省电状态和设置而改变。通过对根复合体的处理,电力状态从D3状态返回到D0状态。已知的方法用于上述返回处理,因此省略其详细描述。当返回处理完成时,处理前进到步骤S1104。

[0086] 在步骤S1104中,子CPU 224A确定PCIe I/F 209A的Func 1是否处于D0状态。如果Func 1处于D0状态(在步骤S1104中为“是”),则处理前进到步骤S1105。如果Func 1处于D3状态(在步骤S1104中为“否”),则处理前进到步骤S1106。在步骤S1105中,HDD 402从省电状态返回到激活状态。将HDD 402返回到激活状态的处理根据省电状态而变化。已知的方法用于上述返回处理,因此省略其详细描述。在步骤S1106中,DRAM 401A从省电状态返回到激活状态。通过设置DRAM I/F 203A的寄存器来执行将DRAM 401A返回到激活状态的处理。

[0087] 在步骤S1107中,主CPU 201A从省电状态返回。

[0088] 通过上述处理流程,能够对PCIe I/F 209A的两个功能执行从省电状态返回电力状态的处理。在上述本实施例中,尽管已经描述了两个PCIe功能,但是PCIe功能的数量不限于上面的数量,并且可以提供两个或更多个PCIe功能。此外,尽管HDD 402和DRAM 401A已经被描述为连接到PCI设备的设备,但是任何类型的设备都可以无问题地连接。

[0089] <其它实施例>

[0090] 在上述实施例中,图像形成装置已被描述为本发明的电子装置的示例。然而,根据本发明的电子装置不限于图像形成装置。例如,本发明的电子装置适用于诸如笔记本电脑、平板电脑、台式电脑、智能手机、汽车、空调装置、游戏机和机器人等各种电子装置。

[0091] 在上述实施例中,子CPU在接收到中断信号时,将PCI总线转移到非可通信状态或仅低速可通信状态。然而,CPU 201B或PCIe I/F 209A可以在未接收来自子CPU的指令的情况下,将PCI总线转移到非可通信状态或仅低速可通信状态。

[0092] 根据本发明的方面,连接到PCI设备的设备可以在没有访问错误的情况下转移到省电状态。

[0093] 其它实施例

[0094] 还可以通过读出并执行记录在存储介质(也可更完整地称为“非临时性计算机可读存储介质”)上的计算机可执行指令(例如,一个或更多个程序)以执行上述实施例中的一个或更多个的功能、并且/或者包括用于执行上述实施例中的一个或更多个的功能的一个或更多个电路(例如,专用集成电路(ASIC))的系统或装置的计算机,来实现本发明的实施例,并且,可以利用通过由所述系统或装置的所述计算机例如读出并执行来自所述存储介质的所述计算机可执行指令以执行上述实施例中的一个或更多个的功能、并且/或者控制所述一个或更多个电路执行上述实施例中的一个或更多个的功能的方法,来实现本发明的实施例。所述计算机可以包括一个或更多个处理器(例如,中央处理单元(CPU),微处理单元(MPU)),并且可以包括分开的计算机或分开的处理器的网络,以读出并执行所述计算机可执行指令。所述计算机可执行指令可以例如从网络或所述存储介质被提供给计算机。所述存储介质可以包括例如硬盘、随机存取存储器(RAM)、只读存储器(ROM)、分布式计算系统的存储器、光盘(诸如压缩光盘(CD)、数字通用光盘(DVD)或蓝光光盘(BD)<sup>TM</sup>)、闪存设备以及存储卡等中的一个或更多个。

[0095] 本发明的实施例还可以通过如下的方法来实现,即,通过网络或者各种存储介质将执行上述实施例的功能的软件(程序)提供给系统或装置,该系统或装置的计算机或是中央处理单元(CPU)、微处理单元(MPU)读出并执行程序的方法。

[0096] 虽然已经参照实施例描述了本发明,但是应当理解,本发明不限于所公开的实施例。对下列权利要求的范围应给予最宽的解释,以便涵盖所有这些变型例以及等同的结构和功能。

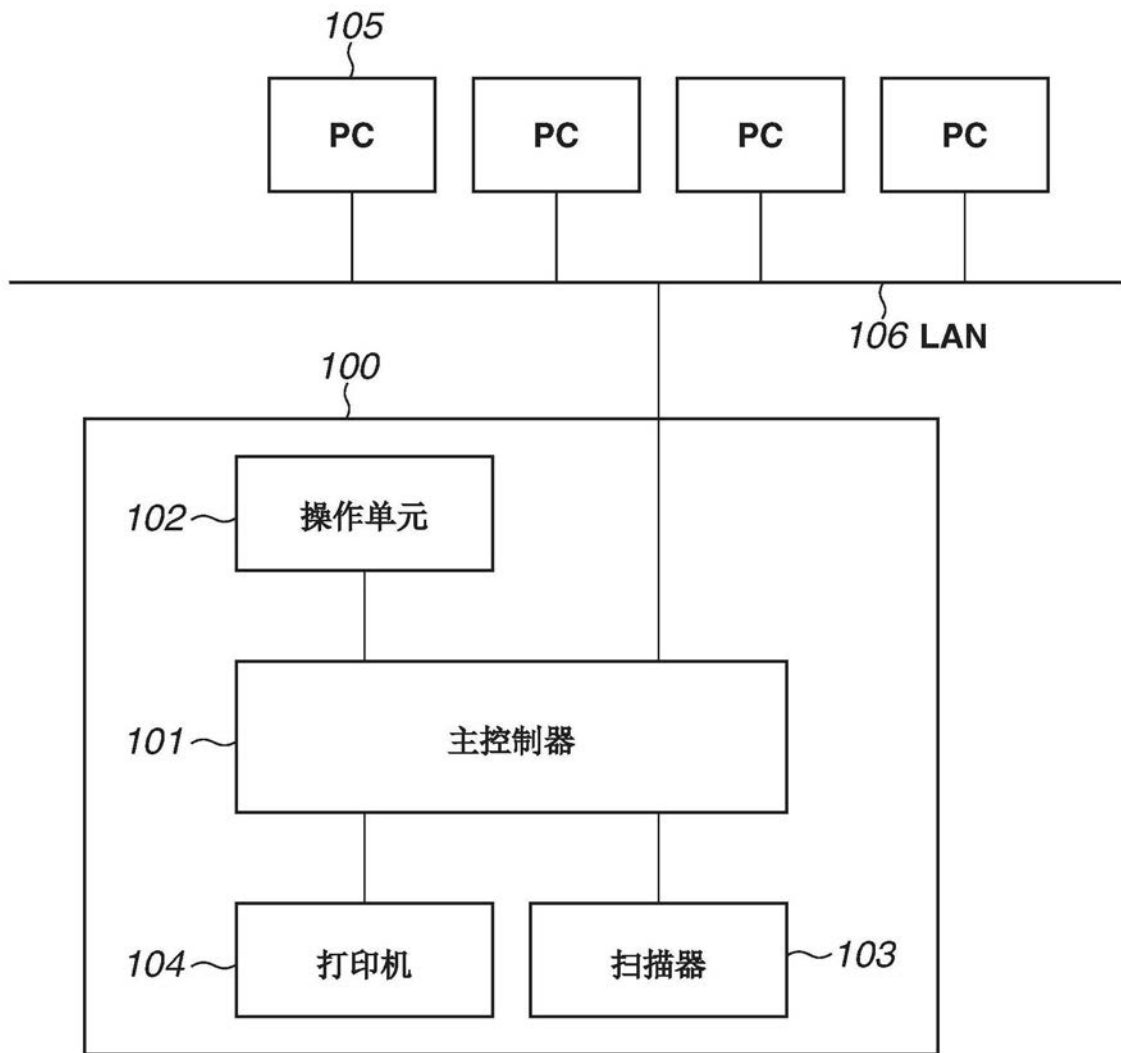


图1



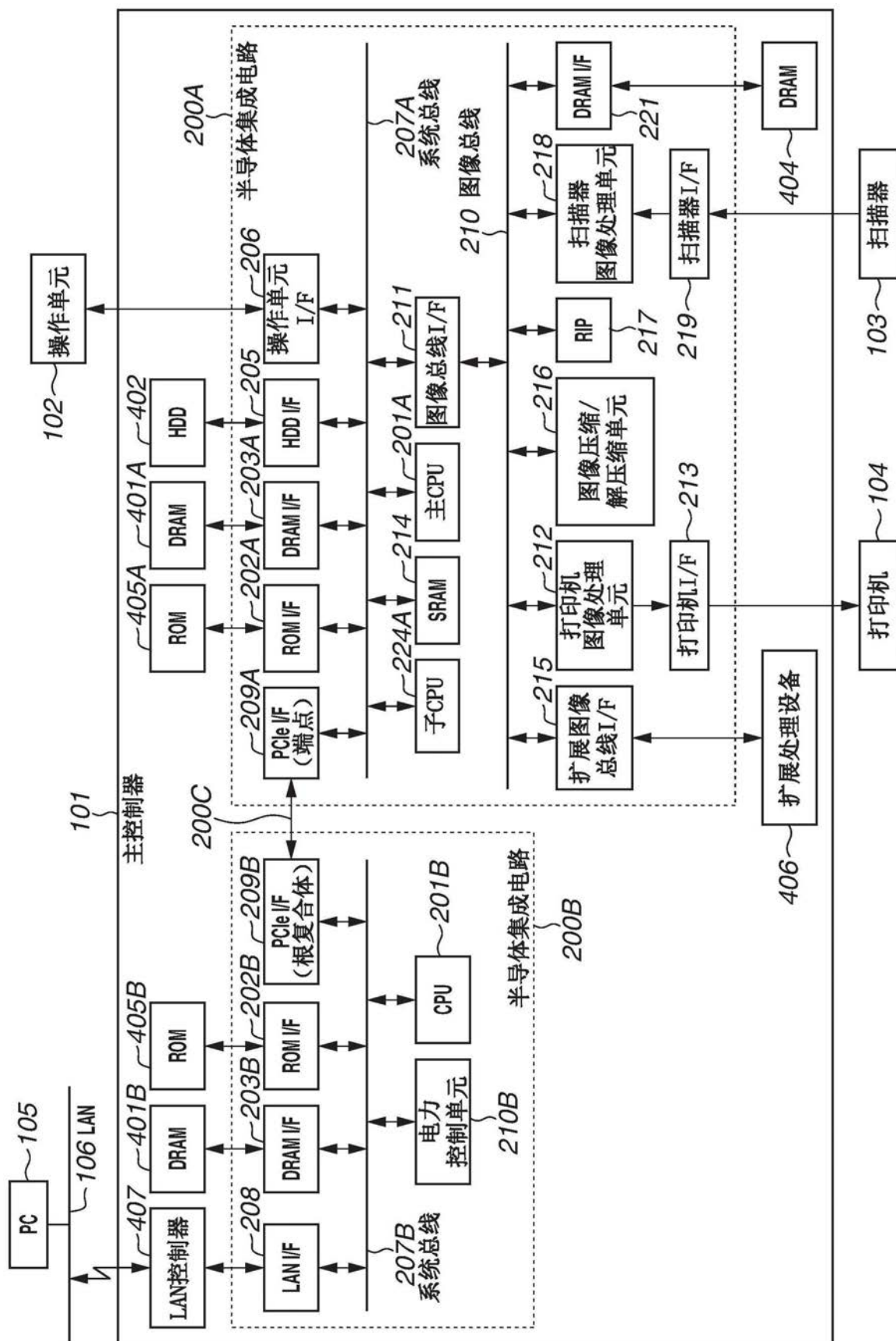


图2

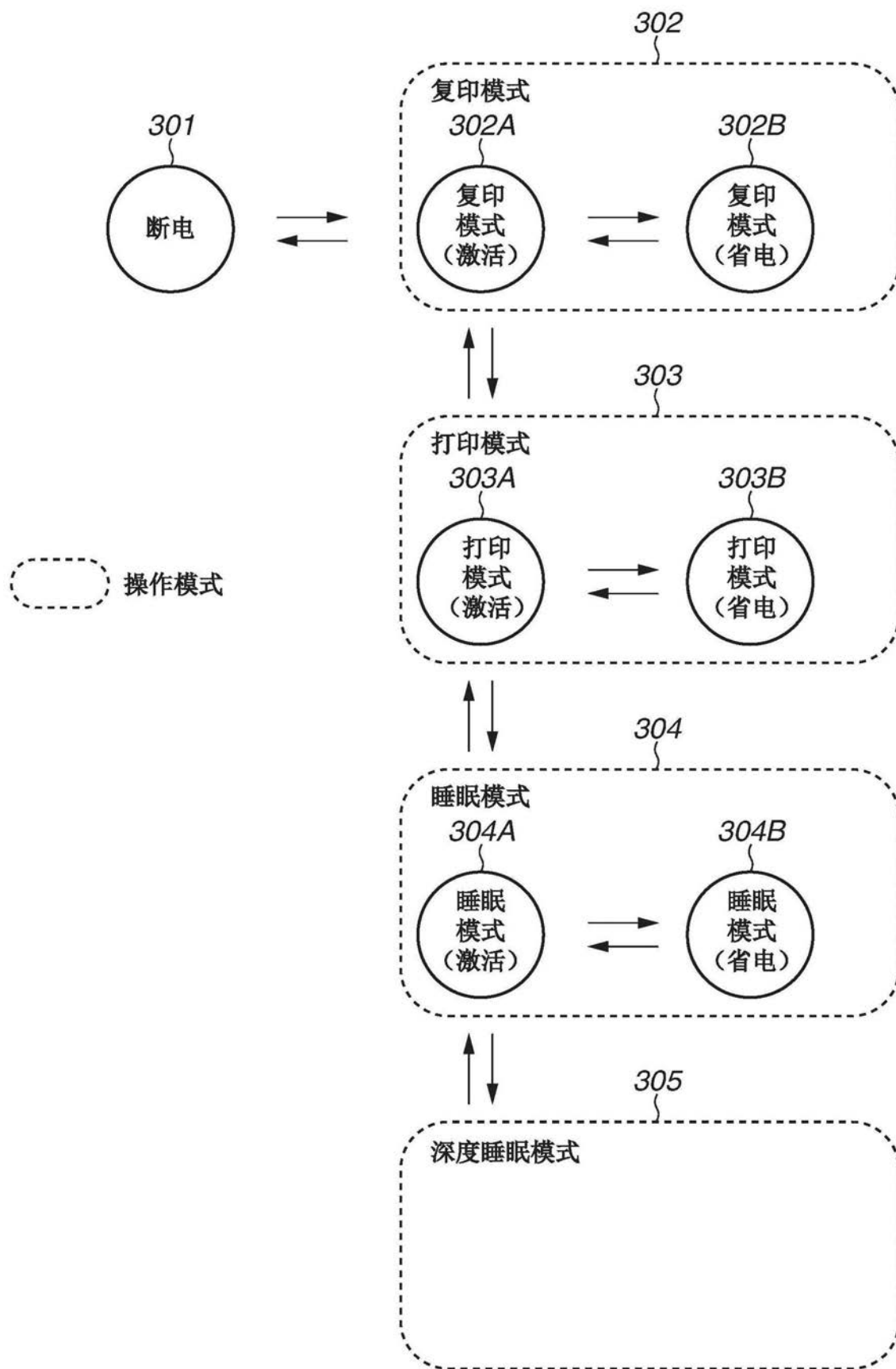


图3

| 设备的状态<br>操作模式   | 激活  | 省电   |
|-----------------|---|--|
| 302 ~<br>复印模式   | 半导体集成电路 200A: 激活<br>半导体集成电路 200B: 激活<br>HDD 402: 激活<br>打印机 104: 通电<br>扫描器 103: 通电<br>操作单元 102: 通电<br>LAN控制器 407: 通电 | 半导体集成电路 200A: <u>省电</u><br>半导体集成电路 200B: <u>睡眠</u><br>HDD 402: <u>休眠</u><br>打印机 104: <u>断电</u><br>扫描器 103: <u>断电</u><br>操作单元 102: <u>断电</u><br>LAN控制器 407: <u>断电</u> |
| 303 ~<br>打印模式   | 半导体集成电路 200A: 激活<br>半导体集成电路 200B: 激活<br>HDD 402: 激活<br>打印机 104: 通电<br>扫描器 103: 断电<br>操作单元 102: 断电<br>LAN控制器 407: 通电 | 半导体集成电路 200A: <u>省电</u><br>半导体集成电路 200B: <u>睡眠</u><br>HDD 402: <u>休眠</u><br>打印机 104: <u>通电</u><br>扫描器 103: <u>断电</u><br>操作单元 102: <u>断电</u><br>LAN控制器 407: <u>通电</u> |
| 304 ~<br>睡眠模式   | 半导体集成电路 200A: 激活<br>半导体集成电路 200B: 激活<br>HDD 402: 激活<br>打印机 104: 断电<br>扫描器 103: 断电<br>操作单元 102: 断电<br>LAN控制器 407: 通电 | 半导体集成电路 200A: <u>省电</u><br>半导体集成电路 200B: <u>睡眠</u><br>HDD 402: <u>休眠</u><br>打印机 104: <u>断电</u><br>扫描器 103: <u>断电</u><br>操作单元 102: <u>断电</u><br>LAN控制器 407: <u>通电</u> |
| 305 ~<br>深度睡眠模式 | 半导体集成电路 200A: 断电<br>半导体集成电路 200B: 断电<br>HDD 402: 断电<br>打印机 104: 断电<br>扫描器 103: 断电<br>操作单元 102: 断电<br>LAN控制器 407: 通电 |  |

图4

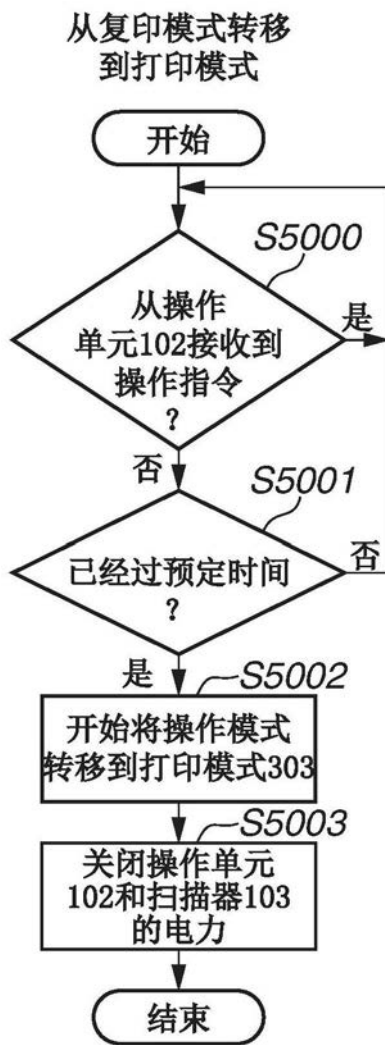


图5A

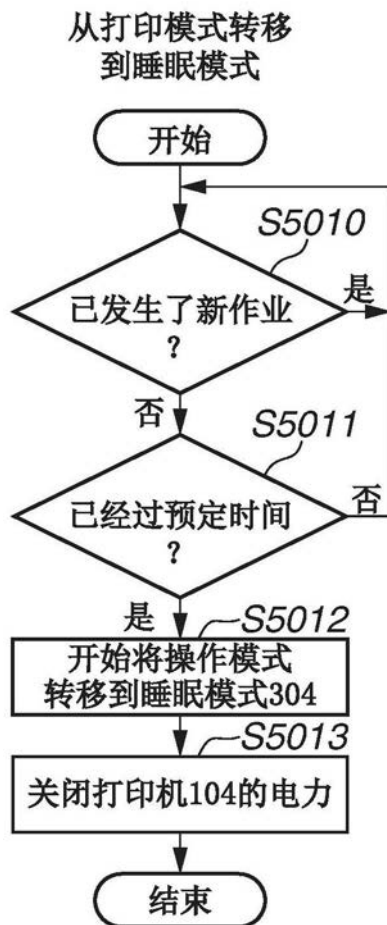


图5B

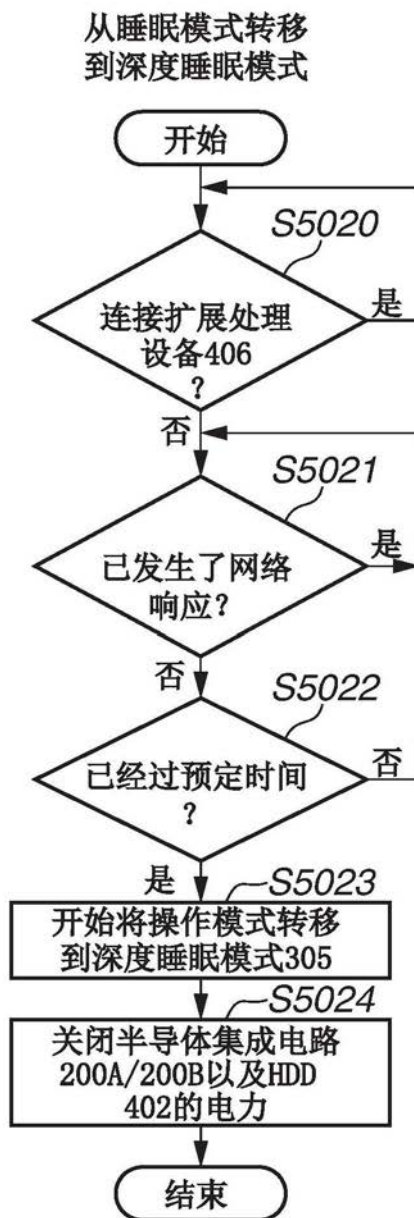


图5C

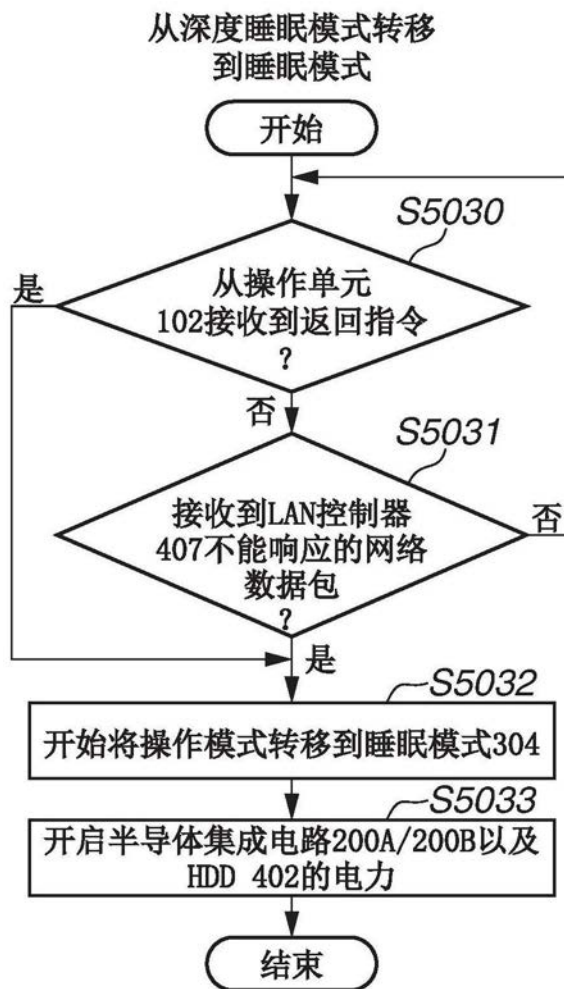


图5D

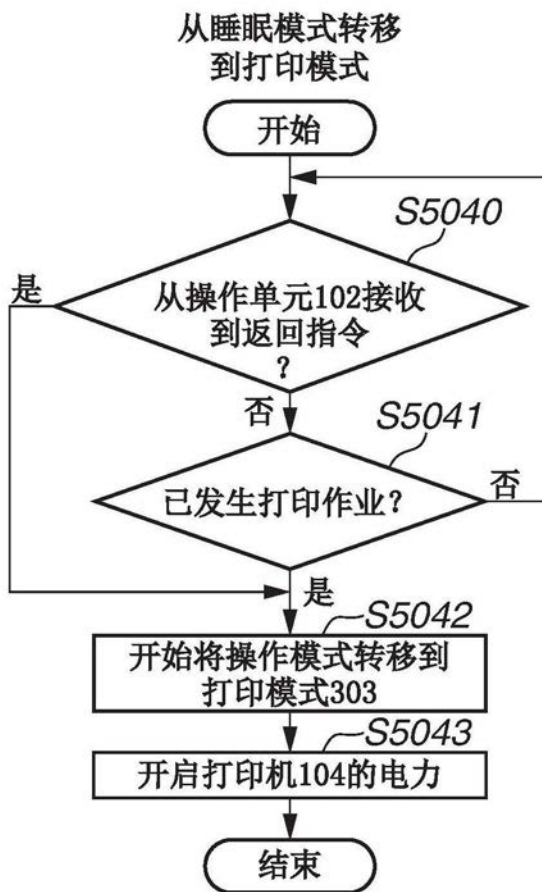


图5E



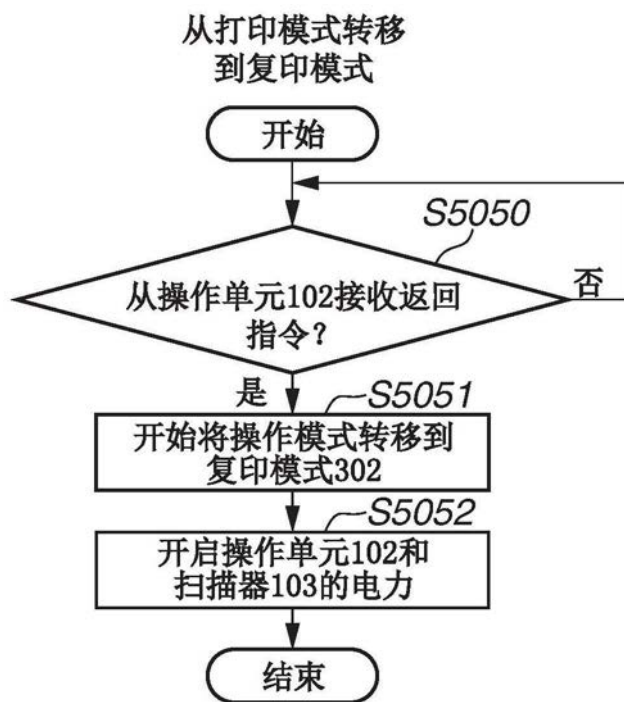


图5F

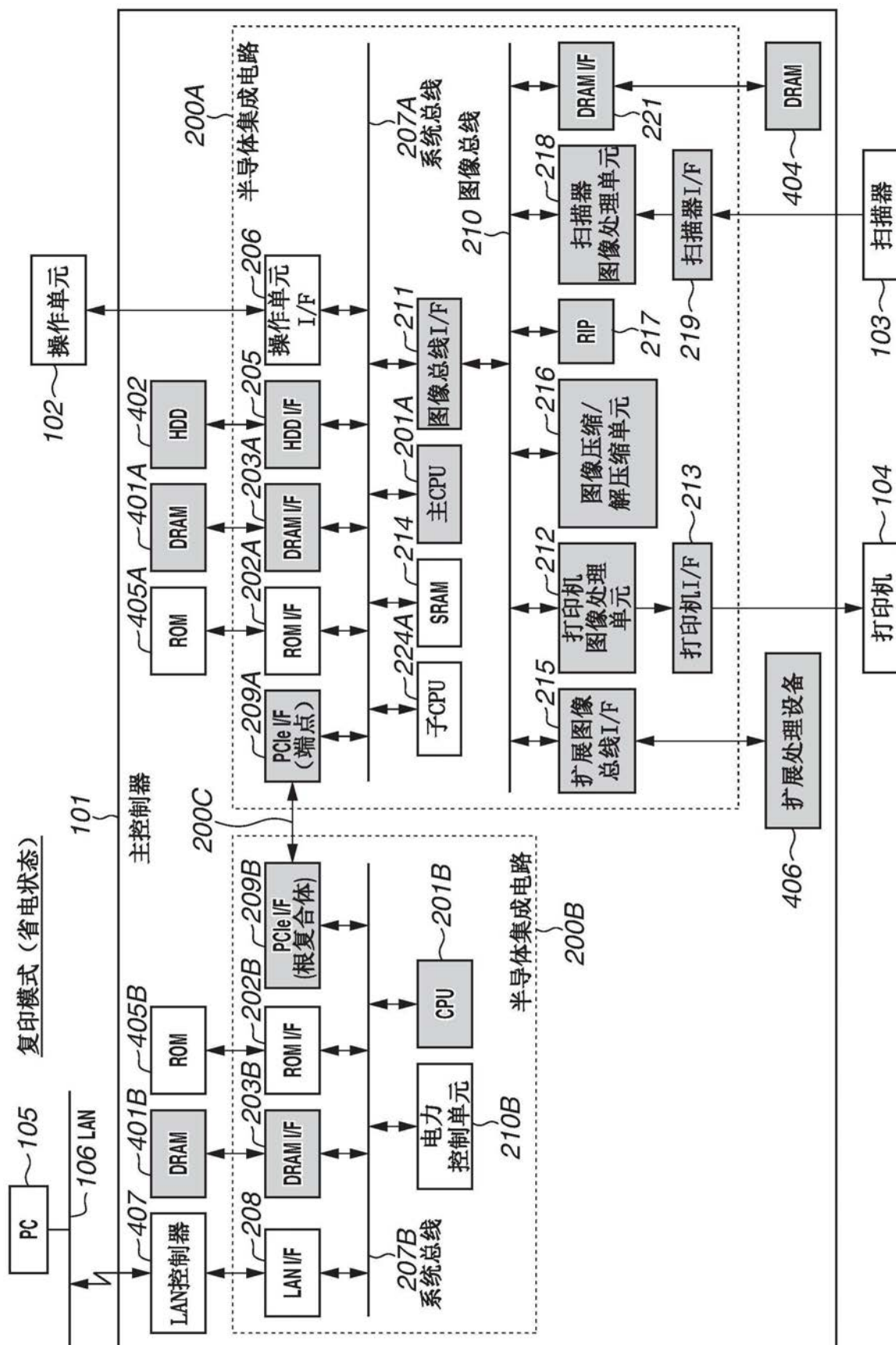


图6

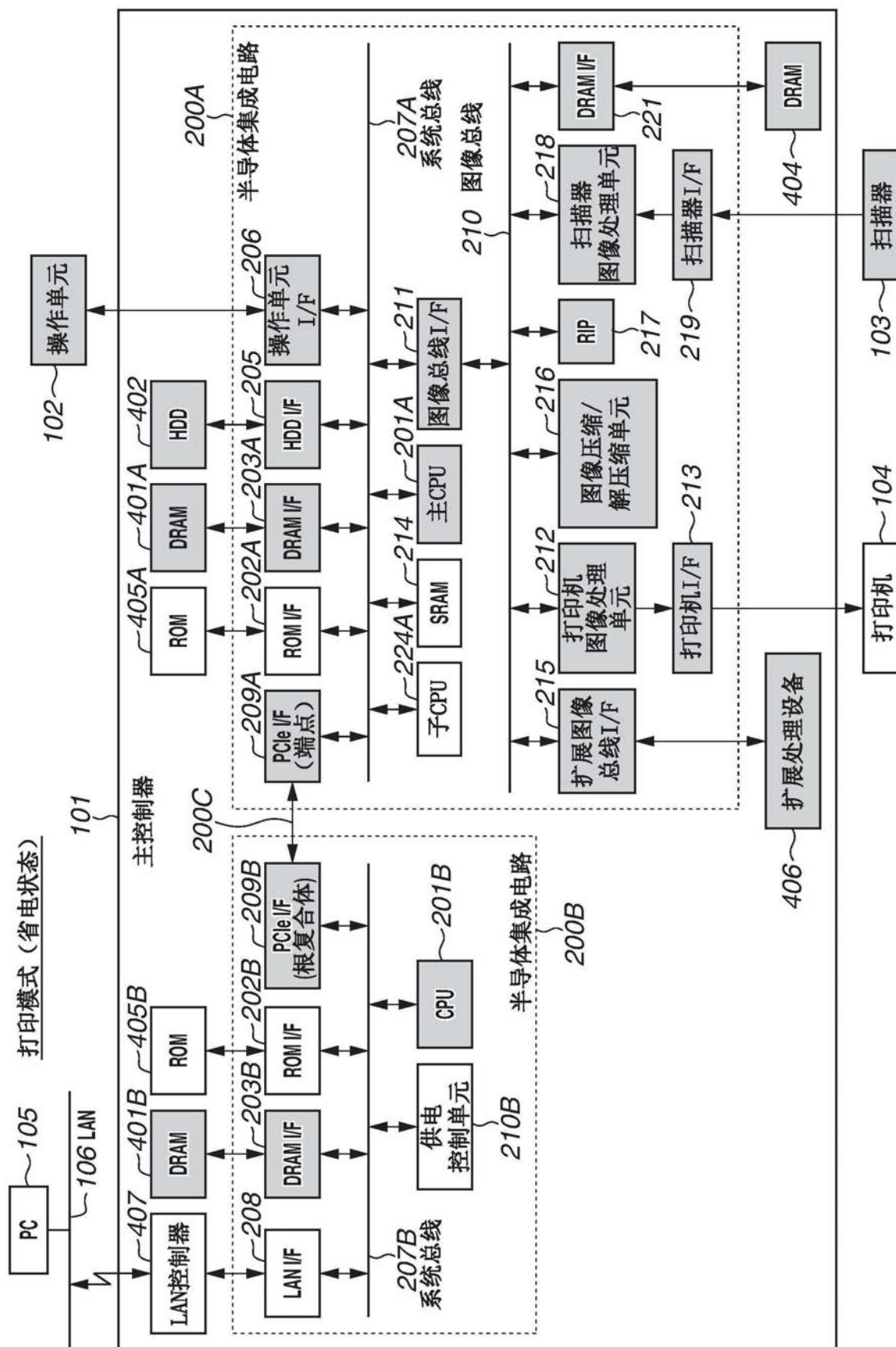


图7

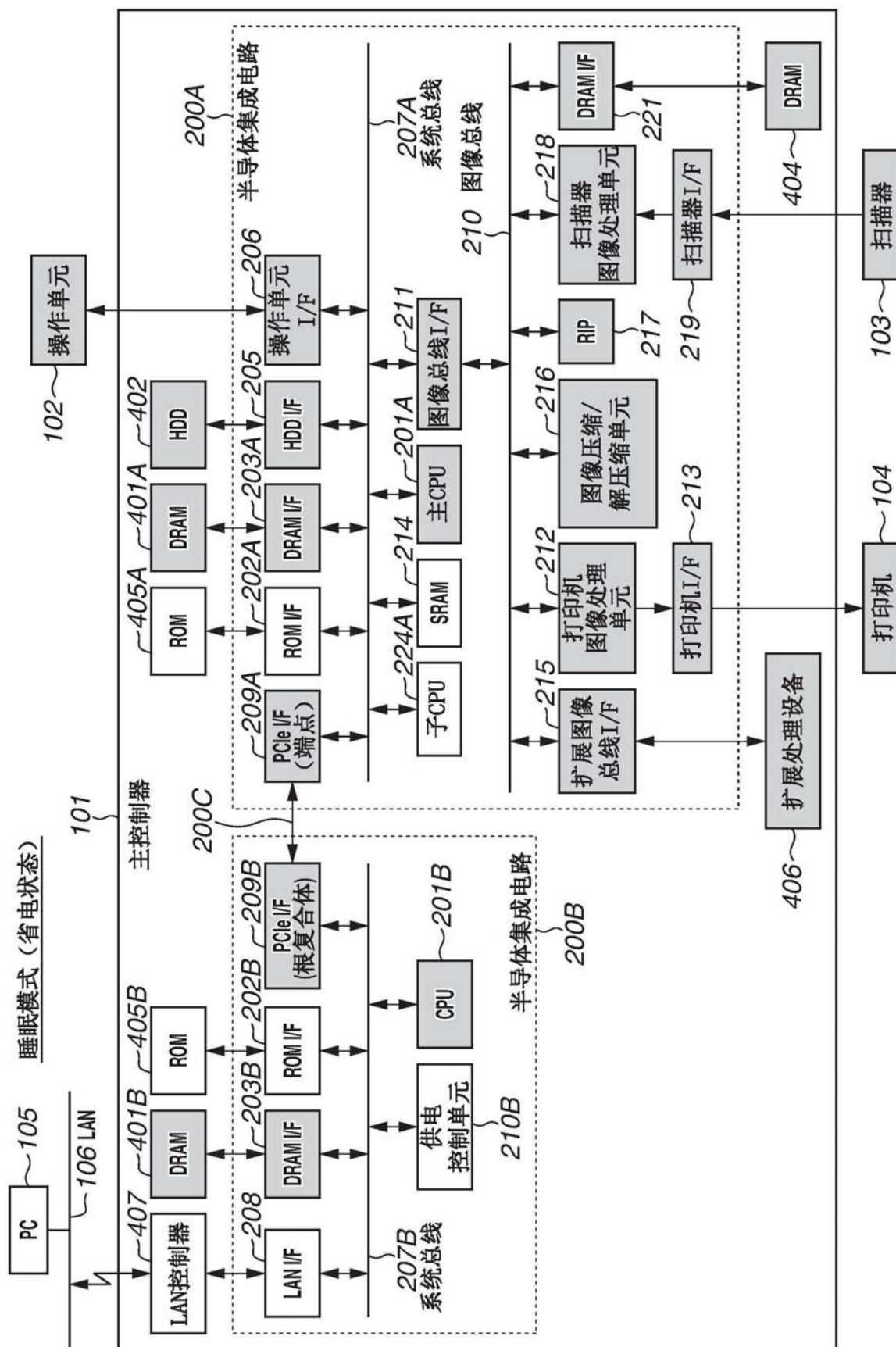


图8

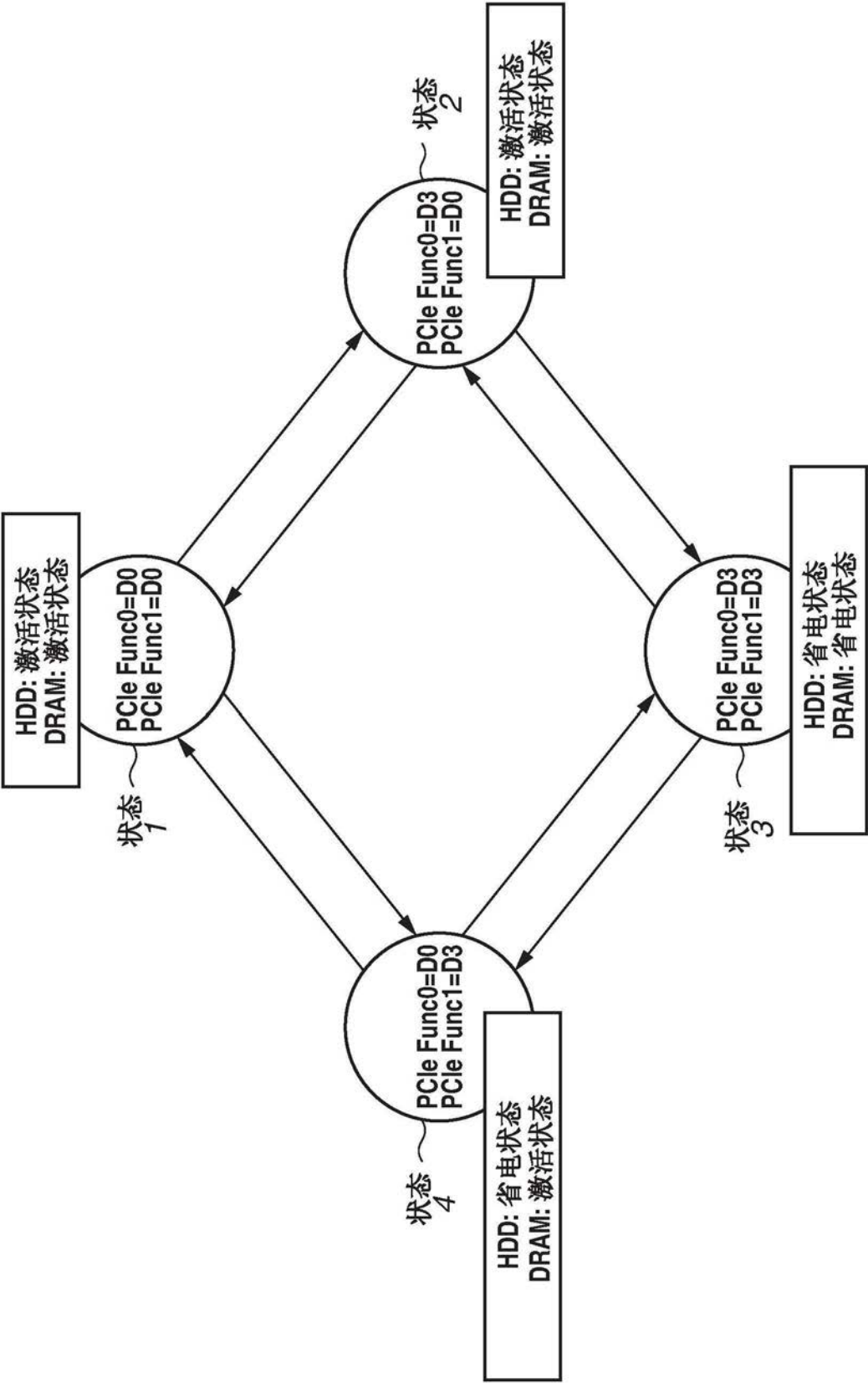


图9

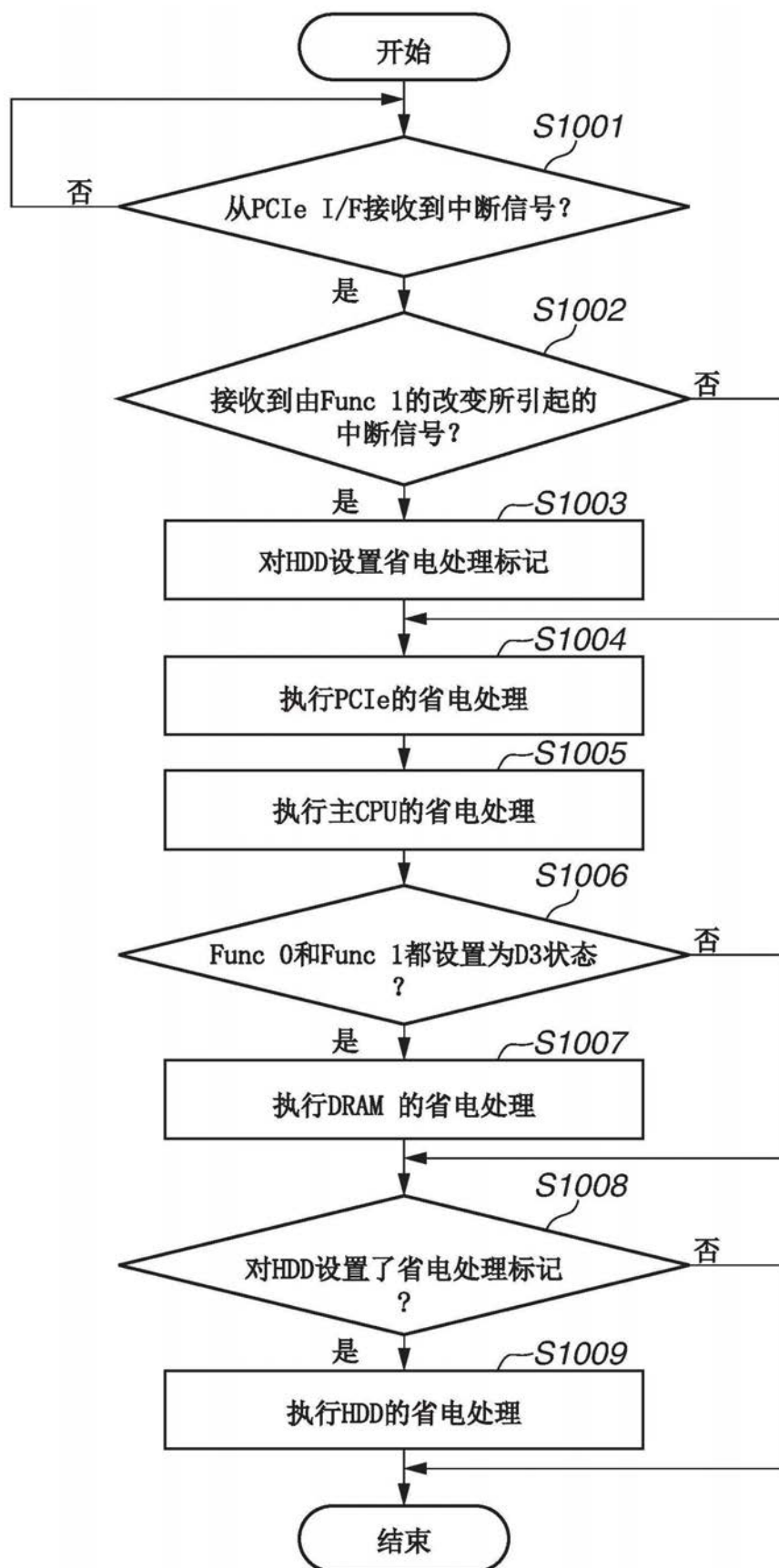


图10



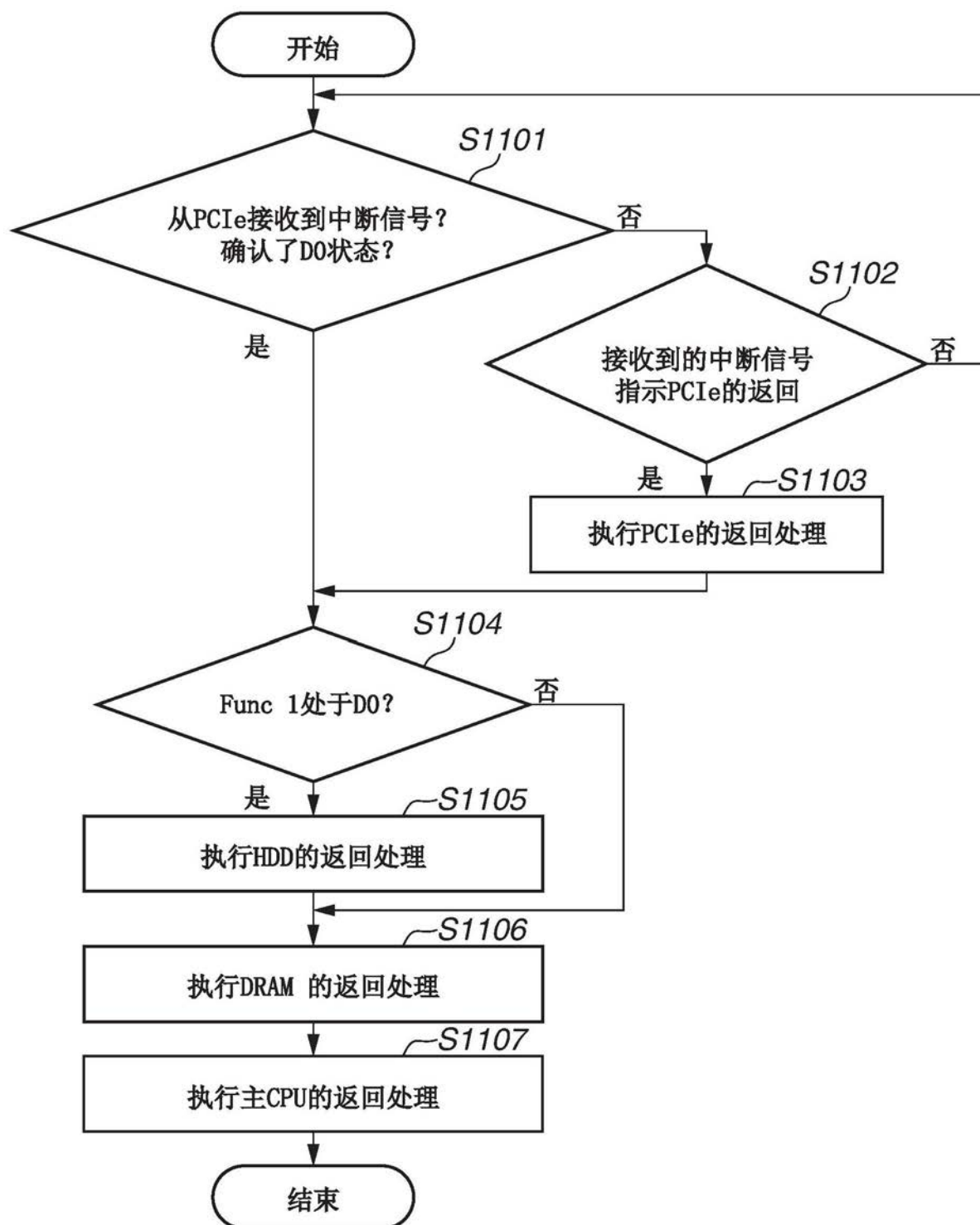


图11