

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4673951号
(P4673951)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年1月28日(2011.1.28)

(51) Int.Cl.

H01S 5/183 (2006.01)

F 1

H01S 5/183

請求項の数 10 (全 13 頁)

(21) 出願番号 特願2000-12352 (P2000-12352)
 (22) 出願日 平成12年1月21日 (2000.1.21)
 (65) 公開番号 特開2000-252584 (P2000-252584A)
 (43) 公開日 平成12年9月14日 (2000.9.14)
 審査請求日 平成19年1月19日 (2007.1.19)
 (31) 優先権主張番号 09/243184
 (32) 優先日 平成11年2月2日 (1999.2.2)
 (33) 優先権主張国 米国(US)

(73) 特許権者 506098789
 アバゴ・テクノロジーズ・ファイバー・ア
 イピー(シンガポール)プライベート・リ
 ミテッド
 シンガポール国シンガポール768923
 , イーシュン・アベニュー・7・ナンバー
 1
 (74) 代理人 100099623
 弁理士 奥山 尚一
 (74) 代理人 100096769
 弁理士 有原 幸一
 (74) 代理人 100107319
 弁理士 松島 鉄男
 (74) 代理人 100087642
 弁理士 古谷 聰

最終頁に続く

(54) 【発明の名称】半導体レーザ及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板11を形成するステップと、
 前記基板11において第1の反射率を有する第1のリフレクタ12を形成するステップと、

前記基板11及びnタイプ追加層14によって前記第1のリフレクタ12を包囲することによって、基板アセンブリ13を形成するステップと、

前記基板アセンブリ13の表面に配置された電流局限層15を形成するステップであって、前記電流局限層15の一部を除去することによって、アパーチャ20が形成される、ステップと、

nタイプの層16を形成するステップであって、前記アパーチャ20においてエピタキシャル側方過成長層を成長させる、ステップと、

前記nタイプ層16上に活性層17を形成するステップと、

前記活性層17上にpタイプ層18を形成するステップと、

前記pタイプ層18上に第2の反射率を有する第2のリフレクタを形成するステップと、

前記pタイプ層18上にpオーム接触19を形成するステップと、

前記基板11上にnオーム接触を形成するステップと

を含む、半導体レーザの製造方法。

【請求項 2】

10

20

前記電流局限層 1 5 に誘電体層が含まれる請求項 1 に記載の方法。

【請求項 3】

前記基板 1 1 がリン化インジウムを含む請求項 1 に記載の方法。

【請求項 4】

前記基板 1 1 が窒化ガリウムを含む請求項 1 に記載の方法。

【請求項 5】

前記電流局限層 1 5 がイオン注入によって形成される請求項 1 に記載の方法。

【請求項 6】

前記イオン注入は、水素、酸素、ヘリウム及び鉄から構成されるグループから選択されるイオンを含む請求項 5 に記載の方法。

10

【請求項 7】

基板 5 1 を形成するステップと、

前記基板 5 1 において第 1 の反射率を有する第 1 のリフレクタ 5 2 を形成するステップと、

前記基板 5 1 及び n タイプの追加層 5 1 において前記第 1 のリフレクタ 5 2 を包囲することによって、基板アセンブリ 5 3 を形成するステップと、

前記基板アセンブリ 5 3 上に活性層 5 6 を形成するステップと、

前記活性層 5 6 上に p タイプの層 5 7 を形成するステップと、

前記 p タイプ層 5 7 上に電流局限層 5 5 を形成するステップであって、ここで、前記電流局限層 5 5 が、当該電流局限層 5 5 内に規定され、半導体レーザ内において電流を方向付けるように構成されたアーチャ 6 0 を有する、ステップと、

20

p タイプの層 5 8 を形成するステップであって、前記アーチャ 6 0 においてエピタキシャル側方過成長層を成長させる、ステップと、

前記 p タイプ層 5 8 上に、第 2 の反射率を有する第 2 のリフレクタ 6 2 を形成するステップと、

前記 p タイプ層 5 8 上に p オーム接触 5 9 を形成するステップと、

前記 n タイプの追加層 5 1 上に n オーム接触 6 1 を形成するステップと、

前記 p オーム接触 6 1 、第 2 のリフレクタ 6 2 及び p タイプ層 5 8 上に、金プレート層 6 4 を被着させるステップと

を含む、リン化インジウムを含む活性層から製作される、波長の長い、單一周波数半導体レーザを形成する方法。

30

【請求項 8】

前記電流局限層 5 5 が誘電体層を堆積させることによって形成される請求項 7 に記載の方法。

【請求項 9】

前記電流局限層 5 5 がイオン注入によって形成される請求項 7 に記載の方法。

【請求項 10】

前記イオン注入は、水素、酸素、ヘリウム及び鉄から構成されるグループから選択されるイオンを含む請求項 9 に記載の方法。

【発明の詳細な説明】

40

【0001】

【発明の属する技術分野】

本発明は、一般に、半導体レーザの製作に関するものであり、とりわけ、リン化インジウム (InP) 材料系または窒化ガリウム (GaN) 材料系に埋め込まれたプラグ・リフレクタを利用した長波長と短波長の両方の垂直空洞表面発光レーザ (VCSEL: vertical cavity surface emitting lasers) 、及び、その製造方法に関するものである。

【0002】

【従来の技術】

発光ダイオード (LED) 、レーザ等 (集合的に発光素子として知られる) は、今日では、通信システム、医療システム、及び、表示システムといった多くの用途に広く用いられ

50

ている。これらの発光素子は、一般に、基板に形成されたエピタキシャル材料によって製作され、該エピタキシャル材料には、p-n接合すなわち活性領域が形成されており、さらに、該発光素子には、一般に、少なくとも1つのプラッグ・リフレクタが含まれている。プラッグ・リフレクタは、多くの発光素子の基本的なビルディング・ブロックである。LEDの場合、プラッグ・リフレクタは、LEDの光を反射するよう、活性領域と基板の間に製作され、レーザの場合、プラッグ・リフレクタは、光学空洞を形成するため、活性領域の両側に製作される。LEDの場合、活性領域から基板に向かって放出される光は、プラッグ・リフレクタによって反射されて、表面に向かって戻され、放出光と表面に向かう光が結合することによって、LEDの光出力が増大する。プラッグ・リフレクタは、一般に、屈折率の異なる材料による交互層から構成される。半導体レーザの場合、1つのプラッグ・リフレクタが、99.9%に近い反射率を備え、対向するプラッグ・リフレクタ（すなわち、それを通ってレーザ光が放出されるプラッグ・リフレクタ）は、約99.8%の反射率を備えることが望ましい。10

【0003】

通信システム、とりわけ、光通信システムに用いられるレーザの場合、レーザは、約1.3~1.55マイクロメートル(μm)ほどの比較的長い波長の光を、単一空間モード及び単一縦モードで放出するのが望ましい。単一空間モード及び単一縦モードによるレーザ発光は、結果として單一周波数のレーザ発光を生じることになる。波長の長い單一周波数の出力によって、レーザ発光を光ファイバに集束させ、高周波数で長距離にわたって極めて高い通信速度が必要とされる通信システムにおいて、うまく機能させることが可能になる。20

【0004】

これらの望ましい波長におけるレーザ発光は、レーザがリン化インジウムのようなバンドギャップの小さい材料から製作されることを必要とする。あいにく、リン化インジウムの場合、それとは屈折率の異なる適合する材料を見つけるのは困難であり、従って、必要な反射率を実現するために、過度に多数のリフレクタ対が必要になるので、リン化インジウムを用いてプラッグ・リフレクタを形成するのは困難である。

【0005】

所望の通信周波数で單一周波数の出力を放出することが可能なレーザ・デバイスのタイプの1つは、分布帰還形レーザ(DFB)である。しかし、分布帰還形レーザは、コストが高くつくことになりがちである。30

【0006】

波長の長いレーザ発光を実現するもう1つの方法は、ガリウムひ素(GaAs)材料系を利用して、プラッグ・リフレクタを成長させ、次に、ウェーハ・ボンディングとして既知の技法を利用して、GaAsプラッグ・リフレクタをリン化インジウム(InP)基板に接合することである。この方法の重大な欠点は、接合される界面の両端における導電率が不十分ということである。この方法のもう1つの欠点は、ウェーハ・ボンディングを利用して2つの異なる材料を接合することによって、コストの高い製造ステップが追加され、2つの異なる材料系の成長が必要になるということである。

【0007】

ウェーハ・ボンディングを利用せずに、波長の長いレーザを生成するさらにもう1つの方法は、例えば、ひ化窒化ガリウム(GaAsN)またはひ化リン化アンチモン化ガリウム(GaAsPSb)からなる活性層を備えたGaAs半導体レーザを利用することであるが、これらの活性層の成長は、困難であり、コストが高く、時間を浪費することになる。40

【0008】

【発明が解決しようとする課題】

従って、本発明の目的は、低コストで、単一材料系から簡単に製作することが可能な、波長の長い單一周波数レーザを提供することにある。

【0009】

【課題を解決するための手段】

50

本発明によれば、半導体レーザ及びその製造方法が得られる。次の特定の適用例に制限するわけではなく、本発明は、リン化インジウム（InP）による波長の長い半導体レーザ、及び、窒化ガリウム（GaN）材料系から製作される半導体レーザにも適用可能である。

【0010】

アーキテクチャに関して、本発明は、基板アセンブリを備えた半導体レーザであって、この基板アセンブリが、第1のリフレクタと、基板アセンブリの表面に配置された電流局限領域と、電流局限領域の上のエピタキシャル側方過成長層と、基板アセンブリの上に堆積させられた第2のリフレクタとを含むものとして概念化することが可能である。

【0011】

本発明は、第1のリフレクタを含む基板アセンブリを形成するステップと、基板アセンブリの表面に位置する電流局限領域を形成するステップと、電流局限領域の上にエピタキシャル側方過成長層を成長させるステップと、基板アセンブリの上に第2のリフレクタを形成するステップとを含む半導体レーザの製造方法を提供するものとして概念化することも可能である。

【0012】

本発明には、数多くの利点があるが、以下では、単なる例示として、そのうちのいくつかについて述べることにする。

【0013】

本発明の利点の1つは、半導体レーザが、単一空間モード及び単一縦モードで光出力を放出することが可能になり、結果として、單一周波数の光出力が生じることである。

【0014】

本発明のもう1つの利点は、半導体レーザの電流局限能力が向上することである。

【0015】

本発明のもう1つの利点は、単一材料系から波長の長い半導体レーザを製作することが可能になることである。

【0016】

本発明のもう1つの利点は、活性領域を生成するために一般に利用可能な材料を用いて、波長の長い半導体レーザを製作することが可能になることである。

【0017】

本発明のもう1つの利点は、設計が単純であり、市販品の生産のための大規模な実施が容易ということである。

【0018】

本発明の他の特徴及び利点については、下記の図面及び詳細な説明を検討することにより、当該技術者には明らかになるであろう。これらの追加特徴及び利点は、本発明の範囲内に含まれるものとする。

【0019】

【発明の実施の形態】

以下に述べる本発明は、各種材料系を用いて形成される半導体レーザに適用可能であるが、簡略化のため、望ましい実施態様の説明は、波長の長いリン化インジウム半導体レーザの形成に関連して行うこととする。強調すべきは、本発明の原理が、他の材料系にも適用可能であるという点である。例えば、本発明の概念は、窒化ガリウム半導体レーザの製造に利用することが可能である。

【0020】

さらに、後続の説明における簡略化のため、半導体レーザ・デバイスの主たる層だけしか示さないことにする。

【0021】

図1～図5は、全体として、本発明に従って構成されたリン化インジウム半導体レーザ10の望ましい実施態様の成長の進行を例示する一連の略断面図である。

【0022】

10

20

30

40

50

図1を参照すると、プラッグ・リフレクタ12は、nタイプのリン化インジウム基板11内に置かれる。本技術分野において既知のプラッグ・リフレクタ12は、二酸化珪素(SiO₂)二酸化チタン(TiO₂)の交互層から構成することが可能であり、蒸着のような技法を用いて、nタイプのリン化インジウム基板11にエッチングされたトレンチ内に配置させられる。代替案では、プラッグ・リフレクタは、窒化チタン(TiN)と炭化珪素(SiC)のような導電性材料の交互層から構成することが可能である。導電性材料を含むプラッグ・リフレクタは、例えば、リン化インジウムに埋め込まれると、電流の導通を強化することが可能である。プラッグ・リフレクタ12は、99.9%に近い反射率を備え、一般に、約5~20対の二酸化シリコンと二酸化チタンの層から構成される。プラッグ・リフレクタ12は、プラッグ・ミラーと呼ばれる場合もある。

10

【0023】

リン化インジウム基板11及びプラッグ・リフレクタ12の上には、nタイプのリン化インジウムの追加層14が置かれる。層14によって、プラッグ・リフレクタ12を包囲する構造が完成し、この結果、nタイプのリン化インジウム基板11、プラッグ・リフレクタ12、及び、nタイプのリン化インジウム層14によって、nタイプのリン化インジウム基板アセンブリ13が形成される。プラッグ・リフレクタ12に関して、層対を構成する二酸化珪素及び二酸化チタン材料の屈折率の差によって、層対の反射率が決まる。二酸化珪素と二酸化チタンの各層の厚さは、 $1/4n$ （またはその奇数倍）であり、ここで、

は反射される光の真空中波長であり、nは材料の屈折率である。互いに $1/4n$ の任意の奇数倍となる厚さを利用することが可能である。例えば、 $3/4n$ または $5/4n$ の材料厚を利用することも可能である。

20

【0024】

この望ましい実施態様の場合、光がデバイスの上部から放出されるので、プラッグ・リフレクタ12の屈折率は99.9%に近い。これには、光の出力方向の反対側に位置するプラッグ・リフレクタ（すなわち、プラッグ・リフレクタ12）が、可能性のある最大の反射率を備えていることが必要になる。

【0025】

図2には、nタイプのリン化インジウム層14の上に追加される電流局限層15が示されている。電流局限層15は、プラッグ・リフレクタ12の大きさより小さいアーチャ20を形成するように、nタイプのリン化インジウム領域14の上に置かれる。電流局限層15は、nタイプのリン化インジウム領域14の上に電流局限材料の層を堆積させることによって形成され、次に、その一部を除去して、プラッグ・リフレクタ12の近くにアーチャ20が形成される。アーチャ20は、本技術分野において既知のフォトリソグラフィック・エチングまたはフォトリソグラフィック・リフト・オフによって形成することが可能である。アーチャ20は、電流局限層15がプラッグ・リフレクタ12の周縁部に重なるように形成されるので、アーチャ20は、本明細書に示すように、プラッグ・リフレクタ12の一部の上に重なり、こうして、図4及び図5に関連して詳細に示されることになる電流局限経路が形成される。留意すべきは、プラッグ・リフレクタ12の上に同軸をなして位置するように示されているが、アーチャ20は、プラッグ・リフレクタ12の上の任意の場所に位置することが可能であるということである。

30

【0026】

一例として、電流局限層15は、例えば、二酸化珪素(SiO₂)、窒化珪素(SiN)、炭化有機材料、または、炭化珪素(SiC)を利用して形成されるが、実際には、バンドギャップの大きい半導体材料のような非誘電体材料を用いて形成することも可能である。一般に、電流局限層15は、炭化珪素、窒化珪素、または、二酸化珪素を用いて形成される。

40

【0027】

次に、図3を参照すると明らかなように、電流局限層15の上にnタイプのリン化インジウム層16が成長させられて、電流局限層15がnタイプのリン化インジウム材料内に封じ込められる。層16に、シード層としてnタイプのリン化インジウム層14を用いてア

50

パー チ ャ 2 0 内に成長させられるエピタキシャル過成長層が含まれる点に留意されたい。層 1 6 は、アパー チ ャ 2 0 を充填すると、さらに、電流局限層 1 5 の上を側方に成長し、その成長につれて厚みを増していく。

【 0 0 2 8 】

n タイプのリン化インジウム層 1 6 の上には、活性層 1 7 が置かれる。活性層 1 7 は、一例として、ひ化リン化インジウム・ガリウム (InGaAsP) とリン化インジウム (InP) の交互層から構成され、例えば、複数の量子井戸を形成する。

【 0 0 2 9 】

図 4 には、完成したリン化インジウム半導体レーザ・デバイス 1 0 が示されている。活性層 1 7 の上には、p タイプのリン化インジウム層 1 8 が置かれる。p タイプのリン化インジウム層 1 8 の上には、追加プラッグ・リフレクタ 2 2 が置かれる。プラッグ・リフレクタ 2 2 は、プラッグ・リフレクタ 1 2 と同様に構成されるが、やはり、5 ~ 2 0 の交互対をなす二酸化珪素及び二酸化チタンの層からなるプラッグ・リフレクタ 2 2 は、一般に、プラッグ・リフレクタ 1 2 よりも交互対の数が少なく、結果として、反射率が約 9 9 . 8 % になる。プラッグ・リフレクタ 2 2 の上の矢印 2 7 は、半導体レーザ 1 0 の光出力を表している。光が、プラッグ・リフレクタ 2 2 を通って、矢印で示される方向に放出されたため、プラッグ・リフレクタ 2 2 の反射率は、プラッグ・リフレクタ 1 2 よりもわずかに低い。

【 0 0 3 0 】

また、p タイプのリン化インジウム層 1 8 の上には、p オーム接触 1 9 が置かれ、一方、n タイプのリン化インジウム基板層 1 1 の底部上には、n オーム接触 2 1 が置かれる。

【 0 0 3 1 】

プラッグ・リフレクタ 1 2 の上にアパー チ ャ 2 0 が位置する電流局限領域 1 5 の効果を明らかにするため、n オーム接触 2 1 と p オーム接触 1 9 の間の代表的な電流経路 2 4 について言及する。n オーム接触 2 1 と p オーム接触 1 9 の間に電流が流れることによって、活性層 1 7 内に光が発生し、光学空洞 2 3 内において增幅される。光学空洞は、活性層において発生したレーザ光が振動し增幅される、プラッグ・リフレクタ 1 2 とプラッグ・リフレクタ 2 2 の間の、それらを含む領域である。発生した光は、プラッグ・リフレクタ 1 2 からほぼ完全に反射され、そのわずかな一部分が、プラッグ・リフレクタ 2 2 を透過し、單一周波数の出力として、矢印 2 7 で示す方向に放出される。

【 0 0 3 2 】

アパー チ ャ 2 0 の位置と、プラッグ・リフレクタ 1 2 の上への電流局限層 1 5 の広がりとの協働作用によって、アパー チ ャ 2 0 に対応する活性層の領域とプラッグ・リフレクタ 1 2 と 2 2 の間とにおける電流密度が極めて高くなるので、活性層は、プラッグ・リフレクタ 1 2 及び 2 2 によって反射されうる光を発生することが可能になる。さらに、図示のようにアパー チ ャを配置することによって、発振しきい値を達成するのに十分な、また、均一な電流密度を達成するのに十分な活性層における電流密度の実現が促進され、これによって、所望の單一モード出力の実現が促進される。この所望の電流の流れが、矢印 2 4 によって示されている。電流がアパー チ ャ 2 0 の中心に向かって集められている点に留意されたい。この電流の流れによって、リン化インジウム半導体レーザ・デバイス 1 0 は單一空間モード出力を実現することが可能になる。さらに、プラッグ・リフレクタ 1 2 及び プラッグ・リフレクタ 2 2 を互いに近接して配置することができるので、短い光学空洞 2 3 が実現され、結果として、單一縦モード出力が生じる。單一空間モード及び單一縦モードがいっしょになって、所望の單一周波数出力が得られる。

【 0 0 3 3 】

代替案では、プラッグ・リフレクタ 1 2 の近くにアパー チ ャ 2 0 が位置する電流局限領域 1 5 を配置することによって得られる電流の流れる範囲と経路の制限は、イオン注入を利用して、プラッグ・リフレクタ 1 2 に近接した n タイプのリン化インジウム層 1 4 内に電流局限領域を形成することによっても実現可能であり、これについては、図 5 に関連して詳述することにする。

10

20

30

40

50

【0034】

図5を参照すると、イオン注入領域25が、プラッグ・リフレクタ12に隣接したnタイプのリン化インジウム層14に形成されている。イオン注入領域25により、プラッグ・リフレクタ12の近くにアーチャ20が形成される。イオン注入領域25は、例えば、本技術分野の技術者には既知のように、水素、酸素、ヘリウム、及び、鉄イオンの注入によって形成することが可能である。アーチャ20が、電流局限層15によって形成されるか、イオン注入の利用を通じて形成されるかに關係なく、その結果として、pオーム接觸19とnオーム接觸21の間における電流の流れは、上述のように活性層での電流密度を最高にするように向かわれるので、クリーンな單一周波数出力が可能になる。

【0035】

図6～図12は、全体として、図1～図5の半導体レーザの代替実施態様に関する成長の進行を例示した略断面図である。

【0036】

次に図6を参照すると、その上にプラッグ・リフレクタ52が置かれた、nタイプのリン化インジウム基板51が示されている。この代替実施態様のリン化インジウム半導体レーザ50は、デバイスの底部から光を放出するので、プラッグ・リフレクタ52は、出力レーザ光を通すように、99.8%に近い反射率を備えるという点で、図1～図5のプラッグ・リフレクタ22と構造が同様である。実例として、プラッグ・リフレクタ52は、5～20の対をなす二酸化珪素と二酸化チタンか交互になった層から構成されている。

【0037】

図7に示すように、nタイプのリン化インジウム基板51及びプラッグ・リフレクタ52の上に、nタイプのリン化インジウム・エピタキシャル層54が置かれ、その結果、プラッグ・リフレクタ52は、nタイプのリン化インジウム材料内に完全に封じ込められ、すなわち、埋め込まれ、こうして、nタイプのリン化インジウム基板アセンブリ53が形成される。

【0038】

図8に明らかなように、例えば、図3に関して既述のものと同様の構造をなす複数の量子井戸を形成する、ひ化リン化インジウム・ガリウム(Indium Gallium Phosphide)とリン化インジウム(Indium Phosphide)とが対になって交互に重なる層からなる活性層56が、リン化インジウムエピタキシャル層54の上に成長させられる。活性層56の上には、pタイプのリン化インジウム層57が成長させられる。

【0039】

図9には、pタイプのリン化インジウム層57の上に電流局限層55の配置が示されている。電流局限層55は、プラッグ・リフレクタ52の大きさより小さいアーチャ60を形成するように、pタイプのリン化インジウム層57の上に置かれる。電流局限層55は、pタイプのリン化インジウム層57の上に電流局限材料の層を置くことによって形成され、さらにその一部を除去することによって、プラッグ・リフレクタ52の近くにアーチャ60が形成される。アーチャ60は、本技術分野において既知のフォトグラフィックエッチングまたはフォトグラフィックリフトオフによって形成することが可能である。見て分かるように、電流局限層55は、アーチャ60がプラッグ・リフレクタ52の一部の上に位置するように、プラッグ・リフレクタ52の周縁部の上に重なっている。アーチャ60は、図2、3、及び、4に関連して既述のように、活性層56を通る電流の方向付けを行う働きをする。留意すべきは、プラッグ・リフレクタ52の上に同軸をなして位置するように示されているが、アーチャ60は、プラッグ・リフレクタ52の上の任意の場所に位置することができるということである。

【0040】

次に、図10を参照すると、電流局限層55及びpタイプのリン化インジウム層57の上に堆積したpタイプのリン化インジウム層58が示されている。pタイプのリン化インジウム層58の堆積は、アーチャ60において開始されるエピタキシャル側方過成長を利用し、図3に関して既述のものと同様のpタイプのリン化インジウム層58を成長させる

10

20

30

40

50

シード層として、p タイプのリン化インジウム層 5 7 を利用することによって実施される。

【 0 0 4 1 】

図 1 1 には、p タイプのリン化インジウム層 5 8 の上に置かれたプラッグ・リフレクタ 6 2 が示されている。プラッグ・リフレクタ 6 2 は、反射率が 99.9 % に近いので、ほぼ全反射が得られる。プラッグ・リフレクタ 6 2 は、約 5 ~ 20 対をなす二酸化珪素と二酸化チタンが交互になった層から構成されるという点において、図 1 ~ 図 5 のプラッグ・リフレクタ 1 2 と構造が同様である。プラッグ・リフレクタ 6 2 は、ほぼ全反射するので、レーザ・デバイス 5 0 内で発生した光は、デバイスの底部からプラッグ・リフレクタ 5 2 を通って、図 8 に矢印で示す方向に放出することが可能である。上述のように、プラッグ・リフレクタ 5 2 は、反射率が約 99.8 % で、約 5 ~ 20 の対をなす二酸化珪素と二酸化チタンの層から構成されるという点において、図 4 のプラッグ・リフレクタ 2 2 と構造が同様である。プラッグ・リフレクタ 5 2 及び 6 2 は、上述のように、窒化チタン及び炭化珪素を利用して形成することも可能である。

【 0 0 4 2 】

やはり図 1 1 を参照すると、p タイプのリン化インジウム層 5 8 の上には、p オーム接触 5 9 も置かれ、n タイプのリン化インジウム基板 5 1 の底部上には、n オーム接触 6 1 が置かれている。

【 0 0 4 3 】

次に図 1 2 を参照すると明らかなように、p オーム接触 5 9 とプラッグ・リフレクタ 6 2 の間で露出した p オーム接触 5 9 、プラッグ・リフレクタ 6 2 、及び、p タイプのリン化インジウム層 5 8 の複数部分の上に、金 (Au) プレート層 6 4 が被着させられている。金プレート層 6 4 によって、リン化インジウム半導体レーザ 5 0 にヒートシンク能力が付与される。図 8 に示すように、n オーム接触 6 1 と p オーム接触 5 9 の間に形成された経路 6 6 によって示される電流の流れは、電流局限層 5 5 によって形成されたアパー・チャ 6 0 に通されるので、n オーム接触 6 1 と p オーム接触 5 9 の間ににおける所望の電流の流れが可能になる。この構成によって、活性層 5 6 内に光が発生し、光学空洞 6 5 内で増幅される。

【 0 0 4 4 】

光学空洞 6 5 は、活性層において発生したレーザ光が振動し、増幅される、プラッグ・リフレクタ 5 2 とプラッグ・リフレクタ 6 2 の間の、それらを含めた領域である。発生した光は、プラッグ・リフレクタ 6 2 からほぼ完全に反射され、そのわずかな部分が、プラッグ・リフレクタ 5 2 を透過し、單一周波数の出力として、矢印 6 8 で示す方向に放出される。

【 0 0 4 5 】

アパー・チャ 6 0 の位置と、プラッグ・リフレクタ 5 2 の上の電流局限層 5 5 の広がりとの協働作用によって、アパー・チャ 6 0 に対応する活性層の領域、及び、プラッグ・リフレクタ 5 2 と 6 2 の間に生じる電流密度が極めて高くなるので、活性層は、プラッグ・リフレクタ 5 2 及び 6 2 によって反射することができる光を発生することができる。さらに、図示のようにアパー・チャを配置することによって、発振しきい値を達成するのに十分な、また、均一な電流密度を達成するのに十分な活性層における電流密度の実現が促進され、これによって、所望の単一モード出力の実現が促進される。この所望の電流の流れが、矢印 6 6 によって示されている。電流がアパー・チャ 2 0 の中心に向かって集められる点に留意されたい。アパー・チャ 6 0 を形成する電流局限層 5 5 を配置することによって、活性層 5 6 を通る所望の電流の流れ 6 6 が可能になる。この電流の流れによって、リン化インジウム半導体レーザ・デバイス 5 0 は単一空間モード出力を実現することが可能になる。さらに、プラッグ・リフレクタ 5 2 及びプラッグ・リフレクタ 6 2 を互いに近接して配置することができるので、短い光学空洞 6 5 が実現され、結果として、単一縦モード出力が生じる。単一空間モード及び単一縦モードがいっしょになると、矢印 6 8 で示す方向に、所望の単一周波数出力が得られる。

10

20

30

40

50

【0046】

図6～図12に関連して示されていないが、電流局限層55によって実現される電流局限結果は、図5に関して既述のものと同様の、pタイプのリン化インジウム層57に対するイオン注入を利用して実現することも可能である。図1～図5に関連したアーチャ20の配置、及び、図6～図10に関連したアーチャ60の配置によって実現される電流の流れる範囲と経路の制限は、エピタキシャル側方過成長が開始されるシード材料として、電流局限層の下方の材料層を利用する、アーチャを介したエピタキシャル側方過成長と共に、それぞれ、デバイス20及び50内における所望の電流の流れの実現を可能にする。

【0047】

図1～図5及び図6～図10の半導体レーザ・デバイスには、それぞれ、デバイスの上部及びデバイスの底部を通る光出力が示されているが、留意すべきは、図12のミラー及びヒートシンクの配置を逆にすることによって、本発明の範囲を逸脱することなく、それぞれのデバイスの反対側から光を放出することができるという点である。

【0048】

本技術分野の技術者には明らかなように、本発明の原理を逸脱することなく、前述の本発明の望ましい実施態様に対して多くの修正及び変更を加えることが可能である。例えば、本発明は、各種発光素子の製造に用いることが可能であり、一般に、他のI II族からV族の半導体の層の成長にも等しく適用することが可能である。さらに、本発明に従って製作されるデバイスは、上部発光及び底部発光のいずれでも可能であり、nタイプ材料層とpタイプ材料層を逆にすることが可能である。こうした全ての修正及び変更は、付属の請求項において規定された本発明の範囲内に含まれるものとする。

【図面の簡単な説明】

【図1】本発明に従って、リン化インジウム(InP)の基板内にリフレクタが埋め込まれた、半導体レーザの成長の進行を全体として例示した略断面図である。

【図2】本発明に従って、リン化インジウム(InP)の基板内にリフレクタが埋め込まれた、半導体レーザの成長の進行を全体として例示した略断面図である。

【図3】本発明に従って、リン化インジウム(InP)の基板内にリフレクタが埋め込まれた、半導体レーザの成長の進行を全体として例示した略断面図である。

【図4】本発明に従って、リン化インジウム(InP)の基板内にリフレクタが埋め込まれた、半導体レーザの成長の進行を全体として例示した略断面図である。

【図5】本発明に従って、リン化インジウム(InP)の基板内にリフレクタが埋め込まれた、半導体レーザの成長の進行を全体として例示した略断面図である。

【図6】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

【図7】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

【図8】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

【図9】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

【図10】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

【図11】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

【図12】図1～図5の半導体レーザの代替実施態様の成長の進行を全体として例示した略断面図である。

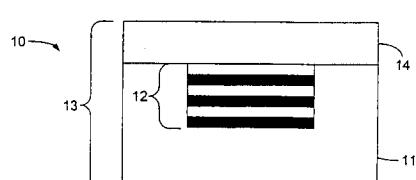
【符号の説明】

10 半導体レーザ

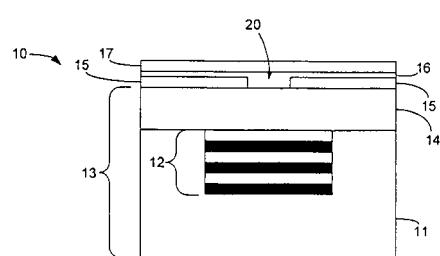
11 基板

- 1 2 第 1 のリフレクタ
 1 3 基板アセンブリ
 1 4 基板
 1 5 電流局限領域
 1 6 エピタキシャル側方過成長層
 2 0 アパー チャ
 2 2 第 2 のリフレクタ
 5 0 半導体レーザ
 5 1 基板
 5 2 第 1 のリフレクタ
 5 3 基板アセンブリ
 5 4 基板
 5 5 電流局限領域
 5 8 エピタキシャル側方過成長層
 6 0 アパー チャ
 6 2 第 2 のリフレクタ
- 10

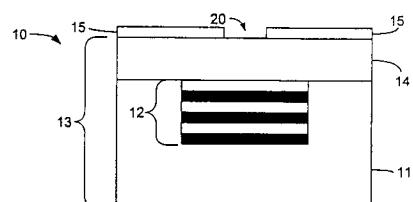
【図 1】



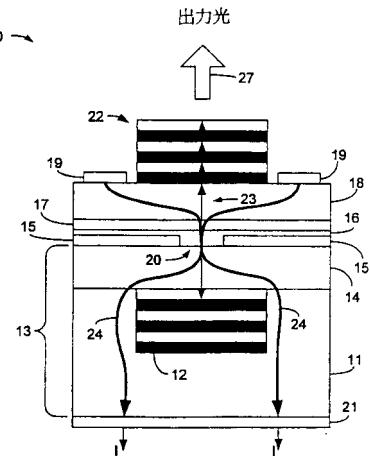
【図 3】



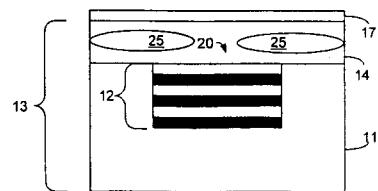
【図 2】



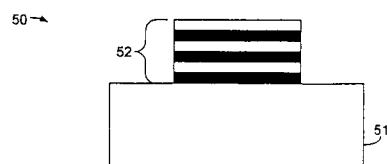
【図 4】



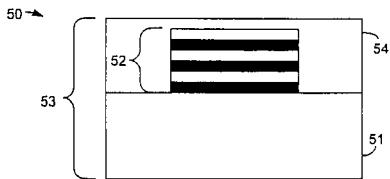
【図5】



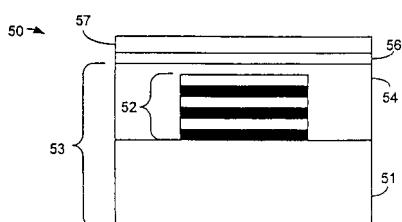
【図6】



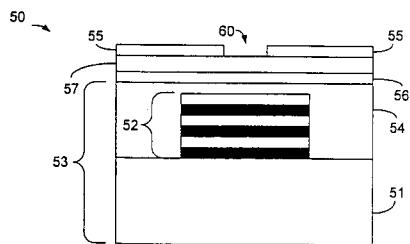
【図7】



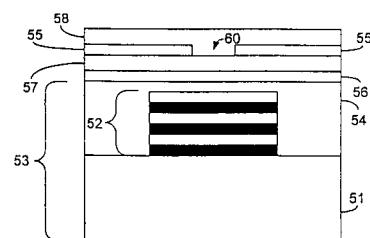
【図8】



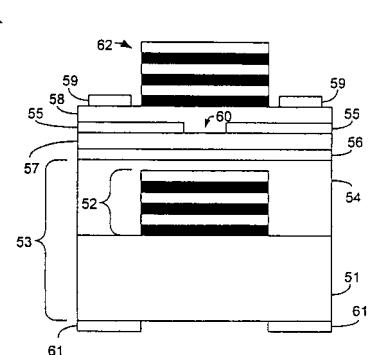
【図9】



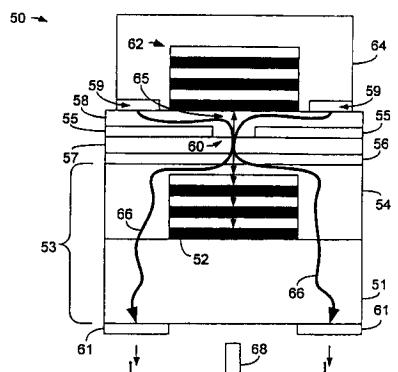
【図10】



【図11】



【図 1 2】



フロントページの続き

(74)代理人 100076680
弁理士 溝部 孝彦
(74)代理人 100121061
弁理士 西山 清春
(72)発明者 ヨング・チェン
アメリカ合衆国カリフォルニア州 94041, マウンテン ビュー
(72)発明者 シー・ユアン・ワング
アメリカ合衆国カリフォルニア州 94306, パロ・アルト

審査官 山村 浩

(56)参考文献 特開平10-308558 (JP, A)
特開平08-088435 (JP, A)
特開2000-114657 (JP, A)
特開2000-349392 (JP, A)
特開平09-246668 (JP, A)
特開平10-093192 (JP, A)
特開平10-326938 (JP, A)
特開平10-242577 (JP, A)
特開平06-097597 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01S 5/183