

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020년 11월 5일 (05.11.2020) WIPO | PCT



(10) 국제공개번호
WO 2020/222343 A1

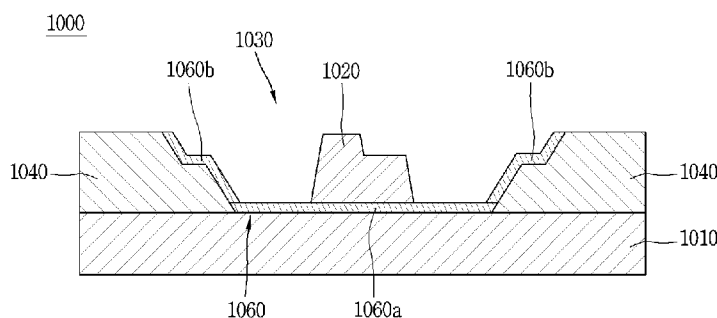
- (51) 국제특허분류:
H01L 33/20 (2010.01) H01L 33/10 (2010.01)
H01L 33/48 (2010.01)
- (21) 국제출원번호: PCT/KR2019/005385
- (22) 국제출원일: 2019년 5월 7일 (07.05.2019)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2019-0050963 2019년 4월 30일 (30.04.2019) KR
- (71) 출원인: 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 07336 서울시 영등포구 여의대로 128, Seoul (KR).
- (72) 발명자: 박상대 (PARK, Sangdae); 06772 서울시 서초구 양재대로11길 19, 엘지전자 특허센터, Seoul (KR). 박성진 (PARK, Sungjin); 06772 서울시 서초구 양재대로 11길 19, 엘지전자 특허센터, Seoul (KR). 엄재광 (UM, Jaegwang); 06772 서울시 서초구 양재대로11길 19, 엘지전자 특허센터, Seoul (KR). 여환국 (YUH, Hwankuk); 06772 서울시 서초구 양재대로11길 19, 엘지전자 특허센터, Seoul (KR).
- (74) 대리인: 박장원 (PARK, Jang-Won); 06044 서울시 강남구 강남대로 566, 2층-3층, Seoul (KR).

- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:
— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: DISPLAY DEVICE USING SEMICONDUCTOR LIGHT EMITTING DIODE

(54) 발명의 명칭: 반도체 발광소자를 이용한 디스플레이 장치



(57) Abstract: A display device using a semiconductor light emitting diode having a size of several to several tens of μm according to an embodiment of the present invention comprises: a substrate; a semiconductor light emitting diode disposed on the substrate; a planarization layer stacked on the substrate while forming a hole which is an area in which the semiconductor light emitting diode is disposed; a light transmitting layer filled in the hole; and a reflective layer formed along the substrate forming at least the inner surface of the hole and along one surface of the planarization layer, wherein the hole may be formed to expand in width with distance from the substrate.

(57) 요약서: 본 발명의 실시예에 따른 수 내지 수십 μm 크기의 반도체 발광소자를 이용한 디스플레이 장치는 기판, 상기 기판에 배치되는 반도체 발광소자, 상기 반도체 발광소자가 배치되는 영역인 홀을 형성하면서 상기 기판에 적층되는 평탄화층, 상기 홀에 충전되는 광투과층 및 적어도 상기 홀의 내측면을 이루는 상기 기판과 상기 평탄화층의 일면을 따라 형성된 반사층을 포함하고, 상기 홀은 상기 기판으로부터 멀어질수록 폭이 확장되도록 형성될 수 있다.



WO 2020/222343 A1

명세서

발명의 명칭: 반도체 발광소자를 이용한 디스플레이 장치

기술분야

- [1] 본 발명은 디스플레이 장치에 관한 것으로, 특히 수 내지 수십 μm 크기의 반도체 발광소자를 이용한 디스플레이 장치에 관한 것이다.

배경기술

- [2] 최근에는 디스플레이 기술 분야에서 박막형, 플렉서블 등과 같이 우수한 특성의 디스플레이 장치들이 개발되고 있다. 이에 반해, 현재 상용화된 주요 디스플레이는 LCD(Liquid Crystal Display)와 AMOLED(Active Matrix Organic Light Emitting Diode)가 대표적이다. 그러나 LCD의 경우 빠르지 않은 반응시간과 플렉서블의 구현이 어려운 단점이 있고, AMOLED의 경우 짧은 수명과 생산 수율 측면에서 취약점이 존재한다.
- [3] 한편, 발광 다이오드(Light Emitting Diode: LED)는 전류를 빛으로 변환시키는 것으로 널리 알려진 반도체 발광소자로서, 1962년 GaAsP 화합물 반도체를 이용한 적색 LED가 상품화된 것을 시작으로, GaP:N 계열의 녹색 LED와 함께 정보통신기기를 비롯한 전자장치의 표시 화상용 광원으로 이용되어 왔다. 디스플레이 장치를 구현함에 있어 상기 반도체 발광소자를 이용한다면 기술한 문제점을 해결하는 방안이 제시될 수 있다.
- [4] 이와 관련하여, 최근에는 마이크로 반도체 발광소자(micro LED)를 이용한 디스플레이 장치에 대한 연구 및 개발이 진행되고 있으며, 이러한 디스플레이 장치는 고화질과 고신뢰성을 갖기 때문에 차세대 디스플레이로 각광받고 있다.
- [5] 다만, 종래 마이크로 반도체 발광소자를 이용한 디스플레이 장치는 광을 방출하는 마이크로 반도체 발광소자가 투명층으로 둘러싸인 구조로서 패널 후면 및 측면으로 광 손실이 발생하였으며, 이는 디스플레이 장치의 화질을 저하시키는 원인이 되었다.

발명의 상세한 설명

기술적 과제

- [6] 본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로서, 반도체 발광소자로부터 방출된 광을 패널의 전면으로 효율적으로 집광할 수 있는 구조가 구현된 반도체 발광소자를 이용한 디스플레이 장치를 제공하는 것을 목적으로 한다.

과제 해결 수단

- [7] 본 발명의 실시예에 따른 반도체 발광소자를 이용한 디스플레이 장치는 기판, 상기 기판에 배치되는 반도체 발광소자, 상기 반도체 발광소자가 배치되는 영역인 홀을 형성하면서 상기 기판에 적층되는 평탄화층, 상기 홀에 충전되는 광투과층 및 적어도 상기 홀의 내측면을 이루는 상기 기판과 상기 평탄화층의

일면을 따라 형성된 반사층을 포함하고, 상기 홀은 상기 기판으로부터 멀어질수록 폭이 확장되도록 형성될 수 있다.

- [8] 본 실시예에서, 상기 기판에 대하여 수직한 평면으로 자른 상기 홀의 단면 형상은 좌우 대칭 구조를 가질 수 있다.
- [9] 본 실시예에서, 상기 홀은 임의의 높이를 기준으로 구획된 복수의 영역으로 이루어질 수 있으며, 상기 각 영역의 높이 방향 두께는 서로 동일하거나 또는 상기 복수의 영역 중 적어도 어느 하나의 영역의 높이 방향 두께는 다른 영역의 높이 방향 두께와 상이할 수 있다.
- [10] 본 실시예에서, 상기 평탄화층은 상기 기판으로부터 멀어질수록 상기 홀의 폭을 확장하는 방향으로 경사가 형성될 수 있다.
- [11] 본 실시예에서, 상기 홀은 임의의 높이를 기준으로 구획된 복수의 영역으로 이루어질 수 있으며, 상기 각 영역에 포함된 평탄화층이 상기 기판 또는 상기 기판과 평행하는 가상의 면에 대하여 이루는 기울기는 서로 동일하거나 또는 상기 복수의 영역 중 적어도 어느 하나의 영역에 포함된 평탄화층이 상기 기판 또는 상기 기판과 평행하는 가상의 면에 대하여 이루는 기울기는 다른 영역에 포함된 평탄화층의 상기 기울기와 상이할 수 있다.
- [12] 본 실시예에서, 상기 평탄화층은 상기 홀의 높이 방향을 따라 적층된 복수의 레이어로 이루어질 수 있으며, 적어도 인접한 레이어 간에는 서로 다른 소재로 형성될 수 있다.
- [13] 본 실시예에서, 상기 반사층은 상기 홀의 내측면 중 상기 기판의 일면을 따라 형성된 부분이 상기 평탄화층의 일면을 따라 형성된 부분보다 두꺼운 두께로 형성될 수 있다.
- [14] 본 실시예에서, 상기 반사층은 적어도 상기 기판과 상기 평탄화층의 경계면 일부를 따라 연장 형성된 제1부분을 더 포함할 수 있다.
- [15] 본 실시예에서, 상기 반사층은 적어도 상기 평탄화층 상면의 일부를 덮도록 연장 형성된 제2부분을 더 포함할 수 있다.
- [16] 본 실시예에서, 상기 반사층은 단층 또는 다층 구조의 금속 박막층을 포함하며, 상기 금속 박막층은 티타늄(Ti), 알루미늄(Al), 은(Ag), 크롬(Cr), 몰리브덴(Mo), 백금(Pt) 중 어느 하나 또는 이들의 조합으로 이루어지고, 적어도 30nm 이상의 두께로 형성될 수 있다.
- [17] 본 실시예에서, 상기 반사층은 상기 금속 박막층 상부에 SiO₂ 또는 SiN_x로 형성된 보호막층을 더 포함할 수 있다.
- [18] 본 실시예에서, 상기 홀은 원형의 수평단면을 가질 수 있다.
- [19] 본 실시예에서, 상기 평탄화층의 상면에는 블랙 매트릭스(Black Matrix, BM)가 더 구비될 수 있다.

발명의 효과

- [20] 본 발명의 실시예에 따른 반도체 발광소자를 이용한 디스플레이 장치는 반도체

발광소자가 배치되는 홀의 형상 및 구조적 특성에 의해 반도체 발광소자에서 방출되는 광을 패넬의 전면으로 효율적으로 집광시킬 수 있는 효과가 있다.

- [21] 구체적으로, 홀의 내측면을 따라 형성된 반사층은 반도체 발광소자의 측면 또는 후면을 통해 누출되는 광이 패넬의 전면을 향하도록 반사시킬 수 있고, 기관으로부터 멀어질수록 폭이 확장되고, 수직단면이 대칭을 이루는 홀의 구조는 집광 효율을 향상시킬 수 있는 효과가 있다.

- [22] 또한, 본 발명은 홀 내부에 배치되는 반도체 발광소자의 형상, 두께, 구조 등에 따라 변경된 홀의 구조를 적용함으로써 집광 효율을 극대화할 수 있는 효과가 있다.

- [23] 또한, 본 발명은 홀 내측면에 형성된 반사층으로부터 연장 형성된 제1부분 및/또는 제2부분을 포함함으로써 반도체 발광소자 조립 과정에서 위치 정밀도를 보완하여 집광 효율을 유지할 수 있는 효과가 있다.

도면의 간단한 설명

- [24] 도 1은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 일 실시예를 나타내는 개념도이다.

- [25] 도 2는 도 1의 A부분의 부분 확대도이고, 도 3a 및 도 3b는 도 2의 라인 B-B 및 C-C를 따라 취한 단면도들이다.

- [26] 도 4는 도 3의 플립칩 타입 반도체 발광소자를 나타내는 개념도이다.

- [27] 도 5a 내지 도 5c는 플립칩 타입 반도체 발광소자와 관련하여 컬러를 구현하는 여러 가지 형태를 나타내는 개념도들이다.

- [28] 도 6은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 제조방법을 나타낸 단면도들이다.

- [29] 도 7은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 다른 일 실시예를 나타내는 사시도이다.

- [30] 도 8은 도 7의 라인 D-D를 따라 취한 단면도이다.

- [31] 도 9는 도 8의 수직형 반도체 발광소자를 나타내는 개념도이다.

- [32] 도 10은 본 발명의 일 실시예에 따른 반도체 발광소자가 배치된 홀의 수직단면을 나타낸 도면이다.

- [33] 도 11은 본 발명의 다른 실시예에 따른 반도체 발광소자가 배치된 홀의 수직단면을 나타낸 도면이다.

- [34] 도 12a 내지 12e는 도 11에 도시된 홀의 다양한 실시예를 나타낸 도면이다.

- [35] 도 13은 본 발명의 일 실시예에 따른 반사층 구조에서 발생할 수 있는 문제를 나타낸 도면이다.

- [36] 도 14는 본 발명의 일 실시예에 따른 반사층의 구조를 나타낸 도면이다.

발명의 실시를 위한 형태

- [37] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조번호를

부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 “모듈” 및 “부”는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시예를 설명함에 있어서 관련된 공지기술에 대한 구체적인 설명이 본 명세서에 개시된 실시예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되는 것으로 해석되어서는 아니된다. 또한, 층, 영역 또는 기판과 같은 요소가 다른 구성요소 “상(on)”에 존재하는 것으로 언급될 때, 이것은 직접적으로 다른 요소 상에 존재하거나 또는 그 사이에 중간 요소가 존재할 수도 있는 것으로 이해할 수 있을 것이다.

- [38] 본 명세서에서 설명되는 디스플레이 장치에는 휴대폰(mobile phone), 스마트폰(smart phone), 노트북 컴퓨터(laptop computer), 디지털방송용 단말기, PDA(personal digital assistant), PMP(portable multimedia player), 네비게이션, 슬레이트 PC(slate PC), 태블릿 PC(tablet PC), 울트라북(ultra book), 디지털 TV(digital TV), 데스크톱 컴퓨터(desktop computer) 등이 포함될 수 있다. 그러나 본 명세서에 기재된 실시예에 따른 구성은 추후 개발되는 새로운 제품형태라도 디스플레이를 포함할 수 있다면 적용될 수 있다.
- [39] 도 1은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 일 실시예를 나타내는 개념도이다.
- [40] 도시에 의하면, 디스플레이 장치(100)의 제어부에서 처리되는 정보는 플렉서블 디스플레이(flexible display) 상에 표시될 수 있다. 플렉서블 디스플레이는 외력에 의하여 휘어질 수 있는, 구부러질 수 있는, 비틀어질 수 있는, 접힐 수 있는, 말려질 수 있는 디스플레이를 포함한다. 예를 들어, 플렉서블 디스플레이는 기존의 평판 디스플레이의 디스플레이 특성을 유지하면서, 종이와 같이 휘어지거나, 구부러거나, 접을 수 있거나, 말 수 있는 얇고 유연한 기판 위에 제작되는 디스플레이가 될 수 있다.
- [41] 플렉서블 디스플레이가 휘어지지 않은 상태(예를 들어, 무한대의 곡률반경을 가지는 상태, 이하 ‘제1상태’라 한다)에서는 상기 플렉서블 디스플레이의 디스플레이 영역이 평면이 된다. 상기 제1상태에서 외력에 의하여 휘어진 상태(예를 들어, 유한의 곡률반경을 가지는 상태, 이하 ‘제2상태’라 한다)에서는 상기 디스플레이 영역이 곡면이 될 수 있다. 도시와 같이, 상기 제2상태에서 표시되는 정보는 곡면상에 출력되는 시각정보가 될 수 있다. 이러한 시각정보는 매트릭스 형태로 배치되는 단위 화소(sub-pixel)의 발광을 독자적으로 제어함으로써 구현된다. 상기 단위 화소는 하나의 색을 구현하기 위한 최소 단위를 의미한다.
- [42] 상기 플렉서블 디스플레이의 단위 화소는 반도체 발광소자에 의하여 구현될 수 있다. 본 발명에서는 전류를 빛으로 변환시키는 반도체 발광소자의 일 종류로서

발광 다이오드(light emitting diode: LED)를 예시한다. 상기 발광 다이오드는 작은 크기로 형성되며, 이를 통하여 상기 제2상태에서도 단위 화소의 역할을 할 수 있게 된다.

- [43] 이하에서는, 첨부된 도면을 참조하여 상기 발광 다이오드를 이용하여 구현된 플렉서블 디스플레이에 대하여 보다 상세하게 설명한다.
- [44] 도 2는 도 1의 A부분의 부분 확대도이고, 도 3a 및 도 3b는 도 2의 라인 B-B 및 C-C를 따라 취한 단면도들이고, 도 4는 도 3의 플립칩 타입 반도체 발광소자를 나타내는 개념도이고, 도 5a 내지 도 5c는 플립칩 타입 반도체 발광소자와 관련하여 컬러를 구현하는 여러 가지 형태를 나타내는 개념도들이다.
- [45] 도 2, 도 3a 및 도 3b는, 반도체 발광소자를 이용한 디스플레이 장치(100)로서 패시브 매트릭스(Passive Matrix, PM) 방식의 반도체 발광소자를 이용한 디스플레이 장치(100)를 예시한다. 다만, 이하 예시는 액티브 매트릭스(Active Matrix, AM) 방식의 반도체 발광소자에도 적용 가능하다.
- [46] 상기 디스플레이 장치(100)는 기판(110), 제1전극(120), 전도성 접착층(130), 제2전극(140) 및 복수의 반도체 발광소자(150)를 포함한다.
- [47] 기판(110)은 플렉서블 기판일 수 있다. 기판(110)은 플렉서블한 성능을 구현하기 위하여 유리 또는 폴리이미드(PI, Polyimide)를 포함할 수 있다. 이외에도, 기판(110)의 성분으로 PEN(Polyethylene Naphthalate), PET (Polyethylene Terephthalate) 등과 같이 절연성이 있고 유연성이 있는 재질이 사용될 수도 있다. 또한, 기판(110)은 투명한 재질 또는 불투명한 재질 중 어느 것이나 될 수 있다.
- [48] 상기 기판(110)은 제1전극(120)이 배치되는 배선기판일 수 있으며, 제1전극(120)은 기판(110) 상에 위치할 수 있다.
- [49] 도시에 의하면, 절연층(160)은 제1전극(120)이 위치한 기판(110) 상에 적층되어 형성된 것일 수 있으며, 절연층(160)에는 보조전극(170)이 배치될 수 있다. 이 경우, 기판(110) 상에 절연층(160)이 적층되어 형성된 상태가 하나의 배선기판이 될 수 있다. 보다 구체적으로, 절연층(160)은 PI, PEN, PET 등과 같이 절연성 있고 유연성 있는 재질로서, 상기 기판 (110)과 일체로 이루어져 하나의 배선기판을 형성할 수 있다.
- [50] 보조전극(170)은 제1전극(120)과 반도체 발광소자(150)를 전기적으로 연결하는 전극으로서 절연층(160) 상에 위치하고 제1전극(120) 위치에 대응하여 배치된다. 예를 들어, 보조전극(170)은 닷(dot) 형태이며, 절연층(160)을 관통하는 전극홀(171)에 의하여 제1전극(120)과 전기적으로 연결될 수 있다. 상기 전극홀(171)은 비아홀에 도전물질이 채워짐으로써 형성될 수 있다.
- [51] 첨부된 도면에 의하면, 절연층(160)의 일면에는 전도성 접착층 (130)이 형성되나 본 발명은 반드시 이에 한정되는 것은 아니다. 예를 들어, 절연층(160)과 전도성 접착층(130) 사이에는 특정 기능을 수행하는 레이어가 형성될 수 있으며, 절연층(160) 없이 전도성 접착층(130)이 기판 상에 배치되는

구조도 가능하다. 전도성 접착층(130)이 기판 상에 배치되는 구조에서는 전도성 접착층(130)이 절연층의 역할을 할 수 있다.

[52] 상기 전도성 접착층(130)은 접착성과 전도성을 가지는 층이 될 수 있으며, 이를 위하여 전도성 접착층(130)은 전도성을 갖는 물질과 접착성을 갖는 물질이 혼합되어 형성될 수 있다. 또한, 전도성 접착층(130)은 연성을 가지며, 이를 통하여 디스플레이 장치에서 플렉서블 기능을 가능하게 할 수 있다.

[53] 일례로, 전도성 접착층(130)은 이방성 전도성 필름(anisotropy conductive film, ACF), 이방성 전도 페이스트(paste), 전도성 입자를 함유한 솔루션(solution) 등이 될 수 있다. 전도성 접착층(130)은 두께를 관통하는 z 방향으로서는 전기적 상호 연결을 허용하나, 수평적인 x-y 방향으로서는 전기 절연성의 레이어로 구성될 수 있다. 따라서 상기 전도성 접착층(130)은 z축 전도층으로 명명될 수 있다(다만, 이하에서는 ‘전도성 접착층’이라 한다).

[54] 상기 이방성 전도성 필름은 이방성 전도매질(anisotropic conductive medium)이 절연성 베이스 부재에 혼합된 형태의 필름으로서, 열 및 압력이 가해지면 특정 부분에 한하여 이방성 전도매질에 의한 전도성을 가지게 된다. 본 명세서에서는 상기 이방성 전도성 필름에 열 및 압력이 가해지는 것으로 설명하나, 상기 이방성 전도 필름이 부분적인 전도성을 가지게 하기 위하여 다른 방법(예를 들어, 열 및 압력 중 어느 하나만이 가해지거나 UV 경화에 의하는 방법)에 의할 수도 있다.

[55] 또한, 상기 이방성 전도매질은 도전볼이나 도전성 입자일 수 있다. 도시에 의하면, 이방성 전도 필름은 도전볼이 절연성 베이스 부재에 혼합된 형태의 필름으로서, 열 및 압력이 가해지면 도전볼에 의하여 특정 부분만 전도성을 가지게 된다. 이방성 전도성 필름은 전도성 물질의 코어가 폴리머 재질의 절연막에 의하여 피복된 형태의 입자들이 함유된 상태일 수 있으며, 이 경우 열 및 압력이 가해진 부분에 함유된 입자들의 절연막이 파괴되면서 코어에 의하여 도전성을 가지게 된다. 이 때, 코어의 형태는 변형되어 필름의 두께방향으로 서로 접촉하는 층을 이룰 수 있다. 보다 구체적으로, 열 및 압력은 이방성 전도성 필름에 전체적으로 가해지며, 이방성 전도성 필름에 의하여 접착되는 상대물의 높이차에 의하여 z축 방향의 전기적 연결이 부분적으로 형성될 수 있다.

[56] 다른 예로서, 이방성 전도성 필름은 절연 코어에 전도성 물질이 피복된 복수의 입자가 함유된 상태일 수 있다. 이 경우, 열 및 압력이 가해진 부분의 전도성 물질이 변형되면서(눌러 붙음) 필름의 두께방향으로 전도성을 가지게 된다. 또 다른 예로서, 전도성 물질이 z축 방향으로 절연성 베이스 부재를 관통하여 필름의 두께방향으로 전도성을 가지는 형태도 가능하며, 이 때, 전도성 물질은 뾰족한 단부를 가질 수 있다.

[57] 도시에 의하면, 이방성 전도성 필름은 도전볼이 절연성 베이스 부재의 일면에 삽입된 형태로 구성되는 고정배열 이방성 전도필름(fixed array ACF)일 수 있다. 절연성 베이스 부재는 접착성을 가지는 물질로 형성되며, 도전볼은 상기 절연성

베이스 부재의 바닥 부분에 집중적으로 배치되어 상기 베이스 부재로부터 열 및 압력이 가해지면 상기 도전볼과 함께 변형되어 수직방향으로 전도성을 가지게 된다.

- [58] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 상기 이방성 전도성 필름은 절연성 베이스 부재에 도전볼이 랜덤하게 혼입된 형태, 복수의 층으로 구성되며 어느 한 층에 도전볼이 배치되는 형태(double-ACF) 등이 모두 가능하다.
- [59] 이방성 전도 페이스트는 페이스트와 도전볼의 결합형태로서, 절연성 및 접착성의 베이스 물질에 도전볼이 혼합된 페이스트가 될 수 있다. 또한, 전도성 입자를 함유한 솔루션은 전도성 입자 또는 나노 입자를 함유한 형태의 솔루션이 될 수 있다.
- [60] 첨부된 도면을 참조하면, 제2전극(140)은 보조전극(170)과 이격하여 절연층(160)에 위치한다. 즉, 상기 전도성 접착층(130)은 보조전극(170) 및 제2전극(140)이 위치하는 절연층(160) 상에 배치된다.
- [61] 절연층(160)에 보조전극(170)과 제2전극(140)이 위치된 상태에서 전도성 접착층(130)을 형성한 후에 열 및 압력을 가하여 반도체 발광소자 (150)를 플립 칩 형태로 접속시키면, 상기 반도체 발광소자(150)는 제1전극 (120) 및 제2전극(140)과 전기적으로 연결된다.
- [62] 반도체 발광소자(150)는 도 4와 같이 플립 칩 타입(flip chip type)의 발광소자 일 수 있다.
- [63] 예를 들어, 상기 반도체 발광소자(150)는 p형 전극(156), p형 전극 (156)이 형성되는 p형 반도체층(155), p형 반도체층(155) 상에 형성된 활성층(154), 활성층(154) 상에 형성된 n형 반도체층(153) 및 n형 반도체층 (153) 상에서 p형 전극(156)과 수평방향으로 이격 배치되는 n형 전극 (152)을 포함한다. 이 경우, p형 전극(156)은 전도성 접착층(130)에 의하여 보조전극(170)과 전기적으로 연결될 수 있고, n형 전극(152)은 제2전극 (140)과 전기적으로 연결될 수 있다.
- [64] 도 2, 도 3a 및 도 3b를 참조하면, 보조전극(170)은 일 방향으로 길게 형성됨으로써 하나의 보조전극(170)이 복수의 반도체 발광소자(150)에 전기적으로 연결될 수 있다. 예를 들어, 보조전극(170)을 중심으로 좌우의 반도체 발광소자들(150)의 p형 전극(156)들이 하나의 보조전극에 전기적으로 연결될 수 있다.
- [65] 구체적으로, 열 및 압력에 의하여 전도성 접착층(130)의 내부로 반도체 발광소자(150)가 압입되며, 이를 통해 반도체 발광소자(150)의 p형 전극(156) 및 보조전극(170) 사이의 부분과, 반도체 발광소자(150)의 n형 전극(152) 및 제2전극(140) 사이의 부분에서만 전도성을 가지게 되고, 나머지 부분에서는 반도체 발광소자(150)의 압입이 없어 전도성을 가지지 않게 된다. 이와 같이, 전도성 접착층(130)은 반도체 발광소자(150)와 보조전극(170) 사이 및 반도체 발광소자(150)와 제2전극(140) 사이를 상호 결합시켜줄 뿐만 아니라 전기적으로 연결시킬 수 있다.

- [66] 또한, 복수의 반도체 발광소자(150)는 발광소자 어레이(array)를 구성하며, 발광소자 어레이에는 형광체층(180)이 형성된다.
- [67] 발광소자 어레이는 자체 휘도값이 상이한 복수의 반도체 발광소자 (150)들을 포함할 수 있다. 각각의 반도체 발광소자(150)는 단위 화소를 구성하며, 제1전극(120)에 전기적으로 연결된다. 예를 들어, 제1전극 (120)은 복수 개일 수 있고, 반도체 발광소자(150)들은 수 열로 배치되며, 각 열의 반도체 발광소자(150)들은 상기 복수 개의 제1전극(120) 중 어느 하나에 전기적으로 연결될 수 있다.
- [68] 또한, 반도체 발광소자(150)들이 플립 칩 형태로 접속되므로, 투명 유전체 기판에 성장시킨 반도체 발광소자(150)들을 이용할 수 있다. 상기 반도체 발광소자(150)들은 예를 들어, 질화물 반도체 발광소자일 수 있다. 반도체 발광소자(150)는 휘도가 우수하여 작은 크기로도 개별 단위 픽셀을 구성할 수 있다.
- [69] 도면을 참조하면, 반도체 발광소자(150)의 사이에는 격벽(190)이 형성될 수 있다. 이 경우, 격벽(190)은 개별 단위 화소를 서로 분리하는 역할을 할 수 있으며, 전도성 접착층(130)과 일체로 형성될 수 있다. 예를 들어, 이방성 전도성 필름에 반도체 발광소자(150)가 삽입됨에 의하여 이방성 전도성 필름의 베이스 부재가 상기 격벽(190)을 형성할 수 있다.
- [70] 또한, 상기 이방성 전도성 필름의 베이스 부재가 블랙이면, 별도의 블랙 절연체가 없어도 상기 격벽(190)이 반사 특성을 가지는 동시에 대비비 (contrast)가 증가될 수 있다.
- [71] 다른 예로서, 상기 격벽(190)으로 별도의 반사성 격벽이 구비될 수 있다. 이 경우, 상기 격벽(190)은 디스플레이 장치의 목적에 따라 블랙 또는 화이트 절연체를 포함할 수 있다. 화이트 절연체의 격벽(190)을 이용할 경우 반사성을 높이는 효과가 있을 수 있고, 블랙 절연체의 격벽을 이용할 경우 반사 특성을 갖는 동시에 대비비를 증가시킬 수 있다.
- [72] 형광체층(180)은 반도체 발광소자(150)의 외면에 위치할 수 있다. 예를 들어, 반도체 발광소자(150)는 청색(B)광을 발광하는 청색 반도체 발광소자인 경우, 상기 형광체층(180)은 상기 청색(B) 광을 단위 화소의 색상으로 변환시키는 기능을 수행할 수 있다. 상기 형광체층(180)은 개별 화소를 구성하는 적색 형광체(181) 또는 녹색 형광체(182)가 될 수 있다.
- [73] 즉, 적색의 단위 화소를 이루는 위치에서, 청색 반도체 발광소자 (151) 상에는 청색(B) 광을 적색(R) 광으로 변환시킬 수 있는 적색 형광체 (181)가 적층될 수 있고, 녹색의 단위 화소를 이루는 위치에서는, 청색 반도체 발광소자(151) 상에 청색(B) 광을 녹색(G) 광으로 변환시킬 수 있는 녹색 형광체(182)가 적층될 수 있다. 또한, 청색의 단위 화소를 이루는 부분에는 청색 반도체 발광소자(151)만이 단독으로 이용될 수 있다. 이 경우, 적색(R), 녹색(G) 및 청색(B)의 단위 화소들이 하나의 화소를 이룰 수 있다. 구체적으로, 제1전극(120)의 각 라인을 따라 하나의

색상의 형광체(180)가 적층될 수 있으며, 따라서 제1전극(120)에서 하나의 라인은 하나의 색상을 제어하는 전극이 될 수 있다. 즉, 제2전극(140)을 따라서 적색(R), 녹색(G) 및 청색(B)이 차례로 배치될 수 있으며, 단위 화소가 구현될 수 있다.

- [74] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 형광체(180) 대신에 반도체 발광소자(150)와 퀀텀닷(QD)이 조합되어 적색(R), 녹색(G) 및 청색(B)의 단위 화소들을 구현할 수 있다.
- [75] 또한, 명암의 대조를 향상시키기 위하여 각각의 형광체층(180)들의 사이에는 블랙 매트릭스(191)가 배치될 수 있다.
- [76] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 청색, 적색, 녹색을 구현하기 위한 다른 구조가 적용될 수 있다.
- [77] 도 5a를 참조하면, 각각의 반도체 발광소자(150)는 질화갈륨(GaN)을 주로 하여, 인듐(In) 및/또는 알루미늄(Al)이 함께 첨가되어 청색을 비롯한 다양한 색의 빛을 발광하는 고효율의 발광 소자로 구현될 수 있다.
- [78] 이 경우, 반도체 발광소자(150)는 각각의 단위 화소(sub-pixel)를 이루기 위하여 적색, 녹색 및 청색 반도체 발광소자로 구비될 수 있다. 예를 들어, 적색, 녹색 및 청색 반도체 발광소자(R, G, B)가 교대로 배치되고, 적색, 녹색 및 청색 반도체 발광소자에 의하여 적색, 녹색 및 청색의 단위 화소들이 하나의 화소(pixel)를 이루며, 이를 통해 풀 칼라 디스플레이가 구현될 수 있다.
- [79] 도 5b를 참조하면, 반도체 발광소자(150)는 황색 형광체층이 개별 소자마다 구비된 백색 발광소자(W)일 수 있다. 이 경우, 단위 화소를 이루기 위하여 백색 발광소자(W) 상에 적색 형광체층(181), 녹색 형광체층(182), 및 청색 형광체층(183)이 구비될 수 있다. 또한, 이러한 백색 발광소자(W) 상에 적색, 녹색 및 청색이 반복되는 컬러 필터를 이용하여 단위 화소를 이룰 수 있다.
- [80] 도 5c를 참조하면, 자외선 발광소자(UV) 상에 적색 형광체층(181), 녹색 형광체층(182) 및 청색 형광체층(183)이 구비될 수 있다. 이와 같이, 반도체 발광소자(150)는 가시광선 영역뿐만 아니라 자외선까지 전 영역에 사용 가능하며, 자외선이 상부 형광체의 여기원(excitation source)으로 사용 가능한 반도체 발광소자의 형태로 확장될 수 있다.
- [81] 본 예시를 다시 살펴보면, 반도체 발광소자(150)는 전도성 접착층(130) 상에 위치되어 디스플레이 장치에서 단위 화소를 구성한다. 반도체 발광소자(150)는 휘도가 우수하여 작은 크기로도 개별 단위 화소를 구성할 수 있다. 이와 같은 개별 반도체 발광소자(150)의 크기는 한 변의 길이가 $80\mu\text{m}$ 이하의 직사각형 또는 정사각형 소자일 수 있다. 직사각형인 경우에는 $20\times 80\mu\text{m}$ 이하의 크기가 될 수 있다.
- [82] 또한, 한 변의 길이가 $10\mu\text{m}$ 인 정사각형의 반도체 발광소자(150)를 단위 화소로 이용하여도 디스플레이 장치를 이루기 위한 충분한 밝기가 구현될 수 있다. 따라서 단위 화소의 크기가 한변이 $600\mu\text{m}$, 나머지 한 변이 $300\mu\text{m}$ 인 직사각형

- 화소인 경우를 예로 들면, 반도체 발광소자(150)의 거리가 상대적으로 충분히 크게되어 HD 화질의 플렉서블 디스플레이 장치를 구현할 수 있게 된다.
- [83] 이 상에서 설명된 반도체 발광소자를 이용한 디스플레이 장치는 새로운 형태의 제조방법에 의하여 제조될 수 있는 바, 이하에서는 도 6을 참조하여 상기 제조방법에 대하여 설명한다.
- [84] 도 6을 참조하면, 먼저 보조전극(170) 및 제2전극(140)이 위치된 절연층(160) 상에 전도성 접착층(130)을 형성한다. 제1기판(110)에 절연층(160)이 적층되어 하나의 기판(또는 배선기판)을 형성하며, 상기 배선기판에는 제1전극(120), 보조전극(170) 및 제2전극(140)이 배치된다. 제1전극(120)과 제2전극(150)은 상호 직교하는 방향으로 배치될 수 있다. 또한, 플렉서블 디스플레이 장치를 구현하기 위하여 제1기판(110) 및 절연층(160)은 각각 유리 또는 폴리이미드(PI)를 포함할 수 있다.
- [85] 상기 전도성 접착층(130)은 이방성 전도성 필름에 의하여 구현될 수 있으며, 이를 위해 절연층(160)에 위치된 기판에 이방성 전도성 필름이 도포될 수 있다.
- [86] 다음으로, 보조전극(170) 및 제2전극(140)들의 위치에 대응하고 개별 화소를 구성하는 복수의 반도체 발광소자(150)가 위치된 제2기판(112)을 상기 반도체 발광소자(150)가 보조전극(170) 및 제2전극(140)과 대향하도록 배치한다.
- [87] 이 경우 제2기판(112)은 반도체 발광소자(150)를 성장시키는 성장기판으로, 사파이어 기판 또는 실리콘 기판이 될 수 있다.
- [88] 상기 반도체 발광소자(150)는 웨이퍼 단위로 형성될 때 디스플레이 장치를 이룰 수 있는 간격 및 크기를 가지도록 함으로써 디스플레이 장치에 효과적으로 이용될 수 있다.
- [89] 다음으로, 배선기판과 제2기판(112)을 열압착한다. 예를 들어, 배선기판과 제2기판(112)은 ACF press head를 적용하여 열압착 될 수 있다. 상기 열압착에 의하여 배선기판과 제2기판(112)은 본딩(bonding)된다. 열압착에 의하여 전도성을 갖는 이방성 전도성 필름의 특성에 의해 반도체 발광소자(150)와 보조전극(170) 및 제2전극(140) 사이의 부분만 전도성을 가지게 되며, 전극들은 반도체 발광소자(150)와 전기적으로 연결될 수 있다. 이 때, 반도체 발광소자(150)가 상기 이방성 전도성 필름의 내부로 삽입되며, 이를 통해 반도체 발광소자(150) 사이에 격벽이 형성될 수 있다.
- [90] 다음으로, 상기 제2기판(112)을 제거한다. 예를 들어, 제2기판(112)은 레이저 리프트 오프법(Laser Lift-off, LLO) 또는 화학적 리프트 오프법(Chemical Lift-off, CLO)을 이용하여 제거할 수 있다.
- [91] 마지막으로, 상기 제2기판(112)을 제거하여 반도체 발광소자(150)를 외부로 노출시킨다. 필요에 따라 반도체 발광소자(150)가 결합된 배선기판 상을 실리콘 옥사이드(SiOx) 등으로 코팅하여 투명 절연층(미도시)을 형성할 수 있다.
- [92] 또한, 상기 반도체 발광소자(150)의 일면에 형광체층을 형성하는 단계를 더 포함할 수 있다. 예를 들어, 반도체 발광소자(150)는 청색(B) 광을 발광하는 청색

반도체 발광소자이고, 이러한 청색(B) 광을 단위 화소의 색상으로 변환시키기 위한 적색 형광체 또는 녹색 형광체가 상기 청색 반도체 발광소자의 일면에 레이어를 형성할 수 있다.

- [93] 이상에서 설명된 반도체 발광소자를 이용한 디스플레이 장치의 제조방법이나 구조는 여러 가지 형태로 변형되어 실시될 수 있다. 그 예로, 이상에서 설명된 디스플레이 장치에는 수직형 반도체 발광소자가 적용될 수 있다. 이하, 도 5 및 도 6을 참조하여 수직형 구조에 대하여 설명한다.
- [94] 또한, 이하에서 설명되는 변형예 도는 실시예는 앞선 예와 동일 또는 유사한 구조에 대해서는 동일, 유사한 참조번호가 부여되고, 그 설명은 처음의 설명으로 갈음된다.
- [95] 도 7은 본 발명의 반도체 발광소자를 이용한 디스플레이 장치의 다른 일 실시예를 나타내는 사시도이고, 도 8은 도 7의 라인 D-D를 따라 취한 단면도이고, 도 9는 도 8의 수직형 반도체 발광소자를 나타내는 개념도이다.
- [96] 본 도면들을 참조하면, 디스플레이 장치는 패시브 매트릭스(Passive Matrix, PM) 방식의 수직형 반도체 발광소자를 이용한 디스플레이 장치가 될 수 있다.
- [97] 상기 디스플레이 장치는 기판(210), 제1전극(220), 전도성 접착층 (230), 제2전극(240) 및 복수의 반도체 발광소자(250)를 포함한다.
- [98] 기판(210)은 제1전극(220)이 배치되는 배선기판으로서, 플렉서블 디스플레이 장치를 구현하기 위하여 폴리이미드(PI)를 포함할 수 있으며, 이외에도 절연성 및 유연성 있는 재질이라면 어느 것이라도 사용할 수 있다.
- [99] 제1전극(220)은 기판(210) 상에 위치하며, 일 방향으로 긴 바(bar) 형태의 전극으로 형성될 수 있다. 상기 제1전극(220)은 데이터 전극의 역할을 할 수 있다.
- [100] 전도성 접착층(230)은 제1전극(220)이 위치하는 기판(210) 상에 형성된다. 플립 칩 타입(flip chip type)의 발광소자가 적용된 디스플레이 장치와 같이, 전도성 접착층(230)은 이방성 전도성 필름(ACF), 이방성 전도 페이스트, 전도성 입자를 함유한 솔루션 등이 될 수 있다. 다만, 본 실시예에서도 이방성 전도성 필름에 의하여 전도성 접착층(230)이 구현되는 경우를 예시한다.
- [101] 기판(210) 상에 제1전극(220)이 위치하는 상태에서 이방성 전도성 필름을 위치시킨 후 반도체 발광소자(250)를 열 및 압력을 가하여 접속시키면, 상기 반도체 발광소자(250)가 제1전극(220)과 전기적으로 연결된다. 이 때, 반도체 발광소자(250)는 제1전극(220) 상에 위치되도록 배치되는 것이 바람직하다.
- [102] 상기 전기적 연결은 전술한 바와 같이 이방성 전도성 필름에 열 및 압력이 가해지면 두께방향으로 부분적인 전도성을 가지기 때문에 생성된다. 따라서 이방성 전도성 필름에서는 두께방향으로 전도성을 가지는 부분 (231)과 전도성을 가지지 않는 부분(232)으로 구획된다.
- [103] 또한, 이방성 전도성 필름은 접착 성분을 함유하기 때문에, 전도성 접착층(230)은 반도체 발광소자(250)와 제1전극(220) 사이에서 전기적 연결 뿐만 아니라 기계적 결합까지 구현한다.

- [104] 이와 같이, 반도체 발광소자(150)는 전도성 접착층 (130) 상에 위치되어 디스플레이 장치에서 단위 화소를 구성한다. 반도체 발광소자 (150)는 휘도가 우수하여 작은 크기로도 개별 단위 화소를 구성할 수 있다. 이와 같은 개별 반도체 발광소자(150)의 크기는 한 변의 길이가 $80\mu\text{m}$ 이하의 직사각형 또는 정사각형 소자일 수 있다. 직사각형인 경우에는 $20\times 80\mu\text{m}$ 이하의 크기가 될 수 있다.
- [105] 상기 반도체 발광소자(250)는 수직형 구조일 수 있다.
- [106] 수직형 반도체 발광소자(250)들 사이에는 제1전극(220)의 길이 방향과 교차하는 방향으로 배치되고, 수직형 반도체 발광소자(250)와 각각 전기적으로 연결되는 복수의 제2전극(240)이 위치한다.
- [107] 도 9를 참조하면, 이러한 수직형 반도체 발광소자는 p형 전극(256), p형 전극(256) 상에 형성된 p형 반도체층(255), p형 반도체층(255) 상에 형성된 활성층(254), 활성층(254) 상에 형성된 n형 반도체층(253) 및 n형 반도체층(253) 상에 형성된 n형 전극(252)을 포함한다. 이 경우, 하부에 위치한 p형 전극(256)은 전도성 접착층(230)에 의하여 제1전극(220)과 전기적으로 연결될 수 있고, 상부에 위치한 n형 전극(252)은 후술하는 제2전극(240)과 전기적으로 연결될 수 있다. 이러한 수직형 반도체 발광소자(250)는 전극을 상/하로 배치할 수 있으므로, 칩 사이즈를 줄일 수 있다는 큰 장점을 갖는다.
- [108] 도 8을 참조하면, 상기 반도체 발광소자(250)의 일면에는 형광체층 (280)이 형성될 수 있다. 예를 들어, 반도체 발광소자(250)는 청색(B) 광을 발광하는 청색 반도체 발광소자(251)이고, 이러한 청색(B) 광을 단위 화소의 색상으로 색상으로 변환시키기 위한 형광체층(280)이 구비될 수 있다. 이 경우, 형광체층(280)은 개별 화소를 구성하는 적색 형광체(281) 및 녹색 형광체(282) 일 수 있다.
- [109] 즉, 적색의 단위 화소를 이루는 위치에서 청색 반도체 발광소자 (251) 상에는 청색(B) 광을 적색(R) 광으로 변환시킬 수 있는 적색 형광체 (281)가 적층될 수 있고, 녹색의 단위 화소를 이루는 위치에서는 청색 반도체 발광소자(251) 상에 청색(B) 광을 녹색(G) 광으로 변환시킬 수 있는 녹색 형광체(282)가 적층될 수 있다. 또한, 청색의 단위 화소를 이루는 부분에는 청색 반도체 발광소자(251)가 단독으로 이용될 수 있다. 이 경우, 적색(R), 녹색(G) 및 청색(B)의 단위 화소들이 하나의 화소를 이룰 수 있다.
- [110] 다만, 본 발명은 반드시 이에 한정되는 것은 아니며, 플립 칩 타입 (flip chip type)의 발광소자가 적용된 디스플레이 장치에서 전술한 바와 같이, 청색, 적색, 녹색을 구현하기 위한 다른 구조가 적용될 수 있다.
- [111] 본 실시예를 살펴보면, 제2전극(240)은 반도체 발광소자(250)들 사이에 위치하고, 반도체 발광소자(250)들과 전기적으로 연결된다. 예를 들어, 반도체 발광소자(250)들은 복수의 열로 배치되고, 제2전극(240)은 반도체 발광소자(250)들의 열 사이에 위치할 수 있다.
- [112] 개별 화소를 이루는 반도체 발광소자(250) 사이의 거리가 충분히 크기 때문에

- 제2전극(240)은 반도체 발광소자(250)들 사이에 위치될 수 있다.
- [113] 제2전극(240)은 일 방향으로 긴 바(bar) 형태의 전극으로 형성될 수 있으며, 제1전극(220)과 상호 수직한 방향으로 배치될 수 있다.
- [114] 또한, 제2전극(240)과 반도체 발광소자(250)는 제2전극(240)에서 돌출된 전극에 의해 전기적으로 연결될 수 있다. 구체적으로, 상기 연결 전극이 반도체 발광소자(250)의 n형 전극(252)이 될 수 있다. 예를 들어, n형 전극(252)은 오믹 접촉을 위한 오믹 전극으로 형성되며, 상기 제2전극(240)은 인쇄 또는 증착에 의하여 오믹 전극의 적어도 일부를 덮게 된다. 이를 통하여 제2전극(240)과 반도체 발광소자(250)의 n형 전극(252)이 전기적으로 연결될 수 있다.
- [115] 도시에 의하면, 제2전극(240)은 전도성 접착층(230) 상에 위치될 수 있으며, 필요에 따라 반도체 발광소자(250)가 형성된 기판(210) 상에 실리콘 옥사이드(SiOx) 등을 포함하는 투명 절연층(미도시)이 형성될 수 있다. 투명 절연층 형성 후 제2전극(240)을 위치시킬 경우, 상기 제2전극(240)은 투명 절연층 상에 위치하게 된다. 또한, 제2전극(240)은 전도성 접착층(230) 또는 투명 절연층에 이격되어 형성될 수도 있다.
- [116] 반도체 발광소자(250) 상에 제2전극(240)을 위치시킴에 있어 ITO(Indium Tin Oxide)와 같은 투명 전극을 사용하는 경우, ITO 물질은 n형 반도체층(253)과는 접착성이 좋지 않은 문제가 있다. 따라서 본 발명은 반도체 발광소자(250) 사이에 제2전극(240)을 위치시킴으로써 ITO와 같은 투명 전극을 사용하지 않아도 되는 이점이 있다. 따라서 투명한 재료의 선택에 구속되지 않고, n형 반도체층(253)과 접착성이 좋은 전도성 물질을 수평전극으로 사용하여 광추출 효율을 향상시킬 수 있다.
- [117] 도면을 참조하면, 반도체 발광소자(250)의 사이에는 격벽(290)이 위치할 수 있다. 개별 화소를 이루는 반도체 발광소자(250)를 격리시키기 위하여 수직형 반도체 발광소자(250) 사이에는 격벽(290)이 배치될 수 있다. 이 경우, 격벽(290)은 개별 단위 화소를 서로 분리하는 역할을 할 수 있으며, 상기 전도성 접착층(230)과 일체로 형성될 수 있다. 예를 들어, 이방성 전도성 필름에 반도체 발광소자(250)가 삽입됨에 의하여 이방성 전도성 필름의 베이스 부재가 상기 격벽(290)을 형성할 수 있다.
- [118] 또한, 상기 이방성 전도성 필름의 베이스 부재가 블랙이면, 별도의 블랙 절연체가 없이도 격벽(290)은 반사 특성을 가지는 동시에 대비비가 증가될 수 있다.
- [119] 다른 예로서, 격벽(290)은 반사성 격벽이 별도로 구비될 수 있다. 격벽(290)은 디스플레이 장치의 목적에 따라 블랙 또는 화이트 절연체를 포함할 수 있다.
- [120] 만일 제2전극(240)이 반도체 발광소자(250) 사이의 전도성 접착층(230) 상에 바로 위치된 경우, 격벽(290)은 수직형 반도체 발광소자(250) 및 제2전극(240)의 사이에 위치될 수 있다. 따라서 반도체 발광소자(250)를 이용하여 작은 크기로도 개별 단위 픽셀을 구성할 수 있고, 반도체 발광소자(250)의 거리가 상대적으로

- 충분히 크게 되어 제2전극(240)을 반도체 발광소자(250) 사이에 위치시킬 수 있으며, HD 화질의 플렉서블 디스플레이 장치를 구현할 수 있는 효과가 있다.
- [121] 또한, 명암의 대조를 향상시키기 위하여 각각의 형광체 사이에는 블랙 매트릭스(291)가 배치될 수 있다.
- [122] 설명한 것과 같이, 반도체 발광소자(250)는 전도성 접착층(230) 상에 위치되며, 이를 통하여 디스플레이 장치에서 개별 화소를 구성한다. 반도체 발광소자(250)는 휘도가 우수하여 작은 크기로도 개별 단위 픽셀을 구성할 수 있다. 따라서 반도체 발광소자(250)에 의하여 적색(R), 녹색(G) 및 청색(B)의 단위 화소들이 하나의 화소를 이루는 풀 칼라 디스플레이가 구현될 수 있다.
- [123] 이하에서는, 도 10 내지 도 14를 참조하여, 반도체 발광소자로부터 방출된 광을 패널의 전면으로 효율적으로 집광하기 위한 구조의 홀이 형성된 반도체 발광소자를 이용한 디스플레이 장치(이하, '디스플레이 장치')에 대하여 보다 상세하게 설명한다.
- [124] 도 10은 본 발명의 일 실시예에 따른 반도체 발광소자가 배치된 홀의 수직단면을 나타낸 도면이고, 도 11은 본 발명의 다른 실시예에 따른 반도체 발광소자가 배치된 홀의 수직단면을 나타낸 도면이고, 도 12a 내지 12e는 도 11에 도시된 홀의 다양한 실시예를 나타낸 도면이고, 도 13은 본 발명의 일 실시예에 따른 반사층 구조에서 발생할 수 있는 문제를 나타낸 도면이고, 도 14는 본 발명의 일 실시예에 따른 반사층의 구조를 나타낸 도면이다.
- [125] 본 발명의 실시예에 따른 디스플레이 장치(1000)는 기판(1010) 및 기판(1010)에 배치되는 복수의 반도체 발광소자(1020)를 포함할 수 있다.
- [126] 기판(1010)은 절연성 있는 투명 재질 또는 불투명한 재질로 구비될 수 있으며, 플렉서블 성능을 구현하기 위해서는 유리 또는 폴리이미드 (PI)를 포함한 것일 수 있다.
- [127] 기판(1010)에 배치되는 반도체 발광소자(1020)는 한 변이 1 내지 100 μ m 스케일을 갖는 마이크로 반도체 발광소자일 수 있으며, 예를 들어, 도 10에 도시된 형태의 반도체 발광소자(1020)가 사용될 수 있다.
- [128] 기판(1010)에는 청색 광을 발광하는 청색 반도체 발광소자만이 배치되거나 청색 반도체 발광소자와 함께 녹색 광을 발광하는 녹색 반도체 발광소자 및/또는 적색 광을 발광하는 적색 반도체 발광소자가 배치될 수 있다. 각각의 반도체 발광소자(1020)는 단위 화소로서, 적색(R), 녹색(G), 청색(B)으로 이루어진 하나의 화소를 형성하기 위해 필요에 따라 반도체 발광소자(1020) 상부에 발광하는 광의 색상을 변환하는 형광체층(미도시)을 더 구비할 수 있다.
- [129] 본 실시예에서는 후술할 반사층(1060)에 의해 기판(1010)에 배선을 위한 별도의 전극(미도시)이 배치되지 않으며, 전극은 기판(1010)의 외부에 구비되어 반도체 발광소자(1020)의 전극층과 금속 와이어링 등의 방식을 통해 전기적으로 연결될 수 있다. 즉, 본 실시예에서 반도체 발광소자 (1020)는 전극층이 패널의 전면을 향하도록 기판(1010)에 구비되어, 반도체 발광소자(1020)의 상부에서

외부의 전극과 연결될 수 있다.

- [130] 한편, 기관(1010)에는 기관(1010)의 보호막 역할을 하는 평탄화층 (1040)이 적층될 수 있다. 구체적으로, 평탄화층(1040)은 반도체 발광소자 (1020)가 배치되는 영역인 홀(1030)을 형성하면서 기관(1010)에 적층될 수 있다. 평탄화층(1040)은 절연성 있는 소재, 예를 들어, 포토레지스트, 광학 고분자 소재, 기타 공업용 플라스틱 소재 등으로 형성될 수 있다.
- [131] 평탄화층(1040)의 상면에는 패널의 블랙을 구현하는 블랙 매트릭스 (Black Matrix, BM)(미도시)가 더 구비될 수 있다. 블랙 매트릭스는 후술할 반사층(1060)의 일부로서 평탄화층(1040) 상면으로 연장 형성된 제2부분 (1060d)이 형성되지 않은 영역에 한하여 형성될 수 있으며, 또는 상기 제2부분(1060d)을 덮도록 형성될 수 있다. 블랙 매트릭스(미도시)는 명암 대비를 향상시킬 수 있는 효과가 있다.
- [132] 한편, 상기 홀(1030)의 구조는 도 10을 통해 확인할 수 있다. 도 10을 참조하면, 홀(1030)은 평탄화층(1040)에 의해 형성된 영역으로, 반도체 발광소자(1050)는 홀(1030)의 내부에 배치될 수 있다. 홀(1030)은 홀(1030) 내부에 배치되는 반도체 발광소자(1020)보다 큰 폭 및 높이를 갖도록 형성될 수 있다. 또한, 기관(1010)에 대하여 수직인 평면으로 자른 홀(1030)의 단면 형상(수직단면)은 좌우 대칭 구조를 가질 수 있다.
- [133] 홀(1030)의 내부에는 광투과층(1050)이 충전될 수 있다. 광투과층 (1050)은 가시광선 영역에서 투과율이 높은 광투과성 물질로 이루어질 수 있으며, 광투과성 물질로는 에폭시 계열의 포토레지스트, PDMS(poly dimethyl siloxane), 레진 등이 이용될 수 있다. 반도체 발광소자(1020)의 주변 영역을 광투과층(1050)으로 충전함으로써, 반도체 발광소자(1020)의 측면으로 방출된 광의 반사 또는 전반사를 유도하여 광 추출 효율을 향상시킬 수 있다.
- [134] 또한, 홀(1030)은 적어도 홀(1030)의 내측면을 따라 형성된 반사층 (1060)을 포함할 수 있다. 여기서, 홀(1030)의 내측면은 도 10에 도시된 바와 같이 홀의 내부를 향하는 기관(1010) 및 평탄화층(1040)의 일면을 의미할 수 있으며, 구체적으로 홀(1030)의 내측면은 기관(1010)의 상면 및 평탄화층(1040)의 측면을 의미할 수 있다. 반사층(1060)은 적어도 홀 (1030)의 내측면을 이루는 기관(1010)과 평탄화층(1040)의 일면을 따라 형성되어, 반도체 발광소자(1020)의 후면(기관 측) 및/또는 측면(평탄화층 측)으로 누출되는 광을 패널의 전면을 향하도록 반사시켜 반도체 발광소자 (1020)의 발광 효율을 향상시키기 위한 구성일 수 있다.
- [135] 아울러, 홀(1030)은 반사층(1060)에 의한 집광 효율을 증대시키기 위해 기관(1010)으로부터 멀어질수록 폭이 확장되도록 형성될 수 있으며, 수직단면이 좌우 대칭 구조를 갖는 범위에서 도 12에 도시된 바와 같이 다양하게 변형된 형상으로 형성될 수 있다. 이와 관련한 설명은 후술하며, 이에 앞서 본 발명의 반사층(1060)에 대하여 구체적으로 설명한다.

- [136] 본 발명의 실시예에 따르면, 반사층(1060)은 적어도 홀(1030)의 내측면을 이루는 기판(1010)과 평탄화층(1040)의 일면을 따라 소정 두께로 형성될 수 있으며, 바람직하게는 광의 누출을 방지하기 위해 적어도 30nm 이상의 두께로 형성될 수 있다.
- [137] 반사층(1060)은 홀(1030)의 내측면 중 기판(1010)의 일면을 따라 형성된 부분(이하, '하부 반사층(1060a)')이 평탄화층(1040)의 일면을 따라 형성된 부분(이하, '측면 반사층(1060b)')보다 두꺼운 두께를 갖도록 형성될 수 있다. 즉, 반사층(1060)은 하부 반사층(1060a)이 측면 반사층(1060b)보다 두꺼운 두께를 갖도록 형성될 수 있으며, 이로써 패널의 후면으로 광이 누출되는 것을 더욱 효율적으로 차단할 수 있다.
- [138] 한편, 반사층(1060)은 적어도 기판(1010)과 평탄화층(1040)의 경계면 일부를 따라 연장 형성된 제1부분(1060c) 및/또는 적어도 평탄화층(1040) 상면의 일부를 덮도록 연장 형성된 제2부분(1060d)을 더 포함할 수 있다. 이 때, 제1부분(1060c) 및 제2부분(1060d)은 각각 하부 반사층(1060a) 및 측면 반사층(1060b)으로부터 연장 형성된 부분으로서, 하부 반사층(1060a) 및 측면 반사층(1060b)의 기능을 보완할 수 있다.
- [139] 예를 들어, 제1부분(1060c) 및 제2부분(1060d)은 홀(1030) 내부에 배치된 반도체 발광소자(1020)의 위치가 일정하지 않더라도 방출되는 광을 패널의 전면으로 균일하게 반사시킬 수 있다. 즉, 반도체 발광소자(1020) 조립 과정에서 반도체 발광소자(1020)의 위치 정밀도를 보완하여 집광 효율을 유지할 수 있는 효과가 있다.
- [140] 한편, 반사층(1060) 형성 시 도 13과 같이 하부 반사층(1060a)과 측면 반사층(1060b)이 불연속적으로 형성되거나(불량지점1) 평탄화층(1040) 일부에 측면 반사층(1060b)이 누락되어(불량지점2) 상기 불량지점을 통해 광이 누설되는 문제가 발생할 수 있다. 이와 관련하여, 하부 반사층(1060a)으로부터 연장 형성된 제1부분(1060c)을 추가 형성함으로써 불량지점이 발생할 우려가 없으며(align margin), 광 누설에 대비할 수 있다.
- [141] 제2부분(1060d)을 추가 형성하는 경우, 인접 홀에 배치된 반도체 발광소자(1020)와의 크로스 토크(cross talk) 현상을 방지할 수 있으며, 홀(1030)의 상부에서 홀(1030) 향해 굴절되는 광을 패널 전면으로 재반사 시킴으로써 광 추출 효율을 향상시킬 수 있다. 한편, 제2부분(1060d)은 홀(1030)의 상부에서 반도체 발광소자(1020)와 배선전극이 연결되는 구조의 경우, 평탄화층(1040)의 상면 일부에만 형성되는 것이 바람직하다.
- [142] 도 14를 참조하면, 반사층(1060)은 단층 또는 다층으로 이루어진 금속 박막층(1061)을 포함하며, 금속 박막층(1061)의 상부에 절연 및 산화 방지 목적의 보호막층(1062)을 선택적으로 포함할 수 있다.
- [143] 금속 박막층(1061)은 반사율이 좋은 금속 박막으로 이루어진 단층 또는 다층 구조일 수 있으며, 바람직하게는, 티타늄(Ti), 알루미늄(Al), 은(Ag), 크롬(Cr),

- 몰리브덴(Mo), 백금(Pt) 중 어느 하나 또는 이들의 조합으로 이루어질 수 있다.
- [144] 구체적으로, 금속 박막층(1061)은 반사율이 좋은 단일 금속 박막으로 이루어진 단층 구조이거나 또는 반사율이 좋은 2 이상의 금속 박막이 증착되어 형성된 다층 구조일 수 있다. 예를 들어, 금속 박막층(1061)은 Ti, Al, Ag 등과 같이 단일 금속 박막으로 이루어진 단층 구조이거나, Ti/Al, Ti/Al/Ti, Mo/Al, Mo/Al/Mo, Mo/Al/Ti 등과 같이 2 이상의 금속 박막이 적층된 다층 구조로 형성될 수 있다.
- [145] 다층 구조의 금속 박막층(1061)의 경우, 인접한 금속 박막 간의 밀착력(또는 접착력)을 위하여 Ti, Cr, Mo, Pt 등의 금속을 선택적으로 포함할 수 있다.
- [146] 또한, 각각의 금속 박막층(1061a, 1061b, 1061c)은 수 nm에서 수십 nm의 두께로 형성되어 전체 두께가 30nm 이상인 반사층(1060)을 형성할 수 있다.
- [147] 보호막층(1062)은 SiO₂ 또는 SiN_x 등과 같이 광투과성 및 절연성 있는 무기재료로 형성된 박막으로서, 금속 박막층(1061)의 상부에 형성되어 금속 박막층(1061)의 절연막 또는 산화 방지막의 기능을 할 수 있다.
- [148] 한편, 상부 금속 박막층(1061)을 Ti 또는 Al로 형성하는 경우, 표면에 보호막층(1062)과 실질적으로 동일한 기능을 할 수 있는 TiO₂, Al₂O₃층이 형성되므로, 반사층(1060)은 금속 박막층(1061)을 위한 별도의 보호막층(1062)을 구비하지 않을 수 있다.
- [149] 한편, 전술한 바와 같이 하부 반사층(1060a)은 측면 반사층(1060b) 보다 두꺼운 두께를 갖도록 형성될 수 있으며, 예를 들어, 하부 반사층 (1060a)은 측면 반사층(1060b) 보다 적어도 하나의 층(금속 박막층(1061) 및/또는 보호막층(1062))을 더 구비함으로써 측면 반사층(1060b)과 상이한 두께를 가질 수 있다. 또는, 하부 반사층(1060a)과 측면 반사층(1060b)은 동일한 구조를 가지나 상기 구조를 이루는 각 층의 두께를 달리함으로써 서로 상이한 두께를 가질 수 있다. 이와 같이, 하부 반사층(1060a)은 측면 반사층(1060b) 보다 두꺼운 두께를 갖도록 형성될 수 있으며, 적어도 측면 반사층(1060b)과 동일한 두께로 형성될 수 있다.
- [150] 다음으로, 도 12을 참조하여 본 발명의 실시예에 따른 홀(1030)의 다양한 실시예에 대하여 설명한다.
- [151] 본 발명의 홀(1030)은 도 11에 도시된 바와 같이 기판(1010)으로부터 멀어질수록 폭이 확장되도록 형성될 수 있다. 구체적으로, 홀(1030)의 측면을 이루는 평탄화층(1040)은 기판(1010)으로부터 멀어질수록 홀 (1030)의 폭을 확장하는 방향으로 경사가 형성될 수 있으며, 홀(1030)은 평탄화층(1040)이 형성하는 경사에 의해 기판(1010)으로부터 멀어질수록 그 폭이 확장될 수 있다. 또한, 홀(1030)은 기판(1010)에 대하여 수직한 평면으로 자른 단면 형상(수직단면)이 좌우 대칭 구조를 가질 수 있다. 이와 같은 홀(1030)의 구조는 홀(1030) 내부에 배치된 반도체 발광소자 (1020)로부터 방출된 광의 집광 효율을 향상시킬 수 있으며, 특히 반도체 발광소자(1020)의 측면으로 누출되는 광이 패널의 전면을 향하도록 하기 위한 것일 수 있다.

- [152] 상기 구조 하에서, 홀(1030)은 도 12b 내지 도 12e와 같이 임의의 높이를 기준으로 구획된 복수의 영역(1030a, 1030b, 1030c)으로 이루어질 수 있다.
- [153] 홀(1030)의 영역을 구획하는 기준이 되는 임의의 높이는 홀(1030) 내부에 배치되는 반도체 발광소자(1020)의 형상, 두께, 구조 등에 의해 결정될 수 있다. 구체적으로, 홀(1030) 내부에 배치되는 반도체 발광소자(1020)가 플립 칩 타입인지 또는 수직형인지 여부, 또는 반도체 발광소자(1020)의 높이 방향 두께 등에 따라 홀(1030)의 영역을 구획하는 기준이 되는 높이는 상이해질 수 있다. 또한, 상기 높이에서 평탄화층(1040)은 홀(1030)의 폭을 확장하면서 수평 방향으로 연장 형성될 수 있다.
- [154] 복수의 영역(1030a, 1030b, 1030c)은 높이 방향 두께(H)가 서로 동일하게 형성되거나(도 12b 및 도 12d), 적어도 어느 하나의 영역의 높이 방향 두께(H)가 다른 영역의 높이 방향 두께(H)와 상이하도록 형성될 수 있다(도 12c 및 도 12e).
- [155] 한편, 평탄화층(1040)은 홀(1030)의 높이 방향을 따라 적층된 복수의 레이어(1040a, 1040b, 1040c)로 이루어질 수 있으며, 각 레이어(1040a, 1040b, 1040c)는 평탄화층(1040)을 형성하는 소재 중 어느 하나의 소재로 형성된 것일 수 있다. 각 레이어(1040a, 1040b, 1040c)는 서로 동일한 소재로 형성될 수 있으며, 또는 적어도 인접한 레이어 간에는 서로 다른 소재로 형성될 수 있다. 후자의 경우, 평탄화층(1040)은 복수의 레이어가 중첩되어 형성된 구성일 수 있다.
- [156] 또한, 평탄화층(1040)은 기관(1010) 또는 기관(1010)과 평행하는 가상의 면에 대하여 소정의 기울기(또는 '경사각(A)')를 가질 수 있으며, 각 영역에 포함된 평탄화층(1040a, 1040b, 1040c)의 기울기는 서로 동일하게 형성되거나(도 12b 및 도 12d), 적어도 어느 하나의 영역에 포함된 평탄화층의 기울기는 다른 영역에 포함된 평탄화층의 기울기와 상이하도록 형성될 수 있다(도 12c 및 도 12e). 여기서, 어느 영역에 포함된 평탄화층이란 상기 영역의 측면을 형성하는 평탄화층을 의미할 수 있다(예를 들어, 제1영역(1030a)에 포함된 평탄화층(1040a)은 제1영역(1030a)의 측면을 형성하는 평탄화층(1040a)을 의미함). 평탄화층(1040)은 기관(1010) 또는 기관(1010)에 평행하는 가상의 면에 대하여 20°이상 90°이하의 경사각(A)을 갖도록 형성될 수 있다.
- [157] 전술한 복수의 영역(1030a, 1030b, 1030c)의 높이 방향 두께(H) 및 각 영역에 포함된 평탄화층(1040a, 1040b, 1040c)의 기울기는 홀(1030) 내부에 배치되는 반도체 발광소자(1020)의 구조·형상 및 패널의 전면으로 추출되는 광량을 고려하여, 도 11과 같이 다양한 형태로 변형되어 실시될 수 있다.
- [158] 한편, 본 발명에 따른 홀(1030)의 측면을 형성하는 평탄화층(1040) 및 반사층(1060)은 스핀 코팅(spin coating) 방식으로 형성될 수 있으며, 스핀 코터(spin coater)의 회전 속도를 조절함으로써 평탄화층(1040) 및 반사층(1060)이 경사를 갖도록 형성하고, 기울기를 제어할 수 있다. 이외에도 평탄화층(1040) 및 반사층(1060)은 슬릿 코팅(slits coating)을 포함한 다양한 공지의 방식에 의하여 형성될 수 있다.

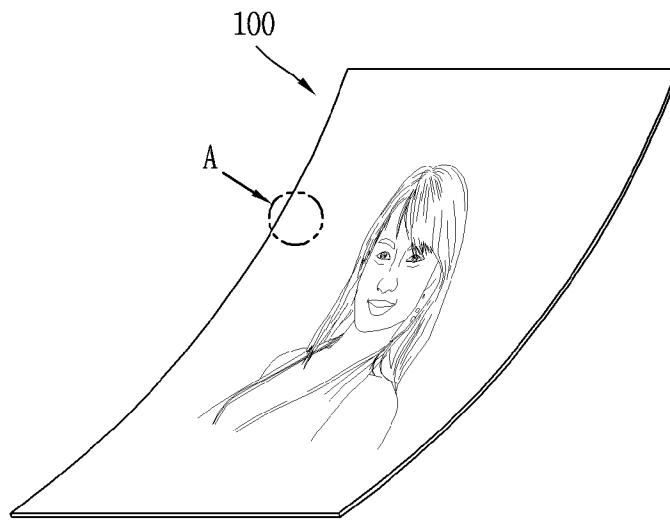
- [159] 본 발명에 따른 홀(1030)은 사각형, 원형을 포함하여 반도체 발광소자(1020)에서 방출된 광을 패널의 전면으로 집광할 수 있는 다양한 형상(수평단면)으로 형성될 수 있다. 바람직하게는, 홀(1030)은 원형으로 형성될 수 있으며, 이 경우 반도체 발광소자(1020)를 기판(1010)으로 전사시키기 위하여 전사기판 상의 반도체 발광소자(1020)와 기판(1010)에 형성된 홀(1030)의 위치가 대응되도록 정렬시키는 과정에 있어 허용 오차 범위(align margin) 측면에서 유리한 이점이 있다.
- [160] 본 발명의 실시예에 따른 반도체 발광소자를 이용한 디스플레이 장치(1000)는 반도체 발광소자(1020)가 배치되는 홀(1030)의 형상 및 구조적 특성에 의해 반도체 발광소자(1020)에서 방출되는 광을 패널의 전면으로 효율적으로 집광시킬 수 있는 효과가 있다.
- [161] 이상에서 설명한 반도체 발광소자를 이용한 디스플레이 장치(1000)는 패시브 매트릭스(Passive Matrix, PM) 방식의 반도체 발광소자뿐만 아니라 액티브 매트릭스(Active Matrix, AM) 방식의 반도체 발광소자에도 적용할 수 있다.
- [162] 전술한 본 발명은 위에서 설명된 실시예들의 구성과 방법에 한정되는 것이 아니라, 상기 실시예들은 다양한 변형이 이루어질 수 있도록 각 실시예들의 전부 또는 일부가 선택적으로 조합되어 구성될 수 있다.

청구범위

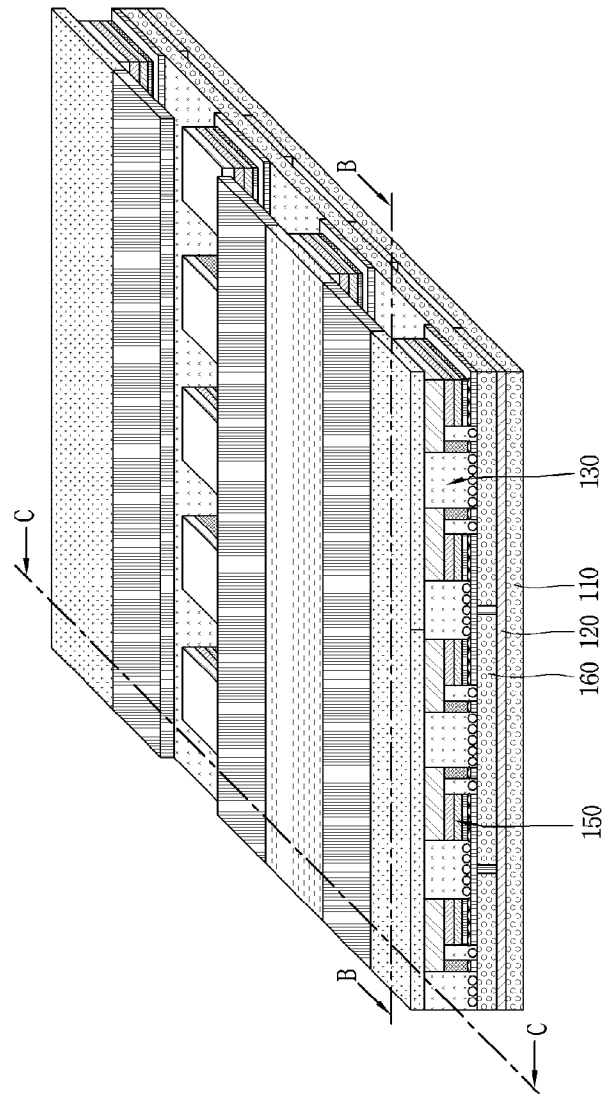
- [청구항 1] 기판;
 상기 기판에 배치되는 반도체 발광소자;
 상기 반도체 발광소자가 배치되는 영역인 홀을 형성하면서 상기 기판에 적층되는 평탄화층;
 상기 홀에 충전되는 광투과층; 및
 적어도 상기 홀의 내측면을 이루는 상기 기판과 상기 평탄화층의 일면을 따라 형성된 반사층을 포함하고,
 상기 홀은 상기 기판으로부터 멀어질수록 폭이 확장되도록 형성된, 디스플레이 장치.
- [청구항 2] 제1항에 있어서,
 상기 기판에 대하여 수직한 평면으로 자른 상기 홀의 단면 형상은 좌우 대칭 구조를 갖는, 디스플레이 장치.
- [청구항 3] 제1항에 있어서,
 상기 홀은 임의의 높이를 기준으로 구획된 복수의 영역으로 이루어질 수 있으며,
 상기 각 영역의 높이 방향 두께는 서로 동일하거나 또는 상기 복수의 영역 중 적어도 어느 하나의 영역의 높이 방향 두께는 다른 영역의 높이 방향 두께와 상이한, 디스플레이 장치.
- [청구항 4] 제1항에 있어서,
 상기 평탄화층은, 상기 기판으로부터 멀어질수록 상기 홀의 폭을 확장하는 방향으로 경사가 형성된, 디스플레이 장치.
- [청구항 5] 제4항에 있어서,
 상기 홀은 임의의 높이를 기준으로 구획된 복수의 영역으로 이루어질 수 있으며,
 상기 각 영역에 포함된 평탄화층이 상기 기판 또는 상기 기판과 평행하는 가상의 면에 대하여 이루는 기울기는 서로 동일하거나 또는 상기 복수의 영역 중 적어도 어느 하나의 영역에 포함된 평탄화층이 상기 기판 또는 상기 기판과 평행하는 가상의 면에 대하여 이루는 기울기는 다른 영역에 포함된 평탄화층의 상기 기울기와 상이한, 디스플레이 장치.
- [청구항 6] 제1항에 있어서,
 상기 평탄화층은 상기 홀의 높이 방향을 따라 적층된 복수의 레이어로 이루어질 수 있으며,
 적어도 인접한 레이어 간에는 서로 다른 소재로 형성된, 디스플레이 장치.
- [청구항 7] 제1항에 있어서,
 상기 반사층은, 상기 홀의 내측면 중 상기 기판의 일면을 따라 형성된 부분이 상기 평탄화층의 일면을 따라 형성된 부분보다 두꺼운 두께로

- 형성되는, 디스플레이 장치.
- [청구항 8] 제1항에 있어서,
상기 반사층은, 적어도 상기 기판과 상기 평탄화층의 경계면 일부를 따라 연장 형성된 제1부분을 더 포함하는, 디스플레이 장치.
- [청구항 9] 제1항에 있어서,
상기 반사층은, 적어도 상기 평탄화층 상면의 일부를 덮도록 연장 형성된 제2부분을 더 포함하는, 디스플레이 장치.
- [청구항 10] 제1항에 있어서,
상기 반사층은 단층 또는 다층 구조의 금속 박막층을 포함하며,
상기 금속 박막층은 티타늄(Ti), 알루미늄(Al), 은(Ag), 크롬(Cr), 몰리브덴(Mo), 백금(Pt) 중 어느 하나 또는 이들의 조합으로 이루어지고,
적어도 30nm 이상의 두께로 형성되는, 디스플레이 장치.
- [청구항 11] 제10항에 있어서,
상기 반사층은, 상기 금속 박막층 상부에 SiO₂ 또는 SiN_x로 형성된 보호막층을 더 포함하는, 디스플레이 장치.
- [청구항 12] 제1항에 있어서,
상기 홀은 원형의 수평단면을 갖는, 디스플레이 장치.
- [청구항 13] 제1항에 있어서,
상기 평탄화층의 상면에는 블랙 매트릭스(Black Matrix, BM)가 더 구비되는, 디스플레이 장치.

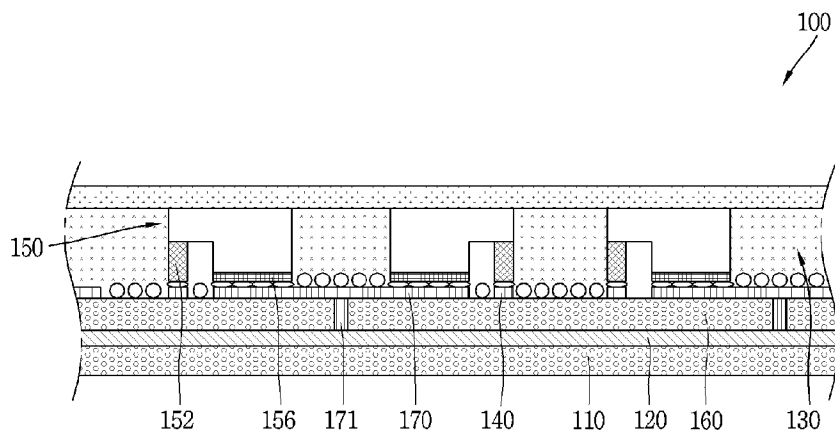
[도1]



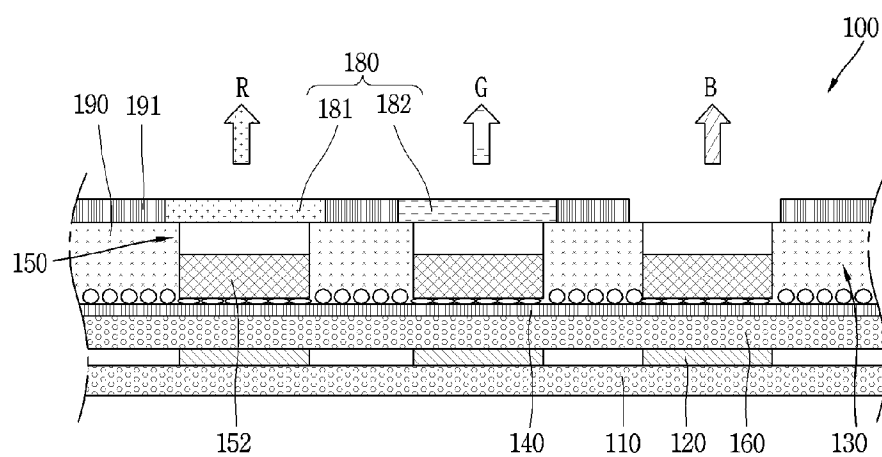
[도2]



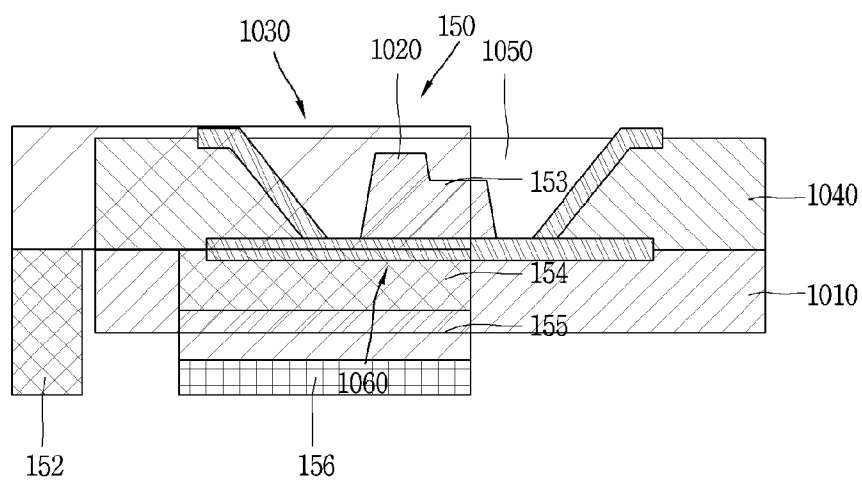
[도3a]



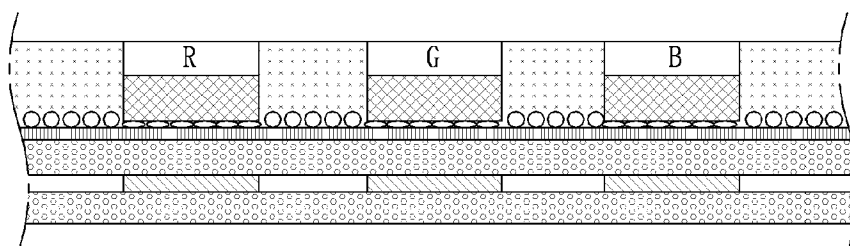
[도3b]



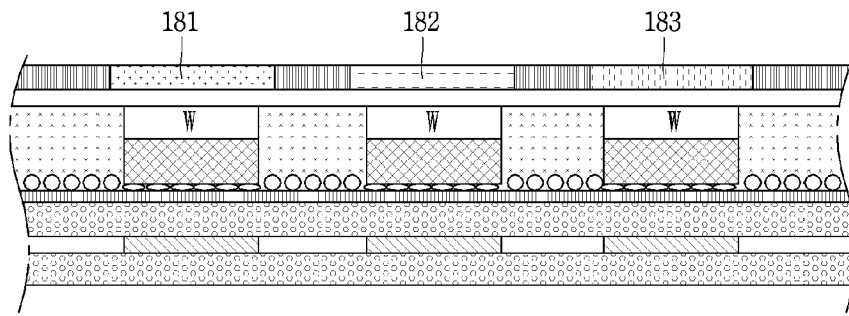
[54]



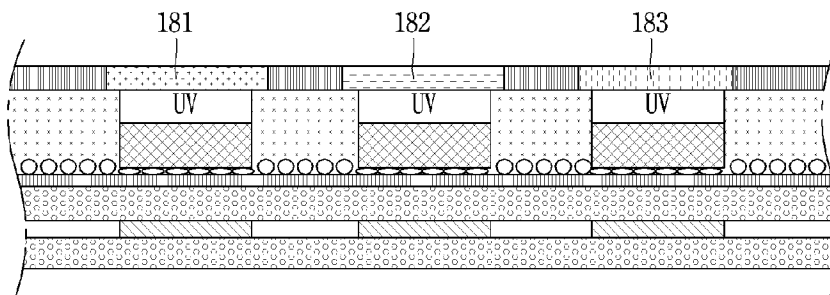
[D5a]



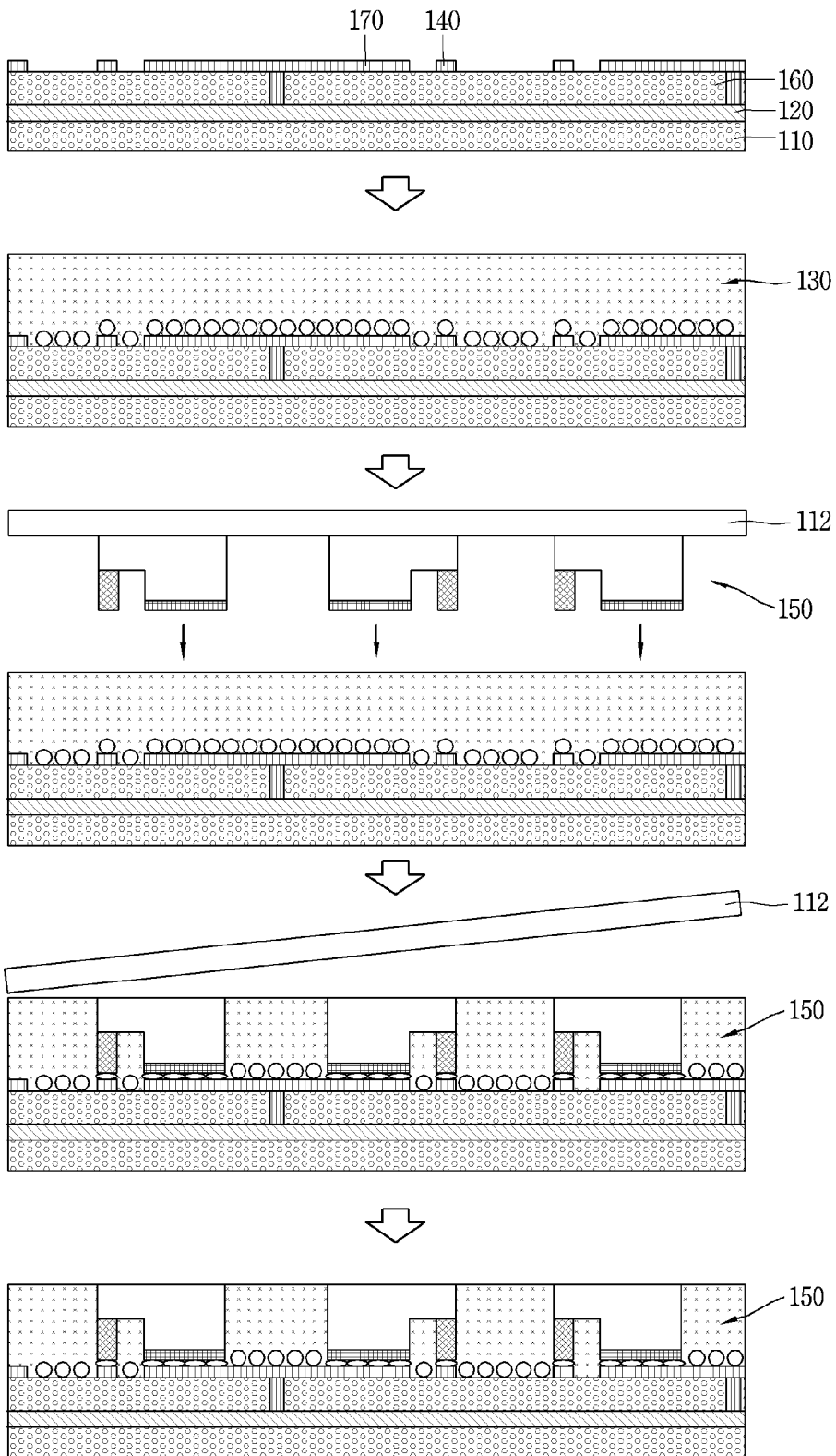
[도5b]



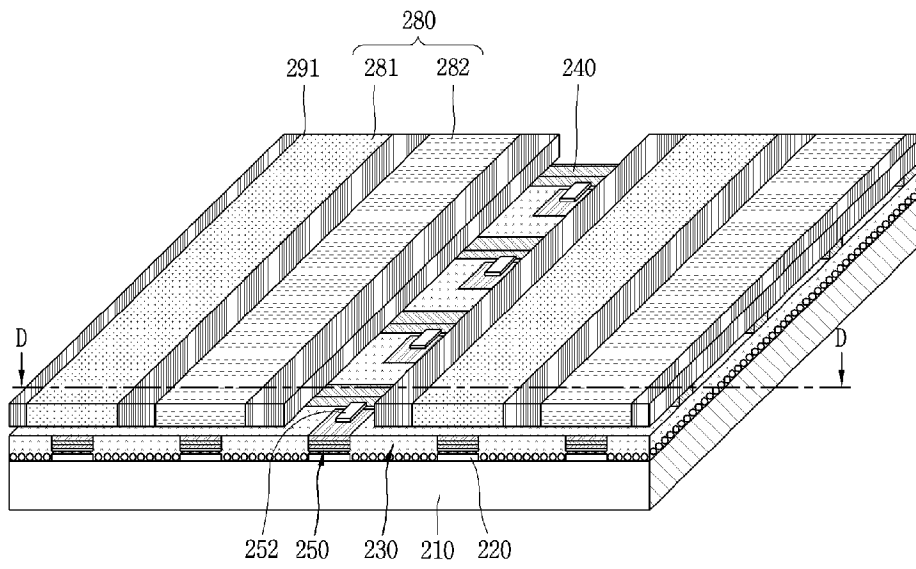
[도5c]



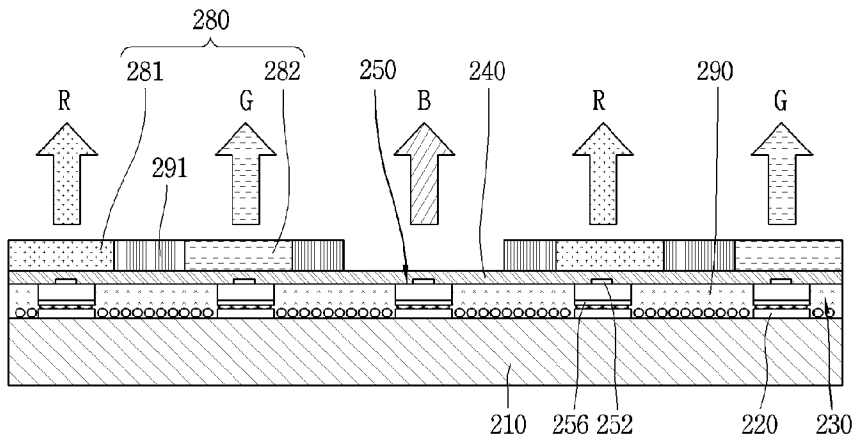
[도6]



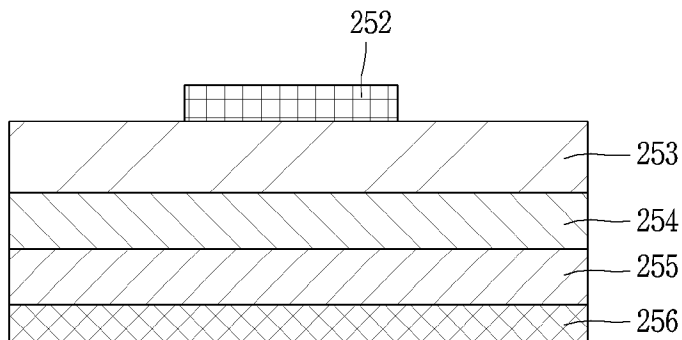
[도7]



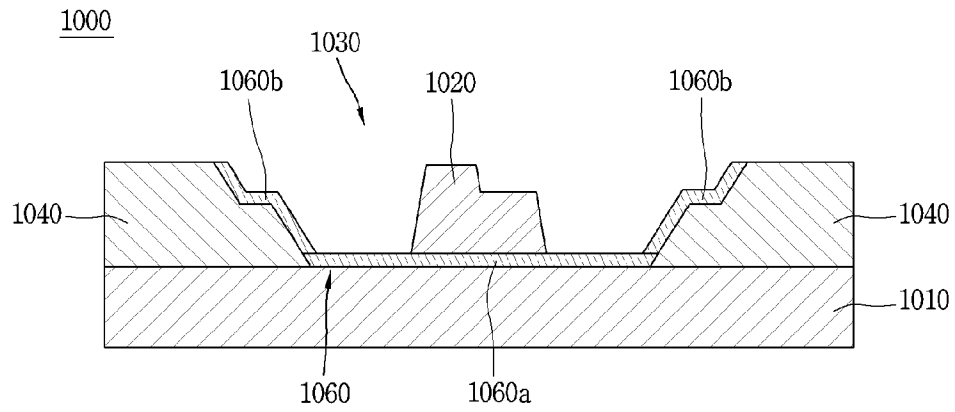
[도8]



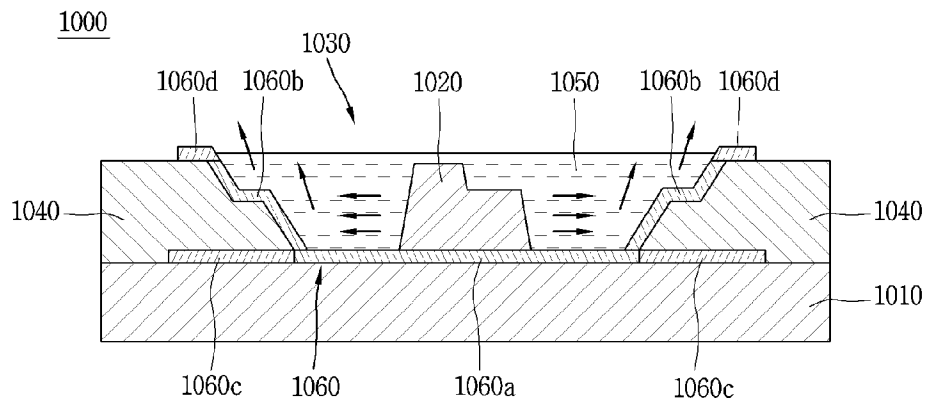
[도9]



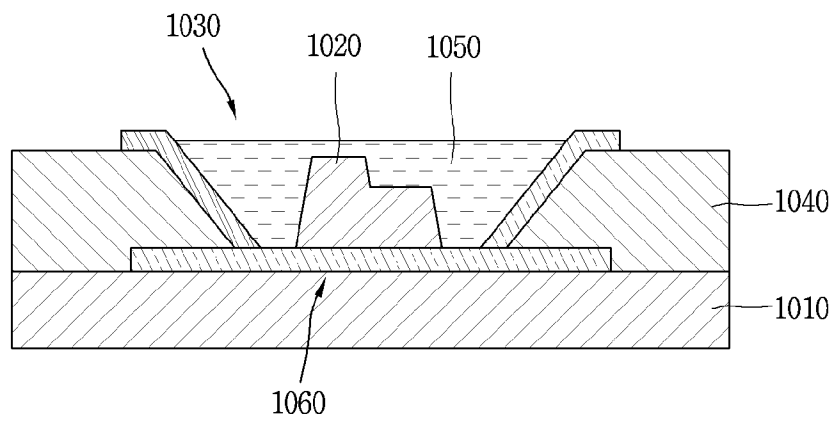
[도10]



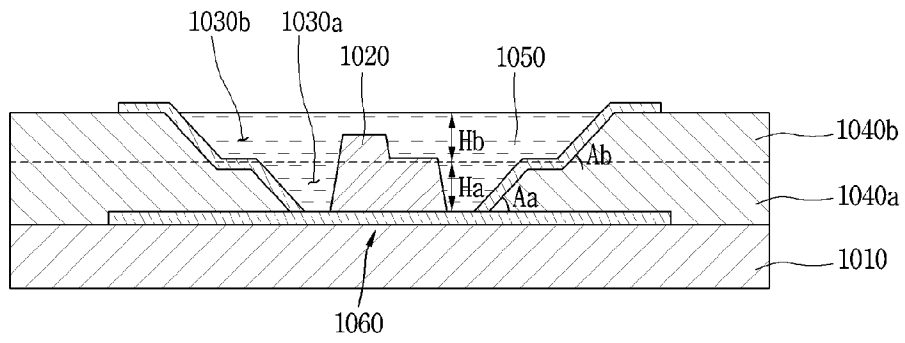
[도11]



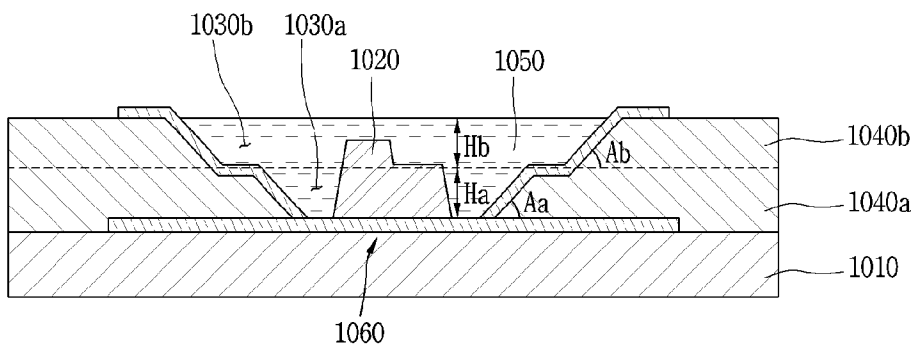
[도12a]



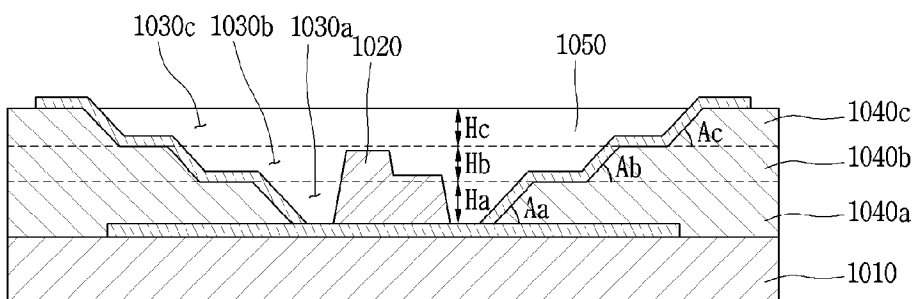
[도 12b]



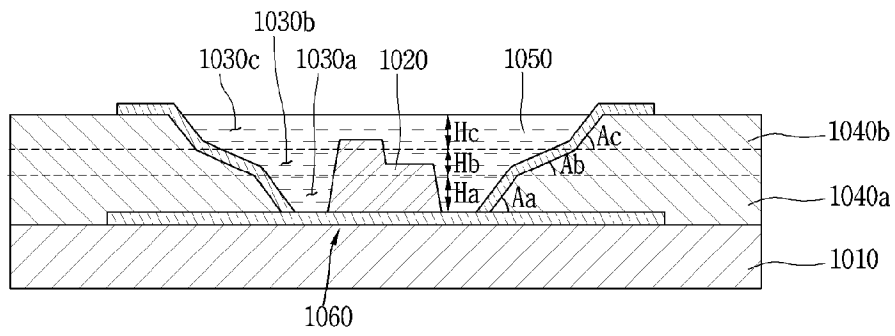
[도 12c]



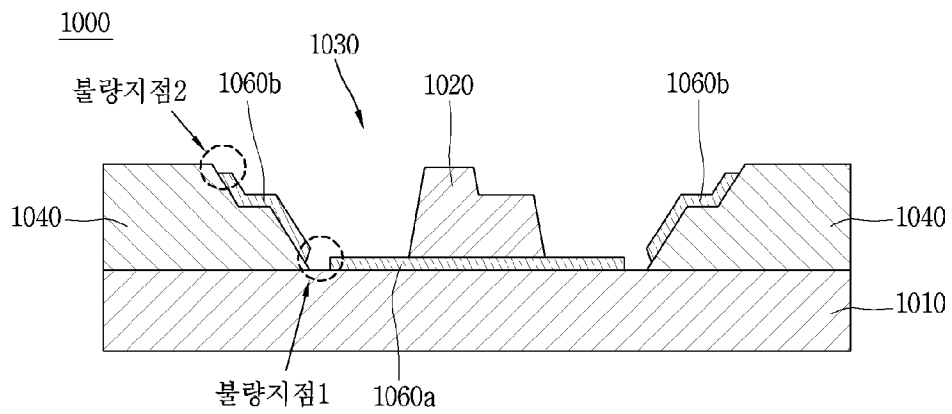
[도 12d]



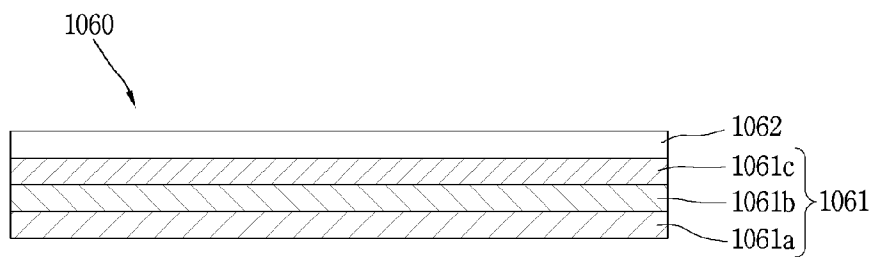
[도12e]



[도13]



[도14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2019/005385

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/20(2010.01)i, H01L 33/48(2010.01)i, H01L 33/10(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/20; C08K 3/22; C08K 3/30; F21S 2/00; H01L 33/00; H01L 33/10; H01L 33/22; H01L 33/50; H01L 33/58; H01L 33/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: micro LED, display, reflective film, slope

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2018-0081378 A (LG ELECTRONICS INC.) 16 July 2018 See paragraphs [0113]-[0141], claim 5 and figures 10-11.	1-2,6-7,9-13
Y		3-5
A		8
Y	KR 10-1877236 B1 (SEMICON LIGHT CO., LTD.) 11 July 2018 See claim 11.	3-5
A	KR 10-2012-0114977 A (LG INNOTEK CO., LTD.) 17 October 2012 See paragraphs [0037]-[0040] and figure 1a.	1-13
A	KR 10-2007-0089194 A (KYOCERA CORPORATION) 30 August 2007 See the entire document.	1-13
A	EP 2945197 A1 (KONICA MINOLTA, INC.) 18 November 2015 See the entire document.	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

28 JANUARY 2020 (28.01.2020)

Date of mailing of the international search report

28 JANUARY 2020 (28.01.2020)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/005385

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2018-0081378 A	16/07/2018	None	
KR 10-1877236 B1	11/07/2018	KR 10-1863545 B1	04/06/2018
		KR 10-2017734 B1	03/09/2019
		KR 10-2018-0044039 A	02/05/2018
		KR 10-2018-0044041 A	02/05/2018
		KR 10-2018-0044470 A	03/05/2018
		KR 10-2018-0050113 A	14/05/2018
		KR 10-2018-0051874 A	17/05/2018
		WO 2018-074866 A2	26/04/2018
		WO 2018-074866 A3	09/08/2018
KR 10-2012-0114977 A	17/10/2012	KR 10-1797596 B1	12/12/2017
		KR 10-1863868 B1	01/06/2018
		KR 10-2012-0124549 A	14/11/2012
		US 2012-0007111 A1	12/01/2012
		US 8829557 B2	09/09/2014
KR 10-2007-0089194 A	30/08/2007	CN 101124683 A	13/02/2008
		CN 101124683 B	23/03/2011
		CN 101447543 A	03/06/2009
		CN 101447543 B	16/02/2011
		EP 1840977 A1	03/10/2007
		EP 1840977 A4	29/07/2009
		JP 2006-013426 A	12/01/2006
		JP 2006-185967 A	13/07/2006
		JP 2006-295230 A	26/10/2006
		JP 3872490 B2	24/01/2007
		JP 3898721 B2	28/03/2007
		KR 10-1114305 B1	08/03/2012
		TW 200623459 A	01/07/2006
		TW 1433344 B	01/04/2014
		US 2009-0295265 A1	03/12/2009
		US 8106584 B2	31/01/2012
		WO 2006-067885 A1	29/06/2006
EP 2945197 A1	18/11/2015	EP 2945197 A4	03/08/2016
		US 2015-0353740 A1	10/12/2015
		US 9708492 B2	18/07/2017
		WO 2014-109293 A1	17/07/2014

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/20(2010.01)i, H01L 33/48(2010.01)i, H01L 33/10(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/20; C08K 3/22; C08K 3/30; F21S 2/00; H01L 33/00; H01L 33/10; H01L 33/22; H01L 33/50; H01L 33/58; H01L 33/48

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 마이크로 엘이디(micro LED), 디스플레이(display), 반사층(reflective film), 기울기(slope)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2018-0081378 A (엘지전자 주식회사) 2018.07.16 단락 [0113]-[0141], 청구항 5 및 도면 10-11 참조.	1-2, 6-7, 9-13
Y		3-5
A		8
Y	KR 10-1877236 B1 (주식회사 세미콘라이트) 2018.07.11 청구항 11 참조.	3-5
A	KR 10-2012-0114977 A (엘지이노텍 주식회사) 2012.10.17 단락 [0037]-[0040] 및 도면 1a 참조.	1-13
A	KR 10-2007-0089194 A (교세라 코퍼레이션) 2007.08.30 전체 문헌 참조.	1-13
A	EP 2945197 A1 (KONICA MINOLTA, INC.) 2015.11.18 전체 문헌 참조.	1-13

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“D” 본 국제출원에서 출원인이 인용한 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2020년 01월 28일 (28.01.2020)

국제조사보고서 발송일

2020년 01월 28일 (28.01.2020)

ISA/KR의 명칭 및 우편주소

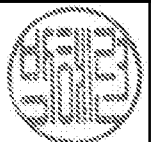
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

박혜련

전화번호 +82-42-481-3463



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2018-0081378 A	2018/07/16	없음	
KR 10-1877236 B1	2018/07/11	KR 10-1863545 B1 KR 10-2017734 B1 KR 10-2018-0044039 A KR 10-2018-0044041 A KR 10-2018-0044470 A KR 10-2018-0050113 A KR 10-2018-0051874 A WO 2018-074866 A2 WO 2018-074866 A3	2018/06/04 2019/09/03 2018/05/02 2018/05/02 2018/05/03 2018/05/14 2018/05/17 2018/04/26 2018/08/09
KR 10-2012-0114977 A	2012/10/17	KR 10-1797596 B1 KR 10-1863868 B1 KR 10-2012-0124549 A US 2012-0007111 A1 US 8829557 B2	2017/12/12 2018/06/01 2012/11/14 2012/01/12 2014/09/09
KR 10-2007-0089194 A	2007/08/30	CN 101124683 A CN 101124683 B CN 101447543 A CN 101447543 B EP 1840977 A1 EP 1840977 A4 JP 2006-013426 A JP 2006-185967 A JP 2006-295230 A JP 3872490 B2 JP 3898721 B2 KR 10-1114305 B1 TW 200623459 A TW 1433344 B US 2009-0295265 A1 US 8106584 B2 WO 2006-067885 A1	2008/02/13 2011/03/23 2009/06/03 2011/02/16 2007/10/03 2009/07/29 2006/01/12 2006/07/13 2006/10/26 2007/01/24 2007/03/28 2012/03/08 2006/07/01 2014/04/01 2009/12/03 2012/01/31 2006/06/29
EP 2945197 A1	2015/11/18	EP 2945197 A4 US 2015-0353740 A1 US 9708492 B2 WO 2014-109293 A1	2016/08/03 2015/12/10 2017/07/18 2014/07/17