

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成28年1月14日 (2016.1.14)

【公表番号】特表2015-518624(P2015-518624A)

【公表日】平成27年7月2日 (2015.7.2)

【年通号数】公開・登録公報2015-042

【出願番号】特願2015-502059(P2015-502059)

【国際特許分類】

G 1 1 C 19/28 (2006.01)

G 1 1 C 19/00 (2006.01)

G 0 9 G 3/20 (2006.01)

【F I】

G 1 1 C 19/28 D

G 1 1 C 19/00 J

G 0 9 G 3/20 6 1 1 F

G 0 9 G 3/20 6 2 3 H

【手続補正書】

【提出日】平成27年11月18日 (2015.11.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

シフトレジスタであって、

電圧シフトモジュールと、電圧逆方向モジュールと、補充電圧モジュールと、電圧シフト制御モジュールと、第 1 の出力ポートと、第 2 の出力ポートとを有し、

電圧シフトモジュールは、第 1 の起動電圧信号の制御のもとで起動電圧と同じ方向の電圧を受け付け、第 2 の起動電圧信号の制御のもとで、受け付けた起動電圧と同じ方向の電圧を前記第 2 の出力ポートから出力し、同時に電圧逆方向モジュールに出力し、

電圧逆方向モジュールは、電圧シフトモジュールに接続され、受け付けた前記電圧シフトモジュールが出力した電圧と逆方向電圧源が提供する電圧の制御のもとで、起動電圧と逆方向の電圧を、前記第 1 の出力ポートから出力し、同時に補充電圧モジュールに出力し、第 1 の起動電圧信号と起動電圧源の提供する電圧、あるいは第 3 の起動電圧信号と起動電圧源が提供する電圧の制御のもとで、起動電圧と同じ方向の電圧を前記第 1 の出力ポートから出力し、同時に補充電圧モジュールに出力し、

補充電圧モジュールは、電圧逆方向モジュールと電圧シフトモジュールとに接続され、受け付けた前記電圧逆方向モジュールが出力した電圧と逆方向電圧源が提供する電圧の制御のもとで、電圧逆方向モジュールが起動電圧と同じ方向の電圧を出力した場合、前記第 2 の出力ポートから前記起動電圧と逆方向の電圧を出力し、同時に電圧逆方向モジュールに出力し、

電圧シフト制御モジュールは電圧シフトモジュールに接続され、第 3 の起動電圧信号と逆方向電圧源が提供する電圧の制御のもとで、電圧シフトモジュールのオフを制御する、シフトレジスタ。

【請求項 2】

前記第 1 の起動電圧信号は第 1 のクロック信号 (CLK 1) であり、前記第 2 の起動電圧信号は第 2 のクロック信号 (CLK 2) であり、前記第 3 の起動電圧信号は第 3 のクロ

ック信号（CLK3）である請求項1に記載のシフトレジスタ。

【請求項3】

前記電圧シフトモジュールは、

第1の起動電圧信号（CLK1）の制御のもとでスイッチ操作を行い、受け付けた前記起動電圧と同じ方向の電圧を、充電電圧として第1のコンデンサに出力し、制御電圧として第2のスイッチ素子に出力するように制御する第1のスイッチ素子と、

第1のスイッチ素子がオンになって起動電圧と同じ方向の電圧を受け付けたとき、第2のスイッチ素子に一つの駆動制御電圧を提供するように充電を行う第1のコンデンサと、

第1のスイッチ素子が出力する起動電圧、第1のコンデンサが提供する駆動制御電圧あるいは第1の制御素子が出力する逆方向電圧の制御のもとでスイッチ操作を行い、起動電圧が第2の出力ポートから出力するように制御する第2のスイッチ素子と、を有し、

前記電圧逆方向モジュールは、

第3のスイッチ素子が出力する起動電圧の制御のもとでスイッチ操作を行い、逆方向電圧源が第4のスイッチ素子を通じて第1の出力ポートから出力するように制御する第4のスイッチ素子と、

第1の起動電圧信号（CLK1）の制御のもとでスイッチ操作を行い、起動電圧源が充電電圧として第2のコンデンサに出力し、制御電圧として第6のスイッチ素子に出力するように制御する第5のスイッチ素子と、

第4のスイッチ素子がオンになって逆方向電圧源を受け付けたとき、第6のスイッチ素子をオフにする第2のコンデンサと、

第5のスイッチ素子、第7のスイッチ素子が出力する制御電圧あるいは第2のコンデンサの制御のもとでスイッチ操作を行い、起動電圧源が第1の出力ポートから出力するように制御する第6のスイッチ素子と、

第3の起動電圧信号（CLK3）の制御のもとでスイッチ操作を行い、起動電圧源が制御電圧として第6のスイッチ素子に出力するように制御する第7のスイッチ素子と、を有し、

前記補充電圧モジュールは、

第1の出力ポートが出力する電圧の制御のもとでスイッチ操作を行い、逆方向電圧源がオフ電圧として第4のスイッチ素子に出力し、且つ逆方向電圧源を第2の出力ポートから出力するように制御する第3の制御素子と、を有し、

前記電圧シフト制御モジュールは、

第3の起動電圧信号（CLK3）の制御のもとでスイッチ操作を行い、第1のコンデンサが逆方向電圧源と接続した後に放電するように制御し、逆方向電圧源が制御電圧として第2のスイッチ素子に出力するように制御する第1の制御素子と、を有し、

逆方向電圧源は起動電圧シフトモジュールの電圧と逆方向の電圧を出力するために用いられ、

起動電圧源は起動電圧シフトモジュールの電圧と同じ方向の電圧を出力するために用いられる請求項1または請求項2に記載のシフトレジスタ。

【請求項4】

当該シフトレジスタは、更に、

電圧シフトモジュールと電圧逆方向モジュールに接続され、起動電圧源が提供する電圧の制御のもとで、受け付けた電圧シフトモジュールが出力した電圧を電圧安定させた後に第2の出力ポートから出力し、且つ電圧逆方向モジュールに出力するために用いられる電圧安定モジュールと、

電圧逆方向モジュールと電圧安定モジュールに接続され、受け付けた前記電圧逆方向モジュールが第1の出力ポートから出力した電圧と逆方向電圧源が提供する電圧の制御のもとで、電圧逆方向モジュールが起動電圧と同じ方向の電圧を出力したときに、電圧安定モジュールをオフにするために用いられる電圧安定制御モジュールと、を有する請求項1ないし請求項3のいずれかに記載のシフトレジスタ。

【請求項5】

前記電圧安定モジュールは、

第2のスイッチ素子が出力する制御電圧あるいは第2の制御素子が出力する制御電圧の制御のもとでスイッチ操作を行い、起動電圧源が制御電圧として第4のスイッチ素子に出力するように制御し、起動電圧源が第2の出力ポートから出力するように制御する第3のスイッチ素子と、を有し、

前記電圧安定制御モジュールは、

第1の出力ポートが出力する電圧の制御のもとでスイッチ操作を行い、逆方向電圧源がオフ電圧として第3のスイッチ素子に出力するように制御する第2の制御素子と、を有する請求項4に記載のシフトレジスタ。

【請求項6】

前記第1ないし第7のスイッチ素子、第1の制御素子ないし第3の制御素子がN型電界効果トランジスタである場合、前記逆方向電圧源は低電圧源（V_{gl}）であり、前記起動電圧源は高電圧源（V_{gh}）であり、且つ、

第1のスイッチ素子は、第1の薄膜トランジスタ（M1）を有し、当該第1の薄膜トランジスタは第1の起動電圧信号（CLK1）を受け付ける一つのゲート極と、起動電圧と同じ方向の電圧を受け付ける一つのドレイン極と、第2の薄膜トランジスタ（M2）のゲート極と第1のコンデンサの一端に接続される一つのソース極とを有し、

第2のスイッチ素子は、第2の薄膜トランジスタ（M2）を有し、当該第2の薄膜トランジスタ（M2）は、第1の薄膜トランジスタ（M1）のソース極に接続される一つのゲート極と、第2の起動電圧信号（CLK2）を受け付ける一つのドレイン極と、第3の薄膜トランジスタ（M3）のゲート極に接続される一つのソース極とを有し、

第1のコンデンサの一端は第2の薄膜トランジスタ（M2）のゲート極に接続され、他端は第2の薄膜トランジスタ（M2）のソース極に接続され、

第3のスイッチ素子は、第3の薄膜トランジスタ（M3）を有し、当該第3の薄膜トランジスタ（M3）は、第2の薄膜トランジスタ（M2）のソース極に接続される一つのゲート極と、高電圧源（V_{gh}）を受け付ける一つのドレイン極と、第4の薄膜トランジスタ（M4）のゲート極と第2の出力ポートに接続される一つのソース極とを有し、

第4のスイッチ素子は、前記第4の薄膜トランジスタ（M4）を有し、当該第4の薄膜トランジスタ（M4）は、第3の薄膜トランジスタ（M3）のソース極に接続される一つのゲート極と、第1の出力ポートに接続される一つのドレイン極と、低電圧源（V_{gl}）を受け付ける一つのソース極とを有し、

第5のスイッチ素子は、第5の薄膜トランジスタ（M5）を有し、当該第5の薄膜トランジスタ（M5）は、第1の起動電圧信号（CLK1）を受け付ける一つのゲート極と、高電圧源（V_{gh}）を受け付ける一つのドレイン極と、第6の薄膜トランジスタ（M6）のゲート極に接続される一つのソース極とを有し、

第2のコンデンサの一端は前記第6の薄膜トランジスタ（M6）のゲート極に接続され、他端は前記第6の薄膜トランジスタ（M6）のソース極に接続され、

第6のスイッチ素子は、前記第6の薄膜トランジスタ（M6）を有し、当該第6の薄膜トランジスタは、前記第5の薄膜トランジスタ（M5）と第7の薄膜トランジスタ（M7）のソース極に接続される一つのゲート極と、高電圧源（V_{gh}）を受け付ける一つのドレイン極と、第4の薄膜トランジスタ（M4）のドレイン極に接続され、第1の出力ポートに接続される一つのソース極とを有し、

第7のスイッチ素子は、前記第7の薄膜トランジスタ（M7）を有し、当該第7の薄膜トランジスタ（M7）は、第3の起動電圧信号（CLK3）を受け付ける一つのゲート極と、高電圧源（V_{gh}）を受け付ける一つのドレイン極と、第6の薄膜トランジスタ（M6）のゲート極に接続される一つのソース極とを有し、

第1の制御素子は、第8の薄膜トランジスタ（M8）を有し、当該第8の薄膜トランジスタ（M8）は、第3の起動電圧信号（CLK3）を受け付ける一つのゲート極と、第2の薄膜トランジスタ（M2）のゲート極に接続される一つのドレイン極と、低電圧源（V_{gl}）を受け付ける一つのソース極とを有し、

第2の制御素子は、第9の薄膜トランジスタ(M9)を有し、当該第9の薄膜トランジスタ(M9)は、第4の薄膜トランジスタ(M4)のドレイン極に接続される一つのゲート極と、第3の薄膜トランジスタ(M3)のゲート極に接続される一つのドレイン極と、低電圧源(Vg1)を受け付ける一つのソース極とを有し、

第3の制御素子は、第10の薄膜トランジスタ(M10)を有し、当該第10の薄膜トランジスタは、第4の薄膜トランジスタ(M4)のドレイン極に接続される一つのゲート極と、第3の薄膜トランジスタ(M3)のソース極に接続される一つのドレイン極と、低電圧源(Vg1)を受け付ける一つのソース極と、を有する請求項5に記載のシフトレジスタ。

【請求項7】

前記第1ないし第7のスイッチ素子、第1の制御素子ないし第3の制御素子がP型電界効果トランジスタである場合、前記逆方向電圧源は高電圧源(Vgh)であり、前記起動電圧源は低電圧源(Vg1)であり、且つ、

第1のスイッチ素子は、第1の薄膜トランジスタ(M1)を有し、当該第1の薄膜トランジスタ(M1)は第1の起動電圧信号(CLK1)を受け付ける一つのゲート極と、起動電圧と同じ方向の電圧を受け付ける一つのドレイン極と、第2の薄膜トランジスタ(M2)のゲート極に接続される一つのソース極とを有し、

第2のスイッチ素子は、前記第2の薄膜トランジスタ(M2)を有し、当該第2の薄膜トランジスタ(M2)は、前記第1の薄膜トランジスタ(M1)のソース極に接続される一つのゲート極と、第2の起動電圧信号(CLK2)を受け付ける一つのドレイン極と、第3の薄膜トランジスタ(M3)のゲート極に接続される一つのソース極とを有し、

第1のコンデンサの一端は第2の薄膜トランジスタ(M2)のゲート極に接続され、他端は第2の薄膜トランジスタ(M2)のソース極に接続され、

第3のスイッチ素子は、前記第3の薄膜トランジスタ(M3)を有し、当該第3の薄膜トランジスタ(M3)は、前記第2の薄膜トランジスタ(M2)のソース極に接続される一つのゲート極と、低電圧源(Vg1)を受け付ける一つのドレイン極と、第4の薄膜トランジスタ(M4)のゲート極と第2の出力ポートに接続される一つのソース極とを有し、

第4のスイッチ素子は、前記第4の薄膜トランジスタ(M4)を有し、当該第4の薄膜トランジスタ(M4)は、前記第3の薄膜トランジスタ(M3)のソース極に接続される一つのゲート極と、第1の出力ポートに接続される一つのドレイン極と、高電圧源(Vgh)を受け付ける一つのソース極とを有し、

第5のスイッチ素子は、第5の薄膜トランジスタ(M5)を有し、当該第5の薄膜トランジスタ(M5)は、第1の起動電圧信号(CLK1)を受け付ける一つのゲート極と、低電圧源(Vg1)を受け付ける一つのドレイン極と、第6の薄膜トランジスタ(M6)のゲート極に接続される一つのソース極とを有し、

第2のコンデンサの一端は第6の薄膜トランジスタ(M6)のゲート極に接続され、他端は第6の薄膜トランジスタ(M6)のソース極に接続され、

第6のスイッチ素子は、前記第6の薄膜トランジスタ(M6)を有し、当該第6の薄膜トランジスタは、前記第5の薄膜トランジスタ(M5)のソース極に接続される一つのゲート極と、低電圧源(Vg1)を受け付ける一つのドレイン極と、第1の出力ポートに接続される一つのソース極とを有し、

第7のスイッチ素子は、第7の薄膜トランジスタ(M7)を有し、当該第7の薄膜トランジスタ(M7)は、第3の起動電圧信号(CLK3)を受け付ける一つのゲート極と、低電圧源(Vg1)を受け付ける一つのドレイン極と、前記第6の薄膜トランジスタ(M6)のゲート極に接続される一つのソース極とを有し、

第1の制御素子は、第8の薄膜トランジスタ(M8)を有し、当該第8の薄膜トランジスタ(M8)は、第3の起動電圧信号(CLK3)を受け付ける一つのゲート極と、前記第2の薄膜トランジスタ(M2)のゲート極に接続される一つのドレイン極と、高電圧源(Vgh)を受け付ける一つのソース極とを有し、

第2の制御素子は、第9の薄膜トランジスタ(M9)を有し、当該第9の薄膜トランジスタ(M9)は、前記第4の薄膜トランジスタ(M4)のドレイン極に接続される一つのゲート極と、第3の薄膜トランジスタ(M3)のゲート極に接続される一つのドレイン極と、高電圧源(V_{gh})を受け付ける一つのソース極とを有し、

第3の制御素子は、第10の薄膜トランジスタ(M10)を有し、当該第10の薄膜トランジスタは、前記第4の薄膜トランジスタ(M4)のドレイン極に接続される一つのゲート極と、前記第3の薄膜トランジスタ(M3)のソース極に接続される一つのドレイン極と、高電圧源(V_{gh})を受け付ける一つのソース極と、を有する請求項5に記載のシフトレジスタ。

【請求項8】

シフトレジスタがシフトを実現する方法であって、前記シフトレジスタは、電圧シフトモジュールと、電圧逆方向モジュールと、補充電圧モジュールと、電圧シフト制御モジュールと、第1の出力ポートと、第2の出力ポートとを有し、当該方法は、

電圧シフトモジュールは、第1の起動電圧の制御のもとで起動電圧と同じ方向の電圧を受け付け、第2の起動電圧信号の制御のもとで第2の出力ポートから起動電圧と同じ方向の電圧を出力し、

電圧逆方向モジュールは、受け付けた電圧シフトモジュールが出力した電圧の制御のもとで、起動電圧と逆方向の電圧を、前記第1の出力ポートから出力し、第1の起動電圧と第3の起動電圧の制御のもとで、起動電圧と同じ方向の電圧を前記第1の出力ポートから出力し、

補充電圧モジュールは、受け付けた前記電圧逆方向モジュールが出力した電圧の制御のもとで、電圧逆方向モジュールが起動電圧を出力した場合に、前記第2の出力ポートから前記起動電圧と逆方向の電圧を出力し、

電圧シフト制御モジュールは、受け付けた第3の起動電圧の制御のもとで、電圧逆方向モジュールが起動電圧を出力した場合に、電圧シフトモジュールのオフを制御する方法。

【請求項9】

駆動回路であって、第1段のシフトレジスタと、最後の段のシフトレジスタと、少なくとも一つの中間の段のシフトレジスタを有し、それぞれのシフトレジスタは請求項1～7のいずれかに記載のシフトレジスタであり、前記シフトレジスタ間はカスケード接続方式で接続され、一段上のシフトレジスタにおける第2の出力ポートは一段下のシフトレジスタの電圧シフトモジュールに接続され、

第1段のシフトレジスタは、外部電圧を受け付け、第2の出力ポートから一段下のシフトレジスタに電圧を出力し、且つ第1の出力ポートから第2の出力ポートが出力する電圧と逆方向の電圧を出力するために用いられ、

それぞれの中間の段のシフトレジスタは、一段上のシフトレジスタの第2の出力ポートが出力する電圧を受け付け、各自の第2の出力ポートから一段下のシフトレジスタに電圧を出力し、且つ各自の第1の出力ポートから各自の第2の出力ポートが出力する電圧と逆方向の電圧を出力するために用いられ、

最後の段のシフトレジスタは、一段上のシフトレジスタの第2の出力ポートが出力する電圧を受け付け、且つ第1の出力ポートからその第2の出力ポートが出力する電圧と逆方向の電圧を出力するために用いられ、

一段上のシフトレジスタの第1の起動電圧信号のオフを制御した後、一段下のシフトレジスタの第1の起動電圧信号のオンを制御する、駆動回路。

【請求項10】

表示装置であって、請求項9に記載の駆動回路を有する表示装置。