



Patent dodatkowy
do patentu nr _____

MKP H03k 4/56

Zgłoszono: 13.02.73 (P. 160717)

Pierwszeństwo: _____

Int.Cl.² H03K 4/56

Zgłoszenie ogłoszono: 02.09.74

Opis patentowy opublikowano: 15.12.1976

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Lechisław Padée

Uprawniony z patentu: Politechnika Warszawska, Warszawa (Polska)

**Sposób kompensacji zmian termicznych parametrów
integratora liniowego z pompą diodową oraz układ
z kompensacją zmian termicznych integratora liniowego**

I

Przedmiotem wynalazku jest sposób kompensacji zmian termicznych parametrów integratora liniowego i układ z kompensacją zmian termicznych integratora liniowego wykorzystywany w aparaturze pomiarowej promieniowania jądrowego zwłaszcza w warunkach polowych, pracujący w szerokim zakresie temperatur.

Znane integratory liniowe z pompą diodową poprawnie pracują w ograniczonym zakresie temperatur. Powodem ograniczenia zakresu temperatur pracy są zmiany termiczne napięć występujących na złączu baza-emiter wtórnika ładującego kondensatory pompy. Sposoby kompensacji termicznej integratorów polegają na doborze współczynników termicznych elementów składowych na przykład kondensatora dozującego czy opornika upływowego.

Znane układy integratorów liniowych zawierają normalizator impulsów połączony z wtórnikami komplementarnym, w którym emitery tranzystorów są połączone przez kondensator dozujący z linearyzowaną pompą diodową.

Wadą układu jest to, że posiada dużą niestabilność termiczną, przy czym skompensowanie zmian termicznych parametrów integratorów napotykało na duże trudności. Ponadto wymiana jednego lub dwu elementów półprzewodnikowych wtórnika komplementarnego powoduje powstanie dodatkowego błędu wskazań integratora i konieczność korygowania ich parametrów.

2

Celem wynalazku jest wyeliminowanie uchybów wnoszonych przez wtórnik komplementarny wskazań integratora oraz ułatwienie kompensacji tych uchybów wnoszonych przez elementy składowe integratora.

Cel ten został osiągnięty za pomocą sposobu kompensacji zmian termicznych integratora, który polega na tym, że znormalizowane impulsy, otrzymane z normalizatora impulsów, powiększa się o podwójną wartość napięcia złącza elementów półprzewodnikowych wtórnika komplementarnego, przez co polaryzuje się w kierunku przewodzenia złącza kolektor-baza wtórnika komplementarnego, kompensując wpływ napięć na złączach emiter-baza elementów półprzewodnikowych tego wtórnika.

Układ z kompensacją zmian termicznych integratora liniowego charakteryzuje się tym, że normalizator impulsów jest połączony z bazą tranzystora stopnia korygującego poziom zerowy impulsów, którego kolektor jest połączony z dodatnim biegunem napięcia zasilającego, zaś emiter jest połączony szeregowo z diodą i opornikiem, który swym końcem jest połączony z ujemnym biegunem napięcia zasilającego. Stopień korygujący poziom zerowy impulsów jest połączony z wtórnikami komplementarnym poprzez opornik zabezpieczający połączony równolegle z kondensatorem przyspieszającym właściwe jednym końcem pomiędzy opornik i diodę, zaś drugim do baz wtórnika komplementarnego.

W układzie według wynalazku dzięki stosowaniu tranzystorów wtórnika komplementarnego całkowita niestabilność termiczna impulsu wyjściowego, która stanowi 50% niestabilności termicznej integratora, jest także rzędu kilkudziesięciu $\mu\text{V}/^\circ\text{C}$, co odpowiada niestabilności mniejszej od $5 \cdot 10^{-4} \% / ^\circ\text{C}$ i leży poniżej niestabilności źródła zasilającego.

Drugą składową niestabilności termicznej i integratora wynikającą ze zmian spadów napięć na diodach pompy, eliminuje się przez dobór elementów pompy. Przez zastosowanie kondensatora dozującego o ujemnym współczynniku termicznym i wysokostabilnego opornika upływowego, niestabilność integratora wynosi około $0,03\% / ^\circ\text{C}$, przy czym niestabilność ta daje się skompensować za pomocą termistora włączonego w szereg z opornikiem zamkającym wejście wtórnika wyjściowego pompy. Wypadkowa niestabilność integratora z zastosowaniem układu kompensacji według wynalazku waha się w granicach $\pm 0,02\% / ^\circ\text{C}$, a w sąsiedztwie temperatury około 20°C jest zbliżona do zera.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia układ ideowy kompensacji termicznej integratora, a fig. 2 względne zmiany termiczne napięcia wyjściowego integratorów w funkcji temperatury pracy.

Na fig. 1, układ według wynalazku składa się z normalizatora 1 połączonego z wejściem stopnia korygującego poziom zerowy impulsów, zbudowanego na tranzystorze T1 i diodzie D1 połączonej w szereg z opornikiem R1. Wspólny punkt diody D1 i opornika R1 jest połączony z wejściem wtórnika komplementarnego na tranzystorach T2 i T3 przez równolegle połączony opornik zabezpieczający R2 i kondensator przyspieszający C1. Z wyjściem wtórnika komplementarnego jest połączony kondensator dozujący C2 pompy diodowej na diodach D3 i D4. Ładunek z kondensatora dozującego C2 przepływa przez diodę D4 do kondensatora C3. Równolegle do kondensatora C3 jest dołączony opornik R4 i szeregowo z tym opornikiem termistor R5 zbocznikowany opornikiem R6. Wyjście pompy diodowej jest połączone z wejściem dodatnim wtórnika 2 pompy diodowej. Ładunek z wyjścia wtórnika doprowadzany przez diodę D3 jest gromadzony w kondensatorze C2. Ujemne wejście wtórnika 2 jest połączone przez pętlę sprzężenia zwrotnego z opornikiem R7, z wyjściem tego wtórnika.

Układ działa w sposób niżej opisany. Normalizator impulsów wytwarza impulsy prostokątne o amplitudzie większej od napięcia zasilającego wtórnika komplementarny o wartość napięcia korekcji poziomu zerowego oraz o wartości napięcia tranzystora T2. Jeśli wtórnika komplementarny jest wysterowany dodatnią częścią impulsu z normaliza-

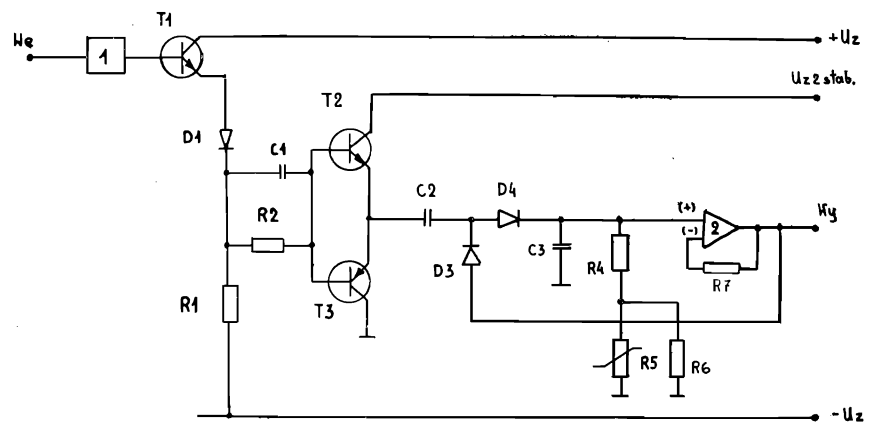
tora, wówczas na bazie tranzystora T2 występuje napięcie przewyższające napięcie kolektora o wartość napięcia występującego na złączu baza-kolektor polaryzowanym w kierunku przewodzenia. Wskutek tego napięcie, na emiterze tranzystora T2 wtórnika komplementarnego niewiele różni się od napięcia zasilającego, a jego zmiany termiczne są rzędu kilkunastu $\mu\text{V}/^\circ\text{C}$. W przypadku, gdy wejście wtórnika komplementarnego jest wysterowane ujemną częścią impulsu, analogiczne napięcia, ale z odwrotnym znakiem, występują na tranzystorze T3.

Na fig. 2, charakterystyka A dotyczy znanych konwencjonalnych układów integratorów, charakterystyka B dotyczy układu integratora według wynalazku ze zwartym termistorem R5. Natomiast charakterystyka C dotyczy układu integratora według wynalazku z pełną kompensacją. Na charakterystykach zaznaczono przedziały rozrzutów, napięć wyjściowych integratorów, spowodowane rozrzutami parametrów termicznych użytych elementów na przykład oporników, kondensatorów, termistora itp.

Zastrzeżenia patentowe

1. Sposób kompensacji zmian termicznych integratora liniowego z pompą diodową, **znamienny tym**, że znormalizowane impulsy powiększa się o podwojoną wartość napięcia złącza elementów półprzewodnikowych wtórnika komplementarnego, przez co polaryzuje się w kierunku przewodzenia złącza kolektor-baza elementów półprzewodnikowych wtórnika komplementarnego kompensujące wpływ napięć na złączach emiter-baza elementów półprzewodnikowych tego wtórnika.

2. Układ z kompensacją zmian termicznych integratora liniowego zawierający normalizator impulsów, wtórnika komplementarny w którym emiter elementów półprzewodnikowych są połączone przez kondensator dozujący z linearyzowaną pompą diodową, **znamienny tym**, że normalizator impulsów (1) jest połączony z bazą tranzystora (T1), stanowiącego wejście stopnia korygującego poziom zerowy impulsów, którego kolektor jest połączony z dodatnim biegunem napięcia (Uz) zasilającego, zaś emiter jest połączony szeregowo z diodą (D1) i opornikiem (R1), którego drugi koniec jest połączony z ujemnym biegunem napięcia (Uz) zasilającego, przy czym z jednej strony pomiędzy punkty połączenia diody (D1) i opornika (R1) są włączone opornik zabezpieczający (R2) połączony równolegle z kondensatorem przyspieszającym (C1) i dołączony z drugiej strony do baz wtórnika komplementarnego złożonego z dwóch tranzystorów (T2) i (T3).



Rys. 1

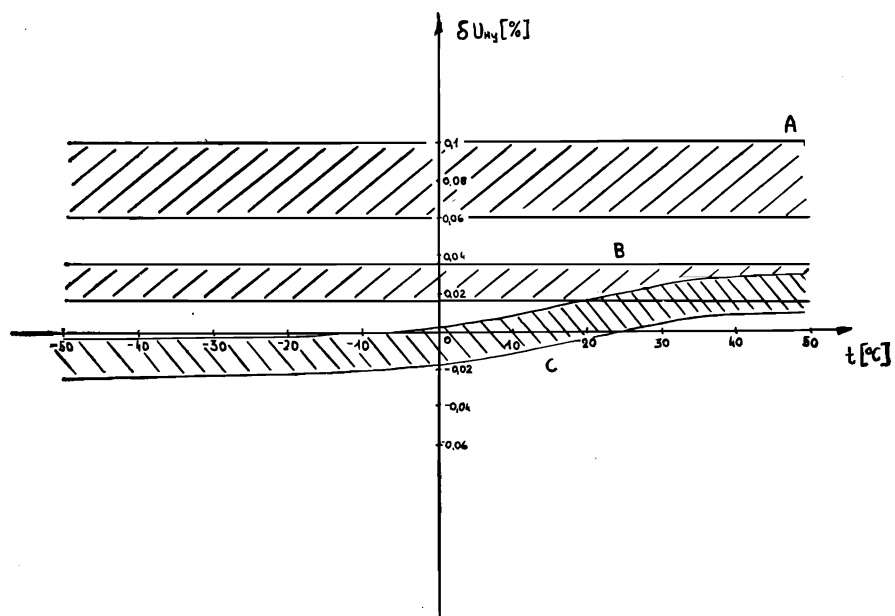


Fig. 2