

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 4 区分

【発行日】平成 24 年 9 月 6 日 (2012.9.6)

【公開番号】特開 2011-55591 (P2011-55591A)

【公開日】平成 23 年 3 月 17 日 (2011.3.17)

【年通号数】公開・登録公報 2011-011

【出願番号】特願 2009-199924 (P2009-199924)

【国際特許分類】

H 0 2 M 7/48 (2007.01)

【F I】

H 0 2 M 7/48 F

H 0 2 M 7/48 R

H 0 2 M 7/48 J

【手続補正書】

【提出日】平成 24 年 7 月 20 日 (2012.7.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 2

【補正方法】変更

【補正の内容】

【請求項 2】

前記電気的情報に基づいて、前記インバータ回路から出力される交流信号の位相に関する情報を検出する位相情報検出手段と、

前記電気的情報に基づいて、前記インバータ回路から出力される交流信号の振幅に関する情報を検出する振幅情報検出手段と、を更に備え、

前記第 1 の制御手段は、前記出力すべき交流信号の位相を補正するための位相補正値を、前記第 1 の補正値として算出し、

前記第 2 の制御手段は、前記出力すべき交流信号の振幅を補正するための振幅補正値を、前記第 2 の補正値として算出し、

前記指令値信号生成手段は、前記位相に関する情報に前記位相補正値を加算した値と、前記振幅に関する情報に前記振幅補正値を加算した値とに基づいて、指令値信号を生成する、

請求項 1 に記載のインバータ制御回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】インバータ制御回路、このインバータ制御回路を備えた系統連系インバータシステム

【技術分野】

【0001】

本発明は、直流電力を交流電力に変換するインバータ回路を P W M 制御するためのインバータ制御回路、このインバータ制御回路を備えた系統連系インバータシステム、このインバータ制御回路を実現するためのプログラム、および、このプログラムを記録した記録媒体に関する。

【背景技術】

【 0 0 0 2 】

近年、太陽光などの自然エネルギーを用いた分散型電源と負荷とを持つ小規模電力系統で、電源および熱源を一括管理し、既存の商用電力系統から独立して運転可能な電力供給システムである「マイクログリッド」という概念が注目されている。

【 0 0 0 3 】

マイクログリッドの自立状態での小規模電力系統においては、商用電力系統の場合と比較して、分散型電源に対する同期発電機の連系数が少ない。したがって、同期発電機の周波数維持能力のみでは、系統内の周波数を一定に保つことが難しくなる。大規模電力系統であっても、大量の分散型電源が導入されることにより、分散型電源に対する同期発電機の相対的な連系数が減少するので、同様に、系統内の周波数を維持することが難しくなる。これを解消するために、周波数維持能力を有する分散型電源が開発されている。例えば、特開 2 0 0 7 3 1 8 8 3 3 号公報には、連系された系統の周波数を自立的に維持することができる系統連系インバータシステムが記載されている。

【 0 0 0 4 】

図 1 2 は、周波数維持能力を有する系統連系インバータシステムを説明するためのブロック図である。

【 0 0 0 5 】

系統連系インバータシステム 1 0 0 のインバータ制御回路 1 6 0 は、インバータ回路 1 2 0 の出力有効電力 P を目標有効電力 P_0 にフィードバック制御するものである。電圧位相補正值算出部 1 6 2 は、有効電力算出部 1 6 1 によって算出されたインバータ回路 1 2 0 の出力有効電力 P と目標有効電力 P_0 との偏差 P に基づいて、電圧位相補正值 θ を算出する。指令値信号生成部 1 6 3 は、検出された系統電圧信号の位相 t 、目標振幅 V 、および電圧位相補正值 θ から指令値信号 $V_0 = V \sin(t - \theta)$ を生成する。PWM 信号生成部 1 6 4 は、指令値信号 V_0 とキャリア信号（三角波信号）とから、三角波比較方式で PWM 信号を生成しインバータ回路 1 2 0 に出力する。

【 0 0 0 6 】

系統連系インバータシステム 1 0 0 は、出力有効電力の偏差 P に基づいて出力電圧の位相を制御することで、出力有効電力 P を制御しており、同期発電機と同様の制御特性を持っている。したがって、系統連系インバータシステム 1 0 0 は、同期発電機と協調して系統 1 5 0 の周波数を維持することができる。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 7 】

【 特許文献 1 】 特開 2 0 0 7 3 1 8 8 3 3 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

インバータ制御回路 1 6 0 において、負荷の変動に対する制御の応答の速さ（速応性）は、制御パラメータの設定によって調整される。制御を速応性の高い設定とすると、インバータ制御回路 1 6 0 は、負荷の急変に対して素早く反応して制御を行い、早く目標値に収束させる。しかし、定常状態において負荷が小さく変動した場合でも敏感に反応するので、安定性が低くなる。一方、制御を速応性の低い設定とすると、インバータ制御回路 1 6 0 は、定常状態において負荷が小さく変動しても反応が鈍いので、安定性が高い制御を行うことができる。しかし、反応が鈍いので、負荷が急変した場合に目標値に収束させるのに時間がかかる。すなわち、制御の速応性と安定性は、速応性を高くすると安定性が低くなり、安定性を高くするためには速応性を低くする必要があるという、トレードオフの関係にある。

【 0 0 0 9 】

インバータ制御回路 1 6 0 は、系統 1 5 0 で生じる負荷変動に対して出力有効電力 P が不安定になることを防ぐために、安定性の高い制御を行うように設計されている。したが

って、インバータ制御回路 160 が行う制御は速応性が低くなっており、負荷変動が生じた場合に、変化した出力有効電力 P を目標有効電力 P_0 に戻すために時間を要する。系統連系インバータシステム 100 は、同期発電機と比べて応答性がよいので、負荷変動による出力有効電力 P の変化が早い。したがって、負荷変動により上昇した出力有効電力 P が目標有効電力 P_0 に戻る前に負荷変動が生じて出力有効電力 P がさらに上昇すると、過剰出力となって系統連系インバータシステム 100 が系統 150 から解列する可能性がある。系統 150 の安定化維持のためには、このような不要の解列は望ましくない。

【0010】

図 13 および図 14 は、系統連系インバータシステム 100 を、同期発電機および負荷を有する小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステム 100 の出力電力の変化を示す図である。

【0011】

図 13 において、波形 INV は系統連系インバータシステム 100 の出力有効電力 P の変化を示しており、波形 DG は同期発電機の出力有効電力の変化を示している。当該シミュレーションでは、系統連系インバータシステム 100 の目標有効電力 P_0 を 30 kW とし、0 秒時、10 秒時、20 秒時に負荷を追加し（同図において、タイミングを実線矢印で図示）、35 秒時にこれらの負荷を離脱（同図において、タイミングを破線矢印で図示）させた。系統連系インバータシステム 100 の出力有効電力 P は、負荷追加時に上昇し、目標有効電力 P_0 に制御される前に更に負荷が追加されることにより、目標有効電力 P_0 を大幅に上回っている。なお、追加された負荷に対して系統連系インバータシステム 100 が有効電力を供給し続けるので、同期発電機の出力有効電力は、負荷追加のとき一瞬上昇するがすぐ元に戻っている。

【0012】

図 14 において、波形 INV は系統連系インバータシステム 100 の出力無効電力の変化を示しており、波形 DG は同期発電機の出力無効電力の変化を示している。当該シミュレーションでは、系統連系インバータシステム 100 の目標無効電力を 0 Var とし、0 秒時、10 秒時、20 秒時に負荷（無効電力を要求する負荷）を追加（同図において、タイミングを実線矢印で図示）、35 秒時にこれらの負荷を離脱（同図において、タイミングを破線矢印で図示）させた。負荷追加により同期発電機の出力無効電力が大きく変化し、必要な無効電力の大部分を同期発電機が供給している。しかし、系統連系インバータシステム 100 の出力無効電力も、負荷追加により変化して、目標無効電力から外れている。

【0013】

一方、インバータ制御回路 160 を速応性の高い制御を行うように設計すると、負荷変動に対して出力有効電力が不安定となる。このように、従来の制御則では、速応性の向上と安定性の向上とを同時に実現することができなかった。

【0014】

本発明は上記した事情のもとで考え出されたものであって、制御の速応性の向上と安定性の向上とを適切に実現することができるインバータ制御回路を提供することをその目的としている。

【課題を解決するための手段】

【0015】

上記課題を解決するため、本発明では、次の技術的手段を講じている。

【0016】

本発明の第 1 の側面によって提供されるインバータ制御回路は、直流電力を交流電力に変換して負荷に出力するインバータ回路を PWM 制御するためのインバータ制御回路であって、検出手段により検出される前記インバータ回路の入出力に関する電気的情報または当該電気的情報から算出される情報のいずれかである第 1 の状態変数情報を入力する入力手段と、前記第 1 の状態変数情報に対する目標値からの偏差量または前記第 1 の状態変数情報またはこれらの絶対値である重み付け参照値が所定値より大きい場合に、第 1 の重み付け値が第 2 の重み付け値より大きい値となるように当該第 1 の重み付け値および第 2 の

重み付け値を算出し、前記重み付け参照値が前記所定値より小さい場合に、前記第２の重み付け値が前記第１の重み付け値より大きい値となるように当該第１の重み付け値および第２の重み付け値を算出する重み付け値算出手段と、前記電気的情報または当該電気的情報から算出される情報のいずれかである第２の状態変数情報を制御するための第１の補正値を、前記第１の重み付け値に基づいて算出する第１の制御手段と、前記第２の状態変数情報を制御するための第２の補正値を、前記第２の重み付け値に基づいて算出する、前記第１の制御部より制御の速応性の低い第２の制御手段と、前記第１の補正値と第２の補正値とに基づいて前記インバータ回路から前記負荷に出力すべき交流信号の指令値信号を生成する指令値信号生成手段と、前記指令値信号に基づいて前記インバータ回路をPWM制御するためのPWM信号を生成するPWM信号生成手段とを備えている。

【００１７】

この構成によると、前記重み付け参照値に基づいて第１の重み付け値および第２の重み付け値が算出され、算出された第１の重み付け値および第２の重み付け値に基づいて第１の制御手段および第２の制御手段によって、第２の状態変数情報が制御される。重み付け参照値が所定値より大きい場合は、第１の重み付け値が相対的に大きい値となり、重み付け参照値が所定値より小さい場合は、第２の重み付け値が相対的に大きい値となる。したがって、重み付け参照値が大きい場合は、速応性の高い第１の制御手段による制御の割合が大きくなり、重み付け参照値が小さい場合は、安定性の高い第２の制御手段による制御の割合が大きくなる。これにより、制御の速応性の向上と安定性の向上とを適切に実現することができる。

【００１８】

本発明の好ましい実施の形態においては、前記電気的情報に基づいて、前記インバータ回路から出力される交流信号の位相に関する情報を検出する位相情報検出手段と、前記電気的情報に基づいて、前記インバータ回路から出力される交流信号の振幅に関する情報を検出する振幅情報検出手段とを更に備え、前記第１の制御手段は、前記出力すべき交流信号の位相を補正するための位相補正値を、前記第１の補正値として算出し、前記第２の制御手段は、前記出力すべき交流信号の振幅を補正するための振幅補正値を、前記第２の補正値として算出し、前記指令値信号生成手段は、前記位相に関する情報に前記位相補正値を加算した値と、前記振幅に関する情報に前記振幅補正値を加算した値とに基づいて、指令値信号を生成する。

【００１９】

本発明の好ましい実施の形態においては、前記第１の制御手段は、前記検出手段により検出される前記インバータ回路の入力電圧の当該入力電圧に対する目標値からの入力電圧偏差量を算出する偏差量算出手段と、前記入力電圧偏差量に基づいて、第３の補正値を出力する補正値出力手段と、前記補正値出力手段により出力される第３の補正値に前記第１の重み付け値を乗算して、前記位相補正値を算出する乗算手段とを備えている。

【００２０】

本発明の好ましい実施の形態においては、前記負荷は三相電力系統であり、前記振幅情報検出手段により検出される前記振幅に関する情報は、三相二相変換における d q 座標上の振幅に関する情報であり、前記第２の制御手段により算出される前記振幅補正値（ V_d / V_q ）は、前記 d q 座標上の振幅に関する情報に対する補正値である。

【００２１】

本発明の好ましい実施の形態においては、前記重み付け参照値は、前記インバータ回路の出力有効電力に対する目標値からの偏差量の絶対値であり、前記位相情報検出手段により検出される前記位相に関する情報は、前記インバータ回路から出力される交流信号の周波数であり、前記第１の制御手段により算出される前記位相補正値は、前記出力すべき交流信号の周波数の補正値であり、前記振幅情報検出手段により検出される前記 d q 座標上の振幅に関する情報は、 d 軸成分と q 軸成分に分解した情報のうちの q 軸成分の情報であり、前記第２の制御手段により算出される前記振幅補正値は、前記 d q 座標上の q 軸成分の補正値である。

【 0 0 2 2 】

この構成によると、前記出力有効電力に対する目標値からの偏差量の絶対値が大きい場合、前記出力すべき交流信号の周波数の制御の割合が相対的に大きくなり、当該絶対値が小さい場合、前記 d q 座標上の振幅の q 軸成分の制御の割合が相対的に大きくなる。したがって、負荷変動により前記出力有効電力が変化した直後は、速応性の高い設定とした周波数制御の割合が大きくなるので、速応性の高い制御状態となる。また、定常状態においては、安定性の高い設定とした振幅の q 軸成分の制御の割合が大きくなるので、安定した制御状態となる。さらに、負荷変動直後から定常状態にいたるまでに、速応性の高い制御状態から安定性の高い制御状態に適切に推移することができる。

【 0 0 2 3 】

本発明の好ましい実施の形態においては、前記重み付け値算出手段は、前記インバータ回路の出力無効電力に対する目標値からの偏差量の絶対値に基づいて、当該絶対値が増加するのに応じて増加する第 3 の重み付け値を算出し、前記第 3 の重み付け値に基づいて、前記 d q 座標上の d 軸成分の補正值を算出する第 3 の制御手段をさらに備え、前記振幅情報検出手段は、前記 d q 座標上の振幅に関する情報を d 軸成分と q 軸成分に分解した情報のうちの d 軸成分の情報も検出し、前記指令値信号生成手段は、前記振幅情報検出手段により検出される d 軸成分の情報に前記第 3 の制御手段により算出される前記 d 軸成分の補正值を加算した値も入力される。

【 0 0 2 4 】

本発明の好ましい実施の形態においては、前記重み付け値算出手段は、前記インバータ回路の出力電圧に対する目標値からの偏差量の絶対値に基づいて、当該絶対値が増加するのに応じて増加する第 3 の重み付け値を算出し、前記第 3 の重み付け値に基づいて、前記 d q 座標上の d 軸成分の補正值を算出する第 3 の制御手段をさらに備え、前記振幅情報検出手段は、前記 d q 座標上の振幅に関する情報を d 軸成分と q 軸成分に分解した情報のうちの d 軸成分の情報も検出し、前記指令値信号生成手段は、前記振幅情報検出手段により検出される d 軸成分の情報に前記第 3 の制御手段により算出される前記 d 軸成分の補正值を加算した値も入力される。

【 0 0 2 5 】

本発明の好ましい実施の形態においては、前記重み付け値算出手段は、前記インバータ回路の出力無効電力に対する目標値からの偏差量の絶対値に基づいて、当該絶対値が増加するのに応じて増加する第 3 の重み付け値を算出し、前記インバータ回路の出力電圧に対する目標値からの偏差量の絶対値に基づいて、当該絶対値が増加するのに応じて増加する第 4 の重み付け値を算出し、前記第 3 の重み付け値に基づく補正值と前記第 4 の重み付け値に基づく補正值とを加算して、前記 d q 座標上の d 軸成分の補正值として算出する第 3 の制御手段をさらに備え、前記振幅情報検出手段は、前記 d q 座標上の振幅に関する情報を d 軸成分と q 軸成分に分解した情報のうちの d 軸成分の情報も検出し、前記指令値信号生成手段は、前記振幅情報検出手段により検出される d 軸成分の情報に前記第 3 の制御手段により算出される前記 d 軸成分の補正值を加算した値も入力される。

【 0 0 2 6 】

この構成によると、前記出力有効電力に対する目標値からの偏差量の絶対値が大きい場合、前記出力すべき交流信号の周波数の制御の割合が相対的に大きくなり、当該絶対値が小さい場合、前記 d q 座標上の振幅の d 軸成分の制御の割合が相対的に大きくなる。したがって、負荷変動により前記出力有効電力が変化した直後は、速応性の高い設定とした周波数制御の割合が大きくなるので、速応性の高い制御状態となる。また、定常状態においては、安定性の高い設定とした振幅の d 軸成分の制御の割合が大きくなるので、安定した制御状態となる。

【 0 0 2 7 】

また、前記出力電圧に対する目標値からの偏差量の絶対値が大きい場合、前記第 4 の重み付け値が相対的に大きい値となり、当該絶対値が小さい場合、前記第 3 の重み付け値が相対的に大きい値となる。したがって、前記出力電圧が目標値から離れるに従って、出力

電圧に基づく制御の割合が大きくなり、前記出力電圧が目標値に近づくに従って、出力無効電力に基づく制御の割合が大きくなる。

【0028】

本発明の第2の側面によって提供される系統連系インバータシステムは、直流電源と、前記インバータ回路と、本発明の第1の側面によって提供されるインバータ制御回路とを備えている。

【0029】

本発明の第3の側面によって提供されるプログラムは、コンピュータを、直流電力を交流電力に変換して負荷に出力するインバータ回路をPWM制御するためのインバータ制御手段として機能させるためのプログラムであって、前記コンピュータを、検出手段により検出される前記インバータ回路の入出力に関する電気的情報または当該電気的情報から算出される情報のいずれかである第1の状態変数情報を入力する入力手段と、前記第1の状態変数情報に対する目標値からの偏差量または前記第1の状態変数情報またはこれらの絶対値である重み付け参照値が所定値より大きい場合に、第1の重み付け値が第2の重み付け値より大きい値となるように当該第1の重み付け値および第2の重み付け値を算出し、前記重み付け参照値が前記所定値より小さい場合に、前記第2の重み付け値が前記第1の重み付け値より大きい値となるように当該第1の重み付け値および第2の重み付け値を算出する重み付け値算出手段と、前記電気的情報または当該電気的情報から算出される情報のいずれかである第2の状態変数情報を制御するための第1の補正値を、前記第1の重み付け値に基づいて算出する第1の制御手段と、前記第2の状態変数情報を制御するための第2の補正値を、前記第2の重み付け値に基づいて算出する、前記第1の制御部より制御の速応性の低い第2の制御手段と、前記第1の補正値と第2の補正値とに基づいて前記インバータ回路から前記負荷に出力すべき交流信号の指令値信号を生成する指令値信号生成手段と、前記指令値信号に基づいて前記インバータ回路をPWM制御するためのPWM信号を生成するPWM信号生成手段として機能させることを特徴とする。

【0030】

本発明の第4の側面によって提供される記録媒体は、本発明の第3の側面によって提供されるプログラムを記録したコンピュータ読み取り可能な記録媒体であることを特徴とする。

【0031】

本発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

【図面の簡単な説明】

【0032】

【図1】本発明に係るインバータ制御回路の第1実施形態を備えた系統連系インバータシステムを説明するためのブロック図である。

【図2】第1実施形態のインバータ制御回路の内部構成を説明するためのブロック図である。

【図3】ゲイン K_1 および K_2 の算出関数の例について説明するための図である。

【図4】第1実施形態のインバータ制御回路を有する系統連系インバータシステムを小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステムの出力有効電力の変化を示す図である。

【図5】第1実施形態の具体回路の構成を整理し、一般化した制御則として説明するためのブロック図である。

【図6】第2実施形態のインバータ制御回路の内部構成を説明するためのブロック図である。

【図7】第2実施形態のインバータ制御回路を有する系統連系インバータシステムを小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステムの出力有効電力の変化を示す図である。

【図8】第3実施形態のインバータ制御回路の内部構成を説明するためのブロック図であ

る。

【図 9】第 4 実施形態のインバータ制御回路の内部構成を説明するためのブロック図である。

【図 10】第 4 実施形態の具体回路の構成を整理し、一般化した制御則として説明するためのブロック図である。

【図 11】第 1 実施形態の変形例のインバータ制御回路の内部構成を説明するためのブロック図である。

【図 12】従来の系統連系インバータシステムを説明するためのブロック図である。

【図 13】従来の系統連系インバータシステムを小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステムの出力有効電力の変化を示す図である。

。

【図 14】従来の系統連系インバータシステムを小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステムの出力無効電力の変化を示す図である。

。

【発明を実施するための形態】

【0033】

以下、本発明の実施の形態を、添付図面を参照して具体的に説明する。

【0034】

図 1 は、本発明に係るインバータ制御回路の第 1 実施形態を備えた系統連系インバータシステムを説明するためのブロック図である。系統連系インバータシステム A は、小規模電力系統 B（（以下、「系統 B」と略称する。）に連系しており、生成した電力を系統 B に供給している。

【0035】

系統連系インバータシステム A は、直流電源 A 1、インバータ回路 A 2、フィルタ回路 A 3、変圧回路 A 4、インバータ制御回路 A 5、直流電圧センサ A 6、電流センサ A 7、系統電圧センサ A 8 を備えている。直流電源 A 1 は、インバータ回路 A 2 に接続している。インバータ回路 A 2、フィルタ回路 A 3、および変圧回路 A 4 は、この順で、U 相、V 相、W 相の出力電圧の出力ラインに直列に接続されている。インバータ回路 A 2 にはインバータ制御回路 A 5 が接続されている。系統連系インバータシステム A は、直流電源 A 1 により生成された直流電力を、インバータ回路 A 2 で交流電力に変換し、系統 B に供給するものである。

【0036】

直流電源 A 1 は、直流電力を生成するものであり、太陽光エネルギーを電気エネルギーに変換する太陽電池を備えている。なお、直流電源 A 1 は、これに限られず、燃料電池を備えていてもよく、交流電力を直流電力に変換して出力する装置であってもよい。

【0037】

インバータ回路 A 2 は、三相インバータであり、図示しない 3 組 6 個のスイッチング素子を備えた PWM 制御型インバータ回路である。インバータ回路 A 2 は、インバータ制御回路 A 5 から入力される PWM 信号に基づいて各スイッチング素子をオンオフ動作させることで、直流電源 A 1 から入力される直流電力を交流電力に変換する。なお、インバータ回路 A 2 は、これに限られず、単相インバータであってもよい。

【0038】

フィルタ回路 A 3 は、リアクトルとキャパシタとを備えたローパスフィルタである。フィルタ回路 A 3 は、インバータ回路 A 2 から出力される交流電圧に含まれるスイッチングノイズを除去する。変圧回路 A 4 は、フィルタ回路 A 3 から出力される交流電圧を系統電圧とほぼ同一のレベルに昇圧または降圧する。

【0039】

インバータ制御回路 A 5 は、インバータ回路 A 2 のスイッチング素子のオンオフ動作を制御する PWM 信号を生成するものである。インバータ制御回路 A 5 は、直流電圧センサ A 6 から直流電圧信号 E を入力され、電流センサ A 7 から交流電流信号 I を入力され、系

統電圧センサ A 8 から系統電圧信号 V_s を入力され、これらの信号を用いて PWM 信号を生成して、インバータ回路 A 2 に出力する。

【0040】

直流電圧センサ A 6 は、直流電源 A 1 から出力される直流電圧を検出するものである。検出された直流電圧信号 E は、インバータ制御回路 A 5 に入力される。電流センサ A 7 は、変圧回路 A 4 から出力される交流電流を検出するものである。検出された交流電流信号 I は、インバータ制御回路 A 5 に入力される。系統電圧センサ A 8 は、系統 B の各相の系統電圧を検出するものである。検出された系統電圧信号 V_s は、インバータ制御回路 A 5 に入力される。なお、系統連系インバータシステム A が出力する出力電圧は、系統電圧と一致している。

【0041】

系統連系インバータシステム A は、直流電圧センサ A 6、電流センサ A 7、および系統電圧センサ A 8 が検出した検出信号に基づいて、インバータ回路 A 2 から出力される出力電圧の波形を変化させることで、系統 B に供給する電力を変化させる。

【0042】

系統 B で負荷変動が発生した場合、インバータは同期発電機に比べて応答性が高いことから、系統連系インバータシステム A の出力有効電力 P は、負荷変動が発生した瞬間にステップ状に変化する。その後、系統 B の負荷は、過渡状態を経たうえで、定常状態となる。系統 B の負荷が急変した場合、および、その後の定常状態にいたる過渡状態において、系統連系インバータシステム A は、出力有効電力 P を早く目標有効電力 P_0 に戻すことが望まれる。一方、系統 B の負荷が定常状態の場合、系統連系インバータシステム A は、出力有効電力 P を変化させず安定して供給することが望まれる。このように、系統 B の負荷の状態によって、最適となる制御則は異なる。すなわち、負荷変動が発生した瞬間および過渡状態においては、過剰出力を防ぐために、速応性の高い制御則が適切となる。一方、定常状態においては、安定性の高い制御則が適切となる。

【0043】

負荷変動が発生した瞬間の出力有効電力 P は、目標有効電力 P_0 から離れた値となる。一方、定常状態では、出力有効電力 P は目標有効電力 P_0 に近い値となる。したがって、出力有効電力 P と目標有効電力 P_0 の偏差 P の絶対値が大きい場合、速応性の高い制御則を主として機能させ、偏差 P の絶対値が小さい場合、安定性の高い制御則を主として機能させるようにすればよい。

【0044】

図 2 は、インバータ制御回路 A 5 の内部構成を説明するためのブロック図である。インバータ制御回路 A 5 は、有効電力算出部 11、ゲイン算出部 12、13、周波数検出部 21、PI 制御部 22、乗算部 23、目標周波数算出部 24、電圧情報検出部 31、PI 制御部 32、目標振幅算出部 33、指令値信号生成部 41、および PWM 信号生成部 42 を備えている。

【0045】

有効電力算出部 11 は、系統連系インバータシステム A の出力有効電力 P を算出するものである。有効電力算出部 11 は、系統電圧センサ A 8 より入力される系統電圧信号 V_s と、電流センサ A 7 より入力される交流電流信号 I とから、出力有効電力 P を算出して出力する。

【0046】

ゲイン算出部 12 は、有効電力算出部 11 より出力される出力有効電力 P とあらかじめ設定されている目標有効電力 P_0 との偏差 P を入力され、偏差 P の絶対値に基づいて、ゲイン K_1 を算出するものである。ゲイン算出部 13 は、偏差 P を入力され、偏差 P の絶対値に基づいて、ゲイン K_2 を算出するものである。なお、ゲイン算出部 13 は、偏差 P が負の場合、ゲイン K_2 に (-1) を乗算したうえで出力する。当該「ゲイン K_1 、 K_2 」は、本発明の「重み付け値」に対応する。

【0047】

ゲイン K_1 および K_2 を算出するための計算式は、あらかじめ設定されており、偏差 P の絶対値が大きいときにゲイン K_1 が K_2 より大きくなり、偏差 P の絶対値が小さいときにゲイン K_1 が K_2 より小さくなるように設定されている。

【0048】

図3は、ゲイン K_1 および K_2 の算出関数の例について説明するための図である。

【0049】

同図においては、横軸を偏差 P の絶対値、縦軸をゲイン K_1 および K_2 として、偏差 P の絶対値に対してゲイン K_1 および K_2 を算出するための関数を示している。同図によると、ゲイン K_1 および K_2 の算出関数は、ともに一次関数として設定されており、両者の傾きに差がある。したがって、偏差 P の絶対値が大きいときには K_1 が K_2 より大きくなり（同図の P_1 参照）、偏差 P の絶対値が小さいときには K_2 が K_1 より大きくなる（同図の P_3 参照）。

【0050】

なお、同図の算出関数は例示であって、ゲイン K_1 および K_2 の算出関数は、これに限定されない。例えば、両者の傾きが、一方が正の値で他方が負の値であってもよいし、ともに負の値であってもよい。また、一次関数に限られず、二次関数や指数関数であってもよい。制御対象に応じて、最適な制御となるような計算式をシミュレーションにより求めて設定すればよい。なお、デジタル処理の場合は、計算式でゲイン K_1 および K_2 を算出する代わりに、偏差 P の絶対値に対応付けてテーブルに記録されたゲイン K_1 および K_2 の値を用いるようにしてもよい。

【0051】

周波数検出部21は、PLL（Phase-Locked Loop）回路であり、系統電圧センサA8より入力される系統電圧信号 V_s の周波数 f_0 を検出するものである。検出された周波数 f_0 は、目標周波数算出部24に入力される。

【0052】

PI制御部22は、直流電圧センサA6より入力される入力直流電圧 E をあらかじめ設定されている目標直流電圧 E_0 にフィードバック制御するためのものである。PI制御部22は、入力直流電圧 E と目標直流電圧 E_0 との偏差 E に基づいてPI制御による補正演算を行ない、その演算結果である補正值を乗算部23に出力する。PI制御部22は、速応性の高い制御となるように設定されている。なお、PI制御部22に代えて、他のフィードバック制御を行うものとしてもよい。乗算部23は、PI制御部22より入力される補正值とゲイン算出部12より入力されるゲイン K_1 との乗算により周波数補正值を算出して出力するものである。目標周波数算出部24は、系統連系インバータシステムAの出力電圧の目標周波数 f_0 を算出するものである。目標周波数算出部24は、周波数検出部21より入力される周波数 f_0 に乗算部23より入力される周波数補正值 f_{cor} を加算して目標周波数 f_0 を算出し、指令値信号生成部41に出力する。

【0053】

電圧情報検出部31は、系統電圧センサA8（図1参照）が検出する三相（U相，V相，W相）の系統電圧信号 V_s を三相二相変換でd軸成分とq軸成分に変換して、目標電圧同相成分 V_{q0} および目標電圧位相差成分 V_{d0} として出力するものである。PI制御部32は、ゲイン算出部13より入力されるゲイン K_2 に基づいてPI制御による補正演算を行ない、その演算結果である電圧同相成分補正值 V_q を出力するものである。PI制御部32は、安定性の高い制御となるように設定されている。なお、PI制御部32に代えて、他のフィードバック制御を行うものとしてもよい。目標振幅算出部33は、系統連系インバータシステムAの出力電圧の目標振幅 V を算出するものである。目標振幅算出部33は、電圧情報検出部31から出力される目標電圧同相成分 V_{q0} にPI制御部32から出力される電圧同相成分補正值 V_q を加算した補正電圧同相成分 V_q 、および、補正電圧位相差成分 V_d （目標無効電力値がゼロなので、 $V_d = 0$ としている。）を入力され、目標振幅 V を算出し、指令値信号生成部41に出力する。

【0054】

指令値信号生成部 4 1 は、目標周波数算出部 2 4 より入力される目標周波数 f_0 と、目標振幅算出部 3 3 より入力される目標振幅 V に基づいて、指令値信号を生成するものである。具体的には、指令値信号生成部 4 1 は、入力される目標周波数 f_0 を時間 t で積分したものを位相とし、入力される目標振幅 V を振幅とする正弦波 ($V \sin \theta$) を生成する。指令値信号生成部 4 1 は、この正弦波を U 相の指令値信号として、PWM 信号生成部 4 2 に出力する。また、指令値信号生成部 4 1 は、U 相の指令値信号より位相が $(1/3)$ 遅れた正弦波 ($V \sin[\theta - (1/3)\pi]$) を V 相の指令値信号として、 $(2/3)$ 遅れた正弦波 ($V \sin[\theta - (2/3)\pi]$) を W 相の指令値信号として、PWM 信号生成部 4 2 に出力する。

【0055】

なお、目標振幅算出部 3 3 を設けずに、指令値信号生成部 4 1 で、補正電圧同相成分 V_q 、補正電圧位相差成分 V_d 、および目標位相 θ を用いた二相三相変換により、直接各相の指令値信号を生成するようにしてもよい。

【0056】

PWM 信号生成部 4 2 は、指令値信号生成部 4 1 より入力される U 相、V 相、W 相の指令値信号と予め設定されているキャリア信号 (三角波信号) との差分に基づいて、デッドタイムを付加した U 相、V 相、W 相のパルス信号をそれぞれ生成する。PWM 信号生成部 4 2 は、生成された U 相、V 相、W 相のパルス信号をそれぞれ U 相、V 相、W 相の PWM 信号としてインバータ回路 A 2 に出力する。インバータ回路 A 2 の U 相、V 相、W 相のスイッチング素子は、それぞれ U 相、V 相、W 相の PWM 信号に基づいてオンオフ動作する。なお、PWM 信号生成部 4 2 は、U 相、V 相、W 相のパルス信号を反転したパルス信号も生成し、逆相の PWM 信号としてインバータ回路 A 2 に出力する。インバータ回路 A 2 の U 相、V 相、W 相の各スイッチング素子に直列接続されているスイッチング素子は、それぞれ逆相の PWM 信号に基づいて、U 相、V 相、W 相の各スイッチング素子とは反対にオンオフ動作する。

【0057】

なお、インバータ制御回路 A 5 は、アナログ回路として実現してもよいし、デジタル回路として実現してもよい。また、各部が行う処理をプログラムで設計し、当該プログラムを実行させることでコンピュータをインバータ制御回路 A 5 として機能させてもよい。また、当該プログラムを記録媒体に記録しておき、コンピュータに読み取らせるようにしてもよい。

【0058】

次に、系統連系インバータシステム A の動作について説明する。

【0059】

インバータ回路 A 2 は、直流電源 A 1 が出力する直流電圧を交流電圧に変換する。フィルタ回路 A 3 は、インバータ回路 A 2 が出力する交流電圧のスイッチングノイズを除去する。変圧回路 A 4 は、フィルタ回路 A 3 が出力する交流電圧を変圧して、系統 B に供給する。インバータ制御回路 A 5 は、直流電圧センサ A 6 が検出した直流電圧信号、電流センサ A 7 が検出した交流電流信号、および系統電圧センサ A 8 が検出した系統電圧信号に基づいて PWM 信号を生成し、インバータ回路 A 2 に出力する。

【0060】

例えば日射強度が増加するなどして直流電源 A 1 の出力する直流電圧が増加し、入力直流電圧 E と目標直流電圧 E_0 との偏差 ΔE がプラスとなった場合、PI 制御部 2 2 からプラスの値の補正值が出力される。乗算部 2 3 は、この補正值にゲイン K_1 を乗算した周波数補正值 Δf を出力する。したがって、指令値信号生成部 4 1 が出力する正弦波は、この周波数補正值 Δf の分だけ周波数が大きくなる。インバータ制御回路 A 5 は、出力する PWM 信号を変化させて、インバータ回路 A 2 の出力電圧の周波数を指令値信号生成部 4 1 が出力する正弦波の周波数に応じて大きくする。これにより、インバータ回路 A 2 が出力する電流が増加されて、入力直流電圧 E が減少する。一方、後述するように、インバータ回路 A 2 の出力電圧の周波数の増加による系統電圧の周波数 f_0 の増加は、系統 B

で吸収されて、所定の周波数に制御される。

【0061】

逆に、入力直流電圧 E と目標直流電圧 E_0 との偏差 E がマイナスとなった場合、指令値信号生成部 41 が出力する正弦波は、周波数が小さいものとなる。インバータ制御回路 A5 は、インバータ回路 A2 の出力電圧の周波数を指令値信号生成部 41 が出力する正弦波の周波数に応じて小さくする。これにより、インバータ回路 A2 が出力する電流が減少されて、入力直流電圧 E が増加する。一方、後述するように、インバータ回路 A2 の出力電圧の周波数の減少による系統電圧の周波数 f_0 の減少は、系統 B で吸収されて、所定の周波数に制御される。

【0062】

負荷の変動により系統 B で有効電力の需要が増加した場合、系統電圧の周波数が減少するので、周波数検出部 21 が出力する系統電圧の周波数 f_0 が減少する。すると、指令値信号生成部 41 が出力する正弦波は、周波数 f_0 の減少分だけ周波数が小さいものとなり、インバータ回路 A2 の出力電圧の周波数も小さくなる。これにより、インバータ回路 A2 が出力する電流が減少されて、入力直流電圧 E が増加する。入力直流電圧 E の増加により、乗算部 23 が出力する周波数補正值 f_{ref} が増加し、インバータ回路 A2 の出力電圧の周波数が大きくなって、有効電力が系統 B に供給される。

【0063】

逆に、有効電力の需要が減少した場合、系統電圧の周波数が増加するので、周波数検出部 21 が出力する系統電圧の周波数 f_0 が増加する。すると、指令値信号生成部 41 が出力する正弦波は、周波数 f_0 の増加分だけ周波数が大きいものとなり、インバータ回路 A2 の出力電圧の周波数も大きくなる。これにより、インバータ回路 A2 が出力する電流が増加されて、入力直流電圧 E が減少する。入力直流電圧 E の減少により、乗算部 23 が出力する周波数補正值 f_{ref} が減少し、インバータ回路 A2 の出力電圧の周波数が小さくなって、系統 B への有効電力の供給が抑制される。

【0064】

このように、系統連系インバータシステム A は、負荷変動によって系統 B の有効電力の需要が増加して系統電圧の周波数が減少すると、出力電圧の周波数を増加させて出力有効電力を増加することにより、系統 B の系統電圧の周波数の減少を抑制することができる。逆に、負荷変動によって系統 B の有効電力の需要が減少して系統電圧の周波数が増加すると、出力電圧の周波数を減少させて出力有効電力を減少することにより、系統 B の系統電圧の周波数の増加を抑制することができる。すなわち、系統連系インバータシステム A は、同期発電機と同様の周波数維持能力を有している。

【0065】

負荷変動により出力有効電力 P が変化すると、目標有効電力 P_0 との偏差 P が変化し、偏差 P の絶対値が大きくなる。したがって、算出されるゲイン K_1 は相対的に大きい値となり、ゲイン K_2 は相対的に小さい値となる（図 3 の P_1 参照）。したがって、乗算部 23 から出力される周波数補正值 f_{ref} の絶対値は大きくなり、インバータ回路 A2 の出力電圧の周波数の変化は大きくなる。一方、PI 制御部 32 から出力される電圧同相成分補正值 V_q の絶対値は相対的に小さくなるので、目標振幅算出部 33 から出力される目標振幅 V の変化は相対的に小さくなって、インバータ回路 A2 の出力電圧の振幅の変化は相対的に小さくなる。つまり、速応性が高くなるように設定された周波数制御の割合が大きく、安定性が高くなるように設定された電圧同相成分制御の割合が小さい、速応性の高い制御状態となる。

【0066】

その後、制御によって出力有効電力 P が目標有効電力 P_0 に近づくため、偏差 P の絶対値が小さくなっていく。これに伴い、ゲイン K_1 は小さくなってゆき、ゲイン K_2 は大きくなってゆく。つまり、周波数制御の割合が小さくなってゆき、電圧同相成分制御の割合が大きくなってゆく。定常状態では、偏差 P の絶対値が小さい状態となるので、ゲイン K_1 は相対的に小さい値となり、ゲイン K_2 は相対的に大きい値となる（図 3 の P_3 参照）

。したがって、速応性が高くなるように設定された周波数制御の割合が小さく、安定性が高くなるように設定された電圧同相成分制御の割合が大きい、安定した制御状態となる。

【 0 0 6 7 】

このように、上述する第 1 実施形態においては、負荷変動の直後には速応性の高い制御を行うことができ、定常状態には安定性の高い制御を行うことができる。また、本実施形態においては、負荷変動直後から定常状態にいたるまでに、速応性の高い制御状態から安定性の高い制御状態に適切に推移することができる。

【 0 0 6 8 】

図 4 は、インバータ制御回路 A 5 を有する系統連系インバータシステム A を、同期発電機および負荷を有する小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステム A の出力有効電力の変化を示す図である。

【 0 0 6 9 】

図 4 において、波形 I N V は系統連系インバータシステム A の出力有効電力の変化を示しており、波形 D G は同期発電機の出力有効電力の変化を示している。当該シミュレーションでは、図 1 3 の系統連系インバータシステム 1 0 0 におけるシミュレーションと同様に、系統連系インバータシステム A の目標有効電力を 3 0 k W とし、0 秒時、1 0 秒時、2 0 秒時に負荷を追加（同図において、タイミングを実線矢印で図示）、3 5 秒時にこれらの負荷を離脱（同図において、タイミングを破線矢印で図示）させた。

【 0 0 7 0 】

系統連系インバータシステム A の出力有効電力は、負荷追加直後に上昇するが、速やかに目標有効電力 3 0 k W に収束している。また、負荷離脱直後に低下するが、速やかに目標有効電力 3 0 k W に収束している。このように、系統連系インバータシステム A は、負荷追加時および負荷離脱時とも、出力有効電力を 5 秒以内に目標有効電力 3 0 k W に収束することができる。そして、定常状態では発散することなく、安定して目標有効電力 3 0 k W を出力している。従来の系統連系インバータシステム 1 0 0 においては、追加された負荷が要求する有効電力を供給し続ける結果、さらなる負荷追加により出力有効電力が上昇して目標有効電力を大幅に上回ったのとは比べて（図 1 3 参照）、系統連系インバータシステム A においては、出力有効電力が負荷変動時には速やかに収束している。また、定常状態には安定した状態を保っており、本発明によって制御を改善できたことが示されている。なお、負荷追加後の系統連系インバータシステム 1 0 0 の出力有効電力の収束に合わせて、同期発電機の出力有効電力が上昇しており、負荷の増加分の有効電力を同期発電機が供給していることも示されている。

【 0 0 7 1 】

なお、上記第 1 実施形態において、指令値信号生成部 4 1 は、目標周波数 に基づいて、指令値信号を生成しているが、これに限られない。乗算部 2 3 で位相補正值 を算出し、系統電圧信号 V s の位相 θ_0 を検出し、これらを加算した目標位相 に基づいて指令値信号を生成するようにしてもよい。

【 0 0 7 2 】

図 5 は、上記第 1 実施形態の具体回路の構成を整理し、一般化した制御則として説明するためのブロック図である。

【 0 0 7 3 】

コントローラ P 1 は、第 1 制御則を示しており、制御量 P と目標値 P_0 との偏差 P に基づいて操作量を出力する。コントローラ P 2 は、第 2 制御則を示しており、偏差 P に基づいて操作量を出力する。第 1 実施形態では、第 1 制御則および第 2 制御則とも出力有効電力 P の制御を行うものであり、第 1 制御則を速応性の高い制御則として設計された周波数制御とし、第 2 制御則を安定性の高い制御則として設計された電圧同相成分制御としている。また、第 1 制御則は、偏差 P に代えて、入力直流電圧 E と目標直流電圧 E_0 との偏差 E に基づく制御とされている。

【 0 0 7 4 】

なお、第 1 制御則を速応性の高い制御則として設計された電圧同相成分制御とし、第 2

制御則を安定性の高い制御則として設計された周波数制御としてもよいし、それぞれ他の制御則を用いてもよい。また、各制御則に入力される偏差は、各制御則に応じて設定される。

【0075】

コントローラ K は、ゲインを算出するものであり、偏差 P の絶対値に基づいて、第1制御則のゲイン K_1 および第2制御則のゲイン K_2 を算出して、それぞれコントローラ P_1 およびコントローラ P_2 に出力する。コントローラ W は、重み付け値を算出するものであり、偏差 P の絶対値に基づいて、第1制御則の重み付け値 W_1 および第2制御則の重み付け値 W_2 を算出して、それぞれブロック W_1 およびブロック W_2 に出力する。

【0076】

重み付け値 W_1 および W_2 は、第1制御則と第2制御則に対して重み付けをするためのもので、2つの制御則が制御対象に及ぼす影響を調整するものである。第1実施形態では、偏差 P の絶対値が大きいときに第1制御則が主として機能するように、重み付け値 W_1 が重み付け値 W_2 より大きくなるように算出され、偏差 P の絶対値が小さいときに第2制御則が主として機能するように、重み付け値 W_2 が重み付け値 W_1 より大きくなるように算出される。

【0077】

なお、第1実施形態におけるゲイン算出部12、13（図2参照）は、図5のコントローラ K に対応する。また、図5のコントローラ W における重み付けの演算も、ゲイン算出部12、13での計算で実現されている。

【0078】

ブロック W_1 および W_2 は、第1制御則と第2制御則の重み付けを行うものである。ブロック W_1 は、コントローラ P_1 から入力された操作量に、コントローラ W から入力される重み付け値 W_1 を乗算して、制御対象 PL に出力する。ブロック W_2 は、コントローラ P_2 から入力された操作量に、コントローラ W から入力される重み付け値 W_2 を乗算して、制御対象 PL に出力する。制御対象 PL は、制御の対象となるシステムであり、本実施形態では系統連系インバータシステム A である。

【0079】

図5に示す制御則は、制御対象 PL が出力する制御量 P を目標値 P_0 にするように制御する。このとき、偏差 P の絶対値に基づいて第1制御則による制御と第2制御則による制御の重み付けを行うことにより、制御量 P が目標値 P_0 に近づいた場合と制御量 P が目標値 P_0 から離れている場合とで、主として機能する制御則を変更する。これにより制御対象 PL の状態に応じた制御を行うことができる。

【0080】

上記第1実施形態では、有効電力制御を行う場合について説明しているが、本発明の適用範囲はこれに限られない。本発明は、無効電力制御、電圧制御、電流制御など他の制御にも適用することができる。また、上記第1実施形態では、2つの制御則を用いる場合について説明しているが、本発明の適用範囲はこれに限られない。本発明は、3つ以上の制御則を用いる場合にも適用することができる。

【0081】

図6は、第2実施形態のインバータ制御回路 $A5'$ の内部構成を説明するためのブロック図である。なお、同図において、上記第1実施形態のインバータ制御回路 $A5$ （図2参照）と同一または類似の要素には、同一の符号を付している。

【0082】

インバータ制御回路 $A5'$ は、出力無効電力 Q と目標無効電力 Q_0 との偏差 Q に基づく電圧位相差成分制御の構成を備えている点で、第1実施形態に示すインバータ制御回路 $A5$ （図2参照）と異なる。具体的には、インバータ制御回路 $A5'$ は、無効電力算出部51、ゲイン算出部52、PI制御部53をさらに備えている。

【0083】

無効電力算出部51は、系統連系インバータシステム A （図1参照）の出力無効電力 Q

を算出するものである。無効電力算出部 5 1 は、系統電圧センサ A 8 より入力される系統電圧信号 V_s と、電流センサ A 7 より入力される交流電流信号 I とから、出力無効電力 Q を算出して出力する。

【0084】

ゲイン算出部 5 2 は、無効電力算出部 5 1 より出力される出力無効電力 Q とあらかじめ設定されている目標無効電力 Q_0 との偏差 Q を入力され、偏差 Q の絶対値に基づいて、ゲイン K_3 を算出するものである。ゲイン K_3 を算出するための計算式は、あらかじめ設定されており、偏差 Q の絶対値が大きいときにゲイン K_3 が大きくなり、偏差 Q の絶対値が小さいときにゲイン K_3 が小さくなるように設定されている。なお、ゲイン算出部 5 2 は、偏差 Q が負の場合、ゲイン K_3 に (-1) を乗算したうえで出力する。

【0085】

P I 制御部 5 3 は、ゲイン算出部 5 2 より入力されるゲイン K_3 に基づいて P I 制御による補正演算を行ない、その演算結果である電圧位相差成分補正值 V_d を出力するものである。なお、P I 制御部 5 3 に代えて、他のフィードバック制御を行うものとしてもよい。

【0086】

目標振幅算出部 3 3 は、上記第 1 実施形態のもの（図 2 参照）と同様であるが、P I 制御部 5 3 から出力される電圧位相差成分補正值 V_d を電圧情報検出部 3 1 より出力される目標電圧位相差成分 V_{d0} に加算した補正電圧位相差成分 V_d を入力される点が異なる。

【0087】

第 2 実施形態においては、負荷変動の直後の偏差 P の絶対値が大きい状態では、ゲイン K_1 が相対的に大きい値となるので、周波数制御の割合が大きくなる。一方、偏差 Q の絶対値が大きい状態では、ゲイン K_3 が相対的に大きい値となるので、電圧位相差成分制御の割合が大きくなる。これにより、出力有効電力 P が目標有効電力 P_0 から離れた場合に主として有効電力制御が機能し、出力無効電力 Q が目標無効電力 Q_0 から離れた場合に主として無効電力制御が機能することになる。

【0088】

図 7 は、インバータ制御回路 A 5' を有する系統連系インバータシステム A を、同期発電機および負荷を有する小規模電力系統に連系した場合のシミュレーションにおける、系統連系インバータシステム A の出力無効電力 Q の変化を示す図である。

【0089】

図 7 において、波形 INV は系統連系インバータシステム A の出力無効電力の変化を示しており、波形 DG は同期発電機の出力無効電力の変化を示している。当該シミュレーションでは、図 1 4 の系統連系インバータシステム 1 0 0 におけるシミュレーションと同様に、系統連系インバータシステム A の目標無効電力を 0 Var とし、0 秒時、1 0 秒時、2 0 秒時に負荷（無効電力を要求する負荷）を追加（同図において、タイミングを実線矢印で図示）、3 5 秒時にこれらの負荷を離脱（同図において、タイミングを破線矢印で図示）させた。

【0090】

系統連系インバータシステム A は負荷追加直後に無効電力を出力しているが、出力無効電力は速やかに目標無効電力 0 Var に収束している。また、負荷離脱直後にも無効電力を出力しているが、出力無効電力は速やかに目標無効電力 0 Var に収束している。このように、系統連系インバータシステム A は、負荷追加時および負荷離脱時とも、出力無効電力を速やかに目標無効電力 0 Var に収束することができる。従来の系統連系インバータシステム 1 0 0 の出力無効電力が負荷追加により目標無効電力から外れているのと比べて（図 1 4 参照）、系統連系インバータシステム A の出力無効電力は、負荷変動時に速やかに収束し、本発明によって制御を改善できたことが示されている。なお、負荷が要求する無効電力は、同期発電機が供給していることも示されている。

【0091】

図 8 は、第 3 実施形態のインバータ制御回路 A 5'' の内部構成を説明するためのブロッ

ク図である。なお、同図において、上記第 1 実施形態のインバータ制御回路 A 5（図 2 参照）と同一または類似の要素には、同一の符号を付している。

【0092】

インバータ制御回路 A 5'' は、系統電圧 V_s と目標系統電圧 V_{s0} との偏差 V_s に基づく電圧位相差成分制御の構成を備えている点で、第 1 実施形態に示すインバータ制御回路 A 5（図 2 参照）と異なる。具体的には、インバータ制御回路 A 5'' は、ゲイン算出部 6 1、P I 制御部 6 2 をさらに備えている。

【0093】

ゲイン算出部 6 1 は、系統電圧センサ A 8（図 1 参照）より入力される系統電圧信号 V_s とあらかじめ設定されている目標系統電圧 V_{s0} との偏差 V_s を入力され、偏差 V_s の絶対値に基づいて、ゲイン K_4 を算出するものである。ゲイン K_4 を算出するための計算式は、あらかじめ設定されており、偏差 V_s の絶対値が大きいときにゲイン K_4 が大きくなり、偏差 V_s の絶対値が小さいときにゲイン K_4 が小さくなるように設定されている。なお、ゲイン算出部 6 1 は、偏差 V_s が負の場合、ゲイン K_4 に (-1) を乗算したうえで出力する。

【0094】

P I 制御部 6 2 は、ゲイン算出部 6 1 より入力されるゲイン K_4 に基づいて P I 制御による補正演算を行ない、その演算結果である電圧位相差成分補正值 V_d を出力するものである。なお、P I 制御部 6 2 に代えて、他のフィードバック制御を行うものとしてもよい。

【0095】

目標振幅算出部 3 3 は、上記第 1 実施形態のもの（図 2 参照）と同様であるが、P I 制御部 6 2 から出力される電圧位相差成分補正值 V_d を電圧情報検出部 3 1 より出力される目標電圧位相差成分 V_{d0} に加算した補正電圧位相差成分 V_d を入力される点異なる。

【0096】

第 3 実施形態においては、負荷変動の直後の偏差 P の絶対値が大きい状態では、ゲイン K_1 が相対的に大きい値となるので、周波数制御の割合が大きくなる。一方、偏差 V_s の絶対値が大きい状態では、ゲイン K_4 が相対的に大きい値となるので、電圧位相差成分制御の割合が大きくなる。これにより、出力有効電力 P が目標有効電力 P_0 から離れた場合に主として有効電力制御が機能し、系統電圧信号 V_s が目標系統電圧 V_{s0} から離れた場合に主として無効電力制御が機能することになる。

【0097】

図 9 は、第 4 実施形態のインバータ制御回路 A 5''' の内部構成を説明するためのブロック図である。なお、同図において、上記第 1 実施形態のインバータ制御回路 A 5（図 2 参照）と同一または類似の要素には、同一の符号を付している。

【0098】

インバータ制御回路 A 5''' は、出力無効電力 Q と目標無効電力 Q_0 との偏差 Q 、および、系統電圧 V_s と目標系統電圧 V_{s0} との偏差 V_s に基づく電圧位相差成分制御の構成を備えている点で、第 1 実施形態に示すインバータ制御回路 A 5（図 2 参照）と異なる。具体的には、インバータ制御回路 A 5''' は、無効電力算出部 5 1、ゲイン算出部 5 2、P I 制御部 5 3、ゲイン算出部 6 1、P I 制御部 6 2 をさらに備えている。

【0099】

無効電力算出部 5 1、ゲイン算出部 5 2、P I 制御部 5 3 は、上記第 2 実施形態のもの（図 6 参照）と同様であり、ゲイン算出部 6 1、P I 制御部 6 2 は、上記第 3 実施形態のもの（図 8 参照）と同様である。

【0100】

目標振幅算出部 3 3 は、上記第 1 実施形態のもの（図 2 参照）と同様であるが、P I 制御部 5 3 から出力される電圧位相差成分補正值 V_{d1} と P I 制御部 6 2 から出力される電圧位相差成分補正值 V_{d2} との加算値である電圧位相差成分補正值 V_d を電圧情報検出部 3 1 より出力される目標電圧位相差成分 V_{d0} に加算した補正電圧位相差成分 V_d を入力

される点が異なる。

【0101】

第4実施形態においては、負荷変動の直後の偏差 P の絶対値が大きい状態では、ゲイン K_1 が相対的に大きい値となるので、周波数制御の割合が大きくなる。一方、偏差 P の絶対値が小さい定常状態では、ゲイン K_1 が相対的に小さい値となるので、電圧位相差成分制御の割合が大きくなる。また、系統電圧 V_s が目標系統電圧 V_{s0} から離れるに従って、偏差 V_s の絶対値が大きくなり、ゲイン K_4 が相対的に大きい値となるので、系統電圧に基づく制御の割合が大きくなる。一方、系統電圧 V_s が目標系統電圧 V_{s0} に近づくに従って、偏差 V_s の絶対値が小さくなり、ゲイン K_4 が相対的に小さい値となるので、出力無効電力に基づく制御の割合が大きくなる。

【0102】

図10は、上記第4実施形態の具体回路の構成を整理し、一般化した制御則として説明するためのブロック図である。なお、同図において、上記第1実施形態（図5参照）と同一または類似の要素には、同一の符号を付している。

【0103】

コントローラ $P1$ は、第1実施形態の第1制御則と同じ制御則を示しており、第4実施形態においても、入力直流電圧 E と目標直流電圧 E_0 との偏差 E に基づく周波数制御による出力有効電力 P の制御を行う。コントローラ Q は、出力無効電力 Q と目標無効電力 Q_0 との偏差 Q に基づく電圧位相差成分制御による出力無効電力 Q の制御を行うものである。コントローラ Vs は、系統電圧 V_s と目標系統電圧 V_{s0} との偏差 V_s に基づく電圧位相差成分制御による出力無効電力 Q の制御を行うものである。

【0104】

コントローラ $K1$ は、ゲインを算出するものであり、偏差 P の絶対値に基づいて、コントローラ $P1$ の制御則のゲイン K_1 を算出して、コントローラ $P1$ に出力する。コントローラ $K2$ は、ゲインを算出するものであり、偏差 Q の絶対値に基づいて、コントローラ Q の制御則のゲイン K_3 およびコントローラ Vs の制御則のゲイン K_4 を算出して、それぞれコントローラ Q およびコントローラ Vs に出力する。

【0105】

コントローラ W は、重み付け値を算出するものであり、偏差 P 、偏差 Q 、および偏差 V_s のそれぞれの絶対値に基づいて、コントローラ $P1$ の制御則の重み付け値 W_1 、コントローラ Q の制御則の重み付け値 W_3 およびコントローラ Vs の重み付け値 W_4 を算出して、それぞれブロック $W1$ 、ブロック $W3$ およびブロック $W4$ に出力する。

【0106】

本実施形態では、コントローラ W は、偏差 V_s の絶対値が大きいときに、コントローラ Vs の重み付け値 W_4 が相対的に大きくなり、偏差 V_s の絶対値が小さいときに、コントローラ Q の重み付け値 W_3 が相対的に大きくなるように、重み付け値を算出する。これにより、系統電圧 V_s が目標系統電圧 V_{s0} から離れるに従って、コントローラ Vs による制御の割合が大きくなり、系統電圧 V_s が目標系統電圧 V_{s0} に近づくに従って、コントローラ Q による制御の割合が大きくなる。また、コントローラ W は、偏差 P の絶対値が大きいときに、コントローラ $P1$ の重み付け値 W_1 が相対的に大きくなり、偏差 P の絶対値が小さいときに、コントローラ Q の重み付け値 W_3 およびコントローラ Vs の重み付け値 W_4 が相対的に大きくなるように、重み付け値を算出する。これにより、出力有効電力 P が目標有効電力 P_0 から離れている場合に、コントローラ $P1$ の制御則が主として機能し、出力有効電力 P が目標有効電力 P_0 に近い場合に、コントローラ Q の制御則およびコントローラ Vs の制御則が主として機能する。

【0107】

なお、第4実施形態におけるゲイン算出部52およびゲイン算出部61（図9参照）は、図10のコントローラ $K2$ に対応する。また、図10のコントローラ W における重み付けの演算も、ゲイン算出部52およびゲイン算出部61での計算で実現されている。

【0108】

ブロックW1、W3およびW4は、コントローラP1の制御則、コントローラQの制御則およびコントローラVsの制御則の重み付けを行うものである。ブロックW1は、コントローラP1から入力された操作量に、コントローラWから入力される重み付け値 W_1 を乗算して、制御対象PLに出力する。ブロックW3は、コントローラQから入力された操作量に、コントローラWから入力される重み付け値 W_3 を乗算して出力する。ブロックW4は、コントローラVsから入力された操作量に、コントローラWから入力される重み付け値 W_4 を乗算して出力する。ブロックW3からの出力とブロックW4からの出力とは加算されて、制御対象PLに入力される。

【0109】

制御対象PLは、制御の対象となるシステムであり、本実施形態では系統連系インバータシステムAである。

【0110】

図10に示す制御則は、制御対象PLが出力する出力有効電力Pを目標有効電力 P_0 にように制御し、制御対象PLが出力する出力無効電力Qを目標無効電力 Q_0 にように制御する。このとき、偏差 P 、 Q 、 Vs の絶対値に基づいて、3つの制御則の重み付けを行うことにより、制御対象PLの状態に応じた制御を行うことができる。

【0111】

なお、上記第1ないし第4実施形態においては、状態変数(P 、 Q 、 Vs)と目標値(P_0 、 Q_0 、 Vs_0)との偏差(P 、 Q 、 Vs)によってゲインの値を変化させて、各制御則の重み付けを行っているが、偏差ではなく状態変数そのものによって変化させるようにしてもよい。また、重み付けのための値を算出する関数(演算式)は、適宜設定することができる。また、用いる状態変数は、出力有効電力 P 、出力無効電力 Q 、系統電圧 Vs に限られず、系統連系インバータシステムAで検出された各種の状態変数を用いることができる。例えば、出力電圧、出力電流、入力電圧、入力電流、系統電圧の周波数や位相、または、これらの微分値や積分値などを用いることもできる。例えば、出力電流の増加時における適切な制御則と、出力電流の減少時における適切な制御則とを、出力電流の微分値に基づいて重み付けすることもできる。

【0112】

また、ゲインの値に代えて時定数を変化させることで重み付けを行うようにしてもよい。図11は、第1実施形態の内部構成を、時定数を変化させることで重み付けを行うようにした変形例のブロック図である。同図においては、ゲイン算出部12に代えて設けられた時定数算出部12'が算出した時定数 T_1 をPI制御部22に入力し、ゲイン算出部13に代えて設けられた時定数算出部13'が算出した時定数 T_2 をPI制御部32に入力している。また、乗算部23を固定のゲイン K を乗算する乗算部23'とし、PI制御部32を偏差 P に基づいてPI制御を行うようにしている。この構成でも、第1実施形態と同様の効果を奏することができる。また、第2ないし第4実施形態においても、同様に、時定数を変化させることで重み付けを行うようにすることができる。

【0113】

なお、上記第1ないし第4実施形態においては、系統連系インバータシステムAを小規模電力系統Bに連系する場合について説明したが、これに限られない。本発明は、商用電力系統などの大規模電力系統に連系するための系統連系インバータシステムにも適用することができる。また、系統に連系するインバータシステムに限定されず、各種のインバータシステムにも適用することができる。

【0114】

本発明に係るインバータ制御回路は、上述した実施形態に限定されるものではない。本発明に係るインバータ制御回路の各部の具体的な構成は、種々に設計変更自在である。

【符号の説明】

【0115】

A 系統連系インバータシステム

A1 直流電源

- A 2 インバータ回路
- A 3 フィルタ回路
- A 4 変圧回路
- A 5 , A 5 ' , A 5 " , A 5 " ' インバータ制御回路
- 1 1 有効電力算出部 (入力手段)
- 1 2 、 1 3 ゲイン算出部 (重み付け値算出手段)
- 2 1 周波数検出部 (位相情報検出手段)
- 2 2 P I 制御部 (第 1 の制御手段、補正值出力手段)
- 2 3 乗算部 (第 1 の制御手段)
- 2 4 目標周波数算出部
- 3 1 電圧情報検出部 (振幅情報検出手段)
- 3 2 P I 制御部 (第 2 の制御手段)
- 3 3 目標振幅算出部
- 4 1 指令値信号生成部
- 4 2 P W M 信号生成部
- 5 1 無効電力算出部
- 5 2 ゲイン算出部 (重み付け値算出手段)
- 5 3 P I 制御部 (第 3 の制御手段)
- 6 1 ゲイン算出部 (重み付け値算出手段)
- 6 2 P I 制御部 (第 3 の制御手段)
- A 6 直流電圧センサ
- A 7 電流センサ
- A 8 系統電圧センサ
- B 小規模電力系統