



(12) 发明专利申请

(10) 申请公布号 CN 104655352 A

(43) 申请公布日 2015. 05. 27

(21) 申请号 201410858396. 3

(22) 申请日 2014. 11. 18

(30) 优先权数据

14/082, 562 2013. 11. 18 US

(71) 申请人 森萨塔科技公司

地址 美国马萨诸塞

(72) 发明人 M·P·麦克尼尔 D·B·斯特罗特

S·P·格林

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 曹珂琮

(51) Int. Cl.

G01L 9/06(2006. 01)

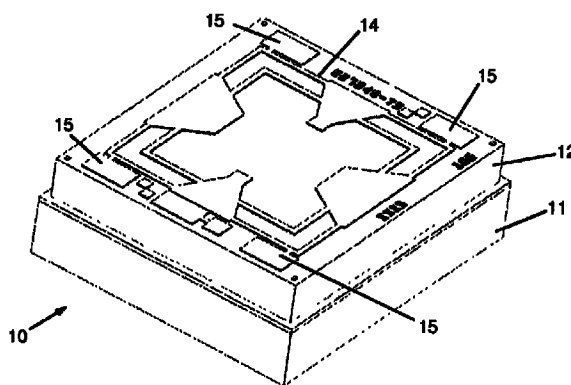
权利要求书2页 说明书8页 附图14页

(54) 发明名称

用于油浸包装中表面电荷抗扰的 MEMS 压力
传感器场屏蔽布置

(57) 摘要

一种压力感测元件, 包括置于隔膜上的感测子元件, 该压力感测元件包括置于感测子元件上并被构造成在操作期间显著消除外部电荷对感测子元件影响的屏蔽件。本文还公开了一种制造方法和一种采用压力感测元件的压力传感器。



1. 一种压力感测元件,该压力感测元件包括置于隔膜上的感测子元件,所述压力感测元件包括:

场屏蔽件,该场屏蔽件置于所述感测子元件、接触通孔以及互连件之上,所述互连件置于所述感测子元件与所述接触通孔之间,

以及场屏蔽电路,该场屏蔽电路被构造成用以通过对所述隔膜的基底以及所述场屏蔽件施加电势而在操作期间显著消除外部电荷对所述感测子元件的影响。

2. 根据权利要求1所述的压力感测元件,其中,所述感测子元件包括至少一个压阻元件。

3. 根据权利要求1所述的压力感测元件,其中,所述感测子元件被嵌入到所述隔膜中。

4. 根据权利要求1所述的压力感测元件,其中,在所述场屏蔽件与所述感测子元件之间设置有层。

5. 根据权利要求4所述的压力感测元件,其中,所述层包括钝化层。

6. 根据权利要求1所述的压力感测元件,其中,所述场屏蔽件能够被构造成用以显著消除所述压力感测元件内的信号泄漏。

7. 根据权利要求1所述的压力感测元件,其中,所述场屏蔽件借助于沉积和光刻布置在所述感测子元件之上。

8. 根据权利要求1所述的压力感测元件,其中,外部电荷源包括油以及围绕所述压力感测元件的其他部件二者至少其中之一,所述压力感测元件至少部分地浸入到所述油中。

9. 一种用于制造压力感测元件的方法,该方法包括:

选择压力感测元件,所述压力感测元件包括置于隔膜上的子元件;以及

将场屏蔽件置于所述子元件、接触通孔和互连件之上,所述互连件置于所述子元件与所述接触通孔之间,将所述场屏蔽件构造成用以通过场屏蔽电路的操作来在操作期间显著消除外部电荷对所述子元件的影响,所述场屏蔽电路被构造成用以向所述隔膜的基底和所述场屏蔽件施加电势。

10. 根据权利要求9所述的方法,该方法进一步包括在所述场屏蔽件与所述子元件之间设置层。

11. 根据权利要求9所述的方法,其中,构造步骤包括利用金属的或导电的合成物覆盖所述互连件、所述接触通孔以及所述子元件以限制外部电荷的影响。

12. 一种压力传感器,该压力传感器包括:

压力感测元件,该压力感测元件包括置于隔膜上的感测子元件,所述压力感测元件包括置于所述感测子元件、接触通孔及互连件之上的场屏蔽件,所述互连件置于所述感测子元件与所述接触通孔之间,所述场屏蔽件被构造成用以通过场屏蔽电路的操作来在操作期间显著消除外部电荷对所述感测子元件的影响,所述场屏蔽电路被构造成用以向所述隔膜的基底和所述场屏蔽件施加电势;以及

端口,该端口用于将所述压力感测元件暴露于压力环境。

13. 根据权利要求12所述的压力传感器,该压力传感器包括另一端口和另一压力感测元件。

14. 根据权利要求13所述的压力传感器,其中,所述隔膜的顶侧和所述端口的背侧通过储油器联接。

15. 根据权利要求 13 所述的压力传感器,其中,差压的测量跨越在约 0.2 巴至 1 巴之间的范围。

16. 根据权利要求 13 所述的压力传感器,该压力传感器被构造成用于测量横跨文丘里流动管上的差压。

17. 根据权利要求 13 所述的压力传感器,该压力传感器被构造成用于测量质量空气流。

用于油浸包装中表面电荷抗扰的 MEMS 压力传感器场屏蔽布置

[0001] 相关申请的交叉引用

[0002] 本申请根据 37 CFR 1.53(b) 作为部分继续申请提交并根据 35 U.S.C. § 120 要求于 2013 年 11 月 18 日提交的、题为“用于油浸包装中表面电荷抗扰的 MEMS 压力传感器场屏蔽布置”的 US 专利申请 14/082562 的权益,该申请的全部内容通过引用合并于此。

技术领域

[0003] 本文所披露的发明涉及压力传感器,更具体地涉及设计压力传感器以限制油浸包装中表面电荷积聚影响。

背景技术

[0004] 由表面电荷积聚引起的偏置漂移是出现在各式各样半导体装置中的众所周知现象及普遍失效模式。该失效机制涉及装置表面电荷积聚,这种装置表面电荷积聚驱动电荷反型层的形成。该反型层会危害经电气隔离的接线状态。电荷反型层的生长允许寄生电流经外延层泄漏,导致感测元件的偏置漂移。正如许多其他类型的装置一样,压力感测元件也受到这种现象影响。

[0005] 对包括场屏蔽件的压力感测元件的现有设计易受表面电荷积聚的影响,并出现因感测元件充电引起的严重偏置漂移。当被布置于油封包装组件和应用场合中时尤为如此。

[0006] 在许多包装配置中,压力感测元件由介电油封装。该油提供外部绝对压力或差压输入与感测元件的耦合。不幸的是,这也会将存在于包装或其他地方上的外部静电电荷耦合到压力感测元件的感测表面。典型地,电荷耦合响应于外部场以及感测元件与油交界面处的相关联的空间电荷积聚而通过油中分子的极性排列发生。因此,相当多的外部静电电荷可经由油的分子极化性耦合至感测元件。这种电荷例如可存在于用以包装感测元件的塑料外壳组件上,或者可通过对塑料包装的静电放电(ESD)引入到外壳。这种高静电电荷足以引起严重的输出漂移。

[0007] 因此,需要有用以改善被封装在含油包装中的压力传感器性能的方法和设备。

发明内容

[0008] 在一个实施例中提供了压力感测元件。该压力感测元件包括置于隔膜上的感测子元件,压力感测元件元件包括置于该子元件上的屏蔽件、以及场屏蔽电路,该场屏蔽电路被构造成用以通过向隔膜的基底以及场屏蔽件施加电势来在操作期间显著消除外部电荷对感测子元件的影响。

[0009] 感测子元件可包括至少一个压阻元件。感测子元件可被嵌入到隔膜中。在场屏蔽件与感测子元件之间设置有层,该层可包括钝化层。场屏蔽件可被构造成用以显著消除压力感测元件内的信号泄漏。场屏蔽件可借助于沉积和光刻布置在感测子元件之上。外部电荷源包括至少油和围绕感测元件的其他部件二者至少其中之一,感测元件至少部分地浸入

在所述油中。

[0010] 在另一个实施例中提供了一种用于制造压力感测元件的方法。该方法包括选择压力感测元件,该压力感测元件包括置于隔膜上的子元件;以及将场屏蔽件置于子元件、接触通孔以及设在子元件与接触通孔之间的互连件之上,将场屏蔽件构造成通过场屏蔽电路的操作来在操作期间显著消除外部电荷对子元件的影响,该场屏蔽电路被构造成用以向隔膜的基底和场屏蔽件施加电势。

[0011] 该方法可包括将层设置在场屏蔽件与子元件之间的步骤。在某些实施例中,构造的步骤包括利用金属的(或导电的)合成物来覆盖互连件、接触通孔及子元件,以限制外部电荷的影响。

[0012] 在另一个实施例中公开了一种压力传感器。该压力传感器包括包括压力感测元件,其包括设置在隔膜上的感测子元件,该压力感测元件包括设置在子元件、接触通孔以及互连件之上的屏蔽件,所述互连件设在子元件与接触通孔之间,场屏蔽件被构造成用以通过场屏蔽电路的操作来在操作期间显著消除外部电荷对子元件的影响,该场屏蔽电路被构造成用以向隔膜的基底和场屏蔽件施加电势;以及用于将压力感测元件暴露于压力环境的端口。该压力传感器中可设置至少另一个压力感测元件。

[0013] 压力传感器可包括另一个端口和另一个压力感测元件。隔膜的顶侧和端口的后侧可由储油器联接。差压的测量可跨越在约 0.2 巴与 1 巴之间的范围。该传感器可被构造成用于测量横跨文丘里流动管的差压。该传感器可被构造成用于测量质量空气流。

附图说明

[0014] 根据下文结合附图的描述,本发明的特色和优点是显然的,在附图中:

[0015] 图 1 为描绘出根据本文教导的示例性压力感测元件的等轴测图;

[0016] 图 2 为描绘出用于图 1 压力感测元件的基座的等轴测图;

[0017] 图 3 和图 4 为描绘出用于图 1 压力感测元件的硅片的等轴测图;

[0018] 图 5 为图 1 压力感测元件的剖视等轴测图;

[0019] 图 6 为现有技术感测元件的复合剖视图;

[0020] 图 7 为图 6 现有技术感测元件的俯视图;

[0021] 图 8 为描绘出图 6 和图 7 的现有技术传感器电荷收集现象的原理图;

[0022] 图 9 为图 1 传感器的复合剖视图;

[0023] 图 10 为图 1 压力感测元件的俯视图;

[0024] 图 11 为用于图 1 压力感测元件的电路的示意图;

[0025] 图 12 为图 10 所示俯视图的一部分的剖视图;

[0026] 图 13 为描绘出图 1 传感器不受图 6 和图 7 现有技术传感器的电荷收集现象影响的示原理图;

[0027] 图 14 为包括图 1 所示压力感测元件的压力传感器的等轴测图;

[0028] 图 15 为图 14 所绘压力传感器的剖视图;

[0029] 图 16 为描绘出图 1 压力传感器的应用场合的原理图;

[0030] 图 17 为描绘出感测元件的比较性能的图表。

具体实施方式

[0031] 本文披露了用于限制表面电荷或大型静态电荷积聚影响的方法和设备,所述表面电荷或大型静态电荷积聚可引起压力传感器中的信号偏置。外部电荷源可包括感测元件的包装。有利地,这从总体上抵抗住传感器输出数据的漂移。

[0032] 现在参见图 1,其示出了根据本文教导的压力感测元件 10。在该实施例中,压力感测元件 10 包括作为压力感测元件 10 的基部的基座 11。基座 11 可由诸如玻璃的适当材料形成。硅片 12 置于基座 11 之上。硅片 12 可利用现有技术已知的技术接合至基座 11。硅片 12 承载电路 14。电路 14 中包含多个接合垫 15。该接合垫 15 用于将压力感测元件 10 的电路 14 与外部部件进行电气连接。通常,外部部件为压力感测元件 10 供电、从其接收数据并处理该数据。

[0033] 参见图 2,其示出了基座 11 的实施例的透视图。在该示例中,压力感测元件 10 的其他部件已被省略,以使得基座 11 的构件得以更好呈现。在该示例中,基座 11 包括中心通道 21,其提供用于对压力采样的压力端口。因此,通道 21 在本文中也称为“端口”21。端口 21 可具有各种形式。例如,通道 21 不必如所示出的那样为穿过基座 11 中心的单个圆柱形贯穿部。在一个实施例中,通道 21 包括穿过基座 11 厚度的多个更小的贯穿部。在另一个实施例(未示出)中,中心通道 21 可被省略,或者终止玻璃中的某一深度处以形成与硅片 12 结合的腔体。在该实施例中,腔体可被抽空或回充(backfill)至固定参考压力,将感测元件 10 配置成用于感测绝对压力。

[0034] 参见图 3,其示出了硅片 12 的实施例的透视图。在该实施例中,压力感测元件 10 的其他部件已被省略,以使得硅片 12 的构件得以更好呈现。在该示例中,硅片 12 包括可选的凸缘 32。该凸缘 32 可被用于组装压力感测元件 10。例如,可在组装期间对凸缘 32 施加机械压力,使得在下面的粘合剂被均匀分布并压紧到基座 11 上。硅片 12 包括顶部 31。通常,顶部 31 包括大致平面形的表面。在顶部 31 的中心部分内有隔膜 34。通常,隔膜 34 将根据压力感测元件 10 所经受的压力而弯曲。

[0035] 现在参见图 4,其示出了硅片 12 底侧的透视图。在该示例中,硅片 12 包括腔体 36。当硅片 12 与基座 11 配合时,腔体 36 形成腔室。通常,腔体 36 由一个壁限定(诸如腔体 36 具有圆柱形的形式),或者由多个壁限定(如图 4 所示)。隔膜 34 由腔体 36 的基部限定,并可具有大致均匀的厚度。

[0036] 现在参见图 5,其示出了压力感测元件 10 的半透明的透视图。在该示图中,可看到硅片 12 的腔体 36 在硅片 12 配合到或连合到基座 11 时形成腔室 41。

[0037] 为了对本文的技术教导提供一些背景,引入现有技术传感器的某些方面并以参照图 6-9 讨论。

[0038] 现在参见图 6,其示出了现有技术传感器 10 的复合剖视图。再参见图 7,其中朝向示图底部的虚线指示所描绘出的现有技术传感器 210 的剖面的一部分。

[0039] 示例性现有技术传感器 210 包括基座 211。硅片 212 置于基座 211 之上。在硅片 212 的最上面部分中有隔膜 234。在该实施例中,硅片 212 的下部分以 P 型半导体材料制造,而隔膜 234 由 N 型半导体材料制造。在其他实施例中,硅片 212 的下部分由 N 型半导体材料制造,而隔膜 234 由相同的 N 型材料制造。互连件 262 嵌入在隔膜 234 内。互连件 262 由 P+ 型半导体材料制造。P+ 是指实现适当低的电阻率(高电导率)的半导体的高受体掺

杂区。互连件 262 提供与感测子元件 261 的连接。在该示例中,感测子元件 261 为 P- 型半导体材料。P- 是指按需要实现所期望的阻抗和压阻系数的半导体的低受体掺杂区。传感器接触通孔 263 提供与各个互连件 262 中的每一个互连件的电气接触。由传感器接触件 218 来实现电气接触。

[0040] 第一钝化层 219 设置用于让传感器接触金属件 218 与其他部件电气分离。每个传感器接触通孔 263 与桥路件 (bridge trace) 216 处于电气连通。反过来,桥路件 216 被连接到至少一个接合垫 215。该至少一个接合垫 215 提供外部电气连接。偏置通孔 224 提供与隔膜 234 的电气接触。偏置通孔 224 被电气连接到偏置接触件 228。顶部钝化层 220 可被设置在第一钝化层 219、传感器接触件 218、桥路件 216、以及偏置接触件 228 的至少一部分上。

[0041] 局部场屏蔽件 270 置于现有技术传感器 210 的一部分之上。通常,局部场屏蔽件 270 用于施加电势用以限制对特定环境中的表面电荷积聚的敏感性。示例性环境包括油浸环境。

[0042] 当现有技术传感器 210 通电时,电压 V 被施加到接合垫 215。电流 I 流到第一传感器接触件 218 进入一对互连件 262 中的第一个互连件。电流通过感测子元件 261 到一对互连件 262 中的第二个互连件上并经第二传感器接触件 218 出来。(为方便起见,第一互连件 262、感测子元件 261 和第二互连件 262 的组件被称作“电阻桥”及其他类似术语)。隔膜 234 的挠曲引起感测子元件 261 的电阻变化,并因此引起第二传感器接触件 218 处的信号变化。

[0043] 通常,每个互连件 262 包括高掺杂 P 型材料,而感测子元件 261 包括降低掺杂 P 型材料。因此,在操作期间,形成 P/N 结 (也参见图 8,其中示出了 P/N 结 279)。P/N 结 279 提供电阻桥与 N 型半导体材料 234 的电气隔离。由此,降低了电流 I 的泄漏并因此降低了信号损耗。

[0044] 不幸的是,现有技术传感器 210 的设计使得局部场屏蔽件 270 没有完全地覆盖感测部件。除此之外,现有技术传感器 210 的设计使得,增大局部场屏蔽件 270 所提供的覆盖范围会至少在某些情形下引起局部场屏蔽件 270 与电阻桥发生短路。

[0045] 因此,局部场屏蔽件 270 使每个电阻桥的至少一部分暴露于感测环境。在某些实施例中,会因此存在有限的干涉。然而,在某些其他实施例中,诸如在感测环境围被填充有油时,发生信号泄漏。现在参见图 7 可看出,在未屏蔽的区 299 出现信号泄漏。当然,应意识到图 7 中示出的未屏蔽区 299 仅涉及该现有技术传感器 210 中所示出的 8 个互连件 262 中的一个互连件 262。因此,在某些感测环境中,信号泄漏会对于现有技术传感器 210 的性能产生显著影响。

[0046] 为了更好的理解该现象,现在还参见图 8。图 8 描述了现有技术传感器 210 的一部分的复合剖视图,其中该视图为图 6 中所提供的复合视图的放大图。

[0047] 图 8 中示出,负表面电荷已积累在现有技术传感器 210 的顶部之上。通常,都为 P+ 型半导体材料的每个互连件 262 包含大量处于正受体状态的受体。类似地,具有 N 型半导体材料的隔膜 234 包含大量处于负供体状态的供体。当现有技术传感器 210 通电时,耗尽区 279 随着带电的少数离子在这些部件内迁移而在每个互连件 262 与 N 型半导体材料 234 之间形成 P/N 结。往往,诸如当现有技术传感器 210 在浸油环境中操作时,环境的极性分子

将排列以使得高的负表面电荷积累在现有技术传感器 210 的顶部之上。因此,耗尽区 279 增长,这是因为 N 型半导体 234 中携带的少数电荷载子迁移到形成反型层 289 的界面,由此形成 P+ 区 262 之间的电流泄漏路径。通过电流泄漏路径发生了装置输出漂移。

[0048] 转向图 9-13,其示出了(图 1-5 所示)传感器 10 的另一方面。其中,传感器 10 通过使用场屏蔽件 70 克服了与现有技术传感器 210 的电流泄漏路径相关联的问题。

[0049] 图 9 中示出了传感器 10 的复合横截面。再参见图 10,其中朝向视图底部的虚线指示所绘传感器 10 的横截面的数个部分。注意到,在图 10 中,示出了四个感测元件。每个感测元件被表示成 R_1 、 R_2 、 R_3 和 R_4 中的一个。共同地,四个感测元件 R_1 、 R_2 、 R_3 和 R_4 用于传感器 10。应理解,传感器 10 可包括附加的感测元件或者更少的感测元件,并且所选定的分组可以以任何被确定适于提供期望功能的方式设置。进一步,应理解,电路装置可具有任何被认为合适的几何结构(例如形状、轮廓、宽度、厚度等)。图 9 提供了一个感测元件 R_3 的横截面。

[0050] 在传感器 10 的示例性实施例中,包括基座 11。硅片 12 置于基座 11 之上。隔膜 34 位于硅片 12 的最上部。在该实施例中,硅片 12 的下部分由 P 型半导体材料制造,而隔膜 34 由 N 型半导体材料制造。在某些其他实施例中,硅片 12 的下部分由 N 型半导体材料制造,而隔膜 34 由同一 N 型材料制造。互连件 62 嵌入在隔膜 34 内。互连件 62 由 P+ 型半导体材料制造。互连件 62 提供与感测子元件 61 的连接。在该示例中,感测子元件 61 具有 P- 型半导体材料。传感器接触通孔 63 提供与各个互连件 62 中的每一个互连件的电气接触。与每个互连件 62 的电气接触通过各个传感器接触件 18 来实现。

[0051] 感测子元件 61 可包括用于测量隔膜 34 的挠曲和变形的任何类型部件。例如,感测子元件 61 可包括由轻质正掺杂(P⁺)硅形成的压阻元件。感测子元件 61 通过相应的高度正掺杂(P⁺)固态互连件 62 电气耦联到各个电气接触通孔 63。电气接触通孔 63 和互连件 62 可由半导体材料(诸如正掺杂半导体材料)制造。电路 14 的至少一部分可通过诸如光刻的技术、通过沉积或者其他被认为适当的技术置于硅片 12 的顶部上。电气接触通孔 63 和互连件可被嵌入在硅片 12 的材料中,并且电路 14 的至少一部分置于其之上。相应的场屏蔽件 70 置于感测子元件 61、电气接触通孔 63 和互连件 62 之上。相应的场屏蔽件 70 借助于由适当材料(典型地为气相沉积 Si_3N_4 和 / 或热生长 SiO_2) 制成的钝化薄膜置于子元件 61、电气接触通孔 63 和互连件 62 之上并与其电气隔离。

[0052] 第一钝化层 19 使得每一个传感器接触件 18 与其他部件电气隔离。每个传感器接触通孔 63 与桥路 16 电气连通。电路 16 又与至少一个接合垫 15 连接。至少一个接合垫 15 提供外部电气连接。偏置通孔 24 提供与隔膜 34 的电气连接。偏置通孔 24 与偏置接触件 28 电气连接。顶部钝化层 20 可置于第一钝化层 19、传感器接触件 18、桥路 16、以及偏置接触件 28 的至少一部分之上。

[0053] 场屏蔽件 70 置于传感器 10 内的电气部件之上。通常,场屏蔽件 70 用于防止整个电阻桥受到从外部积累到传感器 10 的负表面电荷影响。除此之外,场屏蔽件 70 还用于施加电势以限制对特定环境中表面电荷积聚的敏感性。示例性的实施例包括油浸环境。

[0054] 当传感器 10 通电时,电压 V 被施加到接合垫 15 上。电流 I 流至第一传感器接触件 18 进入一对互连件 62 中的第一互连件 62。电流通过感测子元件 61 到第二互连件 62 上并从第二传感器接触件 18 出来。(为便利起见,第一互连件 62、感测子元件 61 和第二互连

件 62 的组件被称作为“电阻桥”或其他类似的术语)。隔膜 34 的挠曲引起感测子元件 61 的电阻变化,并因此引起第二传感器接触件 18 处的信号变化。

[0055] 通常,每个互连件 62 包括高掺杂 P 型材料,而感测子元件 61 可包括较低水平的 P 型材料。在操作时,形成了 P/N 结(还参见图 13,其中示出了 P/N 结 79)。有利地, P/N 结 79 提供了电阻桥与 N 型材料 34 的电气隔离。由此,避免了电流 I 的泄漏,并因此避免了信号泄漏。

[0056] 如图 10 和图 12 所示地,场屏蔽件电路 17 横跨隔膜 34 的数个部分延伸。场屏蔽电路 17 用于将第一场屏蔽件 70 与第二场屏蔽件 70 等电气连接。

[0057] 现在还参考图 11,其中示出了传感器 10 的电子原理图。在该示例中,电容符号表示用于每个感测元件 R_1 、 R_2 、 R_3 和 R_4 的钝化层 19, 20。反向偏置结型二极管表示用于每个感测元件 R_1 、 R_2 、 R_3 和 R_4 的耗尽区 79。

[0058] 如图 12 中所示,桥路 16 和场屏蔽电路 17 通过利用设置于二者之间的钝化的物理分离而相隔离。每个场屏蔽件 70 策略性地覆盖住相应感测元件的所有有效面积。也就是说,每个场屏蔽件 70 完全覆盖住每个传感器接触通孔 63、每个互连件 62 和每个感测子元件 61。通过利用场屏蔽件 70,避免形成现有传感器 210 中的反型层。

[0059] 如图 13 中所示,已经积累在传感器 10 的顶部上的负表面电荷不会干扰传感器 10 的操作。也就是说,场屏蔽件 70 的通过将电压 V 施加至场屏蔽件 70 和 N 型层 34 的操作使得耗尽区 79 减小并显著消除形成在现有技术传感器 210 中的反型层 289。

[0060] 这种构造已被证明在感测元件表面积聚极高静态电荷的情况下是稳健的。

[0061] 现在参见图 14,其示出了压力传感器 100。压力传感器 100 利用本文所公开的压力感测元件 10。

[0062] 图 15 为图 14 的图示内容的剖视图。示例性压力传感器 100 包括主体 101。主体 101 包括端口 102。通常,端口 102 容装有用于为电气系统提供外部电气连接的连接器。主体 101 包括至少一个安装件 103。至少一个安装件 103 用于将压力传感器 100 紧固在适当位置中。在该示例中,压力传感器 100 包括高压端口 104 和低压端口 105。压力通过管 106 在高压端口 104 与低压端口 105 之间连通。通常,管子 106 填充有油。相应的压力感测元件 10 设置在管 106 的高压端部处。

[0063] 管 106 可被看作为储油器的实施例。储油器用于将压力感测元件 10 的压力端口 21 联接至低压端口 105。在该示例中,储油器设在伸长的管或柱形件中。然而,储油器可具有被认为适于将环境压力联接至感测元件 10 的任何几何结构。对于绝对压力构造,端口 21 形成参考腔体,并且压力联接至感测元件顶侧 31。对于相对压力或差压感测,储油器提供联接至中心通道 21 的压力,并且至少另一个压力端口以适于确定差压的方式联接至感测元件 10 的相对侧(即,顺压力联接)。对于本文中描述的构造,高压端口 104 将高压联接至感测元件 10 的顶侧隔膜 34。

[0064] 现参见图 16,其示出了已安装的示例性压力传感器 100 的实施例。在该示例中,压力传感器 100 被安装在加压环境 110 中。加压环境 110 包括流动(在该图示中,从左流向右)。示例性加压环境 110 包括废气回流。通过测量高压端口 104 中的压力以及低压端口 105 中的压力,使用压力传感器 100 的系统可被构造成用于估计常压、差压、流动力学以及其它相关量。

[0065] 图 17 是描绘出压力传感器实施例性能的图表。在该根据本文所提出的教导所设计的实施例中,传感器没有展现出任何漂移。相反地,现有技术设计的漂移从中等范围延伸到显著范围。

[0066] 更具体地,并通过非限制性示例的方式,测量在文丘里流动管上的压降,使得能够计算质量空气流。在某些实施例中,可被测量的压差位于大约 0.2 巴到大约 1 巴的范围。常规模式的压力测量范围高达大约 8 巴。

[0067] 现在介绍压力感测元件 10 的某些其它方面。

[0068] 大体上,每个场屏蔽件可延伸成完全覆盖每个被嵌入的装置电路、接触件通孔和金属互连件区域,需以防止在 P+ 互连件之间形成低电阻反型沟道。典型的现有技术设计将感测元件上的场屏蔽覆盖限制于压阻桥和高掺杂 P+ 互连件的数个部分,由此,未被覆盖的嵌入区域仍旧易于充电并形成反型层。因此,电路装置的设计可被修改成容纳压阻元件,并完全覆盖 P+ 掺杂互连件、电气接触通孔及金属互连件,以便如所需要地完全抵抗表面充电。

[0069] 尤其对于本发明而言,场屏蔽金属、布置以及沉积方法提供低膜片应力联接以实现低压(约小于 1Bar)硅片的优越装置性能。金属可以是任何工业常规类型,包括元素、合金或复合混合物。实际上,场屏蔽件通过带有与隔膜连接的接触通孔的钝化中介层(例如氮化硅)与第一金属层隔离。感测子元件、接触通孔和互连件的定向和布置使得隔膜上的金属覆盖区域最小化。使金属覆盖最小化确保从金属屏蔽件到低压硅片的感测元件隔膜的最小应力联接。使膜沉积得足够薄可以确保最大装置敏感性。所采用的金属膜厚度通常为大约 100nm 至大约 50nm 或更少。也可采用较厚的金属。本文所描述的场屏蔽件设置也可被部署在任何压力范围(大于约 1 巴)硅片的感测元件上。特别地,利用厚金属或其他材料完全覆盖住低压硅片的隔膜会降低性能。较厚的膜使中性应力轴移离压阻元件,因此降低敏感度;并引入与隔膜联接的较高机械应力,从而影响准确性和寿命稳定性。在操作中,等效电势——通常为桥压 V_b ——被施加到场屏蔽件层和隔膜两者上,以对于正常操作装置可遇到的环境条件维持在场屏蔽金属与隔膜之间的中性场。在全部有效面积上维持中性场,即使在具有非常高的表面电荷积聚的情况下,也确保了装置的长期输出稳定性。用于引起感测元件充电和输出漂移的试验台试验确定了本文所披露技术的优越性能。

[0070] 如本文所讨论的,涉及“电气分离”的术语通常是指足以维持电气部件之间的中性场的条件。在某些实施例中,电气分离也可被称为电绝缘。电气分离可通过施加诸如钝化层的中介层来实现。在某些实施例中,电气分离依赖(或附加地采用)电路元件的偏置来实现。

[0071] 如本文所讨论的,术语“接触金属”通常是指用于高掺杂半导体材料的接触通孔区的金属。接触金属可为任何工业典型的金属,或者其他认为适合使用的金属。术语“钝化”通常是指分隔不同金属层或使金属与半导体分隔的电气绝缘屏障。用于钝化的材料可包括氧化物和/或氮化物或者工业上常用的其他材料。钝化也可作为物理保护屏障。如本文所讨论的,术语“接合垫”通常是指用于为装置提供引线接合或其他适当电气接触的金属接合垫。通常,接合垫被维持在期望的偏压 V_b 下,而其他接合垫 15 处的电势由压敏电阻器 61 的电阻确定。

[0072] 在某些实施例中,场屏蔽件以导电金属或工业上常用的其它材料的膜的方式提

供。通常，P+ 型材料是指实现高导电率的半导体高受体掺杂区；以及 N+ 型材料是指实现高导电率的半导体高供体掺杂区。N+ 接触通孔包括形成于 N- 型半导体区的金属-半导体接触件，其中，接触件的电阻低，以欧姆测定。在本文所提供的示例中，N+ 接触通孔被维持在期望的偏置电压 V_b 下。在本文所提供的示例中，P+ 接触通孔包括形成于 P- 型半导体区的金属-半导体接触件，其中，接触件的电阻低，以欧姆测定。

[0073] 如本文所讨论的，P- 型半导体材料是指中等的或较低的半导体材料受体掺杂区。P- 型半导体材料可被用于形成具有期望阻值的压敏电阻器。如本文所讨论的，N- 型半导体材料通常是指形成压力传感器弹性隔膜的供体掺杂大块半导体材料。如本文所讨论的，P- 型半导体材料通常涉及受体掺杂大块半导体材料。在某些实施例中，基座由玻璃形成。

[0074] 如本文所讨论的，“显著消除外部电荷对感测元件上的影响”通常是指，降低感测元件输出上的电荷积聚影响。例如，显著消除外部电荷影响导致输出漂移降低到对于特定设计或者从设计者、制造者、使用者或其他类似关注者而言是可接受的水平。可替换地，“显著地”消除外部电荷影响（及其他相关术语）导致输出漂移降低到超过竞争设计性能的水平。

[0075] 本文所描述的部件可以任何认为合适的方式制造。例如，半导体材料可通过沉积、移除、图案形成 (patterning) 和其他类似的技术来生长。示例的技术包括但不限于物理汽相沉积 (PVD)、化学汽相沉积 (CVD)、电化学沉积 (ECD)、分子束取向生长 (MBE) 和原子层沉积 (ALD)。视情况而定，可采用光刻、蚀刻和其他技术。

[0076] 可包括和调用各种其他部件以用于本文所教导的各个方面。例如，其它材料、材料的组合和 / 或材料省略可被用于本文所教导范围内的附加实施例。

[0077] 当本发明或其实施例介绍元件时，冠词“a”、“an”和“the”意欲表示具有一个或多个元件。类似的，形容词“another”，当被用于介绍元件时，意欲表示一个或多个元件。术语“包括”和“具有”表示为开放式的，以使得可具有除了所列出的元件之外的其它元件。

[0078] 虽然本发明已参考示例性实施例进行了描述，本领域技术人员将理解，这些示例性实施例可进行各种改变，并且其元件可被等同物替代，而不脱离本发明的范围。此外，本领域技术人员会理解具有许多变型，以将特定仪器、条件或材料适应本发明的教导，而不脱离其基本范围。因此意味着，本发明不限于作为考虑为实施本发明的最佳模式所公开的特定实施例，但是本发明将包括落入所附权利要求范围内的所有实施例。

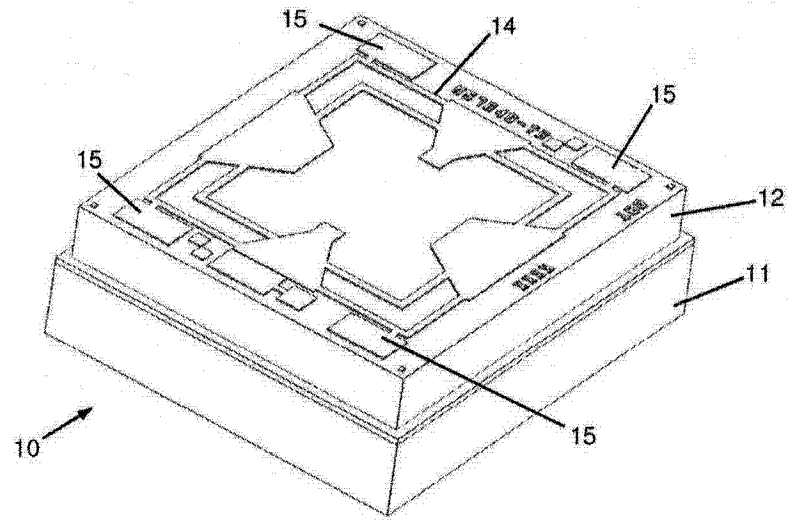


图 1

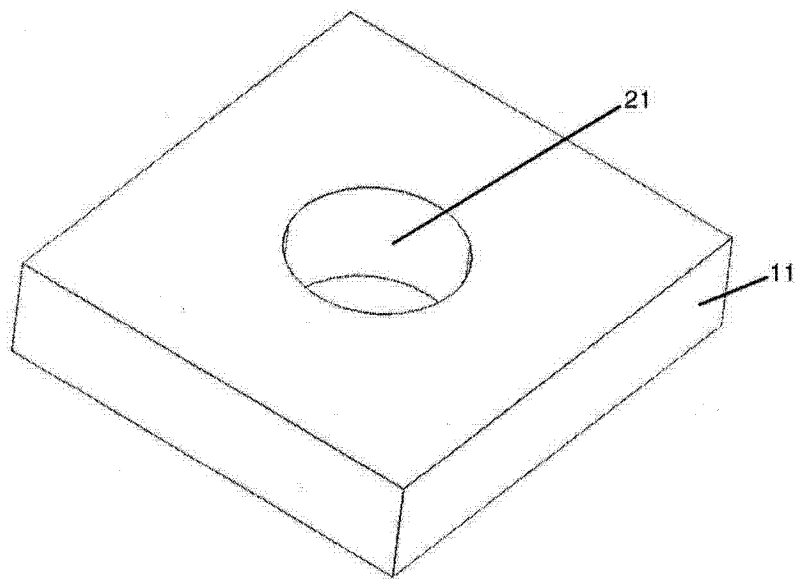


图 2

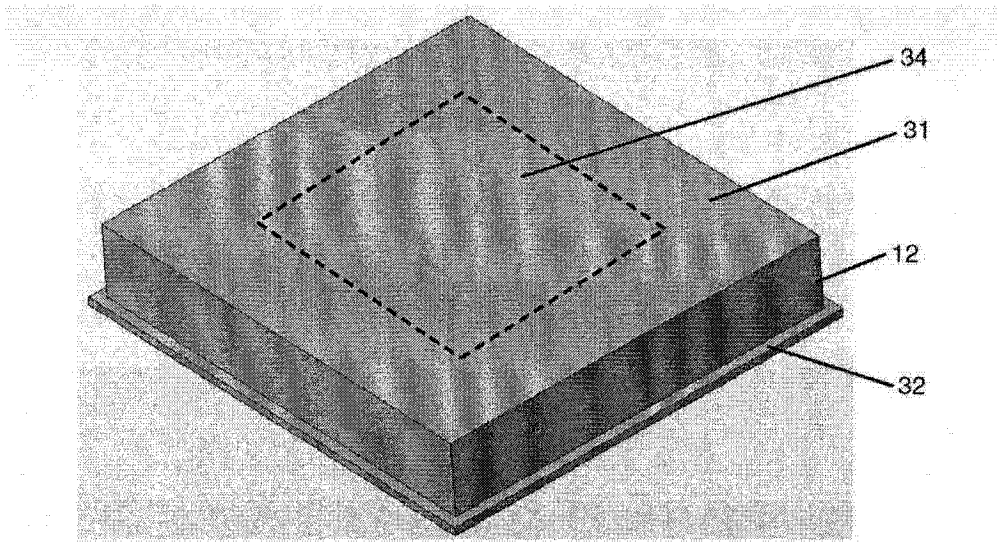


图 3

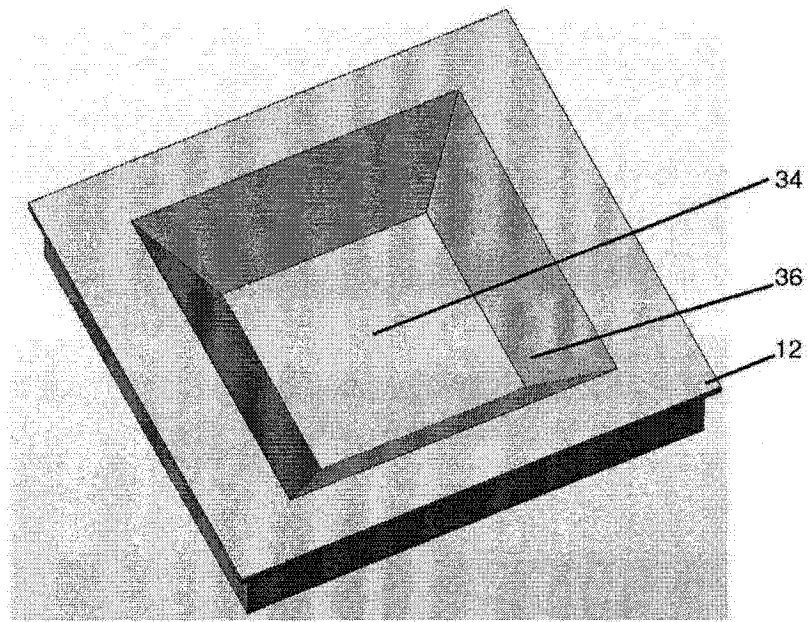


图 4

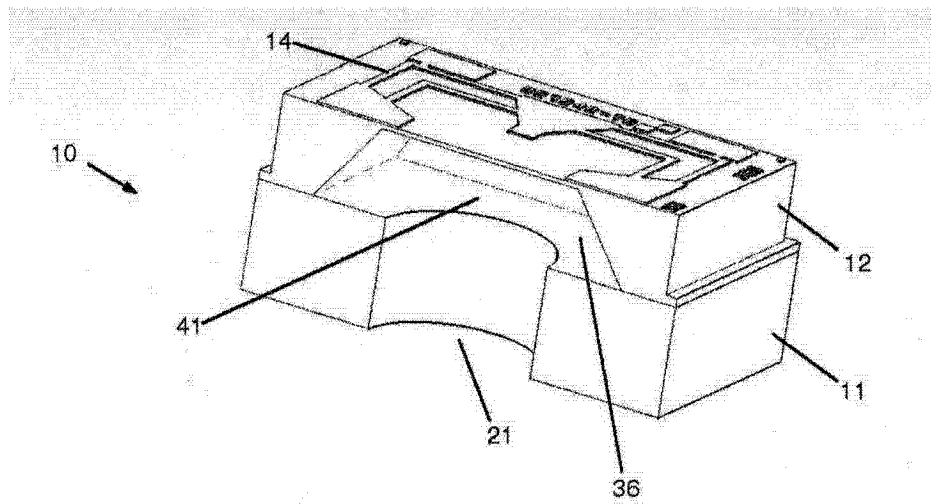


图 5

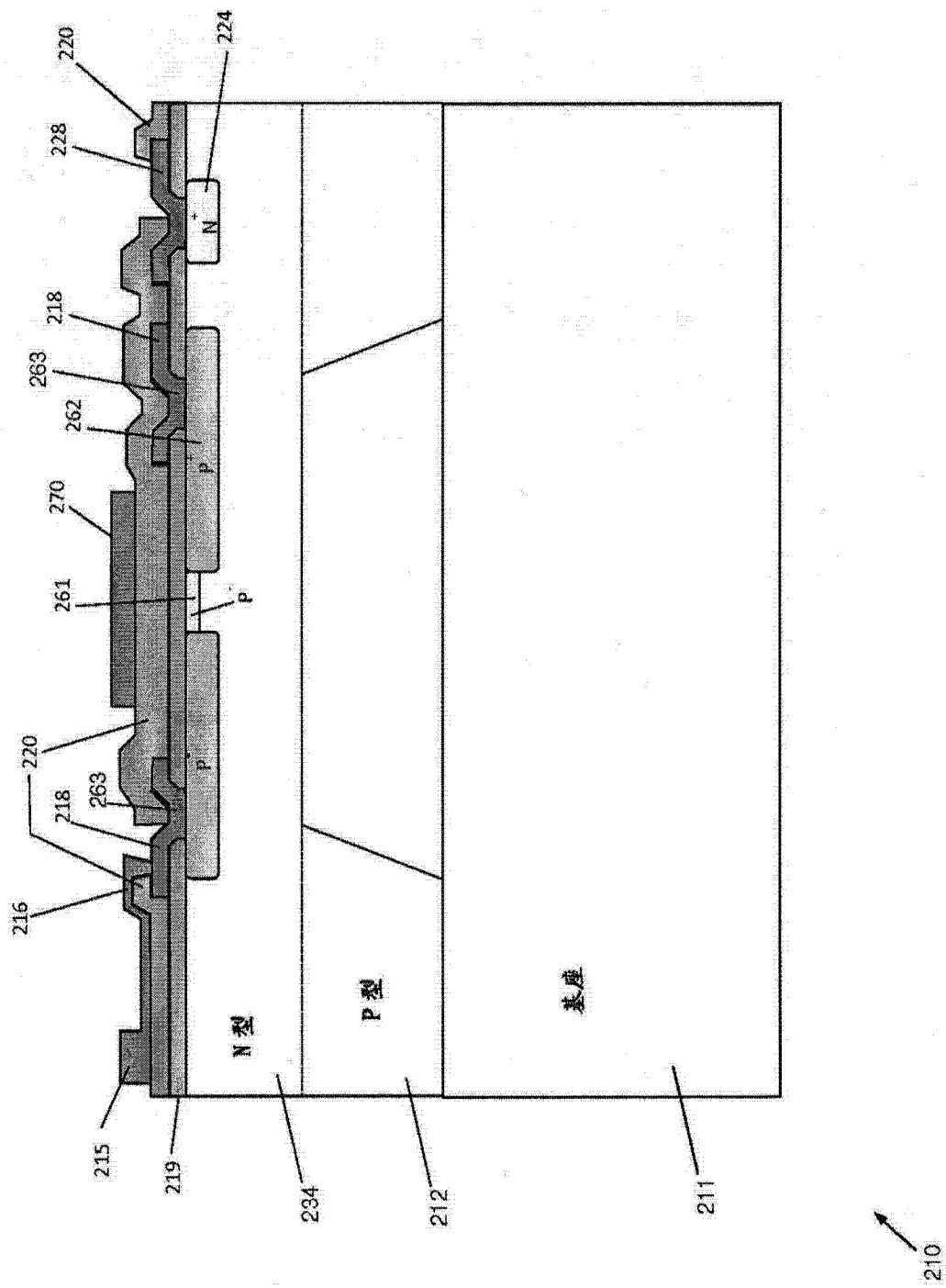


图6 现有技术

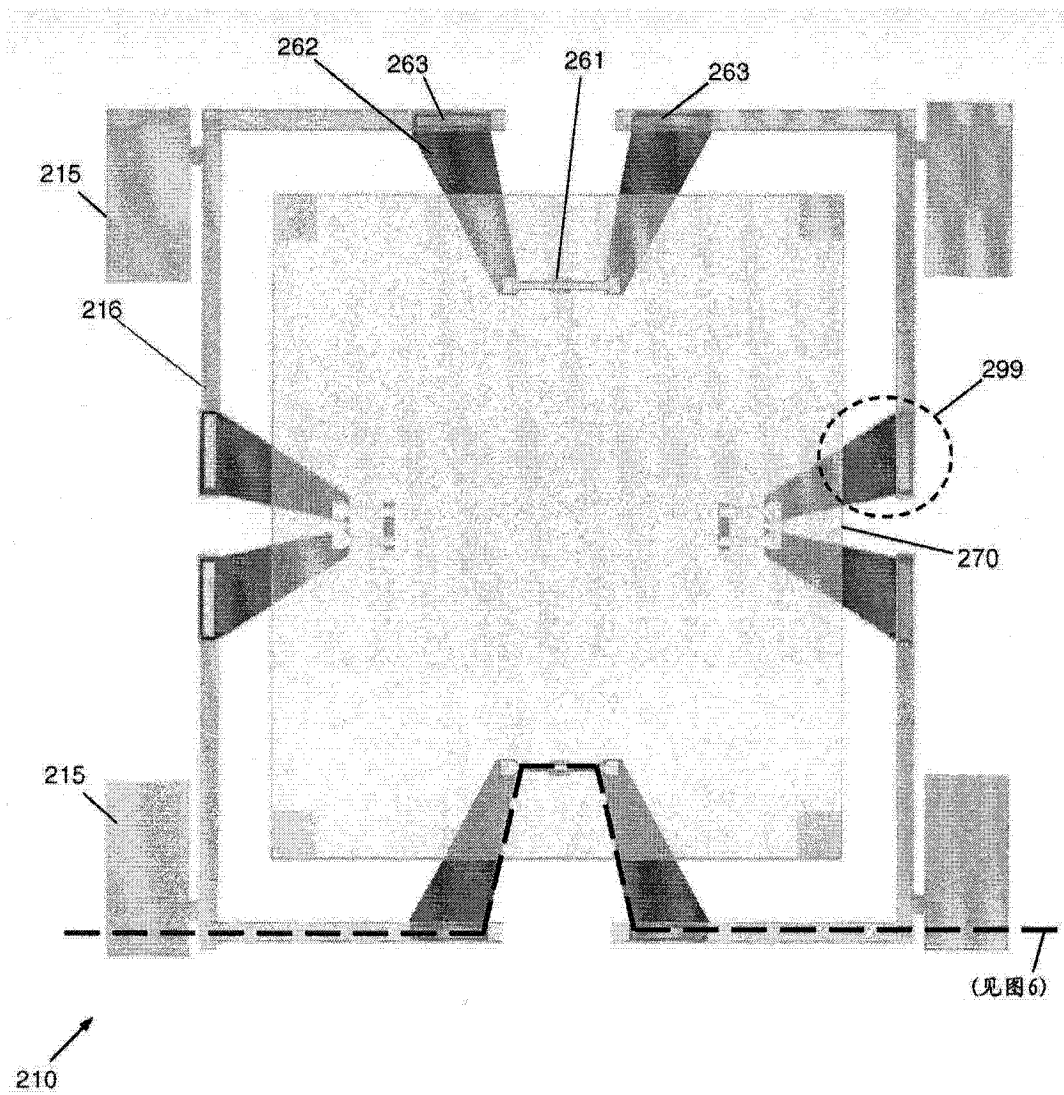


图 7 现有技术

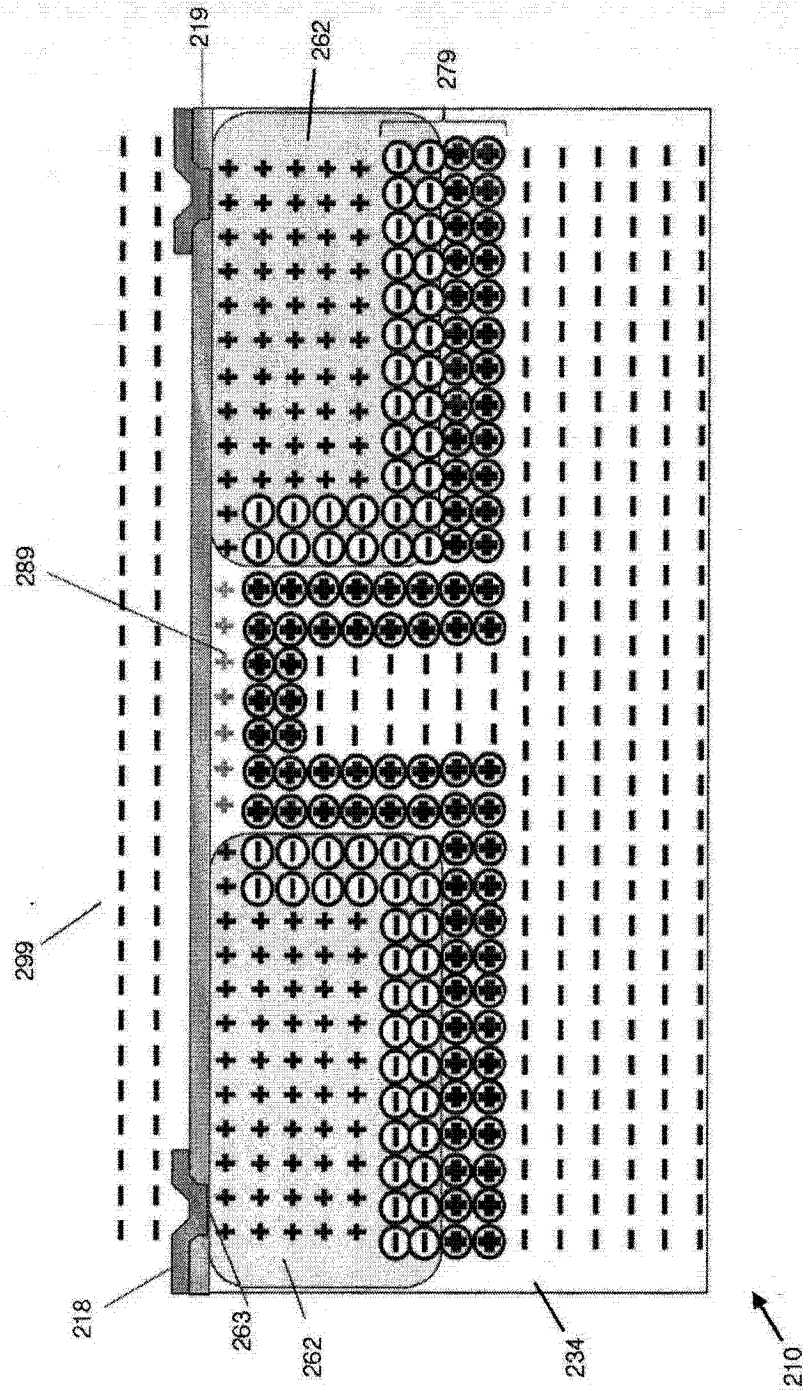


图 8 现有技术

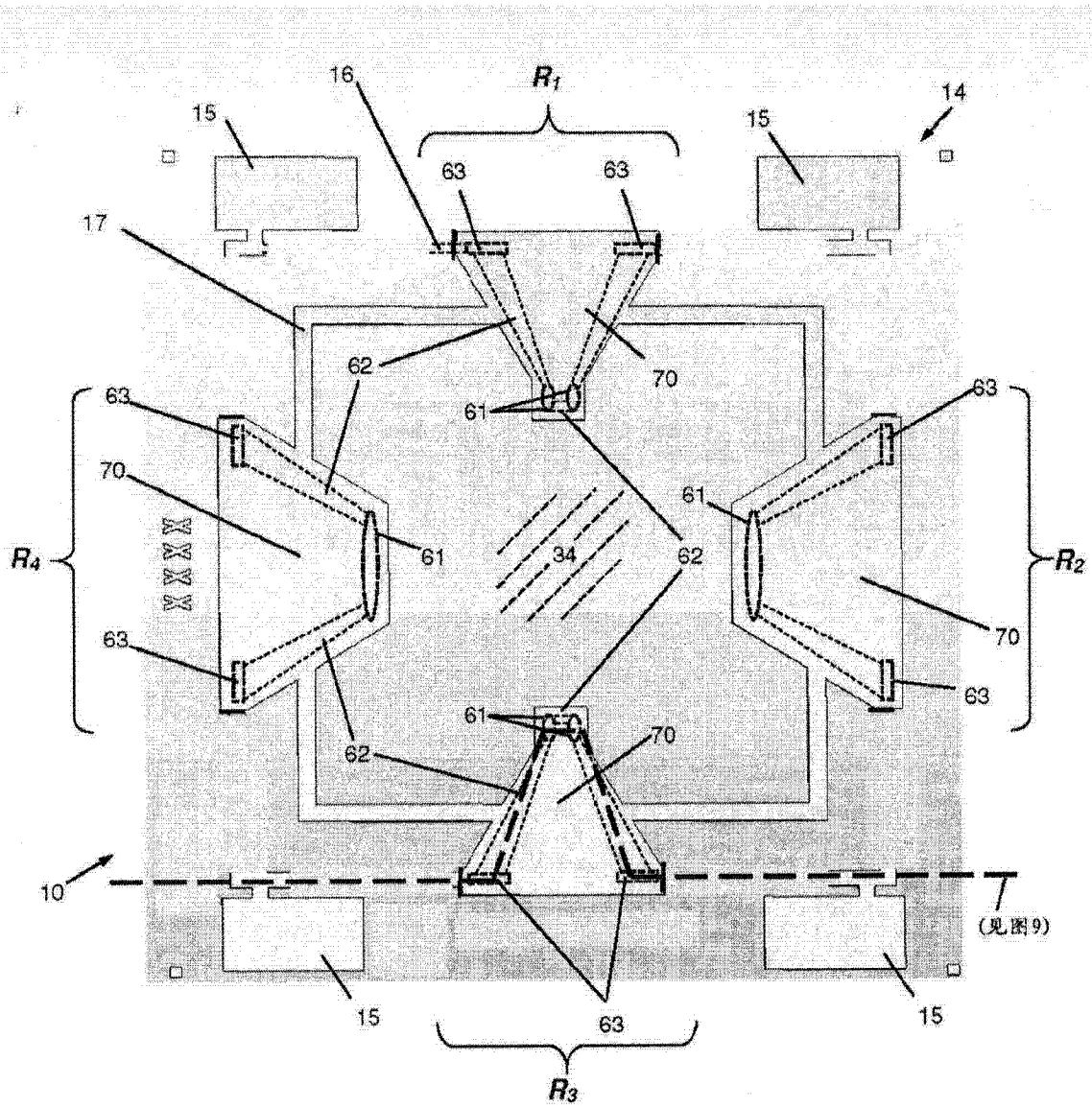


图 10

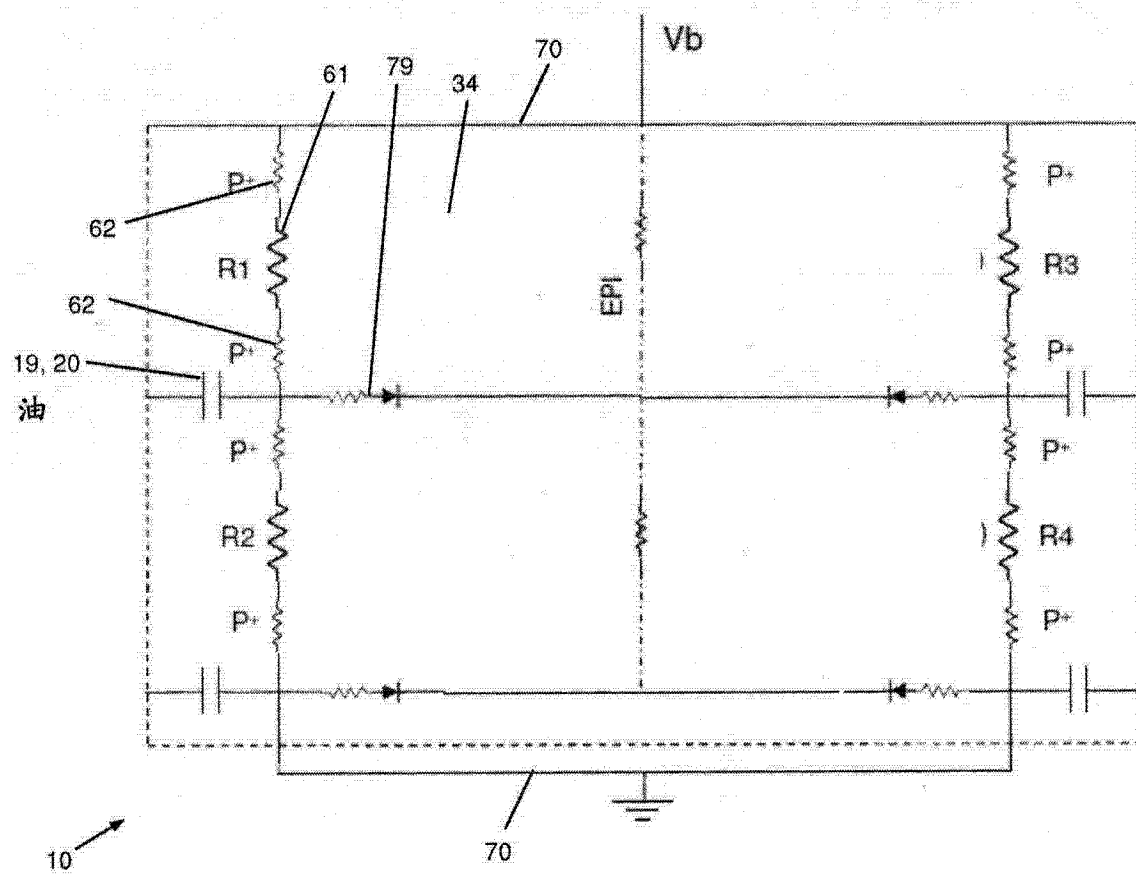


图 11

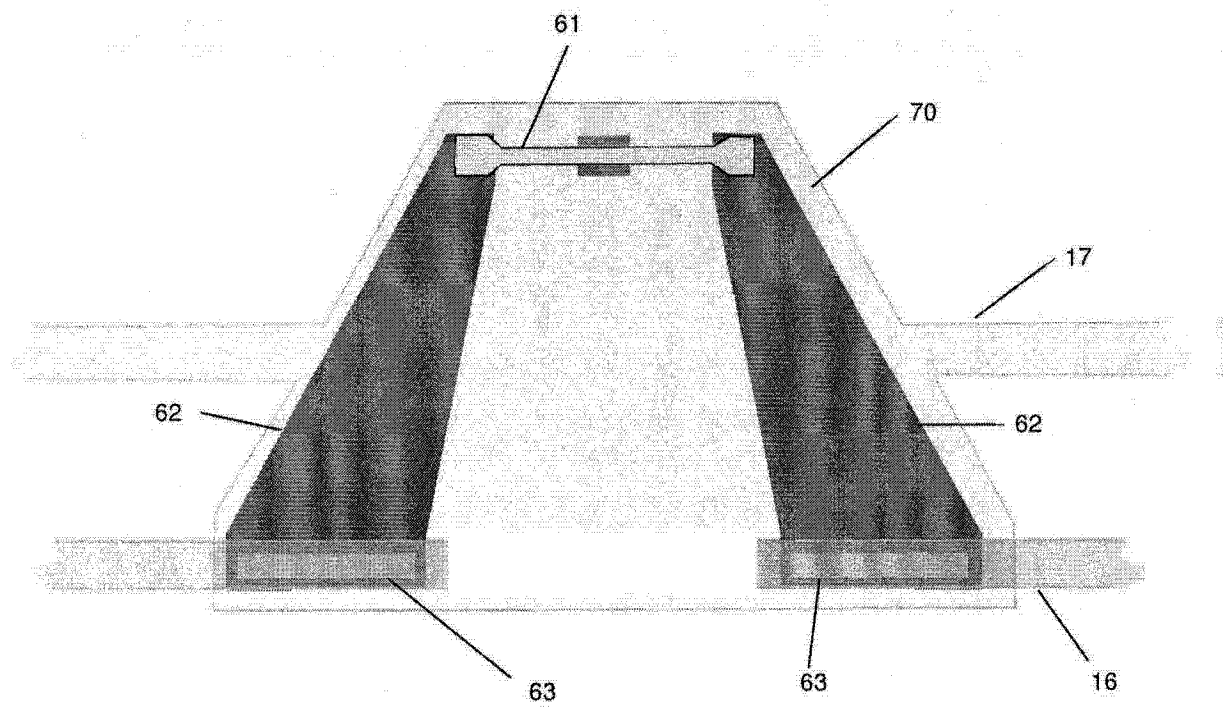


图 12

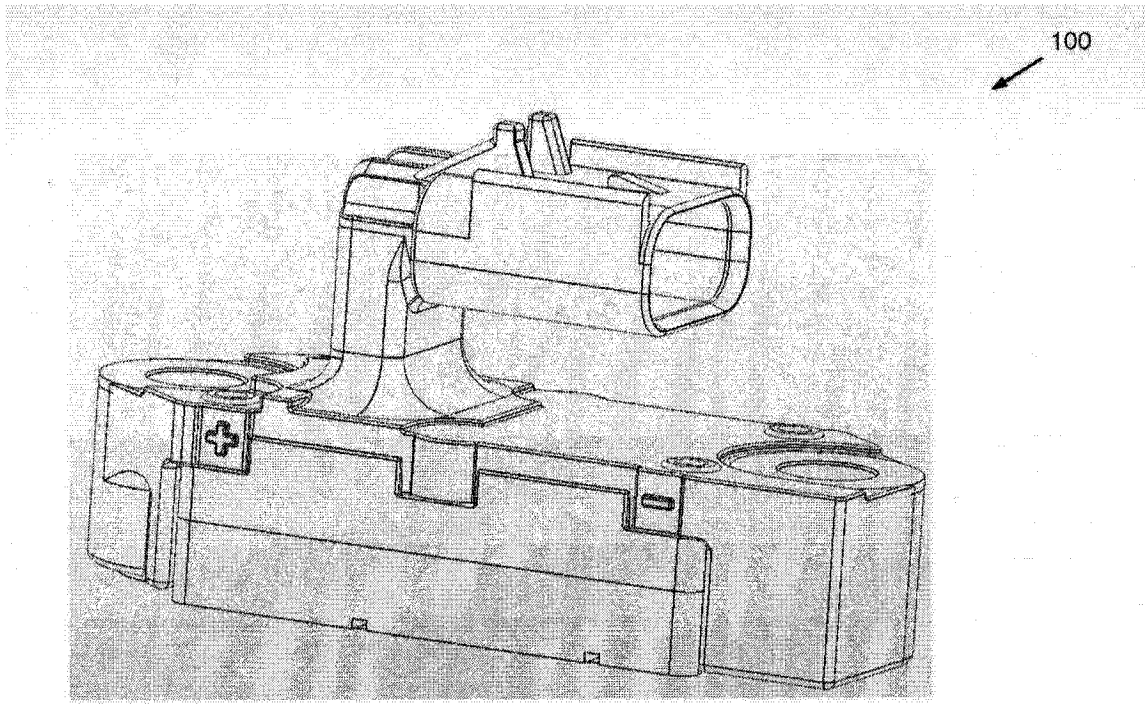


图 14

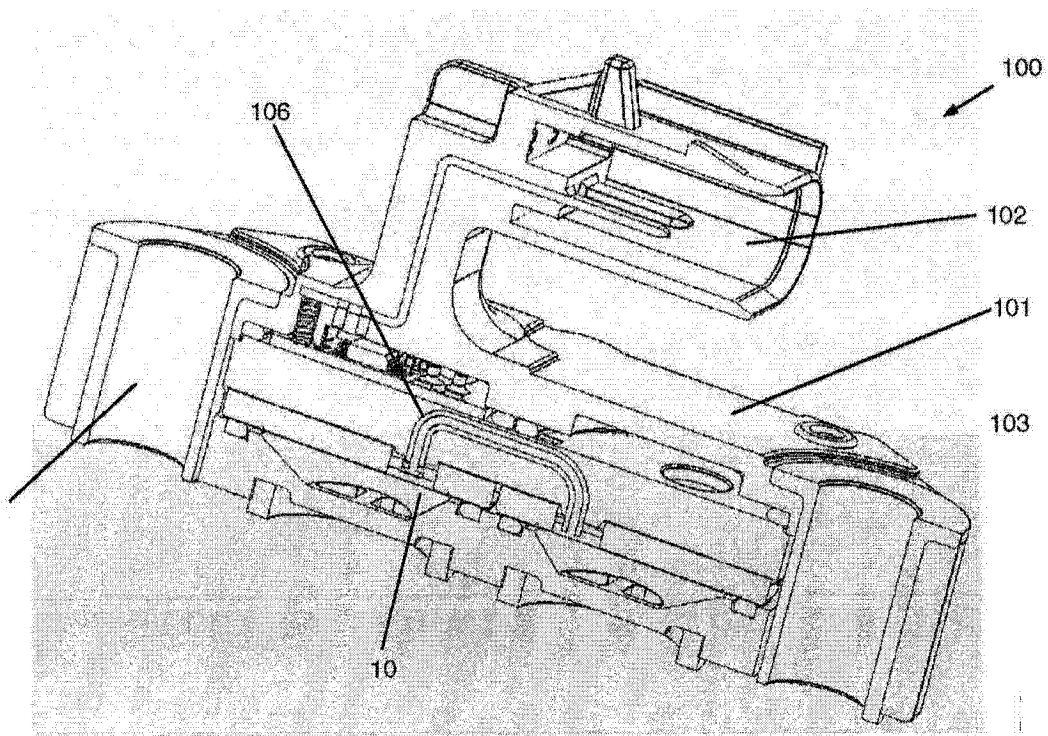


图 15

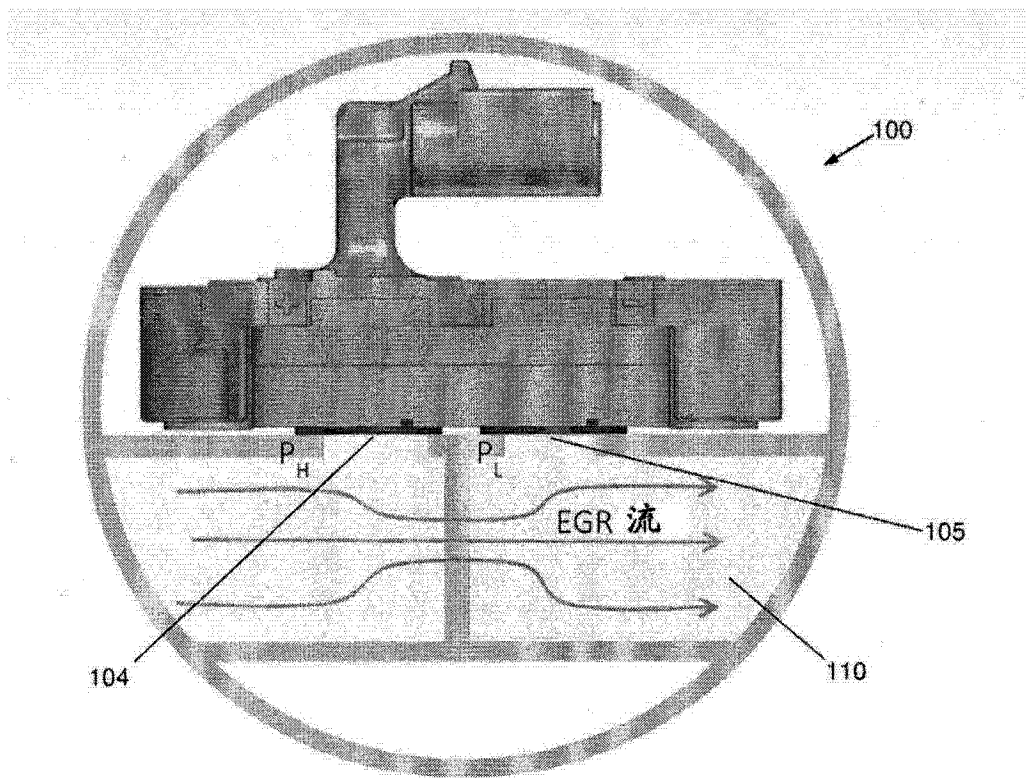


图 16

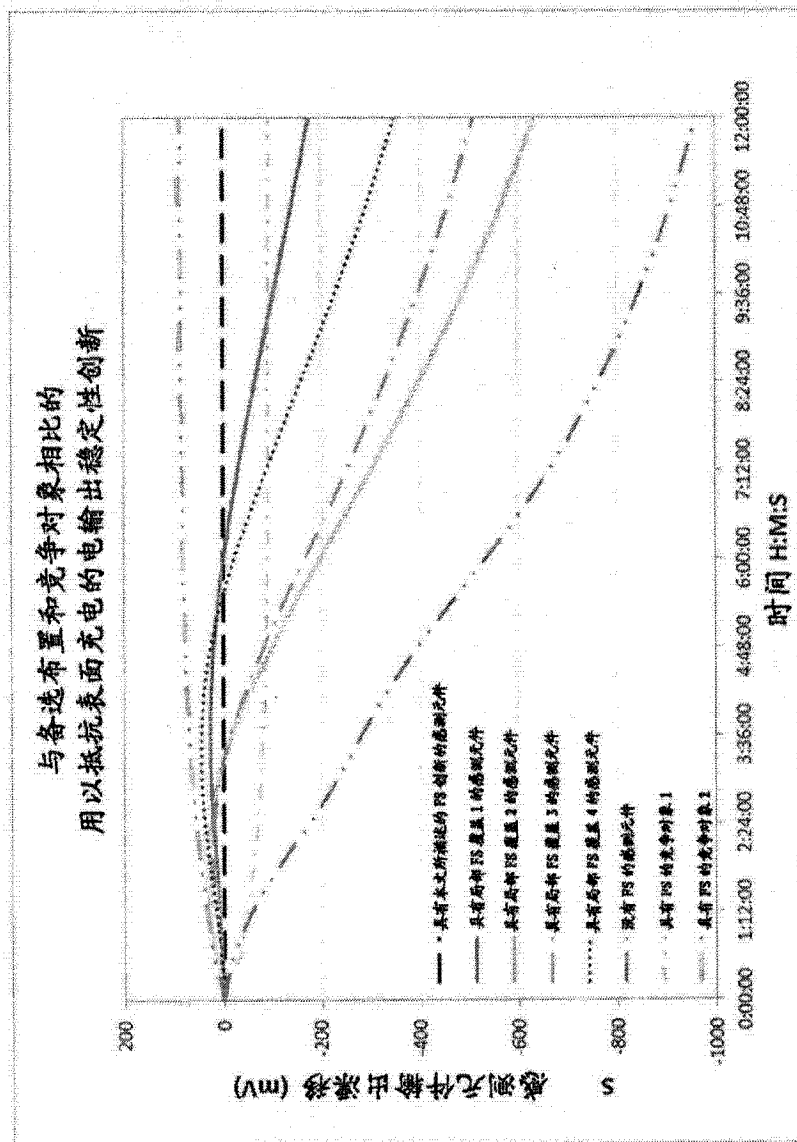


图 17