(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月5日(05.12.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/247481 A1

(51) 国際特許分類:
*H04N 23/60* (2023.01) *G06V 10/82* (2022.01)
*G06T 7/00* (2017.01) *H04N 23/12* (2023.01)

(21) 国際出願番号： PCT/JP2024/013809

(22) 国際出願日： 2024年4月3日(03.04.2024)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2023-087403 2023年5月29日(29.05.2023) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目１４番１号 Kanagawa (JP).

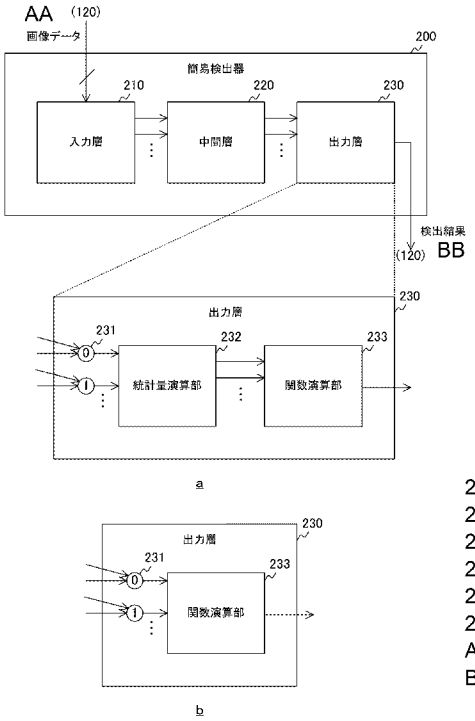
(72) 発明者: 宝玉 晋 (**HOGYOKU, Susumu**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 丸島 敏一 (**MARUSHIMA, Toshikazu**); 〒1600022 東京都新宿区新宿３－３－２ 京王新宿三丁目第二ビル ５Ｆ クラフト国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) **Title:** IMAGING DEVICE, IMAGING SYSTEM, AND IMAGING DEVICE CONTROL METHOD

(54) 発明の名称： 撮像装置、撮像システム、および、撮像装置の制御方法




200... Simple detector
210... Input layer
220... Intermediate layer
230... Output layer
232... Statistics calculation unit
233... Function calculation unit
AA ... Image data
BB ... Detection result

(57) **Abstract:** The present invention suppresses performance deterioration when sparsity is improved in an imaging device that uses a neural network. The imaging device includes a predetermined number of output-side neurons and a statistic calculation unit. In this imaging device, each of the output-side neurons generates an output signal each time a predetermined unit time elapses on the basis of an input signal from an intermediate layer. The statistic calculation unit calculates a statistic of an output signal generated within a predetermined frame period longer than the unit time, for each

WO 2024/247481 A1

[続葉有]

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

**(84)** 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告(条約第21条(3))

output-side neuron.

**(57)** 要約:ニューラルネットワークを用いる撮像装置において、スパース性を向上させた際の性能低下を抑制する。 撮像装置は、所定数の出力側ニューロンと、統計量演算部とを具備する。この撮像装置において、出力側ニューロンのそれぞれは、中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する。また、統計量演算部は、単位時間より長い所定のフレーム期間内に生成された出力信号の統計量を出力側ニューロンごとに演算する。

# 明　細　書

## 発明の名称 ：

# 撮像装置、撮像システム、および、撮像装置の制御方法

## 技術分野

[0001]　本技術は、撮像装置に関する。詳しくは、ニューラルネットワーク構造の撮像装置、撮像システム、および、撮像装置の制御方法に関する。

## 背景技術

[0002]　従来より、防犯、交通などの様々な分野において、モードを動的に切り替える撮像装置が用いられている。例えば、特徴検出モードにおいて低解像度の画像を撮像して被写体の特徴を検出し、特定の特徴を検出すると撮像モードに移行して高解像度の画像を撮像する撮像装置が提案されている（例えば、特許文献１参照。）。

## 先行技術文献

## 特許文献

[0003] 特許文献1：特開２０２１－１５０８１４号公報

## 発明の概要

## 発明が解決しようとする課題

[0004]　上述の従来技術では、特定の特徴を検出するまでは低解像度の画像を撮像することにより、常に高解像度の画像を撮像する場合と比較して消費電力の低減を図っている。しかしながら、特徴の検出にＳＮＮ（Spiking Neural Networks）などのニューラルネットワークを利用する場合、ニューロンのスパース性を向上させるほど、性能が低下してしまうという問題がある。

[0005]　本技術はこのような状況に鑑みて生み出されたものであり、ニューラルネットワークを用いる撮像装置において、スパース性を向上させた際の性能低下を抑制することを目的とする。

## 課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第１の側面は、中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する所定数の出力側ニューロンと、上記単位時間より長い所定のフレーム期間内に生成された上記出力信号の統計量を上記出力側ニューロンごとに演算する統計量演算部とを備える簡易検出器を具備する撮像装置、および、その制御方法である。これにより、スパース性を向上させた際の性能低下が抑制されるという作用をもたらす。

[0007] また、この第１の側面において、上記統計量のそれぞれを所定の関数に入力して得られた演算値を出力する関数演算部をさらに具備してもよい。これにより、演算値が検出結果として出力されるという作用をもたらす。

[0008] また、この第１の側面において、上記簡易検出器の検出結果に応じて上記フレーム期間の長さを制御する制御部をさらに具備してもよい。これにより、適切なフレーム期間が設定されるという作用をもたらす。

[0009] また、この第１の側面において、上記簡易検出器の検出結果に応じて上記簡易検出器内のニューロンの閾値を制御する制御部をさらに具備してもよい。これにより、ニューロンの発火率が制御されるという作用をもたらす。

[0010] また、この第１の側面において、画像データを生成する画像センサをさらに具備し、上記簡易検出器は、解析により上記画像データから所定の検出対象を検出してもよい。これにより、検出対象が検出されるという作用をもたらす。

[0011] また、この第１の側面において、上記簡易検出器より詳細な解析によって上記画像データから所定の検出対象を検出する詳細検出器と、上記詳細検出器と異なる解析により上記画像データから評価値を生成する評価器と、上記簡易検出器の検出結果に基づいて上記詳細検出器および評価器の動作を制御するルールを選択するルール選択部とをさらに具備してもよい。これにより、検出結果に基づいてルールが選択されるという作用をもたらす。

[0012] また、この第１の側面において、上記簡易検出器および上記詳細検出器は、ニューラルネットワーク回路内に配置されてもよい。これにより、ニュー

ラルネットワーク回路外の回路が削減されるという作用をもたらす。

[0013] また、この第１の側面において、上記簡易検出器、上記詳細検出器および上記評価器は、ニューラルネットワーク回路内に配置されてもよい。これにより、ニューラルネットワーク回路外の回路が削減されるという作用をもたらす。

[0014] また、この第１の側面において、上記簡易検出器の検出結果に基づいて上記画像センサの動作を制御する入力制御部をさらに具備してもよい。これにより、簡易検出器の処理量が低減するという作用をもたらす。

[0015] また、この第１の側面において、上記画像データと異なるセンサ信号を出力する環境センサをさらに具備し、上記ルール選択部は、上記センサ信号と上記簡易検出器の検出結果とに基づいて上記ルールを選択してもよい。これにより、ロバスト性が向上するという作用をもたらす。

[0016] また、この第１の側面において、上記簡易検出器は、画像データを生成する画像センサ内に配置されてもよい。これにより、画像センサ外の回路が削減されるという作用をもたらす。

[0017] また、この第１の側面において、上記簡易検出器内のニューロンは、スパイキングニューロンであってもよい。これにより、時間、空間ともに情報をスパース化することが可能になるという作用をもたらす。

[0018] また、本技術の第２の側面は、所定数の入力信号の加算値と帰還信号との差分を演算する差分演算器と、上記差分を積分して積分値を出力する積分器と、上記積分値が所定範囲外である場合には上記積分値を出力信号として出力する制限部と、上記出力信号と所定値とを比較して比較結果を供給する比較器と、上記比較結果を上記帰還信号に変換して帰還させる帰還部とをニューラルネットワーク内の複数のニューロンのうち少なくとも１つに配置した撮像装置である。これにより、スパース性を向上させた際の性能低下が抑制されるという作用をもたらす。

[0019] また、本技術の第３の側面は、中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する所定数の出力側ニューロンと、

上記単位時間より長い所定のフレーム期間内に生成された上記出力信号の統計量を上記出力側ニューロンごとに演算する統計量演算部とを備える簡易検出器と、上記簡易検出器の検出結果に基づいて画像を解析する解析装置とを具備する撮像システムである。これにより、スパース性を向上させた際のシステムの性能低下が抑制されるという作用をもたらす。

## 図面の簡単な説明

[0020] [図1]本技術の第１の実施の形態における撮像装置の一構成例を示すブロック図である。

[図2]本技術の第１の実施の形態における複数の撮像部を配置した場合の撮像装置のブロック図である。

[図3]本技術の第１の実施の形態における画像センサ以外の回路をプロセッサ内に配置した場合の撮像装置のブロック図である。

[図4]本技術の第１の実施の形態におけるＳＮＮ回路およびルーターの一構成例を示すブロック図である。

[図5]本技術の第１の実施の形態におけるコアの一構成例を示すブロック図である。

[図6]本技術の第１の実施の形態における簡易検出器のニューラルネットワーク構造の一例を示す図である。

[図7]本技術の第１の実施の形態におけるΔΣ型ニューロンの一構成例を示すブロック図である。

[図8]本技術の第１の実施の形態におけるΔΣ型ニューロンの入力信号および出力信号の一例を示す図である。

[図9]第１の比較例におけるΔΣ型ニューロンの一構成例を示すブロック図である。

[図10]第１の比較例と本技術の第１の実施の形態とにおけるサイン波を入力した場合の出力信号および比較結果の波形の一例を示すグラフである。

[図11]第１の比較例と本技術の第１の実施の形態とにおけるスパース信号を入力した場合の出力信号および比較結果の波形の一例を示すグラフである。

[図12]第１の比較例と本技術の第１の実施の形態とにおける定常信号を入力した場合の出力信号および比較結果の波形の一例を示すグラフである。

[図13]本技術の第１の実施の形態と第２の比較例とにおける簡易検出器の一構成例を示すブロック図である。

[図14]本技術の第１の実施の形態における出力側ニューロンの出力値の一例を示す図である。

[図15]第２の比較例における出力フォーマットの一例を示す図である。

[図16]本技術の第１の実施の形態における出力フォーマットの一例を示す図である。

[図17]本技術の第１の実施の形態における解析装置の動作の一例を示すフローチャートである。

[図18]本技術の第１の実施の形態の第１の変形例における撮像部の一構成例を示すブロック図である。

[図19]本技術の第２の実施の形態における撮像装置の一構成例を示すブロック図である。

[図20]本技術の第３の実施の形態における撮像装置の一構成例を示すブロック図である。

[図21]本技術の第３の実施の形態における解析装置の動作の一例を示すフローチャートである。

[図22]本技術の第４の実施の形態における撮像装置の一構成例を示すブロック図である。

[図23]本技術の第５の実施の形態における撮像装置の一構成例を示すブロック図である。

[図24]本技術の第５の実施の形態における画像センサの積層構造の一例を示す図である。

[図25]本技術の第６の実施の形態における撮像装置の一構成例を示すブロック図である。

[図26]車両制御システムの概略的な構成例を示すブロック図である。

[図27]撮像部の設置位置の一例を示す説明図である。

## 発明を実施するための形態

[0021] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

１．第１の実施の形態（フレーム期間内の統計量を演算する例）

２．第２の実施の形態（フレーム期間内の統計量を演算する簡易検出器、詳細検出器および評価器をＳＮＮ回路内に設けた例）

３．第３の実施の形態（フレーム期間内の統計量を演算し、入力制御部が画像センサを制御する例）

４．第４の実施の形態（フレーム期間内の統計量を演算する簡易検出器および詳細検出器をＳＮＮ回路内に設けた例）

５．第５の実施の形態（フレーム期間内の統計量を演算する簡易検出器、詳細検出器を画像センサ内に設けた例）

６．第６の実施の形態（フレーム期間内の統計量を演算する簡易検出器の検出結果とセンサ信号とに基づいてルールを選択する例）

７．移動体への応用例

[0022] ＜１．第１の実施の形態＞

［撮像装置の構成例］

図１は、本技術の実施の形態における撮像装置１００の一構成例を示すブロック図である。この撮像装置１００は、画像データを撮像する装置であり、撮像部１１０および解析装置１３０を備える。撮像部１１０は、画像センサ１２０および簡易検出器２００を備える。

[0023] 画像センサ１２０は、光電変換により画像データを生成するものである。この画像センサ１２０は、例えば、画素アドレスごとに光量が変化したか否かを判定し、判定結果を配列したデータを画像データとして生成する。このようなセンサは、ＥＶＳ（Event-based Vision Sensor）またはＤＶＳ（Dynamic Vision Sensor）と呼ばれる。ＥＶＳを用いることにより、簡易検出器２００の入力がスパースとなり、その入力が有意な周期変化を生じた場合にも

簡易検出器２００内でさらにスパース化させることができる。

[0024] なお、画像センサ１２０は、ＥＶＳに限定されず、画素ごとに光量に応じた階調信号を生成し、それらを配列した画像データを生成することもできる。階調信号を生成する場合、画像センサ１２０は、画素ごとにアナログ信号を生成してＡＤ（Analog to Digital）変換器でデジタル信号に変換する。あるいは、画像センサ１２０は、画素ごとにＳＰＡＤ（Single-Photon Avalanche Diode）を備え、ＳＰＡＤからのパルス信号を計数してデジタル信号を生成する。

[0025] また、画像センサ１２０は、簡易検出器２００の検出結果に基づいて画像データの出力先を、簡易検出器２００および解析装置１３０のいずれかに切り替える。

[0026] なお、画像センサ１２０は、簡易検出器２００の検出結果に基づいて生成する画像データの解像度を変更することもできる。解像度は、画素加算や間引き読出しなどにより変更される。この場合、例えば、画像センサ１２０は、簡易検出器２００への画像データの解像度を低くし、解析装置１３０への画像データの解像度を高くする。

[0027] 簡易検出器２００は、解析により画像データから所定の検出対象を検出するものである。この簡易検出器２００の機能は、例えば、ＳＮＮ回路５００にハードウェア実装される。なお、ＳＮＮ回路５００は、特許請求の範囲に記載のニューラルネットワーク回路の一例である。

[0028] 簡易検出器２００において、例えば、人物や、特定の予備動作が検出対象として設定される。簡易検出器２００は、検出対象（人物など）の有無を検出し、検出結果を解析装置１３０および画像センサ１２０に供給する。画像センサ１２０は、その検出結果が所定値Ｐであった場合に、画像データの出力先を解析装置１３０に変更する。ここで、Ｐは、１つに限定されず、$Ｐ_0$や$Ｐ_1$など、２つ以上であってもよい。$Ｐ_0$や$Ｐ_1$のそれぞれには、検出対象が割り当てられる。検出結果が所定値Ｐであることは、その値に対応する検出対象が検出されたことを示す。

[0029] 解析装置１３０は、入力制御部１３１、ルール選択部１３２、詳細検出器１３３および評価器１３４を備える。

[0030] 入力制御部１３１は、解析装置１３０の外部と、ルール選択部１３２、詳細検出器１３３および評価器１３４との間でデータを送受信するものである。この入力制御部１３１は、簡易検出器２００からの検出結果をルール選択部１３２に供給する。また、入力制御部１３１は、画像センサ１２０からの画像データを詳細検出器１３３および評価器１３４の少なくとも一方に供給する。また、入力制御部１３１は、詳細検出器１３３からの検出結果をルール選択部１３２に供給し、詳細検出器１３３や評価器１３４からのログやアラートを外部のサーバなどに送信する。

[0031] ルール選択部１３２は、簡易検出器２００の検出結果に基づいて、詳細検出器１３３および評価器１３４の動作を制御するルールを選択するものである。例えば、「詳細検出器１３３で特定の検出対象が検出された場合に、評価器１３４を起動する」や、「評価器１３４で所定の評価値が得られた場合にアラートを外部に出力する」などの各種のルールが想定される。ルール選択部１３２は、それらのうち選択したルールに従って、詳細検出器１３３および評価器１３４の動作を制御する。

[0032] 例えば、あるルールにおいてルール選択部１３２は、簡易検出器２００の検出結果が所定値Ｐでない場合に詳細検出器１３３および評価器１３４の動作を停止させる。一方、簡易検出器２００の検出結果が所定値Ｐである場合にルール選択部１３２は、評価器１３４を停止させたままで、詳細検出器１３３に解析を開始させる。そして、詳細検出器１３３の検出結果が所定値Ｑであった場合にルール選択部１３２は、評価器１３４に解析を開始させる。ここで、Ｑは、１つに限定されず、$Q_0$や$Q_1$など、２つ以上であってもよい。検出結果が所定値Ｑであることは、その値に対応する検出対象が検出されたことを示す。

[0033] 詳細検出器１３３は、簡易検出器２００よりも詳細な解析により画像データから所定の検出対象を検出するものである。例えば、人物の有無、人数、

特定の動作の有無、画像内の人の場所などが検出対象として設定される。さらに、詳細検出器１３３は、人物を検出した際に、特定の個人であるか否かを検出することもできる。詳細検出器１３３は、これらの解析を、１枚の画像データに対して行ってもよいし、連続して撮像された複数の画像データを含む動画に対して行ってもよい。

[0034] 詳細検出器１３３は、検出結果を入力制御部１３１に出力する。また、詳細検出器１３３は、特定の個人を検出した際に撮影時刻を含むログを生成し、入力制御部１３１に出力することができる。

[0035] 評価器１３４は、詳細検出器１３３と異なる解析により画像データから評価値を生成するものである。この評価器１３４は、例えば、一人以上の人物がどのような動作を行っているかや、どのような状態であるかを解析し、その結果を示す評価値を生成する。評価器１３４は、これらの解析を、１枚の画像データに対して行ってもよいし、動画に対して行ってもよい。

[0036] 例えば、あるルールにおいて評価器１３４は、評価値が所定値Ｒである場合に、撮影時刻を含むログや、アラートを入力制御部１３１に出力する。ここで、Ｒは、１つに限定されず、$Ｒ_0$や$Ｒ_1$など、２つ以上であってもよい。評価値が所定値Ｐであることは、その値に対応する解析対象が検出されたことを示す。

[0037] 上述したように、簡易検出器２００が継続的に検出対象の検出を行い、検出対象が検出されると詳細検出器１３３や評価器１３４を動作させるシステムは、Ａｌｗａｙｓ－ＯＮシステムと呼ばれる。Ａｌｗａｙｓ　ＯＮシステムにより、常に詳細検出器１３３や評価器１３４を動作させる場合と比較して、性能を維持しつつ、消費電力を低減することができる。

[0038] なお、同図では、１つの装置内に撮像部１１０や解析装置１３０を配置しているが、この構成に限定されない。これらを複数の装置に分散して配置することもできる。また、撮像部１１０や解析装置１３０を配置したシステムは、特許請求の範囲に記載の撮像システムの一例である。

[0039] また、同図では、１つの撮像部１１０を配置しているが、この構成に限定

されない。図２に例示するように、撮像部１１０－１、１１０－２などの複数の撮像部を配置することもできる。

[0040] また、図３に例示するように、１個のプロセッサ６００内に、簡易検出器２００および解析装置１３０を配置することもできる。

[0041] ［ＳＮＮ回路の構成例］

図４は、本技術の第１の実施の形態におけるＳＮＮ回路５００の実装例を示す図である。ＳＮＮ回路５００は、例えば、入出力インターフェース５６０およびマルチコアアレイ５７０を備える。

[0042] 入出力インターフェース５６０は、外部とマルチコアアレイ５７０との間でデータを送受信するものである。この入出力インターフェース５６０は、画像センサ１２０からの画像データをマルチコアアレイ５７０に供給し、マルチコアアレイ５７０からの検出結果を解析装置１３０に供給する。

[0043] マルチコアアレイ５７０には、複数のコア５９０が二次元格子状に配列される。それぞれのコア５９０に隣接してルーター５８０が配置される。

[0044] ルーター５８０は、データの経路を制御するものである。このルーター５８０は、例えば、ＦＩＦＯ（First In, First Out）メモリ５８１乃至５８５と、アービタ５８６とを備える。同図における「Ｅ」は、着目したルーター５８０の東方向を示し、「Ｓ」は、南方向を示す。「W」は西方向を示し、「Ｎ」は、北方向を示す。「Ｌ」は、ルーター５８０に隣接するコア５９０への方向を示す。

[0045] ＦＩＦＯメモリ５８１は、東方向からのデータを先入れ先出し方式で保持し、アービタ５８６にリクエストを出力する。ＦＩＦＯメモリ５８２は、南方向からのデータを先入れ先出し方式で保持し、アービタ５８６にリクエストを出力する。ＦＩＦＯメモリ５８３は、西方向からのデータを先入れ先出し方式で保持し、アービタ５８６にリクエストを出力する。ＦＩＦＯメモリ５８４は、北方向からのデータを先入れ先出し方式で保持し、アービタ５８６にリクエストを出力する。ＦＩＦＯメモリ５８５は、隣接するコア５９０からのデータを先入れ先出し方式で保持し、アービタ５８６にリクエストを

出力する。

[0046] アービタ５８６は、ＦＩＦＯメモリ５８１乃至５８５のそれぞれからのリクエストを調停し、応答を返す。応答のあった際にＦＩＦＯメモリは、アービタ５８６を介して、東西南北と隣接するコア５９０とのいずれかにデータを出力する。

[0047] 図５は、本技術の第１の実施の形態におけるコア５９０の一構成例を示すブロック図である。コア５９０は、コアルーター５９１、ニューロンＩ／Ｏ（Input/Output）５９２、積和ユニット５９３、ワークメモリ５９４、膜電位メモリ５９５およびＬＩＦ（Leaky Integrate and Fire）ユニット５９６を備える。

[0048] コアルーター５９１は、隣接するルーター５８０からのデータをニューロンＩ／Ｏ５９２に供給し、ＬＩＦユニット５９６からのデータを隣接するルーター５８０に供給する。

[0049] 積和ユニット５９３は、ワークメモリ５９４を用いて、ニューロンＩ／Ｏ５９２からのデータを積分する。膜電位メモリ５９５は、積分により得られた膜電位を保持する。ＬＩＦユニット５９６は、膜電位が所定の閾値を超えて発火した（言い換えれば、スパイクが生じた）か否かを判断し、その結果をコアルーター５９１に供給する。

[0050] 図６は、本技術の第１の実施の形態における簡易検出器２００のニューラルネットワーク構造の一例を示す図である。同図におけるａは、ニューラルネットワーク構造の一例を示し、同図におけるｂは、同図におけるａのうち２層の構造の一例を示す。同図におけるｂの丸印は、ニューロンを示す。

[0051] 同図におけるａに例示するように、簡易検出器２００内のニューラルネットワークは、例えば、ＣＮＮ（Convolutional Neural Network）であり、畳み込み層２１１および２１２や、プーリング層２１３などの多層から構成される。最初の畳み込み層２１１内のニューロンのそれぞれには、画像データ７００内の１つ以上の画素の各画素信号が入力される。なお、ニューラルネットワークは、ＣＮＮに限定されない。

[0052] 同図におけるｂに例示するように、例えば、畳み込み層２１２に、所定数のΔΣ型ニューロン３００が配列される。同図では、記載を簡易にするため、チャネル方向を割愛して２次元表記しているが、３次元表記する場合も同様である。

[0053] 同図におけるｂに例示するように、ニューラルネットワークには、１つ以上のΔΣ型ニューロン３００を含む複数のニューロンが配列される。これらのニューロンとして、例えば、ＳＮＮにおけるスパイキングニューロンが用いられる。なお、ＡＮＮ（Artificial Neural Network）における一般的なニューロンを用いることもできる。スパイキングニューロンと、一般的なニューロンとを組み合わせることもできる。

[0054] ［ΔΣ型ニューロンの構成例］

図７は、本技術の第１の実施の形態におけるΔΣ型ニューロン３００の一構成例を示すブロック図である。このΔΣ型ニューロン３００は、差分演算器３１０、積分器３２０、制限部３３０、比較器３４０および帰還部３５０を備える。

[0055] 差分演算器３１０には、所定数の入力信号の合計と、帰還部３５０からの帰還信号Ｅとの差分Ｂを演算し、積分器３２０に供給するものである。例えば、前段のニューロンの出力を$in_0$、$in_1$および$in_2$とし、重みを$\omega_0$、$\omega_1$および$\omega_2$として、$in_0\times\omega_0$、$in_1\times\omega_1$および$in_2\times\omega_2$が入力信号として入力される。

[0056] 積分器３２０は、差分Ｂを積分し、積分値Ｃを制限部３３０に供給するものである。

[0057] 制限部３３０は、積分値Ｃが所定の制限範囲外である場合には、その値を出力信号ＯＵＴとして後段のプーリング層２１３および比較器３４０に出力するものである。例えば、制限範囲の上限閾値を$Th_0$とし、下限閾値を$Th_1$とする。制限部３３０は、積分値Ｃが$Th_0$以上、かつ、$Th_1$以下であれば、「０」の出力信号ＯＵＴを出力する。出力信号ＯＵＴが「０」であることは、有意な出力信号が出力されず、制限されることを意味する。一方、積分

値ＣがＴｈ$_0$未満、または、積分値ＣがＴｈ$_1$より大きい場合、制限部３３０は、積分値Ｃをそのまま出力信号ＯＵＴとして出力する。

[0058] 比較器３４０は、出力信号ＯＵＴと所定の比較閾値ＴＨとを比較し、比較結果Ｄを帰還部３５０に供給するものである。例えば、ＴＨに「０」が設定され、比較器３４０は、出力信号ＯＵＴがＴＨより大きい場合に「１」を比較結果として出力し、出力信号ＯＵＴがＴＨ以下の場合に「０」を比較結果として出力する。

[0059] 帰還部３５０は、比較結果Ｄを帰還信号Ｅに変換して差分演算器３１０に帰還させるものである。例えば、帰還部３５０は、比較結果Ｄが「０」より大きい場合に、「－１」の帰還信号Ｅを出力し、比較結果Ｄが「０」である場合に、「１」の帰還信号Ｅを出力する。

[0060] 上述のΔΣ型ニューロン３００は、所定の処理周波数のクロック信号に同期して、一定時間ごとに出力信号ＯＵＴを演算して出力する。上述の構成において、積分値Ｃの時間微分は、例えば、次の式により表される。

$$dC/dt = -(C-a)/T + \Sigma(\omega j \times inj) - \Delta(out) \quad \cdots \text{式}1$$

上式において、ｔは時間を示し、ａは係数を示す。Ｔは時定数を示し、Δ（）は、比較器３４０の比較結果を示す。

[0061] また、出力信号ＯＵＴの値は、次の式により表される。

$$OUT = f(C) \quad \cdots \text{式}2$$

上式において、ｆ（）は、制限部３３０の活性化関数を示す。

[0062] また、ΔΣ型ニューロン３００の入力信号および出力信号は、いずれもデジタル信号である。なお、入力信号がアナログ信号で、出力信号がデジタル信号であってもよい。この場合、帰還部３５０として、１ビットＤＡＣ（Digital to Analog Converter）などが用いられる。また、入力信号および出力信号がいずれもアナログ信号であってもよい。

[0063] 図８は、本技術の第１の実施の形態におけるΔΣ型ニューロン３００の入力信号および出力信号の一例を示す図である。同図におけるａは、時間の経

過に伴う入力信号の軌跡の一例を示し、同図におけるｂは、出力信号の軌跡の一例を示す。

[0064] 同図におけるａおよびｂに例示するように、単位時間ごとに入力信号が入力され、出力信号が演算される。これらの入力信号および出力信号は、例えば、ｎ（ｎは、整数）ビットのスパイク信号である。このようなニューロンは、スパイキングニューロンと呼ばれる。なお、ΔΣ型ニューロン３００は、スパイキングニューロンに限定されず、入力信号および出力信号がスパイク信号でない、一般的なニューロンであってもよい。

[0065] ここで、制限部３３０の無い、一般的なΔΣ型ニューロンを第１の比較例として想定する。

[0066] 図９は、第１の比較例におけるΔΣ型ニューロンの一構成例を示すブロック図である。同図に例示するように、第１の比較例では、制限部３３０が配置されず、積分値がそのまま出力信号ＯＵＴとして出力されるとともに比較器３４０に入力される。この第１の比較例においては、ニューロンの発火率は、比較器３４０の比較閾値ＴＨにより制御される。比較閾値ＴＨを高くすると、発火率が低減し、その分、スパース性を向上させることができる。

[0067] ここで、前述のＡｌｗａｙｓ　ＯＮシステムでは、画像センサ１２０からの入力も含めて、可能な限り、時空間の両方に対してデータをスパースにすることで、Ａｌｗａｙｓ　ＯＮシステムをより効率的に動作させることができる。

[0068] また、ＡＮＮでは、処理周波数を変更することで時間方向にのみ処理をスパース化することができるが、ＳＮＮでは、ニューロンのそれぞれが不要な情報を送信しないようにすることにより、時間、空間ともに情報をスパース化することができる。ＡＮＮと異なり、ＳＮＮでは、空間的なスパース化が可能であるため、処理周波数を維持しつつ、低速ＡＮＮと同程度のスパース性を得ることができる。

[0069] したがって、ＳＮＮを簡易検出器２００として用いることにより、処理周波数の維持と、処理の効率化との両立を図ることができる。

[0070] ただし、スパース性と性能との間にはトレードオフの関係がある。第１の比較例では、ニューロンのそれぞれの比較閾値ＴＨを高くすると、ニューロンの発火率が低減し、スパース性が向上するものの、伝達する情報量が不十分となり、解析結果のエラーが増大してしまう。

[0071] この第１の比較例では、制御する閾値が比較閾値ＴＨのみであるのに対し、制限部３３０を設けたΔΣ型ニューロン３００では、比較閾値ＴＨと、制限部３３０の閾値（上限閾値および下限閾値）との２種類の閾値を制御することができる。この構成では、下限閾値から上限閾値までの制限範囲を広くすることにより、スパース性を向上させることができる。その一方で、比較閾値ＴＨを低くすることにより、情報ロスを最小限に抑制することができる。このため、積分値Ｃを直接出力するのでなく、制限部３３０を通して出力することにより、スパース性を高くした際の情報のロスを最小限に抑制することができる。これにより、スパース性の向上時の性能低下を抑制することができる。

[0072] 図１０は、第１の比較例と本技術の第１の実施の形態とにおけるサイン波を入力した場合の出力信号および比較結果の波形の一例を示すグラフである。同図におけるａは、第１の比較例のニューロンにサイン波を入力した場合の入力信号および出力信号の波形の一例であり、同図におけるｂは、その場合の入力信号および比較結果の波形の一例である。

[0073] また、同図におけるｃは、制限部３３０付のΔΣ型ニューロン３００にサイン波を入力した場合の入力信号および出力信号の波形の一例であり、同図におけるｄは、その場合の入力信号および比較結果の波形の一例である。

[0074] 同図におけるａからｄの点線は入力信号の波形を示す。同図におけるａの実線は、出力信号（すなわち、積分値）の波形を示し、同図におけるｂの実線は、比較結果の波形を示す。同図におけるｃの実線は、制限部３３０からの出力信号の波形を示し、同図におけるｄの実線は、比較結果の波形を示す。図１１および図１２についても同様である。

[0075] 図１０におけるａからｄに例示するように、制限部３３０を設けた構成で

は、第１の比較例と比較してサイン波などの周期性を持つ情報に対しては圧縮率が高く、かつ、情報のロスも少なくなる。なお、複雑に変動する入力に対しては、情報ロスが大きくなる点には留意する。

[0076] 図１１は、第１の比較例と本技術の第１の実施の形態とにおけるスパース信号を入力した場合の出力信号および比較結果の波形の一例を示すグラフである。同図におけるａは、第１の比較例のニューロンにスパース信号を入力した場合の入力信号および出力信号の波形の一例であり、同図におけるｂは、その場合の入力信号および比較結果の波形の一例である。

[0077] また、同図におけるｃは、制限部３３０付のΔΣ型ニューロン３００にスパース信号を入力した場合の入力信号および出力信号の波形の一例であり、同図におけるｄは、その場合の入力信号および比較結果の波形の一例である。

[0078] 同図におけるａからｄに例示するように、制限部３３０を設けた構成では、スパース信号を入力した際の圧縮率は、第１の比較例と殆ど変わらない。

[0079] 図１２は、第１の比較例と本技術の第１の実施の形態とにおける定常信号を入力した場合の出力信号および比較結果の波形の一例を示すグラフである。同図におけるａは、第１の比較例のニューロンに定常信号を入力した場合の入力信号および出力信号の波形の一例であり、同図におけるｂは、その場合の入力信号および比較結果の波形の一例である。

[0080] また、同図におけるｃは、制限部３３０付のΔΣ型ニューロン３００に定常信号を入力した場合の入力信号および出力信号の波形の一例であり、同図におけるｄは、その場合の入力信号および比較結果の波形の一例である。

[0081] 同図におけるａからｄに例示するように、制限部３３０を設けた構成では、定常信号を入力した際の圧縮率は、第１の比較例と殆ど変わらない。

[0082] 次に、簡易検出器２００のニューラルネットワーク内の出力層の出力フォーマットについて説明する。

[0083] 図１３は、本技術の第１の実施の形態と第２の比較例とにおける簡易検出器２００の一構成例を示すブロック図である。同図におけるａは、第１の実

施の形態における簡易検出器２００の一構成例を示すブロック図である。

[0084] 簡易検出器２００内のニューラルネットワークは、入力層２１０、中間層２２０および出力層２３０を備える。入力層２１０は、画像センサ１２０からの画像データを処理し、中間層２２０にスパイク信号の配列を供給するものである。中間層２２０は、スパイク信号の配列を処理し、出力層２３０にスパイク信号の配列を供給するものである。この出力層２３０は、所定数の出力側ニューロン２３１と、統計量演算部２３２と、関数演算部２３３とを備える。

[0085] 出力側ニューロン２３１のそれぞれは、中間層からの入力信号に基づいて単位時間が経過するたびに出力信号を生成し、統計量演算部２３２に供給するものである。出力側ニューロン２３１の個数をＭ（Ｍは整数）個とすると、Ｍ個の出力信号の配列が単位時間ごとに出力される。単位時間の長さは、例えば、１ミリ秒である。

[0086] 統計量演算部２３２は、単位時間より長い所定のフレーム期間内に生成された出力信号の統計量を出力側ニューロン２３１ごとに演算するものである。統計量として、最大値、和や平均値が演算される。統計量演算部２３２は、Ｍ個の統計量の配列をＬｏｇｉｔとして関数演算部２３３に供給する。

[0087] 関数演算部２３３は、Ｌｏｇｉｔを所定の関数（ソフトマックス関数など）に入力して得られた解の値（言い換えれば、演算値）を検出結果として解析装置１３０へ出力するものである。

[0088] ここで、統計量演算部２３２を配置しない構成を第２の比較例として想定する。同図におけるｂは、第２の比較例における出力層２３０の一構成例を示すブロック図である。第２の比較例では、出力側ニューロン２３１の出力信号の配列がＬｏｇｉｔとして、関数演算部２３３に入力される。

[0089] なお、同図では、関数演算部２３３が解を検出結果として出力しているが、この構成に限定されない。後述するように、簡易検出器２００は、解を演算せず、統計量の配列（Ｌｏｇｉｔ）を解析装置１３０に出力することもできる。

[0090] 図１４は、本技術の第１の実施の形態における出力側ニューロン２３１の出力値の一例を示す図である。同図におけるａは、ある時刻ｔの出力側ニューロン２３１ごとの出力値の一例を示す図である。例えば、８個の出力側ニューロン２３１が配列され、それぞれの識別番号を「０」から「７」とする。同図におけるａの丸印は、出力側ニューロン２３１を示す。また、それらのニューロンの出力値は、例えば、ｎビットのスパイク値である。

[0091] 同図におけるｂは、出力側ニューロン２３１ごとの出力値を時系列順に示す図である。同図におけるｂに例示するように、８個の出力側ニューロン２３１のそれぞれは、単位時間ごとに出力値（スパイク値など）を出力する。同図におけるｂの括弧内の数値は、出力側ニューロン２３１の識別番号を示す。

[0092] 図１５は、第２の比較例における出力フォーマットの一例を示す図である。時刻$t_9$において、８個の出力値の配列（すなわち、Ｌｏｇｉｔ）が関数演算部２３３に入力される。関数演算部２３３は、例えば、Ｌｏｇｉｔのうち最も大きい出力値に対応する出力側ニューロン２３１の識別番号を解として出力する。時刻$t_{10}$以降においても単位時間ごとに、同様の処理が繰り返し実行される。

[0093] 第２の比較例では、ＳＮＮにおいてスパイク信号のスパース性を時間方向に向上させると、関数演算部２３３が解を演算する際にゼロ情報が多くなるため、適切な解を得られなくなるおそれがある。

[0094] 例えば、時刻$t_9$から$t_{20}$までの期間内において、「７」が正しい解であるものと仮定すると、時刻$t_{13}$で関数演算部２３３は「０」を誤って出力してしまう。時刻$t_{17}$、$t_{18}$や、$t_{20}$においても識別番号が「７」の出力側ニューロン２３１の出力値が最大とならず、誤った解が出力される。

[0095] 適切な解を得るには、非ゼロの情報を十分な長時間に亘って出力層２３０が蓄積すればよいが、この場合、簡易検出器２００の出力頻度が低下し、遅延が増大してしまう。また、後段の解析装置１３０の評価も遅延したり、不正確になったりするため、好ましくない。

[0096] 図１６は、本技術の第１の実施の形態における出力フォーマットの一例を示す図である。同図に例示するように、第１の実施の形態では、単位時間より長いフレーム期間（４×単位時間など）が設定される。統計量演算部２３２は、フレーム期間内に生成された出力信号の統計量（最大値など）を出力側ニューロン２３１ごとに演算する。例えば、時刻$t_9$から$t_{12}$を含むフレーム期間内において、識別番号「７」の出力側ニューロン２３１は４つの出力値を順に出力する。これらの最大値が「８」である場合、統計量演算部２３２は、そのニューロンの統計量として「８」を取得する。統計量演算部２３２は、他のニューロンについても統計量を求め、８個の統計量の配列をＬｏｇｉｔとして関数演算部２３３に供給する。次の時刻$t_{13}$から$t_{16}$を含むフレーム期間においても同様の処理が行われる。関数演算部２３３は、そのＬｏｇｉｔのうち最も大きい出力値に対応する出力側ニューロン２３１の識別番号を解として出力する。

[0097] 第２の比較例では、時刻$t_{13}$で誤った解が出力されていたが、同図に例示するように、出力層２３０は、統計量を演算することにより、その$t_{13}$を含むフレーム期間において、正しい解である「７」を出力することができる。時刻$t_{17}$、$t_{18}$、$t_{20}$においても同様に、出力層２３０は、正しい解を出力することができる。

[0098] 同図に例示するように統計量の演算により、時間軸方向にスパース性を向上させた際に、誤った解の出力を抑制することができる。また、非ゼロの情報を長時間に亘って蓄積する必要が無くなるため、第２の比較例と比較して、出力頻度の低下や遅延の増大を抑制することができる。これにより、スパース性を向上させた際の性能の低下を抑制することができる。

[0099] ［解析装置の動作例］

図１７は、本技術の第１の実施の形態における解析装置１３０の動作の一例を示すフローチャートである。この動作は、例えば、簡易検出器２００が検出結果を出力したときに開始される。

[0100] ルール選択部１３２は、簡易検出器２００の検出結果が所定値Ｐである（

言い換えれば、所定の検出対象が検出された）か否かを判断する（ステップＳ９０１）。検出結果がＰでない場合（ステップＳ９０１：Ｎｏ）、ルール選択部１３２は、ステップＳ９０１に戻る。

[0101] 一方、検出結果がＰである場合（ステップＳ９０１：Ｙｅｓ）、ルール選択部１３２は、検出結果に基づいてルールを選択し、例えば、そのルールに基づいて詳細検出器１３３を起動する（ステップＳ９０２）。

[0102] ルール選択部１３２は、詳細検出器の検出結果が所定値Ｑであるか否かを判断する（ステップＳ９０３）。検出結果がＱでない場合（ステップＳ９０３：Ｎｏ）、ルール選択部１３２は、ステップＳ９０１以降を繰り返す。

[0103] 一方、検出結果がＱである場合（ステップＳ９０３：Ｙｅｓ）、ルール選択部１３２は、例えば、評価器１３４を起動し、その評価値が所定値Ｒであるか否かを判断する（ステップＳ９０４）。評価値がＲでない場合（ステップＳ９０４：Ｎｏ）、ルール選択部１３２は、ステップＳ９０１以降を繰り返す。

[0104] 一方、評価値がＲである場合（ステップＳ９０４：Ｙｅｓ）、評価器１３４は、ログを記録し、アラートを出力し（ステップＳ９０５）、解析装置１３０は、解析のための動作を終了する。

[0105] 上述のステップＳ９０３乃至Ｓ９０５に表したルールは、ステップＳ９０２で選択したルールの一例である。ルールの内容は、同図に例示したものに限定されない。例えば、ルール選択部１３２は、検出結果がＰである場合に詳細検出器１３３および評価器１３４の一方のみを起動してもよい。あるいは、評価器１３４は、ステップＳ９０５でアラートの出力のみを行ってもよい。

[0106] このように、本技術の第１の実施の形態によれば、統計量演算部２３２が、フレーム期間内に生成された出力信号の統計量を出力側ニューロン２３１ごとに演算するため、スパース性を向上させた際に誤った解による性能の低下を抑制することができる。

[0107] また、積分値が所定範囲外である場合に積分値を出力信号として出力する

制限部３３０をΔΣ型ニューロン３００内に設けたため、スパース性を向上させた際の情報のロスを最小限に抑制することができる。

[0108] ［変形例］

上述の第１の実施の形態では、統計量演算部２３２が、フレーム期間内の統計量を演算していたが、フレーム期間を可変にすることもできる。この第１の実施の形態の撮像装置１００は、簡易検出器２００の出力に応じてフレーム期間の長さを制御する点において第１の実施の形態と異なる。

[0109] 図１８は、本技術の第１の実施の形態の第１の変形例における撮像部１１０の一構成例を示すブロック図である。この第１の実施の形態の第１の変形例における撮像部１１０は、制御部５１０をさらに備える点において第１の実施の形態と異なる。制御部５１０は、例えば、ＳＮＮ回路５００内に設けられる。

[0110] 制御部５１０は、簡易検出器２００の検出結果（すなわち、関数演算部２３３の解）に応じてフレーム期間の長さを制御するものである。例えば、制御部５１０は、解が所定の設定値より小さい場合にフレーム期間を所定値より短くし、解が設定値以上の場合にフレーム期間を所定値より長くする。

[0111] なお、簡易検出器２００はＬｏｇｉｔを出力することもできる。この場合、例えば、制御部５１０はＬｏｇｉｔから解を求め、その解に応じてフレーム期間を制御する。

[0112] フレーム期間（言い換えれば、フレームレート）を可変にすることにより、簡易検出器２００の出力がスパースな時間帯には簡易検出器２００の出力を実質的に間引くような効果が得られる。

[0113] また、制御部５１０は、簡易検出器２００の出力頻度が高い場合、重要な情報を受信しているとして解析装置１３０の動作周波数を高くし、システム全体が必要な動作を行うように効率化することもできる。

[0114] また、制御部５１０は、簡易検出器２００の検出結果（解またはＬｏｇｉｔ）に応じて、簡易検出器２００内のニューロンの閾値を制御することもできる。例えば、制御部５１０は、解が設定値より大きい時間帯に閾値を大き

くし、解が設定値以下の時間帯に閾値を小さくして簡易検出器２００の出力を低減させる。前述のΔΣ型ニューロン３００の場合、比較閾値と、制限範囲の上限閾値および下限閾値とのそれぞれが制御される。

[0115] なお、上述のフレーム期間などの制御をＳＮＮ回路５００内の制御部５１０で行っているが、この構成に限定されない。ＳＮＮ回路５００の外部、例えば、入力制御部１３１がフレーム期間などの制御を行うこともできる。

[0116] このように、本技術の第１の実施の形態の変形例によれば、制御部５１０が、簡易検出器２００の検出結果に応じてフレーム期間の長さを制御するため、検出結果に応じた適切なフレームレートを設定することができる。

[0117] ＜２．第２の実施の形態＞

上述の第１の実施の形態では、ＳＮＮ回路５００内に簡易検出器２００を設けていたが、さらに詳細検出器１３３および評価器１３４を設けることもできる。この第２の実施の形態における撮像装置１００は、ＳＮＮ回路５００内に簡易検出器２００、詳細検出器１３３および評価器１３４を設けた点において第１の実施の形態と異なる。

[0118] 図１９は、本技術の第２の実施の形態における撮像装置１００の一構成例を示すブロック図である。この第２の実施の形態における撮像装置１００は、画像センサ１２０、制御ＣＰＵ（Central Processing Unit）１４０およびＳＮＮ回路５００を備える。

[0119] ＳＮＮ回路５００のマルチコアアレイ５７０は複数の領域に分割され、それらの領域により簡易検出器２００、詳細検出器１３３および評価器１３４の機能が割り当てられる。なお、同図においてルーターおよび入出力インターフェースは省略されている。

[0120] 制御ＣＰＵ１４０は、第１の実施の形態の入力制御部１３１およびルール選択部１３２の機能を有する。また、制御ＣＰＵ１４０は、簡易検出器２００、詳細検出器１３３および評価器１３４の少なくとも１つの出力状態に基づき、画像センサ１２０の出力に関する設定値を制御することもできる。例えば、出力される画素の範囲や、画素のゲインなどの特性に関する設定値が

制御される。

[0121] 同図に例示するように、ＳＮＮ回路５００内に簡易検出器２００、詳細検出器１３３および評価器１３４を設けることにより、ＳＮＮ回路５００の外部に詳細検出器１３３および評価器１３４を配置する必要が無くなる。

[0122] なお、第２の実施の形態に第１の実施の形態の変形例を適用することもできる。

[0123] このように、本技術の第２の実施の形態によれば、ＳＮＮ回路５００内に簡易検出器２００、詳細検出器１３３および評価器１３４を設けたため、ＳＮＮ回路５００の外部に詳細検出器１３３および評価器１３４を配置する必要が無くなる。

[0124] ＜３．第３の実施の形態＞

上述の第１の実施の形態では、簡易検出器２００は、Ｌｏｇｉｔから解を演算して検出結果として出力していたが、解を演算せず、Ｌｏｇｉｔをそのまま検出結果として出力することもできる。この第３の実施の形態における撮像装置１００は、簡易検出器２００がＬｏｇｉｔを出力する点において第１の実施の形態と異なる。

[0125] 図２０は、本技術の第３の実施の形態における撮像装置１００の一構成例を示すブロック図である。この第３の実施の形態における簡易検出器２００は、解を演算せず、Ｌｏｇｉｔを検出結果として入力制御部１３１に出力する点において第１の実施の形態と異なる。

[0126] また、入力制御部１３１は、Ｌｏｇｉｔから解を演算し、その解に応じて画像センサ１２０を制御し、出力先を変更させる。

[0127] 図２１は、本技術の第３の実施の形態における解析装置１３０の動作の一例を示すフローチャートである。この第３の実施の形態における動作は、ステップＳ９０１の代わりに、ステップＳ９１０、Ｓ９１１およびＳ９１２が実行される点において第１の実施の形態と異なる。

[0128] 入力制御部１３１は、Ｌｏｇｉｔから解を演算し（ステップＳ９１０）、その解が所定値Ｐであるか否かを判断する（ステップＳ９１１）。解がＰで

ない場合（ステップＳ９１１：Ｎｏ）、入力制御部１３１は、ステップＳ９１０に戻る。

[0129] 一方、解がＰである場合（ステップＳ９１１：Ｙｅｓ）、入力制御部１３１は、画像センサ１２０の出力先を制御し、解析装置１３０内の詳細検出器１３３や評価器１３４へ画像データを出力させる（ステップＳ９１２）。ステップＳ９１２の後は、ステップＳ９０２以降が実行される。

[0130] 上述したように、入力制御部１３１がＬｏｇｉｔから解を演算することにより、簡易検出器２００が解を演算する必要がなくなり、簡易検出器２００の処理量を削減することができる。

[0131] なお、第３の実施の形態に第２の実施の形態を適用することができる。

[0132] このように、本技術の第３の実施の形態によれば、入力制御部１３１がＬｏｇｉｔから解を演算するため、簡易検出器２００が解を演算する必要がなくなる。

[0133] ＜４．第４の実施の形態＞

上述の第１の実施の形態では、ＳＮＮ回路５００内に簡易検出器２００を設けていたが、さらに詳細検出器１３３を設けることもできる。この第４の実施の形態における撮像装置１００は、ＳＮＮ回路５００内に簡易検出器２００および詳細検出器１３３を設けた点において第１の実施の形態と異なる。

[0134] 図２２は、本技術の第４の実施の形態における撮像装置１００の一構成例を示すブロック図である。この第４の実施の形態における撮像装置１００は、ＳＮＮ回路５００内に詳細検出器１３３がさらに設けられる点において第１の実施の形態と異なる。

[0135] 同図に例示するように、ＳＮＮ回路５００内に簡易検出器２００および詳細検出器１３３を設けることにより、ＳＮＮ回路５００の外部に詳細検出器１３３を配置する必要が無くなる。

[0136] なお、第４の実施の形態に第１の実施の形態の変形例や第３の実施の形態を適用することもできる。

[0137] このように、本技術の第４の実施の形態によれば、ＳＮＮ回路５００内に簡易検出器２００、詳細検出器１３３を設けたため、ＳＮＮ回路５００の外部に詳細検出器１３３を配置する必要が無くなる。

[0138] ＜５．第５の実施の形態＞

上述の第１の実施の形態では、画像センサ１２０の外部に簡易検出器２００を配置していたが、画像センサ１２０の内部に簡易検出器２００を配置することもできる。この第５の実施の形態における撮像装置１００は、画像センサ１２０内に簡易検出器２００を配置した点において第１の実施の形態と異なる。

[0139] 図２３は、本技術の第５の実施の形態における撮像装置１００の一構成例を示すブロック図である。この第５の実施の形態における撮像装置１００は、画像センサ１２０内に簡易検出器２００が配置される点において第１の実施の形態と異なる。

[0140] 画像センサ１２０は、例えば、画素アレイ部１２１、メモリ１２２、簡易検出器２００およびコントローラー１２３を備える。簡易検出器２００は、ＳＮＮ回路５００に実装される。

[0141] 画素アレイ部１２１内には、それぞれが画素信号を生成する複数の画素が配列される。メモリ１２２は、画像データなどの各種のデータを保持するものである。コントローラー１２３は、画像センサ１２０内の回路を制御するものである。

[0142] 画像センサ１２０内に簡易検出器２００を設けることにより、画像センサ１２０の外部に簡易検出器２００を配置する必要がなくなる。

[0143] 図２４は、本技術の第５の実施の形態における画像センサ１２０の積層構造の一例を示す図である。画像センサ１２０は、ロジックチップ１２６と、そのロジックチップ１２６に積層された画素チップ１２５とを備える。これらのチップは、例えば、Ｃｕ－Ｃｕ接合により電気的に接続される。なお、Ｃｕ－Ｃｕ接合の他、ビアやバンプにより接続することもできる。

[0144] 画素チップ１２５には、画素アレイ部１２１が配置される。ロジックチッ

プ１２６には、簡易検出器２００などの残りの回路が配置される。

[0145] なお、画像センサ１２０内の回路を画素チップ１２５およびロジックチップ１２６に配置しているが、それらの回路を単一の半導体チップに配置することもできる。

[0146] また、第５の実施の形態に、第１の実施の形態の変形例や、第２、第３、第４の実施の形態のそれぞれを適用することができる。

[0147] このように、本技術の第５の実施の形態によれば、画像センサ１２０内に簡易検出器２００を設けたため、画像センサ１２０の外部に簡易検出器２００を配置する必要がなくなる。

[0148] ＜６．第６の実施の形態＞

上述の第１の実施の形態では、ルール選択部１３２が検出結果に基づいてルールを選択していたが、この構成では、簡易検出器２００の誤検出などにより、誤ったルールを選択するおそれがある。この第６の実施の形態における撮像装置１００は、環境センサからのセンサ信号と検出結果とに基づいてルールを選択する点において第１の実施の形態と異なる。

[0149] 図２５は、本技術の第６の実施の形態における撮像装置１００の一構成例を示すブロック図である。この第６の実施の形態における撮像装置１００は、１つ以上の環境センサ１５０を備える点において第１の実施の形態と異なる。

[0150] 環境センサ１５０は、画像データと異なるセンサ信号を生成するものである。例えば、温度センサ、湿度センサ、照度センサ、圧力センサ、音響センサや振動センサを環境センサ１５０として用いることができる。この他、測定対象または測定対象の周囲に取り付けた、近接センサ、接触センサや慣性センサも環境センサ１５０として用いることができる。環境センサ１５０のセンサ信号は、入力制御部１３１を介してルール選択部１３２に供給される。

[0151] ルール選択部１３２は、環境センサ１５０からのセンサ信号と検出結果とに基づいて、ルールを選択する。例えば、人物が接近したにも関わらず、簡

易検出器２００が検出に失敗した場合であっても、ルール選択部１３２は、音響センサや振動センサなどのセンサ信号から、その人物を検知して適切なルールを選択することができる。これにより、簡易検出器２００が誤検出した場合や検出漏れが生じた場合に、誤ったルールが選択されることを防止し、システムのロバスト化を図ることができる。

[0152] また、第６の実施の形態に、第１の実施の形態の変形例や、第２、第３、第４、第５の実施の形態のそれぞれを適用することができる。

[0153] このように、本技術の第６の実施の形態によれば、ルール選択部１３２が、環境センサ１５０からのセンサ信号と検出結果とに基づいてルールを選択するため、システムのロバスト化を図ることができる。

[0154] ＜７．移動体への応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0155] 図２６は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0156] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図２６に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ(interface)１２０５３が図示されている。

[0157] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０

１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0158] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0159] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0160] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0161] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転

者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0162] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0163] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0164] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0165] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図２６の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボード

ディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[0166] 図２７は、撮像部１２０３１の設置位置の例を示す図である。

[0167] 図２７では、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。

[0168] 撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0169] なお、図２７には、撮像部１２１０１ないし１２１０４の撮影範囲の一例が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。

[0170] 撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0171] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0172] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0173] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパ

ターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0174] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１２０３１に適用され得る。具体的には、図１の撮像装置１００は、撮像部１２０３１に適用することができる。撮像部１２０３１に本開示に係る技術を適用することにより、スパース性を向上させた際のシステムの性能低下を抑制することが可能になる。

[0175] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0176] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0177] なお、本技術は以下のような構成もとることができる。

（１）中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する所定数の出力側ニューロンと、

前記単位時間より長い所定のフレーム期間内に生成された前記出力信号の統計量を前記出力側ニューロンごとに演算する統計量演算部と

を備える簡易検出器を具備する撮像装置。

（２）前記統計量のそれぞれを所定の関数に入力して得られた演算値を出力する関数演算部をさらに具備する前記（１）記載の撮像装置。

（３）前記簡易検出器の検出結果に応じて前記フレーム期間の長さを制御する制御部をさらに具備する

前記（３）記載の撮像装置。

（４）前記簡易検出器の検出結果に応じて前記簡易検出器内のニューロンの閾値を制御する制御部をさらに具備する

前記（３）記載の撮像装置。

（５）画像データを生成する画像センサをさらに具備し、

前記簡易検出器は、解析により前記画像データから所定の検出対象を検出する

前記（１）から（４）のいずれかに記載の撮像装置。

（６）前記簡易検出器より詳細な解析によって前記画像データから所定の検出対象を検出する詳細検出器と、

前記詳細検出器と異なる解析により前記画像データから評価値を生成する評価器と、

前記簡易検出器の検出結果に基づいて前記詳細検出器および評価器の動作を制御するルールを選択するルール選択部と

をさらに具備する前記（５）記載の撮像装置。

（７）前記簡易検出器および前記詳細検出器は、ニューラルネットワーク回路内に配置される

前記（６）記載の撮像装置。

（８）前記簡易検出器、前記詳細検出器および前記評価器は、ニューラルネットワーク回路内に配置される

前記（６）記載の撮像装置。

（９）前記簡易検出器の検出結果に基づいて前記画像センサの動作を制御する入力制御部をさらに具備する前記（６）から（８）のいずれかに記載の撮像装置。

（１０）前記画像データと異なるセンサ信号を出力する環境センサをさらに具備し、

前記ルール選択部は、前記センサ信号と前記簡易検出器の検出結果とに基づいて前記ルールを選択する

前記（６）から（９）のいずれかに記載の撮像装置。

（１１）前記簡易検出器は、画像データを生成する画像センサ内に配置される

前記（１）から（１０）のいずれかに記載の撮像装置。

（１２）前記簡易検出器内のニューロンは、スパイキングニューロンである

前記（１）から（１１）のいずれかに記載の撮像装置。

（１３）所定数の入力信号の加算値と帰還信号との差分を演算する差分演算器と、

前記差分を積分して積分値を出力する積分器と、

前記積分値が所定範囲外である場合には前記積分値を出力信号として出力する制限部と、

前記出力信号と所定値とを比較して比較結果を供給する比較器と、

前記比較結果を前記帰還信号に変換して帰還させる帰還部と

をニューラルネットワーク内の複数のニューロンのうち少なくとも１つに配置した撮像装置。

（１４）中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する所定数の出力側ニューロンと、前記単位時間より長い所定のフレーム期間内に生成された前記出力信号の統計量を前記出力側ニューロンごとに演算する統計量演算部とを備える簡易検出器と、

前記簡易検出器の検出結果に基づいて画像を解析する解析装置と

を具備する撮像システム。

（１５）所定数の出力側ニューロンが、中間層からの入力信号に基づいて単位時間が経過するたびに出力信号を生成する手順と、

前記単位時間より長い所定のフレーム期間内に生成された前記出力信号の

統計量を前記出力側ニューロンごとに演算する手順と

を具備する撮像装置の制御方法。

## 符号の説明

[0178] １００　撮像装置

１１０、１１０－１、１１０－２　撮像部

１２０　画像センサ

１２１　画素アレイ部

１２２　メモリ

１２３　コントローラー

１２５　画素チップ

１２６　ロジックチップ

１３０　解析装置

１３１　入力制御部

１３２　ルール選択部

１３３　詳細検出器

１３４　評価器

１４０　制御ＣＰＵ

１５０　環境センサ

２００　簡易検出器

２１０　入力層

２１１、２１２　畳み込み層

２１３　プーリング層

２２０　中間層

２３０　出力層

２３１　出力側ニューロン

２３２　統計量演算部

２３３　関数演算部

３００　ΔΣ型ニューロン

３１０　差分演算器

３２０　積分器

３３０　制限部

３４０　比較器

３５０　帰還部

５００　ＳＮＮ回路

５１０　制御部

５６０　入出力インターフェース

５７０　マルチコアアレイ

５８０　ルーター

５８１～５８５　ＦＩＦＯメモリ

５８６　アービタ

５９０　コア

５９１　コアルーター

５９２　ニューロンＩ／Ｏ

５９３　積和ユニット

５９４　ワークメモリ

５９５　膜電位メモリ

５９６　ＬＩＦユニット

６００　プロセッサ

１２０３１　撮像部

# 請求の範囲

[請求項1] 中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する所定数の出力側ニューロンと、

前記単位時間より長い所定のフレーム期間内に生成された前記出力信号の統計量を前記出力側ニューロンごとに演算する統計量演算部とを備える簡易検出器を具備する撮像装置。

[請求項2] 前記統計量のそれぞれを所定の関数に入力して得られた演算値を出力する関数演算部をさらに具備する請求項１記載の撮像装置。

[請求項3] 前記簡易検出器の検出結果に応じて前記フレーム期間の長さを制御する制御部をさらに具備する

請求項３記載の撮像装置。

[請求項4] 前記簡易検出器の検出結果に応じて前記簡易検出器内のニューロンの閾値を制御する制御部をさらに具備する

請求項３記載の撮像装置。

[請求項5] 画像データを生成する画像センサをさらに具備し、

前記簡易検出器は、解析により前記画像データから所定の検出対象を検出する

請求項１記載の撮像装置。

[請求項6] 前記簡易検出器より詳細な解析によって前記画像データから所定の検出対象を検出する詳細検出器と、

前記詳細検出器と異なる解析により前記画像データから評価値を生成する評価器と、

前記簡易検出器の検出結果に基づいて前記詳細検出器および評価器の動作を制御するルールを選択するルール選択部と

をさらに具備する請求項５記載の撮像装置。

[請求項7] 前記簡易検出器および前記詳細検出器は、ニューラルネットワーク回路内に配置される

請求項６記載の撮像装置。

[請求項8] 前記簡易検出器、前記詳細検出器および前記評価器は、ニューラルネットワーク回路内に配置される
請求項６記載の撮像装置。

[請求項9] 前記簡易検出器の検出結果に基づいて前記画像センサの動作を制御する入力制御部をさらに具備する請求項６記載の撮像装置。

[請求項10] 前記画像データと異なるセンサ信号を出力する環境センサをさらに具備し、
前記ルール選択部は、前記センサ信号と前記簡易検出器の検出結果とに基づいて前記ルールを選択する
請求項６記載の撮像装置。

[請求項11] 前記簡易検出器は、画像データを生成する画像センサ内に配置される
請求項１記載の撮像装置。

[請求項12] 前記簡易検出器内のニューロンは、スパイキングニューロンである
請求項１記載の撮像装置。

[請求項13] 所定数の入力信号の加算値と帰還信号との差分を演算する差分演算器と、
前記差分を積分して積分値を出力する積分器と、
前記積分値が所定範囲外である場合には前記積分値を出力信号として出力する制限部と、
前記出力信号と所定値とを比較して比較結果を供給する比較器と、
前記比較結果を前記帰還信号に変換して帰還させる帰還部と
をニューラルネットワーク内の複数のニューロンのうち少なくとも１つに配置した撮像装置。

[請求項14] 中間層からの入力信号に基づいて所定の単位時間が経過するたびに出力信号を生成する所定数の出力側ニューロンと、前記単位時間より長い所定のフレーム期間内に生成された前記出力信号の統計量を前記出力側ニューロンごとに演算する統計量演算部とを備える簡易検出器

と、

前記簡易検出器の検出結果に基づいて画像を解析する解析装置と

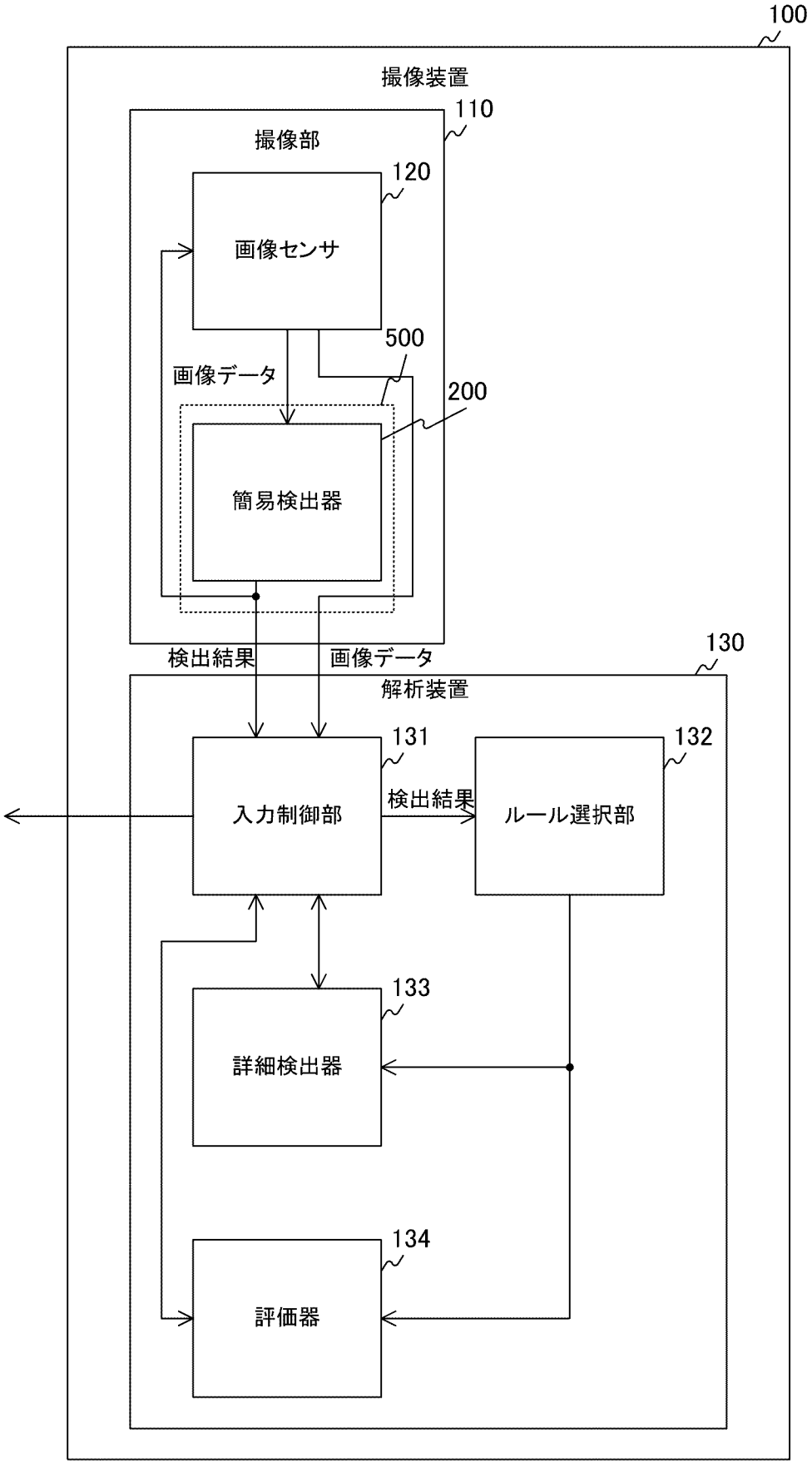
を具備する撮像システム。

[請求項15] 所定数の出力側ニューロンが、中間層からの入力信号に基づいて単位時間が経過するたびに出力信号を生成する手順と、

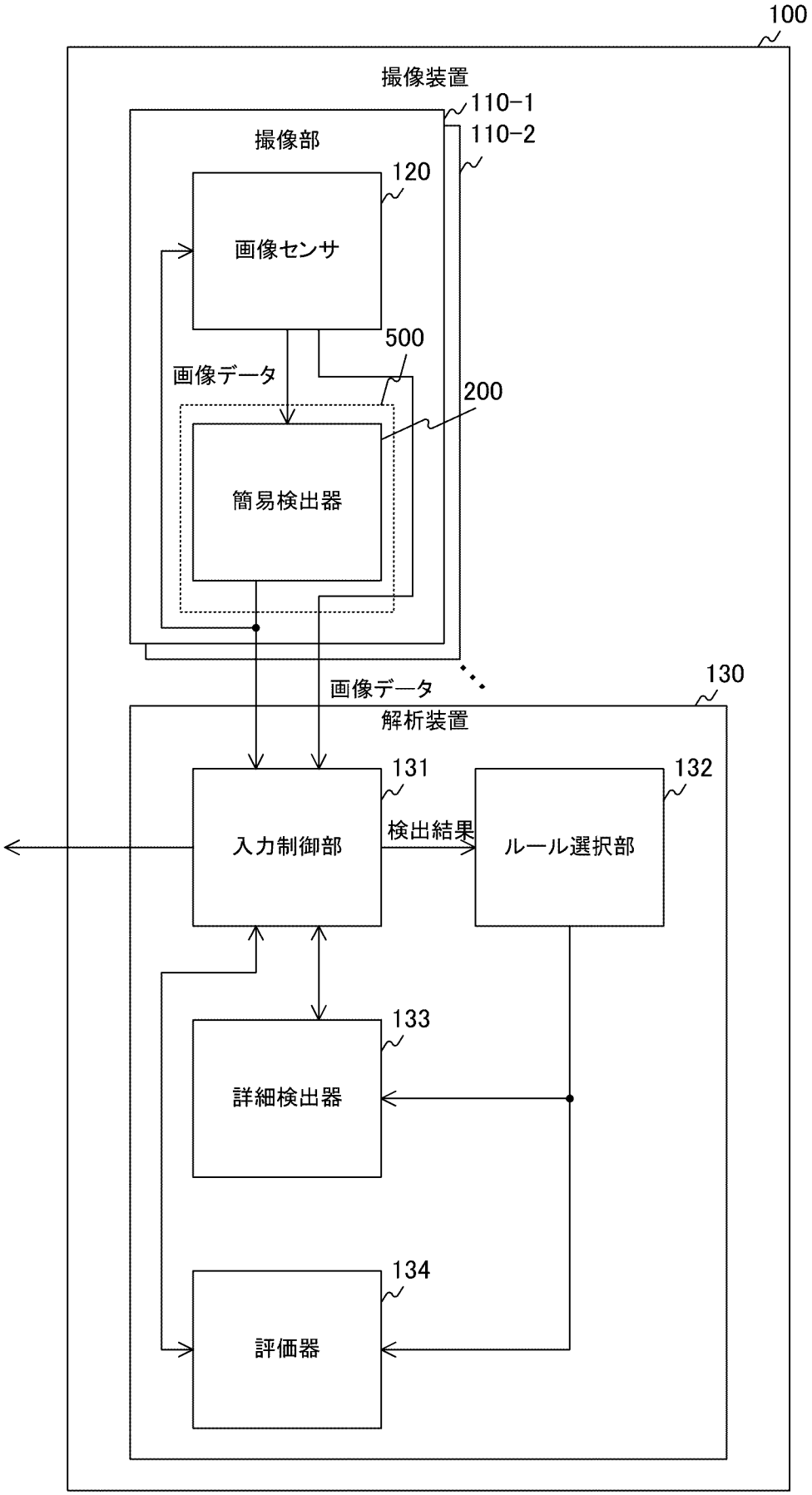
前記単位時間より長い所定のフレーム期間内に生成された前記出力信号の統計量を前記出力側ニューロンごとに演算する手順と

を具備する撮像装置の制御方法。

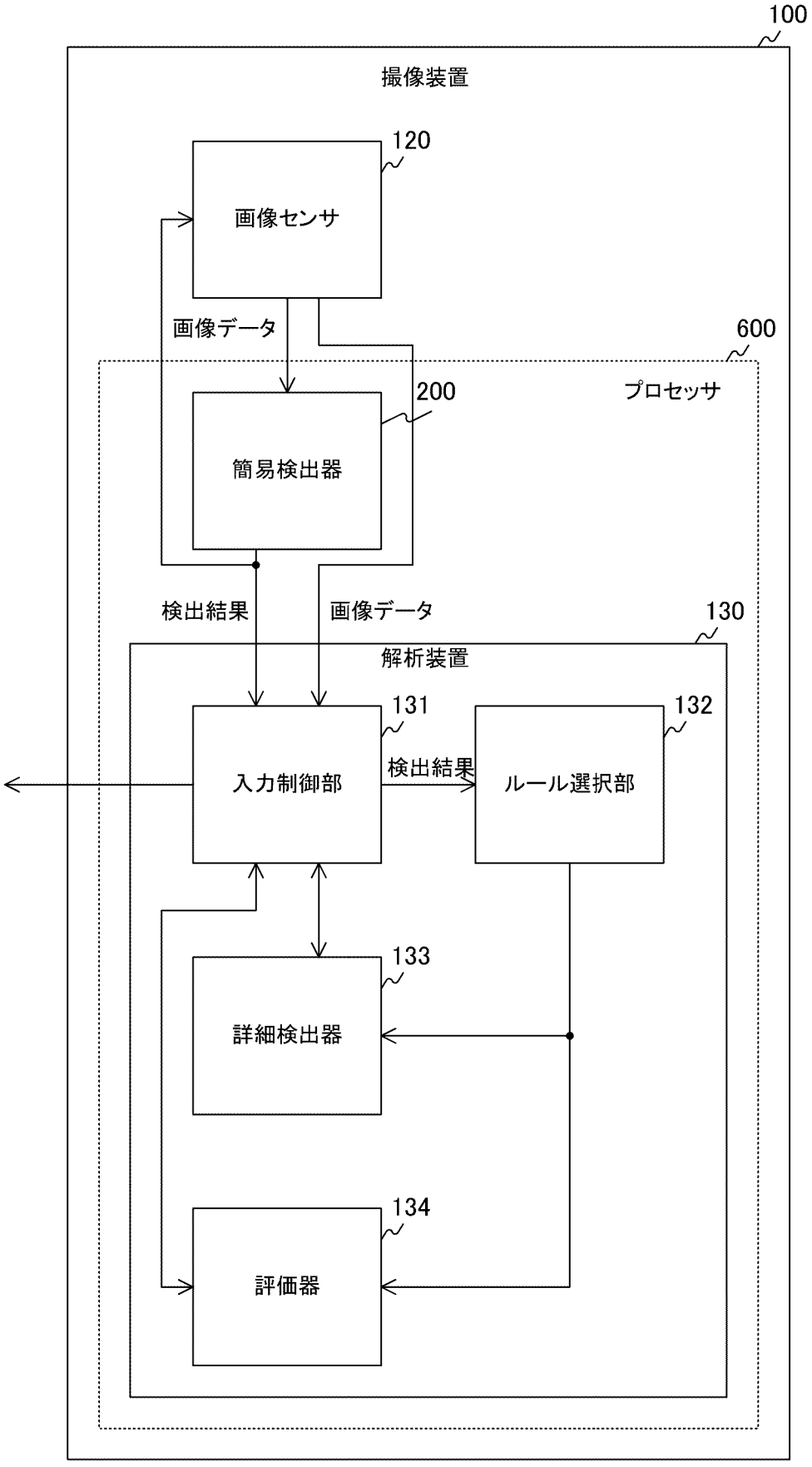
[図1]


100
撮像装置
110
撮像部
120
画像センサ
500
画像データ
200
簡易検出器
検出結果
画像データ
130
解析装置
131
入力制御部
検出結果
132
ルール選択部
133
詳細検出器
134
評価器

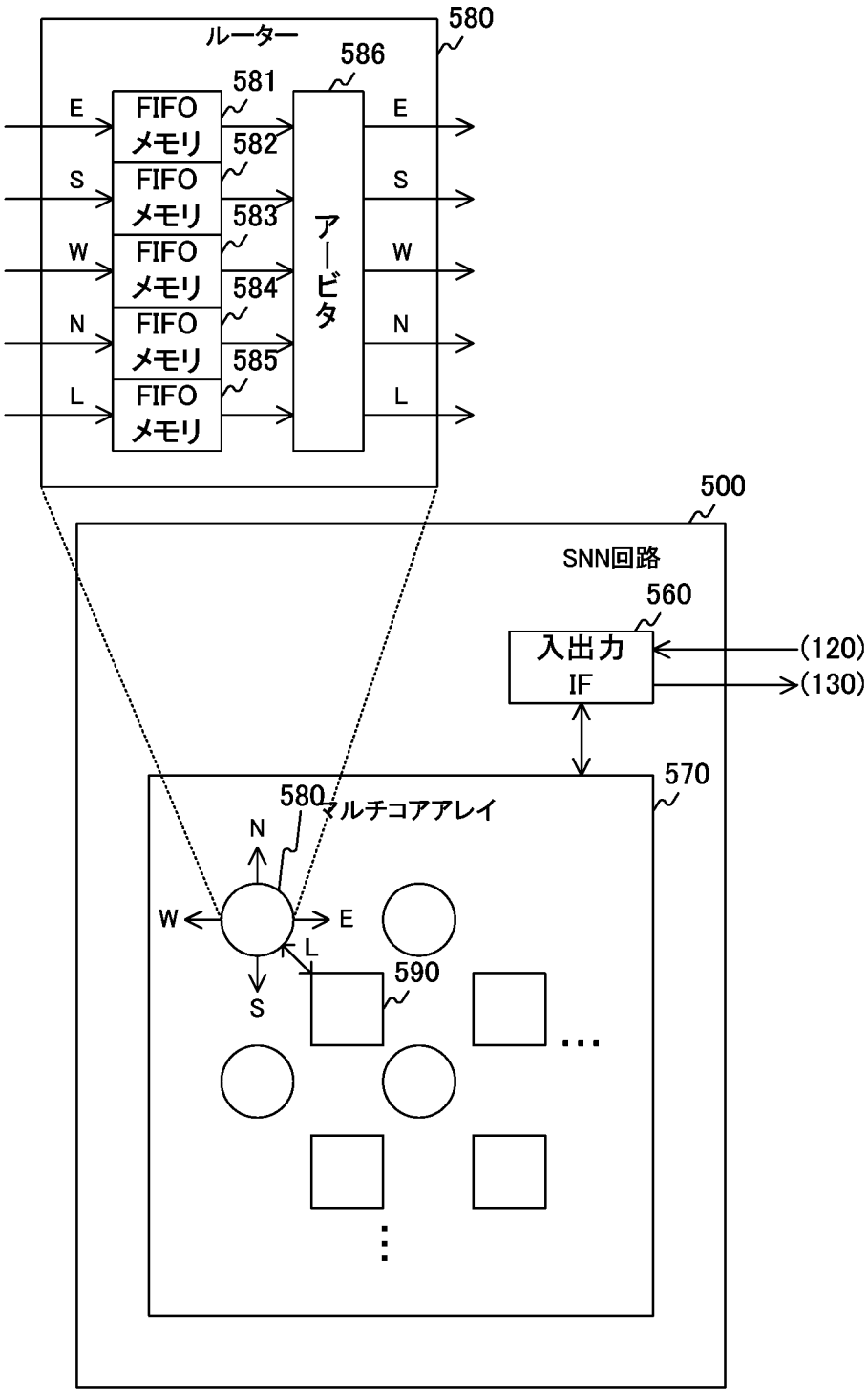
[図2]


100
撮像装置
110-1
110-2
撮像部
120
画像センサ
500
画像データ
200
簡易検出器
画像データ
130
解析装置
131
132
入力制御部
検出結果
ルール選択部
133
詳細検出器
134
評価器

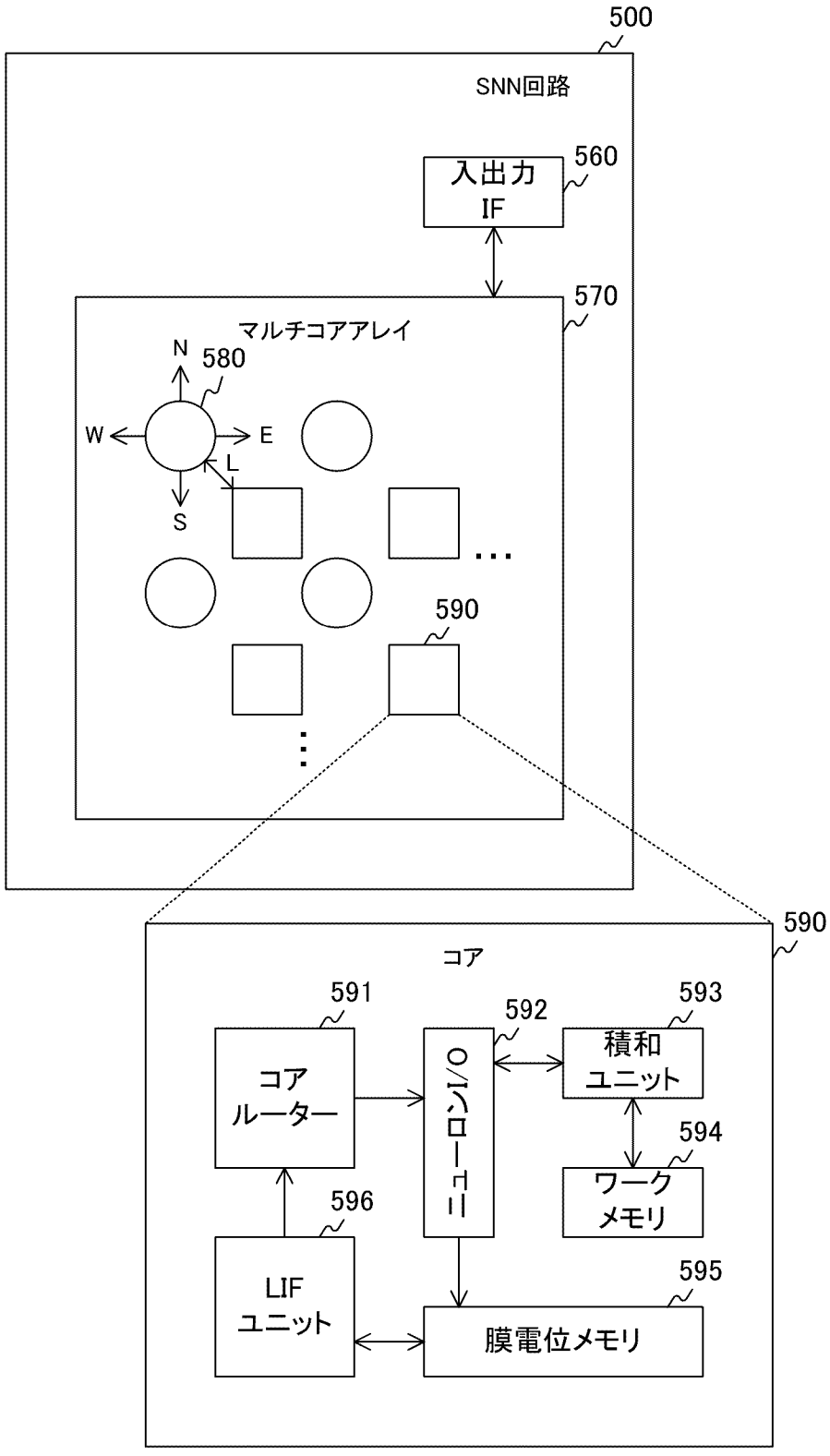
[図3]


100
撮像装置
120
画像センサ
画像データ
600
プロセッサ
200
簡易検出器
検出結果
画像データ
130
解析装置
131
132
入力制御部
検出結果
ルール選択部
133
詳細検出器
134
評価器

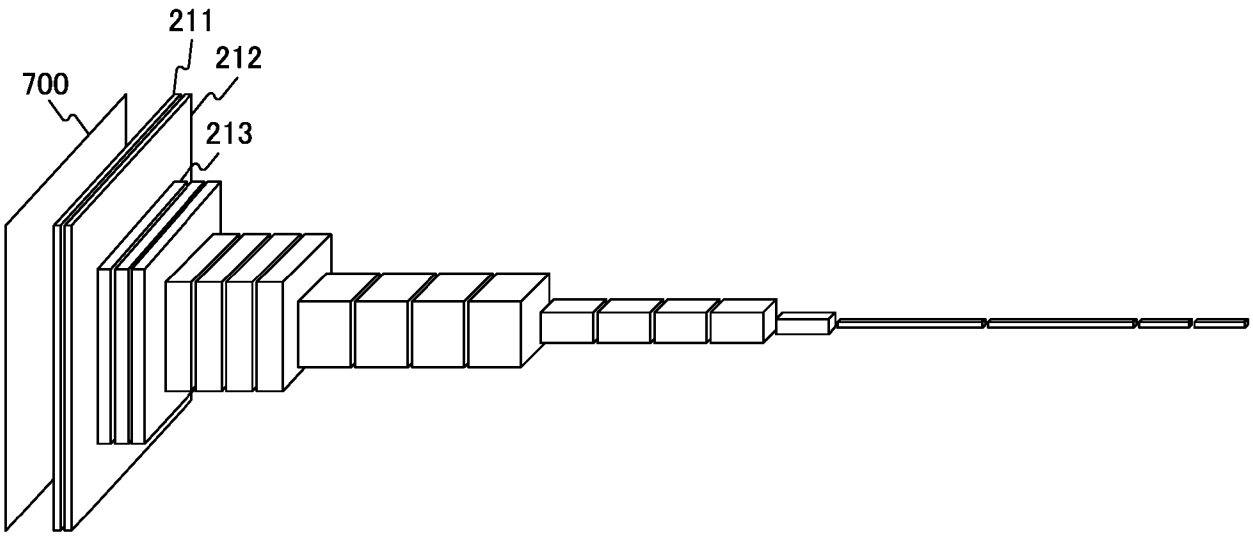
[図4]


580
ルーター
586
581
E
FIFO
メモリ
582
S
FIFO
メモリ
583
W
FIFO
メモリ
584
N
FIFO
メモリ
585
L
FIFO
メモリ
アービタ
E
S
W
N
L
500
SNN回路
560
入出力
IF
(120)
(130)
570
580
マルチコアアレイ
N
W
E
L
S
590

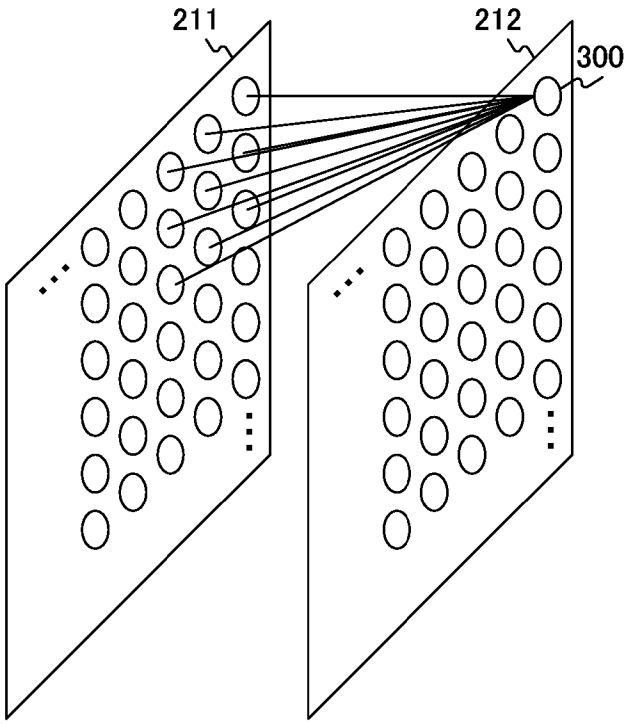
[図5]


500
SNN回路
入出力
IF
560
570
マルチコアアレイ
N
580
W
E
L
S
590
コア
591
592
593
コア
ルーター
I/Oコントローラー
積和
ユニット
594
ワーク
メモリ
596
LIF
ユニット
595
膜電位メモリ

[図6]

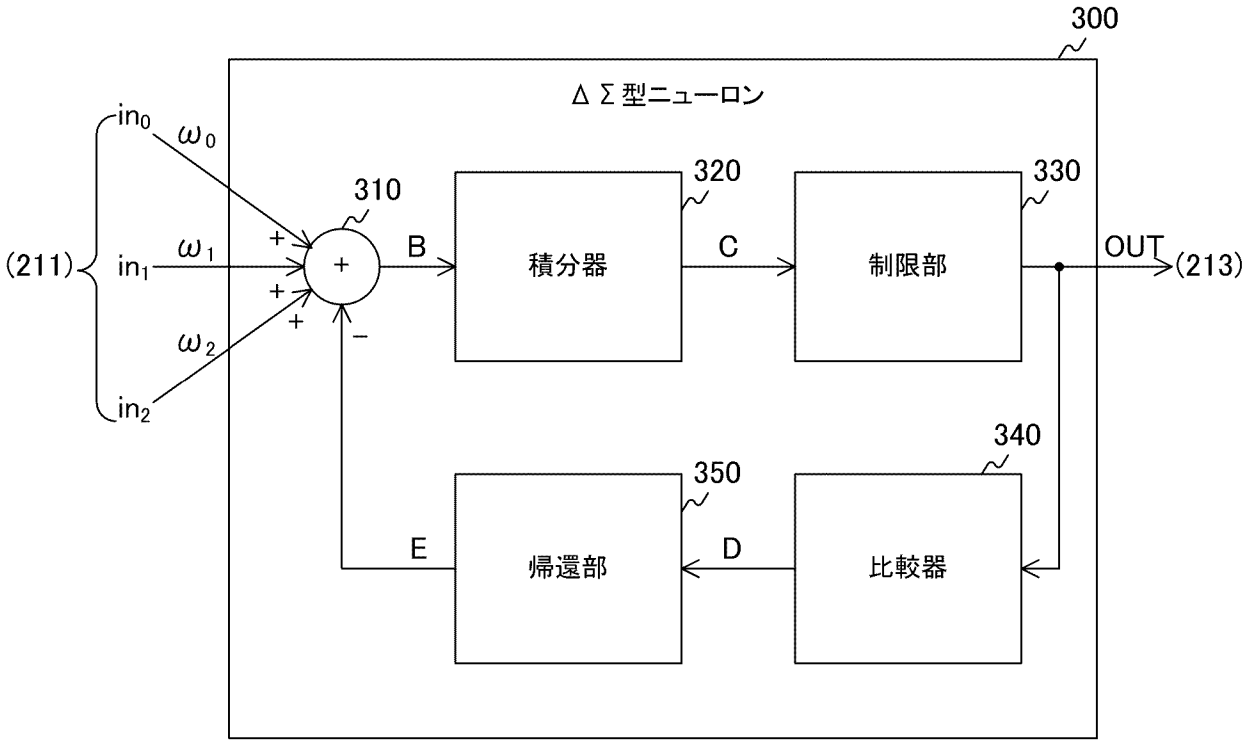



a

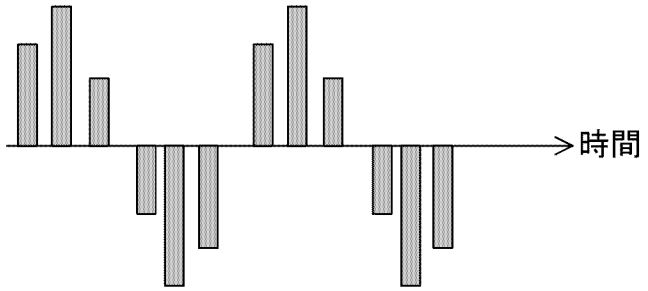



b

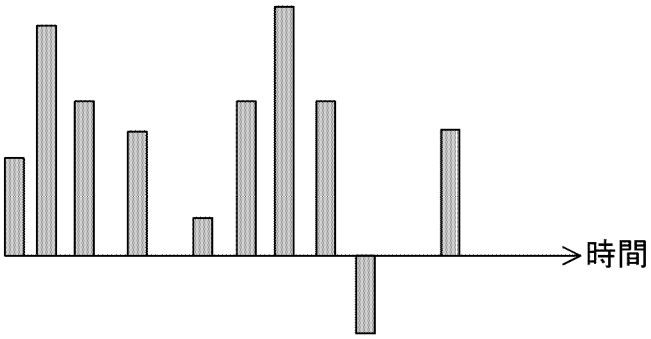
[図7]


300
ΔΣ型ニューロン
in0
ω0
(211)
in1
ω1
in2
ω2
310
+
+
+
−
B
積分器
320
C
制限部
330
OUT
(213)
340
350
E
帰還部
D
比較器

[図8]

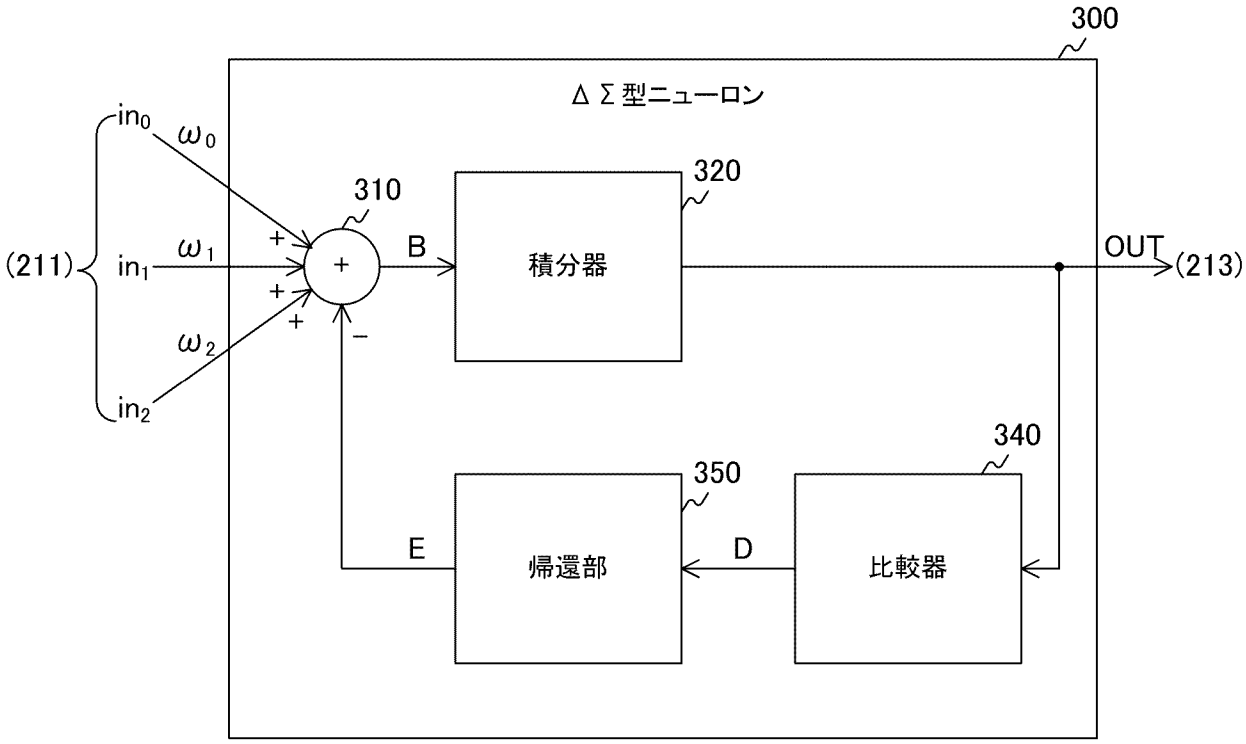



a

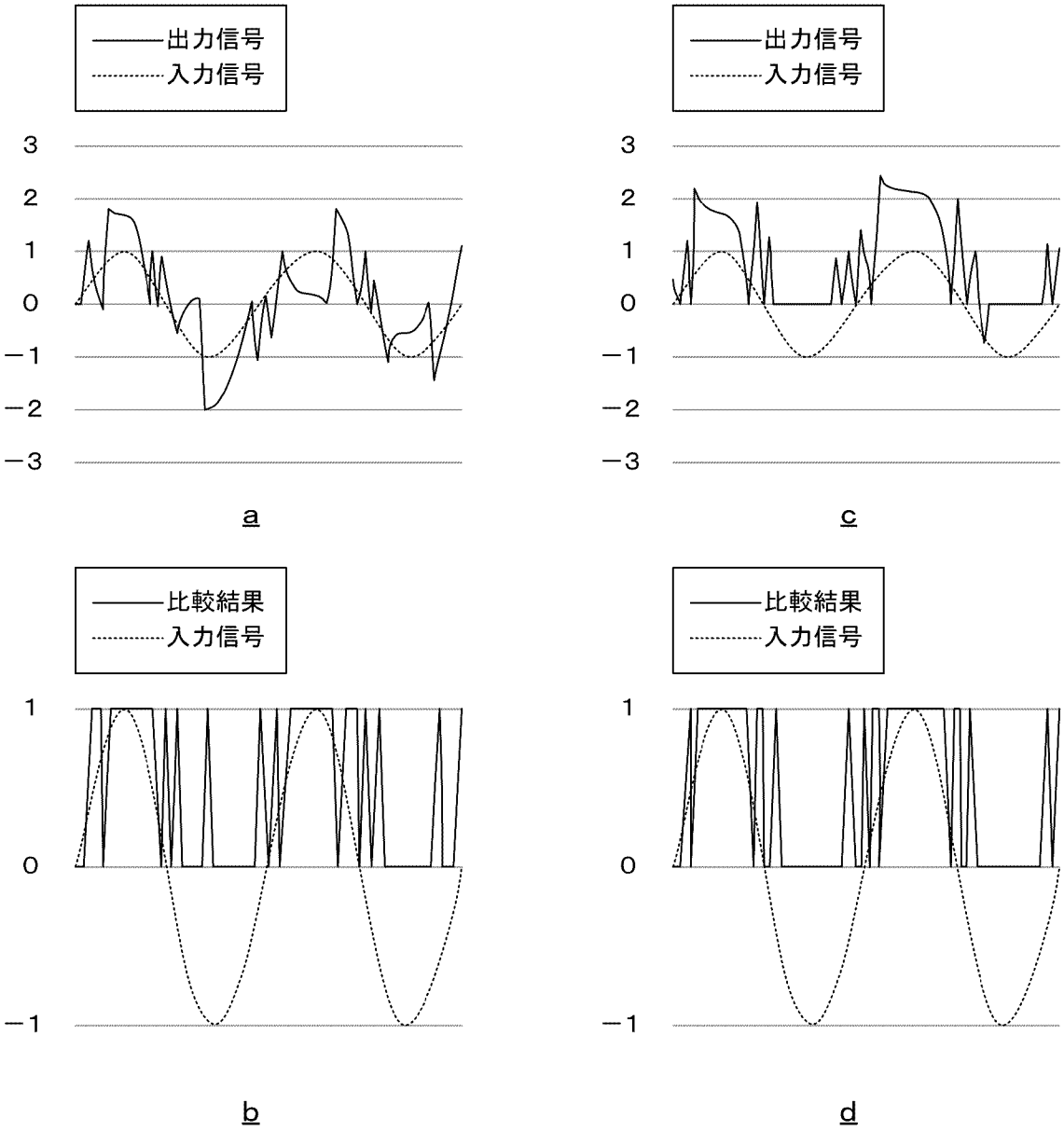



b

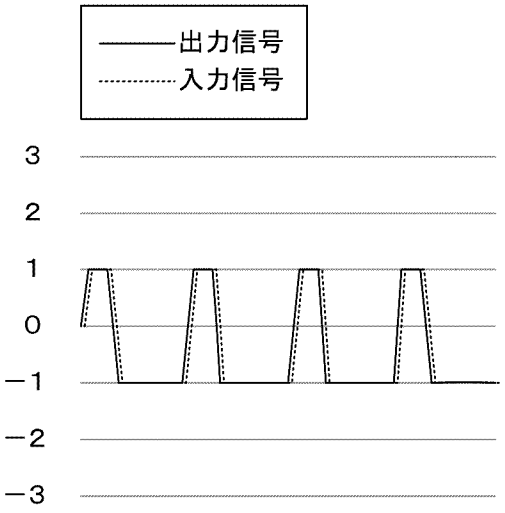
[図9]


300
ΔΣ型ニューロン
in0
ω0
(211)
in1
ω1
in2
ω2
310
+
+
+
−
B
320
積分器
OUT
(213)
340
350
E
帰還部
D
比較器

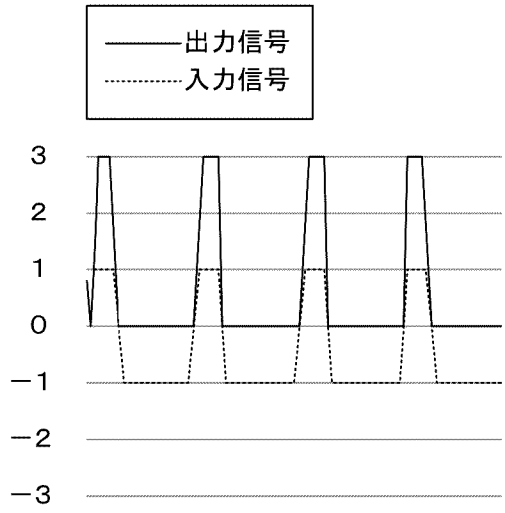
[図10]


出力信号
入力信号
3
2
1
0
−1
−2
−3
a
出力信号
入力信号
3
2
1
0
−1
−2
−3
c
比較結果
入力信号
1
0
−1
b
比較結果
入力信号
1
0
−1
d

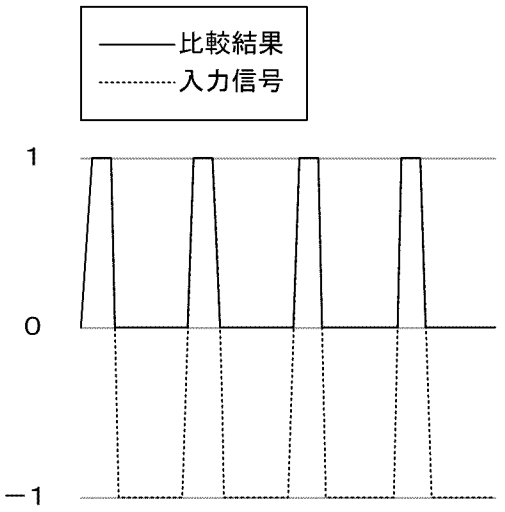
[図11]


出力信号
入力信号
3
2
1
0
−1
−2
−3

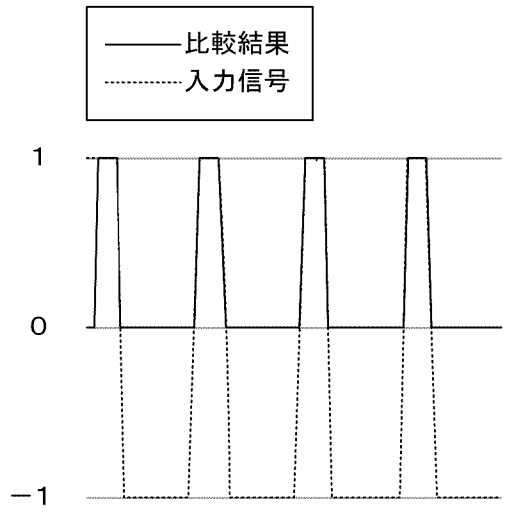
a


出力信号
入力信号
3
2
1
0
−1
−2
−3

c

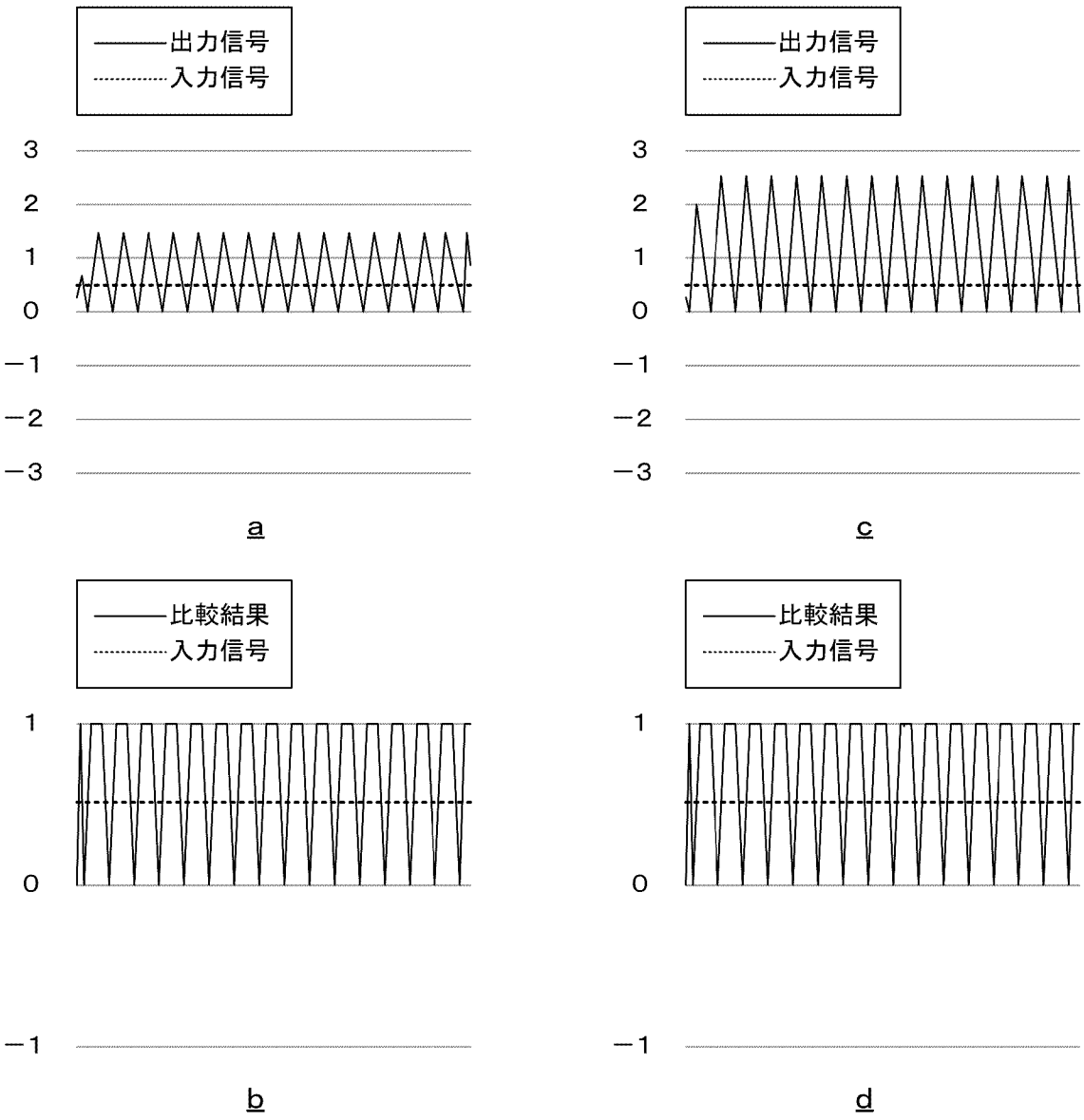

比較結果
入力信号
1
0
−1

b

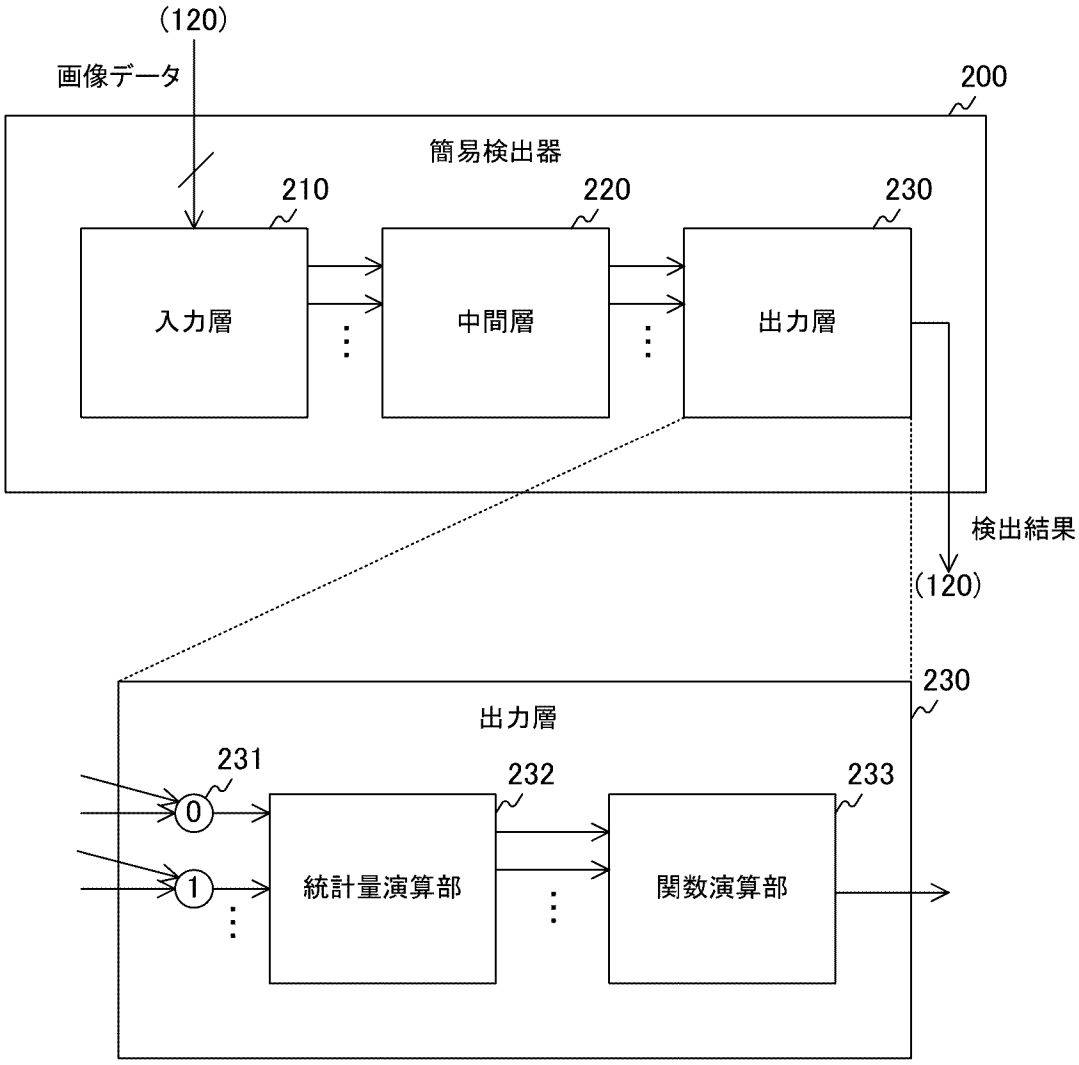

比較結果
入力信号
1
0
−1

d

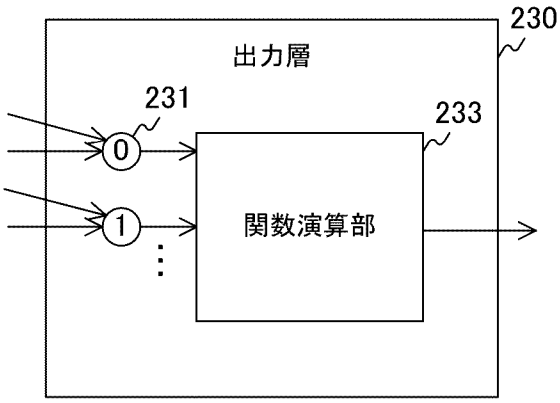
[図12]


出力信号
入力信号
3
2
1
0
−1
−2
−3
a
出力信号
入力信号
3
2
1
0
−1
−2
−3
c
比較結果
入力信号
1
0
−1
b
比較結果
入力信号
1
0
−1
d

[図13]

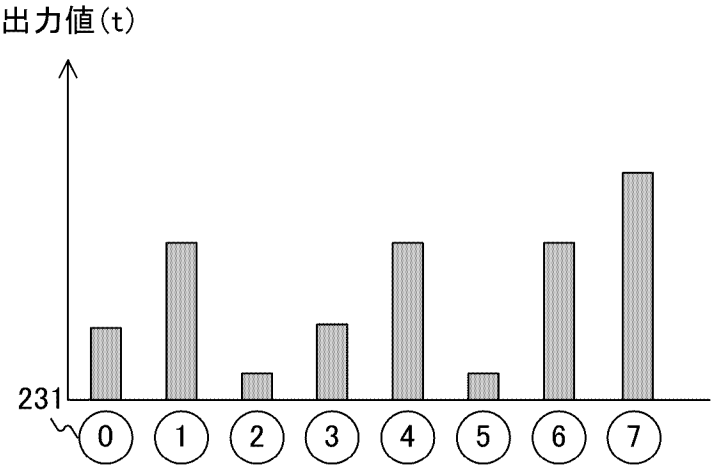

(120)
画像データ
200
簡易検出器
210
220
230
入力層
中間層
出力層
検出結果
(120)
230
出力層
231
232
233
0
1
統計量演算部
関数演算部

a

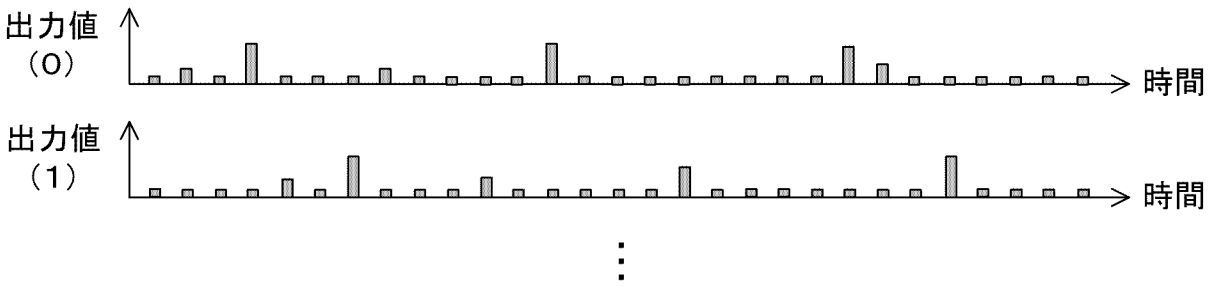

230
出力層
231
233
0
1
関数演算部

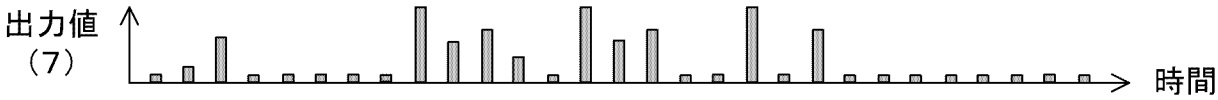
b

[図14]



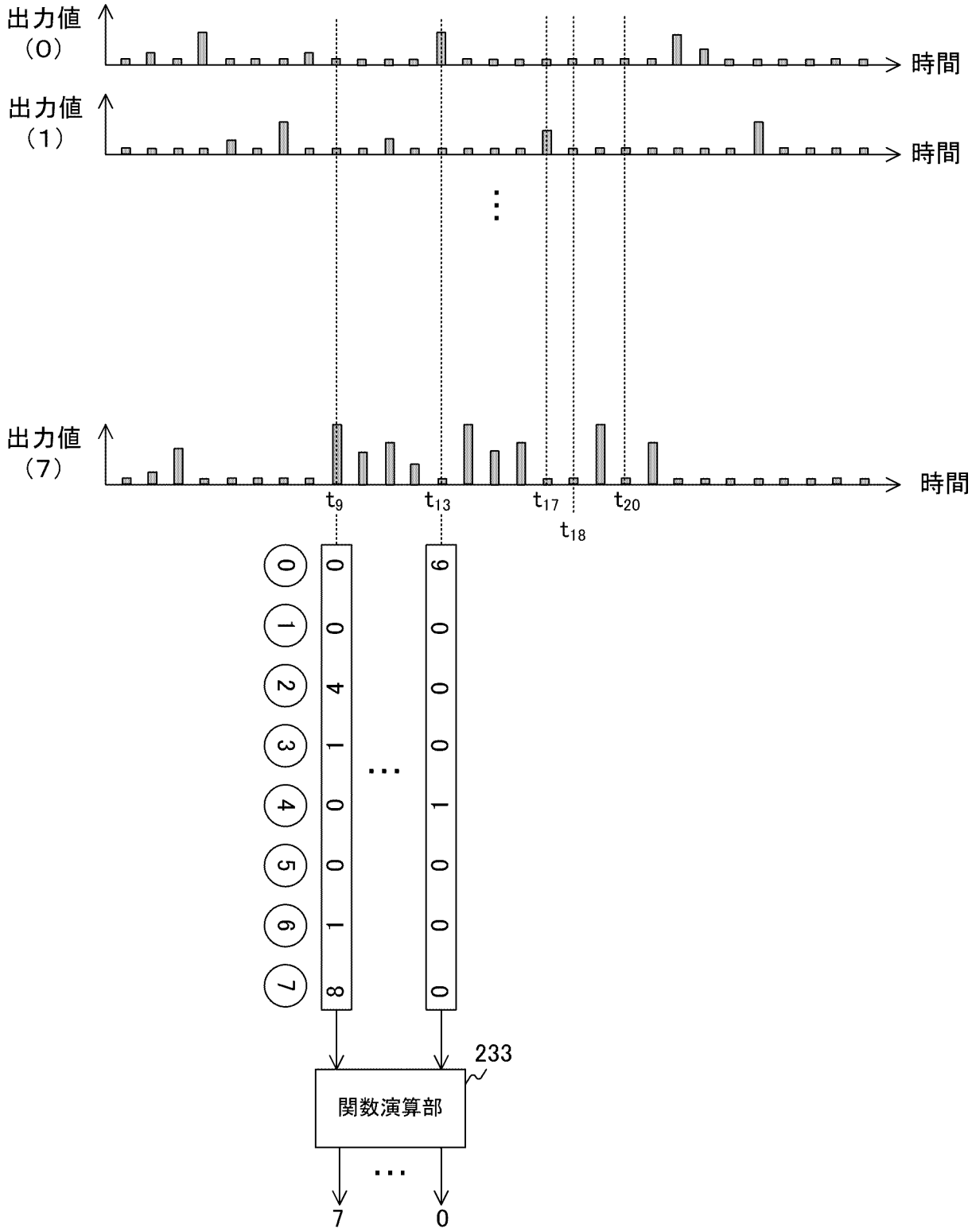

a



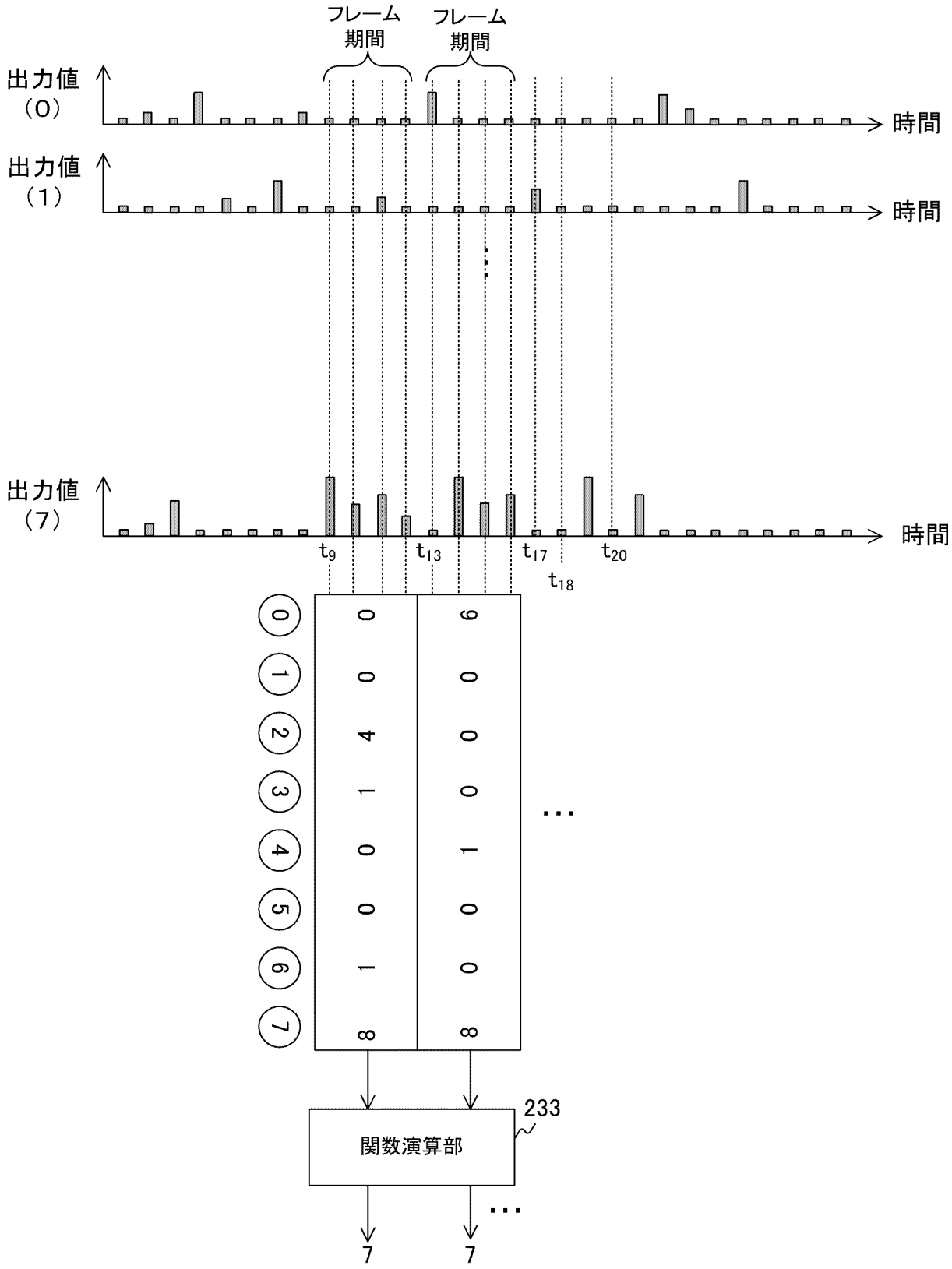




b

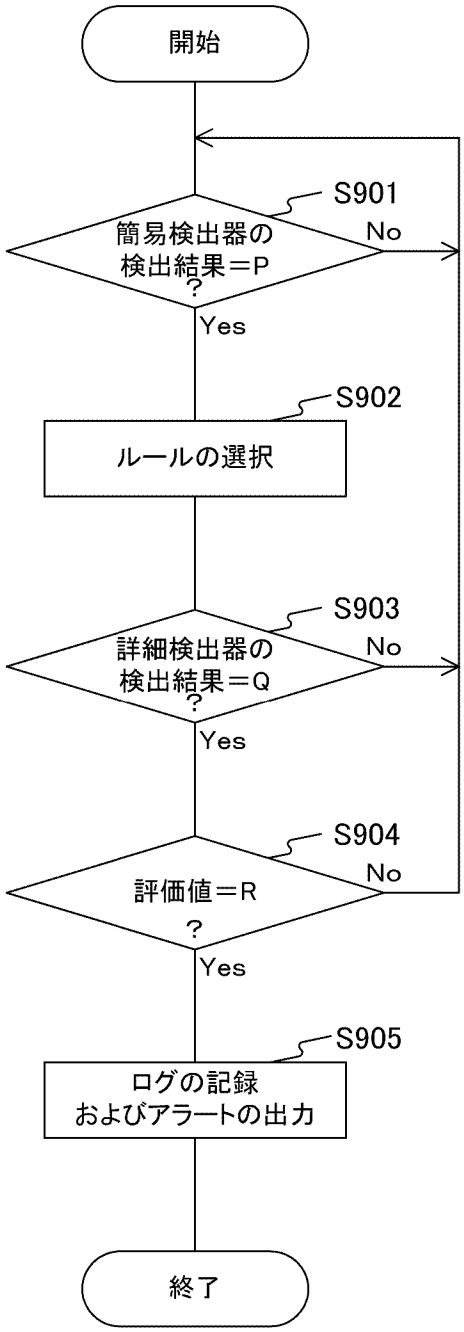
[図15]


出力値
（0）
時間
出力値
（1）
時間
出力値
（7）
時間
t9
t13
t17
t18
t20
0
1
2
3
4
5
6
7
8
0
0
4
1
0
0
1
0
0
9
0
0
0
1
0
0
0
233
関数演算部
7
0

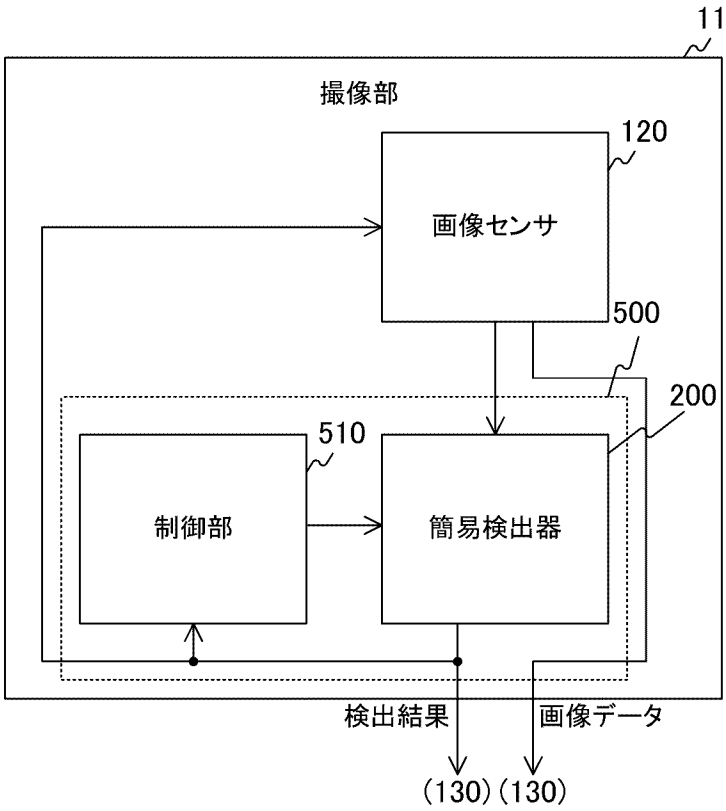
[図16]


フレーム
期間
フレーム
期間
出力値
（0）
時間
出力値
（1）
時間
出力値
（7）
時間
$t_9$
$t_{13}$
$t_{17}$
$t_{18}$
$t_{20}$
0
1
2
3
4
5
6
7
0 0 4 1 0 1 0 8
6 0 0 0 1 0 0 8
...
233
関数演算部
...
7
7

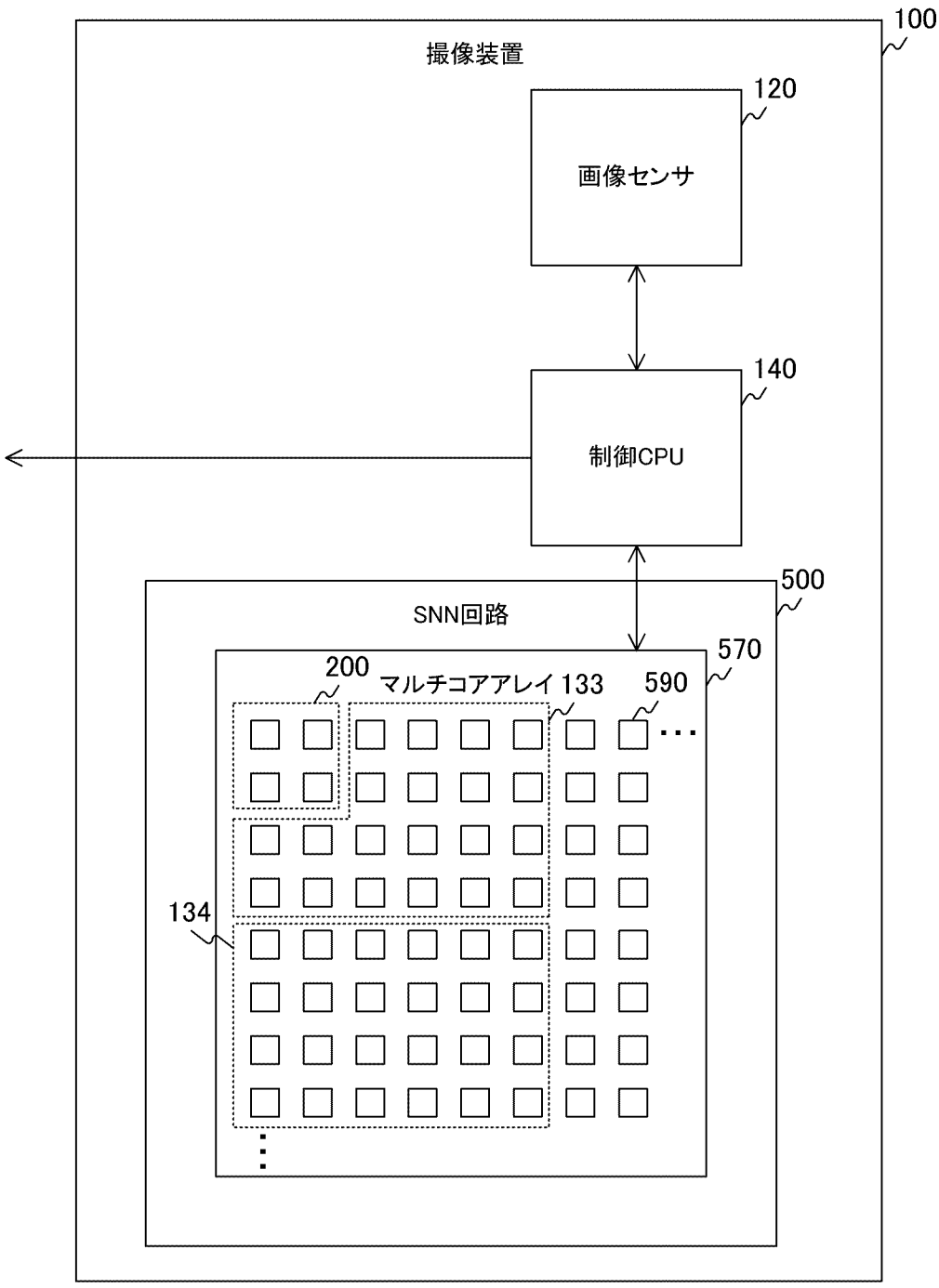
[図17]


開始
S901
簡易検出器の
検出結果＝P
？
No
Yes
S902
ルールの選択
S903
詳細検出器の
検出結果＝Q
？
No
Yes
S904
評価値＝R
？
No
Yes
S905
ログの記録
およびアラートの出力
終了

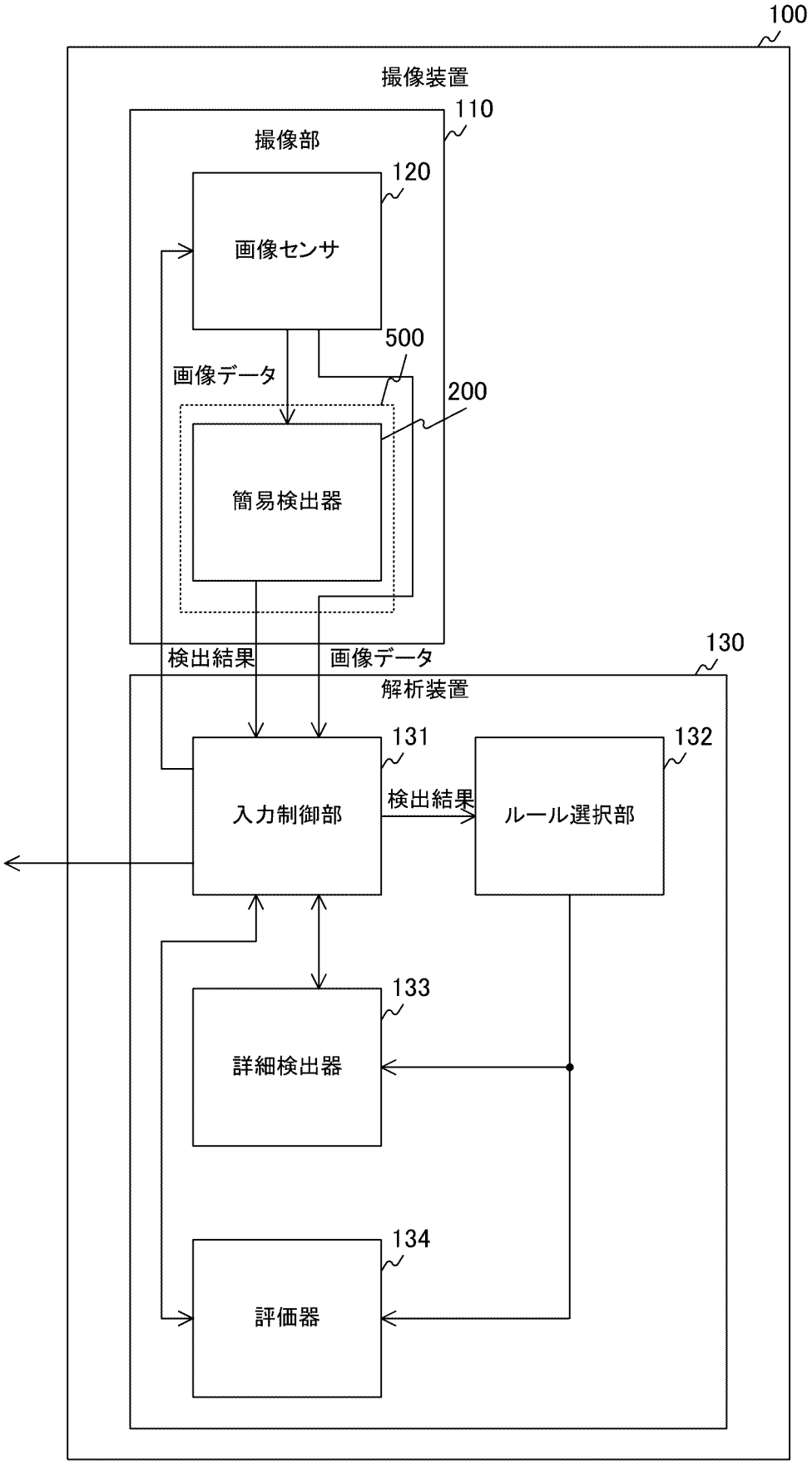
[図18]



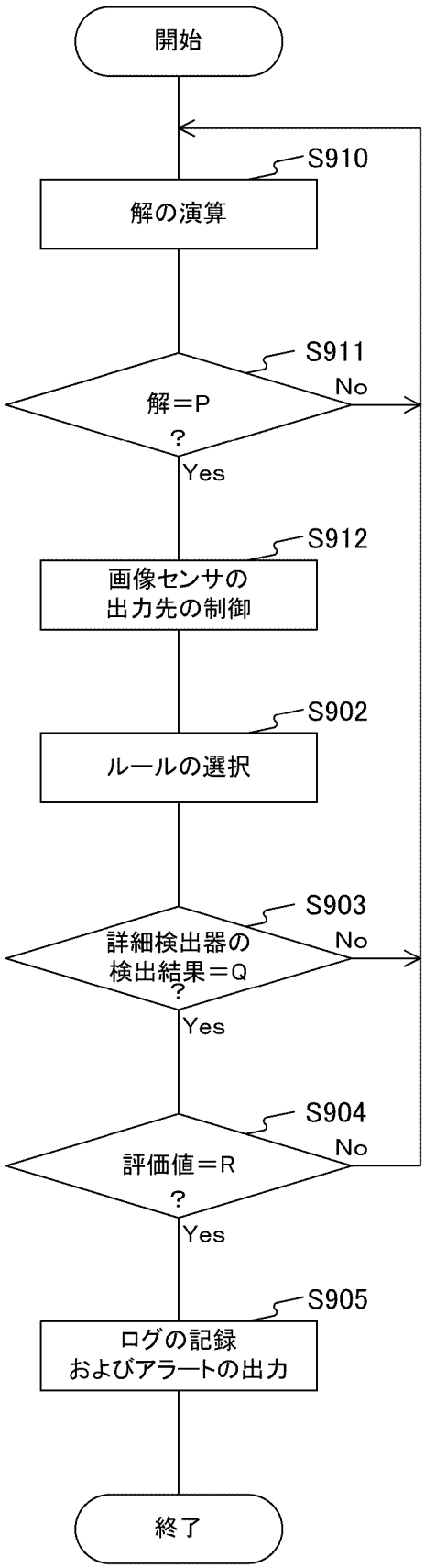
[図19]


100
撮像装置
120
画像センサ
140
制御CPU
500
SNN回路
570
200
マルチコアアレイ
133
590
134

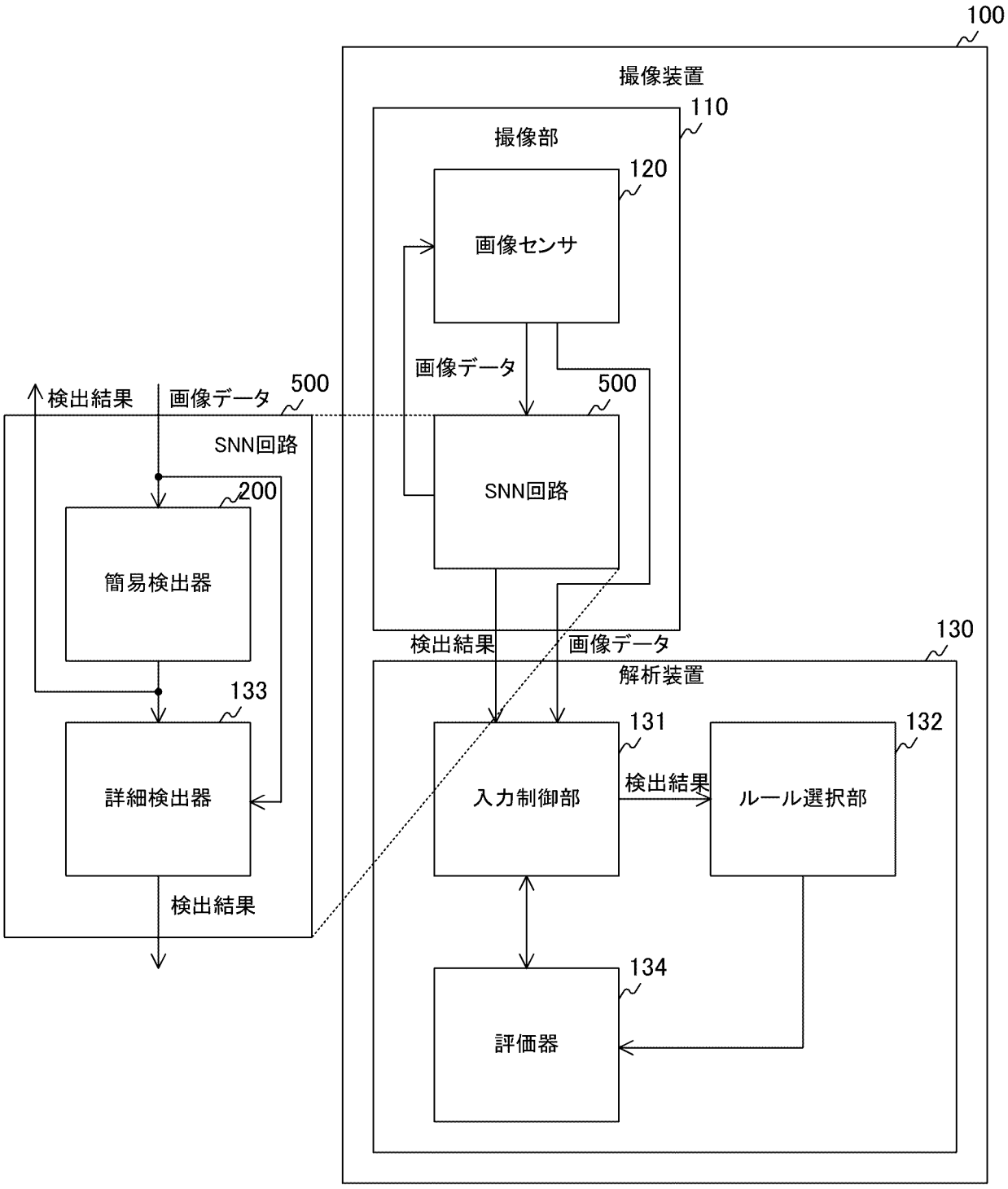
[図20]


100
撮像装置
110
撮像部
120
画像センサ
500
画像データ
200
簡易検出器
検出結果
画像データ
130
解析装置
131
入力制御部
検出結果
132
ルール選択部
133
詳細検出器
134
評価器

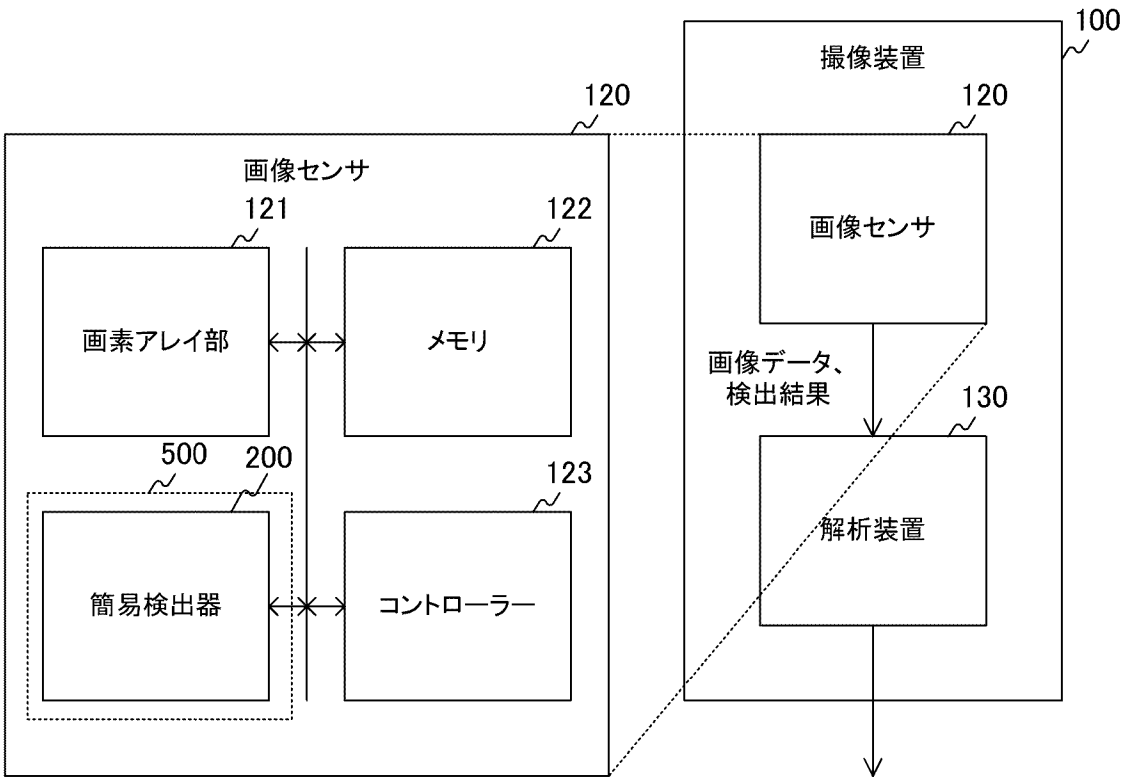
[図21]


開始
S910
解の演算
S911
解＝P
？
No
Yes
S912
画像センサの
出力先の制御
S902
ルールの選択
S903
詳細検出器の
検出結果＝Q
？
No
Yes
S904
評価値＝R
？
No
Yes
S905
ログの記録
およびアラートの出力
終了

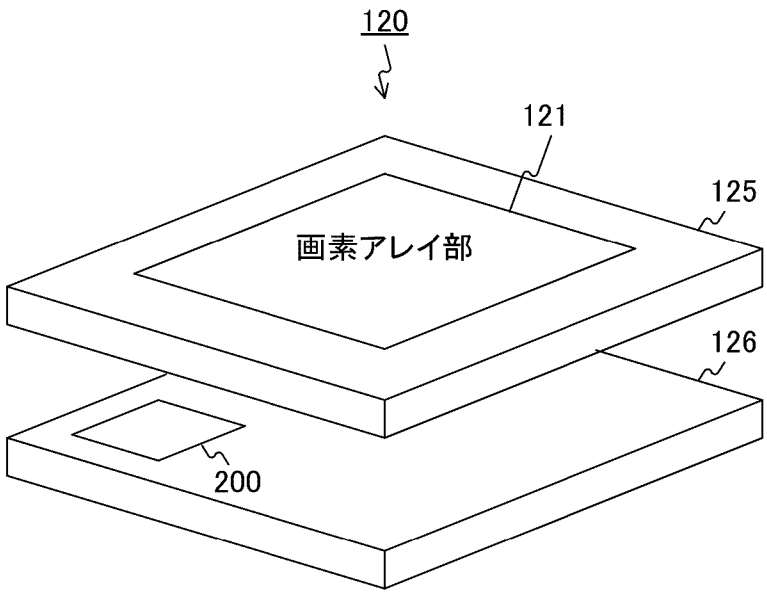
[図22]


100
撮像装置
110
撮像部
120
画像センサ
画像データ
500
SNN回路
検出結果
画像データ
500
SNN回路
200
簡易検出器
133
詳細検出器
検出結果
130
検出結果
画像データ
解析装置
131
入力制御部
検出結果
132
ルール選択部
134
評価器

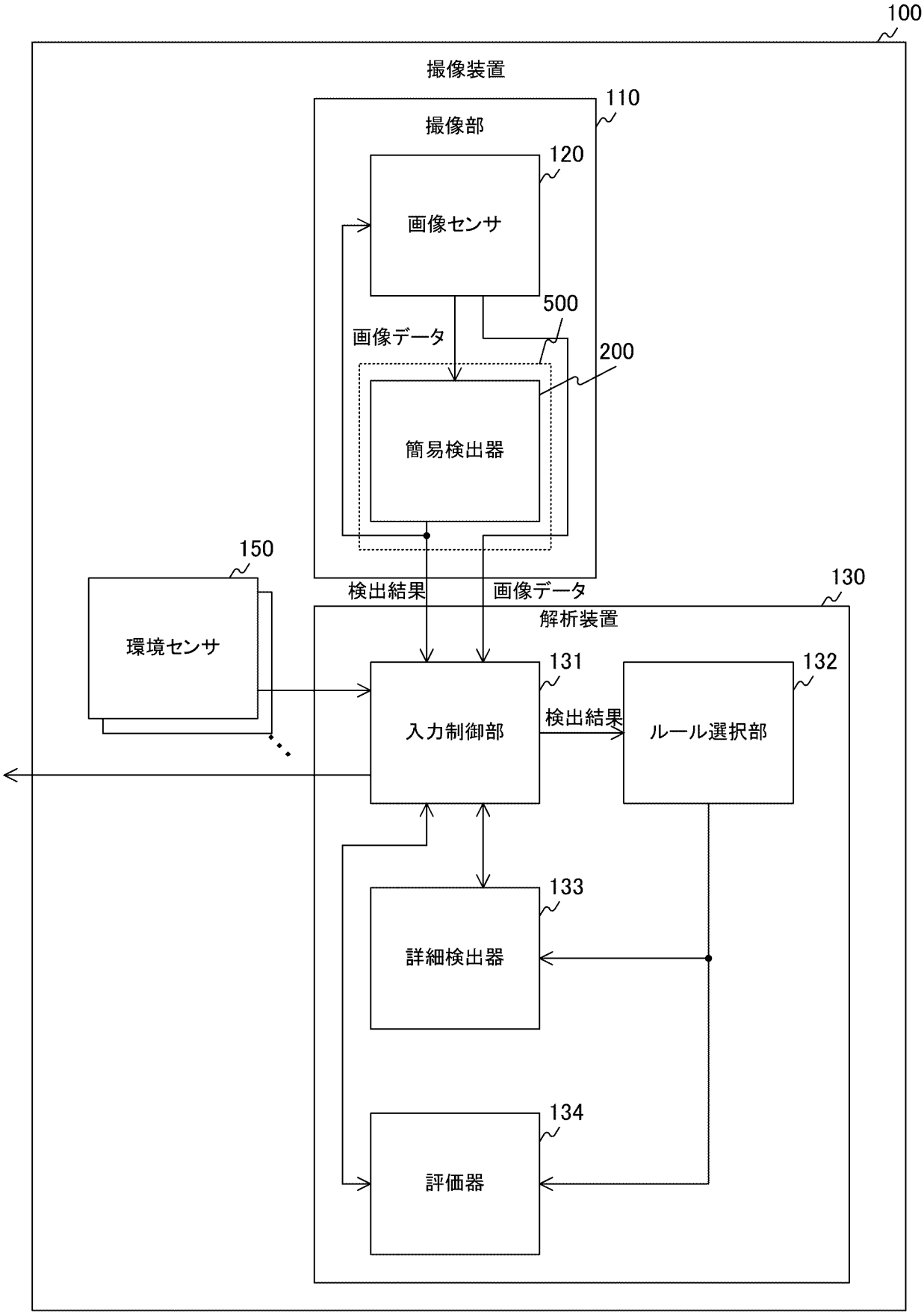
[図23]


100
撮像装置
120
120
画像センサ
121
122
画素アレイ部
メモリ
画像センサ
画像データ、
検出結果
130
500
200
123
解析装置
簡易検出器
コントローラー

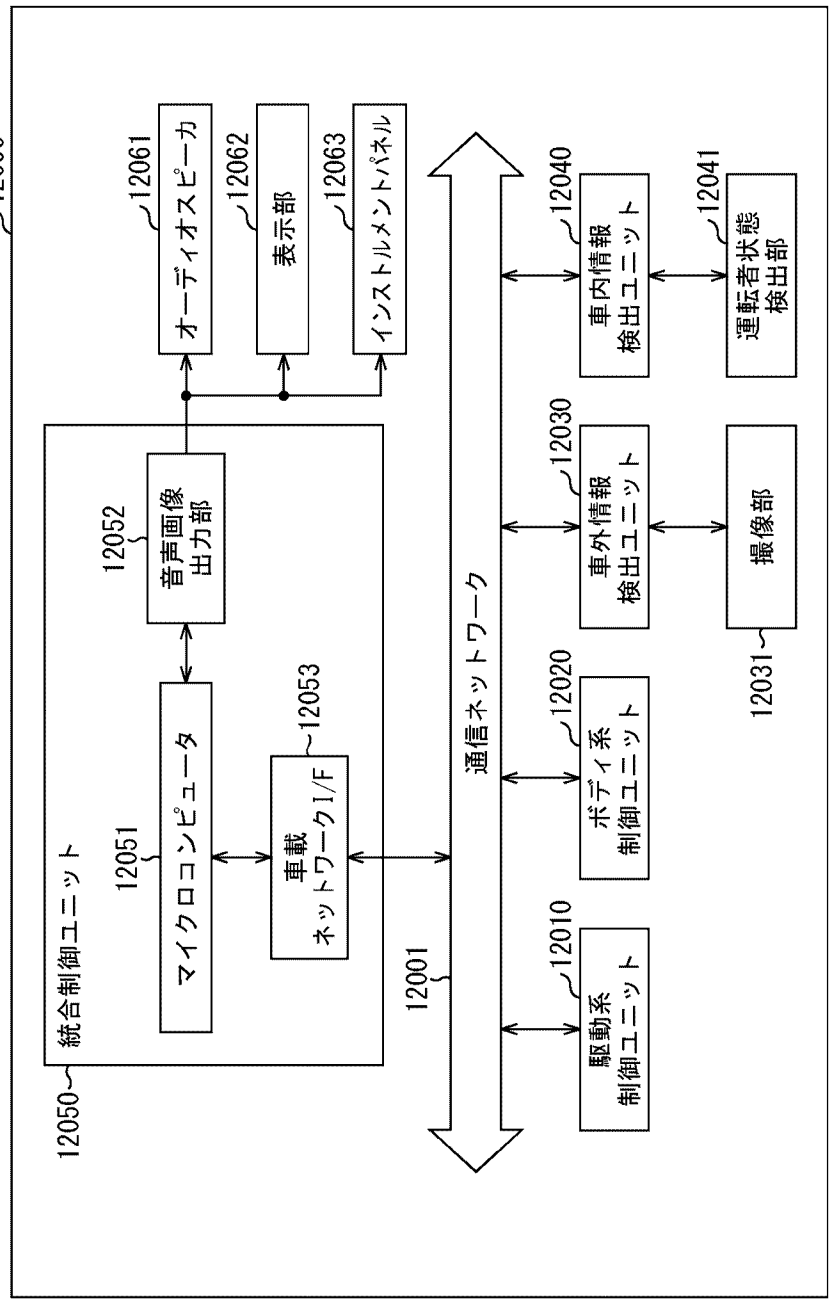
[図24]


120
121
125
画素アレイ部
126
200

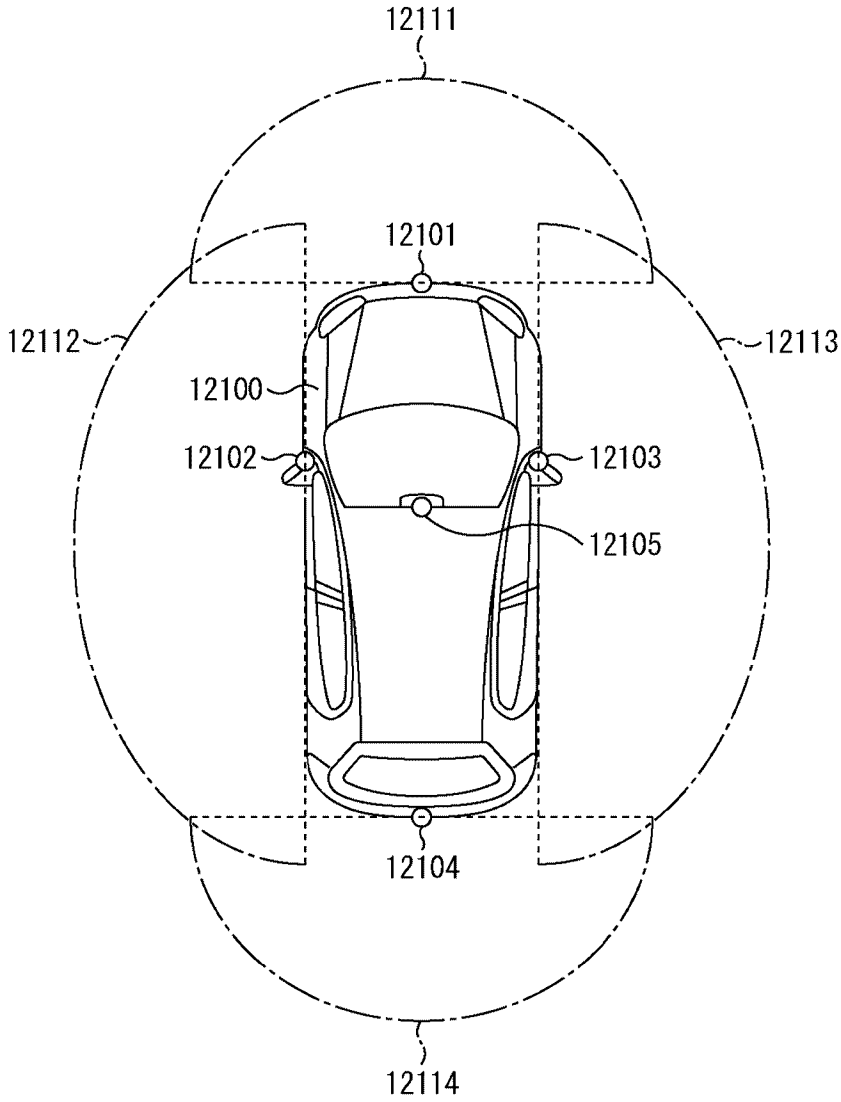
[図25]


100
撮像装置
110
撮像部
120
画像センサ
500
画像データ
200
簡易検出器
150
環境センサ
検出結果
画像データ
130
解析装置
131
入力制御部
検出結果
132
ルール選択部
133
詳細検出器
134
評価器

[図26]


12000
12061
オーディオスピーカ
12062
表示部
12063
インストルメントパネル
12052
音声画像
出力部
12051
マイクロコンピュータ
12053
車載
ネットワークI/F
統合制御ユニット
12050
12001
通信ネットワーク
12040
車内情報
検出ユニット
12041
運転者状態
検出部
12030
車外情報
検出ユニット
撮像部
12031
12020
ボディ系
制御ユニット
12010
駆動系
制御ユニット

[図27]


12111
12101
12112
12113
12100
12102
12103
12105
12104
12114

# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/JP2024/013809**

## A. CLASSIFICATION OF SUBJECT MATTER

***H04N 23/60***(2023.01)i; ***G06T 7/00***(2017.01)i; ***G06V 10/82***(2022.01)i; ***H04N 23/12***(2023.01)i
FI: H04N23/60; H04N23/12; G06T7/00 350C; G06V10/82

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N23/60; G06T7/00; G06V10/82; H04N23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| A | JP 11-252450 A (CANON INC.) 17 September 1999 (1999-09-17)<br>claims 1-10, paragraphs [0001], [0008]-[0024], fig. 1, 2 | 1-15 |
| A | JP 2021-517704 A (SILICON STORAGE TECHNOLOGY INC.) 26 July 2021 (2021-07-26)<br>paragraphs [0002]-[0009], [0058]-[0088], fig. 1-27 | 1-15 |
| A | US 2003/0220731 A1 (ZIEROLF, Michael Lee) 27 November 2003 (2003-11-27)<br>fig. 2 | 1-15 |
| A | JP 9-307452 A (SONY CORPORATION) 28 November 1997 (1997-11-28)<br>fig. 1-52 | 1-15 |
| A | US 2022/0188410 A1 (ORACLE INTERNATIONAL CORPORATION) 16 June 2022 (2022-06-16)<br>paragraphs [0002]-[0054] | 1-15 |

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| **11 June 2024** | **25 June 2024** |

| Name and mailing address of the ISA/JP | Authorized officer |
|---|---|
| **Japan Patent Office (ISA/JP)**<br>**3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915**<br>**Japan** | Telephone No. |

# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/JP2024/013809**

**Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:

Document 1: JP 11-252450 A (CANON INC.) 17 September 1999 (1999-09-17)
claims 1-10, paragraphs [0001], [0008]-[0024], fig. 1, 2
(Family: none)

(Invention 1) Claims 1-12, 14, and 15
Claims 1-12 have the special technical feature specified in claim 1, and thus are classified as invention 1.
Claims 14 and 15 also substantially have said special technical feature, and thus are classified as invention 1.

(Invention 2) Claim 13
Claim 13 shares, with claim 1 classified as invention 1, the feature of comprising neurons, and being an imaging device. However, this feature does not make a contribution over the prior art in the light of the content disclosed in document 1 (see, in particular, fig. 1, 2). Thus, this feature cannot be said to be a special technical feature. Furthermore, there are no other identical or corresponding special technical features between these inventions. Additionally, claim 13 does not depend from claim 1. Moreover, claim 13 is not substantially identical to or similarly closely related to any of the claims classified as invention 1. Therefore, claim 13 cannot be classified as invention 1.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☑ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

**Remark on Protest**

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

**INTERNATIONAL SEARCH REPORT**
**Information on patent family members**

International application No.
**PCT/JP2024/013809**

| Patent document cited in search report | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|---|---|---|---|
| JP 11-252450 A | 17 September 1999 | (Family: none) | |
| JP 2021-517704 A | 26 July 2021 | US 2020/0035310 A1<br>paragraphs [0002]-[0010], [0056]-[0085], fig. 1-27<br>WO 2019/177687 A1<br>EP 3766071 A1<br>TW 201939362 A<br>KR 10-2020-0121347 A<br>CN 111837189 A | |
| US 2003/0220731 A1 | 27 November 2003 | WO 2003/099622 A1<br>EP 1507691 A1 | |
| JP 9-307452 A | 28 November 1997 | US 5793316 A<br>fig. 1-52<br>EP 783207 A2<br>CN 1171661 A<br>KR 10-0496669 B1 | |
| US 2022/0188410 A1 | 16 June 2022 | (Family: none) | |

国際調査報告

国際出願番号
PCT/JP2024/013809

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H04N 23/60(2023.01)i; G06T 7/00(2017.01)i; G06V 10/82(2022.01)i; H04N 23/12(2023.01)i
FI: H04N23/60; H04N23/12; G06T7/00 350C; G06V10/82

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H04N23/60; G06T7/00; G06V10/82; H04N23/12

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－１９９６年 |
| 日本国公開実用新案公報 | １９７１－２０２４年 |
| 日本国実用新案登録公報 | １９９６－２０２４年 |
| 日本国登録実用新案公報 | １９９４－２０２４年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献のカテゴリー* | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| A | JP 11-252450 A (キヤノン株式会社) 17.09.1999 (1999-09-17)<br>請求項１－１０，段落[０００１]，[０００８]－[００２４]，図１，図２ | １－１５ |
| A | JP 2021-517704 A (シリコン ストーリッジ テクノロージー インコーポレイテッド) 26.07.2021 (2021-07-26)<br>段落[０００２]－[０００９]，[００５８]－[００８８]，図１－図２７ | １－１５ |
| A | US 2003/0220731 A1 (ZIEROLF, Michael Lee) 27.11.2003 (2003-11-27)<br>図２ | １－１５ |
| A | JP 9-307452 A (ソニー株式会社) 28.11.1997 (1997-11-28)<br>図１－図５２ | １－１５ |
| A | US 2022/0188410 A1 (ORACLE INTERNATIONAL CORPORATION) 16.06.2022 (2022-06-16)<br>段落[０００２]－[００５４] | １－１５ |

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

| 国際調査を完了した日 | 国際調査報告の発送日 |
|---|---|
| 11.06.2024 | 25.06.2024 |

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
池田　博一　2V 3491

電話番号 03-3581-1101 内線 3271

国際調査報告

国際出願番号
PCT/JP2024/013809

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

文献１；JP 11-252450 A（キヤノン株式会社）17.09.1999(1999-09-17)
請求項１－１０，段落[０００１]，[０００８]－[００２４]，図１，図２
（ファミリーなし）

（発明１）請求項１－１２、１４，１５
請求項１－１２は，請求項１に特定されている特別な技術的特徴を有しているので，発明１に区分する。
請求項１４，１５も実質的に前記特別な技術的特徴を有しているので，発明１に区分する。

（発明２）請求項１３
請求項１３は，発明１に区分された請求項１と、ニューロンを備えること，撮像装置であることにおいて、共通の技術的特徴を有している。しかしながら、当該技術的特徴は、上記文献１（特に、図１や図２、参照）の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、当該技術的特徴は、特別な技術的特徴であるとは言えない。また、これらの発明の間には他に同一の又は対応する特別な技術的特徴は存在しない。さらに、請求項１３は請求項１の従属請求項ではない。また、請求項１３は、発明１に区分されたいずれの請求項に対しても実質同一又はそれに準ずる関係にはない。したがって、請求項１３は発明１に区分できない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。

2. ☑ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。

3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。

4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。

☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/013809

| 引用文献 | 公表日 | パテントファミリー文献 | 公表日 |
|---|---|---|---|
| JP 11-252450 A | 17.09.1999 | （ファミリーなし） | |
| JP 2021-517704 A | 26.07.2021 | US 2020/0035310 A1<br>段落[０００２]－[００１０]，[００５６]－[００８５]，図１－図２７<br>WO 2019/177687 A1<br>EP 3766071 A1<br>TW 201939362 A<br>KR 10-2020-0121347 A<br>CN 111837189 A | |
| US 2003/0220731 A1 | 27.11.2003 | WO 2003/099622 A1<br>EP 1507691 A1 | |
| JP 9-307452 A | 28.11.1997 | US 5793316 A<br>図１－図５２<br>EP 783207 A2<br>CN 1171661 A<br>KR 10-0496669 B1 | |
| US 2022/0188410 A1 | 16.06.2022 | （ファミリーなし） | |