

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-258376

(P2007-258376A)

(43) 公開日 平成19年10月4日(2007.10.4)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 33/00 (2006.01)	HO 1 L 33/00 C	5 FO 4 1
HO 1 L 21/205 (2006.01)	HO 1 L 21/205	5 FO 4 5

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号	特願2006-79521 (P2006-79521)	(71) 出願人	000116024 ローム株式会社 京都府京都市右京区西院溝崎町2 1 番地
(22) 出願日	平成18年3月22日 (2006. 3. 22)	(74) 代理人	100083806 弁理士 三好 秀和
		(74) 代理人	100133514 弁理士 寺山 啓進
		(74) 代理人	100122910 弁理士 三好 広之
		(74) 代理人	100117064 弁理士 伊藤 市太郎
		(72) 発明者	村山 雅洋 京都府京都市右京区西院溝崎町2 1 番地 ローム株式会社内

最終頁に続く

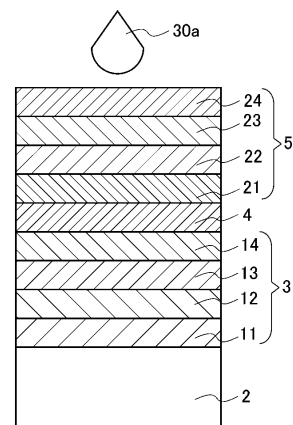
(54) 【発明の名称】 半導体素子の製造方法

(57) 【要約】

【課題】 p型コンタクト層のアニールにより放出される窒素を抑制しつつ、p型コンタクト層とp側電極との間の抵抗値を低減することができる半導体素子の製造方法を提供する。

【解決手段】 本発明による半導体素子の製造方法は、p型GaN層からなるp型コンタクト層24を成長させる工程と、p型コンタクト層24のp側電極6が形成される面に絶縁膜材30aを塗布した後、絶縁膜材30aをベーキングすることによって絶縁膜30を成膜する工程と、絶縁膜30がp型コンタクト層24に形成されている状態で、p型半導体層21~24をアニールする工程とを備えている。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

p 型 G a N 系半導体層からなり p 側電極が形成される p 型コンタクト層を含む p 型半導体層を成長させる工程と、

前記 p 型コンタクト層の前記 p 側電極が形成される面に絶縁膜材を塗布することによって絶縁膜を成膜する工程と、

前記 p 型半導体層をアニールする工程とを備えたことを特徴とする半導体素子の製造方法。

## 【請求項 2】

前記アニールは、900 以上の温度で行われることを特徴とする請求項 1 に記載の半導体素子の製造方法。 10

## 【請求項 3】

前記アニールは、大気圧の窒素を含む雰囲気中で行われることを特徴とする請求項 1 又は 2 のいずれか 1 項に記載の半導体素子の製造方法。

## 【発明の詳細な説明】

## 【技術分野】

20

## 【0001】

本発明は、p 型 G a N 系半導体層からなる p 型コンタクト層を備えた半導体素子の製造方法に関する。

## 【背景技術】

## 【0002】

従来、p 型 G a N 系半導体層からなる p 型コンタクト層を備えた半導体素子の製造方法が知られている。この p 型コンタクト層を備えた半導体素子の製造方法では、水素ガスをキャリアガスとして p 型コンタクト層を成長させる。その後、p 型コンタクト層内に取り込まれた水素を放出するために、p 型半導体層をアニールする。これによって、アクセプタと水素との結合を切ることができるので、p 型半導体層中のアクセプタを活性化することができ、p 型半導体層の p 型化を行うことができる。 30

## 【0003】

しかしながら、p 型 G a N 系半導体層からなる p 型コンタクト層を高温（例えば、800 以上）でアニールすると、p 型コンタクト層中の p 型 G a N 系半導体層が熱分解して、窒素が外部へ放出されるといった問題があった。一方、窒素の放出を防ぐために、p 型コンタクト層を低温でアニールすると、上述したアクセプタの活性化が十分にできないといった問題があった。そこで、p 型コンタクト層を高温でアニールした際に、窒素が外部へと放出されることを防ぐ技術が知られている。

## 【0004】

例えば、特許文献 1 には、プラズマ C V D 法によって形成された S i O<sub>2</sub> からなるキャップ層を p 型コンタクト層の表面に形成した後、アニールを行う半導体素子の製造方法が知られている。このように、p 型コンタクト層の表面にキャップ層を形成することによって、p 型コンタクト層の表面から窒素が外部へ放出されることを抑制することができる。 40

【特許文献 1】特許 2540791 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

しかしながら、本願発明者が鋭意検討した結果、特許文献 1 の半導体素子の製造方法のように S i O<sub>2</sub> からなるキャップ層をプラズマ C V D 法によって形成した場合、p 型コンタクト層の表面が粗面化され、p 型コンタクト層と p 側電極との間の抵抗値が極めて大き 50

くなり、電流がほとんど流れないといった問題があることがわかった。

【0006】

本発明は、上述した課題を解決するために創案されたものであり、p型コンタクト層のアニールにより放出される窒素を抑制しつつ、p型コンタクト層とp側電極との間の抵抗値を低減することができる半導体素子の製造方法を提供することを目的としている。

【課題を解決するための手段】

【0007】

上記目的を達成するために、請求項1記載の発明は、p型GaN系半導体層からなりp側電極が形成されるp型コンタクト層を含むp型半導体層を成長させる工程と、前記p型コンタクト層の前記p側電極が形成される面に絶縁膜材を塗布することによって絶縁膜を成膜する工程と、前記p型半導体層をアニールする工程とを備えたことを特徴とする半導体素子の製造方法である。

10

【0008】

また、請求項2の発明は、前記アニールは、900以上の温度で行われることを特徴とする請求項1に記載の半導体素子の製造方法である。

【0009】

また、請求項3の発明は、前記アニールは、大気圧の窒素を含む雰囲気中で行われることを特徴とする請求項1又は2のいずれか1項に記載の半導体素子の製造方法である。

【発明の効果】

【0010】

本発明による半導体素子の製造方法では、p型コンタクト層上に絶縁膜を形成した状態でp型半導体層をアニールすることによって、p型半導体層のアクセプタを活性化しているため、p型コンタクト層から窒素が放出されることを抑制することができるので、絶縁膜を形成しない場合に比べて高温でアニールを行うことができる。これによって、p型半導体層中のMg等のp型不純物の活性化を高めることができるので、p型半導体層の抵抗値を低減することができる。また、アニールの際にp型コンタクト層から窒素が抜けることを絶縁膜によって抑制することができるので、窒素を含む加圧雰囲気中でアニールを行う必要がない。これによって、製造工程を簡単化することができる。

20

【0011】

また、絶縁膜材を塗布することによってp型コンタクト層上に絶縁膜を形成することにより、プラズマCVD法によって絶縁膜をp型コンタクト層に形成した場合に受けるp型コンタクト層上のダメージを防ぐことができる。これによって、p型コンタクト層上のダメージに起因するp型コンタクト層とp側電極との間の抵抗値の増大を防ぐことができるので、p型コンタクト層とp側電極との間の抵抗値を低減し、良好なオーミックコンタクトを形成することができる。

30

【発明を実施するための最良の形態】

【0012】

以下、図面を参照して本発明の第1実施形態を説明する。図1は、本発明の半導体素子の製造方法によって製造された窒化ガリウム系半導体発光素子の断面構造を示す。

【0013】

図1に示すように、窒化ガリウム系半導体発光素子1は、n型のGaN基板2上に、n型半導体層3、活性層4、p型半導体層5が順次積層されている。また、p型半導体層5の上には、金属製のp側電極6が形成されると共に、n型半導体層3には、後述するn型コンタクト層11にn側電極(図示略)が形成されている。

40

【0014】

n型半導体層3は、GaN基板2側から順に、n型GaN層からなるn型コンタクト層11、約25の厚みのn型Al<sub>0.16</sub>Ga<sub>0.84</sub>N層及び約25の厚みのn型GaN層が各260層積層された約13000の厚みのn型超格子クラッド層12、約700の厚みのn型GaN層からなるn型ガイド層13、n型InGaN層とn型GaN層が交互に複数積層されたn型超格子層14が順次積層されている。

50

## 【0015】

活性層4は、Inの組成比の異なる2つのInGa<sub>2</sub>N層からなる障壁層及び井戸層が交互に複数積層されている。

## 【0016】

p型半導体層5は、活性層4側から順に、約200の厚みのAl<sub>0.2</sub>Ga<sub>0.8</sub>N層からなるp型電子バリア層21、約1000の厚みのp型ガイド層22、約25の厚みのp型Al<sub>0.16</sub>Ga<sub>0.84</sub>N層及び約25の厚みのp型Ga<sub>2</sub>N層が各80層積層された約4000の厚みのp型超格子クラッド層23、約500の厚みのp型Ga<sub>2</sub>N層からなるp型コンタクト層24が順次積層されている。

## 【0017】

この窒化ガリウム系半導体発光素子1では、n側電極及びp側電極6からキャリアが供給されると、n型半導体層3及びp型半導体層5を介して、活性層4に注入される。そして、活性層4に注入されたキャリアが結合することによって、光を発光する。

## 【0018】

次に、上述した窒化ガリウム系半導体発光素子の製造方法について、図2～図5を参照して説明する。図2～図5は、実施形態に係る窒化ガリウム系半導体発光素子の各製造工程の断面構造を示す図である。

## 【0019】

まず、図2に示すように、MOCVD法等の既知の方法によって、n型のGa<sub>2</sub>N基板2を約1050の成長温度に保持した状態で、Ga<sub>2</sub>N基板2上に、n型コンタクト層11、n型超格子クラッド層12、n型ガイド層13を順次成長させる。次に、Ga<sub>2</sub>N基板2を約780の成長温度に下げてn型超格子層14、活性層4を順次成長させた後、Ga<sub>2</sub>N基板2を約1070の成長温度まで上げてp型電子バリア層21を成長させる。次に、Ga<sub>2</sub>N基板2を約1000の成長温度まで下げてp型ガイド層22を成長させた後、Ga<sub>2</sub>N基板2を約1050の成長温度まで上げてp型超格子クラッド層23を成長させる。次に、Ga<sub>2</sub>N基板2を約1000の温度に下げた状態で、約500の厚みのp型Ga<sub>2</sub>N層からなるp型コンタクト層24を成長させる。

## 【0020】

次に、p型コンタクト層24上にSiO<sub>2</sub>からなる約1000の厚みの絶縁膜30を塗布及びベーキングすることによって成膜する。具体的には、図3に示すように、ジブチルエーテル溶液にポリシラザンを溶解させた絶縁膜材30aをp型コンタクト層24上に滴下する。次に、図4に示すように、スピンコート法によって絶縁膜材30aをp型コンタクト層24の上面に渡って延ばして塗布したものを加水分解又は重縮合反応させた後、多段階ベーキングを行うことによってSiO<sub>2</sub>からなる絶縁膜30を成膜する。多段階ベーキングは、成膜する絶縁膜30によって異なるが、例えば、約220で2分間行った後、約350で約2分間行い、最後に、約400で30分間行う多段階ベーキングを適用することができる。尚、絶縁膜30の厚みを1000以上にする場合には、上述した絶縁膜の形成工程を複数回行ってよいが、半導体層のクラックを防ぐためには、絶縁膜30の厚みは10000以下にすることが望ましい。このように、絶縁膜30を10000以下にすることによって、p型コンタクト層24と絶縁膜30との熱膨張率の違いに起因する、p型コンタクト層24のクラック等の破損を防止することができる。

## 【0021】

次に、約900以上の温度の窒素又は窒素と酸素を含む大気圧の雰囲気中でアニールすることによって、p型コンタクト層24を含むp型半導体層5内のアクセプタ(Mg)を活性化して、p型半導体層5をp型化する。

## 【0022】

次に、図5に示すように、約14.9%の濃度を有する約25のBHF(一水素二フッ化アンモニウム)溶液でウェットエッチングすることにより、p型コンタクト層24上から絶縁膜30を除去する。このように絶縁膜30を成膜した後ウェットエッチングによって除去することによって、p型コンタクト層24のp側電極6が形成される面上の多く

10

20

30

40

50

の自然酸化膜や汚染物を絶縁膜 30 と共に除去することができる。

【0023】

最後に、次に、p側電極6を既知の方法によって形成した後、電子線照射やアニールによってオーミックコンタクトを形成する。最後にn側電極を形成して、窒化ガリウム系半導体発光素子1が完成する。

【0024】

上述したように本発明による窒化ガリウム系半導体発光素子の製造方法では、p型コンタクト層24上に絶縁膜30を形成した状態でp型半導体層21~24のアクセプタを活性化しているので、約900以上でアニールを行っても、p型コンタクト層24から窒素が放出されることを抑制することができる。これによって、p型コンタクト層24のMgの活性化を高めて抵抗値を低減することができる。

10

【0025】

また、このように絶縁膜材30aを塗布することによってp型コンタクト層24上に絶縁膜30を形成することにより、プラズマCVD法によって絶縁膜をp型コンタクト層に形成した場合に受けるp型コンタクト層上のダメージを防ぐことができる。これによって、p型コンタクト層24上のダメージに起因するp型コンタクト層24とp側電極6との間の抵抗値の増大を防ぐことができるので、p型コンタクト層24とp側電極6との間に良好なオーミックコンタクトを形成することができる。

【0026】

また、絶縁膜30をp型コンタクト層24上に形成することにより、p型コンタクト層24から窒素が放出されることを抑制することができるので、大気圧の窒素を含む雰囲気中でアニールすることができる。この結果、アニールの工程を簡単化することができる。

20

【0027】

次に、図面を参照して、p型コンタクト層上に絶縁膜を形成した後アニールすることによって、p型コンタクト層とp側電極との間の抵抗値が低減する効果を証明するために行った実験について説明する。

【0028】

まず、上述の実験を行うために作製した本発明及び比較例による試料について説明する。図6は、実験のために作製した試料の断面構造を示す図である。

【0029】

図6に示すように、試料41は、n型GaN層42と、n型GaN層42上に形成されたp型GaN層43を備えている。p型GaN層43には、Pd及びAuからなるp側電極44が形成されると共に、n型GaN層42には、Ti及びAlからなるn側電極45が形成されている。

30

【0030】

この試料41は、n型GaN層42上にp型GaN層43及びPd/Auからなるp側電極44を順次積層した後、p側電極44、p型GaN層43及びn型GaN層42の一部をメサエッチングし、露出したn型GaN層42の一部にTi/Alからなるn側電極45を形成することによって、作製した。

【0031】

ここで、本発明による試料41は、p型GaN層43を形成した後、p側電極44を形成する前に、上述の実施形態で説明した製造方法に基づいて、約1000の絶縁膜を形成した後、約910で約10分間、大気圧の窒素雰囲気中でアニールを行い、その後、BHF溶液で絶縁膜を除去した。一方、比較用の試料41は、p型GaN層43を形成した後、絶縁膜を形成することなく、約800で約10分間、大気圧の窒素雰囲気中でアニールを行った。

40

【0032】

まず、図7を参照して電流-電圧特性を調べた実験結果について説明する。図7は、試料に流した電流と電圧との関係を示す図である。尚、横軸が流した電流を示し、縦軸がその際の電圧を示す。この実験は、p側電極44とn側電極45との間に流す電流の電流値

50

を徐々に上げ、各電流値での電圧値を測定した。

【0033】

図7に示すように、p型Ga<sub>0.4</sub>N層43に絶縁膜を形成した状態でアニールを行った本発明による試料41は、p型Ga<sub>0.4</sub>N層43に絶縁膜を形成せずにアニールを行った比較例の試料41に比べて抵抗値が高いことがわかる。これは、本発明による試料41は、p型Ga<sub>0.4</sub>N層43上に絶縁膜を形成した状態でアニールを行うことによって、比較例の試料41に比べて、p型Ga<sub>0.4</sub>N層43から抜ける窒素を抑制することができたためと考えられる。

【0034】

次に、p型コンタクト層の抵抗率及びホール濃度の向上を証明するために行った実験について説明する。この抵抗率及びホール濃度の測定は、矩形のp型Ga<sub>0.4</sub>N層を形成し、そのp型Ga<sub>0.4</sub>N層の四隅に電極を設けてvan der Pauw法によって行った。

10

【0035】

まず、抵抗率を測定した実験結果について説明する。本発明による試料として、上述の製造方法により絶縁膜を形成した状態で、約910で約10分間アニールしたp型Ga<sub>0.4</sub>N層を作製した。そして、比較用の試料として、絶縁膜を形成せずに、約800で約10分間アニールしたp型Ga<sub>0.4</sub>N層を作製した。上述したp型Ga<sub>0.4</sub>N層による試料の抵抗率は約1.74・cmとなつたのに対し、比較例によるp型Ga<sub>0.4</sub>N層の抵抗率は、本発明の試料の約1.3倍に当たる約2.31・cmとなつた。このことから、本発明によるp型Ga<sub>0.4</sub>N層の抵抗値が低減していることがわかる。

【0036】

次に、ホール濃度を測定した実験結果について説明する。本発明による試料として、上述の製造方法により絶縁膜を形成した状態で、約900で約10分間アニールしたp型Ga<sub>0.4</sub>N層と、約925で約10分間アニールしたp型Ga<sub>0.4</sub>N層を作製した。そして、比較用の試料として、絶縁膜を形成せずに、約800で約10分間アニールしたp型Ga<sub>0.4</sub>N層を作製した。本発明によるp型Ga<sub>0.4</sub>N層のホール濃度は、約900でアニールしたものが約 $8.27 \times 10^{17} \text{ cm}^{-3}$ となり、約925でアニールしたものが約 $8.91 \times 10^{17} \text{ cm}^{-3}$ となつた。一方、約800でアニールした比較用のp型Ga<sub>0.4</sub>N層のホール濃度は、約 $7.41 \times 10^{17} \text{ cm}^{-3}$ となつた。従つて、本発明による製造方法によって作製されたp型Ga<sub>0.4</sub>N層は、比較用のp型Ga<sub>0.4</sub>N層に比べてホール濃度が向上していることがわかる。このことから、本発明の製造方法は、p型Ga<sub>0.4</sub>N層の抵抗値を

20

30

【0037】

以上、上記実施形態を用いて本発明を詳細に説明したが、本発明が本明細書中に説明した実施形態に限定されるものではないということは明らかである。本発明は、特許請求の範囲の記載により定まる本発明の趣旨及び範囲内で変更して実施することができる。即ち、本明細書の記載は、一例であり、本発明を何ら限定的な意味に解釈させるものではない。以下、上記実施形態を一部変更した変更形態について説明する。

【0038】

例えば、上述の実施形態では、SiO<sub>2</sub>からなる絶縁膜30を用いたが、他の酸化物又はSi<sub>3</sub>N<sub>4</sub>等の窒化物からなる絶縁膜を適用してもよい。

40

【0039】

また、上述の実施形態では、絶縁膜30を除去する酸として、BHF溶液を用いたが、BHF溶液の代わりにフッ酸系溶液等の他の酸を用いることもできる。

【0040】

また、上述の実施形態では、絶縁膜材30aを滴下した後、塗布したが、スプレー等によって絶縁膜材30aをp型コンタクト層24上に塗布してもよい。また、絶縁膜材を塗布した後、ベーキングではなく、電子線や紫外線を照射することによって絶縁膜を形成してもよい。

【0041】

また、上述の実施形態では、p型コンタクト層24をp型Ga<sub>0.4</sub>N層によって構成したが

50

、 p 型 I n G a N 層等、他の p 型 G a N 系半導体層によって構成してもよい。

【図面の簡単な説明】

【 0 0 4 2 】

【図 1】本発明の製造方法によって製造された窒化ガリウム系半導体発光素子の断面構造を示す。

【図 2】実施形態に係る窒化ガリウム系半導体発光素子の各製造工程の断面構造を示す図である。

【図 3】実施形態に係る窒化ガリウム系半導体発光素子の各製造工程の断面構造を示す図である。

【図 4】実施形態に係る窒化ガリウム系半導体発光素子の各製造工程の断面構造を示す図である。 10

【図 5】実施形態に係る窒化ガリウム系半導体発光素子の各製造工程の断面構造を示す図である。

【図 6】実験のために作製した試料の断面構造を示す図である。

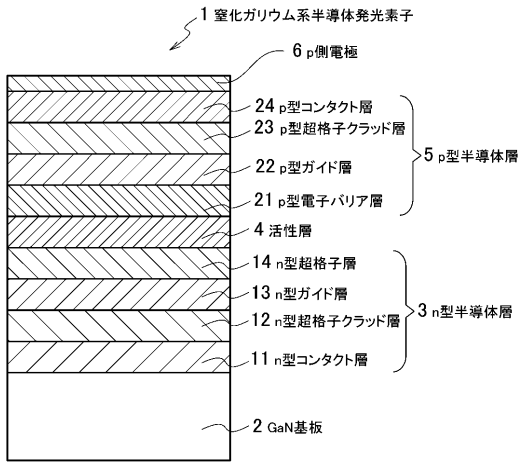
【図 7】試料に流した電流と電圧との関係を示す図である。

【符号の説明】

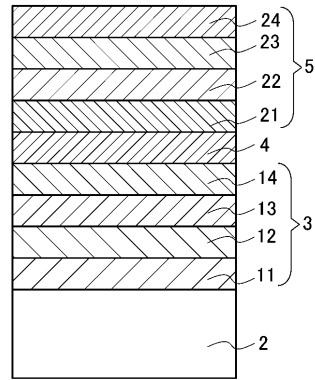
【 0 0 4 3 】

- |       |                |    |
|-------|----------------|----|
| 1     | 窒化ガリウム系半導体発光素子 |    |
| 2     | G a N 基板       |    |
| 3     | n 型半導体層        | 20 |
| 4     | 活性層            |    |
| 5     | p 型半導体層        |    |
| 6     | p 側電極          |    |
| 1 1   | n 型コンタクト層      |    |
| 1 2   | n 型超格子クラッド層    |    |
| 1 3   | n 型ガイド層        |    |
| 1 4   | n 型超格子層        |    |
| 2 1   | p 型電子バリア層      |    |
| 2 2   | p 型ガイド層        |    |
| 2 3   | p 型超格子クラッド層    | 30 |
| 2 4   | p 型コンタクト層      |    |
| 3 0   | 絶縁膜            |    |
| 3 0 a | 絶縁膜材           |    |

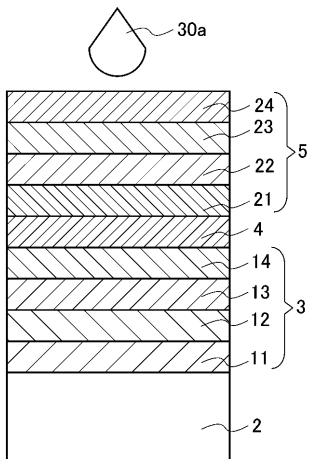
【 図 1 】



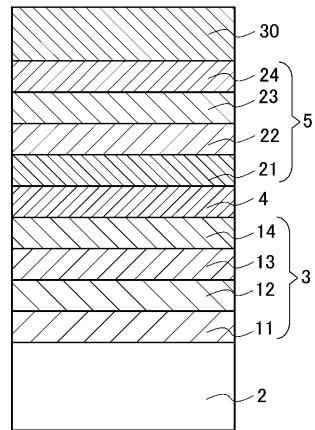
【 図 2 】



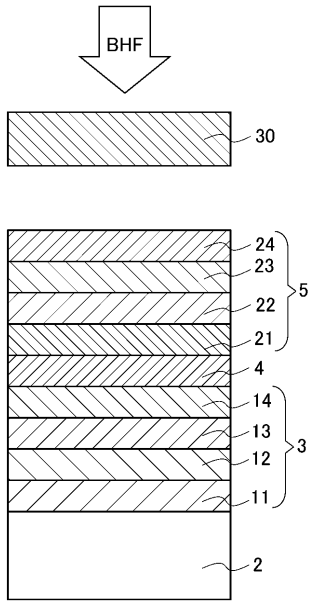
【 図 3 】



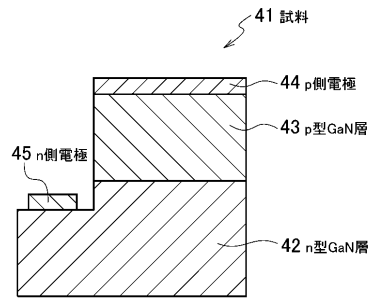
【 図 4 】



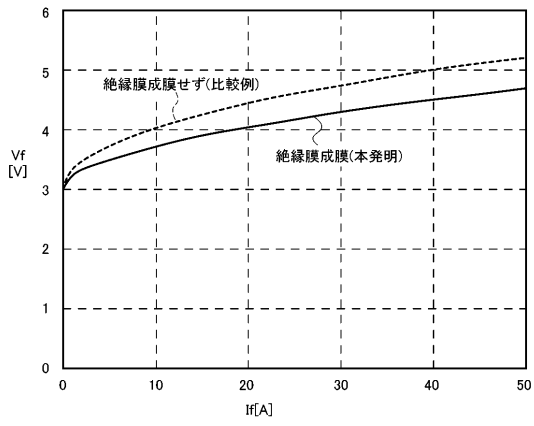
【 図 5 】



【 図 6 】



【 図 7 】



---

フロントページの続き

Fターム(参考) 5F041 AA31 CA05 CA40 CA73 CA74 CA99  
5F045 AA04 AB14 AC15 AD13 AE29 CA09 HA16