(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 6 月 18 日 (18.06.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/119559 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2019/123092

(22) 国际申请日: 2019 年 12 月 4 日 (04.12.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811522481.7 2018年12月12日 (12.12.2018) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。

(72) 发明人: 胡云川(HU, Yunchuan); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。 赵文勤(ZHAO, Wenqin); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。

(74) 代理人: 深圳市世纪恒程知识产权代理事务所(CENFO INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路3号奥特讯电力大厦201, Guangdong 518057 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** DRIVING ARCHITECTURE AND METHOD FOR DISPLAY PANEL

(54) 发明名称: 显示面板的驱动架构及方法

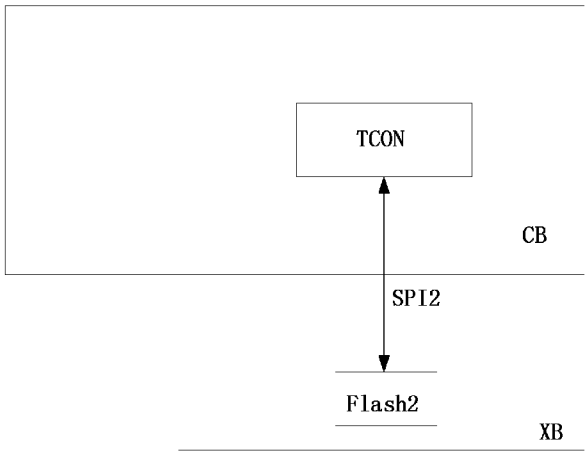

图 2

(57) **Abstract:** A driving architecture for a display panel, wherein the driving architecture for a display panel comprises a control circuit board (CB) and a horizontal circuit board (XB); a timing controller chip (TCON) is provided in the control circuit board (CB); a flash memory (Flash2) for storing operation data of the timing controller chip (TCON) and optical compensation data of the display panel is provided in the horizontal circuit board (XB).

(57) 摘要: 一种显示面板的驱动架构，其中所述显示面板的驱动架构具有控制电路板（CB）和水平方向电路板（XB），控制电路板（CB）中具有时序控制芯片（TOCN），水平方向电路板（XB）中具有存储时序控制器控制芯片（TOCN）的运行数据以及显示面板的光学补偿数据的闪存（Flash2）。

WO 2020/119559 A1

[见续页]

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) **指定国**(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

显示面板的驱动架构及方法

[1] 相关申请

[2] 本申请要求2018年12月12日申请的，申请号为201811522481.7，名称为“显示面板的驱动架构及方法”的中国专利申请的优先权，在此将其全文引入作为参考。

[3] 技术领域

[4] 本申请涉及液晶显示领域，尤其涉及显示面板的驱动架构及方法。

[5] 背景技术

[6] 这里的陈述仅提供与本申请有关的背景信息，而不必然地构成现有技术。

[7] 液晶显示屏（LCD）具有轻薄低功耗等优点，普遍得到市场和消费者的认可。为满足人们对液晶显示屏显示图像的高画质要求，在液晶显示屏中应用姆拉擦除技术（De-mura技术）来提升画面显示亮度的均匀性。

[8] 通常，液晶显示屏的控制电路板和水平方向电路面板分开制造与销售，现有的适用于液晶显示屏的应用架构（如图1）中，在控制电路板（CB，Control board）上的闪存1（Flash1）中存储有控制芯片，如时序控制器（TCON，Timing Controller）的初始化参数、数字伽马（Digital gamma）以及过电压驱动技术（over Driving）的显示查找表（LUT，Look up Table）。由于每个显示面板的实际情况不通过，故将De-mura技术产生的光学补偿数据存储在水平方向电路板（XB，简称X-board）的闪存2（Flash2）中。在TCON上电后通过接口（SPI1和SPI2）获取闪存（Flash1和Flash2）中存储的数据。

[9] 根据市场需求，Flash生产厂家提供的Flash成品的容量规格有2 Mbit和8Mbit，若要购买其他规格的Flash则需要订购，价格较高。上述Flash1中存储的数据总大小小于2 Mbit，De-mura技术产生的光学补偿数据约4 Mbit，则Flash1采用的容量为2 Mbit的Flash，Flash2采用的容量为8 Mbit的Flash。采用8 Mbit的Flash2存储约4 Mbit的数据，导致闪存容量的浪费。

[10] 发明内容

[11] 本申请的主要目的在于提供一种显示面板的驱动方架构及方法，旨在避免显示面板的驱动方架构中闪存容量浪费。

[12] 为实现上述目的，本申请提供一种显示面板的驱动架构，所述显示面板的驱动架构具有控制电路板和水平方向电路板，所述控制电路板中具有控制芯片，所述水平方向电路板中具有存储所述控制芯片的运行数据以及所述显示面板的光学补偿数据的闪存。

[13] 可选的，所述控制芯片通过接口与所述闪存连接。

[14] 可选的，所述接口为串行外接接口。

[15] 可选的，所述闪存包括第一地址和第二地址所述控制芯片的运行数据存储在所述第一地址中；所述显示面板的光学补偿数据存储在所述第一地址和所述第二地址中。

[16] 可选的，所述第一地址的读取优先级高于所述第二地址。

[17] 可选的，所述第一地址为低地址，所述第二地址为高地址。

[18] 可选的，所述控制芯片的运行数据至少包括所述控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[19] 可选的，所述功能模块至少包括数字伽马以及过电压驱动技术中的一个。

[20] 可选的，所述显示面板的驱动架构具有控制电路板和水平方向电路板；

[21] 所述控制电路板中具有时序控制芯片；

[22] 所述水平方向电路板中具有存储所述时序控制芯片的运行数据以及存储所述显示面板的光学补偿数据的闪存；

[23] 所述时序控制芯片通过接口与所述闪存连接。

[24] 可选的，所述闪存包括第一地址和第二地址；

[25] 所述时序控制芯片的运行数据存储在所述第一地址中；

[26] 以及，所述显示面板的光学补偿数据存储在所述第一地址和所述第二地址中。

[27] 可选的，所述控制芯片的运行数据至少包括所述时序控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[28] 此外，为实现上述目的，本申请还提供一种显示面板的驱动方法，其中，所述显示面板的驱动方法基于显示面板的驱动架构，其中，所述显示面板的驱动架

构具有控制电路板和水平方向电路板，所述控制电路板中具有控制芯片，所述水平方向电路板中具有存储所述控制芯片的运行数据以及所述显示面板的光学补偿数据的闪存，所述显示面板的驱动方法包括以下步骤：

[29] 检测到上电信号时，依次获取所述闪存中的所述控制芯片的运行数据以及所述显示面板的光学补偿数据；

[30] 根据所述运行数据和所述光学补偿数据控制所述显示面板进行画面显示。

[31] 可选的，通过串行外接接口依次获取所述闪存中存储的所述控制芯片的运行数据以及所述光学补偿数据，其中，所述控制芯片的运行数据与所述光学补偿数据存储分别存储在所述闪存的第一地址和第二地址中，所述第一地址的读取优先级高于所述第二地址。

[32] 可选的，所述控制芯片的运行数据至少包括所述控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[33] 可选的，所述功能模块至少包括数字伽马以及过电压驱动技术中的一个。

[34] 本申请实施例提出的一种显示面板的驱动架构及方法在控制芯片上电时，首先获取闪存中存储的所述控制芯片的运行数据，恢复所述控制芯片的工作能力，再获取闪存中存储的显示面板的光学补偿数据，以克服显示面板中显示亮度不均的缺陷。进而根据获取到的运行数据和光学补偿数据控制显示面板对接收到的画面进行画面显示。在同一个闪存中存储控制芯片的运行数据和显示面板的光学补偿数据，将示例性技术中存储在两个闪存中的数据存储在水平方向电路板中的闪存中，能够合理利用闪存的容量，避免闪存容量的浪费，同时减少一个闪存，节省了显示面板的生产成本。

[35] 附图说明

[36] 图1为示例性技术中显示面板的驱动架构的示意图；

[37] 图2为本申请显示面板的驱动架构的一实施例中的驱动架构的示意图；

[38] 图3为本申请显示面板的驱动方法的一实施例的流程示意图。

[39] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。

[40] 具体实施方式

[41] 应当理解，此处所描述的具体实施例仅仅用以解释本申请，并不用于限定本申

请。

[42] 本申请实施例的主要解决方案是：

[43] 检测到上电信号时，依次获取所述闪存中的所述控制芯片的运行数据以及所述显示面板的光学补偿数据；

[44] 根据所述运行数据和所述光学补偿数据控制所述显示面板进行画面显示。

[45] 由于示例性技术中采用大容量的闪存存储占用容量小的数据，导致闪存容量的浪费。

[46] 本申请提供一种解决方案，在控制芯片上电时，首先获取闪存中存储的所述控制芯片的运行数据，恢复所述控制芯片的工作能力，再获取闪存中存储的显示面板的光学补偿数据，以克服显示面板中显示亮度不均的缺陷。进而根据获取到的运行数据和光学补偿数据控制显示面板对接收到的画面进行画面显示。在同一个闪存中存储控制芯片的运行数据和显示面板的光学补偿数据，将示例性技术中存储到两个闪存中的数据存储在水平方向电路板中的闪存中，能够合理利用闪存的容量，避免闪存容量的浪费，同时减少一个闪存，节省了显示面板的生产成本。

[47] 参照图2，本申请显示面板的驱动框架实施例中驱动框架的结构示意图。如图2所示，显示面板的驱动架构包括控制电路板（CB，Control board）和水平方向电路板（XB，X-
board）。在控制电路板中有控制芯片，例如时序控制芯片（TOCN，Timing Controller）等，在水平方向电路板中具有闪存（Flash2）。在Flash2中存储着供控制芯片运行的运行数据以及与显示面板匹配的光学补偿数据。

[48] 由于控制芯片的集成电路（IC，Integrated circuit）不具有存储功能，故控制芯片工作所需要的配置参数等数据均存储在特定的存储集成电路中，如闪存。同时，每个显示面板的亮度显示均匀程度以及显示区域存在差异，故针对显示面板配置有其适用的光学补偿数据，在图像显示时，控制芯片读取该光学补偿数据能够有效克服显示面板亮度不均的缺陷，提高画面质量。

[49] 控制芯片的运行数据主要包括控制芯片的初始化参数和控制芯片的功能模块的显示查找表（LUT，Look up

Table）。所示功能模块至少包括，数字伽马（Digital gamma）以及过电压驱动技术（over Driving）。人类的视觉系统对于显示器的亮度或感觉大致呈对数关系，而非线性关系，为保证显示器呈现的图像与原图像相同，在显示器中需要引入伽马校正。通过数字伽马的伽马校正对显示器的灰阶曲线进行调试，以达到最佳视觉效果。伽马校正是采用亮度查找表实现，在查找表中存储亮度的地址，根据查找表对图片灰阶进行调整，消除图像的亮度不均，提高图像的画质；通过电压驱动技术的显示查找表根据输入的本帧画面和上一帧画面所对应的灰阶即可得到驱动的灰阶，将此灰阶输出给显示面板，以显示画面。

[50] 显示面板的光学补偿数据为经过拉姆擦除技术（De-mura技术）的算法产生的拉姆擦除补偿数据。

[51] 通常，该控制芯片的运行数据的存储大小约4Mbit，显示面板的光学补偿数据小于2Mbit，而水平方向电路板中的闪存（Flash2）的容量为8 Mbit。因此，在本申请中，将控制芯片的运行数据和显示面板配置的光学补偿数据均存储在位于水平方向电路板的闪存（Flash2）中，能够合理利用闪存的容量，直接不再需要示例性技术中的显示面板的驱动框架（如图1所示）中控制电路板上的闪存（Flash1），节省了显示面板的生产成本。

[52] 控制电路板中的控制芯片通过接口与水平方向电路板中的闪存（Flash2）连接，在控制芯片上电时，通过接口从闪存中获取控制芯片的运行数据以及显示面板的光学补偿数据，实现显示面板的图像显示功能。其中，控制芯片的运行数据存储在闪存（Flash2）的第一地址中，显示面板的光学补偿数据存储在闪存（Flash2）的第二地址中，在控制芯片读取数据时，先读取第一地址中的运行数据，恢复控制芯片的工作能力之后，再获取第二地址中显示面板的光学补偿数据，以消除显示面板的亮度不均。故，第一地址的读取优先级高于第二地址。

[53] 此外，由于串行外接接口（SPI，Serial Peripheral interface）具有支持双工操作、操作简单、数据传输速率高等有点。在控制芯片通过接口读取闪存中存储的数据时，采用的接口以串行外接接口为佳。

[54] 与示例性技术相比，本申请提供的一种显示面板的驱动架构减少位于控制电路板中的闪存（Flash1），将控制芯片的运行数据存储在水平方向电路板的闪存（

Flash2）中，从而无需连接控制芯片与Flash1的接口（SPI1），使得驱动架构中的接口由两条减为一条（仅需要与Flash2连接的SPI2）。选择只有一组的SPI块函数的程序中，使得控制芯片的集成电路（TOCN IC）封装面积减小，众所周知，芯片的体积越小价格越低，从而减少接口数量降低了控制芯片的集成电路的成本，提高显示面板的经济效益。

[55] 在本实施例中，显示面板的驱动架构具有控制电路板和水平方向电路板，控制电路板中具有控制芯片，水平方向电路板中具有闪存，在闪存中存储所述控制芯片的运行数据以及所述显示面板的光学补偿数据。将示例性技术中存储在两个闪存中的数据存储在水平方向电路板中的闪存中，能够合理利用闪存的容量，避免闪存容量的浪费，同时减少一个闪存，节省了显示面板的生产成本。

[56] 参照图2，在本申请显示面板的驱动架构另一实施例中，显示面板的驱动架构包括控制电路板（CB，Control board）和水平方向电路板（XB，X- board）。在控制电路板中有时序控制芯片（TOCN，Timing Controller），在水平方向电路板中具有闪存（Flash2）。在Flash2中存储着供时序控制芯片运行的运行数据以及与显示面板匹配的光学补偿数据。由于时序控制芯片的集成电路（IC，Integrated circuit）不具有存储功能，故，时序控制芯片通过接口与Flash2连接，以使闪存中存储时序控制芯片所需要的配置参数等数据。

[57] 同时，每个显示面板的亮度显示均匀程度以及显示区域存在差异，故针对显示面板配置有其适用的光学补偿数据，在图像显示时，时序控制芯片读取该光学补偿数据能够有效克服显示面板亮度不均的缺陷，提高画面质量。

[58] 时序控制芯片的运行数据主要包括控制芯片的初始化参数和时序控制芯片的功能模块的显示查找表（LUT，Look up Table）。所示功能模块至少包括，数字伽马（Digital gamma）以及过电压驱动技术（over Driving）。人类的视觉系统对于显示器的亮度或感觉大致呈对数关系，而非线性关系，为保证显示器呈现的图像与原图像相同，在显示器中需要引入伽马校正。通过数字伽马的伽马校正对显示器的灰阶曲线进行调试，以达到最佳视觉效果。伽马校正是采用亮度查找表实现，在查找表中存储亮度的地址，根据查找表对图片灰阶进行调整，消除图像的亮度不均，提高图像的画质；通过电压驱动技术的显示查找表根据输

入的本帧画面和上一帧画面所对应的灰阶即可得到驱动的灰阶，将此灰阶输出给显示面板，以显示画面。

[59] 显示面板的光学补偿数据为经过拉姆擦除技术（De-mura技术）的算法产生的拉姆擦除补偿数据。

[60] 控制电路板中的时序控制芯片通过接口与水平方向电路板中的闪存（Flash2）连接，在时序控制芯片上电时，通过接口从闪存中获取时序控制芯片的运行数据以及显示面板的光学补偿数据，实现显示面板的图像显示功能。其中，时序控制芯片的运行数据存储在闪存（Flash2）的第一地址中，显示面板的光学补偿数据存储在闪存（Flash2）的第二地址中，在控制芯片读取数据时，先读取第一地址中的运行数据，恢复时序控制芯片的工作能力之后，再获取第二地址中显示面板的光学补偿数据，以消除显示面板的亮度不均。故，第一地址的读取优先级高于第二地址。

[61] 此外，由于串行外接接口（SPI，Serial Peripheral interface）具有支持双工操作、操作简单、数据传输速率高等有点。在时序时序控制芯片通过接口读取闪存中存储的数据时，采用的接口以串行外接接口为佳。

[62] 与示例性技术相比，本申请提供的一种显示面板的驱动架构减少位于控制电路板中的闪存（Flash1），将时序控制芯片的运行数据存储在水平方向电路板的闪存（Flash2）中，从而无需连接时序控制芯片与Flash1的接口（SPI1），使得驱动架构中的接口由两条减为一条（仅需要与Flash2连接的SPI2）。选择只有一组的SPI块函数的程序中，使得时序控制芯片的集成电路（TOCN IC）封装面积减小，众所周知，芯片的体积越小价格越低，从而减少接口数量降低了时序控制芯片的集成电路的成本，提高显示面板的经济效益。

[63] 在本实施例中，显示面板的驱动架构具有控制电路板和水平方向电路板，控制电路板中具有时序控制芯片，水平方向电路板中具有闪存，在闪存中存储所述控制芯片的运行数据以及所述显示面板的光学补偿数据。时序控制芯片通过接口与Flash2连接，以使闪存中存储时序控制芯片所需要的配置参数等数据。将示例性技术中存储在两个闪存中的数据存储在水平方向电路板中的闪存中，能够合理利用闪存的容量，避免闪存容量的浪费，同时减少一个闪存，节省了显示

面板的生产成本。

[64] 参照图3，本申请显示面板的驱动方法一实施例，所述显示面板的驱动方法包括：

[65] 步骤S10，检测到上电信号时，依次获取所述闪存中的所述控制芯片的运行数据以及所述显示面板的光学补偿数据。

[66] 示例性技术中的显示面板的驱动架构（如图1）中，驱动架构包含控制电路板（CB）和水平方向电路板（XB），控制电路板上的闪存1（Flash1）中存储有控制芯片（TCON）的初始化参数、数字伽马（Digital gamma）以及过电压驱动技术（over Driving）的显示查找表（LUT）。在水平方向电路板的闪存2（Flash2）中存储De-mura技术产生的光学补偿数据。如图2所示，本申请提供的显示面板的驱动架构中包括控制电路板和水平方向电路板。在控制电路板中有控制芯片（TOCN），在水平方向电路板中具有闪存（Flash2）。在Flash2中存储着供控制芯片运行的运行数据以及与显示面板匹配的光学补偿数据。

[67] 由于控制芯片的集成电路（TOCN IC）不具有存储功能，故控制芯片工作所需要的配置参数等数据均存储在特定的存储集成电路中，如闪存。同时，每个显示面板的亮度显示均匀程度以及显示区域存在差异，故针对显示面板配置有其适用的光学补偿数据，在图像显示时，控制芯片读取该光学补偿数据能够有效克服显示面板亮度不均的缺陷，提高画面质量。

[68] 在控制芯片检查到上电信号时，依次从闪存（Flash2）中获取时序控制去的运行数据以实现控制芯片的基本运行功能，和显示面板的光学补偿数据，以克服显示面板的亮度不均的缺陷。

[69] 进一步的，将控制芯片的运行数据存储在闪存（Flash2）的第一地址中，水平方向电路板的光学补偿数据存储在闪存（Flash2）的第二地址中，以实现控制芯片分别读取所述运行数据和所述光学补偿数据。设置第一地址的读取优先级高于第二地址，以实现控制芯片在上电后，先读取第一地址中的运行数据，再获取第二地址中显示面板的光学补偿数据，以消除显示面板的亮度不均。

[70] 控制电路板中的控制芯片（TOCN）通过接口与水平方向电路板中的闪存（Flash2）连接。由于串行外接接口（SPI，Serial Peripheral interface）具有支持双工

操作、操作简单、数据传输速率高等有点。在控制芯片通过接口读取闪存中存储的数据时，采用的接口以串行外接接口为佳。

[71] 步骤S20，根据所述运行数据和所述光学补偿数据控制所述显示面板进行画面显示。

[72] 控制芯片的运行数据主要包括控制芯片的初始化参数和控制芯片的功能模块的显示查找表。所示功能模块至少包括，数字伽马（Digital gamma）以及过电压驱动技术（over Driving）。人类的视觉系统对于显示器的亮度或感觉大致呈对数关系，而非线性关系，为保证显示器呈现的图像与原图像相同，在显示器中需要引入伽马校正。通过数字伽马的伽马校正对显示器的灰阶曲线进行调试，以达到最佳视觉效果。伽马校正是采用亮度查找表实现，在查找表中存储亮度的地址，根据查找表对图片灰阶进行调整，消除图像的亮度不均，提高图像的画质；通过电压驱动技术的显示查找表根据输入的本帧画面和上一帧画面所对应的灰阶即可得到驱动的灰阶，将此灰阶输出给显示面板，以显示画面。显示面板的光学补偿数据为经过拉姆擦除技术（De-mura技术）的算法产生的拉姆擦除补偿数据。

[73] 在控制芯片获取到运行数据后，根据运行数据中控制芯片的初始化参数启动控制芯片的基础工作能力，进而根据运行数据中的功能模块的显示查找表以及显示面板的光学补偿数据实现画面显示。

[74] 通常，该控制芯片的运行数据的存储大小约4Mbit，显示面板的光学补偿数据小于2Mbit，而水平方向电路板中的闪存（Flash2）的容量为8 Mbit。因此，在本申请中，将控制芯片的运行数据和显示面板配置的光学补偿数据均存储在位于水平方向电路板的闪存（Flash2）中，能够合理利用闪存的容量，直接不再需要示例性技术中的显示面板的驱动框架（如图1所示）中控制电路板上的闪存（Flash1），节省了显示面板的生产成本。

[75] 与示例性技术相比，本申请提供的一种显示面板的驱动架构减少位于控制电路板中的闪存（Flash1），将控制芯片的运行数据存储在水平方向电路板的闪存（Flash2）中，从而无需连接控制芯片与Flash1的接口（SPI1），使得驱动架构中的接口由两条减为一条（仅需要与Flash2连接的SPI2）。选择只有一组的SPI块

函数的程序中，使得控制芯片的集成电路（TOCN IC）封装面积减小，众所周知，芯片的体积越小价格越低，从而减少接口数量降低了控制芯片的集成电路的成本，提高显示面板的经济效益。

[76] 在本实施例中，在控制芯片上电时，首先获取闪存中存储的所述控制芯片的运行数据，恢复所述控制芯片的工作能力，再获取闪存中存储的显示面板的光学补偿数据，以克服显示面板中显示亮度不均的缺陷。进而根据获取到的运行数据和光学补偿数据控制显示面板对接收到的画面进行画面显示。在同一个闪存中存储控制芯片的运行数据和显示面板的光学补偿数据，将示例性技术中存储在两个闪存中的数据存储在水平方向电路板中的闪存中，能够合理利用闪存的容量，避免闪存容量的浪费，同时减少一个闪存，节省了显示面板的生产成本。

[77] 需要说明的是，在本文中，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者系统不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者系统所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括该要素的过程、方法、物品或者系统中还存在另外的相同要素。

[78] 上述本申请实施例序号仅仅为了描述，不代表实施例的优劣。

[79] 通过以上的实施方式的描述，本领域的技术人员可以清楚地了解到上述实施例方法可借助软件加必需的通用硬件平台的方式来实现，当然也可以通过硬件，但很多情况下前者是更佳的实施方式。基于这样的理解，本申请的技术方案本质上或者说对示例性技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在如上所述的一个存储介质(如ROM/RAM、磁碟、光盘)中，包括若干指令用以使得一台终端设备(可以是手机，计算机，服务器，空调器，或者网络设备等)执行本申请各个实施例所述的方法。

[80] 以上仅为本申请的可选实施例，并非因此限制本申请的专利范围，凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本申请的专利保护范围内。

权利要求书

[权利要求 1] 一种显示面板的驱动架构，其中，所述显示面板的驱动架构具有控制电路板和水平方向电路板；

所述控制电路板中具有控制芯片；

所述水平方向电路板中具有存储所述控制芯片的运行数据以及存储所述显示面板的光学补偿数据的闪存。

[权利要求 2] 如权利要求1所述的显示面板的驱动架构，其中，所述控制芯片通过接口与所述闪存连接。

[权利要求 3] 如权利要求2所述的显示面板的驱动架构，其中，所述接口为串行外接接口。

[权利要求 4] 如权利要求1所述的显示面板的驱动架构，其中，所述闪存包括第一地址和第二地址；

所述控制芯片的运行数据存储在所述第一地址中；

以及，所述显示面板的光学补偿数据存储在所述第一地址和所述第二地址中。

[权利要求 5] 如权利要求4所述的显示面板的驱动架构，其中，所述第一地址的读取优先级高于所述第二地址。

[权利要求 6] 如权利要求5所述的显示面板的驱动架构，其中，所述第一地址为低地址，所述第二地址为高地址。

[权利要求 7] 如权利要求1所述的显示面板的驱动架构，其中，所述控制芯片的运行数据至少包括所述控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[权利要求 8] 如权利要求7所述的显示面板的驱动架构，其中，所述功能模块至少包括数字伽马以及过电压驱动技术中的一个。

[权利要求 9] 如权利要求2所述的显示面板的驱动架构，其中，所述控制芯片的运行数据至少包括所述控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[权利要求 10] 如权利要求4所述的显示面板的驱动架构，其中，所述控制芯片的运

行数据至少包括所述控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[权利要求 11] 一种显示面板的驱动架构，其中，所述显示面板的驱动架构具有控制电路板和水平方向电路板；

所述控制电路板中具有时序控制芯片；

所述水平方向电路板中具有存储所述时序控制芯片的运行数据以及存储所述显示面板的光学补偿数据的闪存；

以及，所述时序控制芯片通过接口与所述闪存连接。

[权利要求 12] 如权利要求11所述的显示面板的驱动架构，其中，所述闪存包括第一地址和第二地址；

所述时序控制芯片的运行数据存储在所述第一地址中；

以及，所述显示面板的光学补偿数据存储在所述第一地址和所述第二地址中。

[权利要求 13] 如权利要求11所述的显示面板的驱动架构，其中，所述控制芯片的运行数据至少包括所述时序控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[权利要求 14] 一种显示面板的驱动方法，其中，所述显示面板的驱动方法基于显示面板的驱动架构，其中，所述显示面板的驱动架构具有控制电路板和水平方向电路板，所述控制电路板中具有控制芯片，所述水平方向电路板中具有存储所述控制芯片的运行数据以及所述显示面板的光学补偿数据的闪存，所述显示面板的驱动方法包括以下步骤：

检测到上电信号时，依次获取所述闪存中的所述控制芯片的运行数据以及所述显示面板的光学补偿数据；

根据所述运行数据和所述光学补偿数据控制所述显示面板进行画面显示。

[权利要求 15] 如权利要求14中所述的显示面板的驱动方法，其中，通过串行外接接口依次获取所述闪存中存储的所述控制芯片的运行数据以及所述光学补偿数据，其中，所述控制芯片的运行数据与所述光学补偿数据存储

分别存储在所述闪存的第一地址和第二地址中，所述第一地址的读取优先级高于所述第二地址。

[权利要求 16] 如权利要求15中所述的显示面板的驱动方法，其中，所述控制芯片的运行数据至少包括所述控制芯片的初始化参数以及功能模块的显示查找表中的一个。

[权利要求 17] 如权利要求16中所述的显示面板的驱动方法，其中，所述功能模块至少包括数字伽马以及过电压驱动技术中的一个。

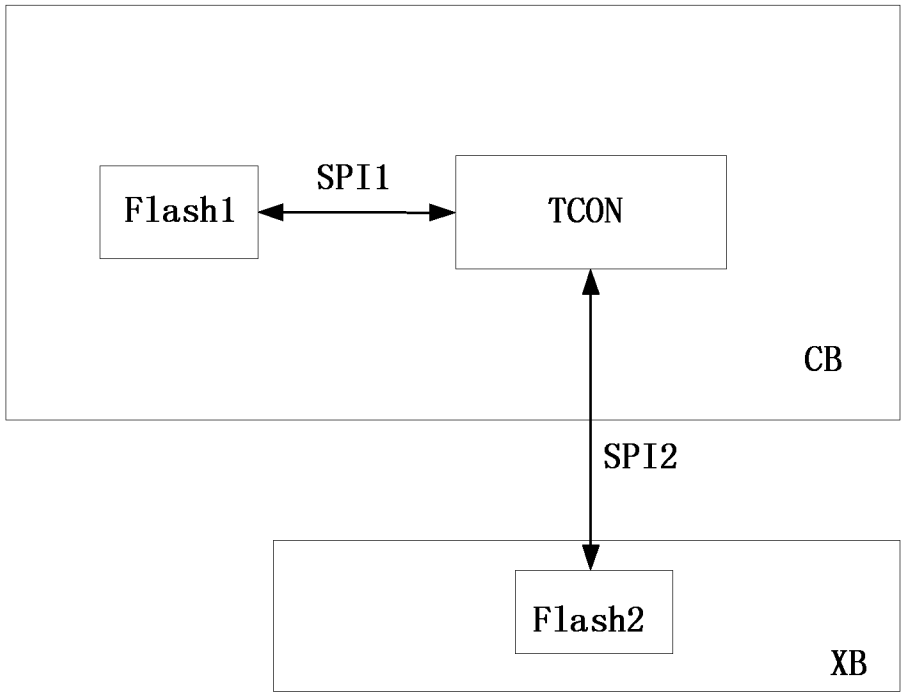

图 1

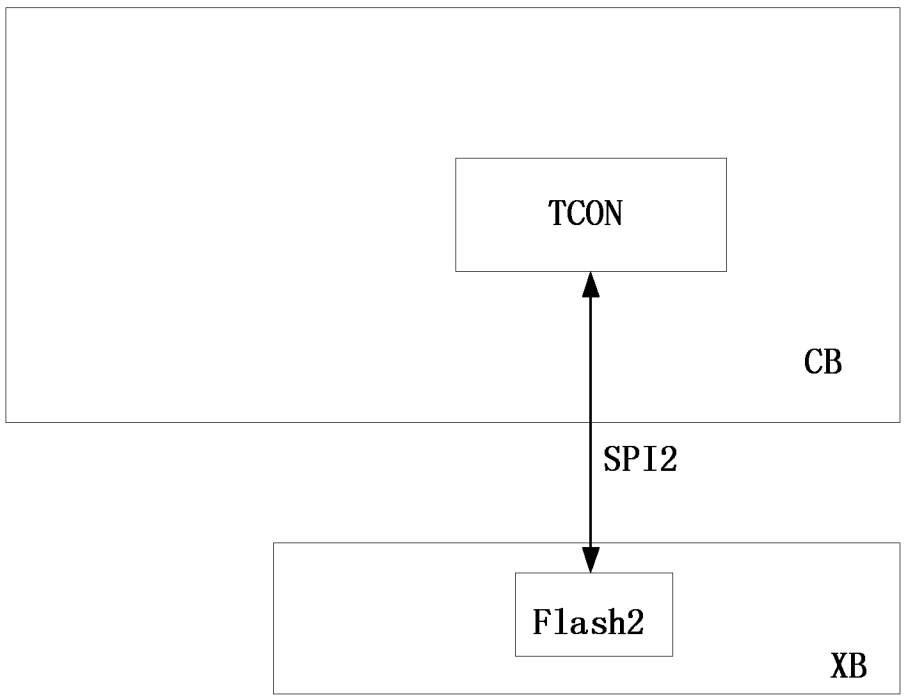

图 2

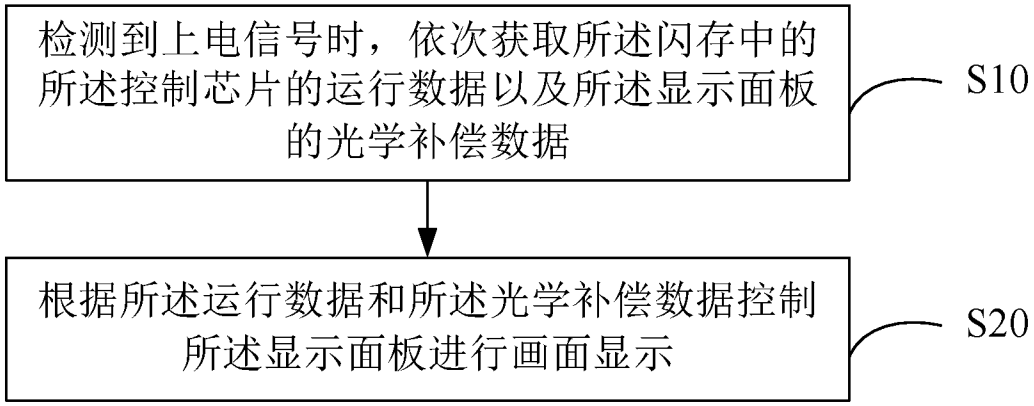
检测到上电信号时，依次获取所述闪存中的所述控制芯片的运行数据以及所述显示面板的光学补偿数据
S10
根据所述运行数据和所述光学补偿数据控制所述显示面板进行画面显示
S20

图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2019/123092

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: 惠科, 显示, 面板, 驱动, 控制, 补偿, 存储, 闪存, 时序, mura, display, driver, panel, control, compensation, memory, flash, time sequence.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109389959 A (HKC CORPORATION LIMITED) 26 February 2019 (2019-02-26) description, paragraphs [0025]-[0054]	1-17
X	CN 104064141 A (BOE TECHNOLOGY GROUP CO., LTD.) 24 September 2014 (2014-09-24) description, paragraphs [0046]-[0072], and figures 3-9	1-17
A	CN 107977182 A (SHENZHEN JIDISI ELECTRONIC TECHNOLOGY CO., LTD.) 01 May 2018 (2018-05-01) entire document	1-17
A	US 2014362071 A1 (SEOUL SEMICONDUCTOR CO., LTD.) 11 December 2014 (2014-12-11) entire document	1-17
A	CN 108766350 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 06 November 2018 (2018-11-06) entire document	1-17
A	CN 204204384 U (KIWI-IMAGE TECHNOLOGIES CO., LTD.) 11 March 2015 (2015-03-11) entire document	1-17

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17 February 2020	**27 February 2020**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration** **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2019/123092

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109389959	A	26 February 2019	None			
CN	104064141	A	24 September 2014	EP	3156995	A1	19 April 2017
				US	9715850	B2	25 July 2017
				WO	2015188605	A1	17 December 2015
				CN	104064141	B	14 December 2016
				US	2016253960	A1	01 September 2016
CN	107977182	A	01 May 2018	None			
US	2014362071	A1	11 December 2014	US	10028344	B2	17 July 2018
				US	9378701	B2	28 June 2016
				KR	20130077649	A	09 July 2013
				WO	2013100733	A1	04 July 2013
				US	2016309558	A1	20 October 2016
CN	108766350	A	06 November 2018	None			
CN	204204384	U	11 March 2015	None			

国际检索报告

国际申请号
PCT/CN2019/123092

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT, WPI, EPODOC, CNKI：惠科，显示，面板，驱动，控制，补偿，存储，闪存，时序，mura，display, driver, panel, control, compensation, memory, flash, time sequence。

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 109389959 A (惠科股份有限公司) 2019年 2月 26日 (2019-02-26) 说明书第[0025]-[0054]段	1-17
X	CN 104064141 A (京东方科技集团股份有限公司) 2014年 9月 24日 (2014-09-24) 说明书第[0046]-[0072]段，图3-9	1-17
A	CN 107977182 A (深圳吉迪思电子科技有限公司) 2018年 5月 1日 (2018-05-01) 全文	1-17
A	US 2014362071 A1 (SEOUL SEMICONDUCTOR CO., LTD.) 2014年 12月 11日 (2014-12-11) 全文	1-17
A	CN 108766350 A (昆山国显光电有限公司) 2018年 11月 6日 (2018-11-06) 全文	1-17
A	CN 204204384 U (宏祐图像科技上海有限公司) 2015年 3月 11日 (2015-03-11) 全文	1-17

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2020年 2月 17日	2020年 2月 27日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 于子江 电话号码 86-（10）-53962358

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2019/123092

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109389959	A	2019年 2月 26日	无			
CN	104064141	A	2014年 9月 24日	EP	3156995	A1	2017年 4月 19日
				US	9715850	B2	2017年 7月 25日
				WO	2015188605	A1	2015年 12月 17日
				CN	104064141	B	2016年 12月 14日
				US	2016253960	A1	2016年 9月 1日
CN	107977182	A	2018年 5月 1日	无			
US	2014362071	A1	2014年 12月 11日	US	10028344	B2	2018年 7月 17日
				US	9378701	B2	2016年 6月 28日
				KR	20130077649	A	2013年 7月 9日
				WO	2013100733	A1	2013年 7月 4日
				US	2016309558	A1	2016年 10月 20日
CN	108766350	A	2018年 11月 6日	无			
CN	204204384	U	2015年 3月 11日	无			