(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년11월14일
(11) 등록번호 10-1461370
(24) 등록일자 2014년11월07일

(51) 국제특허분류(Int. Cl.)
H04N 19/86 (2014.01) *H04N 19/136* (2014.01)
H04N 19/30 (2014.01)
(21) 출원번호 10-2009-7020035
(22) 출원일자(국제) 2008년02월19일
심사청구일자 2013년02월19일
(85) 번역문제출일자 2009년09월25일
(65) 공개번호 10-2010-0014581
(43) 공개일자 2010년02월10일
(86) 국제출원번호 PCT/US2008/054244
(87) 국제공개번호 WO 2008/118562
국제공개일자 2008년10월02일
(30) 우선권주장
11/691,911 2007년03월27일 미국(US)
(56) 선행기술조사문헌
US20070025448 A1
US20060250653 A1
전체 청구항 수 : 총 6 항

(73) 특허권자
프리스케일 세미컨덕터, 인크.
미합중국 텍사스 (우편번호 78735) 오스틴 윌리암 캐논 드라이브 웨스트 6501
(72) 발명자
히, 종리
미국 텍사스 78726, 오스틴, 마티스 트레일 11301
(74) 대리인
장훈

심사관 : 박상철

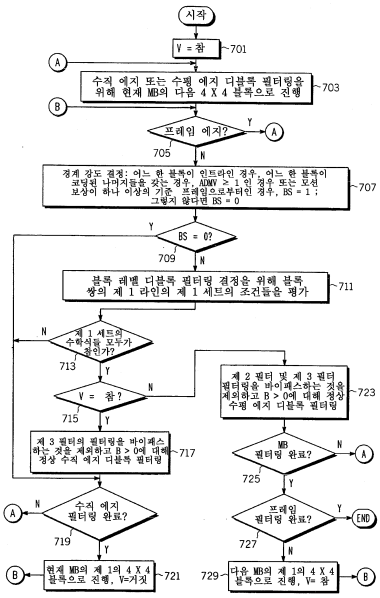
(54) 발명의 명칭 **메모리 액세스 및 계산적 복잡성을 감소시키기 위한 간략화된 디블록 필터링**

(57) 요 약

스케일링 가능한 비디오 정보(scalable video information)의 개선된 층(enhanced layer)의 비디오 블록들의 디블록 필터링(deblock filtering)을 간략화하는 방법이 개시되고, 상기 방법은: 비디오 블록들(501, 503, 601, 603)의 인접한 쌍을 선택하는 단계(703); 상기 비디오 블록들의 인접한 쌍의 경계 강도(boundary strength)가

(뒷면에 계속)

대 표 도 - 도7



제 1 값인지를 결정하는 단계(707); 상기 경계 강도가 제 1 값이 아니면, 제 1 성분 라인의 성분값들을 이용하여 제 1 조건들을 평가하는 단계(711); 상기 경계 강도가 제 1 값이거나(715) 상기 제 1 조건들 중 임의의 하나가 거짓이면(713), 비디오 블록들 간의 디블록 필터링을 바이패스하는 단계를 포함한다. 상기 방법은 조건들을 평가하는 단계 및 최대 경계 강도와 연관된 디블록 필터링을 바이패스하는 단계를 포함한다. 상기 방법은 상기 중간 에지가 수평 에지이면 제 2 조건들을 평가하는 단계를 바이패스하는 단계 및 대응하는 디블록 필터링을 바이패스하는 단계를 포함한다. 상기 방법은 제 2 조건들을 평가하는데 이용된 성분값들과 연관된 덜 효과적인 메모리 판독들을 바이패스하는 단계를 포함한다.

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

비디오 시스템에 있어서:

스케일링 가능한 비디오 정보를 프로세싱하기 위한 비디오 코딩 장치로서, 성분값들의 복수의 라인들을 각각 갖는 비디오 블록들을 제공하는, 상기 비디오 코딩 장치; 및

상기 비디오 코딩 장치에 결합된 디블로킹 필터(deblocking filter)로서, 상기 비디오 블록들의 쌍들 사이의 중간 에지들을 따라 상기 스케일링 가능한 비디오 정보의 개선된 층의 비디오 블록들을 필터링하는, 상기 디블로킹 필터를 포함하고,

상기 디블로킹 필터는:

중간 에지의 어느 한 측면 상에 정렬된 상기 비디오 블록들의 인접한 쌍의 경계 강도가 제 1 값인지를 결정하는 경계 강도 회로; 및

제어 회로로서, 상기 경계 강도가 상기 제 1 값이면, 제 1 복수의 조건들의 평가를 바이패스하고, 상기 중간 에지를 따른 상기 비디오 블록들의 인접한 쌍 간의 디블록 필터링을 바이패스하고, 상기 경계 강도가 상기 제 1 값이 아니면, 상기 비디오 블록들의 인접한 쌍의 복수의 라인들 중 제 1 라인의 성분값들을 이용하여 상기 제 1 복수의 조건들을 평가하고, 상기 경계 강도가 상기 제 1 값이거나 상기 제 1 라인들의 상기 성분값들을 이용하는 상기 제 1 복수의 조건들 중 임의의 하나가 거짓이면, 상기 중간 에지를 따른 상기 비디오 블록들의 인접한 쌍 간의 디블록 필터링을 바이패스하는, 상기 제어 회로를 포함하는, 비디오 시스템.

청구항 11

제 10 항에 있어서,

상기 제어 회로는, 상기 제 1 복수의 조건들을 평가할 때, 조정된 알파값을 제공하기 위해 알파값에서 알파 오프셋을 감산하고, 조정된 베타값을 제공하기 위해 베타값에서 베타 오프셋을 감산하고, 상기 조정된 알파값과 제 1 성분 차이를 비교하고, 상기 조정된 베타값과 제 2 성분 차이를 비교하는, 비디오 시스템.

청구항 12

삭제

청구항 13

삭제

청구항 14

제 10 항 또는 제 11 항에 있어서,

상기 제어 회로는, 상기 중간 에지가 수평 에지를 포함하면, 상기 중간 에지에 따라 제 2 복수의 조건들을 평가하는 것을 바이패스하고, 상기 제 2 복수의 조건들과 연관된 성분값들의 디블록 필터링을 바이패스하는, 비디오 시스템.

청구항 15

제 14 항에 있어서,

상기 디블로킹 필터에 결합되고, 상기 스케일링 가능한 비디오 정보를 저장하는 메모리를 더 포함하고, 상기 제어 회로는, 상기 중간 에지가 수평 에지를 포함하면, 상기 메모리로부터 상기 제 2 복수의 조건들에 대해 이용된 성분값들을 판독하는 것을 또한 바이패스하는, 비디오 시스템.

청구항 16

제 10 항에 있어서,

상기 경계 강도 회로는, 경계 강도가 상기 제 1 값 및 제 2 값을 포함하는 두 개의 값들 중 단지 하나라고 결정하는 것을 포함하는 간략화된 경계 강도 결정을 수행하는, 비디오 시스템.

청구항 17

제 10 항에 있어서,

상기 제어 회로는 조건들의 결정, 및 기본층과 또한 연관된 최대의 경계 강도와 연관된 디블록 필터링을 바이패스하는, 비디오 시스템.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

명 세 서

기 술 분 야

[0001] 본 발명은 일반적으로 비디오 정보 프로세싱에 관한 것이며, 보다 상세하게는, 메모리 액세스를 감소시키고 계산적 복잡성을 감소시키기 위해 비디오 블록들의 디블록 필터링을 간략화하는 것에 관한 것이다.

배 경 기 술

[0002] 다른 경우에서 H.264로서 알려진 바와 같이, AVC(Advanced Video Coding) 표준, MPEG4(Motion Picture Experts Group)의 파트 10은, 더 낮은 비트 레이트에서의 비디오 신호들의 전송 또는 더 적은 저장 공간을 이용한 비디오 신호들의 저장을 가능하게 하도록 개발된 진보된 압축 기술들을 포함한다. 더욱 새로운 표준은, 더 높은 품질의 스트리밍 비디오를 더 낮은 비트 레이트들에서 지원하고 인터넷 기반 비디오 및 무선 애플리케이션들 등을 인에이블하기 위해 종래의 표준들의 비디오 압축 기술들을 능가한다. 표준은 CODEC(인코더/디코더 쌍)을 규정하지 않지만, 대신에 비트스트림을 디코딩하는 방법과 함께 인코딩된 비디오 스트림의 신택스(syntax)를 규정한다. 각각의 비디오 프레임은 매크로블록(MB) 레벨에서 세분화되고 인코딩되고, 여기서 각각의 MB는 픽셀 값들의 16 X 16 블록이다. 각각의 MB는, 예측 MB가 현재 프레임 내의 재구성된 MB들에 기초하여 형성되는 "인트라(intra)" 모드, 또는 예측 MB가 하나 이상의 기준 프레임들로부터의 기준 MB들에 기초하여 형성되는 "인터(inter)" 모드에서 인코딩된다. 인트라 코딩 모드는, 이전 인코딩, 디코딩 및 재구성된 현재 프레임 내의 샘플들로부터 예측 MB가 형성되는 현재 프레임 내의 공간 정보를 적용한다. 인터 코딩 모드는, 예측 MB를 형성하도록 모션을 추정하기 위해 이전 및/또는 미래의 기준 프레임들로부터의 시간 정보를 이용한다. 비디오 정보는 통상적으로 슬라이스들(slices)로 프로세싱되고 전송되고, 각각의 비디오 슬라이스는 하나 이상의 매크로블록들을 통합한다.

[0003] SVC(Scalable Video Coding)은, 특히, 다운스트림 클라이언트 성능들, 시스템 리소스들, 및 네트워크 상태들이 미리 공지되지 않거나 시간에 따라 동적으로 변동하는 경우에서, 이용 가능한 시스템 리소스들을 이용하여 혼성의 네트워크들을 통해 다양한 클라이언트들에게 신뢰할 수 있는 비디오의 전달을 위해 코딩 방법들을 어드레싱하는 H.264 표준의 확장이다. SVC는 시간 확장성(temporal scalability), 공간 확장성(spatial scalability), 복잡성 확장성(complexity scalability) 및 품질 확장성(quality scalability)을 포함하는 확장성의 다중 레벨들 또는 층들을 제공한다. 시간 확장성은 일반적으로 7.5 fps, 15 fps, 30 fps 등과 같이 비디오 스트림의 초당 프레임들의 수(fps)를 지칭한다. 4CIF, QVGA, VGA, SVGA, D1, HDTV 등과 같은 다른 공간 해상도들이 고려되지만, 공간 확장성은 프레임 당 352 X 288 픽셀들을 갖는 CIF(Common Interface Format), 또는 프레임 당 176 X 144 픽셀들을 갖는 QCIF(Quarter CIF)와 같이 각각의 프레임의 해상도를 지칭한다. 복잡성 확장성은 일반적으로 다양한 계산적 성능들 및 비디오 정보를 프로세싱하는 장치들의 프로세싱 전력을 지칭한다. 품질 확장성은 일반적으로 상이한 비트레이트들을 이용함으로써 코딩된 비디오의 시각적 품질 층들을 지칭한다. 객관적으로, 시각적 품질은 오리지널 이미지와 비교하여 재구성된 이미지의 상대적인 품질을 규정하는 피크 신호 대 잡음(PSNR) 메트릭으로 측정된다.

[0004] 디블로킹 필터(deblocking filter)는 H.264 표준 및 SVC 확장의 구성 부분 및, 초기 H.263 표준 및 MPEG4-Part2의 정보 부분(사후 프로세싱 블록)이다. 디블로킹 필터는 당분야의 당업자에 의해 공지된 바와 같이 휘도("luma") 및 색차("chroma") 필터링 모두를 수행한다. 디블로킹 필터는 표준(예를 들면, H.264/AVC)의 일부로서 내부 루프 필터(in-loop filter), 또는 비디오 디코더(예를 들면, H.263, MPEG4-part2, MPEG-2 등)에 대한 사후-프로세서 중 어느 하나로서 이용된다. 디블로킹 필터는 디코딩된 픽처 품질을 개선하고, 각각의 4x4, 8x8, 및/또는 16x16 블록의 경계에서 블록 효과들을 제거함으로써 인코딩 효율을 증가시킨다. 그러나, 디블로킹 필터는 또한 상당한 양의 전력 및 프로세싱 주기들을 소비한다. 일반적으로 말해서, 전체 블로킹 필터(휘도 및 색차 모두에 대해)는 H.264/AVC에 대해 인코더에서 계산들의 약 8 % 및 디코더에서 약 35 %를 소비한다. 디블록킹이 기본 및 개선된 층들에 대해 수행되고, 부가적인 디블록 필터링이 층간 예측(interlayer prediction)에 대해 수행되기 때문에, 디블로킹 필터링을 위한 상당한 계산 소비는 SVC 구성들에서 더욱 악화되고 있다.

[0005] JVT(Joint Video Team)은 기본층에서 디블록 필터링의 수정 없이 SVC의 개선된 층에 대한 간략화된 디블로킹 필터를 고려하였다. JVT는 ITU(International Telecommunication Union)의 VCEG(Video Coding Expert Group) 및 ISO(International Standards Organization)의 MPEG으로부터의 전문가들을 포함한다. 하나의 제안은 SVC 개선된 층(들)에 대한 H.241 RCDO(Reduced Complexity Decoder Operation) 디블로킹 필터를 이용하는 것이다. 그러나, RCDO 디블로킹 필터는 H.264 디블로킹 필터와 비교하여 상이한 데이터 흐름 및 상이한 계산 로직을 이용하기 때문에, RCDO 디블로킹 필터 해결책은 현저한 시각적 품질 저하를 유발하고, 또한 더 높은 디자인 비용을 유발한다.

[0006] 설계 비용을 증가시키지 않고 상당한 시각적 품질 저하를 야기하지 않고 H.264 디블록 필터링의 메모리 액세스의 양 및 계산적 복잡성을 감소시키는 것이 요구된다.

발명의 상세한 설명

[0007] 본 발명의 이익들, 특징들 및 이점들은 다음의 설명 및 첨부한 도면들에 관련하여 더욱 잘 이해될 것이다.

[0008] 다음의 설명은, 특정 애플리케이션 및 그의 요건들의 문맥 내에서 제공된 바와 같이 당업자가 본 발명의 제작 및 이용이 가능하도록 제공된다. 그러나, 바람직한 실시예에 대한 다양한 수정들이 당업자에게 명백할 것이며, 본원에 규정된 일반적인 원칙들이 다른 실시예들에 적용될 수 있다. 따라서, 본 발명이 본원에 도시 및 기재된 특정 실시예들로 제한되도록 의도된 것이 아니지만, 본원에 개시된 원칙들 및 신규한 특징들과 일치하는 가장 넓은 범위에 따른다.

[0009] 본 개시는 본 발명의 예시적인 실시예에 따른 비디오 정보 프로세싱 시스템들을 기재하고 있다. 그러나, 본 개시가, 예를 들면, JPEG(Joint Photographic Experts Group), 모션 JPEG(MJPEG), JPEG2000, 모션 JPEG2000(MJPEG2000) 등과 같이 비디오 시퀀스들(예를 들면, MPEG), 이미지 정보, 또는 이미지 시퀀싱 정보를 포함하는 임의의 다양한 유형들의 "비디오 정보"에 적용된다는 것은 의도된다. 본원에 이용된 용어 "비디오 정보"는 임의의 비디오 또는 이미지 또는 이미지 시퀀스 정보에 적용되도록 의도된다.

실 시 예

[0017] 도 1은 예시적인 실시예에 따라 구현된 SVC 비디오 시스템(100)의 간략화된 블록도이다. SVC 비디오 시스템(100)은 공통 시스템 유닛 내에 통합된 SVC 비디오 인코더(101) 및 SVC 비디오 디코더(103)를 포함한다. 단지 인코더(101) 또는 디코더(103)만을 통합한 유닛이 마찬가지로 고려된다. 비디오 인코더(101)는 입력 비디오를 인코딩하고, 채널(102) 상으로 어서팅된(asserted) 출력 비트스트림(OBTS)으로 인코딩된 비디오 정보를 캡슐화한다. 입력 BTS(IBTS)는 채널(102)을 통해 비디오 디코더(103)에 제공되고, 비디오 디코더는 출력 비디오를 제공한다. 채널(102)은 무선 통신들을 포함하는 임의의 매체들 또는 매체일 수 있다. 비디오 인코더(101)는, 인터 코딩 모드에 대한 블록 모션 차이를 포함하는 코딩된 나머지들을 결정하는 모션 추정을 포함하여, 코딩 및 디코딩 구성요소들 및 기능들을 포함한다. 모션 추정 동안에, 블록 모션 차이는 현재 프레임 내의 현재 MB와 기준 프레임 내의 기준 MB 사이에서 결정된다. 또한, 모션 추정 동안에, 모션 벡터(MV) 값은 현재 MB와 기준 MB의 위치들 간의 상대적인 거리로서 결정된다. SVC 비디오 시스템(100)은 또한 시간 확장성, 공간 확장성, 복잡성 확장성 및 품질 확장성을 포함하여 다양한 층들의 확장성을 지원한다. 상술된 바와 같이, 시간 확장성은 일반적으로 7.5 fps, 15 fps, 30 fps 와 같이 비디오 스트림의 초 당 프레임들의 수(fps)를 지칭한다. 4CIF, QVGA, VGA, SVGA, D1, HDTV 등과 같은 다른 공간 해상도들이 고려되지만, 공간 확장성은 CIF(프레임 당 352 X 288 픽셀들), 또는 QCIF(프레임 당 176 X 144 픽셀들)와 같이 각각의 프레임의 해상도를 지칭한다. 복잡성 확장성은 일반적으로 다양한 계산적 성능들 및 비디오 정보를 프로세싱하는 장치들의 프로세싱 전력을 지칭한다. 품질 확장성은 일반적으로 상이한 비트레이트들을 이용함으로써 코딩된 비디오의 시각적 품질 층들을 지칭한다. 객관적으로, 시각적 품질은 오리지널 이미지와 비교하여 재구성된 이미지의 상대적인 품질을 규정하는 피크 신호 대 잡음(PSNR) 메트릭으로 측정된다.

[0018] 당업자에 의해 이해되는 바와 같이, SVC 비디오 시스템(100)은 이산 코사인 변환(DCT) 알고리즘 등과 같은 선택된 변환 함수를 이용하고, 변환 계수들을 양자화 회로에 제공한다. 변환 계수들은 정수들로 스케일링되고, 양자화 회로에 의해 양자화된 변환 계수들 신호로 양자화되고, 여기서, 양자화 단계 사이즈가 양자화 파라미터(QP)에 의해 제어된다. 양자화된 변환 계수들이 스캐닝되고 그후 엔트로피 코딩된다. 엔트로피 코딩은 UVLC(Universal Variable Length Codes), CAVLC(Context Adaptive Variable Length Codes), CABAC(Context-based Adaptive Binary Arithmetic Coding)과 같은 임의의 적절한 유형의 엔트로피 코딩, 또는 그의 조합, 또는 당업자에게 공지된 임의의 다른 유형의 엔트로피 인코딩에 따른다. 엔트로피 코딩된 정보는 전송을 위해 데이터 버퍼에 제공된다. 품질 확장성은, 출력 비트스트림(OBTS)의 비트레이트를 조정하기 위해, 엔트로피 코딩 방법의 선택에 의해 QP를 조정함으로써, 및/또는 비트-플레인(bit-plane)을 점진적으로 엔트로피 코딩함으로써 획득된다. SVC 비디오 시스템(100)은 또한 공간 확장성을 획득하도록 다중 공간 층들을 지원하기 위해 당업자에게 공지된 보간기(interpolator) 및 필터링 기능들을 포함한다.

[0019] 비디오 인코더(101)는 디블로킹 필터(DBF)(105)에 결합된 메모리(106)를 포함하고, 비디오 디코더(103)는 유사한 디블로킹 필터(107)에 결합된 메모리(108)를 포함한다. 디블로킹 필터들(105 및 107)은 메모리들(106 및 108) 각각에 저장된 재구성된 프레임 정보를 필터링한다. 디블로킹 필터들(105 및 107) 및 그들 각각의 구성요소들은, 당업자에 의해 이해되는 바와 같이, 입력 및 출력 비디오 정보 간의 균일성(uniformity)을 유지하도록 재구성된 프레임 정보를 실질적으로 동일한 방법으로 필터링하기 위해 실질적으로 동일한 방법으로 동작한다.

[0020] 도 2는 예시적인 디블로킹 필터(201)의 간략화된 블록도이고, 디블로킹 필터(201)는 디블로킹 필터들(105 및 107) 중 어느 하나 또는 양자 모두로서 이용될 수 있다. 예시된 실시예에서, 디블로킹 필터(201)는 제 1 필터(FIL1)(203), 제 2 필터(FIL2)(205) 및 제 3 필터들(FIL3)(207)의 세트를 포함하는 다중 필터들을 포함한다. 필터들(FIL1(203) 및 FIL2(205))이 단일 필터를 암시하는 "필터"로서 각각 기재되어 있지만, 이들 각각은 당업자에게 공지된 바와 같이 임의의 수의 필터들을 포함할 수 있다. 디블로킹 필터(201)는 또한 제어 회로(209)에 결합된 경계 강도(boundary strength; BS) 회로(208)를 포함하고, 제어 회로(209)는 필터들(203, 205 및 207)의 이용을 포함하는 동작을 제어한다. 메모리 인터페이스(210)는 메모리(106 또는 108) 중 어느 하나와 같은 적용 가능한 메모리를 액세싱하기 위해 제공된다. 이하에 또한 기재되는 바와 같이, 제 1 필터(FIL1)(203)의 이용은 경계 강도(BS) 값 및 제 1 세트의 조건들에 기초하고, 제 2 필터(FIL2)(205)의 이용은 경계 강도(BS) 값 및 제 2 세트의 조건들에 기초하고, 제 3 필터(FIL3)(207)의 이용은 경계 강도(BS) 값 및 제 3 세트의 조건들에 기초하고, 여기서 BS 값은 BS 회로(208)에 의해 결정된다.

[0021] 도 3은 예시적인 실시예에 따른 비트스트림(BTS)에 제공된 비디오 및 디블로킹 필터 제어 정보를 도시한 블록도이고, 상기 정보는 비디오 인코더(101)에 의해 출력 비트스트림(예를 들면, OBTS)에 통합된 정보, 또는 비디오 디코더(103)에 대한 입력 비트스트림(BTS)(예를 들면, IBTS)으로부터 수신된 정보를 나타낸다. 비트스트림(BTS)은 적어도 하나의 비디오 정보 시퀀스(301)를 포함하고, 이는, 예를 들면, 코딩 프로파일, 코딩 레벨, 픽처 폭, 픽처 높이 등과 같이 전체 비디오 시퀀스(301)에 대해 이용되는 파라미터들을 통합 및 기재하는 시퀀스 헤더(303)를 포함한다. SVC 구성들에서, 확장성 정보가 또한 포함된다. 각각의 시퀀스는 통상적으로 단지 하나의 시퀀스 헤더를 갖는다. 하나의 실시예에서, 시퀀스 헤더(303)는 휘도 정보에 대한 알파 오프셋(O_{AL}), 색차 정보에 대한 알파 오프셋(O_{AC}), 휘도 정보에 대한 베타 오프셋(O_{BL}), 및 색차 정보에 대한 베타 오프셋(O_{BC})을 포함하도록 변경된다. 이러한 부가적인 오프셋들은, 이하에 기재되는 바와 같이, 디블록 필터링을 위한 조건들을 더 조정하는데 이용된다. 비디오 정보 시퀀스(301)는 또한, 예시된 바와 같이, 예시적인 비디오 프레임(305)을 포함하는 하나 이상의 비디오 프레임들(또는 픽처들)을 포함한다. 각각의 프레임은, 엔트로피 코딩 모드 플래그, 슬라이스 그룹 맵 유형, 초기 QP 값, 색차 QP 인덱스 오프셋, 디블로킹 필터 제어 표시 플래그 등과 같이 전체 비디오 프레임에 대해 이용되는 파라미터들을 기재하는 프레임 헤더를 포함한다. 비디오 프레임(305)은, 예를 들면, "F"로 라벨링된 디블로킹 필터 제어 표시 플래그(309)를 더 포함하는 비디오 프레임(305)의 앞에 프레임 헤더(307)를 포함한다.

[0022] 비디오 프레임(305)을 포함하는 비디오 정보 시퀀스(301) 내의 각각의 비디오 프레임은 하나 이상의 슬라이스들을 포함하고, 각각의 슬라이스는 프레임에 대한 하나 이상의 매크로블록들을 통합한다. 확장성 구성에서, 각각의 프레임은 기본층 및 하나 이상의 개선된 층들을 포함하는 다중층들을 포함하고, 각각의 슬라이스는 기본층 슬라이스 또는 개선된 층 슬라이스 중 어느 하나이다. 도시된 바와 같이, 비디오 프레임(305)은 기본층 슬라이스들(311) 및 개선된 층 슬라이스들(313)을 포함하는 다중 슬라이스들을 포함한다. 비디오 프레임(305)의 슬라이스들은 제 1 그룹의 슬라이스들(315) 및 제 2 그룹의 슬라이스들(316) 등을 포함하는 그룹들로 도시된다. 예시된 슬라이스들(315 및 316)의 그룹들 각각은, 프레임 내에 포함된 기본층 슬라이스 및 각각의 개선된 층에 대한 개선된 층 슬라이스를 포함하여 각각의 층에 대한 슬라이스를 포함한다. 예시된 슬라이스들의 그룹들은, 전송 동안에 슬라이스들이 비트스트림(BTS) 내에서 실제로 조직화되는 방법을 설명할 뿐만 아니라, 디블로킹 파라미터 결정들을 위해 각각의 비디오 프레임 내의 대응 또는 연관된 슬라이스들을 예시하도록 의도된다. 전송 동안에, 슬라이스들은 몇몇 상이한 방법들 중 어느 하나로 그룹화 또는 조합될 수 있다. 예를 들면, 제 2 개선된 층 슬라이스들 등이 뒤따르는 제 1 개선된 층 슬라이스들이 뒤따르는 기본층 슬라이스들이 먼저 전송될 수 있다.

[0023] 각각의 슬라이스는 비디오 코딩 슬라이스에 대해 이용된 파라미터들을 기재하는 슬라이스 헤더(317)를 포함한다. 각각의 슬라이스 헤더(317)는 슬라이스 내의 제 1 매크로블록 위치, 대응하는 프레임 번호, 슬라이스에 대한 델타 QP 파라미터, 디블로킹 필터 제어를 위한 하나 이상의 파라미터들 등을 포함한다. 각각의 슬라이스 헤더(317)는 디블로킹 필터 제어 파라미터들을 포함하고, 이는 슬라이스에 대한 디스에이블_디블로킹_필터_idc 파라미터(또는 IDC)를 포함할 수 있다. 도시된 바와 같이, 슬라이스 헤더들(317)은 각각의 기본층 슬라이스에 대한 제 1 디블로킹 디스에이블 제어 파라미터(IDC_0), 각각의 제 1 개선된 층 슬라이스에 대한 제 2 디블로킹 디스에이블 제어 파라미터(IDC_1), 각각의 제 2 개선된 층 슬라이스에 대한 제 3 디블로킹 디스에이블 제어 파라미터(IDC_2) 등, 각각의 최종 개선된 층 슬라이스에 대한 최종 디블로킹 디스에이블 제어 파라미터(IDC_N)(N+1 슬라이스 층들에 대한 층들 0 내지 N에 대해)를 포함한다. 특정 구현에 따라 임의의 수의 층들이 가능하다는 것

을 예시하기 위해 N+1 층들이 도시되지만, 가장 실행 가능한 구성들은 단지 하나 또는 두 개의 개선된 층들을 포함한다.

[0024] 하나의 실시예에서, IDC 디블로킹 디스에이블 제어 파라미터들 각각은 대응하는 층에 대해 디블록 필터링을 디스에이블하기 위해 "1"의 값을 갖고, 대응하는 층에 대해 디블록 필터링을 인에이블하기 위해 "0"의 값을 갖는다. 부가적인 값들(예를 들면, 2, 3 및 4)의 더욱 복잡한 구성들에 대해 규정될 수 있다. IDC 디블로킹 디스에이블 제어 파라미터들은 프레임 헤더 내의 디블로킹 필터 제어 표시 플래그(309)의 상태에 의존하여 각각의 슬라이스 헤더에 선택적으로 제공된다. 비디오 프레임(305)의 프레임 헤더(307) 내의 디블로킹 필터 제어 표시 플래그(309)가 "0"의 값을 갖는다면, IDC 디블로킹 디스에이블 제어 파라미터들(예를 들면, IDC_0, IDC_1, IDC_2,..., IDC_N)은 임의의 슬라이스들의 슬라이스 헤더들(317)에 제공되지 않는다. 대신에, 모든 IDC 디블로킹 디스에이블 제어 파라미터들은 각각의 층에 대해 디블록 필터링을 인에이블하기 위해 "0"의 디폴트 값을 갖는 것으로 추정된다. 비디오 프레임(305)의 프레임 헤더(307) 내의 디블로킹 필터 제어 표시 플래그(309)가 "1"의 값을 갖는다면, IDC 디블로킹 디스에이블 제어 파라미터들은 슬라이스들 각각의 슬라이스 헤더들(317)에 제공되어, 각각의 IDC 디블로킹 디스에이블 제어 파라미터가 대응하는 층에 대해 디블록 필터링을 인에이블 또는 디스에이블하는지 여부를 결정하도록 검사된다.

[0025] 신택스는 당업자에 의해 이해되는 바와 같이 슬라이스 레벨에서 디블록 필터링 파라미터들을 포함한다. IDC 디블로킹 디스에이블 제어 파라미터는, 인에이블을 위해 "0"의 디폴트 값 및 디스에이블을 위해 "1"을 갖고, 주어진 슬라이스 층에 대해 디블로킹 필터를 인에이블 또는 디스에이블하는데 이용된다. 슬라이스_알파_c0_오프셋_div2 파라미터는 필터링을 위한 "알파" 값을 조정하는데 이용된다. 이러한 파라미터에 대한 디폴트 값은 "0"이다. 알파 오프셋 파라미터들은 각각의 슬라이스 그룹의 N+1 개의 슬라이스들에 대한 AO_0, AO_1, AO_2,..., AO_N 으로서 슬라이스 헤더들 내에 도시된다. [-6, +6]의 범위 내의 영이 아닌 알파 오프셋은, 디폴트 정보의 이용에 의해 제공된 디코딩된 비디오의 주관적인 품질을 최적화하기 위한 기능을 인코더 디자이너(encoder designer)에 제공한다. 예를 들면, 음의 오프셋을 전송함으로써 필터링의 양을 감소시키는 것은, 특히 고해상도 비디오 컨텐트를 갖는 작은 공간 상세들의 선명도를 유지하는데 도움을 줄 수 있고, 여기서 작은 블로킹 아티팩트들은 덜 명확한 경향이 있다. 반면에, 필터링의 양을 증가시키기 위해 양의 오프셋들을 이용하는 것은, 디폴트 값들이 이용되는 경우에 눈에 보이는 블로킹 아티팩트들이 남아있는 컨텐트 상의 주관적인 품질을 개선할 수 있다. 이것은 평활한 밝기 전이들을 갖는 더 낮은 해상도에 대해 이롭고, 서브-최적의 모션 추정, 모드 결정, 또는 잔여 코딩에 의해 도입될 수 있는 부가적인 아티팩트들을 제거하는데 이롭다. 슬라이스_베타_오프셋_div2 파라미터는, 상술된 알파 값과 마찬가지로 실질적으로 유사한 방법으로 필터링을 위한 "베타" 값을 조정하는데 이용된다. 또한, 베타에 대한 디폴트 값은 "0"이다. 베타 오프셋 파라미터들은 각각의 슬라이스 그룹의 N+1 슬라이스들에 대해 BO_0, BO_1, BO_2,..., BO_N 으로서 슬라이스 헤더들 내에 도시된다.

[0026] 도 3의 비트스트림(BTS) 내에 예시된 비디오 및 디블로킹 필터 제어 정보는 예시적인 것이며, 많은 변동들이 가능하고 예상된다. 예를 들면, 하나의 대안적인 실시예에서, 비트스트림(BTS)은, 알파 및 베타 오프셋 정보(O_{AL}, O_{AC}, O_{BL} 및 O_{BC})가 포함되지 않도록 변경되지 않은 채 남아있다. 또 다른 대안적인 실시예에서, 알파 및 베타 오프셋 정보(O_{AL}, O_{AC}, O_{BL} 및 O_{BC})는, 각각의 프레임에 대한 디블록 필터링을 조정하기 위해 시퀀스 헤더보다는 각각의 프레임 헤더(307) 내에 제공된다. 또 다른 대안적인 실시예에서, 알파 및 베타 오프셋 정보(O_{AL}, O_{AC}, O_{BL} 및 O_{BC})가 각각의 슬라이스 헤더(317)에 제공되어, 디블록 필터링이 각각의 슬라이스 내의 하나 이상의 정보의 매크로블록들에 대해 조정될 수 있다. 그러나, 부가적인 알파 및 베타 오프셋 정보(O_{AL}, O_{AC}, O_{BL} 및 O_{BC})가, 특히 슬라이스- 또는 프레임-레벨에서 비트스트림(BTS)에 비트들을 부가한다는 것이 이해된다.

[0027] 도 4는 각각의 16 X 16 매크로블록의 각각의 4 X 4 블록에 대한 수직 에지 및 수평 에지 디블록 필터링 프로세스를 예시하는 예시적인 매크로블록(400)의 블록도이다. 각각의 매크로블록은 각각의 행에 대해 16 픽셀 값들의 16 행들을 포함하고, 각각의 픽셀값은 휘도 성분들(Y) 및 색차 성분들(Cb 및 Cr)을 포함한다. 1 내지 16으로 라벨링된 16 개의 4 X 4 정사각형의 블록들로 동일하게 세분된 정사각형의 매크로블록(400)이 도시된다. 매크로블록(400)의 좌측에 인접한 매크로블록(만약 있다면, 또는 그렇지 않다면 프레임의 좌측 에지를 따라)으로부터 매크로블록(400)을 분리하는 좌측 수직 에지(401), 및 매크로블록(400)의 우측에 인접한 매크로블록(만약 있다면, 또는 프레임의 우측 에지를 따라)으로부터 매크로블록(400)을 분리하는 우측 수직 에지(409)를 갖는 매크로블록(400)이 도시된다. 매크로블록을 각각의 열에 대해 4 개의 4 X 4 블록들의 4 개의 열들로 세분하는 3 개의 중간

수직 에지들(403, 405 및 407)을 갖는 매크로블록(400)이 또한 도시된다. 매크로블록(400)의 위에 인접한 매크로블록(만약 있다면, 또는 그렇지 않다면 프레임의 상위 에지를 따라)으로부터 매크로블록(400)을 분리하는 상부 수평 에지(411), 및 매크로블록(400)의 아래에 인접한 매크로블록(만약 있다면, 또는 프레임의 하위 에지를 따라)으로부터 매크로블록(400)을 분리하는 하위 수평 에지(419)를 갖는 매크로블록(400)이 또한 도시된다. 매크로블록을 각각에 대해 4 개의 4 X 4 블록들의 4 개의 행들로 세분하는 3 개의 중간 수평 에지들(413, 415 및 417)을 갖는 매크로블록(400)이 또한 도시된다. 이하에 기재되는 바와 같이, 디블록 필터링은 4 X 4 블록들의 쌍들 간의 에지들을 따라 수행된다.

[0028] 필터링 프로세스는 매크로블록 기반에서 수행되고, 프레임 내의 각각의 매크로블록은 매크로블록 어드레스들을 증가시키는 순서로 프로세싱된다. 각각의 매크로블록에 대한 디블로킹 필터 프로세스의 동작 전에, 현재 매크로블록의 상위 매크로블록 또는 상위 매크로블록 쌍(만약 있다면) 및 좌측 매크로블록 또는 매크로블록 쌍(만약 있다면)의 디블로킹된 샘플들이 이용 가능하다. 디블로킹 필터 프로세스는 휘도 및 색차 성분들에 대해 개별적으로 실시된다. 4:2:0 비디오 포맷에서, 각각의 색차 성분은 대응하는 휘도 성분에 비교하여 1/4의 데이터 양을 갖는다. 예를 들면, 176 X 144 픽셀값들의 QCIF에 대해, 각각의 프레임은 176 X 144 Y 성분들, 88 X 72 Cb 성분들 및 88 X 72 Cr 성분들을 포함한다. H.264/AVC 및 SVC 표준들에 대해, 디블로킹 필터는, 프레임의 경계 및 디블로킹 필터 프로세스가 헤더들 내의 디스에이블링 플래그들에 의해 디스에이블되는 임의의 에지들에서 4 X 4 블록의 에지들을 제외하고, 각각의 프레임 내의 각각의 16 X 16 매크로블록 내의 4 X 4 블록 에지들에 적용된다.

[0029] 디블록 필터링은 휘도에 대해 4 X 4 블록들 각각 및 색차 성분들(Cb 및 Cr) 각각에 대한 대응하는 2 X 2 블록들에 대해 수행된다. 각각의 매크로블록에 대해, 좌에서 우로 수직 에지들이 먼저 필터링되고, 그후 상부에서 하부로 수평 에지들이 필터링된다. 휘도 디블로킹 필터 프로세스는 4 개의 16-샘플 수직 에지들(401, 403, 405 및 407) 상에서 수행되고, 그후, 4 개의 16-샘플 수평 에지들(411, 413, 415 및 417) 상에서 수행되고, 각각의 색차 성분에 대한 디블록 필터링 프로세스는 2 개의 수직 8-샘플 에지들(401 및 405) 상에서 수행되고, 그후 2 개의 수평 8-샘플 에지들(411, 415) 상에서 수행된다. 이전 매크로블록들에 대한 디블로킹 필터 프로세스 동작에 의해 이미 변경된 현재 매크로블록의 상위 및 좌측 샘플값들은 현재 매크로블록에 대한 디블로킹 필터 프로세스에 대한 입력으로서 이용되고, 현재 매크로블록의 필터링 동안 더 변경될 수 있다. 수직 에지들의 필터링 동안에 변경된 샘플값들은 동일한 매크로블록에 대한 수평 에지들의 필터링을 위한 입력으로서 이용된다.

[0030] 도 5는, 수직 에지 디블록 필터링 동안에 휘도 성분들을 필터링하는 것을 예시하기 위해 수직 에지(505)에 의해 수평적으로 정렬 및 분리된 4 X 4 블록들(501 및 503)의 쌍의 도식도이다. 각각의 블록들(501 및 503) 내의 각각의 성분들은 픽셀 성분의 상대적인 위치에 따라 라벨링된 원으로서 표시된 픽셀 성분이고, 각각의 라벨은 또한 그의 상대적인 값을 표기하는데 이용된다. 블록(501) 내의 성분들은 "p"로 라벨링되고, 블록(503) 내의 성분들은 "q"로 라벨링되고, 이들 각각은 각각의 블록 내의 성분들의 매트릭스 내의 그의 상대적인 위치를 나타내는 인덱스 값들의 쌍이 뒤따른다. 도시된 바와 같이, 블록(501)의 상위-우측 성분은 "p00"으로 라벨링되고, 상부 행을 따라 좌측으로 다음 성분(에지(505)로부터 떨어져 이동함)은 "p01"로 라벨링되고, 상부 행의 좌측으로 다음 성분은 "p02"로 라벨링되고, 블록(501)의 상부 행에서 마지막 성분은 "p03"으로 라벨링된다. 블록(501)의 제 2 행의 성분들은 p10 내지 p13으로 라벨링되고, 블록(501)의 제 3 행의 성분들은 p20 내지 p23으로 라벨링되고, 블록(501)의 마지막 또는 하부 행의 성분들은 p30 내지 p33으로 라벨링된다. 블록(503)의 "q" 성분들은, 인덱스 값들이 좌에서 우로 증가하는 유사한 방법으로 라벨링된다. 블록(503)의 제 1 행의 성분들은 q00 내지 q03(좌에서 우로)으로 라벨링되고, 블록(503)의 제 2 행의 성분들은 q10 내지 q13으로 라벨링되고, 블록(503)의 제 3 행의 성분들은 q20 내지 q23으로 라벨링되고, 블록(503)의 마지막 또는 하부 행의 성분들은 q30 내지 q33으로 라벨링된다.

[0031] 도 6은 수평 에지 디블록 필터링 동안에 휘도 성분들을 필터링하는 것을 예시하기 위해 수평 에지(605)에 의해 수직으로 정렬 및 분리되는 4 X 4 블록들(601 및 603)의 쌍의 도식도이다. 블록들(601 및 603)의 성분들의 상대적인 방위 및 위치는, 전체적인 관점이 시계 바늘 회전 방향의 반대로 90 도 회전된 것을 제외하고 블록들(501 및 503) 각각과 본질적으로 동일하다. 따라서, 회전될 때, 우측 블록(503)이 상위 블록(603)이 되고, 좌측 블록(501)이 하위 블록(601)이 되고, 수직 에지(505)가 수평 에지(605)가 되도록 회전된다. 상위 블록(603)의 하위-좌측 성분이 q00으로 라벨링되고, 하위 블록(601)의 상위 좌측 성분이 p00 등으로 라벨링된다. 색차 성분들의 Cb 및 Cr 블록들 각각은, 단지 2 X 2 색차 성분들(예를 들면, p00, p01, p10 및 p11; q00, q01, q10 및 q11)을 포함하는 것을 제외하고 유사한 방식으로 배향된다. 예를 들면, 매크로블록(400)을 참조하여, 도 5의 블록들(501 및 503)이 도 4의 블록들(1 및 2)을 각각 나타내면, 수직 에지(505)는 수직 에지(403)의 일부를 나타낸다.

블록들(603 및 601)이 블록들(1 및 5)을 각각 나타내면, 수평 에지(605)는 수평 에지(413)의 일부를 나타낸다.

[0032] 도 7은 예시적인 실시예에 따라 각각의 매크로블록 내의 4 X 4 블록들의 각각의 쌍에 대한 휘도 성분 값들에 대한 수직 에지 및 수평 에지 디블록 필터링 모두를 위한 개선된 층들에 대한 디블로킹 필터(201)(인코더 및 디코더 중 어느 하나 또는 양자 모두)의 제어 회로(209)의 동작을 예시하는 흐름도이다. 디블로킹 필터 프로세스가 휘도 및 색차 성분들에 대해 개별적으로 실시되지만, 색차 디블록 필터링이 당업자에 의해 이해되는 바와 같이 유사하고 간단하기 때문에, 색차 디블록 필터링에 대한 프로세스는 명시적으로 도시되지 않는다. 기본층에 대한 디블록 필터링이 변경되지 않은 채 남아 있고, 헤더 내의 플래그들이 매크로블록이 속하는 슬라이스에 대한 디블록 필터링을 디스에이블하도록 설정되면, 디블록 필터링이 수행되지 않는다. 디블록 필터링은, 매크로블록 기반으로 수행되고, 각각의 프레임의 각각의 매크로블록은 매크로블록 어드레스를 증가시키는 순서로 프로세싱된다. 현재 매크로블록에 인접한 매크로블록들의 4 X 4 블록들(예를 들면, 만약 있다면, 현재 매크로블록의 상위 또는 좌측 블록들)은 현재 MB의 디블록 필터링을 수행하도록 이용 가능하다. 각각의 매크로블록에 대해, 수직 에지 디블록 필터링은 블록 쌍들 사이의 대응하는 수직 에지들을 따라 좌에서 우로 먼저 수행되고, 뒤이어 블록 쌍들 사이의 대응하는 수평 에지들을 따라 상부에서 하부로 수평 에지 디블록 필터링이 수행된다.

[0033] 도 7의 제 1 동작 블록(701)에서, 파라미터 "V"는 매크로블록의 수직 에지들을 따른 수직 에지 디블록 필터링을 표기하기 위해 참(true)으로 설정된다. 다음 블록(703)에서, 동작은, 수직 에지 또는 수평 에지 디블록 필터링이 수행되는지에 따라 수평 또는 수직 방향으로 현재 MB의 "다음" (또는 처음) 4 X 4 블록으로 진행한다. 상위-좌측 4 X 4 블록이 현재 MB의 제 1 블록, 또는 MB(400)의 블록(1)이라는 것이 유의된다. 제 1 블록이 프로세싱된 후에, 다음 블록은 필터링이 수직 또는 수평 에지들을 따라 수행되는지에 의존한다. 예를 들면, MB(400)을 참조하여, 수직 에지 필터링 동안에, 동작은 블록(1)에서 블록(5)으로, 그후 블록(9)으로, 그후 블록(13)으로 좌측 에지(401) 아래로 진행하고, 그후 다음 수직 에지(403)를 따른 디블록 필터링을 시작하기 위해 다음 열의 블록(2)까지 진행한다. 디블록 필터링은 블록(2)에서 블록(6)으로, 그후 블록(10)으로, 그후 블록(14)으로 다음 수직 에지(403) 아래로 계속되고, 그후, 다음 수직 에지(405)를 따른 디블록 필터링을 시작하기 위해 블록(3)까지 돌아오고, 수직 에지들(401, 403, 405 및 407)에 대한 필터링을 완료한다. 수직 에지 필터링 동안에 각각의 현재 4 X 4 블록에 대한 동작의 수직 에지(operative vertical edge)는 그의 좌측 수직 에지이다. 디블록 필터링이 4 X 4 블록들의 쌍 사이에서 발생하기 때문에, 각각의 블록 쌍 중 다른 4 X 4 블록은 동작의 에지에 의존한다. 예를 들면, 수직 에지 디블록 필터링 동안에 현재 4 X 4 블록이 매크로블록(400)의 블록(2)이라면, 블록 쌍 중 다른 4 X 4 블록은 블록(1)이다.

[0034] 수직 에지 디블록 필터링이 완료된 후에, 동작은 수평 에지 디블록 필터링을 시작하기 위해 다시 블록(1)으로 진행한다. 수평 에지 디블록 필터링 동안에, 동작은 블록(1)에서 블록(2)으로, 그후 블록(3)으로 수평 에지(411)를 따라 진행하고, 그후 다음 수평 에지(413)를 따른 필터링을 시작하기 위해 다음 행의 블록(5)으로 다시 진행한다. 수평 에지 필터링 동안에 각각 4 X 4 블록에 대한 동작의 수평 에지는 그의 상부 수평 에지이다. 다시, 디블록 필터링이 4 X 4 블록들의 쌍 사이에서 발생하기 때문에, 각각의 블록 쌍 중 다른 4 X 4 블록은 동작의 에지에 기초하여 선택된다. 예를 들면, 수평 에지 디블록 필터링 동안에 현재 4 X 4 블록이 블록(5)이라면, 블록 쌍 중 다른 4 X 4 블록은 블록(1)이다.

[0035] 다음 블록(705)에서, 동작의 에지가 프레임 에지인지가 질의된다. 만일 그렇다면, 필터링 프로세스에서 다음 블록으로 진행하기 위해 동작은 다시 블록(703)으로 루프(loop)한다. 각각의 프레임에 대한 제 1 MB는, 동작의 에지가 프레임의 좌측 수직 에지인 상위-좌측 MB이다. 동작의 에지가 프레임 에지라면, 디블록 필터링은 수행되지 않는다. 따라서, 좌측 수직 에지가 프레임 에지인 프레임의 제 1 매크로블록에 대해, 디블록 필터링은 수행되지 않는다. 예를 들면, 매크로블록(400)이 제 1 수직 에지(401)가 프레임 에지인 프레임의 제 1 매크로블록을 나타내면, 디블록 필터링은 블록들(1, 5, 9 및 13)에 대해 바이패스되고, 다음 수직 에지(403)를 따라 블록(2)에 대해 시작한다. 프레임의 좌측 에지를 따른 각각의 매크로블록의 좌측을 따른 각각의 4 X 4 블록에 대해서도 동일한 것은 참이다. 수평 에지 필터링 동안에, 프레임의 상부 에지를 따른 각각의 매크로블록의 각각의 상위 4 X 4 블록의 동작의 에지가 프레임 에지여서, 디블록 필터링이 바이패스된다.

[0036] 동작의 에지가 프레임 에지가 아니라면, 동작의 블록 쌍에 대해 경계 강도(BS) 값을 결정하기 위해 동작은 블록(707)으로 진행하고, 여기서 BS 값은 BS 회로(208)에 의해 결정된다. 동작의 블록 쌍은 현재 블록 및 수직 에지 필터링 동안에 좌측에 인접한 4 X 4 블록, 또는 수평 에지 필터링 동안에 현재 4 X 4 블록 상위에 인접한 4 X 4 블록을 포함한다. 각각의 개선된 층에 대한 블록(707)에서의 BS 결정은 모든 층들에 적용된 종래의 BS 결정에 비교하여 간략화된다. 각각의 기본층에 대해 여전히 수행되는 종래의 BS 결정에서, 이하에 더 설명되는 바와 같이, 블록 쌍 중 어느 한 블록이 인트라 모드에서 인코딩되는 경우 및 블록들 간의 에지가 매크로블록 에지인 경

우에서 BS 값은 4 이다. 상술된 바와 같이, 각각의 MB는, 예측 블록이 현재 프레임 내의 재구성된 정보에 기초하여 형성되는 인트라 모드에서 인코딩되거나, 예측 블록이 기준 프레임들의 정보에 기초하여 형성되는 인터 모드에서 인코딩된다. 도 4, 도 5 및 도 6을 참조하여, 수직 에지(505)가 외부 에지들(401 또는 409)의 임의의 부분을 나타내거나 수평 에지(605)가 외부 에지들(411 또는 419)의 임의의 부분을 나타내면, 4 X 4 블록들(501 및 503 또는 601 및 603)은 상이한 매크로블록들 내에 존재하고, 그후 블록 쌍 간의 에지는 매크로블록 에지이다. 종래의 디블록 필터링 구성에서, 블록 쌍의 어느 한 블록이 인트라 모드에서 인코딩되고 에지가 매크로블록 에지가 아니라면, BS 값은 3 이다. 4 또는 3의 BS에 대한 조건들이 참이 아닌 경우 및 블록 쌍 중 어느 한 4 X 4 블록이 코딩된 나머지를 갖는 경우에, BS = 2 이다. 2 내지 4의 BS에 대한 조건들이 참이 아니고 4 X 4 블록 쌍의 두 개의 모션 벡터 성분들(두 개의 MV_x 또는 두 개의 MV_y)의 절대차가 1 이상인 경우 또는 모션 보상이 적어도 두 개의 상이한 기준 프레임들로부터인 경우에, BS = 1 이다. 종래의 경우에서 이러한 조건들 중 어느 것도 참이 아니라면, BS = 0 이다.

[0037] 종래의 구성에서, BS = 0 이라면, 디블록 필터링은 블록 쌍들에 대해 수행되지 않는다. 그렇지 않다면, 수직 에지 필터링에 대해 좌에서 우로 또는 수평 에지 필터링에 대해 상부에서 하부로 동작의 에지를 따라 필터링이 수행된다. 예를 들면, BS 가 종래의 구성에서 1, 2 또는 3과 동일하다면, 성분값들(p00 및 q00)을 필터링하도록 제 1 필터(FIL1(203))를 채용할지를 결정하기 위해 성분값들(p00, p01, q00 및 q01)에 기초하여 제 1 세트의 조건들이 평가된다. 제 1 세트의 조건들이 참이라면, 그후, 에지 성분값들(p00 및 q00)을 변경하기 전에, 다음 쌍의 성분값들(p01 및 q01)을 필터링하도록 제 2 필터(FIL2(205))를 채용할지를 결정하기 위해 성분값들(p02, p00, q02 및 q00)에 기초하여 제 2 세트의 조건들이 평가된다. 제 2 세트의 조건들이 또한 참이라면, 그후, 당업자에게 공지된 바와 같이, 성분값들(p01 및 q01) 및 제 1 세트의 조건들에 대해 변경된 부가적인 파라미터(들)(예를 들어, 클립핑 값들(clipping values))을 필터링하도록 제 2 필터(FIL2(205))가 적용된다. 제 2 필터(FIL2(205))를 이용한 필터링 후에, 성분값들(p00 및 q00)을 필터링하기 위해 제 1 필터(FIL1(203))가 적용된다. 전체 디블록 필터링 프로세스는 수직 에지 및 수평 에지 디블록 필터링 모두를 위해 적용 가능한 동작의 에지를 따라 이동하여 다음 세트의 성분값들(p10, p11, p12 및 q10, q11 및 q12), 및 그후 다시 다음 세트의 성분값들(p20, p21, p22 및 q20, q21 및 q22) 및 그후 최종 세트의 성분값들(p30, p31, p32 및 q30, q31 및 q32)에 대해 반복된다.

[0038] 종래의 구성에서, 대신에 BS 값이 4 이면, 제 3 필터들(207)을 이용하여 디블록 필터링이 수행되는 범위를 결정하기 위해 제 3 세트의 조건들이 체크된다. 종래의 구성에서, 4의 BS 값이 기본층 및 개선된 층들 각각에 대해 최대의 경계 강도이다. 하나의 실시예에서, 제 3 필터들(207)은 강한 필터(예를 들면, 4 또는 5 탭 필터) 및 상대적으로 약한 필터(예를 들면, 3-탭 필터)를 포함한다. 더 약한 필터는 색차 디블록 필터링을 위해 에지 색차 값들만(p00 내지 p10 및 q00 내지 q10)을 변경하는데 이용된다. 제 3 세트의 조건들 중 어느 하나가 거짓이면, 더 약한 필터는 또한 에지 휘도 성분값들만(p00 내지 p30 및 q00 내지 q30)(예를 들면, 단지 동작의 에지에 인접한 성분값들만)을 변경하는데 이용된다. B=4에서, 제 3 세트의 조건들 각각이 참이고, 디블록 필터링이 종래의 구성에서 인에이블되면, 각각의 라인의 모든 세 개의 휘도 성분값들(p00 내지 p02 및 q00 내지 q02, p10 내지 p12 및 q10 내지 q12, p20 내지 p22 및 q20 내지 q22, 및 p30 내지 p32 및 q30 내지 q32)은 동작의 에지(예를 들면, 505 또는 605)를 따라 이동하여 강한 필터(207)를 먼저 이용하여 필터링된다.

[0039] 블록(707)에서, BS 결정은, 제 3 필터들(207)을 이용한 필터링을 위한 BS 결정, 또는 B= 4 이 전체적으로 바이패스되도록 실질적으로 간략화된다. 이러한 방법으로, 제 3 세트의 조건들의 결정은 회피되고, 제 3 필터들(207)을 채용하는 필터링이 회피되고, 이로써 코딩 복잡성을 간략화한다. 또한, BS 결정은 모든 경우들에 대해 두 개의 값들(0 또는 1) 중 단지 하나로 간략화된다. 블록(707)에서, 블록 쌍 중 어느 한 4 X 4 블록이 인트라로 코딩되거나, 어느 한 4 X 4 블록이 코딩된 나머지들을 갖거나, 4 X 4 블록 쌍에 대한 MV들의 쌍의 절대차(ADMV)가 1 이상이거나, 하나 이상의 기준 프레임 이용하여 모션 보상이 결정되면, BS = 1 이다. 그렇지 않다면, BS = 0 이다. 휘도 성분들에 대해 결정된 BS 값들은, 색차값들에 대한 BS 값들이 독립적으로 계산되지 않도록 대응하는 색차 성분들에 대해 복제된다. 다음 블록(709)에서 결정된 바와 같이 BS = 0이면, 현재 블록 쌍에 대한 디블록 필터링이 수행되지 않고, 동작은 이하에 기재된 바와 같이 블록(719)으로 점프한다. BS가 영이 아니면, 동작은 블록 레벨 디블록 필터링 결정을 위해 현재 4 X 4 블록의 제 1 라인의 제 1 세트의 조건들을 평가하기 위해 대신에 블록(711)으로 진행한다. 제 1 세트의 조건들은 다음 수학식들 (1), (2) 및 (3)에 따라 결정된다.

수학식 1

[0040] $$|p00 - q00| < \alpha(IndexA) - O_{AL}$$

수학식 2

[0041] $$|p01 - p00| < \beta(IndexB) - O_{BL}$$

수학식 3

[0042] $$|q01 - q00| < \beta(IndexB) - O_{BL}$$

[0043] 여기서, 상술된 바와 같이 시퀀스 헤더(303) 내와 같이 시퀀스 내에 휘도 정보가 제공되면, O_{AL} 및 O_{BL} 은 각각 휘도 정보에 대한 알파 및 베타 오프셋들이고, $\alpha(x)$ 및 $\beta(x)$ 는 다음의 수학식들 (4) 및 (5)에 따라 각각 근사화된다.

수학식 4

[0044] $$\alpha(x) = 0.8\left(2^{\frac{x}{6}} - 1\right)$$

수학식 5

[0045] $$\beta(x) = 0.5x - 7$$

[0046] 일반적으로, 베타 값 $\beta(x)$은 알파값 $\alpha(x)$보다 상당히 작다. 인덱스A 및 인덱스B 값들은 다음의 수학식들 (6) 및 (7)에 따라 각각 결정된다.

수학식 6

[0047] $$IndexA = MIN(MAX(0, QP + AO), 51)$$

수학식 7

[0048] $$IndexB = MIN(MAX(0, QP + BO), 51)$$

[0049] 여기서, MIN 및 MAX 는 각각 최소 및 최대 함수들이고, QP는 양자화 파라미터이고, AO 및 BO 는 각각, 대응하는 개선된 층에 대한 대응하는 슬라이스 헤더(317) 내에 제공된 알파 및 베타 오프셋 파라미터들이다.

[0050] 인덱스A 값은, 슬라이스 헤더로부터의 AO 오프셋을 현재 QP 값에 부가하고, 0에 비교하고, 수학식 (6)에 기재된 바와 같이 최대값을 취함으로써 결정된다. QP 값은 0 내지 51의 범위를 갖는다. AO 및 BO 오프셋들 각각은, QP 값이 적절히 조정되고 그후 0 과 비교되도록 -6 내지 +6의 범위를 갖는다. 0 및 조정된 QP 값의 최대값은 값 51과 비교되고, 더 낮거나 최소값은 인덱스A를 결정하는데 이용된다. 이러한 방법에서, 인덱스A의 범위는 0 내지 51 이다. 하나의 실시예에서, 결과적인 인덱스A 값은 α(인덱스A)에 대한 알파값을 결정하기 위해 수학식 (4)에 대입된다. 대안적으로, 인덱스A 값은 룩업 테이블(도시되지 않음) 등에 대한 인덱스로서 이용되고, 룩업 테이블은 인덱스A 값들의 범위에 대한 α의 가능한 값들을 열거한다. 제공된다면, O_{AL} 값은 α(인덱스A)값으로부터 감산되고, 수학식 (1)에 따라 휘도 성분값들(p00 및 q00) 간의 차이의 절대값과 비교된다. 수학식들 (2) 및 (3)은 수학식 (7)에 따라 인덱스B 값을 이용하는 것(베타 오프셋 값 BO을 이용함)과 $\beta(x)$ 수학식 (5) 또는 대응하는 룩업 테이블을 이용하는 것 및 제공된다면, O_{BL} 값을 이용하는 것을 제외하고 유사한 방법으로 평가된다. 세 개의 수학식들 (1), (2) 및 (3)은, 수직 에지 필터링을 위해 블록 쌍의 성분값들의 상부 라인을 따르거나 수평 에지 필터링을 위해 블록 쌍의 성분값들의 좌측 라인을 따라 휘도 성분값들(p00, p01, q00 및 q01)을 이용한

다.

[0051] 블록(711)에서, 세 개의 수학식들(1), (2) 및 (3)은 참 또는 거짓인지 평가 및 결정된다. 다음 블록(713)에서 결정된 바와 같이, 수학식들(1), (2) 및 (3) 중 임의의 하나가 거짓이면, 그후, 동작은 블록 쌍에 대한 디블록 필터링을 바이패스하기 위해 블록(719)으로 점프한다. 다시 말해서, 종래의 구성들에서 기본층에 대해 결정되거나 개선된 층들에 대해 결정된 바와 같이, 각각의 블록 쌍에 대한 디블록 필터링 결정은 "성분 기반"보다 "블록-기반"이다. 블록(713)에서 결정된 바와 같이 모든 세 개의 수학식들(1), (2) 및 (3)이 참이면, 동작은, 디블로킹 필터(201)가 수직 에지 또는 수평 에지 디블록 필터링을 수행하는지를 결정하도록 V 파라미터가 참 또는 거짓인지를 질의하기 위해 대신에 블록(715)으로 진행한다. 블록(715)에서 V 가 참이면, 수직 에지 디블록 필터링이 수행되고, 동작은, 종래의 구성들에서 수행된 바와 같이 유사한 방법으로 동작의 수직 에지를 따라 수직 에지 디블록 필터링을 수행하기 위해 블록(717)으로 진행한다. 블록(717)에서, 디블록 필터링은 종래의 구성들과 유사한 방법으로 제 1 및 제 2 필터들(FIL1(203) 및 FIL2(205))을 이용하여 블록 쌍 간의 전체 동작 가능한 수직 에지를 따라 수행된다. 이러한 경우에, 제 2 세트의 수학식들(도시되지 않음)은 p01 및 q01 성분값들을 필터링할지를 결정하기 위해 평가된다. 제 2 세트의 수학식들 각각이 참이면, p01 및 q01 성분값들은 제 2 필터(FIL2(205))를 이용하여 먼저 변경되고, 그후, 성분값들(p00 및 q00)은 제 1 필터(FIL1(203))를 이용하여 필터링된다. 그후, p1x 및 q1x 값들을 감산하는 것을 제외하고 상술된 바와 같이 유사한 수학식들 (1) 내지 (7)을 이용하여 유사한 방법으로 제 2 세트의 성분값들(p10, p11, q10 및 q11)에 대한 필터링을 결정하기 위해 동작이 진행된다. 그후, 동작은 제 3 및 제 4 세트들의 성분값들에 대해 유사한 방법으로 진행한다. 일반적으로, B = 1 에 대해 블록(717)에서 수행된 디블록 필터링은 B = 1 내지 3 에 대한 종래의 구성들에서와 같이 실질적으로 동일하다. 그러나, 제 3 세트의 조건들의 결정 및 제 3 필터들(207)을 이용하는 필터링이 개선된 층들 각각에 대해 바이패스되고 수행되지 않는다는 것이 이해된다. 색차 성분값들(p00 및 q00)은, 제 3 필터들(FIL3(207))의 대응하는 필터가 바이패스되고 대신에 필터(FIL2(205))가 이용되는 것을 제외하고, 당업자가 이해하는 바와 같이 변경된 클립핑 값을 이용하는 종래의 구성들과 유사한 방법으로 필터링된다.

[0052] 블록(717)에서 블록 쌍에 대해 수직 에지 디블록 필터링이 수행된 후에, 또는 디블록 필터링이 블록(709) 또는 (713) 중 어느 하나에서 결정된 바와 같이 바이패스되면, 현재 매크로블록에 대해 수직 에지 디블록 필터링이 완료되는지를 질의하기 위해 동작은 블록(719)으로 진행한다. 그렇지 않다면, 수직 에지들(예를 들면, 1, 5, 9, 13, 그후 2, 6, 10, 14, 그후 3, 7, 11, 15 및 그후 4, 8, 12, 16)을 따라 현재 매크로블록의 다음 4 X 4 블록으로 진행하기 위해 동작은 블록(703)으로 돌아간다. 동작은 현재 매크로블록의 수직 에지 디블록 필터링이 완료될 때까지 블록들(703 내지 719) 사이에서 루프한다. 수직 에지 디블록 필터링이 블록(719)에서 결정된 바와 같이 완료될 때, 현재 MB의 제 1 의 4 X 4 블록으로 다시 돌아가기 위해 동작은 블록(721)으로 진행하고, V 파라미터는 거짓으로 설정된다. 이러한 방법에서, 수평 에지들을 따른 수평 에지 필터링은 현재 MB에 대해 개시된다. 동작의 에지가 프레임 에지인지를 질의하기 위해 동작은 다시 블록(705)으로 루프한다. 그렇다면, 현재 MB의 다음 4 X 4 블록으로 진행하기 위해 동작은 다시 블록(703)으로 루프한다. 에지가 프레임 에지가 아니라면, 상술된 바와 같이 유사한 방법으로 BS 결정을 수행하기 위해 동작은 블록(707)으로 진행한다. 블록들(703 내지 713)의 동작은 수직 에지 디블록 필터링에 대해 상술된 바와 같이 수평 에지 디블록 필터링에 대해서도 실질적으로 동일하다. 그러나, 수평 에지 필터링에서, 동작이 블록(715)으로 진행할 때, V 파라미터가 현재 거짓이기 때문에, 동작은 블록(717)이라기 보다는 대신에 블록(723)으로 진행한다. 블록(723)에서, 동작의 수평 에지를 따른 수평 에지 디블록 필터링은, 제 2 필터(FIL2(205))가 이용되지 않도록 제 2 조건들의 평가가 수행되지 않는 것을 제외하고, 동작의 수직 에지를 따른 디블록 필터링에 대해 상술된 바와 같이 유사한 방법으로 수행된다. 또한, 제 3 조건들의 평가는 수행되지 않고, 제 3 필터들(FIL3(207))이 이용되지 않는다. 이러한 방법에서, 수평 에지 디블록 필터링에서, 단지 제 1 필터(FIL1(203))만이 p0 및 q0 값들을 필터링하는데 적용되어, 필터링 동작이 실질적으로 간략화된다.

[0053] 수평 에지들을 따른 부가적인 디블록 필터링의 바이패스는, 메모리(예를 들면, 106 또는 108)에 대한 메모리 판독 액세스가 실질적으로 감소되는 실질적인 이점을 제공한다. 당업자에 의해 이해되는 바와 같이, 수평 방향으로 성분값들을 판독하는 것(수직 에지 디블록 필터링 동안에)은, 수직 방향으로 성분값들을 판독하는 것(수평 에지 디블록 필터링 동안에)보다 상당히 효과적이다. 도 5를 참조하여, 성분값들(507)의 전체 상부 행은 통상적으로 하나 또는 두 개의 판독 동작들과 함께 메모리로부터 판독된다. 하나의 실시예에서, 예를 들면, 성분값들(p00 내지 p03 및 q00 내지 q03)은 메모리로부터의 하나 또는 두 개의 판독 액세스들로 판독된다. 이러한 방법에서, 성분값들(p02 및 q02)은, 수직 에지(505)를 따른 수직 에지 필터링 동안에 성분값들(p01 및 q01)을 변경하기 위한 제 2 세트의 수학식들을 평가하는데 이용 가능하다. 도 6을 참조하여, 성분값들(q02 및 p02)은 상이한 행들에 배치되고, 성분값들(607 및 609)은 또한 상이한 메모리 페이지에 배치된다. 적어도 두 개의 비순차적

인 메모리 판독 액세스들은 통상적으로, 제 2 세트의 수학식들을 평가하는데 이용된 성분값들(q02 및 p02)을 액세스하기 위해 픽셀값들(607 및 609)의 두 개의 상이한 행들을 판독하는데 이용된다. 수평 에지(605)를 따른 부가적인 필터링의 바이패스는 비순차적인 메모리 판독 액세스들을 제거하고, 따라서, 전체 메모리 판독 액세스들을 상당히 감소시킨다.

[0054] 수평 방향의 모션이 수직 방향의 모션보다 통상적으로 더 크기 때문에, 동작의 수평 에지를 따른 부가적인 디블록 필터링이 종래의 디블록 필터링에 비교하여 객관적이고 주관적인 시각적 품질에서 약간의 저하를 야기한다는 것이 또한 주의된다. 수평 방향의 더 큰 모션들은 수평 경계들 또는 에지들에 비교하여 수직 경계들 또는 에지들을 따른 더 큰 블록 효과들을 야기한다. 이러한 방법에서, 수직 에지들을 따른 디블록 필터링은 수평 에지들을 따른 디블록 필터링에 비교하여 더 큰 시각적 충격을 제공한다.

[0055] 블록(723)에서 동작의 수평 에지를 따른 수평 디블록 필터링이 수행된 후에, 현재 MB에 대한 디블록 필터링이 완료되었는지를 질의하기 위해 동작은 블록(725)으로 진행한다. 그렇지 않다면, 수평 에지 디블록 필터링을 계속하도록 현재 MB의 다음 4 X 4 블록으로 진행하기 위해 동작은 블록(703)으로 다시 루프한다. 수평 에지 디블록 필터링에 대해 상술된 바와 같이, 그리고 MB(400)를 참조하여, 동작은 다음의 4 X 4 블록 순서, 즉, 1 내지 4, 및 그후 5 내지 8, 및 그후 9 내지 12, 및 그후 13 내지 16의 순서로 진행한다. 동작은 수평 에지 디블록 필터링에 대한 현재 MB의 각각의 블록에 대해 블록들(703 내지 725) 사이에서 루프한다. 블록(725)에서 결정된 바와 같이, 현재 MB에 대한 디블록 필터링이 완료된 때, 현재 프레임에 대해 디블록 필터링이 완료되었는지를 질의하기 위해 동작은 블록(727)으로 진행한다. 그렇다면, 프레임에 대한 동작은 완료된다. 그렇지 않다면, 현재 프레임의 다음 매크로블록의 제 1 블록으로 진행하고 V 를 다시 참으로 리셋하기 위해 동작은 블록(729)으로 진행한다. 그후, 현재 프레임의 다음 MB의 제 1의 4 X 4 블록에 대해 수직 에지 필터링을 시작하기 위해 동작은 다시 블록(705)으로 루프한다.

[0056] 하나의 실시예에 따라 스케일링 가능한 비디오 정보의 개선된 층의 비디오 블록들의 디블록 필터링을 간략화하는 방법은: 중간 에지의 어느 한 측면 상에 정렬된 성분값들(component values)의 라인들을 갖는 비디오 블록들의 인접한 쌍을 선택하는 단계; 상기 비디오 블록들의 인접한 쌍의 경계 강도(boundary strength)가 제 1 값인지를 결정하는 단계; 상기 경계 강도가 제 1 값이 아니면, 상기 라인들 중 제 1 라인의 성분값들을 이용하여 제 1 복수의 조건들을 평가하는 단계; 상기 경계 강도가 제 1 값이거나 상기 제 1 복수의 조건들 중 임의의 하나가 거짓이면, 상기 중간 에지를 따른 비디오 블록들의 인접한 쌍 간의 디블록 필터링을 바이패스하는 단계를 포함한다.

[0057] 상기 제 1 복수의 조건들을 평가하는 단계는, 조정된 알파값을 제공하기 위해 알파값에서 알파 오프셋을 감산하는 단계, 조정된 베타값을 제공하기 위해 베타값에서 베타 오프셋을 감산하는 단계, 상기 조정된 알파값과 제 1 성분 차이를 비교하는 단계, 및 상기 조정된 베타값과 제 2 성분 차이를 비교하는 단계를 포함할 수 있다. 상기 방법은, 상기 알파 오프셋 및 상기 베타 오프셋을 스케일링 가능한 비디오 정보 비트스트림으로 통합하거나, 스케일링 가능한 비디오 정보 비트스트림으로부터 상기 알파 오프셋 및 상기 베타 오프셋을 수신하는 단계를 포함할 수 있다.

[0058] 상기 방법은, 경계 강도가 제 1 값이 아닌 경우, 제 1 복수의 조건들 각각이 참인 경우, 및 중간 에지가 수평 에지인 경우에서, 수평 에지를 따라 제 2 복수의 조건들을 평가하는 단계를 바이패스하고, 제 2 복수의 조건들과 연관된 성분값들의 디블록 필터링을 바이패스하는 단계를 포함할 수 있다. 상기 방법은 제 2 복수의 조건들에 대해 이용된 메모리 성분값들로부터의 판독을 바이패스하는 단계를 포함할 수 있다.

[0059] 비디오 블록들의 인접한 쌍의 경계 강도가 제 1 값인지를 결정하는 단계는, 경계 강도가 제 1 및 제 2 값들을 포함하는 두 개의 값들 중 단지 하나를 포함하는지의 간략화된 경계 강도 결정을 수행하는 단계를 포함할 수 있다. 간략화된 경계 강도 결정을 수행하는 단계는, 어느 한 블록이 인트라 코딩되는 경우, 또는 어느 한 블록이 코딩된 나머지들을 갖는 경우, 또는 모션 벡터가 1 보다 적은 경우, 또는 모션 보상을 위해 하나 이상의 기준 프레임이 이용되는 경우에서 경계 강도가 제 2 값이라고 결정하고, 그렇지 않다면, 경계 강도가 제 1 값이라고 결정하는 단계를 포함할 수 있다. 상기 방법은 조건들의 결정을 바이패스하고, 제 1 값 및 제 2 값들 중 어느 하나보다 더 큰 최대 경계 강도와 연관된 디블록 필터링을 바이패스하는 단계를 포함할 수 있다.

[0060] 실시예에 따른 비디오 시스템은 비디오 코딩 장치 및 디블로킹 필터를 포함한다. 비디오 코딩 장치는 스케일링 가능한 비디오 정보를 프로세싱하고, 각각 성분들 값의 다수의 라인들을 갖는 비디오 블록들을 제공한다. 디블로킹 필터는, 비디오 블록들의 쌍들 간의 중간 에지들을 따라 스케일링 가능한 비디오 정보의 개선된 층의 비디오 블록들을 필터링하고, 경계 강도 회로 및 제어 회로를 포함한다. 경계 강도 회로는, 중간 에지의 어느 한 측

면 상에 정렬된 비디오 블록들의 인접한 쌍의 경계 강도가 제 1 값인지를 결정한다. 제어 회로는, 경계 강도가 제 1 값인 경우에 제 1 복수의 조건들의 평가를 바이패스하고, 중간 에지를 따른 비디오 블록들의 인접한 쌍 간의 디블록 필터링을 바이패스한다. 제어 회로는, 경계 강도가 제 1 값이 아닌 경우 비디오 블록들의 인접한 쌍의 성분값들의 제 1 라인의 성분값들을 이용하여 제 1 복수의 조건들을 평가한다. 제어 회로는, 경계 강도가 제 1 값인 경우 또는 제 1 라인의 성분값들을 이용하는 제 1 복수의 조건들 중 임의의 하나가 거짓인 경우에 중간 에지를 따른 비디오 블록들의 인접한 쌍들 간의 디블록 필터링을 바이패스한다.

[0061] 하나의 실시예에서, 제어 회로는 제 1 복수의 조건들을 평가할 때 조정된 알파값을 제공하기 위해 알파값에서 알파 오프셋을 감산하고, 조정된 베타값을 제공하기 위해 베타값에서 베타 오프셋을 감산하고, 조정된 알파값과 제 1 성분 차이를 비교하고,조정된 베타값과 제 2 성분 차이를 비교한다. 비디오 코딩 장치는, 알파 오프셋 및 베타 오프셋을 출력 비트스트림으로 통합하는 비디오 인코더, 또는 입력 비트스트림으로부터 알파 오프셋 및 베타 오프셋을 수신하는 비디오 디코더일 수 있다.

[0062] 제어 회로는, 중간 에지가 수평 에지인 경우에 중간 에지를 따라 제 2 복수의 조건들을 평가하는 것을 바이패스할 수 있고, 제 2 복수의 조건들과 연관된 성분값들의 디블록 필터링을 바이패스할 수 있다. 비디오 시스템은, 스케일링 가능한 비디오 정보를 저장하는 메모리를 포함할 수 있고, 제어 회로는, 중간 에지가 수평 에지인 경우에 제 2 복수의 조건들에 대해 이용된 성분값들을 메모리로부터 판독하는 것을 바이패스한다. 경계 강도 회로는, 경계 강도가 제 1 값 및 제 2 값을 포함하는 두 개의 값들 중 단지 하나라고 결정함으로써 간략화된 경계 강도 결정을 수행할 수 있다. 제어 회로는 조건들의 결정 및 제 1 및 제 2 값들 중 어느 하나보다 큰 최대의 경계 강도와 연관된 디블록 필터링을 바이패스할 수 있다.

[0063] 하나의 실시예에 따른 디블로킹 필터는 제 1 필터, 경계 강도 회로 및 제어 회로를 포함한다. 제 1 필터는, 제 1 세트의 조건들에 기초하여 중간 에지의 어느 한 측면 상에 정렬된 성분값들의 라인들을 포함하는 스케일링 가능한 비디오 정보의 비디오 블록들의 인접한 쌍의 성분값들을 필터링하도록 구성된다. 경계 강도 회로는, 비디오 블록들의 인접한 쌍의 경계 강도가 제 1 값인지를 결정한다. 제어 회로는, 경계 강도가 제 1 값이고 비디오 블록들의 인접한 쌍이 개선된 층 내에 존재하면 제 1 세트의 조건들의 평가를 바이패스하고 제 1 필터를 이용하는 필터링을 바이패스한다. 제어 회로는, 성분들의 제 1 라인의 성분값들을 이용하여 제 1 세트의 조건들 중 임의의 하나가 거짓이고 비디오 블록들의 인접한 쌍이 개선된 층 내에 존재하면 제 1 필터를 이용하는 필터링을 바이패스한다.

[0064] 디블로킹 필터는, 제 2 세트의 조건들에 기초하여 비디오 블록들의 인접한 쌍의 성분값들을 필터링하도록 구성된 제 2 필터를 포함할 수 있다. 이러한 경우에서, 제어 회로는, 중간 에지가 수평 에지이고 비디오 블록들의 인접한 쌍이 개선된 층 내에 존재하면 제 2 세트의 조건들의 평가를 바이패스하고, 제 2 필터를 이용하는 필터링을 바이패스한다. 디블로킹 필터는 또한 제 3 세트의 조건들에 기초하여 비디오 블록들의 인접한 상의 성분값들을 필터링하도록 구성된 제 3 필터를 포함할 수 있다. 이러한 경우에서, 제어 회로는, 비디오 블록들의 인접한 쌍이 개선된 층 내에 존재하면 제 3 세트의 조건들의 평가를 바이패스하고, 제 3 필터를 이용하는 필터링을 바이패스한다.

[0065] 본 발명은 특정의 바람직한 버전들을 참조하여 상당히 자세히 기재되었지만, 다른 버전들 및 변동들이 가능하고 고려된다. 예를 들면, 본원에 기재된 회로들 또는 로직 블록들은 이산 회로 또는 집적 회로 또는 소프트웨어 또는 임의의 대안적인 구성들로서 구현될 수 있다. 또한, 본 발명이 비디오 정보에 관련하여 본원에 기재되었지만, 본 발명이 비디오(예를 들면, MPEG 등), 및 이미지와 같은 임의의 "이미지 정보", 또는 예를 들면, JPEG, MJPEG, JPEG2000, MJPEG2000 등과 같은 이미지 시퀀싱에 보다 일반적으로 적용될 수 있다는 것이 이해된다. 본원에 이용된 용어 "이미지 정보"는 임의의 비디오 또는 이미지 또는 이미지 시퀀스 정보에 적용되도록 의도된다. 마지막으로, 첨부된 특허청구범위에 의해 규정된 바와 같이 본 발명의 사상 및 범위를 벗어나지 않고 본 발명의 동일한 목적들을 수행하기 위한 다른 구조들을 설계 또는 변경하기 위해 당업자들이 개시된 개념 및 특정 실시예들을 기초로서 쉽게 이용할 수 있다는 것을 당업자들은 이해해야 한다.

도면의 간단한 설명

[0010] 도 1은 SVC 비디오 인코더 및 디코더 모두를 포함하는 예시적인 실시예에 따라 구현된 SVC 비디오 시스템의 간략화된 블록도.

[0011] 도 2는 도 1의 비디오 인코더 및 비디오 디코더의 디블로킹 필터들 중 어느 하나 또는 양자 모두에 대한 디블로킹 필터로서 이용된 디블로킹 필터의 간략화된 블록도.

[0012] 도 3은 예시적인 실시예에 따라 비트스트림 BTS에 제공된 비디오 및 디블로킹 필터 제어 정보를 도시한 블록도.

[0013] 도 4는 각각의 16 X 16 매크로블록의 각각의 4 X 4 블록에 대한 수직 에지 및 수평 에지 디블록 필터링 프로세스를 예시하는 예시적인 매크로블록의 블록도.

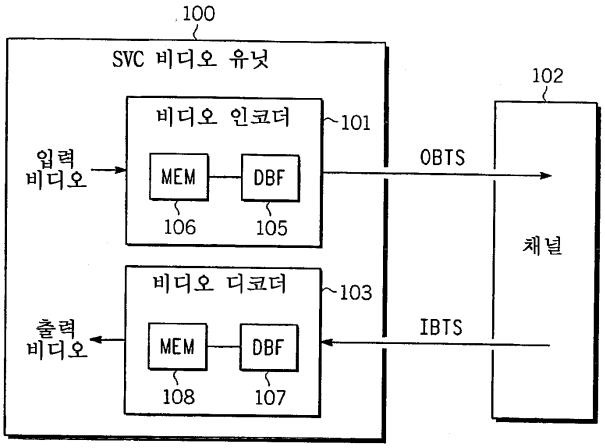
[0014] 도 5는 수직 에지 디블록 필터링 동안 휘도 성분들의 필터링을 예시하기 위해 수직 에지에 의해 수평적으로 정렬 및 분리되는 4 X 4 블록들의 쌍의 도식도.

[0015] 도 6은 수평 에지 디블록 필터링 동안 휘도 성분들의 필터링을 예시하기 위해 수평 에지에 의해 수직으로 정렬 및 분리되는 4 X 4 블록들의 쌍의 도식도.

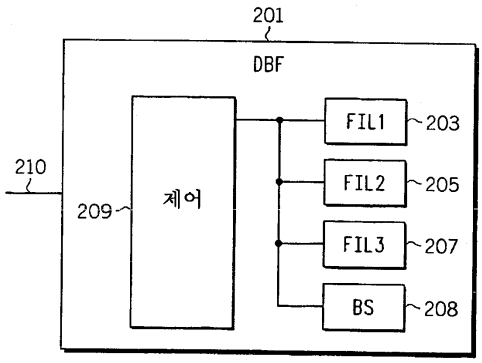
[0016] 도 7은 예시적인 실시예에 따라 각각의 매크로블록 내의 4 X 4 블록들의 각각의 쌍에 대한 휘도 성분 값들에 대한 수직 에지 및 수평 에지 디블록 필터링 모두에 대한 개선된 층들에 대한 도 2(인코더 및 디코더 중 어느 하나 또는 양자 모두)의 디블로킹 필터의 제어 회로의 동작을 예시하는 흐름도.

도면

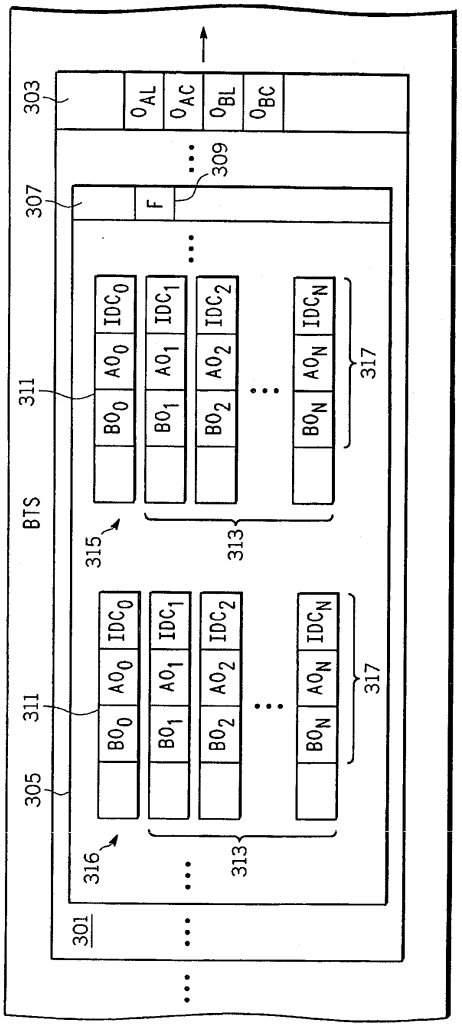
도면1



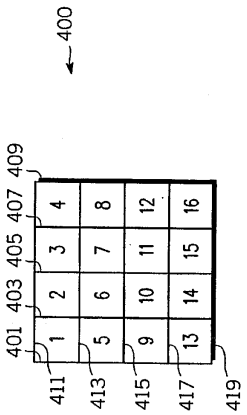
도면2



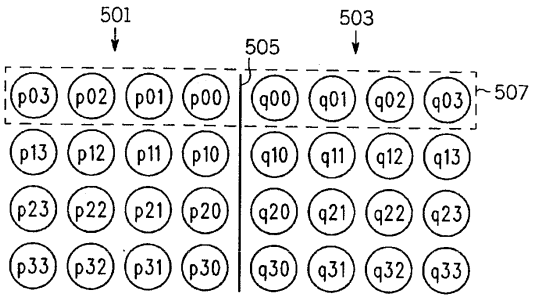
도면3


303
O_{AL}
O_{AC}
O_{BL}
O_{BC}
309
307
F
311
BO_0 AO_0 IDC_0
BO_1 AO_1 IDC_1
BO_2 AO_2 IDC_2
BO_N AO_N IDC_N
317
315
313
BTS
305
316
301

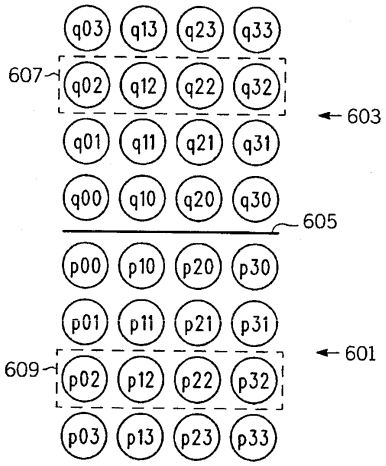
도면4


400
409
407
405
403
401
1 2 3 4
5 6 7 8
9 10 11 12
13 14 15 16
411
413
415
417
419

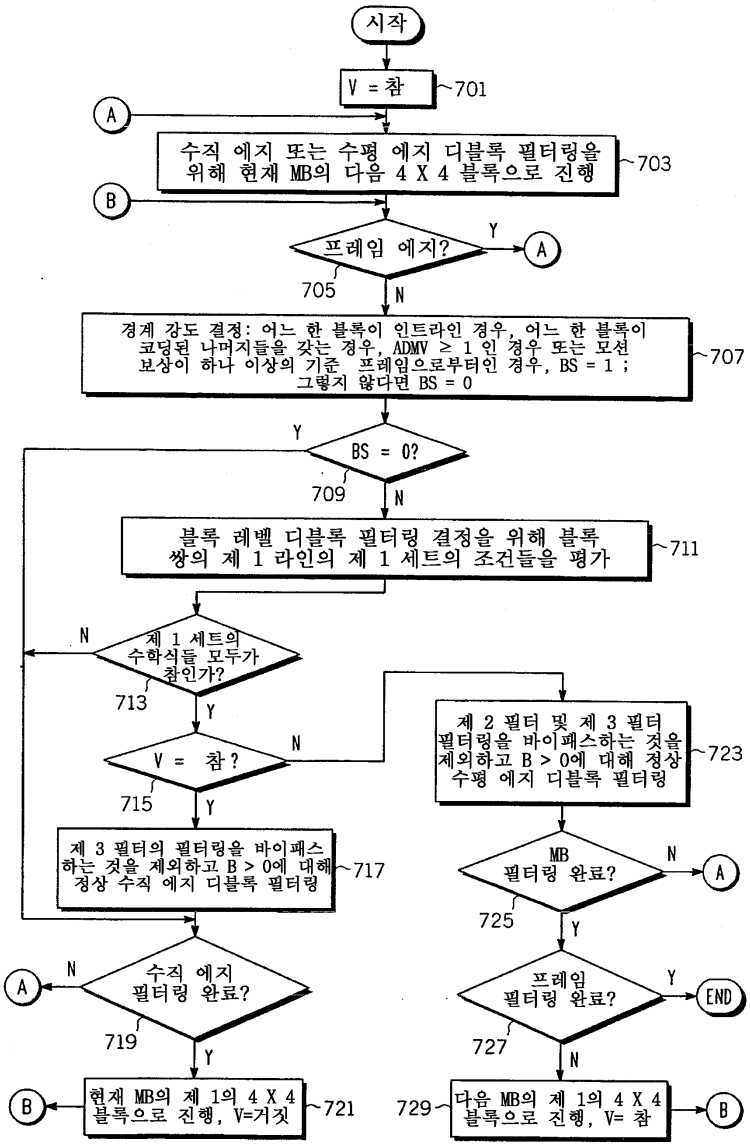
도면5


501
503
505
507
p03 p02 p01 p00 q00 q01 q02 q03
p13 p12 p11 p10 q10 q11 q12 q13
p23 p22 p21 p20 q20 q21 q22 q23
p33 p32 p31 p30 q30 q31 q32 q33

도면6


607
603
605
609
601
q03 q13 q23 q33
q02 q12 q22 q32
q01 q11 q21 q31
q00 q10 q20 q30
p00 p10 p20 p30
p01 p11 p21 p31
p02 p12 p22 p32
p03 p13 p23 p33

도면7


시작
V = 참
701
A
수직 에지 또는 수평 에지 디블록 필터링을 위해 현재 MB의 다음 4 X 4 블록으로 진행
703
B
프레임 에지?
Y
A
705
N
경계 강도 결정: 어느 한 블록이 인트라인 경우, 어느 한 블록이 코딩된 나머지들을 갖는 경우, ADMV ≥ 1 인 경우 또는 모션 보상이 하나 이상의 기준 프레임으로부터인 경우, BS = 1 ; 그렇지 않다면 BS = 0
707
Y
BS = 0?
709
N
블록 레벨 디블록 필터링 결정을 위해 블록 쌍의 제 1 라인의 제 1 세트의 조건들을 평가
711
N
제 1 세트의 수학식들 모두가 참인가?
713
Y
V = 참?
N
715
Y
제 2 필터 및 제 3 필터 필터링을 바이패스하는 것을 제외하고 B > 0에 대해 정상 수평 에지 디블록 필터링
723
제 3 필터의 필터링을 바이패스하는 것을 제외하고 B > 0에 대해 정상 수직 에지 디블록 필터링
717
MB 필터링 완료?
N
A
725
Y
A
N
수직 에지 필터링 완료?
719
Y
프레임 필터링 완료?
Y
END
727
N
B
현재 MB의 제 1의 4 X 4 블록으로 진행, V=거짓
721
729
다음 MB의 제 1의 4 X 4 블록으로 진행, V= 참
B