(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
30. Juli 2009 (30.07.2009)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2009/092788 A2

(51) Internationale Patentklassifikation:
G01D 21/02 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2009/050772

(22) Internationales Anmeldedatum:
23. Januar 2009 (23.01.2009)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2008 006 252.9 25. Januar 2008 (25.01.2008) DE
10 2008 055 696.3
3. November 2008 (03.11.2008) DE

(71) Anmelder *(für alle Bestimmungsstaaten mit Ausnahme von US)*: **CONTINENTAL TEVES AG & CO. OHG** [DE/DE]; Guerickestrasse 7, 60488 Frankfurt (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder *(nur für US)*: **KUTZNER, Michael** [DE/DE]; Niederhofheimer Weg 12, 65843 Sulzbach (DE). **UNGER, Tobias** [DE/DE]; Rüsselsheimer Strasse 22, 65474 Bischofsheim (DE).

(74) Gemeinsamer Vertreter: **CONTINENTAL TEVES AG & CO. OHG**; Guerickestrasse 7, 60488 Frankfurt (DE).

(81) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart)*: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[Fortsetzung auf der nächsten Seite]

(54) **Title:** ELECTRONIC SWITCHING DEVICE FOR THE DETECTION OF A DETECTION ELEMENT STREAM AND/OR A TEMPERATURE IN SAID DETECTION ELEMENT

(54) **Bezeichnung:** ELEKTRONISCHE SCHALTUNGSEINRICHTUNG ZUR ERFASSUNG EINES DETEKTIONSELEMENT-STROMS UND/ODER EINER TEMPERATUR IN DIESEM DETEKTIONSELEMENT

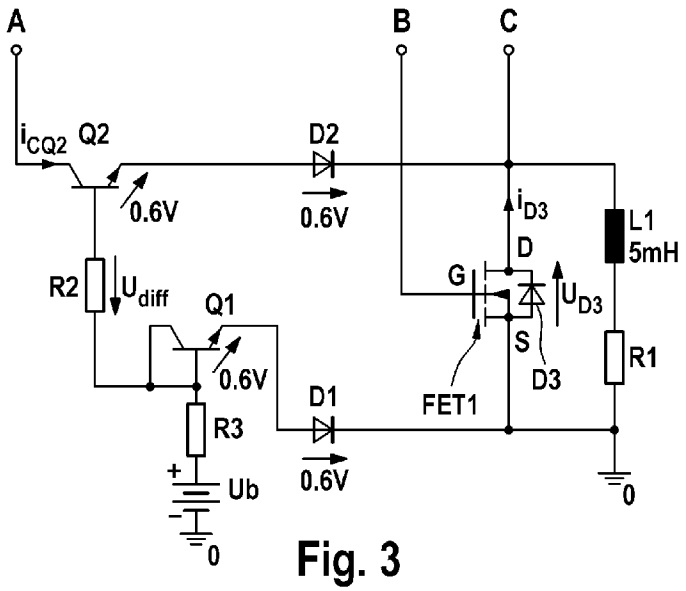


Fig. 3

(57) **Abstract:** An electronic switching device for the detection of a detection element stream (i_{D3}) through a detection element (D3, D4) and/or a temperature in said detection element (D3, D4), wherein a first connection of the detection element (D3, D4) is connected to a first transistor element (Q1) and a second connection of the detection element (D3, D4) is connected to a second transistor element (Q2), wherein the base connections of the first and second transistor element (Q1, Q2) are directly or indirectly connected to one another and the second transistor element (Q2) provides and/or modulates an electrical evaluation signal (i_{CQ2}), the signal value thereof being directly or indirectly dependent at least on the detection element stream (i_{D3}) and/or the temperature in the detection element (D3, D4).

[Fortsetzung auf der nächsten Seite]

WO 2009/092788 A2

(84) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart)*: ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts*

(57) Zusammenfassung: Elektronische Schaltungseinrichtung zur Erfassung eines Detektionselementstroms (i_{D3}) durch ein Detektionselement (D3, D4) und/oder einer Temperatur in diesem Detektionselement (D3, D4), wobei ein erster Anschluss des Detektionselements (D3, D4) mit einem ersten Transistorelement (Q1) verbunden ist und ein zweiter Anschluss des Detektionselements (D3, D4) mit einem zweiten Transistorelement (Q2) verbunden ist, wobei die Basisanschlüsse des ersten und zweiten Transistorelements (Q1, Q2) direkt oder indirekt miteinander verbunden sind und das zweite Transistorelement (Q2) ein elektrisches Auswertesignal (i_{CQ2}) bereitstellt und/oder moduliert, dessen Signalwert wenigstens von dem Detektionselementstrom (i_{D3}) und/oder der Temperatur in dem Detektionselement (D3, D4) direkt oder indirekt abhängt.

Elektronische Schaltungseinrichtung zur Erfassung eines Detektionselementstroms und/oder einer Temperatur in diesem Detektionselement

Die Erfindung betrifft eine elektronische Schaltungseinrichtung gemäß Oberbegriff von Anspruch 1, ein Verfahren zur Stromerfassung, ein Verfahren zur Temperaturerfassung sowie die Verwendung der Schaltungseinrichtung in Kraftfahrzeugen.

Im Bereich der elektronischen Bremsensteuergeräte werden induktive Lasten, wie zum Beispiel Ventilspulen oder Pumpenmotore, mittels eines Halbleiterschalterelements getaktet angesteuert (PWM-Ansteuerung). Eine entsprechende Lastansteuerungsschaltung muss so aufgebaut sein, dass der in der Rezirkulationsphase entstehende Freilaufstrom auf Grund der Lastinduktivität fließen kann. Hierzu weist das Halbleiterschalterelement eine Freilaufdiode auf. Es hat sich als vorteilhaft herausgestellt, das Halbleiterschalterelement während der Rezirkulationsphase zumindest bei Überschreitung eines definierten Freilaufstroms niederohmig zu schalten, wodurch die elektrischen Schaltverluste der PWM relativ klein gehalten werden können.

Um einen solchen aktiven Freilauf realisieren zu können, ist es nötig, den Strom in der den Freilauf realisierenden Freilaufdiode bzw. in einem Detektionselement zu bestimmen.

Außerdem ist es häufig wünschenswert, die Temperatur in einem Detektionselement, insbesondere in einer Freilaufdiode, einer elektronischen Schaltung zu erfassen.

Die Aufgabe der vorliegenden Erfindung besteht darin, eine elektronische Schaltungseinrichtung zur Erfassung eines Detektionselementstroms durch ein Detektionselement und/oder einer Temperatur in diesem Detektionselement vorzuschlagen, wobei diese relativ kostengünstig sein soll.

Diese Aufgabe wird erfindungsgemäß gelöst durch die elektronische Schaltungseinrichtung gemäß Anspruch 1 und die Verfahren gemäß Anspruch 15 und 16.

Das erste und zweite Transistorelement sind alternativ als bipolare Transistorelemente oder als FETs, insbesondere JFETs ausgebildet.

Unter der Erfassung eines Detektionselementstroms durch das Detektionselements wird bevorzugt eine Messung des Detektionselementstrom, insbesondere bei im Wesentlichen bekannter Temperatur des Detektionselements und/oder das Erfassen des Überschreitens eines definierten Stromschwellwerts durch den Detektionselementstrom, verstanden.

Unter der Erfassung einer Temperatur in dem Detektionselement wird bevorzugt eine Messung der Temperatur, insbesondere bei im Wesentlichen bekanntem Detektionselementstrom, in dem Detektionselement und/oder das Erfassen des Überschreitens einer definierten Temperaturschwelle in dem Detektionselement, verstanden.

Unter einer Strom-Spannungs-Kennlinie wird vorzugsweise ebenfalls eine Kennlinie oder Kennlinienschar verstanden, welche die Temperaturabhängigkeit von Strom und/oder Span-

nung zeigt und entsprechend eine Temperaturabhängigkeitsinformation umfasst.

Die elektronische Schaltungseinrichtung stellt vorzugsweise das elektrische Auswertesignal als „verstärkten" Messstrom einer über dem Detektionselement anliegenden Spannung bereit.

Das Detektionselement ist bevorzugt ein Halbleiterbauelement, insbesondere die Bulkdiode bzw. Bodydiode eines FETs.

Vorzugsweise ist das Detektionselement als Freilaufdiode ausgebildet, welche in einer gemeinsamen Schaltungsmasche mit einer induktiven Last angeordnet ist und diese induktive Last insbesondere als Ventilspule und/oder Motor, besonders bevorzugt als Pumpenmotor, ausgebildet ist.

Das Detektionselement ist alternativ vorzugsweise als Verpolschutzdiode ausgebildet. Dabei soll insbesondere deren Temperatur und/oder ein möglicher Kurzschlussstrom mittels der erfindungsgemäßen Schaltungseinrichtung erfasst werden.

Das Detektionselement ist bevorzugt als aktiver Freilauf, insbesondere für eine induktive Last, ausgebildet.

Das erste und zweite Transistorelement sind bevorzugt jeweils mit ihrem Emitteranschluss bzw. Sourceanschluss mit dem Detektionselement verbunden und das elektrische Auswertesignal ist insbesondere ein Auswertestrom, dessen Stromstärke sich zumindest aus einem Teil des Detektionselementstroms ergibt, welcher durch das zweite Transistorelement verstärkt wird. Der Auswertestrom ist dabei besonders

bevorzugt der Kollektorstrom bzw. Drainstrom des zweiten Transistorelements.

Es ist bevorzugt, dass der Spannungsabfall an dem Detektionselement an einem Spiegelwiderstand mittels des ersten und zweiten Transistorelements gespiegelt wird, so dass an diesem Spiegelwiderstand im Wesentlichen der gleiche Spannungsbetrag wie an bzw. über dem Detektionselement anliegt.

Das erste und zweite Transistorelement sind vorzugsweise jeweils mittels eines Diodenelements zur Entkopplung mit dem Detektionselement verbunden, wobei diese Diodenelemente insbesondere jeweils in Richtung vom Detektionselement zu dem ersten und zweiten Transistorelement sperrend ausgebildet bzw. angeordnet sind. Diese Diodenelemente sind besonders bevorzugt als Diode oder als Diodenstrecke eines Transistorelements ausgebildet, wobei die Diodenelemente ganz besonders bevorzugt thermisch miteinander gekoppelt sind.

Das Detektionselement ist bevorzugt als Halbleiterschalterelement ausgebildet oder Teil eines Halbleiterschalterelements, welches insbesondere als Treiberelement eines Rezirkulationspfads in einer elektronischen, puls-weitenmodulierten Ventilansteuerungsschaltung ausgebildet ist.

Das Auswertesignal wird vorzugsweise einer Ansteuerungsschaltung zugeführt, welche das Halbleiterschalterelement ansteuert. Die Ansteuerungsschaltung umfasst insbesondere ein FlipFlop, besonders bevorzugt ein RS-FlipFlop.

Es ist bevorzugt, dass das einen Freilaufstrom aktiv führende Halbleiterschalterelement, in Abhängigkeit des Auswerte-

signals und/oder eines Laststroms durch die induktive Last von der Ansteuerungsschaltung angesteuert wird. Dabei wird das Halbleiterschalterelement insbesondere bei Überschreiten eines definierten Detektionselementstroms und/oder eines definierten Laststroms durch die induktive Last durchgeschaltet.

Die Ansteuerungsschaltung umfasst zweckmäßigerweise eine Halteschaltung und eine Rücksetzschaltung. Dabei legt die Halteschaltung insbesondere zumindest einen Teil des Auswertesignals direkt oder indirekt an einen Steueranschluss bzw. den Basis- oder Gateanschluss des Halbleiterschalterelements und schaltet dieses bei Überschreitung eines definierten Detektionselementstroms durch. Zusätzlich wird dieser durchgeschaltete Zustand nach der Überschreitung des definierten Detektionselementstroms durch einen elektronischen Selbsthaltekreis konserviert. Die Rücksetzschaltung ist besonders bevorzugt so ausgebildet, dass sie diese Zustandskonservierung beenden kann, indem sie ganz besonders bevorzugt zumindest einen Teil des Selbsthaltekreises mit Masse verbindet und/oder ein Massepotential und/oder ein definiertes Potential an den Steueranschluss des Halbleiterschalterelements anlegt, wodurch dieses sperrt.

Die Ansteuerungsschaltung wird zweckmäßigerweise in Abhängigkeit einer PWM-Regelung von einem PWM-Einschaltsignal und/oder einem PWM-Ausschaltsignal bzw. einem PWM-Steuerungssignal angesteuert, wobei insbesondere die Rücksetzschaltung von dem PWM-Einschaltsignal angesteuert wird, wodurch der Haltezustand der Halteschaltung beendet wird, besonders bevorzugt kurz vor dem Beginn einer Einschaltphase bzw. kurz vor dem Ende einer Rezirkulationsphase. Hierdurch

wird ein möglicher Kurzschluss durch das Halbleiterschalterelement zu Beginn einer Einschaltphase verhindert, falls ein definierter Detektionselementstrom bzw. Freilaufstrom in der vorigen Rezirkulationsphase überschritten war und deshalb das Halbleiterschalterelement zwecks eines aktiven Freilaufs von der Ansteuerungsschaltung durchgeschaltet ist.

Die induktive Last wird bevorzugt über einen Stromregler angesteuert, wobei der Laststrom mittels eines Tiefsetzstellers auf ein Spannungspotential unterhalb der Versorgungsspannung der Last abgesenkt wird.

Der Tiefsetzsteller umfasst vorzugsweise einen DC/DC-Wandler, welcher mittels einer getakteten Stufe einen Energiespeicher, insbesondere eine Spule oder einen Kondensator, auflädt.

Das erste und zweite Transistorelement sind vorzugsweise thermisch miteinander gekoppelt.

Die elektronische Schaltungseinrichtung ist bevorzugt zumindest teilweise als diskrete Schaltung oder alternativ vorzugsweise zumindest teilweise als integrierte Schaltung ausgebildet.

Die Erfindung bezieht sich außerdem auf die Verwendung der elektronischen Schaltungseinrichtung in Kraftfahrzeugen, insbesondere in einem elektronischen Bremsensteuergerät oder einem Fahrwerksteuergerät oder einem Steuergerät für aktive oder passive Sicherheitssysteme oder in einer Kombination dieser Steuergeräte.

Bevorzugte Ausführungsformen ergeben sich aus den Unteransprüchen und den nachfolgenden Beschreibungen von Ausführungsbeispielen an Hand von Figuren.

Es zeigen in schematischer Darstellung

Fig. 1 einen getakteten Tiefsetzsteller,

Fig. 2 einen passiven Freilauf mit einem MOSFET,

Fig. 3 eine beispielhafte Schaltungseinrichtung zur Erfassung eines Freilaufstroms,

Fig. 4 ein Ausführungsbeispiel der Schaltungseinrichtung mit einer Ansteuerungsschaltung,

Fig. 5, 6 zwei beispielhafte Schaltungseinrichtungen mit einer Verpolschutzdiode als Detektionselement, und

Fig. 7 eine beispielhafte Schaltungseinrichtung zur Strommessung und/oder Überstromerkennung bezüglich eines im Wesentlichen dauerhaft fließenden Detektionselementstroms.

Der beispielhafte Tiefsetzsteller in Fig. 1 umfasst einen getakteten DC/DC-Abwärtswandler mit einer Spule L1 als Energiespeicher bzw. induktive Last. Die Taktung wird mit Halbleiterschalter M1 vorgenommen, welcher abwechselnd geschlos-

sen und geöffnet wird. Durch Öffnen und Schließen des Schalters M1 und geeignete Wahl der Schaltfrequenz wird Spule L1 bis zu einer gewünschten Spannung geladen. Eine Entladung der Spule durch eine angeschlossene Last R1 erfolgt bei geöffnetem Schalter M1 durch eine Entladung von Spule L1, wobei der Strom über Freilaufdiode D3 fließt. Hinter der Spule, parallel zur Last ist ein Kondensator C zur Glättung des periodischen Spulenstroms ähnlich einem Tiefpass 2. Ordnung angeordnet.

Bei der in Fig. 2 dargestellten beispielhaften Schaltungsanordnung fließt ein Freilaufstrom der induktiven Last L1, durch ohmsche Last R1 und durch Halbleiterschalterelement FET1, umfassend Bulkdiode bzw. Freilaufdiode D3, von Anschluss Source S zum Anschluss Drain D. Der Gateanschluss G ist mit einem Bezugspotential (GND, "0") verbunden. Die dargestellte Schaltung arbeitet quasi automatisch, da die Spannung der Last L1, R1 gegenüber dem Bezugspotential hoch genug ist, um Bulkdiode D3 durchzuschalten und so einen Freilauf zu ermöglichen. Die Schaltungsanordnung gemäß Fig. 2 weist jedoch einige Nachteile auf. So ist zum Beispiel der Spannungsabfall über Detektionselement D3 immer noch recht hoch.

In Fig. 3 ist ein Ausführungsbeispiel der elektronischen Schaltungseinrichtung veranschaulicht, welche beispielgemäß zur Erfassung eines Freilaufstroms bzw. Detektionsstroms i_{D3} durch Detektionselement D3 verwendet wird. Detektionselement D3 ist als Bulkdiode bzw. Freilaufdiode des als MOS-FET ausgebildeten Halbleiterschalterelements FET1 ausgebildet. FET1 dient als Leistungstreiber des Rezirkulationspfades einer puls-weiten-modulierten Ventilansteuerungsschaltung, wobei

induktive Last L1 und ohmsche Last R1 das elektrische Verhalten des Ventils schematisch abbilden. In einer Einschaltphase der PWM sperrt FET1 und zwischen Klemme C und Masseanschluss „0" liegt eine Versorgungsspannung an, mit welcher das Ventil L1, R1 betrieben wird. In einer Rezirkulationsphase der PWM liegt die Versorgungsspannung nicht an Klemme C an und die in induktiver Last L1 gespeicherte Energie treibt einen Strom durch die Schaltungsmasche L1, R1, FET1, in Durchlassrichtung der Freilaufdiode bzw. des Detektionselements D3. Ein aktiver Freilauf wird beispielgemäß dadurch realisiert, dass der Detektionselementstrom i_{D3} erfasst wird und bei Überschreitung eines definierten Schwellstroms das Halbleiterschalterelement FET1 mittels eines definierten Potentials an Klemme B, welche mit dem Gateanschluss von FET1 verbunden ist, durchgeschaltet wird. Zur Erfassung des Detektionselementstroms i_{D3} weist das Ausführungsbeispiel der Schaltungseinrichtung ein erstes und ein zweites Transistorelement Q1 und Q2 auf, welche jeweils als bipolare Transistoren ausgebildet ist, miteinander thermisch gekoppelt sind und jeweils mit ihrem Emitteranschluss mit dem Detektionselement D3 verbunden sind. Die Steuer- bzw. Basisanschlüsse dieser Transistorelemente Q1 und Q2 sind über Spiegelwiderstand R2 miteinander gekoppelt. Am Basisanschluss von erstem Transistorelement Q1 ist eine Hilfsspannung U_b über Widerstandselement R3 angelegt. Basisanschluss und Kollektoranschluss des ersten Transistorelements Q1 sind kurzgeschlossen, so dass lediglich die Basis-Emitter-Diode des ersten Transistorelements Q1 genutzt wird. Bei Vorhandensein eines Detektionsstroms i_{D3} größer 0A bzw. ein durch induktive Last L1 hervorgerufenes negatives Potential am Drainanschluss D gegenüber dem Potential des mit dem Masseanschluss verbundenen Sourceanschlusses S des Halblei-

terschalterelements FET1, stellt sich ein im Wesentlichen betraglich gleicher bzw. symmetrischer Spannungsabfall an den Basis-Emitter-Dioden des ersten und zweiten Transistorelements Q1, Q2, von beispielgemäß 0,6V, ein. Erstes und zweites Transistorelement Q1, Q2 spiegeln dabei über Detektionselement D3 abfallende Spannung U_{D3} an Spiegelwiderstand R2, so dass an bzw. über diesem R2 betraglich dieselbe Spannung $|U_{diff}| = |U_{D3}|$ abfällt. Aufgrund dieser Potentialverhältnisse stellt sich ein Auswertestrom i_{CQ2} als elektrisches Auswertesignal am Kollektoranschluss von zweitem Transistorelement Q2 ein. Auswertestrom i_{CQ2} ist dabei ein durch zweites Transistorelement Q2 verstärktes Stromsignal, welches direkt vom Detektionselementstrom i_{D3}, vom Verstärkungsfaktor des zweiten Transistorelements Q2 und im Rezirkulationsfall von der Spannung über Detektionselement D3, D_{D3}, abhängt. Klemme A nimmt den Auswertestrom i_{CQ2} auf, wobei an Klemmen A und B eine nicht dargestellte Ansteuerungsschaltung angeschlossen ist. Diese Ansteuerungsschaltung stellt je nach Stromwert des Auswertestroms i_{CQ2}, beispielgemäß abhängig vom Über- oder Unterschreiten einer definierten Stromschwelle, ein Potential an Klemme B bereit, welches Halbleiterschalterelement bzw. Leistungstreiber FET1 bei Überschreitung durchschaltet und ansonsten gesperrt lässt. Diodenelemente D1 und D2 entkoppeln erstes und zweites Transistorelement Q1, Q2 von Halbleiterschalterelement FET1 in dargestellter Weise. Transistorelemente Q1 und Q2 sind aus Symmetriegründen beispielgemäß gleichartig ausgebildet.

Der Stromschwellenwert, den Auswertestrom i_{CQ2} über- oder unterschreiten muss, damit Halbleiterschalterelement FET1 von der Ansteuerungsschaltung durchgeschaltet wird, hängt maßgeblich vom Widerstandswert des Spiegelwiderstands R2 ab.

Zur Ermittlung bzw. Messung des Detektionselementstrom wird beispielhaft der Wert des Auswertestroms i_{CQ2}, wenigstens eine Information über die Strom-Spannungs-Kennlinie bzw. der Verstärkungsfaktor des zweiten Transistorelements Q2 sowie zumindest eine Information über die Strom-Spannungs-Kennlinie des Detektionselements berücksichtigt.

Fig. 4 zeigt eine beispielhafte elektronische Schaltungseinrichtung, welche aufbauend auf der in Fig. 3 veranschaulichten Schaltungseinrichtung Ansteuerungsschaltung 1 umfasst. Ansteuerungsschaltung 1 umfasst dabei eine Halteschaltung 2 sowie eine Rücksetzschaltung 3. Zweites Transistorelement Q2 treibt Auswertestrom i_{CQ2}, welcher abhängig ist vom Detektionselementstrom i_{D3}, vom Verstärkungsfaktor von Q2 und ebenso von dem Spannungsabfall U_{diff} über Spiegelwiderstand R2. Überschreitet Auswertestrom i_{CQ2} bzw. Detektionselementstrom i_{D3} einen definierten Wert, veranlasst Ansteuerungsschaltung 1 einen aktiven Freilauf durch Halbleiterschalterelement FET1, indem Auswertestrom i_{CQ2} bzw. das durch diesen am Steueranschluss des Transistorelements Q4 eingestellte Potential ein Durchschalten von Transistorelement Q4 bewirkt und damit Hilfsspannung Ub bzw. Ub in Abhängigkeit von R5, am Gateanschluss des Halbleiterschalterelements FET1 anliegt und diesen durchschaltet. Dieses Potential schaltet außerdem Transistorelement Q5 durch, welches wiederum für ein definiertes Mindestpotential am Steueranschluss bzw. Basisanschluss von Q4 sorgt, wodurch das Durchschalten von FET1 gehalten wird, unabhängig von Auswertestrom i_{CQ2}. Diese Halteschaltung 2 mit Transistorelementen Q4 und Q5 kann durch Rücksetzschaltung 3 zurückgesetzt bzw. „gelöst" bzw. „gelöscht" werden. Dies geschieht zumindest am Ende der Rezirkulationsphase bzw. am Anfang der Einschaltphase der PWM,

indem Transistorelement Q3 der Rücksetzschaltung 3 vom einen PWM-Einschaltsignal U_rect angesteuert wird, wobei dieses Signal U_rect beispielgemäß ein Rechtecksignal der PWM-Regelung ist, und dabei kurz vor bzw. direkt zu Beginn der Einschaltphase Halbleiterschalterelement FET1 in den sperrenden Zustand versetzt, indem es ein Massepotential an dessen Gateanschluss anlegt.

Auswertestrom i_{CQ2} kann alternativ beispielhaft zur analogen Stromschätzung bzw. Strommessung oder auch als rein digitale Stromdetektion ausgewertet werden. Die in Fig. 4 dargestellte Schaltungseinrichtung zeigt eine Ansteuerungsschaltung 1, welche beispielgemäß als eine digitale Stromauswertung mit Hilfe eines bevorzugt diskret aufgebauten RS-FlipFlops mit Transistorelementen Q3, Q4 und Q5 ausgebildet ist.

Fig. 5 und 6 zeigen zwei Ausführungsbeispiele von Schaltungseinrichtungen, bei denen Detektionselement D4 jeweils als Verpolschutzdiode ausgebildet ist. Die Eingänge dieser Verpolschutzdiode D4 sind mit dem Emitteranschluss des ersten Transistorelements Q1 und mit dem Emitteranschluss des zweiten Transistorelements Q2 verbunden, deren Basisanschlüsse über Spiegelwiderstand R2 miteinander verbunden sind, über welchem bei Vorliegen einer Spannung U_{D4} über Verpolschutzdiode D4 in deren Durchlassrichtung, eine Spannung U_{diff} mit gleichem Betrag abfällt. In Fig. 5 treibt zweites Transistorelement Q2 einen Kollektorstrom als Auswertestrom, welcher an Klemme Sig bereitgestellt wird. In Fig. 6 treibt erstes Transistorelement Q1 kollektorseitig diesen Auswertestrom. Der von Klemme Sig aufgenommene Auswertestrom wird beispielgemäß in einer nicht dargestellten Auswerteschaltung zur Ermittlung des durch Detektionselement fließenden Detek-

tionselementstrom bzw. zur Ermittlung der Temperatur im Detektionselement berücksichtigt. Dabei werden außerdem die Bauteileigenschaften der Verpolschutzdiode D4 sowie des Transistorelement Q1 bzw. Q2, welches den Auswertestrom treibt, berücksichtigt. Zur Ermittlung der Temperatur sollte beispielhaft wenigstens eine Information über den Strom vorliegen und andersherum.

In Fig. 7 ist eine beispielhafte Schaltungseinrichtung dargestellt, bei welcher Halbleiterschalterelement FET1 mit Detektionselement D3 einen Verpolschutz bilden und Detektionselementstrom i_{D3} bzw. der Strom durch FET 1 als ein im Wesentlichen dauerhafter Ausgleichsstrom ausgeprägt ist. Mittels der beispielgemäßen Schaltungsanordnung, die im Übrigen entsprechend der in Fig. 3 gezeigten Schaltungseinrichtung aufgebaut ist, wird der Strom durch Detektionselement D3 gemessen und/oder eine Überstromerkennung bzw. eine Kurzschlussstromerkennung durchgeführt.

Patentansprüche

1. Elektronische Schaltungseinrichtung zur Erfassung eines Detektionselementstroms (i_{D3}) durch ein Detektionselement (D3, D4) und/oder einer Temperatur in diesem Detektionselement (D3, D4), wobei ein erster Anschluss des Detektionselements (D3, D4) mit einem ersten Transistorelement (Q1) verbunden ist und ein zweiter Anschluss des Detektionselements (D3, D4) mit einem zweiten Transistorelement (Q2) verbunden ist, dadurch **gekennzeichnet**, dass
die Basisanschlüsse des ersten und zweiten Transistorelements (Q1, Q2) direkt oder indirekt miteinander verbunden sind und das zweite Transistorelement (Q2) ein elektrisches Auswertesignal (i_{CQ2}) bereitstellt und/oder moduliert, dessen Signalwert wenigstens von dem Detektionselementstrom (i_{D3}) und/oder der Temperatur in dem Detektionselement (D3, D4) direkt oder indirekt abhängt.

2. Schaltungseinrichtung nach Anspruch 1, dadurch **gekennzeichnet**, dass das Detektionselement (D3, D4) ein Halbleiterbauelement ist, insbesondere die Bulkdiode eines FETs (FET1).

3. Schaltungseinrichtung nach Anspruch 2, dadurch **gekennzeichnet**, dass das Detektionselement (D3) als Freilaufdiode ausgebildet ist, welche in einer gemeinsamen Schaltungsmasche mit einer induktiven Last (L1) angeordnet ist und diese induktive Last (L1) insbesondere als Ventilspule und/oder als Motor ausgebildet ist.

4. Schaltungseinrichtung nach mindestens einem der Ansprü-

che 1 bis 3, dadurch **gekennzeichnet**, dass das erste und das zweite Transistorelement (Q1, Q2) jeweils mit ihrem Emitteranschluss mit dem Detektionselement (D3, D4) verbunden sind und das elektrische Auswertesignal (i_{CQ2}) insbesondere ein Auswertestrom ist, dessen Stromstärke sich zumindest aus einem Teil des Detektionselementstroms (i_{D3}) ergibt, welcher durch das zweite Transistorelement (Q2) verstärkt wird.

5. Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 4, dadurch **gekennzeichnet**, dass der Spannungsabfall (U_{D3}, U_{D4}) an dem Detektionselement (D3, D4) an einem Spiegelwiderstand (R2) mittels des ersten und zweiten Transistorelements (Q1, Q2) gespiegelt wird, so dass an diesem Spiegelwiderstand (R2) im Wesentlichen der gleiche Spannungsbetrag (U_{diff}) wie an dem Detektionselement (D3, D4) anliegt.

6. Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 5, dadurch **gekennzeichnet**, dass das erste und zweite Transistorelement (Q1, Q2) jeweils mittels eines Diodenelements (D1, D2) zur Entkopplung mit dem Detektionselement (D3, D4) verbunden sind, wobei diese Diodenelemente (D1, D2) insbesondere jeweils in Richtung vom Detektionselement (D3, D4) zu dem ersten und zweiten Transistorelement (Q1, Q2) sperrend ausgebildet sind.

7. Schaltungseinrichtung nach Anspruch 6, dadurch **gekennzeichnet**, dass die Diodenelemente (D1, D2) jeweils als Diode oder als Diodenstrecke eines Transistorelements ausgebildet sind, wobei die Diodenelemente (D1, D2) insbesondere thermisch miteinander gekoppelt sind.

8. Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 7, dadurch **gekennzeichnet**, dass das Detektionselement (D3) als Halbleiterschalterelement ausgebildet ist oder Teil eines Halbleiterschalterelements (FET1) ist, welches insbesondere als Treiberelement eines Rezirkulationspfads in einer elektronischen, puls-weitenmodulierten Ventilansteuerungsschaltung ausgebildet ist.

9. Schaltungseinrichtung nach Anspruch 8, dadurch **gekennzeichnet**, dass das Auswertesignal (i_{CQ2}) einer Ansteuerungsschaltung (1) zugeführt wird, welche das Halbleiterschalterelement (FET1) ansteuert.

10. Schaltungseinrichtung nach Anspruch 9, dadurch **gekennzeichnet**, dass die Ansteuerungsschaltung (1) ein Flip-Flop, insbesondere ein RS-FlipFlop, umfasst.

11. Schaltungseinrichtung nach Anspruch 9 oder 10, dadurch **gekennzeichnet**, dass die Ansteuerungsschaltung (1) eine Halteschaltung (2) und eine Rücksetzschaltung (3) umfasst.

12. Schaltungseinrichtung nach mindestens einem der Ansprüche 9 bis 11, dadurch **gekennzeichnet**, dass die Ansteuerungsschaltung (1) in Abhängigkeit einer PWM-Regelung von einem PWM-Einschaltsignal (U_rect) und/oder einem PWM-Ausschaltsignal angesteuert wird, wobei insbesondere die Rücksetzschaltung (3) von dem PWM-Einschaltsignal (U_rect) angesteuert wird, wodurch ein Haltezustand der Halteschaltung beendet wird.

13. Schaltungseinrichtung nach mindestens einem der Ansprüche 3 bis 12, dadurch **gekennzeichnet**, dass die induktive Last (L1) über einen Stromregler angesteuert wird, wobei der Laststrom mittels eines Tiefsetzstellers auf ein Spannungspotential unterhalb der Versorgungsspannung abgesenkt wird.

14. Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 13, dadurch **gekennzeichnet**, dass das erste und zweite Transistorelement(Q1, Q2) thermisch miteinander gekoppelt sind.

15. Verfahren zur Stromerfassung in einer elektronischen Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 14, dadurch **gekennzeichnet**, dass
eine erste Information über die Temperatur im Detektionselement (D3, D4) sowie wenigstens eine zweite Information über die Strom-Spannungs-Kennlinie des Detektionselements in einer elektronischen Kontrolleinheit und/oder in der Schaltungseinrichtung verfügbar sind und dass aus dem Signalwert des Auswertesignals (i_{CQ2}) und zumindest der ersten und zweiten Information direkt oder indirekt der Detektionselementstrom (i_{D3}) ermittelt wird.

16. Verfahren zur Temperaturerfassung in einer elektronischen Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 14, dadurch **gekennzeichnet**, dass
eine erste Information über den Detektionselementstrom (i_{D3}) durch das Detektionselement (D3, D4) sowie wenigstens eine zweite Information über die Strom-Spannungs-Kennlinie des Detektionselements in einer elektronischen Kontrolleinheit und/oder in der Schaltungseinrichtung

verfügbar sind und dass aus dem Signalwert des Auswertesignals (i_{CQ2}) und zumindest der ersten und zweiten Information direkt oder indirekt die Temperatur im Detektionselement (D3, D4) ermittelt wird.

17. Verwendung der elektronischen Schaltungseinrichtung nach mindestens einem der Ansprüche 1 bis 14 in Kraftfahrzeugen, insbesondere in einem elektronischen Bremsensteuergerät oder einem Fahrwerksteuergerät oder einem Steuergerät für aktive oder passive Sicherheitssysteme oder in einer Kombination dieser Steuergeräte.

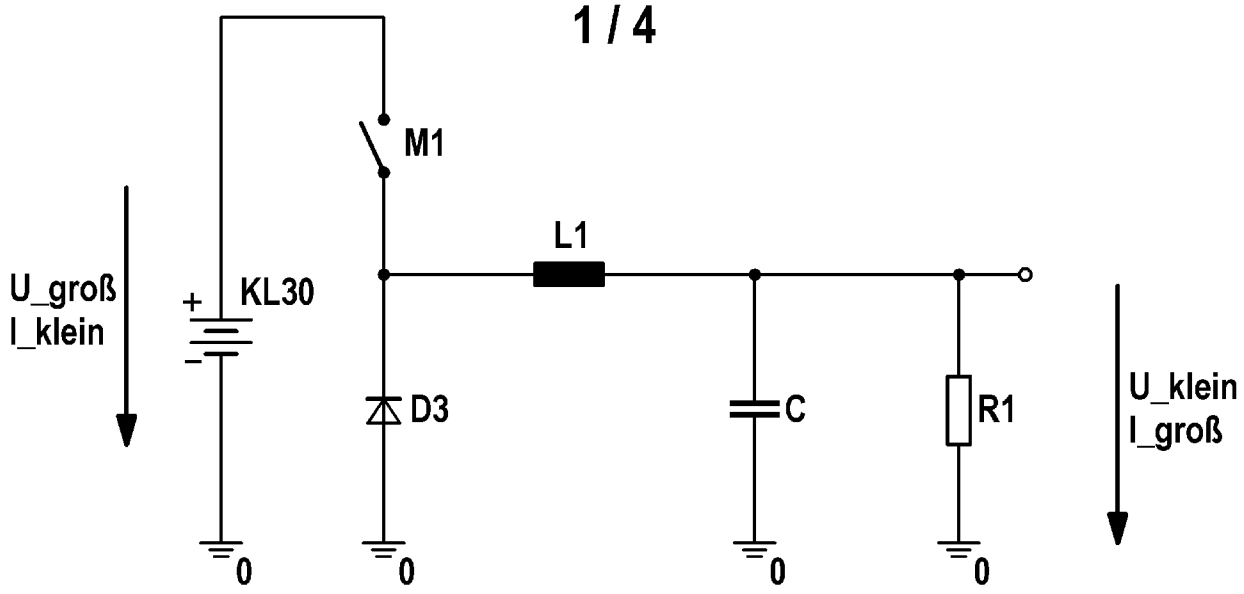


Fig. 1

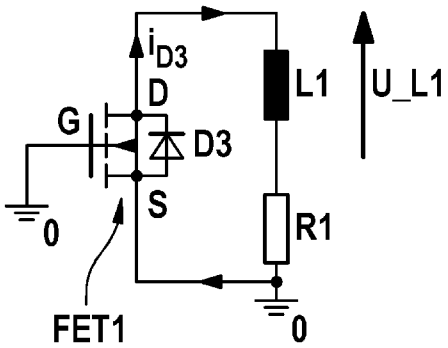


Fig. 2

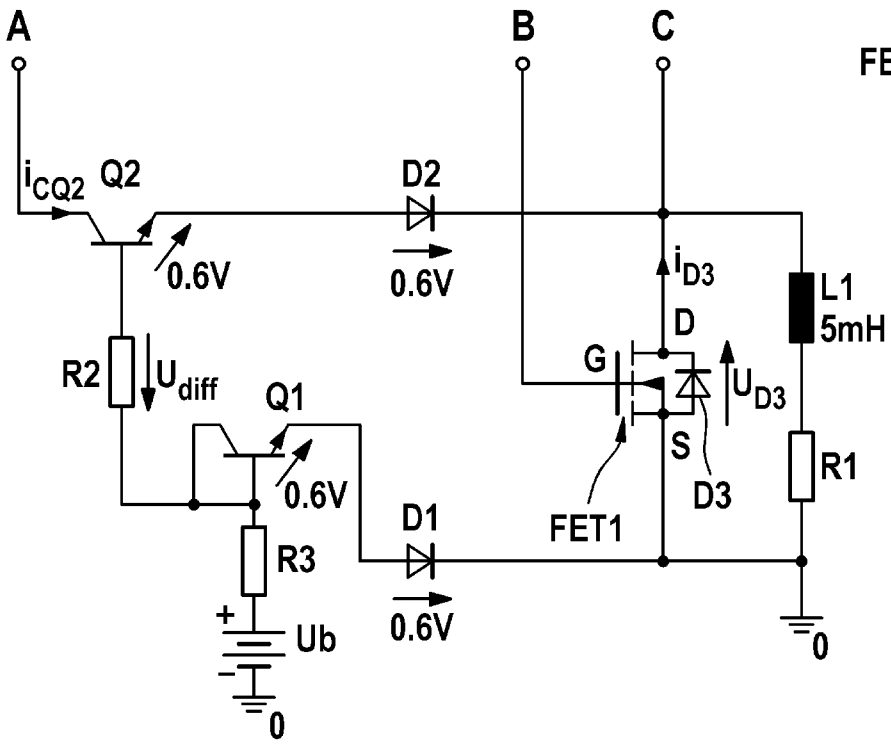


Fig. 3

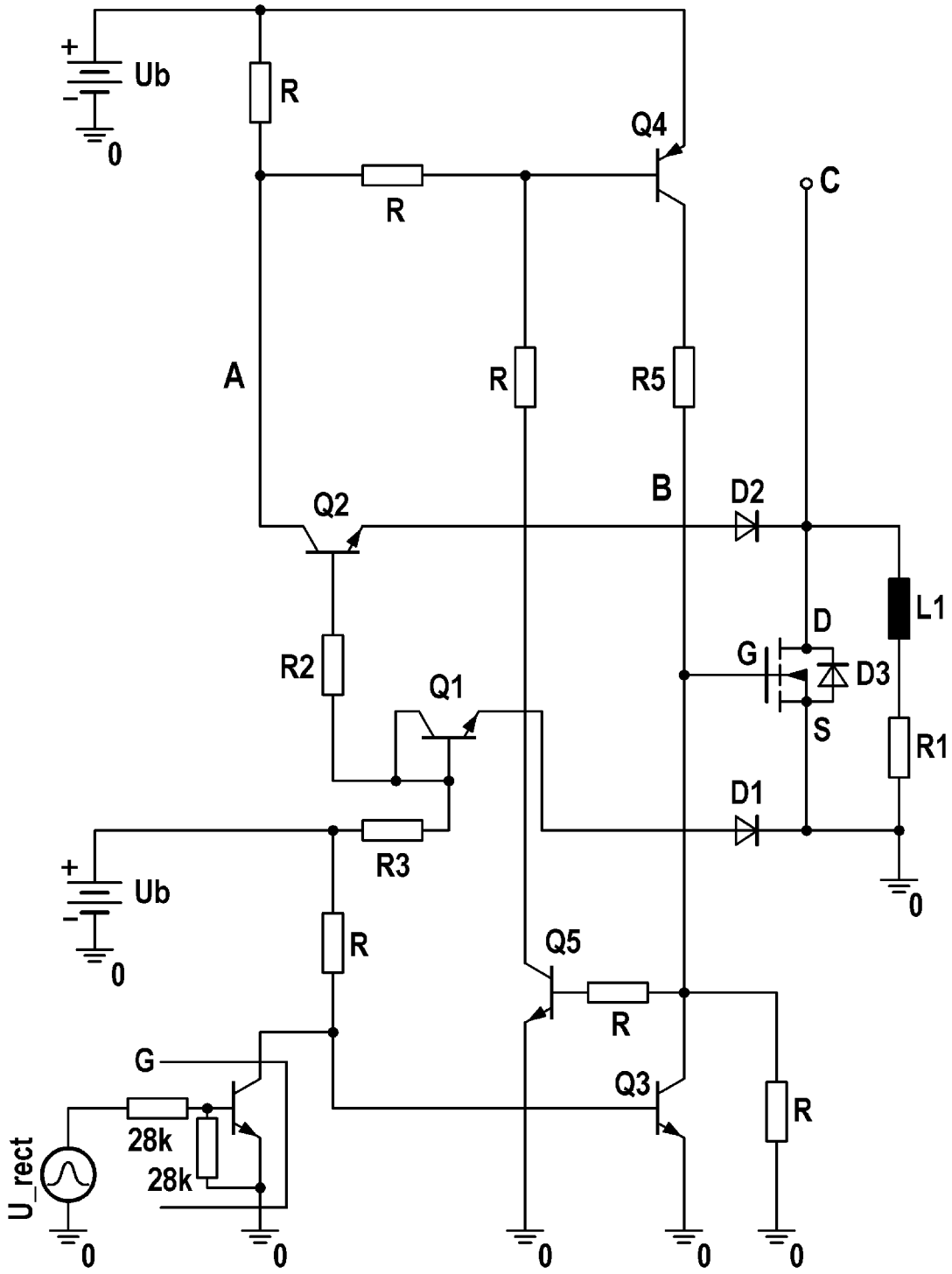

Ub
R
Q4
C
R
A
R
R5
B
D2
Q2
L1
D
G
D3
R2
Q1
S
R1
D1
R3
Ub
R
Q5
R
G
Q3
R
28k
28k
U_rect
0

Fig. 4

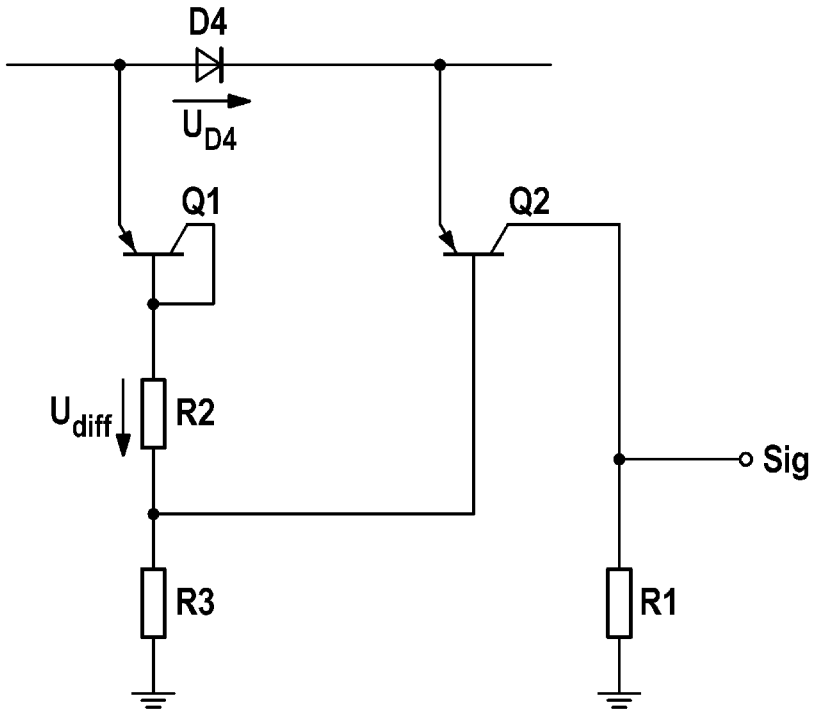

D4
U_{D4}
Q1
Q2
U_{diff}
R2
Sig
R3
R1

Fig. 5

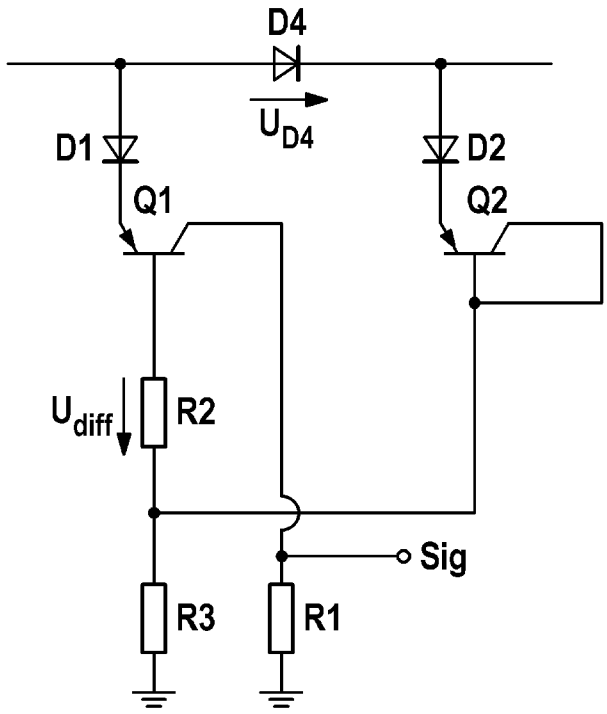

D4
U_{D4}
D1
D2
Q1
Q2
U_{diff}
R2
Sig
R3
R1

Fig. 6

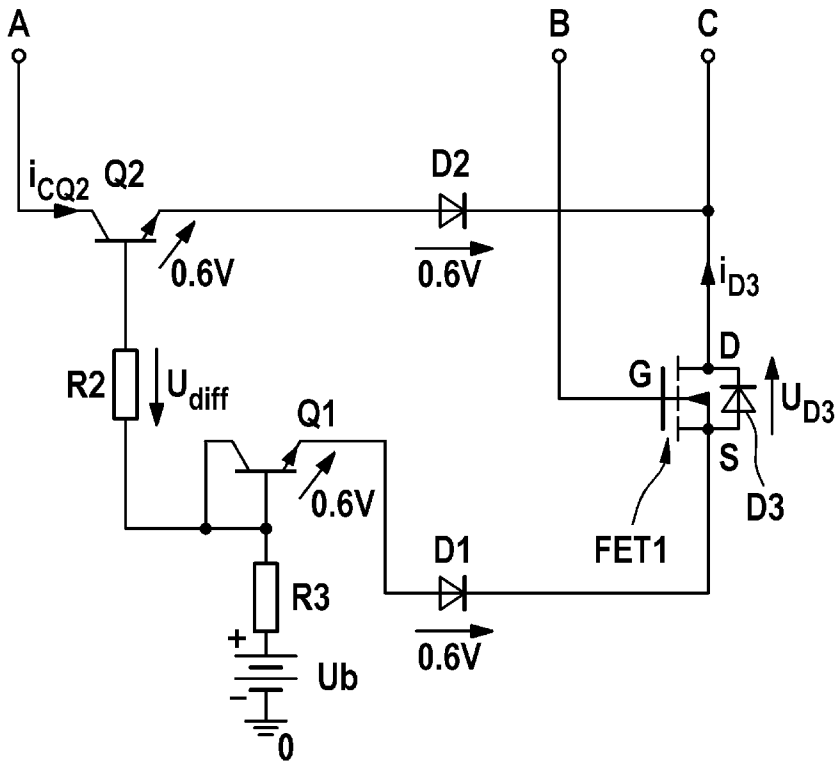

A
B
C
i_{CQ2}
Q2
D2
0.6V
0.6V
i_{D3}
D
G
U_{D3}
S
D3
R2
U_{diff}
Q1
0.6V
FET1
D1
R3
+
Ub
−
0.6V
0

Fig. 7