

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5409286号
(P5409286)

(45) 発行日 平成26年2月5日(2014.2.5)

(24) 登録日 平成25年11月15日(2013.11.15)

(51) Int. Cl. F I
GO8C 25/00 (2006.01) GO8C 25/00 E
GO8C 19/02 (2006.01) GO8C 19/02 301

請求項の数 6 (全 10 頁)

<p>(21) 出願番号 特願2009-260879 (P2009-260879) (22) 出願日 平成21年11月16日 (2009.11.16) (65) 公開番号 特開2010-118063 (P2010-118063A) (43) 公開日 平成22年5月27日 (2010.5.27) 審査請求日 平成24年3月21日 (2012.3.21) (31) 優先権主張番号 10 2008 057 474.0 (32) 優先日 平成20年11月14日 (2008.11.14) (33) 優先権主張国 ドイツ (DE)</p>	<p>(73) 特許権者 508324916 ケイジー トランスミッター コンポーネンツ ゲゼルシャフト ミット ベシュレンクテル ハフツング KG transmitter components GmbH ドイツ連邦共和国 パート エーンハウゼン オーバーベックセナー シュトラーセ 76 Oberbecksener Strasse 76, D-32547 Bad Oeynhausen, Germany (74) 代理人 100061815 弁理士 矢野 敏雄</p>
---	---

最終頁に続く

(54) 【発明の名称】 測定トランスデューサ

(57) 【特許請求の範囲】

【請求項 1】

第 1 入力側 (2) に供給される少なくとも 1 つの入力信号を、少なくとも 1 つの第 1 出力側 (3) を介して出力可能な相応の電氣的出力信号に変換するための測定トランスデューサであって、

前記入力信号は、アナログ伝送路 (4) によってアナログトランスデューサ信号に加工可能であり、

前記入力信号は、付加的に、別個のデジタル伝送路 (5) によってデジタルトランスデューサ信号に加工可能であり、

ここで前記アナログトランスデューサ信号および前記デジタルトランスデューサ信号は、評価ユニット (6) によって評価され、

該評価ユニット (6) は、前記電氣的出力信号を、前記アナログトランスデューサ信号または前記デジタルトランスデューサ信号に基づいて形成する、

形式の測定トランスデューサにおいて、

前記評価ユニット (6) は、前記アナログトランスデューサ信号を前記デジタルトランスデューサ信号と比較することによって比較値を算出し、

当該比較値が第 1 比較閾値を上回る場合には、前記アナログトランスデューサ信号に基づいて前記電氣的出力信号を形成するか、

または、

前記比較値が第 2 比較閾値を下回る場合には、前記デジタルトランスデューサ信号に

10

20

基づいて前記電氣的出力信号を形成する、
ことを特徴とする測定トランスデューサ。

【請求項 2】

前記第 2 比較閾値は前記第 1 比較閾値よりも小さい、
ことを特徴とする請求項 1 記載の測定トランスデューサ。

【請求項 3】

前記評価ユニット (6) は、前記アナログトランスデューサ信号および/または前記デジタルトランスデューサ信号の変化速度を算出し、

前記変化速度のための算出された 1 つの値に基づいて、ないしは、前記変化速度のための算出された複数の値に基づいて、前記電氣的出力信号を形成する、

ことを特徴とする請求項 1 または 2 記載の測定トランスデューサ。

10

【請求項 4】

前記アナログトランスデューサ信号は、前記デジタル伝送路 (5) に供給され、

該デジタル伝送路 (5) において前記アナログトランスデューサ信号が前記デジタルトランスデューサ信号と比較されることによって別の比較値が算出され、

該別の比較値は、前記評価ユニット (6) に供給される、

ことを特徴とする請求項 1 ~ 3 のいずれか一項記載の測定トランスデューサ。

【請求項 5】

前記アナログ伝送路 (4) および/または前記デジタル伝送路 (5) において、環境の影響を補償するために必要とされる少なくとも 1 つの影響パラメータの値が設けられ、

前記アナログトランスデューサ信号および/または前記デジタルトランスデューサ信号を補償するために使用される、

ことを特徴とする請求項 1 ~ 4 のいずれか一項記載の測定トランスデューサ。

20

【請求項 6】

少なくとも 1 つの別の評価ユニットが設けられており、

該別の評価ユニットは、前記評価ユニット (6) の機能性を有しており、

これら 2 つの評価ユニットは、算出されたデータを交互に供給し、

前記 2 つの評価ユニットのうち少なくとも 1 つのエラー動作は、互いに相違する評価データによって検出可能である、

ことを特徴とする請求項 1 ~ 5 のいずれか一項記載の測定トランスデューサ。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、第 1 入力側に供給される少なくとも 1 つの入力信号を、第 1 出力側を介して出力可能な相応の電氣的出力信号に変換するための測定トランスデューサであって、前記入力信号がアナログ伝送路によってアナログトランスデューサ信号に加工可能である形式の測定トランスデューサに関する。

【背景技術】

【0002】

上述の形式の測定トランスデューサは以前から知られており、その用途はごく一般的には、センサ素子から到来するセンサ信号を入力信号として捕捉し、たとえば上位のプロセス監視装置が利用できるよう、電氣的な出力信号としてたいていは標準化された信号に変換するためのものである。

40

【0003】

ここで用語「測定トランスデューサ」を、何らかのかたちで限定されたものとして捉えるべきではない。また、入力信号と出力信号を同じ物理量としてもよいし、それぞれ異なる物理量としてもよく、通常は入力信号はいずれにせよやはり電氣的な信号である。電氣的な信号が測定トランスデューサの入力側に接続されたセンサ素子から能動的に供給されるようにしてもよいし、同様に好適であるのは、接続されているセンサ素子に対し測定トランスデューサからエネルギーを供給できるようにし、このような共働作用によってはじ

50

めて本来の電氣的な入力信号が生じるようにすることである。測定トランスデューサにおいて広く普及しているのは、出力側が電流インタフェースとして構成されていることであり、この構成によれば、捕捉され伝達すべき測定値の量が4 mA ~ 20 mAの電流により符号化される。このことは殊にいわゆる2線式装置の場合に該当することが多く、このような装置へは電流インタフェースを介してエネルギーが供給される。

【0004】

センサ側の入力信号を「アナログ伝送路」を介してアナログトランスデューサ信号として処理可能であるならば、これは回路的にアナログ技術として扱われる伝送路の実装を意味し、この場合、入力信号からアナログトランスデューサ信号への変換は、時間および/または値に関してデジタル技術として量子化を行う中間ステップを設けることなく行うことができる。回路技術的な実装を分散型でも統合型でも行うことができる。その際、以下のような回路もアナログ伝送路とみなすことができる。すなわちそのような回路には回路技術的な意味合いではデジタルコンポーネントが含まれるけれども、これらのデジタルコンポーネントは入力信号からアナログトランスデューサ信号へのアナログ伝送路に介在接続されているのではなく、たとえばアナログ回路のパラメータ設定のために用いられるにすぎないものである。この点で純粋にアナログで実装されている伝送路の有する利点とは、適用されるテクノロジーゆえに著しく高速なことであり、つまりアナログトランスデューサ信号が入力信号の変化に実質的に遅延なく追従することである。

【0005】

従来技術によれば、アナログ伝送路の個所でデジタル伝送路を利用できる測定トランスデューサも公知である。この場合、入力信号は回路技術的にデジタル手段すなわち時間および/または値に関する量子化により、デジタルトランスデューサ信号に変換される。このようなデジタル伝送路を実現するため、信号処理に必要な機能とインタフェースをすでに備えているたいていは簡単な構成のマイクロコントローラが用いられ、このようなマイクロコントローラにはたとえばマルチプレクサ、デジタル/アナログ変換器、アナログ/デジタル変換器、プログラミング可能な増幅器、プログラミング可能な電流出力側、シリアルインタフェースなどがすでに設けられている。

【0006】

デジタルで実現される測定トランスデューサもしくはデジタル伝送路を備えた測定トランスデューサの応答時間は、アナログ伝送路の応答時間よりも著しく長く、安全関連の適用事例において急速に変化するプロセス量を捕捉する際には殊に、この応答時間は最大許容時間よりも著しく長くなる可能性がある。デジタル伝送路を備えた測定トランスデューサの利点は、入力信号からトランスデューサ信号への変換にあたり、アナログ回路技術で伝送路を実現した場合に得られるものよりも著しく高い精度を達成できることである。

【0007】

測定目的を達成するために、従来技術により知られている測定トランスデューサのいずれを適用するのかということとは別に、安全技術の適用事例においては、冗長的な回避システムを設けるといった要求が課される。このような冗長性は通常は複数の並列の測定トランスデューサを使用することによって実現されるが、これに付随して高いコストが発生するし、技術的に複雑になり、さらにアナログで実装された回路形態とデジタルで実装された回路形態とのコンフリクトは解消しない。

【発明の概要】

【発明が解決しようとする課題】

【0008】

したがって本発明の課題は、入力信号から対応する出力信号への高速な変換を高い精度で行うことができ、有利には安全要求の高められた用途にも適した測定トランスデューサを提供することにある。

【課題を解決するための手段】

【0009】

10

20

30

40

50

上記課題は、第1入力側に供給される少なくとも1つの入力信号を、第1出力側を介して出力可能な相応の電氣的出力信号に変換するための測定トランスデューサであって、前記入力信号がアナログ伝送路によってアナログトランスデューサ信号に加工可能である形式の測定トランスデューサにおいて、前記入力信号が、付加的に、別個のデジタル伝送路によってデジタルトランスデューサ信号に加工可能であり、ここで前記アナログトランスデューサ信号および前記デジタルトランスデューサ信号が、評価ユニットによって評価され、該評価ユニットが、前記電氣的出力信号を、前記アナログトランスデューサ信号または前記デジタルトランスデューサ信号に基づいて形成するように構成することにより解決される。

【図面の簡単な説明】

10

【0010】

【図1】ブロック回路図により本発明の測定トランスデューサの機能上の作用連関を明らかにした概略図を示す。

【図2】アナログトランスデューサ信号をデジタル伝送路へ伝送する本発明の測定トランスデューサの別の実施例の概略図を示す。

【図3】環境影響を補償するためにさらなる影響パラメータを用いた本発明の測定トランスデューサの別の実施例の概略図を示す。

【発明を実施するための形態】

【0011】

上で導き出した説明した課題は、本発明により、上で示した形式の測定トランスデューサにおいてつぎのように解決される。すなわち、別個のデジタル伝送路を介して付加的に上記の入力信号をデジタルトランスデューサ信号へと加工することによって解決され、ここで上記のアナログトランスデューサ信号およびデジタルトランスデューサ信号は評価ユニットによって評価され、この評価ユニットにより、上記の電氣的な出力信号がアナログトランスデューサ信号またはデジタルトランスデューサ信号のいずれかに基づいて生成される。このことが意味するのは、上記のアナログ伝送路およびデジタル伝送路に同時に上記の入力信号が加わり、また同時にこの入力信号に相応するトランスデューサ信号が形成されることである。

20

【0012】

本発明にしたがって構成した測定トランスデューサは、さまざまな点において極めて有利である。上記の測定トランスデューサにアナログ伝送路の他に付加的に別個のデジタル伝送路が設けられていることによってただ1つの測定トランスデューサにおいて、安全関連の適用事例に対してすでに冗長性が得られる。ここで上記のアナログ伝送路およびデジタル伝送路を介して入力信号が同時に処理される。しかしながら測定トランスデューサにおいて伝送路が単純に2重に設けられているだけではなく、異なる2つの技術で実現される伝送路が同時に並行に作動されるため、この多重の構成により、このような構成を採らなければ冗長な配置構成によっても排除することのできない系統的なエラーを本発明による装置によって根本的に検出かつ回避することができる。重要であるのは、本発明による測定トランスデューサにおいて、例えば一方の伝送路の結果を、他方の伝送路の結果の補正だけに使用するのではなく、アナログトランスデューサ信号もデジタルトランスデューサ信号も共に本発明にしたがって設けた評価ユニットによって評価され、つぎにこの評価信号がアナログトランスデューサ信号またはデジタルトランスデューサ信号のいずれかに基づいて生成されるのである。この場合に以下に示すように評価ユニットを巧妙に構成することによって、多重に使用した技術の利点を上記の伝送路に利用し、多重に使用した技術の欠点（例えば相互に完全に排除するではないにしても）最小限に低減することができるのである。

30

40

【0013】

評価回路によって電氣的な出力信号が「生成」されるといった場合、このことは、この出力信号が評価ユニットのエネルギーを使用して形成されることを必ずしも意味せず、単純な接続のことも意味し得る。このような単純な接続を意味するのは、評価回路によって

50

受け取られる信号がこれに有利な場合である。

【0014】

本発明の有利な実施形態によれば、アナログトランスデューサ信号とデジタルトランスデューサ信号とを比較することにより、上記の評価ユニットによって比較値が求められ、この比較値が第1の比較閾値を上回った場合、アナログトランスデューサ信号に基づいて上記の電気的な出力信号を生成する。本発明の測定トランスデューサをこのように構成することにより、つぎのような事実が考慮される。すなわち、上記のアナログトランスデューサ信号は、デジタルトランスデューサ信号よりも格段に時間的に接近して、上記の供給される入力信号に追従しており、したがって（全体的に測定トランスデューサが正常に機能することを前提とすると）、ふつうアナログトランスデューサ信号とデジタルトランスデューサ信号との差分値または差分絶対値によって示されるゼロではない比較値は、比較されるトランスデューサ信号が異なる速さで追従することに基づいているのである。この場合、上記のアナログトランスデューサ信号は、これが全体としてはデジタルトランスデューサ信号よりも不正確であるとしても、デジタルトランスデューサ信号よりも良好な、入力信号のマッピングであるため、電気的な出力信号を生成する基礎にするのである。

10

【0015】

上記のアナログ伝送路から得られるアナログトランスデューサ信号と電気的な出力信号との違いは、例えば、アナログトランスデューサ信号がまだ信号適合化ないしは標準化されていないことにあり得る。上記のアナログ伝送路により、測定範囲を例えば1V～2Vの直流電圧の範囲のアナログトランスデューサ信号にマッピングすることができ、また上記の電気的な出力信号を、例えば標準化された電流信号とすることができる。ここでこの電流信号は、測定トランスデューサの値域を、4mA～20mAの範囲の電流にマッピングする。すなわちこの場合、アナログ伝送路と、第1出力側との間に電圧電流トランスデューサが設けられるのである。

20

【0016】

本発明の有利な1実施形態では上記の比較値は一定値ではなく、この比較値それ自身が、アナログトランスデューサ信号の関数である。例えば、アナログトランスデューサ信号の一定部分である。例えば、アナログトランスデューサ信号における測定の不確かさが、測定値を基準にして1%になった場合に有利であるのは、上記の比較閾値を、このエラーの範囲で、またはそれどころかより大きく選択し、しかもアナログトランスデューサ信号の値に依存させるのである。

30

【0017】

ここで上記の評価ユニットにより、アナログトランスデューサ信号とデジタルトランスデューサ信号とが比較することが問題になる場合、このことは機能的に理解すべきであり、厳密に物理的に理解すべきでない。それはアナログトランスデューサ信号とデジタルトランスデューサ信号とは、ふつう物理的な信号として互いに比較できるものではなく、共通の比較のためのベースを得るためには、むしろ前もって物理的な信号の解釈が要求されるからである。

【0018】

本発明の別の有利な1実施形態では、上記の評価ユニットにより、アナログトランスデューサ信号とデジタルトランスデューサ信号とが比較されることによって比較値が求められ、この比較値が第2の比較閾値を下回った場合、デジタルトランスデューサ信号に基づいて電気的な出力信号を生成する。本発明のこの実施形態も上で説明した知識、すなわち測定トランスデューサがエラーなしに機能する場合、デジタルトランスデューサ信号からのアナログトランスデューサ信号の（エラー境界を上回る）偏差は、入力信号が急速に変化する場合、一層精確に言えばこれが急速に変化してデジタル伝送路が「追従」できない場合にのみ発生し得るという知識に基づいているのである。逆に言えば、類似しているトランスデューサ信号と、緩慢にしか変化しない（または定常の）入力信号とは意味が同じである。このためにこの場合にはデジタルトランスデューサ信号が、アナログ

40

50

トランスデューサ信号よりも精度が高いという利点を有するのである。したがってこの状況ではデジタルトランスデューサ信号を優先するのである。有利には第2の比較閾値を第1の比較閾値よりも小さく選択する。それはこれによって全体としてヒステリシス効果が得られ、また測定トランスデューサは、切換閾値の値を拡げることによって安定した出力特性を示すからである。

【0019】

本発明による測定トランスデューサの発展形態では、上記の評価ユニットにより、アナログトランスデューサ信号とデジタルトランスデューサ信号とが比較されることによってここでも比較値が求められる。比較値が第3の比較閾値を上回った場合、有利には測定トランスデューサの第2出力側を介して出力可能なアラーム信号が生成される。測定トランスデューサのこの変形実施形態の1発展形態では、少なくともアナログトランスデューサ信号またはデジタルトランスデューサ信号があらかじめ設定した最小変化速度を下回る変化速度を有する場合のみアラーム信号が生成される。これにより、比較値閾値の上回りが、移行過程(すなわち過渡的な入力信号)だけで発生したのではなく、むしろ実際にエラーの状況が発生していることが保証されるのである。

10

【0020】

この関連において本発明による測定トランスデューサの別の1実施形態では、上記の評価ユニットにより、アナログトランスデューサ信号および/またはデジタルトランスデューサ信号の変化速度が求められ、1つの変化速度に対して求めた1つの値に依存して、ないしは複数の変化速度に対して求めた複数の値に依存して、電氣的な出力信号が生成される。上記の前提(比較的高速なアナログ伝送路および比較的低速なデジタル伝送路)の下で有利であるのは、アナログトランスデューサ信号の変化速度を求め、求めた変化速度にが変化速度閾値を上回った場合、アナログトランスデューサ信号に基づいて電氣的な出力信号を生成することである。

20

【0021】

本発明による測定トランスデューサにおけるエラー確認性ないしはエラー識別可能性は、有利な1実施形態においてつぎのようにすることによってさらに格段に高めることができる。すなわち、アナログトランスデューサ信号をデジタル伝送路に供給し、デジタル伝送路においてアナログトランスデューサ信号とデジタルトランスデューサ信号とを比較することによって別の比較値を求め、この別の比較値を評価ユニットに供給することによって格段に高めることができるのである。デジタル伝送路に標準の素子を使用する場合、この手段には付加的に回路技術的コストが必要でないが、上記の付加的に求めた別の比較値により、評価ユニットのエラーを識別することができる。これは、すなわち評価ユニットにより、デジタル伝送路から得られた上記の別の比較値と、評価ユニットそれ自体で形成した比較値とが比較され、このように求めた比較値-比較を測定トランスデューサの診断、例えば自己診断に使用する場合である。これは評価ユニットそれ自体をチェックするための極めて安価な変形実施形態である。

30

【0022】

同様に評価ユニットのエラーを識別可能にする、本発明による測定トランスデューサの別の1実施形態では、少なくとも1つの別の評価ユニットを実現する。この別の評価ユニットは、先に記載した評価ユニットの機能を有しており、2つの評価ユニットは、求めた評価データ(具体的には求めた比較値)を交互に取り入れる。このようにして上記の評価ユニットのうちの少なくとも1つのエラーを伴う挙動が、互いに異なる評価データによって容易に確認されるのである。

40

【0023】

詳細にいうと本発明による測定トランスデューサを構成して発展させるために多くの選択肢がある。これについては一方では請求項1に続く請求項を、他方では以下の実施例の説明を図面に関連して参照されたい。

【実施例】**【0024】**

50

図1～3にはそれぞれ測定トランスデューサ1の様々な実施例が示されている。しかし、これらの図は正確な電気回路図という意味での図ではなく、測定トランスデューサ1の様々な構成部材の間の作用連関が分かるようにしたものである。

【0025】

図示された測定トランスデューサ1は、第1入力側2に印加された入力信号を少なくとも1つの第1出力側3を介して出力可能な対応する出力電気信号に変換するために使用される。なお、入力信号はアナログ伝送路4を介してアナログトランスデューサ信号へと変換が可能である。図示されたすべての測定トランスデューサ1において、入力信号はさらに別のデジタル伝送路5を介してデジタルトランスデューサ信号へと変換が可能である。アナログトランスデューサ信号とデジタルトランスデューサ信号は次いで評価ユニット6によって評価され、評価ユニット6はアナログトランスデューサ信号またはデジタルトランスデューサ信号のいずれかに基づいて出力電気信号を生成する。ここでは第1入力側2と第1出力側3しか図示されておらず、この図表現も概略的なものと解されなければならない。ここでははっきりと示されていないが、例えば入力電圧信号は基準電位に対してのみ正しく検出されうるものであることは当業者には明らかである。

10

【0026】

図示された実施例では、評価ユニット6にコンパレータ7が実現されており、このコンパレータ7がアナログトランスデューサ信号とデジタルトランスデューサ信号を比較し、この比較に応じてアナログトランスデューサ信号またはデジタルトランスデューサ信号のいずれかをコンバータ8を介して出力側3に供給する。アナログトランスデューサ信号またはデジタルトランスデューサ信号のいずれかを使用することは、図1～3では、この2つのトランスデューサ信号を二者択一的な使用を実現するスイッチ9によって表されている。スイッチ9が技術的にどのように実現されているかは重要ではない。評価ユニット6はここに図示した実施例では全体的に積分回路として実現されている。

20

【0027】

評価ユニット6はここに図示した実施例ではアナログトランスデューサ信号をデジタルトランスデューサ信号と比較し、それにより比較値、すなわちこの2つのトランスデューサ信号の差分値を求める。ただし、トランスデューサ信号は比較の前に解釈される。というのも、デジタルトランスデューサ信号とアナログトランスデューサ信号は物理的な信号のレベルでは直接的に比較することができないからである。

30

【0028】

評価ユニット6には第1の比較閾値が予め設定されている。ここで、比較値がこの第1の比較閾値を超えている場合には、アナログトランスデューサ信号に基づいて出力電気信号が生成される。これは、入力信号が急速に変化することでアナログトランスデューサ信号とデジタルトランスデューサ信号の間の原理的な違いが明らかになる場合にしか、ゼロでない比較値 - 差分値 - が生じることはないという事情を考慮している。

【0029】

同様に、図示された測定トランスデューサ1において、評価ユニット6は - すでに実施されているように - アナログトランスデューサ信号をデジタルトランスデューサ信号と比較することにより比較値を求め、比較値が予め設定された第2の比較閾値を下回っている場合にはデジタルトランスデューサ信号に基づいて出力電気信号を生成する。ここで、第2の比較閾値は第1の比較閾値よりも小さいので、ヒステリシス効果が得られる。したがって、出力信号は比較値が2つの比較閾値の一方の領域内にある場合でもアナログトランスデューサ信号とデジタルトランスデューサ信号の間の絶え間ないスイッチングにより静止していない。

40

【0030】

図2に示されている評価ユニット6は、アナログトランスデューサ信号をデジタルトランスデューサ信号と比較することにより比較値を求め、比較値が予め決められた第3の比較閾値を超えている場合にはアラーム信号を発生させるように構成されている。なお、アラーム信号は第2出力側10を介して出力することができ、接続された機器はこのアラ

50

ーム信号をタップすることができる。

【0031】

図3に示されている測定トランスデューサ1では、評価ユニット6はアナログトランスデューサ信号の変化速度を求め、求められた値に応じて出力電気信号を生成する、つまり、アナログトランスデューサ信号の求められた変化速度が変化速度閾値を超えていれば、アナログトランスデューサ信号に基づいて出力電気信号が生成される。

【0032】

図2に示されている測定トランスデューサ1では、信号路11で表されているようにアナログトランスデューサ信号をデジタル伝送路5に供給し、デジタル伝送路5においてアナログトランスデューサ信号をデジタルトランスデューサ信号と比較することにより別の比較値を求め、この別の比較値を評価ユニット6に供給することにより、評価ユニット6の機能をさらにチェックすることができる。なおここで、評価ユニット6は、デジタル伝送路5からのこの別の比較値を評価ユニット6自体で形成した比較値と比較し、このようにして求められた比較-比較値を測定トランスデューサ1の診断の際に、今の場合は評価ユニット6自体の診断の際に考慮する。図2では、この別の比較値が評価ユニット6に供給されることは、別個の信号路によって図示されてはいない。というのも、デジタル伝送路と評価ユニット6の間の接続はいずれにせよ任意の情報を伝送することのできるデジタルインタフェースだからである。

【0033】

さらに、図3には、アナログ伝送路4とデジタル伝送路5において環境影響の補償に必要な影響パラメータ - ここでは温度 - の値が用いられることが示されている。このケースでは、アナログ伝送路4に温度抵抗12が接続されている。温度抵抗12はアナログ伝送路4内に包摂された個別的には図示されていない定電流源によって給電されており、温度抵抗12での電圧降下はアナログ伝送路4においてもデジタル伝送路5においても温度影響の補償に用いられる。さらに、図3による測定トランスデューサ1では、評価ユニット6にもこの影響パラメータの値 - すなわち温度値 - が供給され、アナログトランスデューサ信号とデジタルトランスデューサ信号への温度影響の補償に使用される。

【0034】

図示されたすべての実施例において、出力側3は規格化された出力電流インタフェースにより実現されている。

【符号の説明】

【0035】

- 1 測定トランスデューサ
- 2 第1入力側
- 3 第1出力側
- 4 アナログ伝送路
- 5 デジタル伝送路
- 6 評価ユニット
- 7 コンパレータ
- 8 コンバータ
- 10 第2出力側
- 11 信号路
- 12 温度抵抗

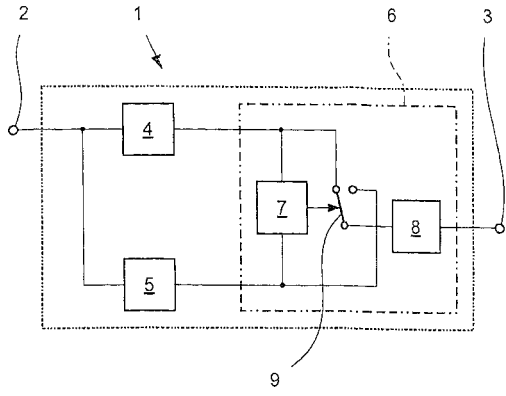
10

20

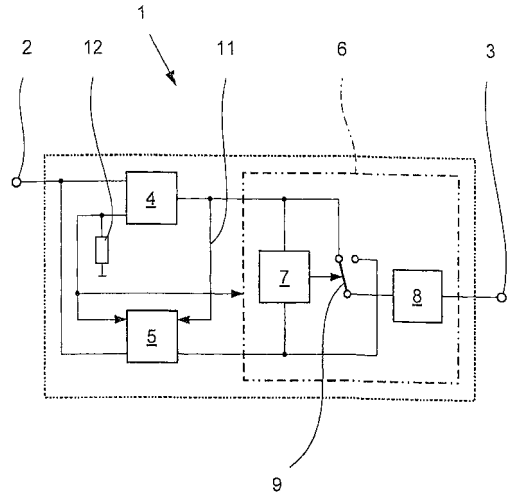
30

40

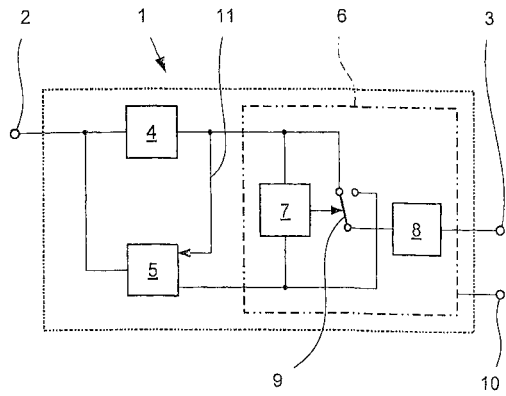
【図1】



【図3】



【図2】



フロントページの続き

- (74)代理人 100099483
弁理士 久野 琢也
- (74)代理人 100112793
弁理士 高橋 佳大
- (74)代理人 100128679
弁理士 星 公弘
- (74)代理人 100135633
弁理士 二宮 浩康
- (74)代理人 100114890
弁理士 アインゼル・フェリックス＝ラインハルト
- (72)発明者 ウド ガリンスキ
ドイツ連邦共和国 ボルタ ヴェストファリカ ヴィルトヴェーク 10

審査官 井上 昌宏

- (56)参考文献 特開平09-311052(JP,A)
特開2008-116339(JP,A)
特開2002-286573(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G08C13/00～25/04