

修正
年 月 日
89.10.30 補充

公告本

65763

申請日期	87.8.24
案 號	87110306
類 別	G06F13/06

A4
C4

中文說明書修正頁(89年10月)

(以上各欄由本局填註)

發 明 專 利 說 明 書 451135 新 型		
一、發明 名稱	中 文	多電路板於串列匯流排上彈性多存取之方法
	英 文	METHOD FOR FLEXIBLE MULTIPLES ACCESS ON A SERIAL BUS BY A PLURALITY OF BOARDS
二、發明 創作人	姓 名	1.戴約翰 2.莊拿勒 3.奈布斯 4.柏善諾
	國 籍	均美國
	住、居所	1.美國麻賽諸色州馬洛市亞恩路36號 2.美國亞利桑那州坎得市諾維路108號 3.美國亞利桑那州鳳凰市怡柏路2647號 4.美國亞利桑那州譚柏市怡亞路1541號
三、申請人	姓 名 (名稱)	美商微晶片科技公司
	國 籍	美國
	住、居所 (事務所)	美國亞歷桑那州85224-6199錢德勒市西錢德勒大道2355號
	代 表 人 姓 名	菲利浦·查普曼

裝 訂 線

經濟部中央標準局員工消費合作社印製

451135

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

美國(地區) 申請專利，申請日期：西元1997年6月24日 案號：08/881,757 有 無主張優先權

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

〔發明領域〕

本發明係有關串列匯流排；且更確切地說，係有關一種藉由多個電路板以便對該串列匯流排進行多路存取(multiple access)之方法。

在目前所使用之流行串列通信協議(serial communication)具有兩種對在一系統內之專用板(addressing individual board)的如下方法：(1)專用晶片選擇(Individual Chip Select)，和(2)軟體定址(Software Addressing)。上述之兩種方法皆具有潛在之缺點。當使用一專用晶片選擇方法，在該串列匯流排之每一電路板是直接連接到一專用晶片選擇線路。這會對與該專用晶片選擇線路有關之電路板區域產生高負載。當在該匯流排之電路板數目增加，這負載亦會增加。當使用軟體定址，僅能保留有限之位元(例如，3個)以作為對專用電路板定址使用。這將限制在該同一匯流排之所有電路板數目為8個。上述之兩種方法皆有如下之限制：所有的定址必須於該系統設計時。此妨礙設計一彈性系統，該系統之電路板可對換(Swap)。

所以，須提供一種能對一系統內之電路板識別的改良方法。該方法須能對具有少數至無限數目電。該方法可由多個電路板來對一串列匯排產生彈性多路存取。該方法亦能對該串列匯流排上之電路板進行方便之帶電插拔(hot plugging)。

依照本發明之一較佳實施例，本發明之目的是提供一種對一系統內之電路板進行識別的改良方法。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明(2)

依照本發明之一較佳實施例，本發明之目的是提供一種對一系統內之電路板進行識別的改良方法。

本發明之另一目的是提供一種對一系統內之電路板進行識別，該系統具有少數至無限數目的電路板。

本發明之又一目的是提供一種改良方法，該方法能藉由多個電路板來對一串列匯流排進行彈性之多路存取。

本發明之再另一目的是提供一種方法，該方法能對一串列匯流排上之電路板進行方便之帶電插拔。

〔發明詳述〕

依照本發明之一較佳實施例，係一種能由多個電路板來對一串列匯流排進行彈性多路存取之方法。該方法包含下列之步驟：提供至少二個電路板，其中該至少二個電路板之任一者具有唯一之串列號碼和一用來儲存位址資料之暫存器；提供一與該至少二個電路板耦合之串列匯流排，以便與該至少二個電路板進行資料轉移；並提供一與該串列匯流排耦合之匯流排主控器(bus master)，以便在該串列匯流排進行啟動資料轉移(initiating data transfer)到該至少二個電路板；且對該至少二個電路板之任一者指定一唯一軟體位址，以便允許該匯流排主控器進行資料轉移到該至少二個電路板之任一者，該至少二個電路板之任一者僅與含有唯一軟體位址之命令起響應，該唯一軟體位址是個別地與獨特之電路板有關。

本發明之上述和其他目的，特性，和優點將由下列之較佳實施例，就如同附圖所敘述般，而變得更為明顯。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明(3)

〔附圖簡敘〕

圖 1 是一用來資料轉移之系統簡化功能方塊圖，該資料轉移將因執行本發明之方法而變得更有效率。

〔較佳實施例之說明〕

參考圖 1，其說明一系統 10。該系統 10 具有多個電路板 12。每一電路板 12 儲存一串列號碼，該串列號碼是儲存在一非揮發性(non-volatile)串列號碼暫存器 14。該串列號碼是一唯一號碼，其被用來對一獨特電路板 12 進行識別。雖然所有的電路板 12 是屬於同型，但每一電路板 12 具有一唯一串列號碼。在本發明之較佳實施例中，該串列號碼是一 48 位元之串列號碼，且由製造商所儲存。該串列號碼是不能由終端使用者(end user)來改變。該串列號碼在系統 10 動作時，使用來對每一電路板 12 指定一唯一軟體位址，該軟體位址是被儲存在一地址暫存器 16。對所有標準讀寫命令而言，該唯一軟體位址是被用在該獨特電路板 12。

每一電路板 12 與一串匯流排 18 耦合。該串列匯流排 18 是被用來與每一電路板 12 轉移資料。在本發明之較佳實施例中，該串列匯流排與互連積體電路(Inter-Integrated Circuit, I²C)匯流排協議相容。

一互連積體電路匯流排是一低速串列匯流排，該匯流排被指定來支援任何積體電路製造方法(例如，MNOS, CMOS, bipolar, 等等)。該互連積體電路匯流排包含二訊號線路(signal line)，一串列資料線路(serial data line)和一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

串列時鐘線路(serial clock line)，其能在與互連積體電路匯流排耦合的電路板 12 之間傳送資訊(例如，每一電路板 12 包含有諸如微處理器，液晶顯示驅動器、記憶體、鍵盤界面等之多個積體電路裝置)。在該互連積體電路匯流排上之每一電路板 12 是以其唯一的軟體位址來確認，且能依照該電路板 12 之功能來使用作為一輸送器或一接收器。

一匯流排主控器裝置 20 亦與該串列匯流排 18 耦合。該匯流排主控器裝置 20 被用來在該串列匯流排 18 上啟動資料轉移。該匯流排主控器裝置 20 進一步產生時鐘訊號(clock signal)來進行該資料轉移。

如果在該串列匯流排 18 上具有多個電路板 12，在該電路板內之資料通訊開始之前，每一電路板 12 必須先指定一唯一的軟體位址。就如上所述，每一電路板 12 包含有一能儲存一唯一的軟體位址之位址暫存器 16。在本發明之較佳實施例中，該軟體位址是一 8 位元之識別位址位元組(identification address byte)。所有到一獨特電路板 12 之讀寫命令都包含其獨特電路板 12 之識別位址元組。

當動作時，該多個電路板 12 之任一者的位址暫存器 16 將啟動至一內定位置(default location)。在本發明之較佳實施例中，該多個電路板 12 之任一者是啟動至一 ooh 之內定位址位置。使用該內定位址位置來與一電路板 12 通訊在標準上是僅作為該電路板 12 之測試或程序規劃時用，且當超過一電路板 12 與該串列匯流排 18 耦合時，就不是如此動作。在一電路板 12 與其他電路板 12 使用一共

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

用串列匯流排 (common serial bus) 12 之前，每一電路板必須先指定一唯一的軟體位址。

該唯一的軟體位址是藉由該匯流排主控器裝置 20 發出指定位址命令來指定，該指定位址命令能利用該儲存在每一電路板 12 之唯一的串列號碼。該指定位址命令能查詢與該串列匯流排 18 耦合之每一電路板 12，並對每一起響應之電路板指定一唯一的軟體位址。該指定位址命令對在該串列匯流排 18 上之每一電路板 12 必須重覆，直到所有的電路板 12 皆被指定一唯一的軟體位址。

當該匯流排主控器裝置 20 傳送出一指定位址命令，在該串列匯流排 18 上之每一電路板 12 就會開始傳送其自己的唯一串列號碼。當該串列位址之每一位元開始隨著時鐘脈波輸出 (clock out)，每一電路板 12 會監控該串列匯流排 18 以便偵測是否另一電路板 12 亦開始傳送其自己的唯一串列號碼。如果一電路板 12 在該串列匯流排 18 上輸出一"邏輯電位 1"，且其偵測到該串列匯流排 18 是處於一"邏輯電位 0"，該電路板假設另一電路板 12 已經控制該串列匯流排 18。一旦任何電路板 12 偵測到其沒有控制該匯流排，該電路板 12 就會立即停止傳送其自己的唯一串列號碼並回到一待命模式 (standby mode)。如果一電路板 12 而未將該串列匯流排 18 釋出傳送之唯一軟體位址就會傳送到與該完全起響應之電路板 12 之位址暫存器 16。該獨特電路板 12 則僅與該包含有唯一軟體位址之命令響應，並一直等到電源再度開啟或一清除位址命令被傳送出。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明(6)

匯流排18上之所有電路板12已經被指定一唯一軟體位址，且標準之讀寫命令能被執行到每一使用其自己的唯一軟體位址的專用電路板12。

每一唯一軟體位址是儲存每一電路板12之揮發性記憶住址暫存器16內。如果該電路板12失去電源或一清除位址命令被傳送出，該指定一唯一軟體位址之過程就必須重複。

雖已參考該較佳實施例來特別地圖示和敘述本發明，但熟悉此藝者將會了解到，上述者及其他在形式上和細節上之改變並沒有超出本發明之精神和範圍。

元件符號說明

- 10 系統
- 12 電路板
- 14 非揮發性串列號碼暫存器
- 16 位址暫存器
- 18 串列匯流排
- 20 匯流排主控器裝置

四、中文發明摘要(發明之名稱 多電路板於串列匯流排上彈性多存取之方法)

一種由多個電路板對一串列匯流排進行彈性多路存取之方法。在一電路板於一具有其他電路板的共用串列匯流排上使用之前，必須對每一電路板指定一唯一的軟體位址。該唯一的軟體位址是由一匯流排主控器裝置發出的指定位址命令而指定，該指定位址命令利用一儲存在每一電路板之唯一的串列號碼。該指位址命令查詢每一與該串列匯流排耦合之電路板，並對每一起響應之電路板指定一唯一的軟體位址。該指定位址命令對在該串列匯流排上之每一電路板重複，直列在該串列匯流排上之所有電路板被指定一唯一的軟體位址。

英文發明摘要(發明之名稱：

A METHOD FOR FLEXIBLE MULTIPLE ACCESS ON A SERIAL BUS BY A PLURALITY OF BOARDS

A method for allowing flexible multiple access to a serial bus by a plurality of circuit boards. Before a circuit board can be used on a common serial bus with other circuit boards, a unique software address must be assigned to each circuit board. The unique software address is assigned by having a bus master device issue Assign Address commands which utilizes a unique serial number which is stored on each circuit board. The Assign Address command queries each of the circuit boards coupled to the serial bus and assigns a unique software address to each circuit board that fully responds. The Assign Address command is repeated for each circuit board on the serial bus until all of the circuit boards on the serial bus have been assigned a unique software address.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種由多個電路板對一串列匯流進行彈性多路存取之方法，該方法包含下列步驟：

提供至少二個電路板，其中該至少二個電路板之任一者具有一唯一串列號碼和一儲存地址資料之暫存器；

提供一串列匯流排，該至少二個電路板之任一者與該串列匯流排耦合，以便傳送資料到該至少二個電路板之任一者；和

提供一匯流排主控器，該串列匯流排與該匯流排主控器耦合，以便啟動在該串列匯流排之資料並傳送到該至少二個電路板之任一者；和

對該至少二個電路板之任一者指定一唯一軟體地址，以使該匯流排主控器可傳送資料到該至少二個電路板之任一者，該至少二個電路板之任一者僅與包含該唯一軟體地址之命令起響應，該唯一軟體地址個別地與該至少二個電路板之任一者有關。

2. 如申請專利範圍第1項所述之方法，進一步包含下列步驟：

啟動該至少二個電路板之任一者的地址暫存器到一內定位置。

3. 如申請專利範圍第1項所述之方法，其中對該至少二個電路板之任一者指定該唯一軟體位址之步驟進一步包含下列步驟：

該匯流排主控器裝置傳送指定地址命令，以查詢該電路板之任一者；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

對該至少二個電路板的任一能起完全響應者指定該唯一軟體地址；和

該匯流排主控器裝置繼續傳送該指定地址命令，以查詢該至少二個電路板之任一者，直到與該串列匯流排耦合之二個電路板的任一能起完全響應者被指定該唯一軟體地址，該唯一軟體地址是個別地與該至少二個電路板之任一者有關。

4. 如申請專利範圍第3項所述之方法，其中對該至少二個電路板之任一能起完全響應者指定該唯一軟體位址之步驟進一步包含下列步驟：

該與串列匯流排耦合之至少二個電路板的任一者傳送該唯一串列碼；以回應該匯流排主控器裝置傳送該指定位址命令來查詢該電路板之任一者；

該與串列匯流排耦合之至少二個電路板的任一者監控該串列匯流排，以偵測是否該至少二個電路板之另一者控制該串列匯流排；和

傳送該唯一軟體地址到該至少二個電路板之第一者的暫存器，該至少二個電路板之第一者完全傳送全部之唯一串列號碼，而未將該串列匯流排釋出到該至少二個電路板之另一者。

5. 如申請專利範圍第4項之方法，進一步包含下列步驟：

中止該與串列匯流排耦合之至少二個電路板的已被指定該唯一軟體位址之任一者回應該匯流排主控器裝置所傳送該指定位址命令而傳送該唯一串列號碼。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

6. 如申請專利範圍第5項所述之方法，其中中止回應該匯流排主控器裝置所傳送該指定位址命令而傳送該唯一串列號碼之步驟進一步包含下列步驟：

中止該與串列匯流排耦合之至少二個電路板的已被指定該唯一軟體位址之任一者回應該匯流排主控器裝置所傳送該指定位址命令而傳送該唯一串列號碼，直到至少其中之一者的電源重新開啟和一清除地址命令被傳送出去。

7. 如申請專利範圍第4項之方法，其中與該串列匯流排耦合之至少二個電路板的任一者監控該串列匯流排，以偵測是否該至少二個電路板之另一電路板控制該串列匯流排之步驟進一步包含下列步驟：

一旦該至少二個電路板之任一者偵測到該至少二個電路板之另一者控制該串列匯流排，就會中止該至少二個電路板之任一者傳送該唯一串列號碼；和

回到一待命模式。

8. 一種由多個電路板對一串列匯流排進行彈性多路存取之方法，該方法包含下列步驟：

提供至少二個電路板，其中該至少二個電路板之任一者具有一唯一串列號碼和一儲存地址資料之暫存器；

提供一串列匯流排，該至少二個電路板之任一者與該串列匯流排耦合，以便傳送資料到該至少二個電路板之任一者；和

提供一匯流排主控器，該串列匯流排與該匯流排主

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

控器耦合，以便啟動在該串列匯流排之資料傳送到該至少二個電路板之任一者；和

該匯流排主控器裝置傳送指定地址命令，以查詢該等電路板之任一者；

對該能起完全響應之至少二個電路板的任一者指定一唯一軟體地址，以便使該匯流排主控器裝置進行資料傳送到該至少二個電路板之任一者，該至少二個電路板之任一者僅與該包含唯一軟體地址之命令起響應，該唯一軟體地址個別地與該至少二個電路板之任一者有關，該指定一唯一軟體地址之步驟進一步包含下列步驟：

該與串列匯流排耦合之至少二個電路板的任一者回應該匯流排主控器裝置所傳送之用以查詢該等電路板任一者之該指定地址命令而傳送該唯一串列號碼；

該與串列匯流排耦合之至少二個電路板的任一者監控該串列匯流排，以偵測是否該至少二個電路板之另一電路板控制該串列匯流排；和

傳送該唯一軟體地址到該至少二個電路板之第一者的暫存器，該至少二個電路板之第一者完全傳送全部之唯一串列號碼，而未將該串列匯流排釋出到該至少二個電路板之另一者；

中止該與串列匯流排耦合之至少二個電路板的已被指定該唯一軟體位址之任一者回應該匯流排主控器裝置所傳送該指定位址命令而傳送該唯一串列號碼；和

該匯流排主控器裝置繼續傳送該指定地址命令，以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

查詢該至少二個電路板之任一者，直到與該串列匯流排耦合之二個電路板的任一能起完全響應者被指定該唯一軟體地址，該唯一軟體地址是個別地與該至少二個電路板之任一者有關。

9. 如申請專利範圍第8項所述之方法，進一步包含下列步驟：

啟動該至少二個電路板之任一者的地址暫存器到一內定位置。

10. 如申請專利範圍第8項所述之方法，其中中止回應該匯流排主控器裝置所傳送該指定位址命令而傳送該唯一串列號碼之步驟進一步包含下列步驟：

中止該與串列匯流排耦合之至少二個電路板的已被指定該唯一軟體位址之任一者回應該匯流排主控器裝置所傳送該指定位址命令而傳送該唯一串列號碼，直到至少其中之一者的電源重新開啟和一清除地址命令被傳送出去。

11. 如申請專利範圍第8項所述之方法，其中該與串列匯流排耦合之至少二個電路板的任一者監控該串列匯流排，以偵測出是否該至少二個電路板之另一電路板控制該串列匯流排之步驟進一步包含下列步驟：

一旦該至少二個電路板之任一者偵測到該至少二個電路板之另一者控制該串列匯流排，就會中止該至少二個電路板之任一者傳送該唯一串列號碼；和

回到一待命模式。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

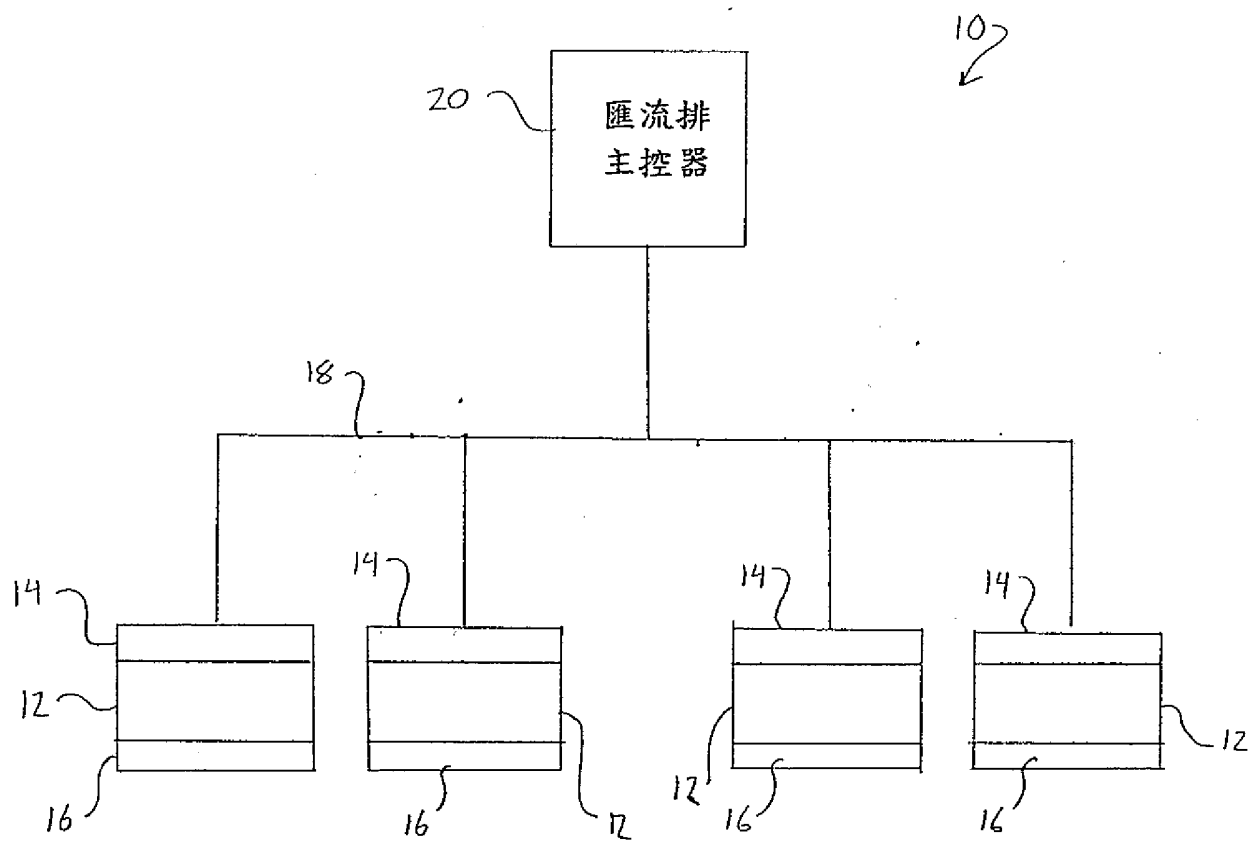


圖 1

修正
年 月 日
89.10.30 補充

公告本

65763

申請日期	87.8.24
案 號	87110306
類 別	G06F13/06

A4
C4

中文說明書修正頁(89年10月)

(以上各欄由本局填註)

發 明 專 利 說 明 書 451135 新 型		
一、發明 名稱	中 文	多電路板於串列匯流排上彈性多存取之方法
	英 文	METHOD FOR FLEXIBLE MULTIPLES ACCESS ON A SERIAL BUS BY A PLURALITY OF BOARDS
二、發明 創作人	姓 名	1.戴約翰 2.莊拿勒 3.奈布斯 4.柏善諾
	國 籍	均美國
	住、居所	1.美國麻賽諸色州馬洛市亞恩路36號 2.美國亞利桑那州坎得市諾維路108號 3.美國亞利桑那州鳳凰市怡柏路2647號 4.美國亞利桑那州譚柏市怡亞路1541號
三、申請人	姓 名 (名稱)	美商微晶片科技公司
	國 籍	美國
	住、居所 (事務所)	美國亞歷桑那州85224-6199錢德勒市西錢德勒大道2355號
	代 表 人 姓 名	菲利浦·查普曼

裝 訂 線

經濟部中央標準局員工消費合作社印製

五、發明說明(6)

匯流排18上之所有電路板12已經被指定一唯一軟體位址，且標準之讀寫命令能被執行到每一使用其自己的唯一軟體位址的專用電路板12。

每一唯一軟體位址是儲存每一電路板12之揮發性記憶住址暫存器16內。如果該電路板12失去電源或一清除位址命令被傳送出，該指定一唯一軟體位址之過程就必須重複。

雖已參考該較佳實施例來特別地圖示和敘述本發明，但熟悉此藝者將會了解到，上述者及其他在形式上和細節上之改變並沒有超出本發明之精神和範圍。

元件符號說明

- 10 系統
- 12 電路板
- 14 非揮發性串列號碼暫存器
- 16 位址暫存器
- 18 串列匯流排
- 20 匯流排主控器裝置