

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
12. Dezember 2024 (12.12.2024)



(10) Internationale Veröffentlichungsnummer
WO 2024/251536 A1

(51) Internationale Patentklassifikation:
H03K 17/567 (2006.01) H03K 17/12 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2024/064319

(22) Internationales Anmeldedatum:
24. Mai 2024 (24.05.2024)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2023 205 328.4
07. Juni 2023 (07.06.2023) DE

(71) Anmelder: ZF FRIEDRICHSHAFEN AG [DE/DE]; Löß-
wentaler Straße 20, 88046 Friedrichshafen (DE).

(72) Erfinder: MAIER, Robert; Itzgrund 22, 95512 Neudros-
senfeld (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY,
BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DJ, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA,
NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO,
RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH,
TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS,
ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,

(54) Title: METHOD FOR CONTROLLING A CIRCUIT ARRANGEMENT FOR POWER SEMICONDUCTORS

(54) Bezeichnung: VERFAHREN ZUR ANSTEUERUNG EINER SCHALTUNGSANORDNUNG FÜR LEISTUNGSHALBLEITER

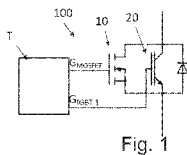


Fig. 1

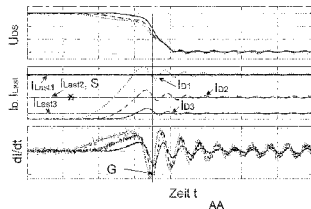


Fig. 2

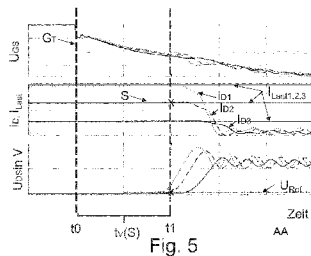


Fig. 5

(57) Abstract: The invention proposes a method for controlling a circuit arrangement for power semiconductors (100) of an inverter with at least one phase, each having a high-side switch and a low-side switch, each of which has at least two power semiconductors (10, 20) connected in parallel with one another, wherein the power semiconductors are formed from different semiconductor types and, in a switching operation, one acts as an active power semiconductor and the other acts as an inactive power semiconductor. In a first case A), a limit value (G) for a predefined load current is determined in an advance step for each of the power semiconductors from a value of a current gradient when a reverse recovery operation of the freewheeling diode of the active power semiconductor is used, wherein, during operation, if this limit value is exceeded or undershot, depending on which power semiconductor is currently active, in the switching-on operation of the active first power semiconductor, there is a changeover to the inactive power semiconductor in the next switching operation. In a second case B), a delay time ($t_v(S)$) to a predefined switching threshold (U_{Ref}) is determined in an advance step, which delay time is defined from the time of a switching signal from the driver to the time at which a predefined reference voltage is exceeded or undershot, depending on whether a switching-on or switching-off operation takes place, by the associated drain-source voltage, wherein, during operation, there is a changeover to the inactive power semiconductor at least after expiry of the delay time determined in the advance step after the active power semiconductor has been switched on or switched off in the next switching-on operation.

(57) Zusammenfassung: Vorgeschlagen wird ein Verfahren zur Ansteuerung einer Schaltungsanordnung für Leistungshalbleiter (100) eines Inverters mit mindestens einer Phase, aufweisend jeweils einen Highside Schalter und einen Lowside Schalter, von denen jeder mindestens zwei zueinander parallel geschaltete Leistungshalbleiter (10, 20) aufweist, wobei die Leistungshalbleiter aus unterschiedlichen Halbleiterarten gebildet sind und in einem Schaltvorgang jeweils einer als aktiver Leistungshalbleiter und der andere als nicht aktiver Leistungshalbleiter wirkt. In einem ersten Fall A) wird in einem Vorabschritt für jeden der Leistungshalbleiter ein Grenzwert (G) für einen vorgegebenen Laststrom aus einem Wert eines Stromgradienten bei Einsetzen eines Reverse-Recovery Vorgangs der Freilaufdiode des aktiven

WO 2024/251536 A1

CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

Leistungshalbleiters ermittelt, wobei im Betrieb im Falle eines Überschreitens oder eines Unterschreitens, je nachdem, welcher Leistungshalbleiter gerade aktiv ist, dieses Grenzwerts im Einschaltvorgang des aktiven ersten Leistungshalbleiters ein Umschalten auf den nicht aktiven Leistungshalbleiter im nächsten Schaltvorgang erfolgt. In einem zweiten Fall B) wird in einem Vorabschritt eine Verzugszeit ($t_v(S)$) zu einer vorgegebenen Schaltschwelle (U_{Ref}) ermittelt, die ab dem Zeitpunkt eines Schaltsignals des Treibers bis zum Zeitpunkt eines Über- oder Unterschreitens, je nachdem, ob ein Einschalt- oder ein Ausschaltvorgang stattfindet, einer vorgegebenen Referenzspannung durch die zugehörige Drain-Source-Spannung definiert ist, wobei im Betrieb ein Umschalten auf den nicht aktiven Leistungshalbleiter mindestens nach einem Ablauf der im Vorabschritt ermittelten Verzugszeit nach dem Einschalten oder nach dem Ausschalten des aktiven Leistungshalbleiters im nächsten Einschaltvorgang erfolgt.

Verfahren zur Ansteuerung einer Schaltungsanordnung für Leistungshalbleiter

Die vorliegende Erfindung betrifft das Gebiet der Elektromobilität, insbesondere der Elektronikmodule für einen Elektroantrieb.

Die Verwendung von Elektronikmodulen, etwa Leistungselektronikmodulen, bei Kraftfahrzeugen hat in den vergangenen Jahrzehnten stark zugenommen. Dies ist einerseits auf die Notwendigkeit, die Kraftstoffeinsparung und die Fahrzeugleistung zu verbessern, und andererseits auf die Fortschritte in der Halbleitertechnologie zurückzuführen.

Inverter (DC/AC-Wechselrichter), auch Stromrichter genannt, benötigen ein Leistungselektronikmodul oder ein Halbleiterpackage, damit der aus einer Batterie bzw. dem Akkumulator stammende Gleichstrom in Wechselstrom umgewandelt wird. Das Leistungselektronikmodul weist topologische Schalter mit Leistungstransistoren auf, die zum Steuern der Ströme und zur Erzeugung des Wechselstroms verwendet werden. Dabei sind unterschiedliche Ausgestaltungen von Leistungstransistoren bekannt. Unter anderem ist es bekannt, sogenannte MOSFETs (Metall-Oxid-Halbleiter-Feldeffekttransistor) oder IGBTs (Insulated Gate Bipolar Transistor) zu verwenden. Das dabei verwendete Halbleitermaterial kann Silizium (Si), Siliziumcarbid (SiC), Galliumnitrid (GaN) oder jedes andere Halbleitermaterial sein. Auch bereits bekannt ist die Verwendung unterschiedlicher Halbleiterarten in einem topologischen Halbleiterschalter, also z.B. eine Kombination der Leistungshalbleiter SiC-MOSFET und Si-IGBT.

Die Entscheidung, welcher der parallel geschalteten Leistungshalbleiter angesteuert wird, muss anhand geeigneter Kriterien gewählt werden. Ein vielversprechender Ansatz beruht darauf, die verwendeten Halbleiterarten nach der aktuellen elektrischen Belastung zu wählen. Ein Ansatz ist daher, eine Umschaltsschwelle zwischen den parallel geschalteten Leistungshalbleitern anhand des Phasenstromes zu implementieren. Das Problem dabei ist, dass der Phasenstrom nicht von der Gate-Treiber Einheit selbst gemessen wird, und eine lange Verzögerung des Befehls zum Umschalten durch den Umweg über die übergeordnete Steuerung entstehen kann. Diese

Verzögerung kann dazu führen, dass der für die niedrigere Belastung (Strom) ausgelegte Leistungshalbleiter eine zu hohe Belastung (einen zu hohen Strom) erfährt und Schaden nehmen kann.

Somit liegt der Erfindung die Aufgabe zu Grunde, eine schnelle Erkennung der aktuellen Belastung des aktiven Leistungshalbleiters sicherzustellen, welche vom ausführenden Element, der Gate-Treiber-Einheit, schnell erfasst werden kann.

Diese Aufgabe wird gelöst durch die Merkmale der unabhängigen Ansprüche. Vorteilhafte Ausgestaltungen sind Gegenstand der abhängigen Ansprüche.

Vorgeschlagen wird ein Verfahren zur Ansteuerung einer Schaltungsanordnung für Leistungshalbleiter eines Inverters mit mindestens einer Phase, aufweisend jeweils einen Highside Schalter und einen Lowside Schalter, von denen jeder mindestens zwei zueinander parallel geschaltete Leistungshalbleiter aufweist, wobei die Leistungshalbleiter aus unterschiedlichen Halbleiterarten gebildet sind und in einem Schaltvorgang jeweils einer als aktiver Leistungshalbleiter und der andere als nicht aktiver Leistungshalbleiter wirkt. Im Fall A) wird in einem Vorabschritt für jeden der Leistungshalbleiter ein Grenzwert für einen vorgegebenen Laststrom aus einem Wert eines Stromgradienten bei Einsetzen eines Reverse-Recovery Vorgangs der Freilaufdiode des aktiven Leistungshalbleiters ermittelt, wobei im Betrieb im Falle eines Überschreitens oder eines Unterschreitens, je nachdem, welcher Leistungshalbleiter gerade aktiv ist, dieses Grenzwerts im Einschaltvorgang des aktiven ersten Leistungshalbleiters ein Umschalten auf den nicht aktiven Leistungshalbleiter im nächsten Schaltvorgang erfolgt. Im Fall B) wird in einem Vorabschritt eine Verzugszeit zu einer vorgegebenen Schaltschwelle ermittelt, die ab dem Zeitpunkt eines Schaltsignals des Treibers bis zum Zeitpunkt eines Über- oder Unterschreitens, je nachdem, ob ein Einschalt- oder ein Ausschaltvorgang stattfindet, einer vorgegebenen Referenzspannung durch die zugehörige Drain-Source-Spannung definiert ist, wobei im Betrieb ein Umschalten auf den nicht aktiven Leistungshalbleiter mindestens nach einem Ablauf der im Vorabschritt ermittelten Verzugszeit nach dem Einschalten oder nach dem Ausschalten des aktiven Leistungshalbleiters im nächsten Einschaltvorgang erfolgt

In einer Ausführung von Fall A) ist der Grenzwert ein Minimum oder ein Maximum des zum vorgegebenen Laststrom zugehörigen Stromgradienten.

In einer Ausführung von Fall B) wird die Höhe der Referenzspannung derart gewählt, dass sie einer bereits im System vorhandenen Spannung entspricht .

In einer Ausführung ist ein priorisiertes Entscheidungssignal von einer übergeordneten Regelung zusätzlich implementiert, welche das Umschalten verhindern kann.

Ferner wird ein Computerprogramm mit Software zum Durchführen aller Schritte des Verfahrens bereitgestellt, wenn es auf einem Computer ausgeführt wird.

Ferner wird eine Schaltungsanordnung bereitgestellt, die Teil eines Inverters eines Elektronikmoduls zur Ansteuerung des Elektroantriebs eines mit einem elektrischen Antrieb ausgestatteten Fahrzeugs ist, aufweisend jeweils einen Highside Schalter und einen Lowside Schalter, von denen jeder mindestens zwei zueinander parallel geschaltete Leistungshalbleiter aufweist, wobei die Leistungshalbleiter aus unterschiedlichen Halbleiterarten gebildet sind, sowie mindestens einen Komparator und eine als Steuereinheit gebildete Gate-Treiber Einheit, und wobei die Schaltungsanordnung durch das Verfahren angesteuert wird.

In einer Ausführung ist einer der Leistungshalbleiter als SiC-MOSFET, und der andere Leistungshalbleiter als Si-IGBT gebildet.

Ferner wird ein Elektroantrieb eines Kraftfahrzeugs bereitgestellt, aufweisend ein Elektronikmodul zur Ansteuerung des Elektroantriebs, das einen Inverter mit der Schaltungsanordnung aufweist.

Ferner wird ein Kraftfahrzeug bereitgestellt, aufweisend den Elektroantrieb.

Weitere Merkmale und Vorteile der Erfindung ergeben sich aus der nachfolgenden Beschreibung von Ausführungsbeispielen der Erfindung, anhand der Figuren der

Zeichnung, die erfindungsgemäße Einzelheiten zeigt, und aus den Ansprüchen. Die einzelnen Merkmale können je einzeln für sich oder zu mehreren in beliebiger Kombination bei einer Variante der Erfindung verwirklicht sein.

Bevorzugte Ausführungsformen der Erfindung werden nachfolgend anhand der beigefügten Zeichnung näher erläutert.

Figur 1 zeigt einen prinzipiellen Aufbau eines topologischen Halbleiterschalters mit Leistungshalbleitern unterschiedlicher Halbleiterart, gemäß einer Ausführung der vorliegenden Erfindung.

Figur 2 zeigt drei Diagramme mit Zeitsignalen beim Einschalten des aktiven Leistungshalbleiters aus Sicht des aktiven Leistungshalbleiters, gemäß einer Ausführung der vorliegenden Erfindung.

Figur 3 zeigt einen Ablauf der Entscheidungslogik des Umschaltens gemäß einer Ausführung der vorliegenden Erfindung.

Figur 4 zeigt pro Schaltvorgang in Abhängigkeit des Schaltstroms ausgewertete Parameter des Stromgradienten gemäß einer Ausführung der vorliegenden Erfindung.

Figur 5 zeigt drei Diagramme mit Zeitsignalen beim Ausschalten des aktiven Leistungshalbleiters aus Sicht des aktiven Leistungshalbleiters, gemäß einer weiteren Ausführung der vorliegenden Erfindung.

Figur 6 zeigt einen Ablauf der Entscheidungslogik des Umschaltens gemäß einer weiteren Ausführung der vorliegenden Erfindung.

Figur 7 zeigt pro Schaltvorgang in Abhängigkeit des Schaltstroms ausgewertete Parameter des Stromgradienten gemäß einer weiteren Ausführung der vorliegenden Erfindung.

Figur 8 zeigt ein Kraftfahrzeug mit einem Inverter und einer Steuereinrichtung gemäß einer Ausführung der vorliegenden Erfindung.

In den nachfolgenden Figurenbeschreibungen sind gleiche Elemente bzw. Funktionen mit gleichen Bezugszeichen versehen.

Der parallele Betrieb von topologischen Halbleiterschaltern 100 mit parallel geschalteten Leistungshalbleitern 10, 20 unterschiedlicher Halbleiterarten, z.B. eines Siliziumkarbid (SiC)-MOSFETs 10 und eines Silizium (Si)-IGBTs 20, wie in Figur 1 gezeigt, ist durch mehrere Ansteuerverfahren möglich, welche durch eine entsprechende Gate-Treiber Einheit T ausgeführt werden. Die Gate-Treiber Einheit T dient dabei als Steuereinheit 200 oder ist Teil einer Steuereinheit 200 und ist mit den jeweiligen Gates G_{MOSFET} , G_{IGBT1} der Leistungshalbleiter 10, 20 verbunden

Ein Ziel der Auslegung von Schaltungen für Leistungshalbleiter 10, 20 eines Inverters im Automobilbereich ist es, möglichst wenig Schaltverluste zu erzeugen. Dies kann durch eine intelligente Schaltungsanordnung und Wahl der Bauteile der Schaltung bis zu einem gewissen Grad erreicht werden. Aber es ist weiteres Optimierungspotential vorhanden, indem die Ansteuerung der Schaltungsanordnung optimiert wird.

In der nachfolgenden Beschreibung wird von einer Schaltungsanordnung für Leistungshalbleiter 10, 20 eines Inverters 400 mit mindestens einer Phase ausgegangen, die jeweils einen Highside Schalter, kurz HS-Schalter, und einen Lowside Schalter, kurz LS-Schalter, aufweist. Jeder der HS bzw. LS Schalter weist in der beschriebenen Ausführung mindestens zwei zueinander parallel geschaltete Leistungshalbleiter 10, 20 auf, wie in Figur 1 gezeigt. Dabei ist ein erster Leistungshalbleiter 10 als unipolares Halbleiterbauelement, hier als SiC-MOSFET, gebildet. Der zweite Leistungshalbleiter 20 ist vorteilhaft ein bipolares Halbleiterbauelement, z.B. ein Si-IGBT. Das heißt, dass die Leistungshalbleiter 10, 20 aus unterschiedlichen Halbleiterarten gebildet sind, also voneinander verschiedene Bauteiltypen und/oder Materialien aufweisen können.

Der erste Leistungshalbleiter 10 ist in dieser Ausführung als SiC-MOSFET gebildet, kann aber auch als ein anderes, für die Anwendung geeignetes Halbleiterbauelement, z.B. als Si-MOSFET, JFET oder Kaskode, gebildet sein. Ebenso kann ein geeignetes anderes, bipolares Bauteil anstatt des IGBT (Leistungshalbleiter 20) verwendet werden.

Ziel der Erfindung ist es, ein möglichst schnelles Erkennen einer für den aktiven (eingeschalteten) Leistungshalbleiter 10 zu hohen Belastung (zu hoher Laststrom I_{high}) zu ermöglichen, um daraufhin im nächsten Schaltvorgang ein Umschalten auf den anderen Leistungshalbleiter 20 durchzuführen.

Hierfür wird in einer ersten Ausführung als Umschaltkriterium ein Grenzwert G des Stromgradienten di/dt für jeden Leistungshalbleiter (hier 10) vorgegeben, bei dessen Überschreiten auf den anderen Leistungshalbleiter 20 umgeschaltet wird. Außerdem wird ein erneutes Umschalten bereitgestellt, wenn die Belastung wieder unterhalb eines für den anderen Leistungshalbleiter (hier 20) vorgegebenen Grenzwerts G sinkt. Das Verfahren wird nachfolgend anhand Figuren 2, 3 und 4 beschrieben. Das Umschalten bei Überschreiten eines vorgegebenen Grenzwerts G erfolgt auf den Leistungshalbleiter 20, der die größere Halbleiterfläche bzw. die höhere Stromtragfähigkeit aufweist, also in der Regel auf ein Si-Bauteil wie den IGBT. Der Grenzwert G wird vorteilhaft in einer Versuchsreihe vorab ermittelt, wie in Figur 2 anhand von Kennlinien für einen MOSFET gezeigt. Hierfür wird eine Umschaltswelle S gewählt, welche einem vorgegebenen Laststrom I_{Last} entspricht. In der in Figur 2 gezeigten Ausführung wird als Umschaltswelle S der Laststrom $I_{\text{Last}2}$ gewählt, welcher z.B. bei 200A liegt. Dabei kann die Umschaltswelle S auch bei anderen Lastströmen liegen. Sie ist vom Fachmann vorzugeben.

Vorteilhaft wird die Umschaltswelle S etwas niedriger als der tatsächlich ermittelte Wert gewählt.

Das vorgeschlagene Verfahren der ersten Ausführung beruht auf der Auswertung eines Signals im Schaltverlauf des aktiven Leistungshalbleiters 10, 20 (nachfolgend auch als Schalter bezeichnet), welches von der elektrischen Belastung abhängt. In Figur 2 sind drei Diagramme gezeigt, welche Zeitsignale beim Einschalten des aktiven

Leistungshalbleiters (in dieser Ausführung des Leistungshalbleiters 10, der als MOSFET gebildet ist) aus Sicht des aktiven Leistungshalbleiters 10 zeigen. Gezeigt sind mehrere Kennlinien für unterschiedliche Drain-Source-Spannungen U_{DS} (oberstes Diagramm) und Lastströme I_{Last} (I_{Last1} bis I_{Last3}) und Drainströme I_D , I_{D1} bis I_{D3} , (mittleres Diagramm). Der Laststrom I_{Last1} bis I_{Last3} ist im Zeitbereich des Schaltvorgangs als konstant zu betrachten und deshalb im mittleren Diagramm jeweils als konstante, durchgehende Linie eingezeichnet. Der Drainstrom I_{D1} bis I_{D3} ist im Zeitbereich transient und im mittleren Diagramm jeweils als gestrichelte bzw. gepunktete Linie eingezeichnet. Im untersten Diagramm ist der Zeitverlauf des Stromgradienten di/dt (in A/ns) des Leistungshalbleiters 10 für unterschiedliche geschaltete Lastströme I_{Last} (die Ströme I_{Last1} bis I_{Last3} aus dem mittleren Diagramm) unter ansonsten gleichen Bedingungen dargestellt.

Im mittleren Diagramm ist zu sehen, dass der Drainstrom I_{D1} bis I_{D3} im aktiven Leistungshalbleiter 10 beim Einschaltvorgang transient über den zu schaltenden Laststrom I_{Last1} bis I_{Last3} steigt, was durch kapazitiven Umladestrom und Reverse-Recovery-Ladung des freilaufenden (nicht aktiven) Leistungshalbleiters zu begründen ist. Der anschließende Verlauf bis zum quasi-statischen Erreichen des Laststroms I_{Last1} bis I_{Last3} wird beim (hier gezeigten) SiC-MOSFET üblicherweise unter Oszillation des Drainstroms I_{D1} bis I_{D3} erreicht. Die Oszillation sowie der Gradient des Drainstromes I_{D1} bis I_{D3} , welcher an das Erreichen des Maximums anschließt, ist abhängig von den Parametern des Schaltvorgangs.

Bei dem vorgeschlagenen Verfahren gemäß der ersten, in Figuren 2 bis 4 dargestellten Ausführung wird für einen vorgegebenen Laststrom I_{Last1} bis I_{Last3} (Umschaltswelle S, in der gezeigten Ausführung I_{Last2}) ein Grenzwert G des zugehörigen Stromgradienten di/dt (Kurve im untersten Diagramm) festgelegt, ab dem im nächsten Schaltvorgang auf den Leistungshalbleiter 10, 20 der anderen Halbleiterart (in diesem Fall wäre dies Leistungshalbleiter 20, der als IGBT gebildet ist) umgeschaltet wird. Dieser Grenzwert G ist entweder ein Minimum di/dt_{min} oder ein Maximum di/dt_{max} , das in der di/dt Kurve für den Laststrom I_{Last2} von einem entsprechenden, z.B. im Treiber vorgesehenen, Komparator oder Bauteil zur Erfassung von Extremwerten gefunden wird.

In Figur 2 sind die Kurven beispielhaft für einen (SiC-)MOSFET als aktiven Leistungshalbleiter 10 dargestellt. Wenn beispielsweise der maximal zulässige Strom des Halbleiters 10 bei ca. $I_{\text{Last}} = 200\text{A}$ liegt (als Umschaltsschwelle S bei $I_{\text{Last}2}$ in Figuren 2, 3 und 4 bezeichnet), kann der Grenzwert G für di/dt aus dem untersten Diagramm herausgelesen werden. Dabei entspricht der Grenzwert G in der gezeigten Ausführung dem Wert des minimalen Stromgradienten di/dt_{min} , der beim Einschalten des aktiven Leistungshalbleiters 10 auftritt.

In Figur 3 ist in einem stark vergrößerten Zeitintervall gegenüber Figur 2 eine Ansicht eines möglichen Stromverlaufs des Drainstroms I_D und die Schaltschwelle S darstellt. Wenn z.B. vom Komparator (über das di/dt Kriterium) erkannt wurde, dass der Drainstrom I_D die Schaltschwelle S übersteigt, erfolgt im nächsten (Ein-)Schaltvorgang E ein Umschalten auf den anderen Leistungshalbleiter (in dieser Ausführung vom MOSFET auf den IGBT). Die Entscheidung, auf den anderen Leistungshalbleiter (hier 20) umzuschalten, erfolgt beim Einschaltvorgang E , wie in Figur 3 schematisch dargestellt.

In Figur 4 sind di/dt -Werte (in A/ns) für unterschiedliche Lastströme I_{Last} aufgetragen, wobei diese durch die Stromdichte in A/mm^2 (welche abhängig von der Halbleiterfläche ist) dargestellt ist. In diesem Diagramm wird für den betrachteten Laststrom (hier Laststrom $I_{\text{Last}2}$) die Umschaltsschwelle S (hier $I_{\text{Last}2} = 200\text{A}$) auf der X-Achse aufgetragen und das zugehörige di/dt auf der Y-Achse als Grenzwert G abgelesen. Die Umschaltsschwelle S ist in Figur 4 bei der Stromdichte von 2 A/mm^2 eingezeichnet, wobei der Laststrom basierend auf der Stromdichte und der Kenntnis der vorhandenen Halbleiterfläche berechnet werden kann und beispielsweise bei 2 A/mm^2 200A beträgt. Das in Figur 4 gezeigte Diagramm ist eine andere Darstellung und Möglichkeit, den Grenzwert G zu bestimmen.

Es ist anzumerken, dass für jeden Leistungshalbleiter 10 und 20 ein eigener Grenzwert G zu bestimmen ist, ab dem das Umschalten auf den anderen Leistungshalbleiter 10 und 20 erfolgen muss. Da das Prinzip für beide Leistungshalbleiter 10 und 20 dasselbe ist, wird hier lediglich das Umschalten bei Überschreiten des Grenzwerts G für den MOSFET beschrieben.

Wenn im Betrieb der Grenzwert G überschritten (im Falle des SiC-Bauteils) wird, erfolgt in dem nächsten (Ein-)Schaltvorgang ein Umschalten auf den anderen Leistungshalbleiter 20. In der gezeigten Ausführung liegt der Grenzwert G bei einer Schaltschwelle S von etwa 200 A etwa bei -10 A/ns , wie aus Figur 4 erkennbar ist.

In der gezeigten ersten Ausführung bedeutet der Begriff Überschreiten in Bezug auf den Stromgradient, dass der absolute Stromgradient $\text{Abs}(di/dt)$ größer wird, also hier mehr als $+10 \text{ A/ns}$ beträgt. Umgekehrt wird bei erneutem Unterschreiten des Grenzwerts G (basierend auf den für den dann aktiven Leistungshalbleiter 20 gültigen Diagrammen) wiederum auf den anderen Leistungshalbleiter 10 umgeschaltet. In der gezeigten Ausführung bedeutet der Begriff Unterschreiten, dass der absolute Stromgradient $\text{Abs}(di/dt)$ kleiner wird.

Durch den festgelegten Grenzwert G muss keine aufwändige zeitliche Auflösung des Signals erfolgen, da die Erkennung eines Über- bzw. Unterschreitens des festgelegten Grenzwerts G durch einen analogen Komparator erfolgen kann. Bei Auslösen des Komparators durch den im aktiven Leistungshalbleiter 10 anliegenden Drain-Strom I_{D1} bis I_{D3} bzw. dessen Gradienten di/dt erfolgt das Umschalten E auf den anderen Leistungshalbleiter 10, 20 im nächsten (Ein-)Schaltvorgang, wie in Figur 3 schematisch angedeutet.

Bei dem Verfahren kann der Effekt nutzbar gemacht werden, dass sowohl der Wert des negativen als auch der des positiven Stromgradienten di/dt monoton von der Stromstärke abhängt, wie in Figur 4 dargestellt. Hier sind pro Schaltvorgang in Abhängigkeit des Schaltstroms ausgewertete Parameter des Stromgradienten di/dt gezeigt. Es ist zu sehen, dass sowohl das Maximum als auch das Minimum des Stromgradienten $di/dt_{\min}$, $di/dt_{\max}$ monoton mit ansteigendem Schaltstrom zunehmen. Wird im Schaltvorgang das Minimum des Stromgradienten di/dt gegen den ausgewählten Grenzwert G verglichen, so dient das Ergebnis als Entscheidungslogik für den Komparator, welche Halbleiterart (Leistungshalbleiter 10 oder 20) im darauffolgenden Schaltvorgang verwendet werden soll.

Prinzipiell eignen sich demnach beide Werte für eine Auswertung. Da die Leistungshalbleiter 10, 20 beider Halbleiterarten auf denselben Freilaufpfad zugreifen, ist zu erwarten, dass sich das di/dt -Limit nicht systematisch unterscheidet. Aufgrund unterschiedlicher Einschaltgeschwindigkeiten (einlaufendes di/dt in den Nulldurchgang) kann sich der Kommutierungsvorgang der Diode der Leistungshalbleiter 10, 20 dennoch unterscheiden. Somit ist es sinnvoll, zwei Schwellwerte als Grenzwerte G zu implementieren. Der erste Schwellwert geht auf die Halbleiterart, die für niedrige Stromstärke ausgelegt ist (Wide Bandgap, geringe Chipfläche), hier den SiC-MOSFET 10, der zweite auf die Halbleiterart, die für hohe Stromstärke ausgelegt ist (Si, hohe Chipfläche), hier den Si-IGBT 20.

Ein Vorteil dieser Methode ist, dass die Entscheidungslogik auch direkt in der Gate-Treiber Einheit T vorgenommen werden kann, z.B. durch Verwenden eines Komparators, und somit die Entscheidungsschleife sehr schnell realisiert werden kann.

Einer solcher Umsetzung geht einher, dass die Entscheidung für jeden topologischen Schalter 100 (HS oder LS) einzeln getroffen wird. Ein priorisiertes Entscheidungssignal von der übergeordneten Regelung (PWM-Erzeugung) kann aber zusätzlich implementiert werden.

Wie bereits ausgeführt, wird gemäß der ersten Ausführung der Stromgradient di/dt des Reverse Recovery der freilaufenden Diode beim Einschalten des aktiven Leistungshalbleiters 10, 20 betrachtet. Der Stromgradient di/dt hängt von Parametern des Schaltvorganges ab. Dazu zählen unter anderem die Temperatur des freilaufenden (nicht aktiven) Leistungshalbleiters 10, 20, die im System eingestellte Totzeit und vor allem der geschaltete Laststrom I_{Last} (I_{Last1} , I_{Last2} , I_{Last3}).

Gemäß der ersten Ausführung wird ein möglichst schnelles Erkennen einer für den aktiven (eingeschalteten) Leistungshalbleiter 10 zu hohen Belastung (zu hoher Laststrom I_{high}) ermöglicht, so dass daraufhin im nächsten Schaltvorgang ein Umschalten auf den anderen Leistungshalbleiter 20 durchgeführt werden kann.

In einer weiteren, in Figuren 5 bis 7 dargestellten Ausführung wird ein Schwellwert S für einen Drainstrom I_D in einem aktiven Leistungshalbleiter (hier als MOSFET gebildeter Leistungshalbleiter 10) vorgegeben, bei dessen Überschreiten auf den anderen Leistungshalbleiter (hier als IGBT gebildeter Leistungshalbleiter 20) umgeschaltet wird. Außerdem wird ein erneutes Umschalten bereitgestellt, wenn die Belastung wieder unterhalb einer für den dann aktiven Leistungshalbleiter 20 vorgegebenen Schwellwert S sinkt. Das Umschalten Sw zwischen den Leistungshalbleitern 10, 20 erfolgt also sowohl bei Überschreiten als auch bei Unterschreiten des Schwellwerts S und je nach aktuell aktivem (eingeschaltetem) Leistungshalbleiter 10 oder 20. Das Verfahren wird nachfolgend anhand Figuren 5 bis 7 beschrieben. Das Umschalten bei Überschreiten des vorgegebenen Schwellwerts S erfolgt auf den Leistungshalbleiter 20, der die größere Halbleiterfläche bzw. die höhere Stromtragfähigkeit aufweist, also in der Regel auf ein Si-Bauteil wie den IGBT. Ein Umschalten bei Unterschreiten des Schwellwerts S erfolgt in der Regel vom (dann aktiven) IGBT auf den MOSFET.

Das vorgeschlagene Verfahren beruht auf der Auswertung eines Signals im Schaltverlauf des aktiven Leistungshalbleiters 10, 20 (nachfolgend auch als Schalter bezeichnet), welches von der elektrischen Belastung abhängt. Bei dem vorgeschlagenen Verfahren wird die Schaltverzugszeit oder Verzugszeit t_v (S) bei einer vorgegebenen Schaltschwelle S , welche in der gezeigten Ausführung z.B. bei Laststrom $I_{Last}=200A$ liegt, des aktiven Leistungshalbleiters 10 oder 20 betrachtet, also die Zeit t zwischen dem Umschalten der Steuerspannung (Ein- oder Aus-Schaltsignal G_T des Treibers T zum Zeitpunkt $t=0$) bis zum Erreichen eines ausgewählten Zustandes (vorgegebene Spannung U_{DS} als U_{ref}) am aktiven Leistungshalbleiter 10 oder 20 (zum Zeitpunkt t_1). Die Verzugszeit t_v (S) wird vorteilhaft in einer Versuchsreihe vorab ermittelt, wie in Figur 5 gezeigt.

In Figur 5 sind drei Diagramme gezeigt, welche Zeitsignale mehrerer Schaltvorgänge beim Ausschalten (Schaltsignal G_T des Treibers T) des aktiven Leistungshalbleiters (in dieser Ausführung des Leistungshalbleiters 10) aus Sicht des aktiven Leistungshalbleiters 10 mit unterschiedlichem Schaltstrom unter ansonsten identischen Bedingungen zeigen. Gezeigt sind mehrere Kennlinien für unterschiedliche Gate-Spannungen U_{GS} (oberstes Diagramm) und Drainströme I_D (I_{D1} , I_{D2} , I_{D3}) bei unterschiedlichen

Lastströmen I_{Last} ($I_{\text{Last}1, 2, 3}$, mittleres Diagramm). Der Laststrom $I_{\text{Last}1}$ bis $I_{\text{Last}3}$ ist im Zeitbereich des Schaltvorgangs als konstant zu betrachten und deshalb im mittleren Diagramm jeweils als konstante, durchgehende Linie eingezeichnet. Der Drainstrom $I_{\text{D}1}$ bis $I_{\text{D}3}$ ist im Zeitbereich transient und im mittleren Diagramm jeweils als gestrichelte bzw. gepunktete Linie eingezeichnet. Im untersten Diagramm ist der Zeitverlauf der Drain-Source-Spannung U_{DS} (in V) des aktiven Leistungshalbleiters 10 für die unterschiedlichen geschalteten Lastströme $I_{\text{Last}1, 2, 3}$ unter ansonsten gleichen Bedingungen dargestellt.

Zum Zeitnullpunkt $t=0$ startet der Schaltvorgang (Schaltsignal bzw. Steuersignal G_{T}). Aus den Diagrammen ist offensichtlich, dass die Verzugszeit t_{v} zwischen dem Start des Schaltvorganges ($t=0$) und dem Erreichen und Überschreiten einer vorgegebenen Grenze von U_{ref} (zum Zeitpunkt t_1) durch die Drain-Source-Spannung U_{DS} deutlich vom geschalteten Laststrom $I_{\text{Last}1, 2, 3}$ abhängt. Somit kann für jeden geschalteten Laststrom $I_{\text{Last}1, 2, 3}$, welcher durch die Schaltschwelle S (Laststrom für den gewählten Drainstrom I_{D} im mittleren Diagramm) definiert wird, eine individuelle Verzugszeit $t_{\text{v}}(S)$ bestimmt werden. Mindestens ab deren Erreichen (also auch zu einem späteren Zeitpunkt) wird im nächsten Einschaltvorgang auf den Leistungshalbleiter der anderen Halbleiterart (in diesem Fall wäre dies Leistungshalbleiter 20) umgeschaltet.

Der in Figur 6 eingezeichnete Schwellwert S ist vom Fachmann vorzugeben. Der Wert der Referenzspannung U_{Ref} (im untersten Diagramm in Figur 5 beispielhaft eingezeichnet), welcher als Kriterium zur Auswertung der Verzugszeit t_{v} bei einem vorgegebenen Schwellwert S für den Laststrom dient, wird ebenfalls vom Fachmann vorgegeben. U_{Ref} sollte höher als die höchste zu erwartende Durchlassspannung des aktiven Schalters (Leistungshalbleiter 10, 20) gewählt werden. Typische Werte liegen bei 10V bis 15V, können aber je nach Anwendung und zu schaltendem Leistungshalbleiter 10 oder 20 variieren. Vorteilhaft werden Spannungswerte gewählt, die sowieso schon im System der Anwendung vorhanden und vorteilhaft überwacht sind, da dieses Vorgehen den Hardwareaufwand minimiert.

In Figur 5 sind die Kurven beispielhaft für einen SiC-MOSFET als aktiven Leistungshalbleiter 10 dargestellt. Wenn beispielsweise der maximale Strom, den der

Leistungshalbleiter 10 tragen soll, bei 200A liegt (Schwellwert S), kann für einen gegebenen Wert von U_{Ref} der Zeitpunkt t_1 des Überschreitens von U_{Ref} durch U_{DS} aus dem untersten Diagramm herausgelesen werden (beide Werte sind in den Diagrammen mit „X“ gekennzeichnet). Die Verzugszeit t_v , nach welcher von dem einen auf den anderen Leistungshalbleiter 10, 20 umgeschaltet wird, ist damit das Zeitintervall zwischen $t=0$ und t_1 der Kurve, die zum Schwellwert S (dem gewählten Laststrom) gehört. Somit kann die Gate-Treiber Einheit T je Laststrom das Umschalten Sw nach Auswertung der zugehörigen Verzugszeit t_v durchführen.

Vorteilhaft bei der gezeigten Ausführung ist, dass das Erkennen des Überschreitens des maximal erlaubten Stroms I_{high} (und damit ein Überschreiten der Verzugszeit t_v) und die Entscheidung, auf den anderen Leistungshalbleiter (hier 20) umzuschalten, beim Ausschaltvorgang A erfolgt, wie in Figur 6 schematisch dargestellt. Somit verstreicht bis zum nächsten Einschaltvorgang eine minimale Zeit.

Die Verzugszeit t_v kann ebenso beim Einschaltvorgang ausgewertet werden, wobei derselbe Spannungswert U_{Ref} verwendet werden kann wie beim Ausschalten. Die Verzugszeit t_v zwischen Beginn des Schaltvorganges ($t=0$) und dem Unterschreiten der Referenzschwelle, welche z.B. $U_{Ref} = 10V$ bis $U_{Ref} = 15V$ ist, ist auch beim Einschalten abhängig vom Schaltstrom (Laststrom).

Die Auswertung der Verzugszeit t_v (Y-Achse) in Abhängigkeit des geschalteten Stroms (Stromstärke in A/mm², X-Achse) ist im in Figur 6 dargestellten Diagramm aufgenommen. Das Vorzeichen der Abhängigkeit unterscheidet sich zwischen Einschalten EIN und Ausschalten AUS. Für beide gilt jedoch ein monotoner Zusammenhang, sodass ein Schwellwert definiert werden kann, welcher als Schaltschwelle S zwischen den Leistungshalbleitern 10, 20 unterschiedlicher Halbleiterart dient. Diese ist in Figur 6 bei der Stromdichte von 2 A/mm² eingezeichnet, wobei der Laststrom basierend auf der Stromdichte und der Kenntnis der vorhandenen Halbleiterfläche berechnet werden kann und beispielsweise bei 2 A/mm² (200A) beträgt. Vorteilhaft wird die Schaltschwelle S etwas geringer als der tatsächlich ermittelte Wert gewählt. Das in Figur 6 gezeigte Diagramm ist eine andere Darstellung und Möglichkeit, die Verzugszeit t_v zu bestimmen.

Wie bereits ausgeführt, wird in einer bevorzugten Ausführung die Schaltverzugszeit t_v betrachtet, um eine Entscheidung zum Umschalten von einem Leistungshalbleiter 10 auf den anderen Leistungshalbleiter 20 zu treffen. Die Schaltverzugszeit t_v ist also in einer Ausführung die Zeit ab dem Ausschaltsignal G_T des Treibers T (zum Zeitpunkt $t=0$) bis zum Zeitpunkt t_1 der Überschreitung einer vorgegebenen Referenzspannung U_{Ref} beim Ausschalten des aktiven Leistungshalbleiters 10, 20. Die Schaltverzugszeit t_v ist in einer weiteren Ausführung die Zeit ab dem Einschaltsignal G_T des Treibers T (zum Zeitpunkt $t=0$) bis zum Zeitpunkt t_1 der Unterschreitung einer vorgegebenen Referenzspannung U_{Ref} beim Einschalten des aktiven Leistungshalbleiters 10, 20.

Gemäß dieser Ausführung wird ein möglichst schnelles Erkennen einer für den aktiven Leistungshalbleiter 10 zu hohen Belastung (zu hoher Laststrom I_{high}) zu ermöglicht, so dass daraufhin (im nächsten Einschaltvorgang) ein Umschalten Sw auf den anderen Leistungshalbleiter 20 durchgeführt werden kann.

Wie auch bei der Methode der ersten Ausführung ist ein Vorteil der Methode gemäß der zweiten Ausführung, dass die Entscheidungslogik auch direkt in der Gate-Treiber Einheit T vorgenommen werden kann und somit die Entscheidungsschleife sehr schnell realisiert werden kann.

Wie auch bei der Methode der ersten Ausführung geht einer solcher Umsetzung einher, dass die Entscheidung für jeden topologischen Schalter 100 (HS oder LS) einzeln getroffen wird. Ein priorisiertes Entscheidungssignal von der übergeordneten Regelung (PWM-Erzeugung) kann aber zusätzlich implementiert werden.

Das Verfahren, wie beschrieben, wird bevorzugt als ein Computerprogramm mit Software implementiert, das alle Schritte des Verfahrens durchführt, wenn es auf einem Computer, wie etwa einer Steuereinheit eines Kraftfahrzeugs, ausgeführt wird.

Ein Leistungselektronikmodul (Elektronikmodul) im Rahmen dieser Erfindung dient zum Betreiben eines Elektroantriebs eines Fahrzeugs, insbesondere eines Elektrofahrzeugs und/oder eines Hybridfahrzeugs, und/oder elektrifizierter Achsen. Der

Elektroantrieb weist einen dreiphasigen Elektromotor und einen Akkumulator auf, wobei das Leistungselektronikmodul mit beiden verbunden ist, um vom Akkumulator eingehenden Gleichstrom in für den Elektromotor verwendbaren Wechselstrom mittels des Inverters zu erzeugen, um den Elektromotor damit anzutreiben. Das Elektronikmodul umfasst einen DC/AC-Wechselrichter (Engl.: Inverter). Es kann außerdem einen AC/DC-Gleichrichter (Engl.: Rectifier), einen DC/DC-Wandler (Engl.: DC/DC Converter), Transformator (Engl.: Transformer) und/oder einen anderen elektrischen Wandler oder ein Teil eines solchen Wandlers umfassen oder ein Teil hiervon sein. Insbesondere dient das Elektronikmodul zum Bestromen einer E-Maschine, beispielsweise eines Elektromotors und/oder eines Generators. Ein DC/AC-Wechselrichter dient vorzugsweise dazu, aus einem mittels einer DC-Spannung einer Energiequelle, etwa einer Batterie/einem Akkumulator, erzeugten Gleichstrom einen mehrphasigen Wechselstrom zu erzeugen.

Inverter 400 für Elektroantriebe von Kraftfahrzeugen 300, insbesondere PKW und NKW, sowie Bussen, sind für den Hochvoltbereich ausgelegt und sind insbesondere in einer Sperrspannungsklasse von ab ca. 650 Volt ausgelegt. Der Inverter wird vorteilhaft in einer Leistungselektronik zum Betrieb eines dreiphasigen Elektromotors eines Fahrzeugs verwendet und ist mit einer als Treiber dienenden elektronischen Steuereinheit 200, kurz ECU, signaltechnisch verbunden. Die ECU dient dazu, den Inverter und den Elektromotor anzusteuern und zu regeln.

Anwendung findet die beschriebene Schaltungsanordnung beispielsweise in Invertern 400, die in Kraftfahrzeugen 300 verbaut sind, wie in Figur 8 gezeigt. Die Steuereinheit 200 kann dabei Teil des Inverters 400 sein oder damit in Signalverbindung stehen. Das Kraftfahrzeug 300 kann insbesondere eine elektrisch angetriebene Achse aufweisen. Das Kraftfahrzeug 300 kann grundsätzlich als rein verbrennungsmotorisches Kraftfahrzeug, als Hybrid-Kraftfahrzeug oder als Elektrofahrzeug ausgebildet sein.

Bezugszeichenliste

100	topologischer Halbleiterschalter
10, 20	Leistungshalbleiter
G	Grenzwert
S	Umschaltswelle
U_{ref}	Referenzspannung
A	Ausschaltvorgang
Sw	Umschalten auf den anderen Leistungshalbleiter
200	Steuereinheit
T	Gate-Treiber Einheit
300	Kraftfahrzeug
400	Inverter

Patentansprüche

1. Verfahren zur Ansteuerung einer Schaltungsanordnung für Leistungshalbleiter (10, 20) eines Inverters (400) mit mindestens einer Phase, aufweisend jeweils einen Highside Schalter und einen Lowside Schalter, von denen jeder mindestens zwei zueinander parallel geschaltete Leistungshalbleiter (10, 20) aufweist, wobei die Leistungshalbleiter (10, 20) aus unterschiedlichen Halbleiterarten gebildet sind und in einem Schaltvorgang jeweils einer als aktiver Leistungshalbleiter (10, 20) und der andere als nicht aktiver Leistungshalbleiter (10, 20) wirkt, und wobei

Fall A) in einem Vorabschritt für jeden der Leistungshalbleiter (10, 20) ein Grenzwert (G) für einen vorgegebenen Laststrom (I_{Last}) aus einem Wert eines Stromgradienten (di/dt) bei Einsetzen eines Reverse-Recovery Vorgangs der Freilaufdiode des aktiven Leistungshalbleiters (10, 20) ermittelt wird, und

wobei im Betrieb im Falle eines Überschreitens oder eines Unterschreitens, je nachdem, welcher Leistungshalbleiter (10, 20) gerade aktiv ist, dieses Grenzwerts (G) im Einschaltvorgang des aktiven ersten Leistungshalbleiters (10, 20) ein Umschalten auf den nicht aktiven Leistungshalbleiter (10, 20) im nächsten Schaltvorgang erfolgt, oder wobei

Fall B) in einem Vorabschritt eine Verzugszeit (t_v) zu einer vorgegebenen Schaltschwelle (S) ermittelt wird, die ab dem Zeitpunkt ($t=0$) eines Schaltsignals (G_T) des Treibers (T) bis zum Zeitpunkt (t_1) eines Über- oder Unterschreitens, je nachdem, ob ein Einschalt- oder ein Ausschaltvorgang stattfindet, einer vorgegebenen Referenzspannung (U_{Ref}) durch die zugehörige Drain-Source-Spannung (U_{DS}) definiert ist, und

wobei im Betrieb ein Umschalten auf den nicht aktiven Leistungshalbleiter (10, 20) mindestens nach einem Ablauf der im Vorabschritt ermittelten Verzugszeit (t_v) nach dem Einschalten oder nach dem Ausschalten des aktiven Leistungshalbleiters (10, 20) im nächsten Einschaltvorgang erfolgt.

2. Verfahren nach Anspruch 1, wobei im Fall A) der Grenzwert (G) ein Minimum (di/dt_{min}) oder ein Maximum (di/dt_{max}) des zum vorgegebenen Laststrom (I_{Last}) zugehörigen Stromgradienten (di/dt) ist.

3. Verfahren nach Anspruch 1, wobei im Fall B) die Höhe der Referenzspannung (U_{Ref}) derart gewählt wird, dass sie einer bereits im System vorhandenen Spannung entspricht.
4. Verfahren nach einem der vorhergehenden Ansprüche, wobei ein priorisiertes Entscheidungssignal von einer übergeordneten Regelung zusätzlich implementiert ist, welche das Umschalten verhindern kann.
5. Computerprogramm mit Software zum Durchführen aller Schritte des Verfahrens nach einem der vorhergehenden Ansprüche, wenn es auf einem Computer ausgeführt wird.
6. Schaltungsanordnung, die Teil eines Inverters (400) eines Elektronikmoduls zur Ansteuerung des Elektroantriebs eines mit einem elektrischen Antrieb ausgestatteten Fahrzeugs ist, aufweisend jeweils einen Highside Schalter und einen Lowside Schalter, von denen jeder mindestens zwei zueinander parallel geschaltete Leistungshalbleiter (10, 20) aufweist, wobei die Leistungshalbleiter (10, 20) aus unterschiedlichen Halbleiterarten gebildet sind, sowie mindestens einen Komparator und eine als Steuereinheit (200) gebildete Gate-Treiber Einheit (T), und wobei die Schaltungsanordnung durch das Verfahren nach einem der Ansprüche 1 bis 4 angesteuert wird.
7. Schaltungsanordnung nach Anspruch 6, wobei einer der Leistungshalbleiter (10) als SiC-MOSFET, und der andere Leistungshalbleiter (20) Si-IGBT gebildet ist.
8. Elektroantrieb eines Kraftfahrzeugs (300), aufweisend ein Elektronikmodul zur Ansteuerung des Elektroantriebs, das einen Inverter (400) mit einer Schaltungsanordnung nach Anspruch 6 oder 7 aufweist.
9. Kraftfahrzeug (300), aufweisend einen Elektroantrieb nach Anspruch 8.

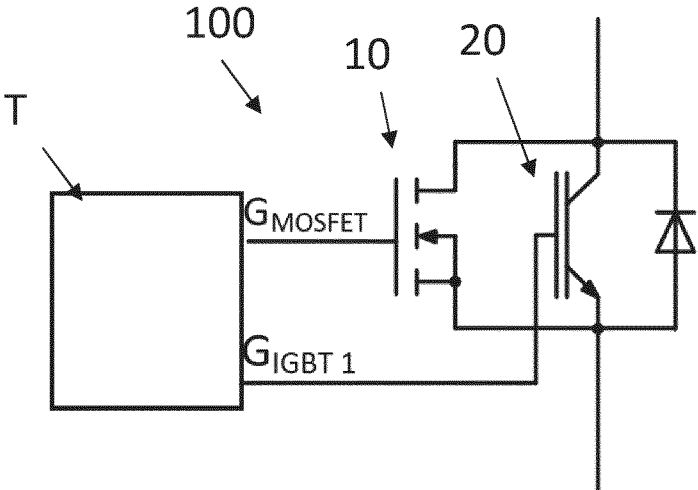


Fig. 1

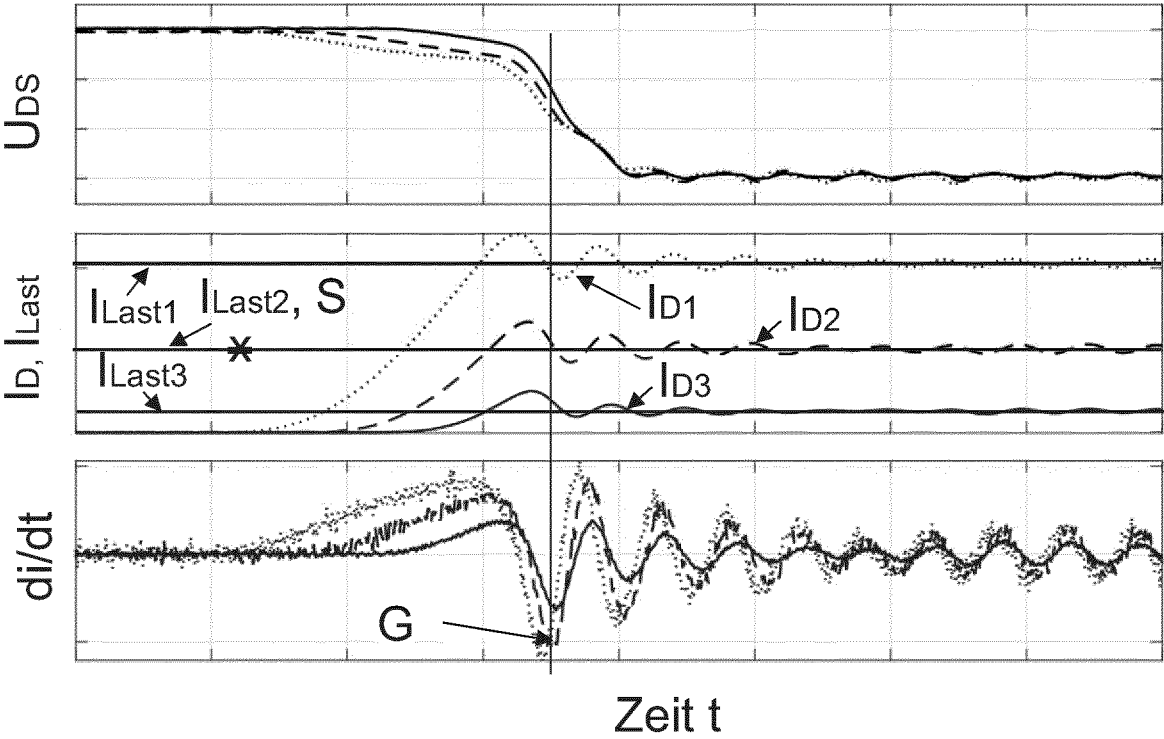


Fig. 2

2/4

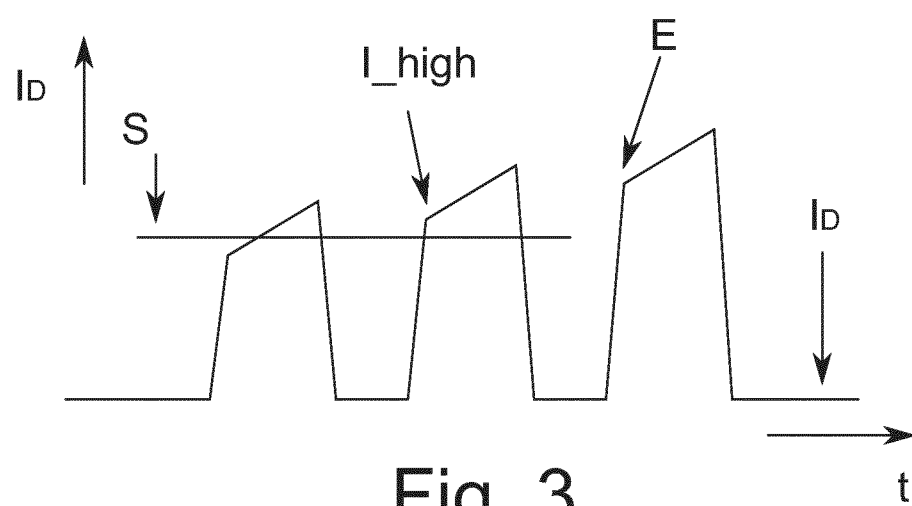


Fig. 3

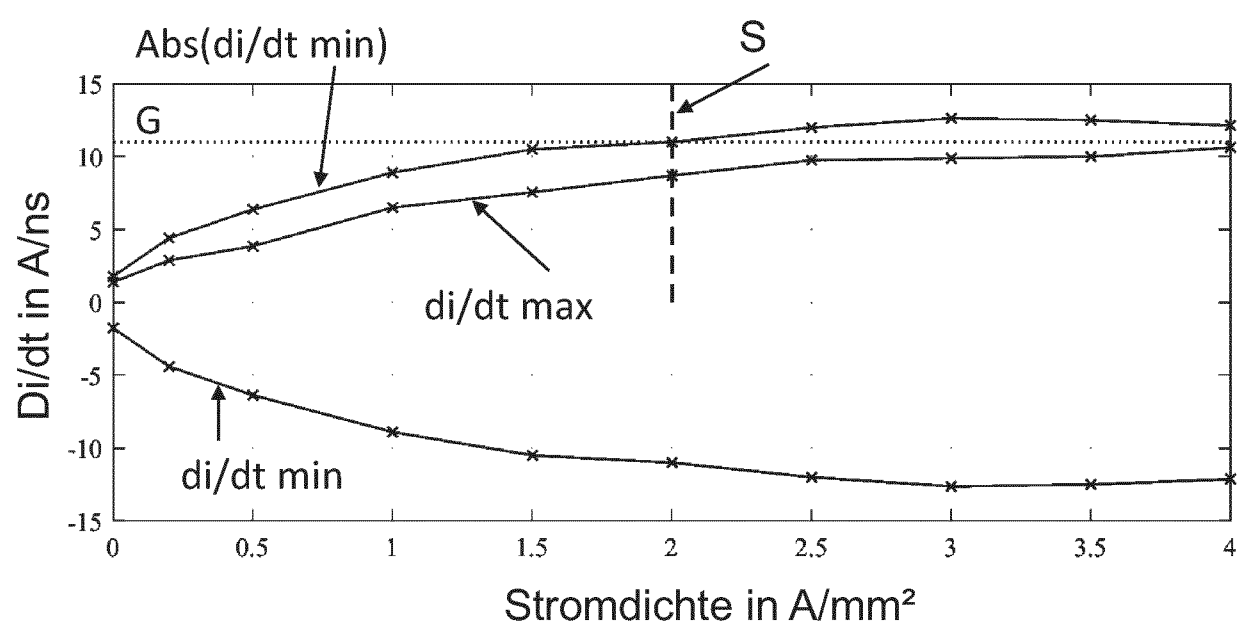


Fig. 4

3/4

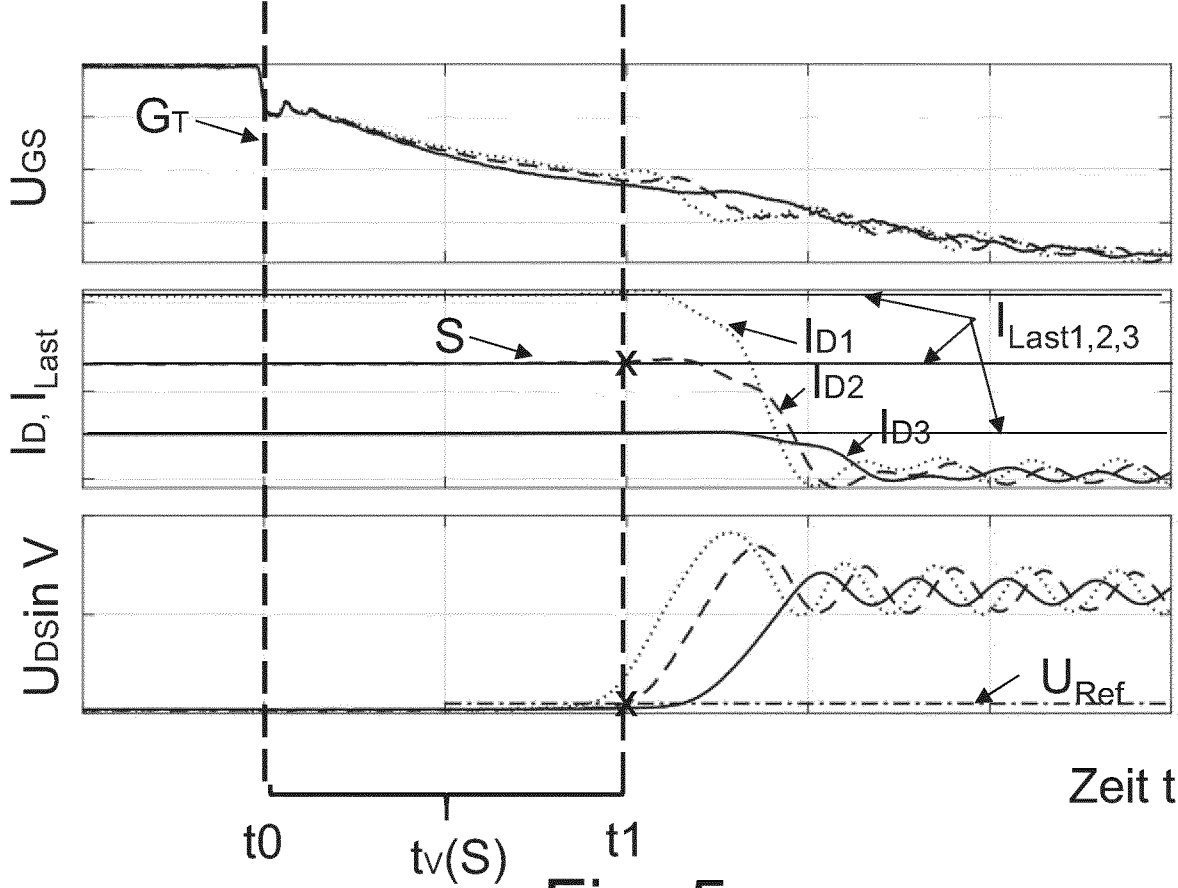


Fig. 5

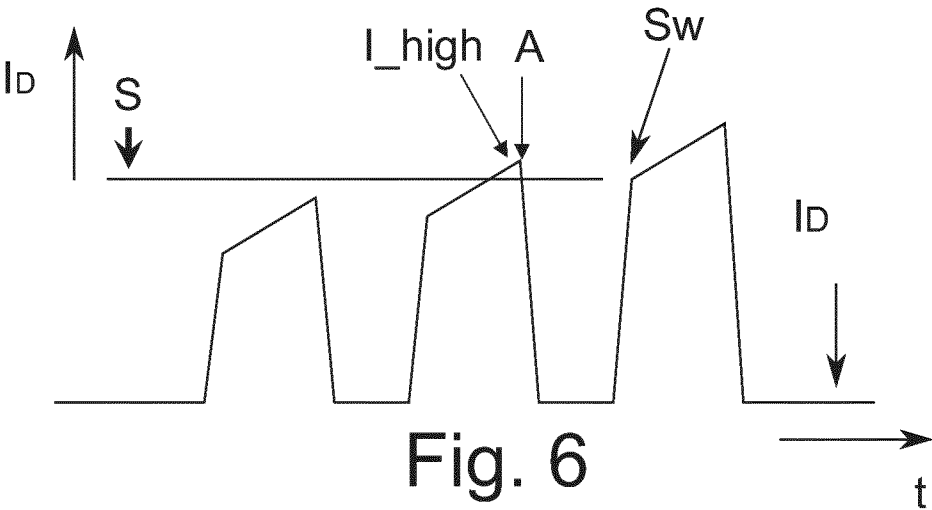


Fig. 6

4/4

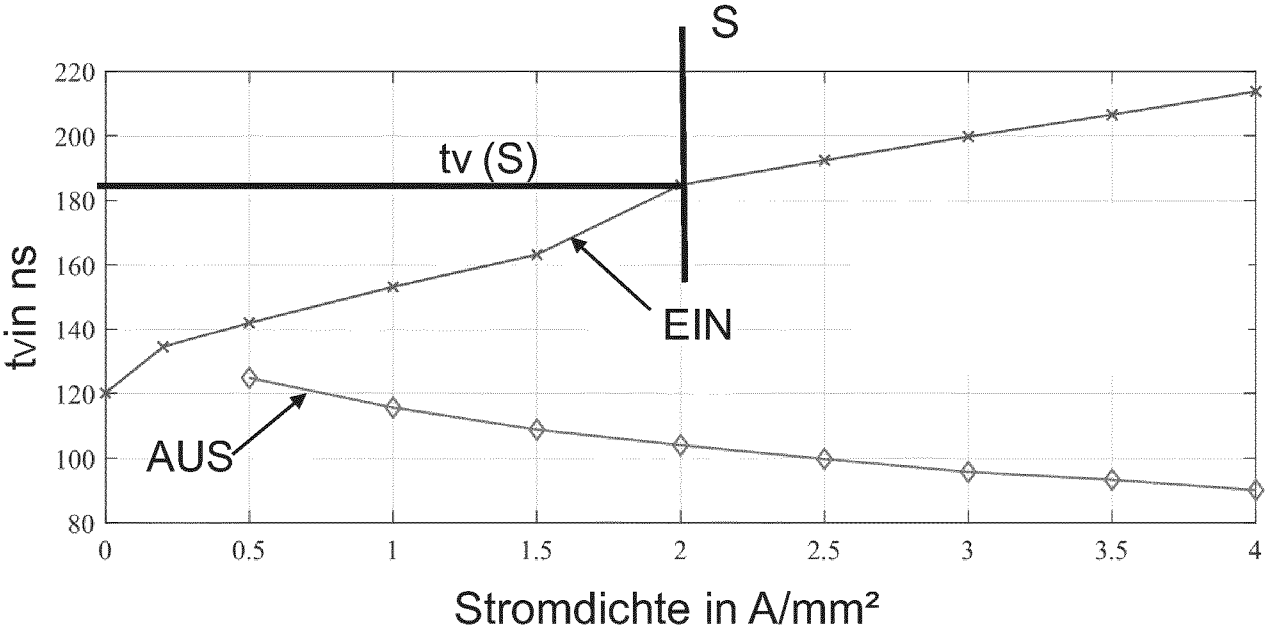


Fig. 7

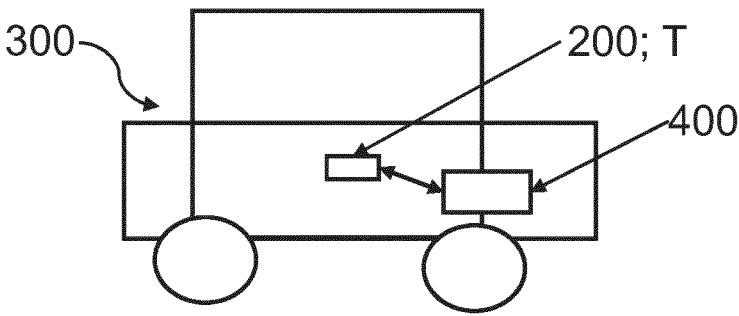


Fig. 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/EP2024/064319

A. CLASSIFICATION OF SUBJECT MATTER**H03K 17/567**(2006.01)i; **H03K 17/12**(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 102021207311 A1 (ZAHNRADFABRIK FRIEDRICHSHAFEN [DE]) 12 January 2023 (2023-01-12) paragraphs [0001] - [0020]	1-9

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

21 August 2024

Date of mailing of the international search report

05 September 2024

Name and mailing address of the ISA/EP

European Patent Office
p.b. 5818, Patentlaan 2, 2280 HV Rijswijk
Netherlands (Kingdom of the)

Telephone No. (+31-70)340-2040

Facsimile No. (+31-70)340-3016

Authorized officer

Simon, Volker

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/EP2024/064319

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
DE	102021207311	A1	12 January 2023	CN	117652099	A	05 March 2024
				DE	102021207311	A1	12 January 2023
				WO	2023285377	A1	19 January 2023

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. H03K17/567
ADD. H03K17/12

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
H03K

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)
EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 10 2021 207311 A1 (ZAHNRADFABRIK FRIEDRICHSHAFEN [DE]) 12. Januar 2023 (2023-01-12) Absätze [0001] - [0020] -----	1 - 9

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen ☒ Siehe Anhang Patentfamilie

- * Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
- "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung:: die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung:: die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche 21. August 2024	Absendedatum des internationalen Recherchenberichts 05/09/2024
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter Simon, Volker

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

PCT/EP2024/064319

Formblatt PCT/ISA/210 (Anhang Patentfamilie) (April 2005)