

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年11月14日(14.11.2024)



(10) 国際公開番号

WO 2024/232138 A1

(51) 国際特許分類:

H01L 29/78 (2006.01) H01L 29/861 (2006.01)
H01L 21/336 (2006.01) H01L 29/868 (2006.01)
H01L 29/739 (2006.01)

(21) 国際出願番号: PCT/JP2024/005259

(22) 国際出願日: 2024年2月15日(15.02.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

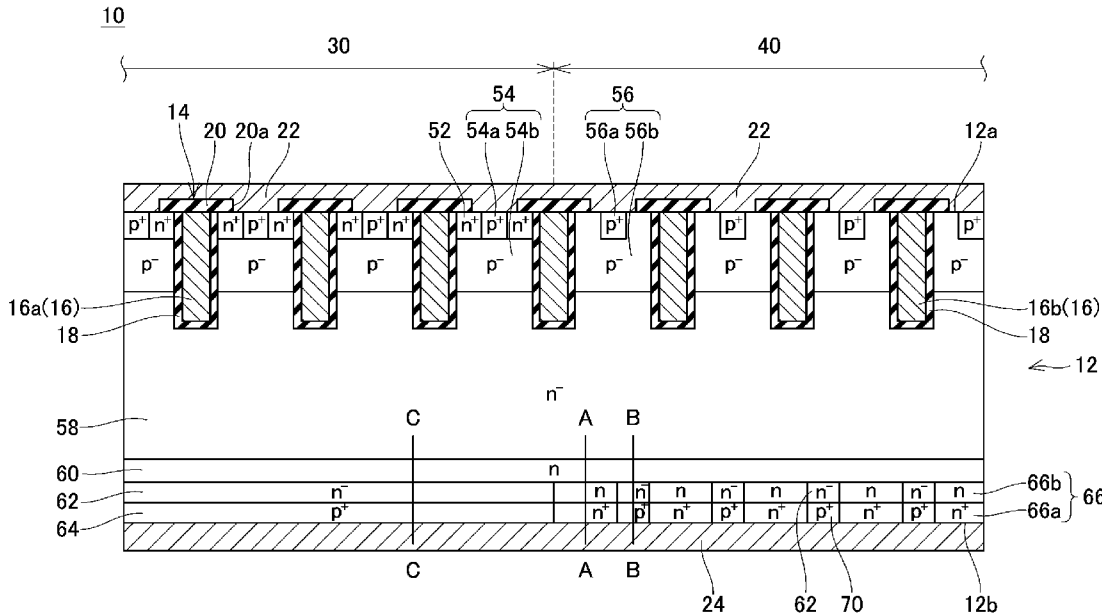
(30) 優先権データ:
特願 2023-078489 2023年5月11日(11.05.2023) JP

(71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).

(72) 発明者: 杉浦 寛人(SUGIURA Hiroto); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 杉村 温(SUGIMURA Atsushi); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 宮田 征典(MIYATA Masanori); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP). 住友 正清(SUMITOMO Masakiyo); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING SAME

(54) 発明の名称: 半導体装置とその製造方法



(57) Abstract: The present invention suppresses a surge voltage while reducing recovery loss in an RC-IGBT. This semiconductor device comprises: an n-type field stop region distributed across an IGBT region and a diode region; a p-type collector region disposed under the field stop region in the IGBT region; a plurality of n-type cathode regions disposed under the field stop region in the diode region; and a plurality of p-type surge suppression regions disposed under the field stop region in the diode region. Each cathode region includes a first cathode

(74) 代理人: 弁理士法人 快友国際特許事務所
(KAI-U PATENT LAW FIRM); 〒4516009 愛知
県名古屋市西区牛島町 6 番 1 号 名古屋ル
ーセントタワー 9 階 Aichi (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

region that is in contact with the lower electrode and has an n-type impurity concentration of $1 \times 10^{19} \text{ cm}^{-3}$ or more, and a second cathode region that is disposed between the first cathode region and the field stop region and has an activation rate of n-type impurities of 85% or less.

(57) 要約: R C - I G B T において、リカバリ損失を低減しながら、サージ電圧を抑制する。半導体装置であって、I G B T 領域とダイオード領域に跨って分布している n 型のフィールドストップ領域と、前記 I G B T 領域内で前記フィールドストップ領域の下側に配置されている p 型のコレクタ領域と、前記ダイオード領域内で前記フィールドストップ領域の下側に配置されている複数の n 型のカソード領域と、前記ダイオード領域内で前記フィールドストップ領域の下側に配置されている複数の p 型のサージ抑制領域、を有する。前記各カソード領域が、前記下部電極に接しているとともに $1 \times 10^{19} \text{ cm}^{-3}$ 以上の n 型不純物濃度を有する第 1 カソード領域と、前記第 1 カソード領域と前記フィールドストップ領域の間に配置されているとともに n 型不純物の活性化率が 85% 以下である第 2 カソード領域、を有する。

明 細 書

発明の名称：半導体装置とその製造方法

技術分野

[0001] (関連出願の相互参照)

本出願は、2023年5月11日に出願された日本特許出願特願2023-078489の関連出願であり、この日本特許出願に基づく優先権を主張するものであり、この日本特許出願に記載された全ての内容を、本明細書を構成するものとして援用する。

[0002] 本明細書に開示の技術は、半導体装置とその製造方法に関する。

[0003] 日本特許特開2015-211149号公報（以下、特許文献1という）には、絶縁ゲートバイポーラトランジスタとダイオードを有する半導体装置の製造方法が開示されている。以下では、絶縁ゲートバイポーラトランジスタをIGBT（すなわち、Insulated Gate Bipolar Transistor）という場合がある。また、以下では、IGBTとダイオードを有する半導体装置を、RC-IGBTという場合がある。特許文献1の製造方法では、n型不純物のイオン注入によってn型のカソード領域を形成する。次に、半導体基板にヘリウムイオンを照射することによって、カソード領域内に結晶欠陥を形成する。カソード領域内に結晶欠陥を形成することで、IGBTがターンオンするときにスナップバックを抑制できる。

発明の概要

[0004] ダイオードに対する印加電圧が順電圧から逆電圧に切り換わると、ダイオードの内部に存在するホールがアノード電極に排出される。これによって、ダイオードに逆方向にリカバリ電流が流れる。特許文献1のRC-IGBTでは、カソード領域内の結晶欠陥が再結合中心として機能する。このため、リカバリ動作時にホールが結晶欠陥において再結合により消滅し、リカバリ電流が早期に減衰する。これにより、ダイオードのリカバリ損失が低減される。

- [0005] ダイオードに対する印加電圧が高速で変化する場合がある。ダイオードに対する印加電圧が順電圧から逆電圧に高速で切り換わる場合に、リカバリ電流の減衰速度が過度に速くなることでサージ電圧が発生する場合がある。カソード領域内に結晶欠陥が存在すると、リカバリ電流が減衰し易いので、サージ電圧が発生し易い。
- [0006] 以上に説明したように、カソード領域内に結晶欠陥が存在すると、リカバリ損失を低減できる一方で、印加電圧が高速で変化する場合にサージ電圧が発生し易い。本明細書では、RC-IGBTにおいて、リカバリ損失を低減しながら、サージ電圧を抑制する技術を提案する。
- [0007] 本明細書が開示する半導体装置は、IGBT領域とダイオード領域とを有する半導体基板と、前記IGBT領域内と前記ダイオード領域内で前記半導体基板の上面に接する上部電極と、前記IGBT領域内と前記ダイオード領域内で前記半導体基板の下面に接する下部電極と、ゲート電極を有する。前記半導体基板は、エミッタ領域と、上部p型領域と、ドリフト領域と、フィールドストップ領域と、コレクタ領域と、複数のカソード領域と、複数のサージ抑制領域、を有する。前記エミッタ領域は、前記IGBT領域内で前記上部電極に接するn型領域である。前記上部p型領域は、前記IGBT領域と前記ダイオード領域に跨って分布しており、前記IGBT領域内と前記ダイオード領域内で前記上部電極に接している。前記ドリフト領域は、前記上部p型領域の下側に配置されており、前記IGBT領域と前記ダイオード領域に跨って分布しており、前記上部p型領域によって前記エミッタ領域から分離されているn型領域である。前記フィールドストップ領域は、前記ドリフト領域の下側に配置されており、前記ドリフト領域よりも高いn型不純物濃度を有しており、前記半導体基板の厚み方向に沿うn型不純物濃度分布において山型分布を有し、前記IGBT領域と前記ダイオード領域に跨って分布しているn型領域である。前記コレクタ領域は、前記IGBT領域内に配置されており、前記フィールドストップ領域の下側に配置されており、前記下部電極に接するp型領域である。複数の前記カソード領域は、前記ダイオ

ード領域内に配置されており、前記フィールドストップ領域の下側に配置されており、前記下部電極に接する n 型領域である。複数の前記サージ抑制領域は、前記ダイオード領域内に配置されており、前記フィールドストップ領域の下側に配置されており、前記下部電極に接する p 型領域である。前記ゲート電極が、前記エミッタ領域と前記ドリフト領域の間の前記上部 p 型領域に対してゲート絶縁膜を介して対向している。前記ダイオード領域内では、前記半導体基板の前記下面において、特定方向に沿って複数の前記カソード領域と複数の前記サージ抑制領域が交互に配置されている。前記各カソード領域が、前記下部電極に接しているとともに $1 \times 10^{19} \text{ cm}^{-3}$ 以上の n 型不純物濃度を有する第 1 カソード領域と、前記第 1 カソード領域と前記フィールドストップ領域の間に配置されているとともに n 型不純物の活性化率が 85 % 以下である第 2 カソード領域、を有する。

[0008] なお、本明細書において、上部 p 型領域は、I G B T 領域とダイオード領域に跨って分布しているとともに I G B T 領域内とダイオード領域内で上部電極に接している p 型領域であれば、どのような p 型領域であってもよい。例えば、I G B T 領域内の上部 p 型領域とダイオード領域内の上部 p 型領域とで、p 型不純物の濃度プロファイルが等しくてもよいし、p 型不純物の濃度プロファイルが異なってもよい。

[0009] この半導体装置では、上部電極が I G B T のエミッタ電極として機能するとともにダイオードのアノード電極として機能する。また、下部電極が I G B T のコレクタ電極として機能するとともにダイオードのカソード電極として機能する。カソード領域は、第 1 カソード領域と第 2 カソード領域を有する。第 1 カソード領域が $1 \times 10^{19} \text{ cm}^{-3}$ 以上の n 型不純物濃度を有するので、第 1 カソード領域は低い接触抵抗で下部電極に接している。したがって、ダイオードがオンするときに損失が生じ難い。また、第 2 カソード領域では n 型不純物の活性化率が 85 % 以下であるので、第 2 カソード領域内には活性化していない n 型不純物が多く存在する。第 2 カソード領域内の活性化していない n 型不純物は、結晶欠陥を構成するので、ホールの再結合中心と

して機能する。また、ダイオード領域内には、カソード領域の隣に p 型のサージ抑制領域が配置されている。ダイオードに対する印加電圧が順電圧から逆電圧に高速で切り換わると、ダイオードにリカバリ電流が流れる。第 2 カソード領域内の結晶欠陥（すなわち、活性化していない n 型不純物）はリカバリ電流を減衰させるように作用する。他方、ダイオードに対する印加電圧が順電圧から逆電圧に高速で切り換わると、サージ抑制領域からドリフト領域にホールが注入される。このようにドリフト領域にホールが注入されると、リカバリ電流が減衰し難くなる。したがって、ダイオードに対する印加電圧が順電圧から逆電圧に高速で切り換わる場合には、リカバリ電流の急速な減衰が抑制され、サージ電圧の発生が抑制される。また、ダイオードに対する印加電圧が順電圧から逆電圧に通常で切り換わる場合には、サージ抑制領域からドリフト領域へのホールの注入はほとんど生じない。したがって、この場合には、第 2 カソード領域内の結晶欠陥がリカバリ電流を早期に減衰させる。したがって、リカバリ損失を低減できる。このように、この半導体装置によれば、通常のリカバリ動作ではリカバリ損失を低減でき、印加電圧が急速に切り換わる場合にはサージ電圧を抑制できる。

図面の簡単な説明

[0010] [図1]実施例 1 の半導体装置の断面図。

[図2]図 1 の A - A 線の位置における不純物濃度分布を示すグラフ。

[図3]図 1 の B - B 線及び C - C 線の位置における不純物濃度分布を示すグラフ。

[図4]電圧 V_{ak} の切り換え速度が遅い場合のリカバリ特性を示すグラフ。

[図5]電圧 V_{ak} の切り換え速度が速い場合のリカバリ特性を示すグラフ。

[図6]実施例 1 の半導体装置の製造工程の説明図。

[図7]実施例 1 の半導体装置の製造工程の説明図。

[図8]実施例 1 の半導体装置の製造工程の説明図。

[図9]実施例 1 の半導体装置の製造工程の説明図。

[図10]実施例 2 の半導体装置の A - A 線の位置における不純物濃度分布を示

すグラフ。

[図11]実施例3の半導体装置のB－B線及びC－C線の位置における不純物濃度分布を示すグラフ。

発明を実施するための形態

[0011] 本明細書が開示する一例の形態では、前記第2カソード領域内に、前記半導体基板の厚み方向に沿うn型不純物濃度分布において山型分布が設けられていてもよい。

[0012] このように第2カソード領域内のn型不純物濃度を高くすると、第2カソード領域内の活性化率をより低くすることができる。したがって、リカバリ損失をより効果的に抑制できる。

[0013] 前記第2カソード領域内に設けられた前記山型分布が、 $1 \times 10^{18} \text{ cm}^{-3}$ より高く $1 \times 10^{19} \text{ cm}^{-3}$ より低いピーク値を有していてもよい。

[0014] 上述したいずれかの半導体装置は、以下の製造方法により製造されてもよい。この製造方法は、イオン注入工程とレーザ照射工程を有していてもよい。前記イオン注入工程では、前記半導体基板の前記下面にp型不純物とn型不純物をイオン注入することによって、前記コレクタ領域、前記カソード領域、及び、前記サージ抑制領域を形成してもよい。前記レーザ照射工程では、前記コレクタ領域、前記カソード領域、及び、前記サージ抑制領域の形成後に、前記半導体基板の前記下面にレーザを照射してもよい。前記レーザを照射する前記工程では、前記半導体基板の前記下面の近傍の表層部に 950°C 以上の加熱範囲を形成してもよい。前記加熱範囲の厚さが、前記カソード領域の厚さよりも薄くてもよい。

[0015] この製造方法によれば、第2カソード領域内のn型不純物の活性化率を低くすることができる。

実施例 1

[0016] 図1に示す実施例1の半導体装置10は、半導体基板12を有している。半導体基板12は、シリコンによって構成されている。但し、半導体基板12がシリコン以外の半導体材料によって構成されていてもよい。半導体基板

12は、IGBT領域30とダイオード領域40を有している。IGBT領域30にはIGBTが設けられており、ダイオード領域40にはダイオードが設けられている。すなわち、半導体装置10はRC-IGBTである。

[0017] 半導体基板12の上面12aには、複数のトレンチ14が設けられている。各トレンチ14は、上面12aにおいて互いに平行に伸びている。IGBT領域30とダイオード領域40のそれぞれに複数のトレンチ14が設けられている。各トレンチ14の内面は、ゲート絶縁膜18によって覆われている。各トレンチ14内に電極16が配置されている。各電極16は、ゲート絶縁膜18によって半導体基板12から絶縁されている。IGBT領域30内の電極16は、ゲート電極16aである。各ゲート電極16aは、図示しないゲートパッドに接続されている。ゲートパッドには、外部回路が接続される。各ゲート電極16aの電位は、外部回路によって制御される。ダイオード領域40内の電極16は、ダミー電極16bである。各ダミー電極16bは、ゲートパッドに接続されていてもよいし、ゲートパッドに接続されずに他の電極（例えば、上部電極22）に接続されていてもよい。各ダミー電極16bがゲートパッドに接続されている場合には、各ダミー電極16bはゲート電極16aと同じ電位を有する。各ダミー電極16bがゲートパッドに接続されていない場合には、各ダミー電極16bの電位はゲート電極16aから独立している。

[0018] 半導体基板12の上部に、層間絶縁膜20と上部電極22が設けられている。層間絶縁膜20は、ゲート電極16a及びダミー電極16bの上面を覆っている。層間絶縁膜20には、複数のコンタクトホール20aが設けられている。各コンタクトホール20aは、トレンチ14が存在しない位置に配置されている。IGBT領域30とダイオード領域40のそれぞれに複数のコンタクトホール20aが設けられている。上部電極22は、層間絶縁膜20と半導体基板12の上面12aを覆っている。上部電極22は、各コンタクトホール20a内で半導体基板12の上面12aに接している。したがって、上部電極22は、IGBT領域30とダイオード領域40のそれぞれで

上面 1 2 a に接している。

[0019] 半導体基板 1 2 の下部に、下部電極 2 4 が設けられている。下部電極 2 4 は、半導体基板 1 2 の下面 1 2 b の全域を覆っている。したがって、下部電極 2 4 は、I G B T 領域 3 0 とダイオード領域 4 0 のそれぞれで下面 1 2 b に接している。

[0020] I G B T 領域 3 0 内には、複数の n 型のエミッタ領域 5 2 が設けられている。各エミッタ領域 5 2 は、高い n 型不純物濃度を有している。各エミッタ領域 5 2 は、トレンチ 1 4 の間の領域（以下、トレンチ間領域という）に配置されている。各エミッタ領域 5 2 は、半導体基板 1 2 の上面 1 2 a を含む範囲に配置されている。各エミッタ領域 5 2 は、対応するコンタクトホール 2 0 a において、上部電極 2 2 にオーミック接触している。各エミッタ領域 5 2 は、対応するトレンチ 1 4 の側面の先端部においてゲート絶縁膜 1 8 に接している。

[0021] I G B T 領域 3 0 とダイオード領域 4 0 に跨って、上部 p 型領域が設けられている。以下では、I G B T 領域 3 0 内の上部 p 型領域をボディ領域 5 4 と呼び、ダイオード領域 4 0 内の上部 p 型領域をアノード領域 5 6 という。上部 p 型領域は、I G B T 領域 3 0 及びダイオード領域 4 0 内の各コンタクトホール 2 0 a において上部電極 2 2 に接している。

[0022] ボディ領域 5 4 は、低濃度領域 5 4 b と複数のコンタクト領域 5 4 a を有している。各コンタクト領域 5 4 a は、低濃度領域 5 4 b よりも高い p 型不純物濃度を有している。各コンタクト領域 5 4 a は、対応するトレンチ間領域に配置されている。各コンタクト領域 5 4 a は、半導体基板 1 2 の上面 1 2 a を含む範囲に配置されている。各コンタクト領域 5 4 a は、対応するコンタクトホール 2 0 a において、上部電極 2 2 にオーミック接触している。低濃度領域 5 4 b は、複数のトレンチ間領域に跨って分布している。低濃度領域 5 4 b は、コンタクト領域 5 4 a とエミッタ領域 5 2 の下側に配置されている。低濃度領域 5 4 b によって、各エミッタ領域 5 2 は後述するドリフト領域 5 8 から分離されている。低濃度領域 5 4 b は、各エミッタ領域 5 2

の下側でゲート絶縁膜 18 に接している。各ゲート電極 16 a は、エミッタ領域 52 とドリフト領域 58 の間の低濃度領域 54 b に対してゲート絶縁膜 18 を介して対向している。

[0023] アノード領域 56 は、低濃度領域 56 b と複数のコンタクト領域 56 a を有している。各コンタクト領域 56 a は、低濃度領域 56 b よりも高い p 型不純物濃度を有している。各コンタクト領域 56 a は、対応するトレンチ間領域に配置されている。各コンタクト領域 56 a は、半導体基板 12 の上面 12 a を含む範囲に配置されている。各コンタクト領域 56 a は、対応するコンタクトホール 20 a において、上部電極 22 にオーミック接触している。低濃度領域 56 b は、複数のトレンチ間領域に跨って分布している。低濃度領域 56 b は、コンタクト領域 54 a の下側に配置されている。

[0024] 上部 p 型領域（すなわち、ボディ領域 54 とアノード領域 56）の下側に、n 型のドリフト領域 58 が設けられている。ドリフト領域 58 の n 型不純物濃度は低い。ドリフト領域 58 は、IGBT 領域 30 とダイオード領域 40 に跨って分布している。ドリフト領域 58 は、ボディ領域 54 及びアノード領域 56 に対して下側から接している。ドリフト領域 58 は、ボディ領域 54 及びアノード領域 56 の下側でゲート絶縁膜 18 に接している。

[0025] ドリフト領域 58 の下側に、フィールドストップ領域 60 が設けられている。フィールドストップ領域 60 は、ドリフト領域 58 よりも高い n 型不純物濃度を有する n 型領域である。フィールドストップ領域 60 は、IGBT 領域 30 とダイオード領域 40 に跨って分布している。フィールドストップ領域 60 は、ドリフト領域 58 に対して下側から接している。

[0026] IGBT 領域 30 内では、フィールドストップ領域 60 の下側に中間 n 型領域 62 とコレクタ領域 64 が配置されている。コレクタ領域 64 は、高い p 型不純物濃度を有する p 型領域である。コレクタ領域 64 は、半導体基板 12 の下面 12 b を含む範囲に配置されており、下部電極 24 に対してオーミック接触している。中間 n 型領域 62 は、ドリフト領域 58 と同程度の n 型不純物濃度を有する n 型領域である。IGBT 領域 30 内では、中間 n 型

領域 6 2 はフィールドストップ領域 6 0 とコレクタ領域 6 4 の間に配置されている。

[0027] ダイオード領域 4 0 内では、フィールドストップ領域 6 0 の下側に複数の中間 n 型領域 6 2、複数のカソード領域 6 6 及び複数のサージ抑制領域 7 0 が配置されている。各カソード領域 6 6 は、ドリフト領域 5 8 よりも高い n 型不純物濃度を有する n 型領域である。各カソード領域 6 6 は、半導体基板 1 2 の下面 1 2 b を含む範囲に配置されている。各サージ抑制領域 7 0 は、高い p 型不純物濃度を有する p 型領域である。各サージ抑制領域 7 0 の p 型不純物濃度は、コレクタ領域 6 4 の p 型不純物濃度と略等しい。各サージ抑制領域 7 0 は、半導体基板 1 2 の下面 1 2 b を含む範囲に配置されている。ダイオード領域 4 0 内では、半導体基板 1 2 の下面 1 2 b において、特定方向（図 1 では、各トレンチ 1 4 と直交する方向）に沿って複数のカソード領域 6 6 と複数のサージ抑制領域 7 0 が交互に配置されている。各カソード領域 6 6 と各サージ抑制領域 7 0 は、下部電極 2 4 に対してオーミック接触している。ダイオード領域 4 0 内では、中間 n 型領域 6 2 はフィールドストップ領域 6 0 とサージ抑制領域 7 0 の間に配置されている。

[0028] 各カソード領域 6 6 は、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上の n 型不純物濃度を有する第 1 カソード領域 6 6 a と、 $1 \times 10^{19} \text{ cm}^{-3}$ 未満の n 型不純物濃度を有する第 2 カソード領域 6 6 b を有している。第 1 カソード領域 6 6 a は、半導体基板 1 2 の下面 1 2 b を含む範囲に配置されている。第 1 カソード領域 6 6 a は、下部電極 2 4 に対してオーミック接触している。第 2 カソード領域 6 6 b は、第 1 カソード領域 6 6 a とフィールドストップ領域 6 0 の間に配置されている。第 2 カソード領域 6 6 b は、フィールドストップ領域 6 0 に対して下側から接しているとともに、第 1 カソード領域 6 6 a に対して上側から接している。

[0029] 次に、ドリフト領域 5 8、フィールドストップ領域 6 0、中間 n 型領域 6 2、コレクタ領域 6 4、カソード領域 6 6 及びサージ抑制領域 7 0 内の不純物濃度分布について説明する。図 2 は図 1 の A-A 線における不純物濃度分

布であり、図3は図1のB-B線及びC-C線における不純物濃度分布である。なお、B-B線とC-C線では不純物濃度分布は略等しい。図2、3において、横軸は半導体基板の厚み方向における位置を示しており、原点が下面12bの位置に対応する。また、図2、3において、グラフNはn型不純物濃度分布を示し、グラフPはp型不純物濃度分布を示す。

[0030] 図2、3に示すように、ドリフト領域58内では、n型不純物濃度が低い値で略均一に分布している。

[0031] 図2、3に示すように、フィールドストップ領域60内では、半導体基板12の厚み方向において、n型不純物濃度が山型分布M1を形成している。すなわち、厚み方向における山型分布M1がIGBT領域30からダイオード領域40にかけて連続的に存在している領域がフィールドストップ領域60である。フィールドストップ領域60内のn型不純物濃度のピーク値は、 $1 \times 10^{19} \text{ cm}^{-3}$ 未満である。

[0032] 図2に示すように、第1カソード領域66a内では、n型不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以上である。第1カソード領域66a内では、n型不純物濃度が高い値（例えば、図2では $1 \times 10^{20} \text{ cm}^{-3}$ 程度）で略一定で分布している。言い換えると、第1カソード領域66a内では、ボックスプロファイルでn型不純物が分布している。第2カソード領域66bはフィールドストップ領域60と第1カソード領域66aの間のn型領域である。第2カソード領域66b内のn型不純物濃度は、フィールドストップ領域60の下端60Lにおけるn型不純物濃度よりも高く、かつ、 $1 \times 10^{19} \text{ cm}^{-3}$ 未満である。図2では、第2カソード領域66b内において、上側から下側に向かってn型不純物濃度が連続的に上昇している。

[0033] 図3に示すように、中間n型領域62、コレクタ領域64及びサージ抑制領域70内では、n型不純物濃度がドリフト領域58内と同程度の値で均一に分布している。コレクタ領域64及びサージ抑制領域70内では、p型不純物濃度がn型不純物濃度よりも高い。コレクタ領域64及びサージ抑制領域70内では、ボックスプロファイルでp型不純物が分布している。

[0034] 図2のグラフXは、活性化しているn型不純物の濃度分布を示している。すなわち、グラフNは、活性化しているn型不純物と活性化していないn型不純物を合わせたn型不純物の濃度分布を示している一方で、グラフXは、活性化しているn型不純物の濃度分布を示している。なお、グラフXに示す値（すなわち、活性化しているn型不純物の濃度）は、半導体基板12中の抵抗の分布を厚み方向に沿って測定し、その測定結果から算出した値である。グラフNとグラフXの差は、活性化していないn型不純物の濃度に相当する。図2に示すように、第2カソード領域66b内において、グラフNとグラフXの差が大きい。第2カソード領域66b内におけるn型不純物の活性化率は、85%以下である。なお、本明細書において、活性化率は、対象の領域中において活性化しているn型不純物の総量を、対象の領域に存在するn型不純物の総量で除算した値を意味する。例えば、グラフXを第2カソード領域66b内で積分した値を、グラフNを第2カソード領域66b内で積分した値によって除算することで、第2カソード領域66b内の活性化率を算出することができる。第2カソード領域66b内ではn型不純物の活性化率が低いので、第2カソード領域66b内には活性化していないn型不純物が高濃度で存在する。半導体基板12中で活性化していない不純物は、結晶欠陥の一種であり、キャリアの再結合中心として作用する。したがって、第2カソード領域66b内ではキャリアライフタイムが短い。図2に示すように、第1カソード領域66a内では、第2カソード領域66b内よりもn型不純物の活性化率が高い。例えば、第1カソード領域66a内におけるn型不純物の活性化率が85%より高くてもよい。

[0035] 次に、半導体装置10の動作について説明する。上部電極22はIGBTのエミッタ電極として機能するとともにダイオードのアノード電極として機能する。下部電極24はIGBTのコレクタ電極として機能するとともにダイオードのカソード電極として機能する。

[0036] 半導体装置10がIGBTとして動作する場合には、下部電極24に対して上部電極22よりも高い電位が印加される。ゲート電極16aにゲート閾

値以上の電位を印加すると、ゲート絶縁膜 18 に隣接する範囲で低濃度領域 54b にチャネルが形成され、チャネルによってエミッタ領域 52 とドリフト領域 58 が接続される。このため、IGBT がオンし、エミッタ領域 52 からチャネルを介してドリフト領域 58 に電子が流入する。また、IGBT がオンすると、コレクタ領域 64 からドリフト領域 58 にホールが流入する。これによって、ドリフト領域 58 の抵抗が低下し、電子がドリフト領域 58 内を低抵抗で流れる。電子は、ドリフト領域 58 を通過した後にコレクタ領域 64 へ流れる。

[0037] RC-IGBT では、IGBT のターンオンの開始時（すなわち、チャネルの抵抗が高い状態のとき）に、ドリフト領域 58 からカソード領域 66 に電子が流れる。この状態では、IGBT のオン電圧は高い。その後、チャネルの抵抗が低下すると、ドリフト領域 58 からコレクタ領域 64 へ電子が流れるようになり、IGBT のオン電圧が低下する。このように、ターンオンの開始時においてオン電圧が一時的に高くなる現象は、スナップバックと呼ばれる。実施例 1 の半導体装置では、ダイオード領域 40 内においてカソード領域 66 とサージ抑制領域 70 が交互に設けられており、下面 12b におけるカソード領域 66 の面積比率が低い。このため、IGBT のターンオン時にドリフト領域 58 からカソード領域 66 へ電子が流れ難い。これによって、スナップバックが抑制される。

[0038] 半導体装置 10 がダイオードとして動作する場合には、上部電極 22 に対して下部電極 24 よりも高い電位が印加される。この状態では、カソード領域 66 からドリフト領域 58 に電子が流入する。また、アノード領域 56 からドリフト領域 58 にホールが流入する。これによって、ドリフト領域 58 の抵抗が低下し、電子がドリフト領域 58 内を低抵抗で流れる。電子は、ドリフト領域 58 を通過した後にアノード領域 56 へ流れる。ホールは、ドリフト領域 58 を通過した後にカソード領域 66 へ流れる。

[0039] 半導体装置 10 がダイオードとして動作している状態において、上部電極 22 と下部電極 24 の間の電圧 V_{ak} が、順電圧（すなわち、上部電極 22

の電位が下部電極 24 の電位よりも高くなる電圧) から逆電圧 (すなわち、下部電極 24 の電位が上部電極 22 の電位よりも高くなる電圧) に切り換わる場合がある。このように電圧 V_{ak} が切り換わると、ダイオードがリカバリ動作を行う。ダイオードのリカバリ動作では、ドリフト領域 58、フィールドストップ領域 60 及びカソード領域 66 中に存在するホールが、アノード領域 56 を介して上部電極 22 へ排出される。このようにホールが流れることで、ダイオードに瞬間的に逆電流 (いわゆる、リカバリ電流) が流れる。リカバリ電流を早期に減衰させることで、リカバリ損失を抑制することができる。他方、リカバリ電流の減衰速度が速すぎると、リカバリ電流の急速な変化に伴ってサージ電圧が発生する。実施例 1 の半導体装置では電圧 V_{ak} が切り換わる速度が速い場合と遅い場合とでダイオードの動作が変化し、これによってリカバリ損失の低減とサージの抑制の両方が実現される。以下に、電圧 V_{ak} が切り換わる速度が遅い場合と速い場合のそれぞれについて、実施例 1 の半導体装置の動作を説明する。

[0040] (電圧 V_{ak} の切り換え速度が遅い場合)

図 4 は、電圧 V_{ak} の切り換え速度が遅い場合において、実施例 1 のダイオードと比較例 1 のダイオードのリカバリ特性を比較して示している。比較例 1 のダイオードは、第 2 カソード領域 66 b 内の n 型不純物の活性化率が高い点で実施例 1 のダイオードとは異なる。図 4 において、電圧 V_{ak} はカソード (すなわち、下部電極 24) の電位が高い方をプラスとして示している。図 4 では、電圧 V_{ak} のグラフが実施例 1 と比較例 1 とで重なっている。図 4 において、電流 I_F はダイオードに流れる電流を示している。正の値は順方向に流れる電流を示し、負の値は逆方向に流れる電流を示している。

[0041] 図 4 において、電流 I_F が負であるときがリカバリ状態である。リカバリ状態では、ドリフト領域 58、フィールドストップ領域 60 及びカソード領域 66 内に存在するホールがアノード領域 56 を介して上部電極 22 へ排出される。アノード領域 56 に近い位置に存在するホールほど上部電極 22 へ排出され易い。したがって、カソード領域 66 内に存在するホールは、上部電

極 2 2 へ排出されるまでに時間を要する。比較例 1 のダイオードでは、カソード領域 6 6 内に存在するホールが上部電極 2 2 へ排出されるまでリカバリ電流が流れるので、リカバリ電流が減衰し難い。これに対し、実施例 1 のダイオードでは、第 2 カソード領域 6 6 b の n 型不純物の活性化率が低いので、第 2 カソード領域 6 6 b 内におけるキャリアライフタイムが短い。したがって、第 2 カソード領域 6 6 b 内で多くのホールが電子との再結合によって消滅する。このため、実施例 1 のダイオードでは、比較例 1 のダイオードよりも、リカバリ電流が速く減衰する。したがって、実施例 1 のダイオードでは、リカバリ損失が生じ難い。なお、サージ抑制領域 7 0 は、電圧 V_{ak} の切り換え速度が遅い場合のダイオードの特性にほとんど影響を与えない。

[0042] (電圧 V_{ak} の切り換え速度が速い場合)

図 5 は、電圧 V_{ak} の切り換え速度が速い場合において、実施例 1 のダイオードと比較例 2 のダイオードのリカバリ特性を比較して示している。比較例 2 のダイオードでは、実施例 1 のダイオードと同様に、第 2 カソード領域 6 6 b 内の n 型不純物の活性化率が低い。比較例 2 のダイオードは、サージ抑制領域 7 0 を有さない点で実施例 1 のダイオードとは異なる。

[0043] 比較例 2 のダイオードでは、第 2 カソード領域 6 6 b 内の n 型不純物の活性化率が低いので、リカバリ電流が減衰し易い。このため、電圧 V_{ak} の切り換え速度が速い場合に、図 5 に示すようにリカバリ電流の減衰速度が極めて速くなる。その結果、電気回路の寄生インダクタンスの影響により、リカバリ動作時にサージ電圧 V_s が発生する。他方、実施例 1 のダイオードでは、電圧 V_{ak} の切り換え速度が速い場合にはサージ抑制領域 7 0 からドリフト領域 5 8 にホールが流入する。ドリフト領域 5 8 にホールが流入することで、リカバリ電流の減衰速度が遅くなる。これによって、図 5 に示すように、リカバリ電流の減衰速度が過度に速くなることが防止され、サージ電圧が抑制される。

[0044] 以上に説明したように、実施例 1 の半導体装置では、電圧 V_{ak} の切り換え速度が遅い場合には、第 2 カソード領域 6 6 b によってリカバリ電流の減

衰が促進され、リカバリ損失が低減される。また、実施例 1 の半導体装置では、電圧 V_{ak} の切り換え速度が速い場合には、サージ抑制領域 70 によってリカバリ電流の減衰速度が過度に速くなることが防止され、サージ電圧が抑制される。

[0045] 次に、半導体装置 10 の製造方法について説明する。まず、図 6 に示すように、半導体装置 10 の上面側の構造とフィールドストップ領域 60 を形成する。次に、図 7 に示すように、半導体基板 12 の下面 12b 全域に p 型不純物を注入することで、下面 12b 近傍の表層部に p 型領域 72 を形成する。p 型領域 72 は、コレクタ領域 64 とサージ抑制領域 70 に相当する p 型領域である。次に、図 8 に示すように、下面 12b の一部（すなわち、カソード領域 66 に相当する範囲）に p 型領域 72 の p 型不純物濃度よりも高濃度に n 型不純物を注入することによって、カソード領域 66 を形成する。ここでは、カソード領域 66 を p 型領域 72 よりも厚くする。カソード領域 66 の形成後に残存する p 型領域 72 は、コレクタ領域 64 及びサージ抑制領域 70 となる。

[0046] 次に、図 9 に示すように、半導体基板 12 の下面 12b 全体を走査するようにレーザ L を照射することによって、半導体基板 12 の下面 12b を加熱する。本実施例では、波長が 532 nm のグリーンレーザをレーザ L として使用する。レーザ L を照射することで、半導体基板 12 のうちの下面 12b 近傍の表層部が 950℃ 以上の温度に加熱される。以下では、レーザ L の照射によって 950℃ 以上の温度に加熱された範囲を、加熱範囲 94 という。加熱範囲 94 の範囲内では、半導体基板 12 が一時的に溶融する。半導体基板 12 が一時的に溶融するときに、加熱範囲 94 内で不純物が均一に拡散する。その結果、図 1～3 に示すように、加熱範囲 94 内に、ボックスプロファイルを有する第 1 カソード領域 66a、サージ抑制領域 70 及びコレクタ領域 64 が形成される。ここでは、加熱範囲 94 の厚さがカソード領域 66 の厚さよりも薄くなるように加熱範囲 94 を制御する。したがって、カソード領域 66 のうち加熱範囲 94 よりも上側の部分が、第 1 カソード領域 66

aよりもn型不純物濃度が低い第2カソード領域66bとなる。第2カソード領域66bは加熱範囲94内に含まれないので、第2カソード領域66b内のn型不純物は活性化し難い。したがって、活性化率が低い第2カソード領域66bが形成される。

[0047] レーザ照射工程後に、下部電極24を形成することで、図1に示す半導体装置が完成する。第1カソード領域66a、サージ抑制領域70及びコレクタ領域64が高い不純物濃度を有するので、これらの領域が下部電極24に対して低いコンタクト抵抗で接触する。

[0048] なお、図2では、第1カソード領域66a内においてn型不純物の活性化率がそれほど高くないが、これは、第1カソード領域66aのn型不純物濃度が固溶限界に近いためである。これに対し、第2カソード領域66b内では、n型不純物濃度がそれほど高くないにもかかわらず、n型不純物の活性化率が低い。これは、レーザ照射工程において第2カソード領域66bが加熱範囲94内に含まれないためである。

実施例 2

[0049] 図10は実施例2の半導体装置のA-A線の位置における不純物濃度分布を示している。実施例2では、第2カソード領域66b内にn型不純物濃度の山型分布M2が形成されている。山型分布M2におけるn型不純物濃度のピーク値は、 $1 \times 10^{18} \text{ cm}^{-3}$ より高く、 $1 \times 10^{19} \text{ cm}^{-3}$ よりも低い。実施例2のその他の構成は実施例1と等しい。カソード領域66に対するn型不純物の注入工程において第2カソード領域66bの深さ範囲内に局所的に高濃度でn型不純物を注入することで、山型分布M2を形成することができる。

[0050] 実施例2のように山型分布M2を形成すると、第2カソード領域66b内のn型不純物濃度が高くなり、第2カソード領域66b内においてn型不純物の活性化率をより低くすることができる。これによって、第2カソード領域66b内のキャリアライフタイムをより短くすることができる。これによって、ダイオードのリカバリ損失をより効果的に抑制できる。

実施例 3

- [0051] 図 1 1 は実施例 3 の半導体装置の B－B 線及び C－C 線の位置における不純物濃度分布を示している。実施例 3 では、コレクタ領域 6 4 とサージ抑制領域 7 0 が、ボックスプロファイルの上側に山型分布 M 3 を有している。実施例 3 のその他の構成は実施例 1 と等しい。コレクタ領域 6 4 とサージ抑制領域 7 0 に対する p 型不純物の注入工程において加熱範囲 9 4 よりも上側にピークを有するように p 型不純物を注入することで、山型分布 M 3 を形成することができる。このように山型分布 M 3 を形成することで、実施例 1 よりもコレクタ領域 6 4 とサージ抑制領域 7 0 を厚くすることができる。実施例 1 では、コレクタ領域 6 4 とサージ抑制領域 7 0 の厚みが、第 1 カソード領域 6 6 a と同程度、または、第 1 カソード領域 6 6 a よりも薄かった。しかしながら、実施例 3 によれば、コレクタ領域 6 4 とサージ抑制領域 7 0 の厚みを、第 1 カソード領域 6 6 a よりも厚くすることが可能である。
- [0052] なお、上述した実施例 1～3 では、I G B T のゲート電極がトレンチ型であったが、I G B T のゲート電極がプレーナ型であってもよい。
- [0053] 以上、実施形態について詳細に説明したが、これらは例示にすぎず、請求の範囲を限定するものではない。請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。本明細書または図面に説明した技術要素は、単独あるいは各種の組み合わせによって技術有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの 1 つの目的を達成すること自体で技術有用性を持つものである。

請求の範囲

[請求項1]

半導体装置であって、

ＩＧＢＴ領域（３０）とダイオード領域（４０）とを有する半導体基板（１２）と、

前記ＩＧＢＴ領域内と前記ダイオード領域内で前記半導体基板の上面に接する上部電極（２２）と、

前記ＩＧＢＴ領域内と前記ダイオード領域内で前記半導体基板の下面に接する下部電極（２４）と、

ゲート電極（１６a）、

を有し、

前記半導体基板が、

前記ＩＧＢＴ領域内で前記上部電極に接するn型のエミッタ領域（５２）と、

前記ＩＧＢＴ領域と前記ダイオード領域に跨って分布しており、前記ＩＧＢＴ領域内と前記ダイオード領域内で前記上部電極に接している上部p型領域（５４、５６）と、

前記上部p型領域の下側に配置されており、前記ＩＧＢＴ領域と前記ダイオード領域に跨って分布しており、前記上部p型領域によって前記エミッタ領域から分離されているn型のドリフト領域（５８）と、

前記ドリフト領域の下側に配置されており、前記ドリフト領域よりも高いn型不純物濃度を有しており、前記半導体基板の厚み方向に沿うn型不純物濃度分布において山型分布（M1）を有し、前記ＩＧＢＴ領域と前記ダイオード領域に跨って分布しているn型のフィールドストップ領域（６０）と、

前記ＩＧＢＴ領域内に配置されており、前記フィールドストップ領域の下側に配置されており、前記下部電極に接するp型のコレクタ領域（６４）と、

前記ダイオード領域内に配置されており、前記フィールドストップ領域の下側に配置されており、前記下部電極に接する複数のn型のカソード領域（66）と、

前記ダイオード領域内に配置されており、前記フィールドストップ領域の下側に配置されており、前記下部電極に接する複数のp型のサージ抑制領域（70）、

を有し、

前記ゲート電極が、前記エミッタ領域と前記ドリフト領域の間の前記上部p型領域に対してゲート絶縁膜（18）を介して対向しており、

前記ダイオード領域内では、前記半導体基板の前記下面において、特定方向に沿って複数の前記カソード領域と複数の前記サージ抑制領域が交互に配置されており、

前記各カソード領域が、

前記下部電極に接しており、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上のn型不純物濃度を有する第1カソード領域（66a）と、

前記第1カソード領域と前記フィールドストップ領域の間に配置されており、n型不純物の活性化率が85%以下である第2カソード領域（66b）、

を有する、

半導体装置。

[請求項2] 前記第2カソード領域内に、前記半導体基板の厚み方向に沿うn型不純物濃度分布において山型分布（M2）が設けられている、請求項1に記載の半導体装置。

[請求項3] 前記第2カソード領域内に設けられた前記山型分布が、 $1 \times 10^{18} \text{ cm}^{-3}$ より高く $1 \times 10^{19} \text{ cm}^{-3}$ より低いピーク値を有する、請求項2に記載の半導体装置。

[請求項4] 請求項1～3のいずれか一項に記載の半導体装置の製造方法であっ

て、

前記半導体基板の前記下面に p 型不純物と n 型不純物をイオン注入することによって、前記コレクタ領域、前記カソード領域、及び、前記サージ抑制領域を形成する工程と、

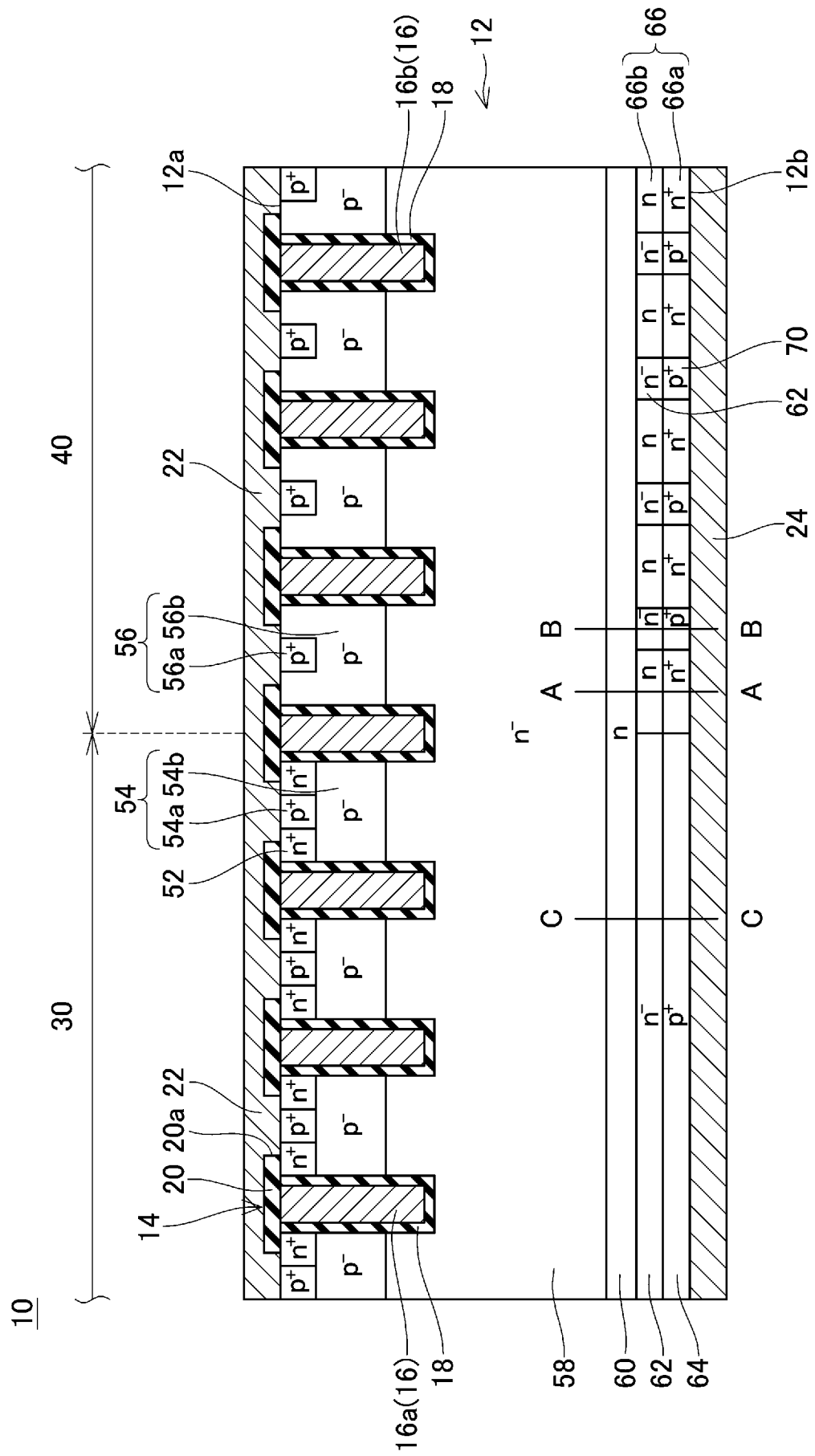
前記コレクタ領域、前記カソード領域、及び、前記サージ抑制領域の形成後に、前記半導体基板の前記下面にレーザを照射する工程、

を有し、

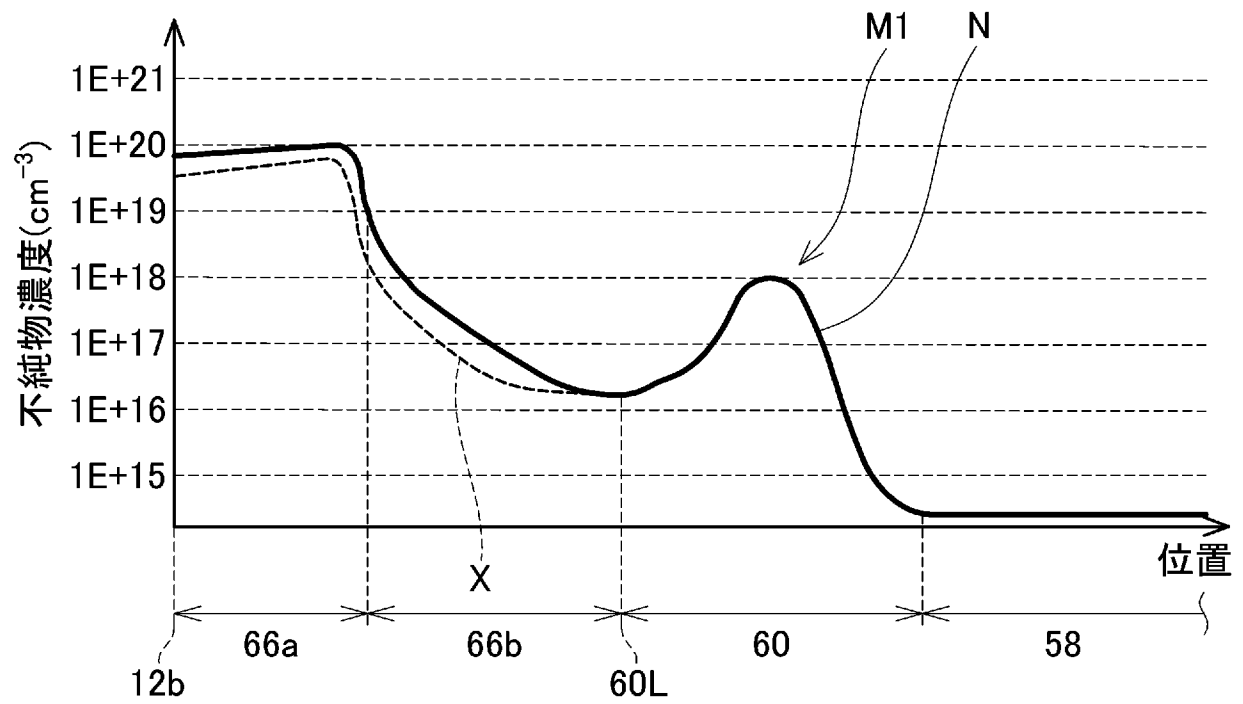
前記レーザを照射する前記工程では、前記半導体基板の前記下面の近傍の表層部に 950℃以上の加熱範囲（94）を形成し、

前記加熱範囲の厚さが、前記カソード領域の厚さよりも薄い、
製造方法。

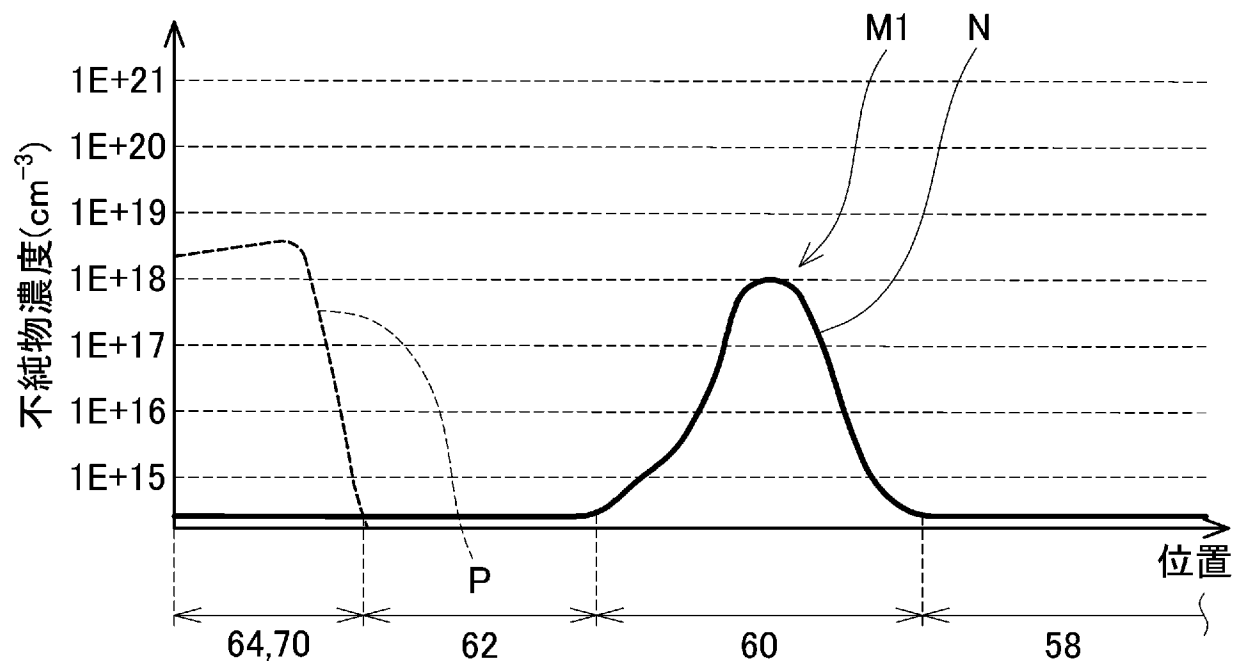
[図1]



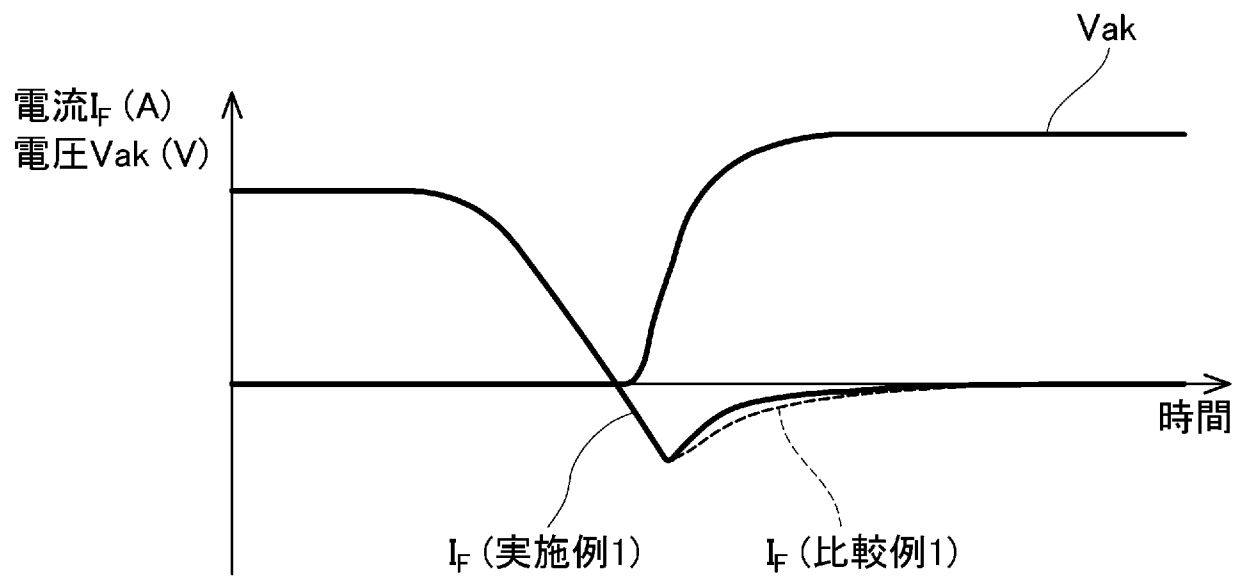
[図2]



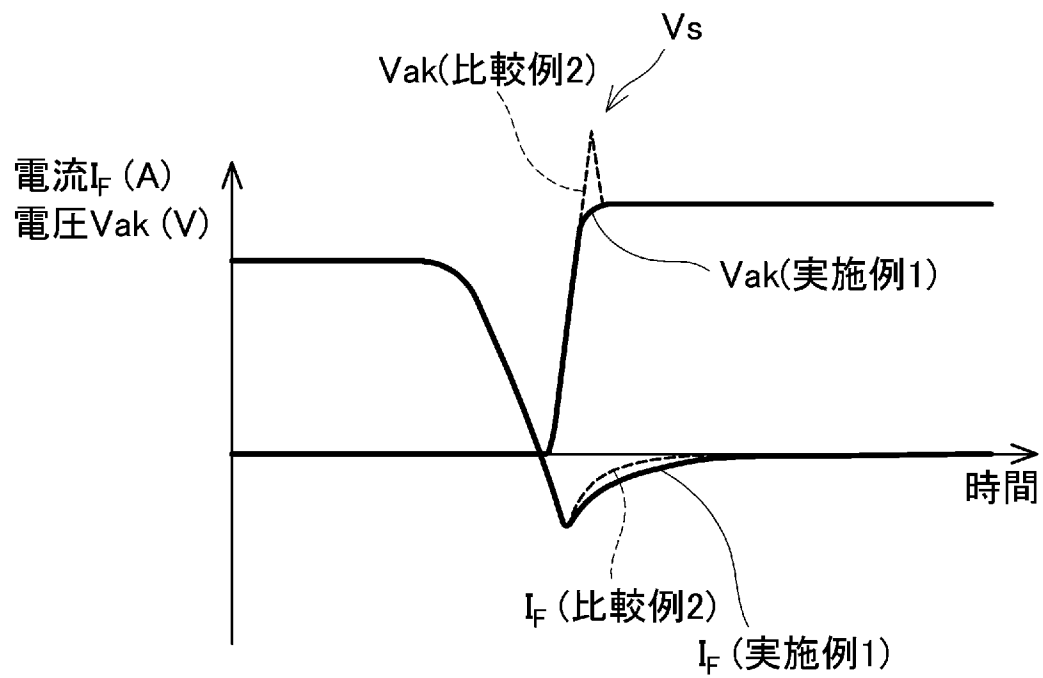
[図3]



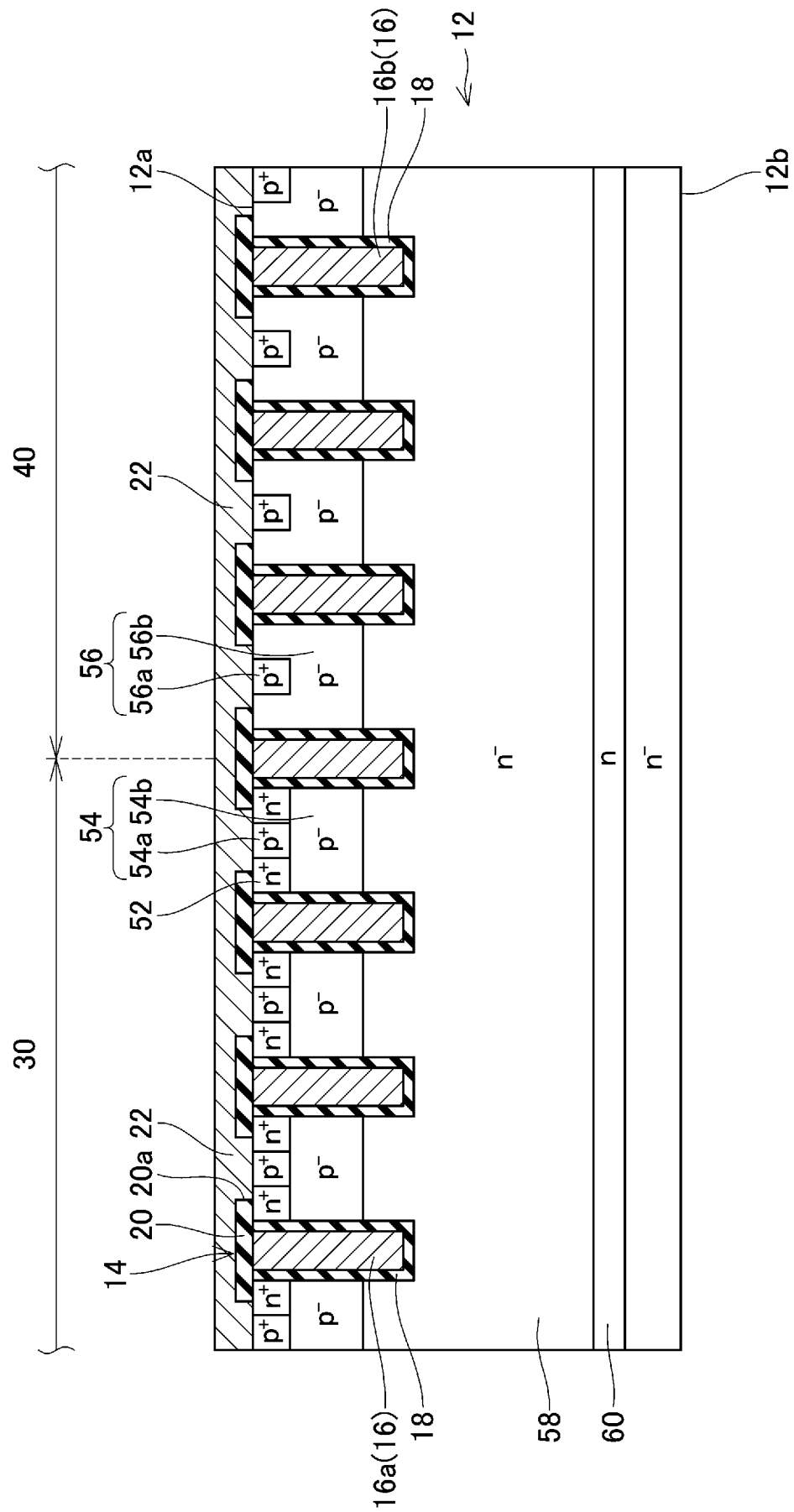
[図4]



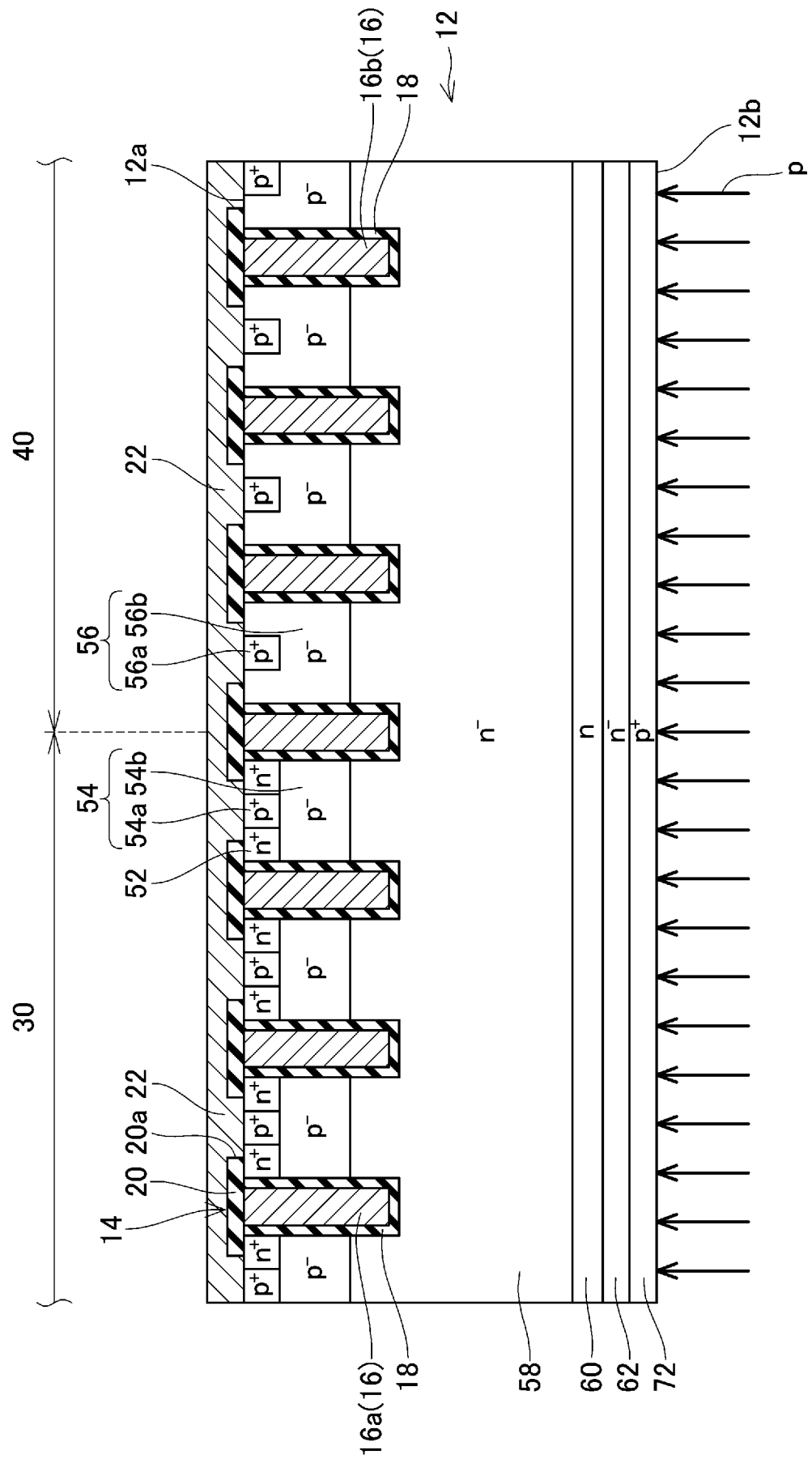
[図5]



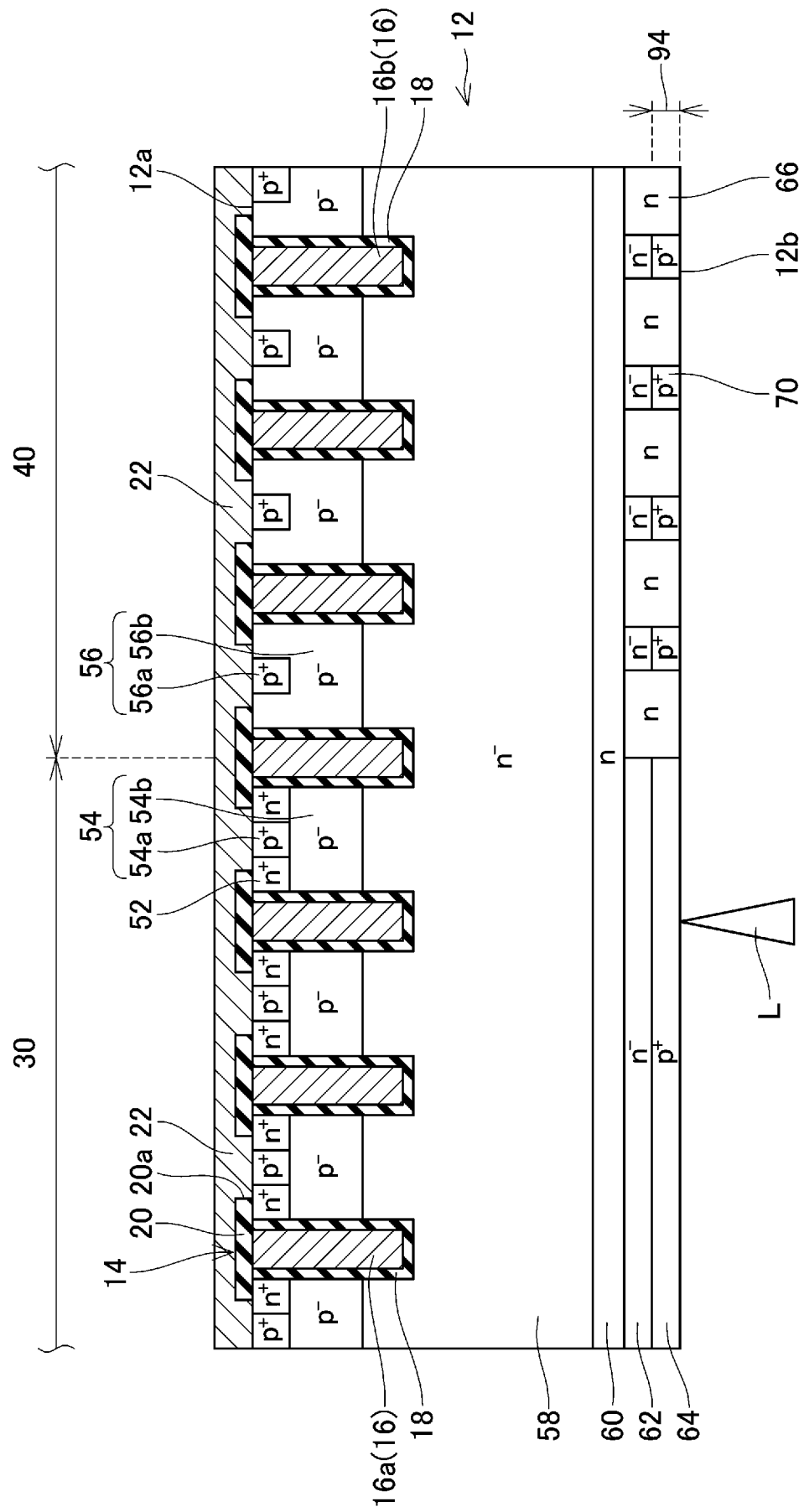
[図6]



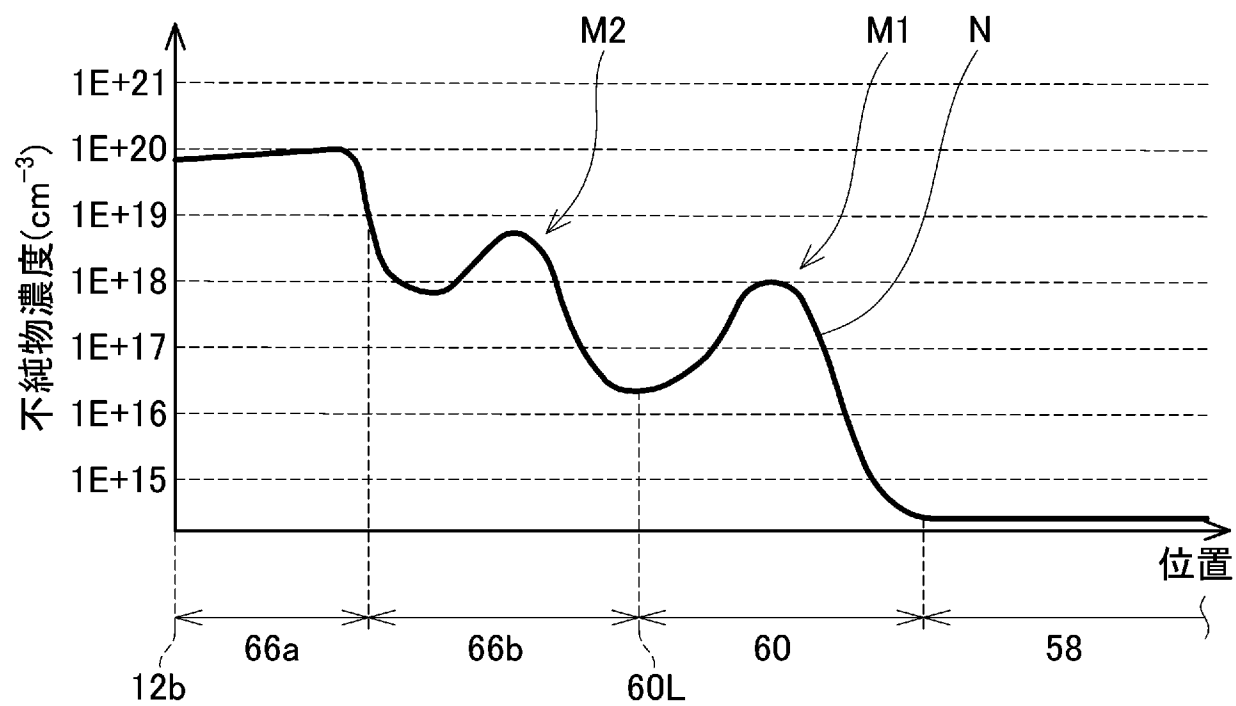
[図7]



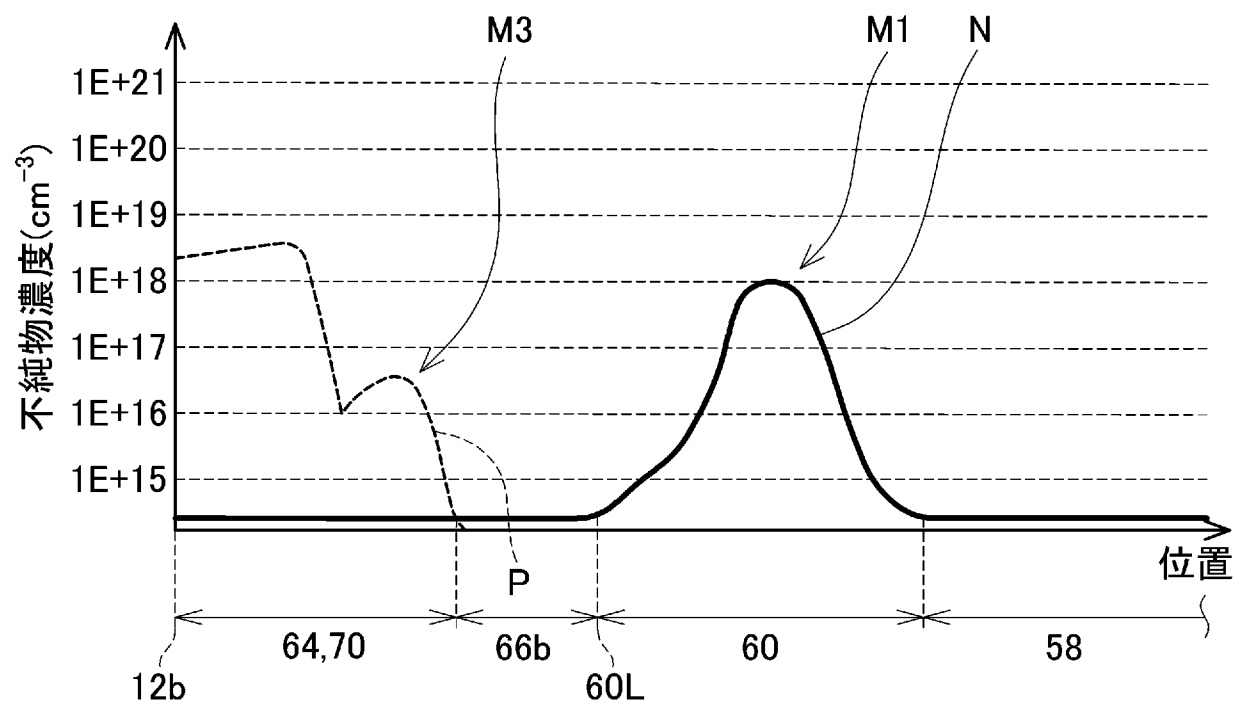
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/005259

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/78(2006.01)i; **H01L 21/336**(2006.01)i; **H01L 29/739**(2006.01)i; **H01L 29/861**(2006.01)i; **H01L 29/868**(2006.01)i
FI: H01L29/78 657D; H01L29/78 653A; H01L29/78 655B; H01L29/78 655D; H01L29/78 658A; H01L29/91 C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/78; H01L21/336; H01L29/739; H01L29/861; H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-034726 A (FUJI ELECTRIC CO., LTD.) 01 March 2021 (2021-03-01) paragraphs [0170]-[0174], fig. 6A	1-4
A	JP 2021-174924 A (DENSO CORP., TOYOTA MOTOR CORP.) 01 November 2021 (2021-11-01) paragraphs [0030]-[0038], fig. 1-2	1-4
A	WO 2022/014623 A1 (FUJI ELECTRIC CO., LTD.) 20 January 2022 (2022-01-20) paragraphs [0086]-[0091], [0103]-[0119], fig. 1C-1F	1-4
A	JP 2013-065735 A (DENSO CORP.) 11 April 2013 (2013-04-11) paragraphs [0079]-[0088], fig. 12, 13	1-4
A	JP 2015-211149 A (TOYOTA MOTOR CORP., TOYOTA CENTRAL RES & DEV) 24 November 2015 (2015-11-24) paragraphs [0009]-[0030], [0034], fig. 1, 2, 6-9	1-4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“D” document cited by the applicant in the international application
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“&” document member of the same patent family

Date of the actual completion of the international search

24 April 2024

Date of mailing of the international search report

14 May 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/005259

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2021-034726	A	01 March 2021	US	2021/0050345	A1	
				paragraphs [0204]-[0208], fig. 6A			
				US	2022/0293775	A1	
JP	2021-174924	A	01 November 2021	US	2023/0037409	A1	
				paragraphs [0044]-[0053], fig. 1-2			
				WO	2021/220965	A1	
				CN	115485857	A	
WO	2022/014623	A1	20 January 2022	US	2022/0320288	A1	
				paragraphs [0093]-[0098], [0110]-[0126], fig. 1C-1F			
				DE	112021000205	T5	
				CN	114902426	A	
JP	2013-065735	A	11 April 2013	(Family: none)			
JP	2015-211149	A	24 November 2015	US	2017/0069625	A1	
				paragraphs [0023]-[0044], [0048], fig. 1, 2, 6-9			
				WO	2015/166703	A1	
				DE	112015002028	B4	
				CN	106463529	A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 29/78(2006.01)i; H01L 21/336(2006.01)i; H01L 29/739(2006.01)i; H01L 29/861(2006.01)i;
H01L 29/868(2006.01)i
FI: H01L29/78 657D; H01L29/78 653A; H01L29/78 655B; H01L29/78 655D; H01L29/78 658A; H01L29/91 C

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01L29/78; H01L21/336; H01L29/739; H01L29/861; H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報1922-1996年
日本国公開実用新案公報1971-2024年
日本国実用新案登録公報1996-2024年
日本国登録実用新案公報1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2021-034726 A（富士電機株式会社） 01.03.2021（2021-03-01） 段落0170-0174, 図6A	1-4
A	JP 2021-174924 A（株式会社デンソー, トヨタ自動車株式会社） 01.11.2021（2021-11-01） 段落0030-0038, 図1-2	1-4
A	WO 2022/014623 A1（富士電機株式会社） 20.01.2022（2022-01-20） 段落0086-0091, 0103-0119, 図1C-1F	1-4
A	JP 2013-065735 A（株式会社デンソー） 11.04.2013（2013-04-11） 段落0079-0088, 図12, 13	1-4
A	JP 2015-211149 A（トヨタ自動車株式会社, 株式会社豊田中央研究所） 24.11.2015（2015-11-24） 段落0009-0030, 0034, 図1, 2, 6-9	1-4

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技术水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日
24. 04. 2024

国際調査報告の発送日
14. 05. 2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

恩田 和彦 5F 5896

電話番号 03-3581-1101 内線 3514

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/005259

引用文献			公表日	パテントファミリー文献			公表日
JP	2021-034726	A	01.03.2021	US	2021/0050345	A1	
				段落0204-0208, 図6A			
				US	2022/0293775	A1	
JP	2021-174924	A	01.11.2021	US	2023/0037409	A1	
				段落0044-0053, 図1-2			
				WO	2021/220965	A1	
				CN	115485857	A	
WO	2022/014623	A1	20.01.2022	US	2022/0320288	A1	
				段落0093-0098, 0110-0126, 図1C-1F			
				DE	112021000205	T5	
				CN	114902426	A	
JP	2013-065735	A	11.04.2013	(ファミリーなし)			
JP	2015-211149	A	24.11.2015	US	2017/0069625	A1	
				段落0023-0044, 0048, 図1, 2, 6-9			
				WO	2015/166703	A1	
				DE	112015002028	B4	
				CN	106463529	A	