【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成27年12月24日(2015.12.24)

【公開番号】特開2013-138196(P2013-138196A)
【公開日】平成25年7月11日(2013.7.11)
【年通号数】公開・登録公報2013-037
【出願番号】特願2012-261025(P2012-261025)
【国際特許分類】
Ｈ０１Ｌ　21/336　(2006.01)
Ｈ０１Ｌ　29/786　(2006.01)
Ｈ０１Ｌ　21/28　(2006.01)
Ｈ０１Ｌ　29/417　(2006.01)
Ｈ０１Ｌ　21/8242　(2006.01)
Ｈ０１Ｌ　27/108　(2006.01)
Ｈ０１Ｌ　21/8244　(2006.01)
Ｈ０１Ｌ　27/11　(2006.01)
Ｈ０１Ｌ　21/8247　(2006.01)
Ｈ０１Ｌ　27/115　(2006.01)
Ｈ０１Ｌ　29/788　(2006.01)
Ｈ０１Ｌ　29/792　(2006.01)
Ｈ０１Ｌ　27/105　(2006.01)
Ｈ０１Ｌ　21/8234　(2006.01)
Ｈ０１Ｌ　27/06　(2006.01)
Ｈ０１Ｌ　27/08　(2006.01)
Ｈ０１Ｌ　27/088　(2006.01)
【ＦＩ】
Ｈ０１Ｌ　29/78　６１７Ａ
Ｈ０１Ｌ　29/78　６２７Ａ
Ｈ０１Ｌ　29/78　６２６Ｃ
Ｈ０１Ｌ　29/78　６１６Ｋ
Ｈ０１Ｌ　29/78　６１８Ｂ
Ｈ０１Ｌ　21/28　３０１Ｂ
Ｈ０１Ｌ　29/50　Ｍ
Ｈ０１Ｌ　27/10　３２１
Ｈ０１Ｌ　27/10　３８１
Ｈ０１Ｌ　27/10　４３４
Ｈ０１Ｌ　27/10　６１５
Ｈ０１Ｌ　27/10　６７１Ｃ
Ｈ０１Ｌ　27/10　６７１Ｚ
Ｈ０１Ｌ　29/78　３７１
Ｈ０１Ｌ　27/10　４４１
Ｈ０１Ｌ　27/06　１０２Ａ
Ｈ０１Ｌ　27/08　３３１Ｅ
Ｈ０１Ｌ　27/08　１０２Ｅ
Ｈ０１Ｌ　29/78　６１６Ｍ

【手続補正書】
【提出日】平成27年11月6日(2015.11.6)
【手続補正１】

【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
絶縁表面上に設けられたゲート電極と、
前記ゲート電極を覆っているゲート絶縁膜と、
前記ゲート絶縁膜を介して前記ゲート電極を挟み、前記ゲート電極の上面と重畳しないソース電極およびドレイン電極と、
前記ゲート絶縁膜を介して前記ゲート電極と重畳して設けられ、かつ、前記ソース電極および前記ドレイン電極の少なくとも一部が接する酸化物半導体膜と、
前記ソース電極、前記ドレイン電極および前記酸化物半導体膜上に設けられた絶縁膜と、
前記絶縁膜上に設けられ、膜密度が３．２ｇ／ｃｍ^{3}以上の酸化アルミニウム膜と、を有する半導体装置。
【請求項２】
前記酸化物半導体膜は、前記ゲート絶縁膜、前記ソース電極および前記ドレイン電極上に設けられる請求項１に記載の半導体装置。
【請求項３】
前記ゲート絶縁膜の上面と前記ソース電極および前記ドレイン電極の上面との高さが揃う請求項２に記載の半導体装置。
【請求項４】
前記酸化物半導体膜は、前記ソース電極および前記ドレイン電極に挟まれている請求項１に記載の半導体装置。
【請求項５】
前記酸化物半導体膜の上面と前記ソース電極および前記ドレイン電極の上面との高さが揃う請求項４に記載の半導体装置。
【請求項６】
下地絶縁膜と、
前記下地絶縁膜中に埋め込まれ、かつ、上面の少なくとも一部が前記下地絶縁膜から露出したゲート電極と、
少なくとも前記ゲート電極上に設けられたゲート絶縁膜と、
前記ゲート電極と重畳せず、前記ゲート絶縁膜上に設けられたソース電極およびドレイン電極と、
少なくとも前記ゲート電極と重畳し、少なくとも一部が前記ソース電極および前記ドレイン電極と接し、前記ゲート絶縁膜上に設けられた酸化物半導体膜と、
前記ソース電極、前記ドレイン電極および前記酸化物半導体膜上に設けられた絶縁膜と、
前記絶縁膜上に設けられ、膜密度が３．２ｇ／ｃｍ^{3}以上の酸化アルミニウム膜と、を有する半導体装置。
【請求項７】
前記酸化物半導体膜の上面と前記ソース電極および前記ドレイン電極の上面との高さが揃う請求項６に記載の半導体装置。
【請求項８】
絶縁表面上にゲート電極を形成し、
前記ゲート電極を覆うゲート絶縁膜を形成し、
少なくとも前記ゲート絶縁膜上に導電膜を形成し、
前記ゲート絶縁膜が露出するように前記導電膜の一部に除去処理を行い、
前記除去処理を行った前記導電膜を加工してソース電極およびドレイン電極を形成し、

前記ゲート絶縁膜、前記ソース電極および前記ドレイン電極上に酸化物半導体膜を形成し、
前記ソース電極、前記ドレイン電極および前記酸化物半導体膜上に絶縁膜を形成し、
前記絶縁膜上に膜密度が３．２ｇ／ｃｍ^{3}以上の酸化アルミニウム膜を形成する半導体装置の作製方法。
【請求項９】
絶縁表面上にゲート電極を形成し、
前記ゲート電極を覆うゲート絶縁膜を形成し、
少なくとも前記ゲート絶縁膜上に酸化物半導体膜を形成し、
前記ゲート絶縁膜および前記酸化物半導体膜上に導電膜を形成し、
前記酸化物半導体膜が露出するように前記導電膜の一部に除去処理を行い、
前記除去処理を行った前記導電膜を加工してソース電極およびドレイン電極を形成し、
前記ソース電極、前記ドレイン電極および前記酸化物半導体膜上に絶縁膜を形成し、
前記絶縁膜上に膜密度が３．２ｇ／ｃｍ^{3}以上の酸化アルミニウム膜を形成する半導体装置の作製方法。
【請求項１０】
凹部を有する下地絶縁膜を形成し、
前記下地絶縁膜上に第１の導電膜を形成し、
前記下地絶縁膜が露出するように前記第１の導電膜の一部に除去処理を行い、前記下地絶縁膜の凹部にゲート電極を形成し、
少なくとも前記ゲート電極上にゲート絶縁膜を形成し、
前記ゲート絶縁膜上に第２の導電膜を形成し、
裏面露光を行い、前記ゲート電極と重畳しない前記第２の導電膜上にレジストマスクを形成し、
前記レジストマスクを用いて、前記ゲート電極と重畳しない前記ゲート絶縁膜上にソース電極およびドレイン電極を形成し、
少なくとも前記ゲート電極と重畳する前記ゲート絶縁膜上に酸化物半導体膜を形成し、
前記ソース電極、前記ドレイン電極および前記酸化物半導体膜上に絶縁膜を形成し、
前記絶縁膜上に膜密度が３．２ｇ／ｃｍ^{3}以上の酸化アルミニウム膜を形成する半導体装置の作製方法。
【請求項１１】
絶縁表面上にゲート電極を形成し、
前記ゲート電極上に下地絶縁膜を形成し、
前記ゲート電極が露出するように前記下地絶縁膜の一部に除去処理を行い、
少なくとも前記ゲート電極上にゲート絶縁膜を形成し、
前記ゲート絶縁膜上に酸化物半導体膜を形成し、
裏面露光を行い、前記ゲート電極と重畳する前記酸化物半導体膜上にレジストマスクを形成し、
前記レジストマスクを用いて、前記ゲート電極と重畳する前記ゲート絶縁膜上に島状の酸化物半導体膜を形成し、
前記ゲート絶縁膜および前記島状の酸化物半導体膜上に導電膜を形成し、
前記島状の酸化物半導体膜が露出するように前記導電膜の一部に除去処理を行い、
前記除去処理を行った前記導電膜を加工してソース電極およびドレイン電極を形成し、
前記ソース電極、前記ドレイン電極および前記島状の酸化物半導体膜上に絶縁膜を形成し、
前記絶縁膜上に膜密度が３．２ｇ／ｃｍ^{3}以上の酸化アルミニウム膜を形成する半導体装置の作製方法。
【請求項１２】
前記除去処理は、化学的機械研磨により行う、請求項８乃至請求項１１のいずれか一に記載の半導体装置の作製方法。