

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2011년 2월 24일 (24.02.2011)



(10) 국제공개번호
WO 2011/021752 A1

- (51) 국제특허분류:
B82B 3/00 (2006.01)
- (21) 국제출원번호: PCT/KR2009/007676
- (22) 국제출원일: 2009년 12월 22일 (22.12.2009)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2009-0076738 2009년 8월 19일 (19.08.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): **광주과학기술원 (GWANGJU INSTITUTE OF SCIENCE AND TECHNOLOGY)** [KR/KR]; 광주광역시 북구 오룡동 1, 500-712 Gwangju (KR).
- (72) 발명자; 겸
- (75) 발명자/출원인 (US 에 한하여): **이용탁 (LEE, Yong Tak)** [KR/KR]; 광주광역시 북구 오룡동 1 광주과학기술원 교수사택 C-305, 500-712 Gwangju (KR). **송영민 (SONG, Young Min)** [KR/KR]; 광주광역시 북구 오룡동 광주과학기술원 기혼자아파트 F-405, 500-712 Gwangju (KR).
- (74) 대리인: **정태훈 (JEONG, Tae Hoon)** 등; 서울 강남구 역삼동 706-16 다보빌딩 6층 TNI 특허법률사무소, 135-918 Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

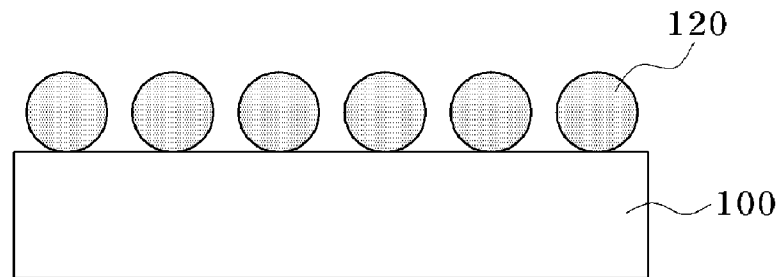
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: FABRICATION METHOD OF ANTI-REFLECTIVE NANOSTRUCTURE AND FABRICATION METHOD OF OPTICAL DEVICE WITH INTEGRATED ANTI-REFLECTIVE NANOSTRUCTURES

(54) 발명의 명칭 : 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법



[Fig. 4]

(57) Abstract: The present invention relates to a fabrication method of an anti-reflective nanostructure and a fabrication method of an optical device with integrated anti-reflective nanostructures. The fabrication method of an optical device comprises: depositing a metal thin film over a substrate; thermally treating the metal thin film to transform the film into metal particles; and etching the front surface of the substrate by employing the metal particles as a mask, so as to form an anti-reflective nanostructure in a wedge shape having a sharp point or in a parabolic shape with a sub-optical wavelength cycle on the top surface of the substrate itself. Therefore, the present invention can advantageously simplify the fabrication process, minimize light reflection caused by a difference in refractive indexes between air and a semiconductor material and facilitate the implementation in optical device applications.

(57) 요약서: 본 발명은 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법에 관한 것으로, 기판 상에 금속박막을 증착하는 단계와, 상기 금속박막을

[다음 쪽 계속]



WO 2011/021752 A1



열처리하여 금속입자로 변형시키는 단계와, 상기 기판 자체의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형 또는 파라볼라형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 기판의 전면을 식각하는 단계를 포함함으로써, 제조 공정이 간단하며, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수 있을 뿐만 아니라 광소자(optical device) 분야에 용이하게 적용할 수 있는 효과가 있다.

명세서

발명의 명칭: 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법

기술분야

- [1] 본 발명은 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법에 관한 것으로, 보다 상세하게는 금속박막 증착, 열처리, 전면 식각을 이용하여 반도체 기판 상에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형 또는 파라볼라형의 무반사 나노구조를 형성함으로써, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수 있도록 한 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법에 관한 것이다.

배경기술

- [2] 일반적으로, 굴절률이 다른 두 매질간의 빛의 반사량을 줄이는 것은 예컨대, 태양 전지, 광검출기, 발광 다이오드, 투명 글래스(Glass) 등 광소자에서 해결해야할 매우 중요한 문제이다.
- [3] 도 1은 빛이 매질에 수직 입사하는 경우 빛의 반사와 투과를 설명하기 위한 개념도이다.
- [4] 도 1을 참조하면, 빛의 반사는 프레넬 방정식(Fresnel Equation)에 의해 결정되어지는데, 빛이 매질에 수직으로 입사한다고 가정할 경우, 그 반사량(R)은 하기의 수학식 1로 표현되어 진다.
- [5] 수학식 1

$$R = \left(\frac{n_1 - n_2}{n_1 + n_2} \right)^2$$

- [6] 여기서, n_1 및 n_2 는 매질의 굴절률을 의미한다. 광소자의 반도체 기판에 적용된 반도체 물질(예컨대, 실리콘(Si)이나 갈륨비소(GaAs) 등)의 굴절률(n_2)은 약 3~4 정도이고, 공기(air)의 굴절률(n_1)은 1이기 때문에, 공기로부터 광소자로 빛이 입사될 경우 약 30% 이상의 빛이 반사되게 된다. 또한, 광소자에서 빛이 공기 중으로 방출될 때에도 비슷한 손실이 발생된다.
- [7] 이러한 빛의 반사는 광소자의 효율을 떨어뜨리는 주요 원인이 되며 이를 최소화할수록 높은 효율을 얻을 수 있게 된다. 빛의 반사를 줄이기 위해 일반적으로 사용되는 방법은 무반사 코팅(Antireflection Coating)으로서, 반도체 상부에 유전체나 고분자물질 등 반도체 보다 굴절률이 적은 물질을 증착함으로써 반사를 줄이는 방식이다.
- [8] 이러한 무반사 코팅은 굴절률 및 광학적 두께(Optical Thickness)를 적당히 조절함으로써 특정 파장대에서 최소의 반사특성을 낼 수 있는 장점이 있으나, 다양한 반도체 물질과 맞는 적당한 물질을 찾기 어렵고, 전기 및 열적 특성을

고려하기 어려우며, 넓은 스펙트럼에서 반사를 줄이기 어렵고, 빛의 입사각에 따른 반사율을 차이가 매우 큰 단점이 있다.

- [9] 한편, 최근에는 광파장 이하의 주기를 갖는 격자구조(Subwavelength Grating, SWG)를 이용하여 빛의 반사를 줄이는 방식이 연구되고 있다. 이는 다음과 같은 원리를 이용한 것이다. 격자구조(Grating)의 격자 오더(Grating Order)에 따른 입사각 공식은 하기의 수학식 2와 같다.

- [10] 수학식 2

$$\sin\theta_m = \frac{m\lambda}{\Lambda n_2} + \frac{n_1}{n_2} \sin\theta_i$$

- [11] 여기서, m 은 격자 오더이고, λ 는 입사광의 파장이고, Λ 는 격자구조의 주기를 나타내며, n_1 및 n_2 는 매질의 굴절률을 의미한다.

- [12] 만약, 격자구조의 주기(Λ)가 입사광의 파장보다 매우 작을 경우, 격자 오더인 m 은 0밖에 될 수 없는데 이는 간단히 말해서 옆으로 회절되는 빛이 없다는 것을 의미하며, 이 경우 유효 매질 이론(Effective Medium Theory)에 의해 격자구조에서의 굴절률을 격자구조의 채움비(Fill Factor)에 비례하여 유효 굴절률로 볼 수 있다.

- [13] 예를 들어, 굴절률이 3인 물질이 채움비가 0.5인 격자구조로 형성되어 있으면, 공기의 굴절률이 1이기 때문에 $(3*0.5+1*0.5)/2$ 에 의해 유효 굴절률은 2가 된다. 만일 격자구조를 단순히 기둥형태(Rod)나 릿지(Ridge)형태가 아닌 원뿔형태(Cone)나 피라미드형태로 만들 경우, 반도체에서 공기로 갈수록 굴절률이 서서히 변하기 때문에 빛의 반사를 거의 없앨 수 있다.

- [14] 한편, 광파장 이하의 주기를 갖는 격자구조를 만드는 기존의 방식으로는 1) E-beam 리소그래피 또는 홀로그래프 리소그래피를 이용하여 광파장 이하의 주기를 갖는 패턴을 형성한 후 건식 식각 또는 습식 식각을 이용하여 원뿔형태로 만드는 방식(참고문헌 : Y. Kanamori *et. al.*, Jpn. J. Appl. Phys. 39, L735 (2000), K. Kintaka *et. al.*, Opt. Lett. 26, 1642 (2001), D. L. Brundrett *et. al.*, Appl. Opt. 37, 2534 (1998)), 2)이 가장 일반적이며, 이외에도 나노임프린트 및 리프트오프(lift-off)를 이용한 방식(참고문헌 : Z. Yu *et. al.*, J. Vac. Sci. Technol. B 21, 2874 (2003))) 등이 있으나 이러한 기존의 방식들은 공정이 복잡하거나, 공정시간이 오래 걸리는 등의 단점이 있다. 또한 기판의 단차가 있는 경우, 포토레지스트 또는 전자빔(E-beam) 레지스트 등의 도포후 두께 조절이 어렵기 때문에 패턴 형성의 어려움이 따른다.

- [15] 한편, 나노구조의 주기가 광파장 이하인 경우 그 구조가 정렬된 구조가 아니라 하더라도 원뿔형, 피라미드형 또는 나노팁 형태로 제작될 경우 유효 매질 이론에 의해 빛의 반사량을 최소화 할 수 있으며, 이는 자가 마스크(self-masked) 식각 방식(참고문헌 : Y. Huang *et. al.*, Nat. Nanotechnol. 2, 770 (2007)) 등에 의해 보고된 바 있다. 그러나 이 경우에도 복잡한 가스 조합이 요구되는 단점이 있다.

- [16] 무반사 격자구조 또는 나노구조를 광소자에 집적하기 위해서는, 1) 기판의 단차가 있는 경우에도 공정이 가능해야 하며, 2) 웨이퍼 스케일 공정이 용이해야 하며, 3) 포토레지스트(Photoresist), SiO_2 등 마스크 역할을 하는 물질이 기판 물질에 상관없이 마스크 역할을 충분히 할 수 있어야 한다. 그러나 위에 언급한 방식들은 이들 중 일부만 만족하기 때문에 실제 광소자 적용에 부적합하다.

발명의 상세한 설명

기술적 과제

- [17] 본 발명은 전술한 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 금속박막 증착, 열처리, 전면 식각을 이용하여 반도체 기판 상에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형 또는 파라볼라형의 무반사 격자패턴을 형성함으로써, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수 있도록 한 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는데 있다.
- [18] 본 발명의 다른 목적은 상기 언급된 기존 방식에 비해 간단한 방식으로 기판의 단차가 있는 경우에도 공정이 가능하며, 웨이퍼 스케일 공정이 가능하며, 금속 마스크를 이용함으로써 기판 물질에 상관없이 마스크 역할을 충분히 할 수 있는 광파장 이하의 주기를 갖는 무반사 격자구조를 제작하고, 제작된 격자구조를 광소자 상에 집적하여 제조할 수 있도록 한 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는데 있다.

과제 해결 수단

- [19] 전술한 목적을 달성하기 위하여 본 발명의 제1 측면은, 기판 상에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 기판 자체의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 기판의 전면을 식각하는 단계를 포함하는 무반사 나노구조의 제조방법을 제공하는 것이다.
- [20] 본 발명의 제2 측면은, 기판 상에 버퍼층 및 금속박막을 순차적으로 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 상기 버퍼층이 나노구조 버퍼층이 되도록 상기 금속입자를 마스크로 하여 전면 식각을 수행하는 단계; 및 상기 기판 자체의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 나노구조 버퍼층을 마스크로 하여 상기 기판의 전면을 식각하는 단계를 포함하는 무반사 나노구조의 제조방법을 제공하는 것이다.
- [21] 여기서, 상기 버퍼층은 산화규소(SiO_2) 또는 질화규소(SiN_x)로 이루어짐이 바람직하다.
- [22] 바람직하게, 상기 금속박막은 은(Ag), 금(Au) 또는 니켈(Ni) 중 어느 하나의 금속을 이용하여 증착되거나, 상기 기판과의 표면 장력을 고려하여 상기

열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 금속을 선택하여 증착할 수 있다.

- [23] 바람직하게, 상기 금속박막은 5nm~100nm 정도의 두께를 갖도록 증착되거나, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 두께를 선택하여 증착할 수 있다.
- [24] 바람직하게, 상기 열처리는 200도~900도 범위에서 시행되거나, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [25] 바람직하게, 상기 무반사 나노구조는 플라즈마 건식 식각법을 이용하여 형성할 수 있다.
- [26] 바람직하게, 상기 건식 식각 시 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조의 높이 및 경사도를 조절함으로써 원하는 종횡비(aspect ratio)를 얻도록 할 수 있다.
- [27] 본 발명의 제3 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 발광부를 제외한 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계; 상기 p형 도핑층의 발광부 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 발광부의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는 것이다.
- [28] 본 발명의 제4 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 발광부 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 상기 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 발광부의 전면을 식각하는 단계; 및 상기 무반사 나노구조를 포함한 p형 도핑층의 전면에 투명전극을 적층한 후, 상기 투명전극의 발광부를 제외한 상면에 접촉패드를 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는 것이다.
- [29] 본 발명의 제5 측면은, 광소자의 제조방법에 있어서, 하부 전지층, 중간 전지층 및 상부 전지층을 순차적으로 적층한 후, 상기 상부 전지층의 일측 상면에 p형 상부전극을 적층하고, 상기 하부 전지층의 하면에 n형 하부전극을 적층하는 단계; 상기 p형 상부전극 영역을 제외한 상부 전지층의 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 상부전극 영역을 제외한 상부 전지층의 상면에 광파장 이하의 주기를

갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 상부전극 영역을 제외한 상부 전지층의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는 것이다.

[30] 여기서, 상기 하부 전지층과 중간 전지층 사이 및 상기 중간 전지층과 상부 전지층의 사이는 각각 제1 및 제2 터널 접합층을 통해 연결됨이 바람직하다.

[31] 바람직하게, 상기 제1 터널 접합층과 중간 전지층 사이에 버퍼층이 더 구비될 수 있다.

[32] 본 발명의 제6 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 광 흡수층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 광 흡수부를 제외한 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계; 상기 p형 도핑층의 광 흡수부 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 도핑층의 광 흡수부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 광 흡수부 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는 것이다.

[33] 본 발명의 제7 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 분포제한 반사층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 전체 상부면에 버퍼층 및 금속박막을 순차적으로 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 발광부의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법을 제공하는 것이다.

[34] 여기서, 상기 p형 도핑층의 일측 상부에 p형 상부전극을 형성한 후, 상기 n형 도핑층의 하면에 n형 하부전극을 형성하는 단계를 더 포함함이 바람직하다.

발명의 효과

[35] 이상에서 설명한 바와 같은 본 발명의 무반사 서브파장 나노구조의 제조방법에 따르면, 금속박막 증착, 열처리, 전면 식각을 이용하여 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 격자패턴을 형성함으로써, 제조 공정이 간단하며, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수 있을 뿐만 아니라 저비용으로 광파장 이하의 주기를 갖는 무반사 격자구조의 제작이 가능하며, 태양전지, 광검출기, 발광소자, 투명 글래스 등의 광소자에 집적 시 효율을 극대화할 수 이점이 있다.

[36] 또한, 본 발명에 따르면, 기판의 단차가 있는 경우에도 공정이 가능하며, 웨이퍼 스케일 공정이 가능하며, 금속 마스크를 이용함으로써 기판 물질에 상관없이

마스킹 역할을 충분히 할 수 있는 이점이 있다.

도면의 간단한 설명

- [37] 도 1은 빛이 매질에 수직 입사하는 경우 빛의 반사와 투과를 설명하기 위한 개념도이다.
- [38] 도 2 내지 도 4는 본 발명의 제1 실시예에 따른 무반사 나노구조의 제조방법을 설명하기 위한 단면도이다.
- [39] 도 5 내지 도 8은 본 발명의 제2 실시예에 따른 무반사 나노구조의 제조방법을 설명하기 위한 단면도이다.
- [40] 도 9는 본 발명의 제2 실시예에 의해 제작된 광파장 이하 주기를 갖는 금속 입자의 SEM 이미지를 나타낸 도면이다.
- [41] 도 10은 본 발명의 제2 실시예에 의해 제작된 무반사 나노구조의 SEM 이미지를 나타낸 도면이다.
- [42] 도 11은 본 발명의 제2 실시예에 의해 제작된 무반사 나노구조의 반사율을 측정한 그래프이다.
- [43] 도 12 내지 도 16은 본 발명의 제3 실시예에 따른 무반사 나노구조의 제조방법을 설명하기 위한 단면도이다.
- [44] 도 17은 투명전극만을 무반사 나노구조로 형성한 경우(a)와 본 발명의 제3 실시예에 의해 제작된 무반사 나노구조(b)에 대해 높이에 따른 굴절률의 변화를 그래프로 나타낸 도면이다.
- [45] 도 18 및 도 19는 본 발명의 제4 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [46] 도 20 및 도 21은 본 발명의 제5 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [47] 도 22는 본 발명의 제6 실시예에 따른 무반사 나노구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [48] 도 23은 본 발명의 제7 실시예에 따른 무반사 나노구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [49] 도 24는 본 발명의 제8 실시예에 따른 무반사 나노구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [50] 도 25 내지 도 28은 본 발명의 제9 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [51] 도 29는 본 발명의 제9 실시예에 의해 제작된 무반사 나노구조의 SEM 이미지를 나타낸 도면이다.
- [52] 도 30은 본 발명의 제9 실시예에 따른 무반사 나노구조가 집적된 광소자의 전압 및 전류의 변화에 따른 광출력을 나타낸 그래프이다.

발명의 실시를 위한 형태

- [53] 이하, 첨부 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 그러나,

다음에 예시하는 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 상술하는 실시예에 한정되는 것은 아니다. 본 발명의 실시예는 당업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되어지는 것이다.

[54] (제1 실시예)

[55] 도 2 내지 도 4는 본 발명의 제1 실시예에 따른 무반사 나노구조의 제조방법을 설명하기 위한 단면도이다.

[56] 도 2를 참조하면, 미리 준비한 기판(100)의 상면에 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(thermal evaporator) 등을 이용하여 금속박막(110)을 증착한다.

[57] 여기서, 기판(100)은 예컨대, 반도체 기판(예컨대, GaAs 기판 또는 InP 기판 등)으로 이루어짐이 바람직하지만, 이에 국한하지 않으며, 반도체 기판이 아니더라도 기판(100)의 상면에 금속박막(110)을 증착할 수 있다면 어느 것이든 이용 가능한 것으로 한다.

[58] 그리고, 금속박막(110)은 예컨대, 은(Ag), 금(Au), 니켈(Ni) 등 다양한 금속이 증착될 수 있으며, 기판(100)과의 표면 장력을 고려하여 이후 열처리 과정을 거친 후 광파장 이하(Subwavelength)의 주기를 갖는 금속입자(Metal Particle)(또는 금속 알갱이)(120, 도 3 참조)로 변형될 수 있는 금속을 선택하여 증착할 수 있다.

[59] 또한, 금속박막(110)은 약 5nm~100nm 정도의 두께를 갖도록 증착될 수 있으며, 상기 열처리 후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 두께를 선택하여 증착할 수 있다.

[60] 한편, 금속박막(110)의 증착은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(Thermal evaporator)에 국한하지 않으며, 예컨대, 스퍼터링 머신(Sputtering Machine) 등에 의해 금속을 약 5nm~100nm 정도의 두께로 증착할 수 있는 어떤 것이든 이용될 수 있다.

[61] 도 3을 참조하면, 금속박막(110)을 예컨대, 금속 열처리(Rapid Thermal Annealing, RTA) 방법 등을 이용하여 열처리함으로써 금속입자(120)로 변형시킨다.

[62] 이때, 상기 열처리는 약 200도~900도 범위에서 시행될 수 있으며, 상기 열처리 후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.

[63] 도 4를 참조하면, 금속입자(120)를 포함한 기판(100)의 전면에 예컨대, 건식 식각(Dry Etching) 공정을 수행함으로써, 기판(100) 자체의 상면에 일정한 주기(Period)(바람직하게, 약 100nm 내지 1000nm 정도)와 깊이(Depth)(바람직하게, 약 50nm 내지 600nm 정도) 즉, 광파장 이하(Subwavelength)의 주기를 갖는 무반사 나노구조(130)를 형성할 수 있다.

[64] 이러한 무반사 나노구조(130)는 기판(100)의 표면에 주기적으로 일정하게 배열되어 있으며, 기판(100)의 표면으로부터 상측의 공기층으로 갈수록

횡단면적이 좁아지도록 끝이 뿔족한 켜기형 예컨대, 원뿔(Cone) 형태로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 파라볼라(Parabola), 삼각뿔, 사각뿔 또는 다각뿔 형태 등으로 형성될 수도 있다.

[65] 한편, 상기 건식 식각법은 예컨대, 플라즈마 건식 식각법(Plasma Dry Etching)을 이용함이 바람직하지만, 이에 국한하지 않으며, 반응성 기체와 플라즈마를 동시에 이용하여 이방성식각 특성 및 식각 속도를 향상시킨 건식식각 방법 예컨대, RF 전력(Power)에 의해 플라즈마가 생성되는 RIE(Reactive Ion Etching) 식각법 또는 ICP(Inductively Coupled Plasma) 식각법 등을 이용할 수도 있다.

[66] 한편, 상기 건식 식각 시 예컨대, 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조(130)의 높이 및 경사도를 조절함으로써, 원하는 종횡비(aspect ratio)를 용이하게 얻을 수 있다.

[67] (제2 실시예)

[68] 도 5 내지 도 8은 본 발명의 제2 실시예에 따른 무반사 나노구조의 제조방법을 설명하기 위한 단면도이다.

[69] 도 5를 참조하면, 미리 준비한 기판(100)의 상면에 예컨대, 플라즈마 화학기상 증착(PECVD), 열 화학기상 증착(Thermal-CVD), 스퍼터(sputter) 등을 이용하여 예컨대, 산화규소(SiO_2) 또는 질화규소(SiN_x) 등으로 이루어진 버퍼층(105)을 증착하고, 순차적으로 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(thermal evaporator) 등을 이용하여 금속박막(110)을 증착한다.

[70] 여기서, 기판(100)은 예컨대, 반도체 기판(예컨대, GaAs 기판 또는 InP 기판 등)으로 이루어짐이 바람직하지만, 이에 국한하지 않으며, 반도체 기판이 아니더라도 기판(100)의 상면에 버퍼층(105)을 증착할 수 있다면 어느 것이든 이용 가능한 것으로 한다.

[71] 버퍼층(105)은 예컨대, 산화규소(SiO_2) 또는 질화규소(SiN_x)에 국한하지 않으며, 버퍼층(105)과 금속박막(110) 간의 표면 장력에 의해 열처리후 금속박막(110)이 광파장 이하의 주기를 갖는 금속입자(또는 금속 알갱이)(120, 도 6 참조)로 변형될 수 있으면 어느 것이든 이용 가능한 것으로 한다.

[72] 또한, 버퍼층(105)은 약 5nm~500nm 정도의 두께를 갖도록 증착할 수 있으며, 첫째, 열처리후 금속박막(110)이 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있으며, 둘째, 금속입자(120)를 이용하여 전면 식각을 통해 버퍼층(105)이 기판(100) 상면의 일정부분이 노출되도록 나노구조 버퍼층(105', 도 7 참조)으로 될 수 있는 두께를 만족하도록 한다.

[73] 일반적으로, 금속박막(110)을 열처리하여 금속입자(120)로 변형시킬 경우, 기판(100)과 금속박막(110) 간의 표면 장력에 의해 금속입자(120)의 주기 및 크기가 변하게 된다. 따라서, 기판(100)의 물질이 목적에 따라 바뀌게 될 경우, 그에 따라 금속의 두께 및 열처리 온도가 변경되어야 하며 이는 실제 응용에 적용하기에 어려운 점이 따른다.

[74] 한편, 산화규소(SiO_2) 또는 질화규소(SiN_x)로 이루어진 버퍼층(105)을 이용할

경우, 기판(100)의 물질이 변경되더라도 버퍼층(105)과 금속박막(110) 간의 표면 장력에는 변화가 없으므로 금속의 두께 및 열처리 온도의 변경 없이 재현성 있게 금속입자(120)의 형성이 가능하다.

- [75] 그리고, 금속박막(110)은 예컨대, 은(Ag), 금(Au), 니켈(Ni) 등 다양한 금속이 증착될 수 있으며, 기판(100)과의 표면 장력을 고려하여 이후 열처리 과정을 거친 후 광파장 이하(Subwavelength)의 주기를 갖는 금속입자(120)로 변형될 수 있는 금속을 선택하여 증착할 수 있다.
- [76] 또한, 금속박막(110)은 약 5nm~100nm 정도의 두께를 갖도록 증착될 수 있으며, 상기 열처리 후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 두께를 선택하여 증착할 수 있다.
- [77] 한편, 금속박막(110)의 증착은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(Thermal evaporator)에 국한하지 않으며, 예컨대, 스퍼터링 머신(Sputtering Machine) 등에 의해 금속을 약 5nm~100nm 정도의 두께로 증착할 수 있는 어떤 것이든 이용될 수 있다.
- [78] 도 6을 참조하면, 금속박막(110)을 예컨대, 급속 열처리(Rapid Thermal Annealing, RTA) 등을 이용하여 열처리함으로써 금속입자(120)로 변형시킨다.
- [79] 이때, 상기 열처리는 약 200도~900도 범위에서 시행될 수 있으며, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [80] 도 7을 참조하면, 버퍼층(105) 및 금속입자(120)를 포함한 기판(100)의 전면에 예컨대, 건식 식각(Dry Etching) 공정을 수행함으로써, 기판(100)의 상면에 일정한 주기(Period)(바람직하게, 약 100nm 내지 1000nm 정도)와 깊이(Depth)(바람직하게, 약 50nm 내지 600nm 정도) 즉, 광파장 이하(Subwavelength)의 주기를 갖는 나노구조 버퍼층(105')을 형성할 수 있다.
- [81] 이러한 나노구조 버퍼층(105')은 정렬되어있지는 않으나 일정 간격을 두고 형성되어 있는 것을 특징으로 한다.
- [82] 도 8을 참조하면, 나노구조 버퍼층(105')을 마스크로 이용하여 전면 식각을 통해 기판(100)의 상면에 광파장 이하의 주기를 갖는 무반사 나노구조(130)를 형성한다. 이후 잔여 버퍼층 및 금속입자(120)는 습식 식각을 통해 제거된다.
- [83] 이러한 무반사 나노구조(130)는 기판(100)의 표면으로부터 상측의 공기층으로 갈수록 횡단면적이 좁아지도록 끝이 뾰족한 쐐기형 예컨대, 원뿔(Cone) 형태로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 파라볼라(Parabola), 삼각뿔, 사각뿔 또는 다각뿔 형태 등으로 형성될 수도 있다. 경우에 따라 끝이 잘린 원뿔대(truncated cone)형태로 형성될 수도 있다.
- [84] 한편, 상기 건식 식각법은 플라즈마 건식 식각법(Plasma Dry Etching)을 이용함이 바람직하지만, 이에 국한하지 않으며, 반응성 기체와 플라즈마를 동시에 이용하여 이방성식각 특성 및 식각 속도를 향상시킨 건식식각 방법 예컨대, RF 전력(Power)에 의해 플라즈마가 생성되는 RIE(Reactive Ion Etching)

- 식각법 또는 ICP(Inductively Coupled Plasma) 식각법 등을 이용할 수도 있다.
- [85] 한편, 상기 건식 식각 시 예컨대, 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조의 높이 및 경사도를 조절할 수 있으며, 특히 RF 전력(Power)을 조절하여 원하는 종횡비(aspect ratio)를 용이하게 얻을 수 있다.
- [86] 도 9는 본 발명의 제2 실시예에 의해 제작된 광파장 이하 주기를 갖는 금속입자의 SEM(Scanning Electron Microscope) 이미지를 나타낸 도면으로서, 버퍼층(105, 도 5 참조)으로는 산화규소(SiO_2) 50nm의 두께를 증착하였으며, 은(Ag) 금속박막(110)을 각각 5nm(도 9의 (b)), 10nm(도 9의 (c)), 20nm(도 9의 (d)) 증착한 후 약 500도에서 1분간 열처리하였다. 금속박막(110)의 두께가 두꺼울수록 금속입자(120)의 크기 및 주기가 커지는 것을 확인할 수 있다.
- [87] 도 10은 본 발명의 제2 실시예에 의해 제작된 무반사 나노구조의 SEM 이미지를 나타낸 도면으로서, 기판(100, 도 5 참조)은 갈륨비소(GaAs)를 이용하였으며, 끝이 뾰족한 형태의 원뿔형 나노구조를 가지는 것을 확인할 수 있다.
- [88] 도 11은 본 발명의 제2 실시예에 의해 제작된 무반사 나노구조의 반사율을 측정한 그래프로서, 일반 갈륨비소(GaAs Bulk)의 반사율(Reflectance)은 약 30% 이상인 반면 무반사 나노구조(130, 도 8 참조)를 갖는 갈륨비소(GaAs SWS)의 경우 반사율이 전 영역에서 약 7.5% 이내이며, 가시광대역에서는 약 5% 이내인 것을 확인할 수 있다.
- [89] (제 3 실시예)
- [90] 도 12 내지 도 16은 본 발명의 제3 실시예에 따른 무반사 나노구조의 제조방법을 설명하기 위한 단면도로서, 본 발명의 제3 실시예는 전술한 제2 실시예와 거의 유사하나 기판(100)과 버퍼층(105) 간에 투명전극(103)이 추가로 개재되어 있는 것이 특징이다.
- [91] 도 12를 참조하면, 미리 준비한 기판(100)의 상면에 투명전극(103), 버퍼층(105) 및 금속박막(110)을 순차적으로 형성한다.
- [92] 여기서, 기판(100)은 예컨대, 반도체 기판(예컨대, GaAs 기판 또는 InP 기판 등)으로 이루어짐이 바람직하지만, 이에 국한하지 않으며, 반도체 기판이 아니더라도 기판(100)의 상면에 투명전극(103)을 증착할 수 있다면 어느 것이든 이용 가능한 것으로 한다.
- [93] 투명전극(103)은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(thermal evaporator), 스퍼터링 증착(Sputtering evaporator) 등을 이용하여 증착함이 바람직하다.
- [94] 이러한 투명전극(103)의 재료로는 예컨대, 인듐 틴 옥사이드(Indium Tin Oxide, ITO), 틴 옥사이드(Tin Oxide, TO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide, IZO) 및 인듐 징크 옥사이드(Indium Zinc Oxide, IZO) 중 어느 하나가 선택될 수 있다.
- [95] 한편, 버퍼층(105) 및 금속박막(110)은 전술한 제2 실시예와 동일하므로, 이에

대한 상세한 설명은 전술한 제2 실시예를 참조하기로 한다.

- [96] 도 13을 참조하면, 금속박막(110)을 예컨대, 급속 열처리(Rapid Thermal Annealing, RTA) 등을 이용하여 열처리함으로써 금속입자(120)로 변형시킨다.
- [97] 이때, 상기 열처리는 약 200도~900도 범위에서 시행될 수 있으며, 상기 열처리 후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [98] 도 14를 참조하면, 버퍼층(105) 및 금속입자(120)를 포함한 기판(100)의 전면에 예컨대, 건식 식각(Dry Etching) 공정을 수행함으로써, 투명전극(103)의 상면에 일정한 주기(Period)(바람직하게, 약 100nm 내지 1000nm 정도)와 깊이(Depth)(바람직하게, 약 50nm 내지 600nm 정도) 즉, 광파장 이하(Subwavelength)의 주기를 갖는 나노구조 버퍼층(105')을 형성할 수 있다.
- [99] 이러한 나노구조 버퍼층(105')은 정렬되어있지는 않으나 일정 간격을 두고 형성되어 있는 것을 특징으로 한다.
- [100] 도 15를 참조하면, 나노구조 버퍼층(105')을 마스크로 하여 전면 식각을 통해 나노구조 투명전극(103')을 형성하고, 기판(100)의 일정부분도 광파장 이하의 주기를 갖는 무반사 나노구조(130')를 형성한다. 이후 잔여 버퍼층 및 금속입자(120)는 습식 식각을 통해 제거된다.
- [101] 이러한 나노구조 투명전극(103') 및 무반사 나노구조(130')는 기판(100)의 표면으로부터 상측의 공기층으로 갈수록 횡단면적이 좁아지도록 끝이 뾰족한 쐐기형 예컨대, 원뿔(Cone) 형태로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 파라볼라(Parabola), 삼각뿔, 사각뿔 또는 다각뿔 형태 등으로 형성될 수도 있다. 경우에 따라 끝이 잘린 원뿔대(truncated cone)형태로 형성될 수도 있다.
- [102] 한편, 상기 건식 식각법은 플라즈마 건식 식각법(Plasma Dry Etching)을 이용함이 바람직하지만, 이에 국한하지 않으며, 반응성 기체와 플라즈마를 동시에 이용하여 이방성식각 특성 및 식각 속도를 향상시킨 건식식각 방법 예컨대, RF 전력(Power)에 의해 플라즈마가 생성되는 RIE(Reactive Ion Etching) 식각법 또는 ICP(Inductively Coupled Plasma) 식각법 등을 이용할 수도 있다.
- [103] 한편, 상기 건식 식각 시 예컨대, 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 나노구조 투명전극(103') 및 무반사 나노구조(130')의 높이 및 경사도를 조절할 수 있으며, 특히 RF 전력(Power)을 조절하여 원하는 종횡비(aspect ratio)를 용이하게 얻을 수 있다.
- [104] 도 16을 참조하면, 기판(100)의 전면에 투명전극(103'')을 재증착하여, 나노구조 투명전극(103')끼리 연결될 수 있게 함으로써, 전류가 흐를 수 있도록 한다.
- [105] 도 17은 투명전극만을 무반사 나노구조로 형성한 경우(a)와 본 발명의 제3 실시예에 의해 제작된 무반사 나노구조(b)에 대해 높이에 따른 굴절률의 변화를 그래프로 나타낸 도면이다.
- [106] 도 17을 참조하면, 투명전극만을 무반사 나노구조로 형성한 경우(a) 즉,

나노구조 투명전극(103')을 형성한 경우 투명전극(103)과 반도체 물질로 이루어진 기판(100)간의 굴절률 차이로 인해 반사특성을 크게 개선하기는 어려우나, 전술한 제3 실시예를 통해 제작할 경우 기판(100)에서도 무반사 나노구조(130')가 적용되므로 굴절률이 서서히 감소되도록 할 수 있으므로 보다 효과적인 반사율 감소특성을 나타낼 수 있다.

[107] (제4 실시예)

[108] 도 18 및 도 19는 본 발명의 제4 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.

[109] 도 18을 참조하면, 광소자는 일반적인 발광소자의 구조로써, 예컨대, n형 도핑층(200), 활성층(210) 및 p형 도핑층(220)을 순차적으로 적층한 후, p형 도핑층(220)의 발광부를 제외한 상면에 p형 상부전극(230)을 적층하고, n형 도핑층(200)의 하면에 n형 하부전극(240)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.

[110] 도 19를 참조하면, p형 도핑층(220)의 발광부 상면에 전술한 본 발명의 제1 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제4 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 완성할 수 있다.

[111] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[112] (제5 실시예)

[113] 도 20 및 도 21은 본 발명의 제5 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.

[114] 도 20을 참조하면, 광소자는 일반적인 발광소자의 구조로써, 예컨대, n형 도핑층(300), 활성층(310) 및 p형 도핑층(320)을 순차적으로 적층한 후, p형 도핑층(320)의 상부에 투명전극(330) 및 접촉패드(340)를 순차적으로 적층하고, n형 도핑층(300)의 하면에 n형 하부전극(350)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.

[115] 도 21을 참조하면, 투명전극(330)을 적층하기 전에, p형 도핑층(320)의 발광부 상면에 전술한 본 발명의 제1 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제5 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 완성할 수 있다.

[116] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[117] 한편, 투명전극(330)은 무반사 나노구조(130)를 포함한 p형 도핑층(320)의 전면에 적층한 후, 투명전극(330)의 발광부를 제외한 상면에 접촉패드(340)를 적층한다. 이때, 투명전극(330)은 무반사 나노구조(130)의 상부에 증착되기 때문에, 그 형태는 무반사 나노구조(130)의 형태와 동일하게 형성된다.

[118] (제6 실시예)

[119] 도 22는 본 발명의 제6 실시예에 따른 무반사 나노구조가 집적된 광소자를

설명하기 위한 단면도이다.

- [120] 도 22를 참조하면, 광소자는 일반적인 삼중 접합(triple junction) 태양전지로서, 밴드갭이 약 0.65eV인 게르마늄(Ge)을 하부 전지층(Bottom Cell)(400)으로 사용하고, 그 상부에 약 1.4eV 근처의 $\text{In}_{0.08}\text{Ga}_{0.92}\text{As}$ 를 중간 전지층(Middle Cell)(430)과 그 상부에 약 1.9eV의 $\text{In}_{0.56}\text{Ga}_{0.44}\text{P}$ 를 상부 전지층(Top Cell)(450)이 구비된 구조이다.
- [121] 그리고, 각 전지층(410,430,450)의 전기적 연결은 제1 및 제2 터널 접합층(Tunnel Junction)(410 및 440)을 통해 연결하고, 상부 전지층(450)의 일측 상면에 p형 상부전극(460)이 형성되며, 하부 전지층(400)의 하면에 n형 하부전극(470)이 형성되어 있다.
- [122] 특히, p형 상부전극(460) 영역을 제외한 상부 전지층(450)의 상면에 전술한 본 발명의 제1 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제6 실시예에 따른 무반사 나노구조가 집적된 광소자인 삼중 접합 태양 전지의 제조방법을 완성할 수 있다.
- [123] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.
- [124] 바람직하게는, 제1 터널 접합층(410)과 중간 전지층(430) 사이에 InGaAs로 이루어진 버퍼층(420)이 더 구비할 수 있다.
- [125] 즉, 태양광 스펙트럼을 흡수하는 측면에서 보면 상부 전지층(450)에서 약 650nm 파장 대역까지 흡수하고, 중간 전지층(430)에서 약 900nm까지 흡수하며, 하부 전지층(400)에서 약 1900nm까지 흡수함으로써 넓은 대역폭에 걸쳐 광을 흡수할 수 있는 구조를 갖는다.
- [126] 여기서, 상부 전지층(450)의 표면에 무반사 나노구조(130)의 제조방법을 적용함으로써 입사광의 반사를 최소화할 수 있으며 이로 인해 태양 전지의 효율을 높일 수 있다.
- [127] (제7 실시예)
- [128] 도 23은 본 발명의 제7 실시예에 따른 무반사 나노구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [129] 도 23을 참조하면, 광소자는 일반적인 광검출기(photodetector)의 구조로써, 에컨대, n형 도핑층(500), 광 흡수층(510) 및 p형 도핑층(520)을 순차적으로 적층한 후, p형 도핑층(520)의 광 흡수부를 제외한 상면에 p형 상부전극(530)을 적층하고, n형 도핑층(500)의 하면에 n형 하부전극(540)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.
- [130] 특히, p형 도핑층(520)의 광 흡수부 상면에 전술한 본 발명의 제1 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제7 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 완성할 수 있다.
- [131] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

- [132] 여기서, p형 도핑층(520)의 표면에 무반사 나노구조(130)의 제조방법을 적용함으로써 입사광의 반사를 최소화할 수 있으며 이로 인해 광검출기의 효율을 높일 수 있다.
- [133] (제8 실시예)
- [134] 도 24는 본 발명의 제8 실시예에 따른 무반사 나노구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [135] 도 24를 참조하면, 광소자는 일반적인 투명 글래스(Transparent Glass)(600)로서, 약 1.5 정도의 굴절률을 가지며 특정 파장 대역에서 약 95% 이상의 투과율을 보인다. 그러나, 태양 전지 등 몇몇 응용분야에서는 넓은 대역에서 약 99% 이상의 투과율을 요하며 이를 위해서 전술한 본 발명의 제1 실시예에 따라 형성된 무반사 나노구조(130)의 제조방법이 이용될 수 있다.
- [136] 즉, 투명 글래스(600)의 상부에 전술한 본 발명의 제1 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써 보다 넓은 대역에서 높은 투과율을 얻을 수 있다. 또한, 투명 글래스(600)의 상부뿐만 아니라 하부에도 무반사 나노구조(130)를 집적함으로써 보다 넓은 대역에서 높은 투과율을 얻을 수 있다.
- [137] (제9 실시예)
- [138] 도 25 내지 도 28은 본 발명의 제9 실시예에 따른 무반사 나노구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [139] 도 25를 참조하면, 광소자는 일반적인 발광소자 즉, 발광다이오드(Light Emitting Diode, LED)의 구조로써, 예컨대, n형 도핑층(n-GaAs)(700), 분포회반 반사층(AlAs/AlGaAs)(Distributed Bragg Reflector, DBR)(710), 활성층(720) 및 p형 도핑층(730)을 순차적으로 적층한 후, p형 도핑층(730)의 발광부를 제외한 상면에 p형 상부전극(740)을 적층하고, n형 도핑층(700)의 하면에 n형 하부전극(750)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.
- [140] 도 26을 참조하면, p형 상부전극(740)을 포함한 p형 도핑층(730)의 전체 상부면에 예컨대, 버퍼층(예컨대, SiO₂ 등)(800) 및 금속박막(900)을 순차적으로 증착한다.
- [141] 이때, 금속박막(900)은 전술한 바와 마찬가지로 예컨대, 은(Ag), 금(Au), 니켈(Ni) 등 다양한 금속이 증착될 수 있으며, p형 도핑층(730)과의 표면 장력을 고려하여 이후 열처리 과정을 거친 후 광파장 이하(Subwavelength)의 주기를 갖는 금속입자(Metal Particle)(또는 금속 알갱이)(950, 도 27 참조)로 변형될 수 있는 금속을 선택하여 증착할 수 있다.
- [142] 또한, 금속박막(900)은 약 5nm~100nm 정도의 두께를 갖도록 증착될 수 있으며, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자(950)로 변형될 수 있는 두께를 선택하여 증착할 수 있다.
- [143] 한편, 금속박막(900)의 증착은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(Thermal evaporator)에 국한하지 않으며, 예컨대, 스퍼터링 머신(Sputtering Machine) 등에 의해 금속을 약 5nm~100nm 정도의 두께로 증착할 수 있는 어떤

것이든 이용될 수 있다.

- [144] 도 27을 참조하면, 금속박막(900)을 예컨대, 금속 열처리(Rapid Thermal Annealing, RTA) 방법 등을 이용하여 열처리함으로서 금속입자(950)로 변형시킨다.
- [145] 이때, 상기 열처리는 약 200도~900도 범위에서 시행될 수 있으며, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [146] 도 28을 참조하면, 금속입자(950)를 포함한 버퍼층(800)의 전면에 예컨대, 건식 식각(Dry Etching) 공정을 수행함으로써, p형 도핑층(730) 자체의 상면에 일정한 주기(Period)(바람직하게, 약 100nm 내지 1000nm 정도)와 깊이(Depth)(바람직하게, 약 50nm 내지 600nm 정도) 즉, 광파장 이하(Subwavelength)의 주기를 갖는 무반사 나노구조(735)를 형성할 수 있다.
- [147] 이러한 무반사 나노구조(735)는 p형 도핑층(730)의 표면에 주기적으로 일정하게 배열되어 있으며, p형 도핑층(730)의 표면으로부터 상층의 공기층으로 갈수록 횡단면적이 좁아지도록 끝이 뾰족한 켜기형 예컨대, 원뿔(Cone) 형태로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 파라볼라(Parabola), 삼각뿔, 사각뿔 또는 다각뿔 형태 등으로 형성될 수도 있으며, 그 수직 단면 형상이 사다리꼴 형태로 형성될 수도 있다.
- [148] 한편, 상기 건식 식각법은 예컨대, 플라즈마 건식 식각법(Plasma Dry Etching)을 이용함이 바람직하지만, 이에 국한하지 않으며, 반응성 기체와 플라즈마를 동시에 이용하여 이방성식각 특성 및 식각 속도를 향상시킨 건식식각 방법 예컨대, RF 전력(Power)에 의해 플라즈마가 생성되는 RIE(Reactive Ion Etching) 식각법 또는 ICP(Inductively Coupled Plasma) 식각법 등을 이용할 수도 있다.
- [149] 한편, 상기 건식 식각 시 예컨대, 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조(735)의 높이 및 경사도를 조절함으로써, 원하는 종횡비(aspect ratio)를 용이하게 얻을 수 있다.
- [150] 도 29는 본 발명의 제9 실시예에 의해 제작된 무반사 나노구조의 SEM 이미지를 나타낸 도면으로서, 건식 식각을 수행하여 금속에도 약간 표면이 거칠어짐을 확인할 수 있다.
- [151] 도 30은 본 발명의 제9 실시예에 따른 무반사 나노구조가 집적된 광소자의 전압 및 전류의 변화에 따른 광출력을 나타낸 그래프로서, 도 30의 (a)는 무반사 나노구조가 없는 종래의 광소자를 나타낸 것이며, 도 30의 (b)는 본 발명의 제9 실시예에 따른 무반사 나노구조가 집적된 광소자를 나타낸 것으로 종래에 비해 광출력(Power)이 약 26.4% 향상되었음을 확인할 수 있으며, 출력 파장은 거의 변화가 없다.
- [152] 전술한 본 발명에 따른 무반사 나노구조의 제조방법 및 무반사 나노구조가 집적된 광소자의 제조방법에 대한 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및

첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명에 속한다.

청구범위

- [청구항 1] 기관 상에 금속박막을 증착하는 단계;
상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및
상기 기관 자체의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한
췌기형의 무반사 나노구조가 형성되도록 상기 금속입자를
마스크로 하여 상기 기관의 전면을 식각하는 단계를 포함하는
무반사 나노구조의 제조방법.
- [청구항 2] 기관 상에 버퍼층 및 금속박막을 순차적으로 증착하는 단계;
상기 금속박막을 열처리하여 금속입자로 변형시키는 단계;
상기 버퍼층이 나노구조 버퍼층이 되도록 상기 금속입자를
마스크로 하여 전면 식각을 수행하는 단계; 및
상기 기관 자체의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한
췌기형의 무반사 나노구조가 형성되도록 상기 나노구조 버퍼층을
마스크로 하여 상기 기관의 전면을 식각하는 단계를 포함하는
무반사 나노구조의 제조방법.
- [청구항 3] 제2 항에 있어서,
상기 버퍼층은 산화규소(SiO_2) 또는 질화규소(SiN_x)로 이루어진
것을 특징으로 하는 무반사 나노구조의 제조방법.
- [청구항 4] 제1 항 또는 제2 항에 있어서,
상기 금속박막은 은(Ag), 금(Au) 또는 니켈(Ni) 중 어느 하나의
금속을 이용하여 증착되거나, 상기 기관과의 표면 장력을
고려하여 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로
변형될 수 있는 금속을 선택하여 증착하는 것을 특징으로 하는
무반사 나노구조의 제조방법.
- [청구항 5] 제1 항 또는 제2 항에 있어서,
상기 금속박막은 5nm~100nm 정도의 두께를 갖도록 증착되거나,
상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수
있는 두께를 선택하여 증착하는 것을 특징으로 하는 무반사
나노구조의 제조방법.
- [청구항 6] 제1 항 또는 제2 항에 있어서,
상기 열처리는 200도~900도 범위에서 시행되거나, 상기 열처리후
광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 온도를
선택하여 열처리하는 것을 특징으로 하는 무반사 나노구조의
제조방법.
- [청구항 7] 제1 항 또는 제2 항에 있어서,
상기 무반사 나노구조는 플라즈마 건식 식각법을 이용하여
형성하는 것을 특징으로 하는 무반사 나노구조의 제조방법.

[청구항 8]

제7 항에 있어서,
 상기 건식 식각 시 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조의 높이 및 경사도를 조절함으로써 원하는 종횡비(aspect ratio)를 얻도록 하는 것을 특징으로 하는 무반사 나노구조의 제조방법.

[청구항 9]

광소자의 제조방법에 있어서,
 n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 발광부를 제외한 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계;
 상기 p형 도핑층의 발광부 상면에 금속박막을 증착하는 단계;
 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및
 상기 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켄트형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 발광부의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

[청구항 10]

광소자의 제조방법에 있어서,
 n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 발광부 상면에 금속박막을 증착하는 단계;
 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계;
 상기 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켄트형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 발광부의 전면을 식각하는 단계; 및
 상기 무반사 나노구조를 포함한 p형 도핑층의 전면에 투명전극을 적층한 후, 상기 투명전극의 발광부를 제외한 상면에 접촉패드를 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

[청구항 11]

광소자의 제조방법에 있어서,
 하부 전지층, 중간 전지층 및 상부 전지층을 순차적으로 적층한 후, 상기 상부 전지층의 일측 상면에 p형 상부전극을 적층하고, 상기 하부 전지층의 하면에 n형 하부전극을 적층하는 단계;
 상기 p형 상부전극 영역을 제외한 상부 전지층의 상면에 금속박막을 증착하는 단계;
 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및
 상기 p형 상부전극 영역을 제외한 상부 전지층의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켄트형의 무반사 나노구조가

형성되도록 상기 금속입자를 마스크로 하여 상기 p형 상부전극 영역을 제외한 상부 전지층의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

[청구항 12]

제11 항에 있어서,

상기 하부 전지층과 중간 전지층 사이 및 상기 중간 전지층과 상부 전지층의 사이는 각각 제1 및 제2 터널 접합층을 통해 연결되는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

[청구항 13]

제12 항에 있어서,

상기 제1 터널 접합층과 중간 전지층 사이에 버퍼층이 더 구비되는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

[청구항 14]

광소자의 제조방법에 있어서,

n형 도핑층, 광 흡수층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 광 흡수부를 제외한 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계;

상기 p형 도핑층의 광 흡수부 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 도핑층의 광 흡수부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켄트형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 광 흡수부 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

[청구항 15]

광소자의 제조방법에 있어서,

n형 도핑층, 분포제한 반사층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 전체 상부면에 버퍼층 및 금속박막을 순차적으로 증착하는 단계;

상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켄트형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 발광부의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의 제조방법.

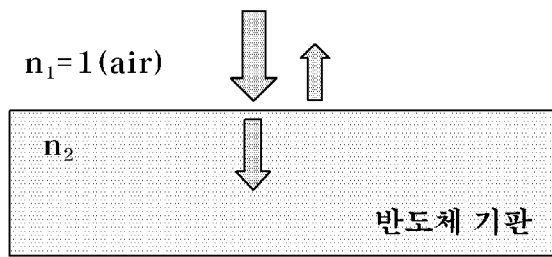
[청구항 16]

제15 항에 있어서,

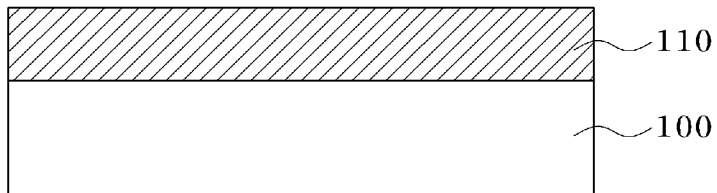
상기 p형 도핑층의 일측 상부에 p형 상부전극을 형성한 후, 상기 n형 도핑층의 하면에 n형 하부전극을 형성하는 단계를 더

포함하는 것을 특징으로 하는 무반사 나노구조가 집적된 광소자의
제조방법.

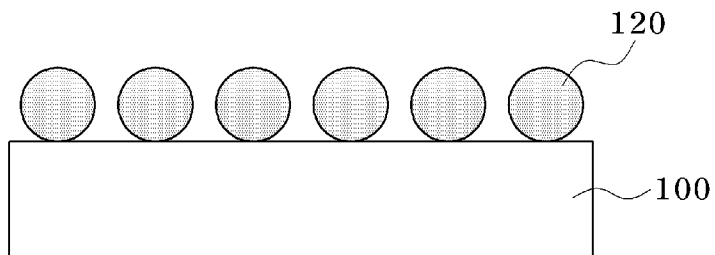
[Fig. 1]



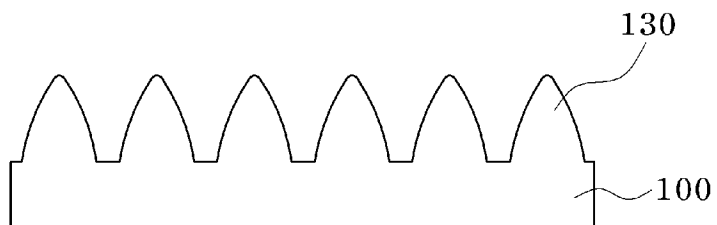
[Fig. 2]



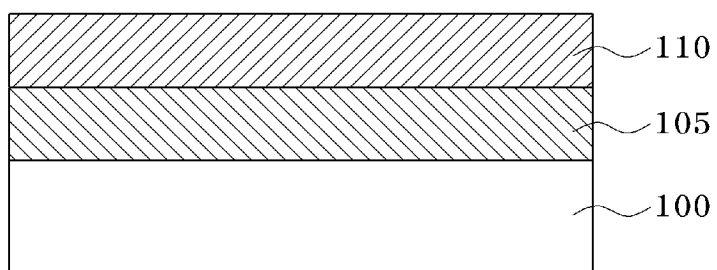
[Fig. 3]



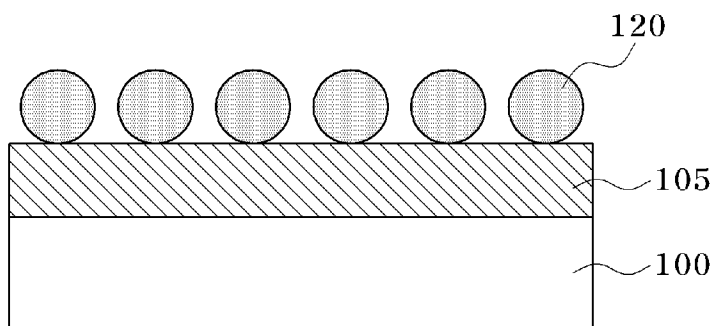
[Fig. 4]



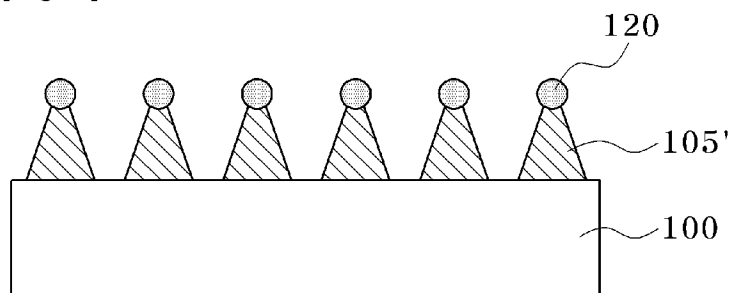
[Fig. 5]



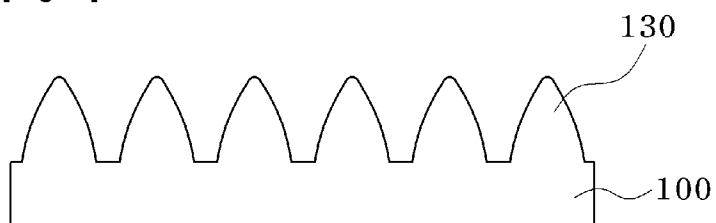
[Fig. 6]



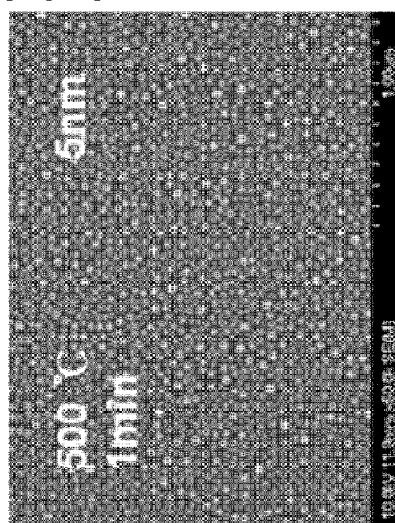
[Fig. 7]



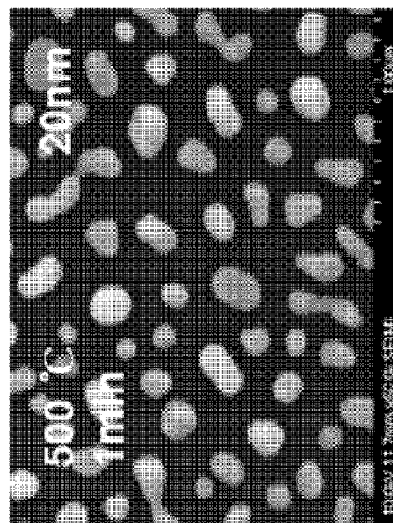
[Fig. 8]



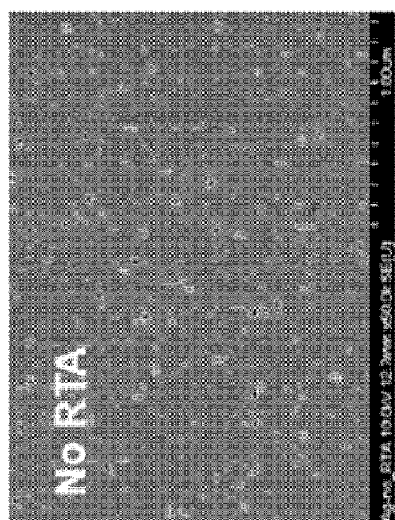
[Fig. 9]



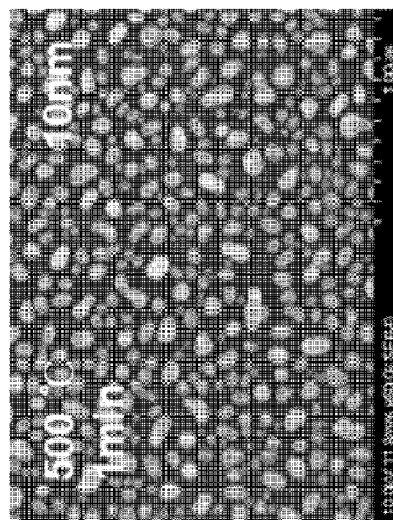
(b)



(d)

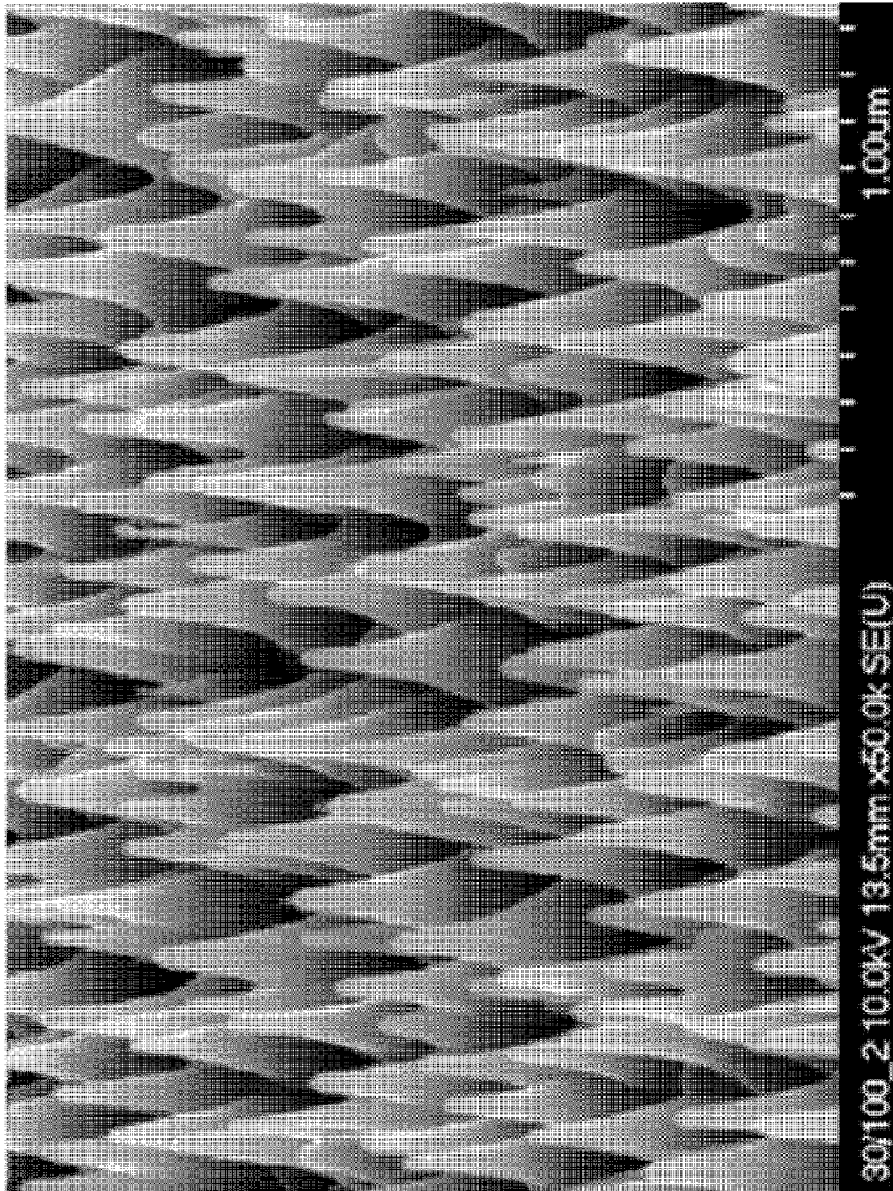


(a)

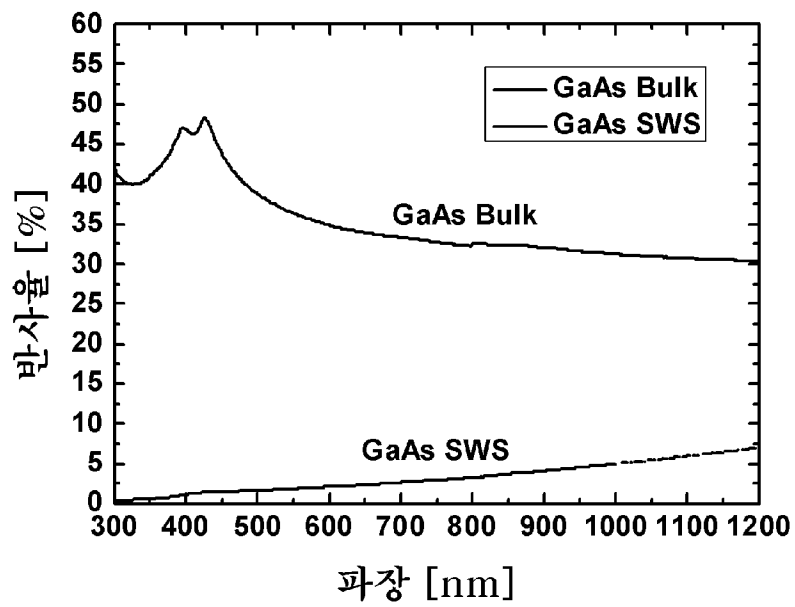


(c)

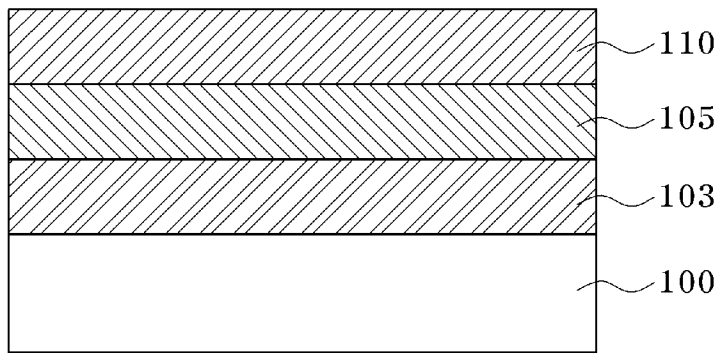
[Fig. 10]



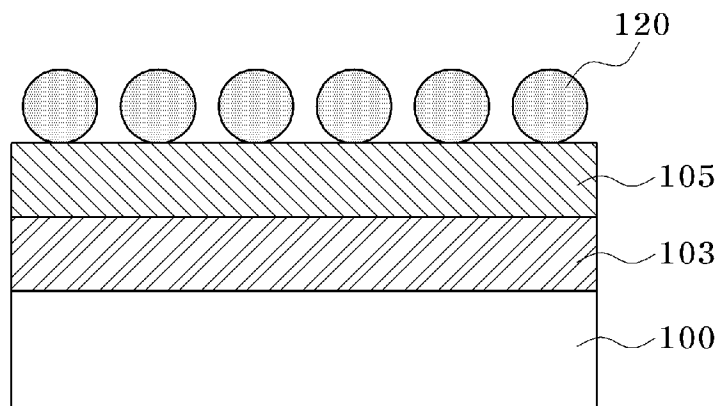
[Fig. 11]



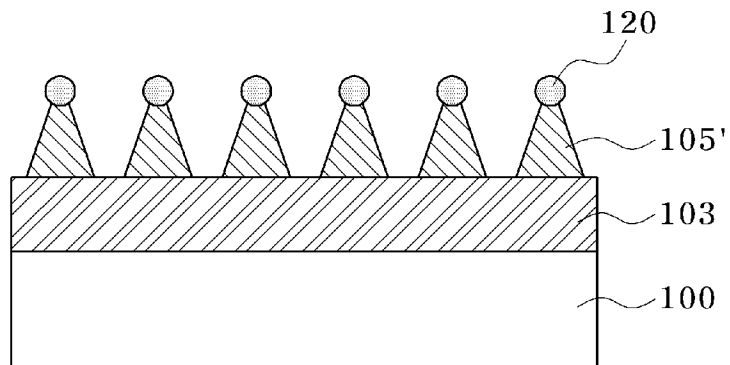
[Fig. 12]



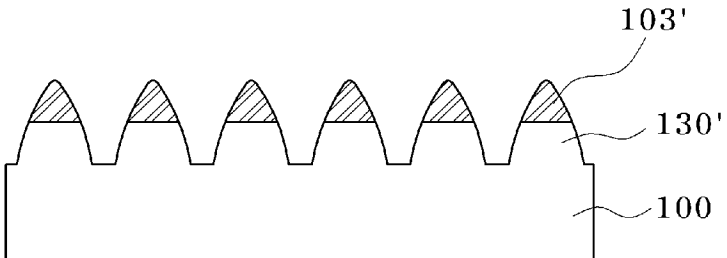
[Fig. 13]



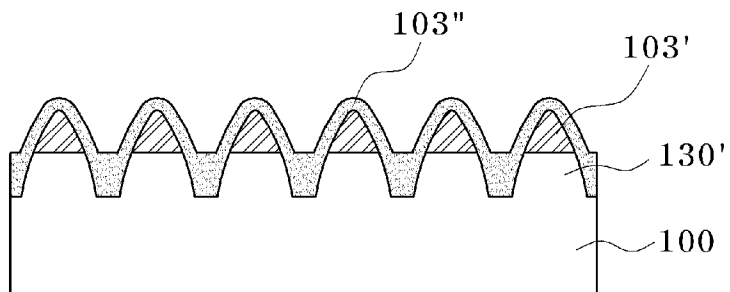
[Fig. 14]



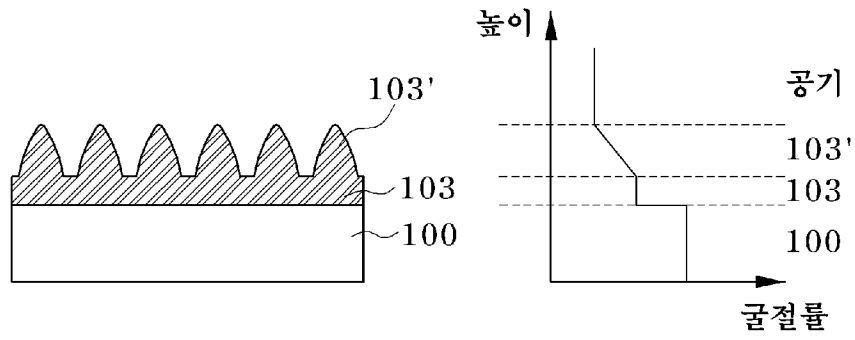
[Fig. 15]



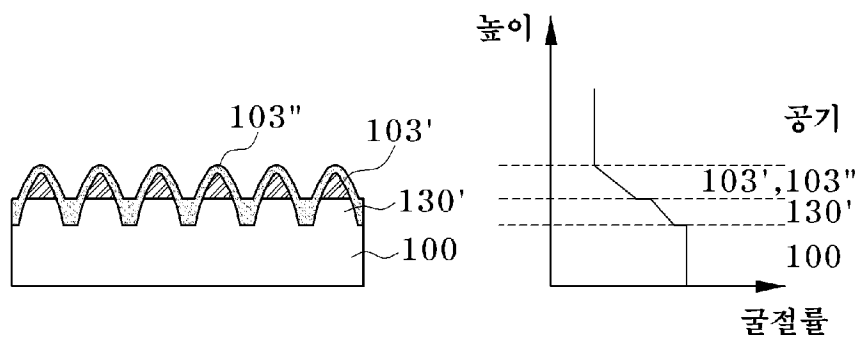
[Fig. 16]



[Fig. 17]

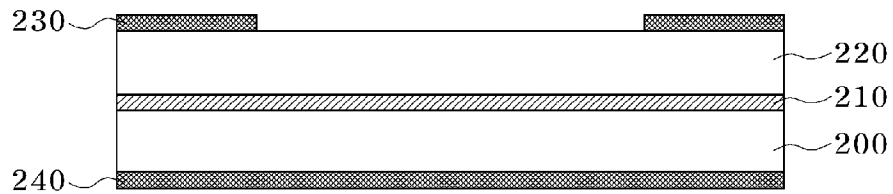


(a)

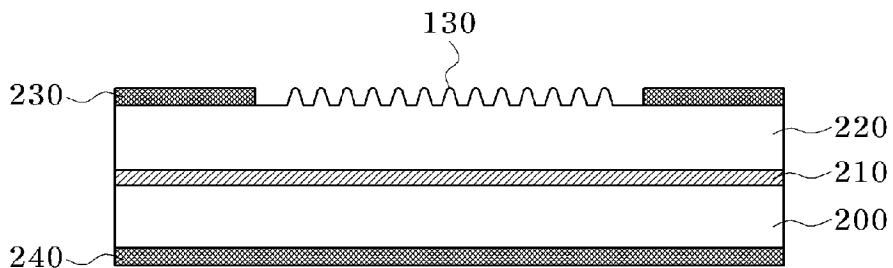


(b)

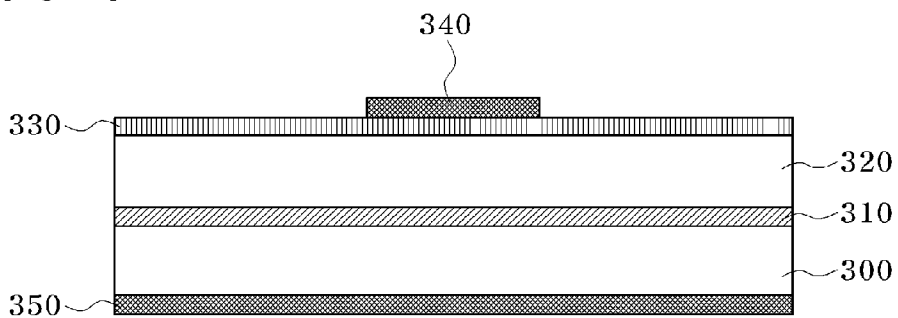
[Fig. 18]



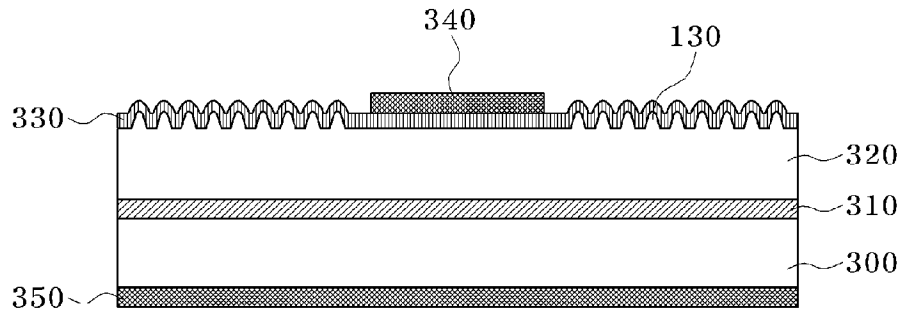
[Fig. 19]



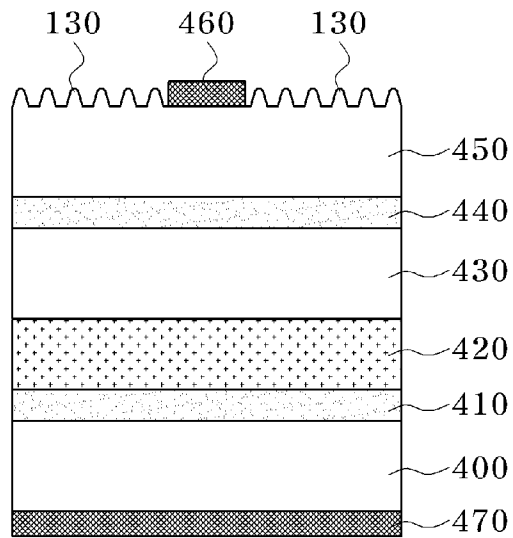
[Fig. 20]



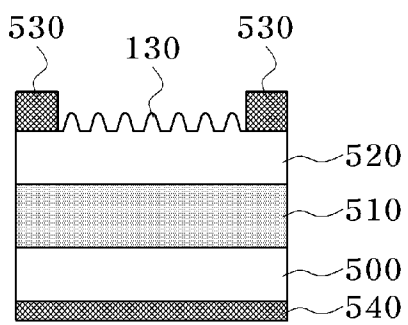
[Fig. 21]



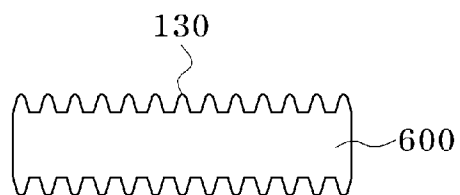
[Fig. 22]



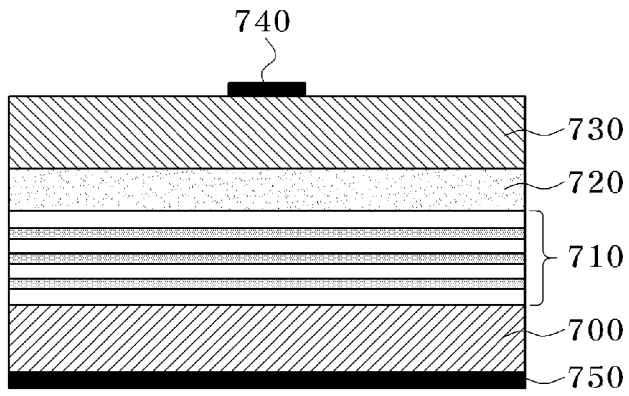
[Fig. 23]



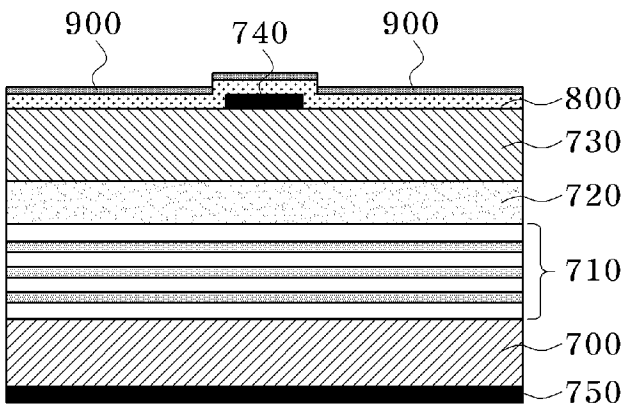
[Fig. 24]



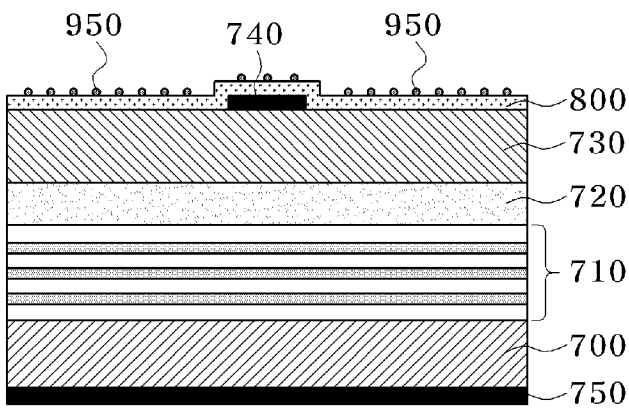
[Fig. 25]



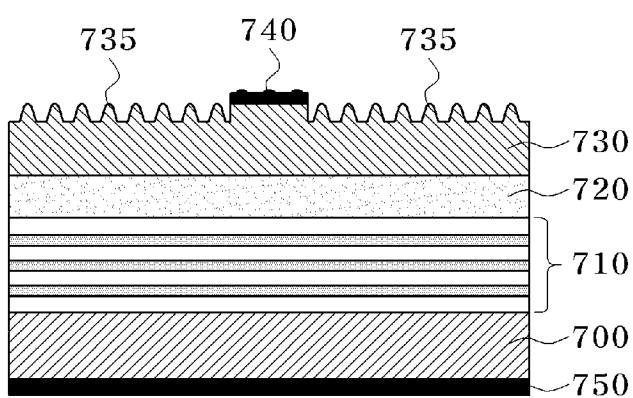
[Fig. 26]



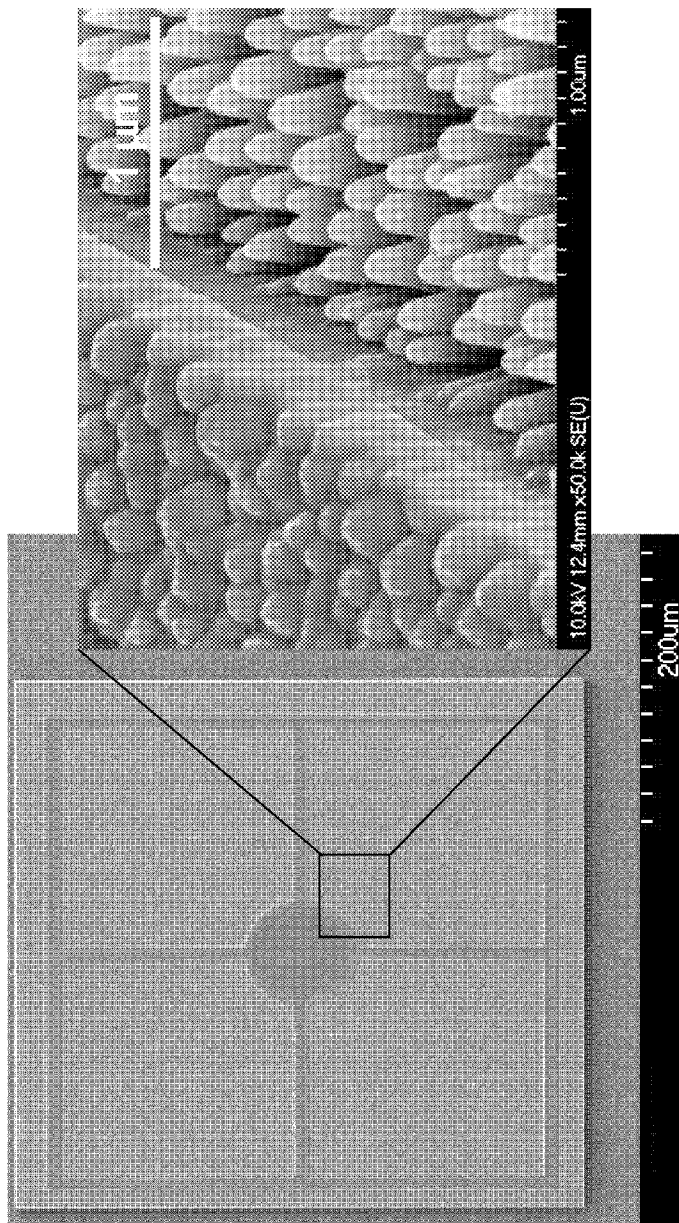
[Fig. 27]



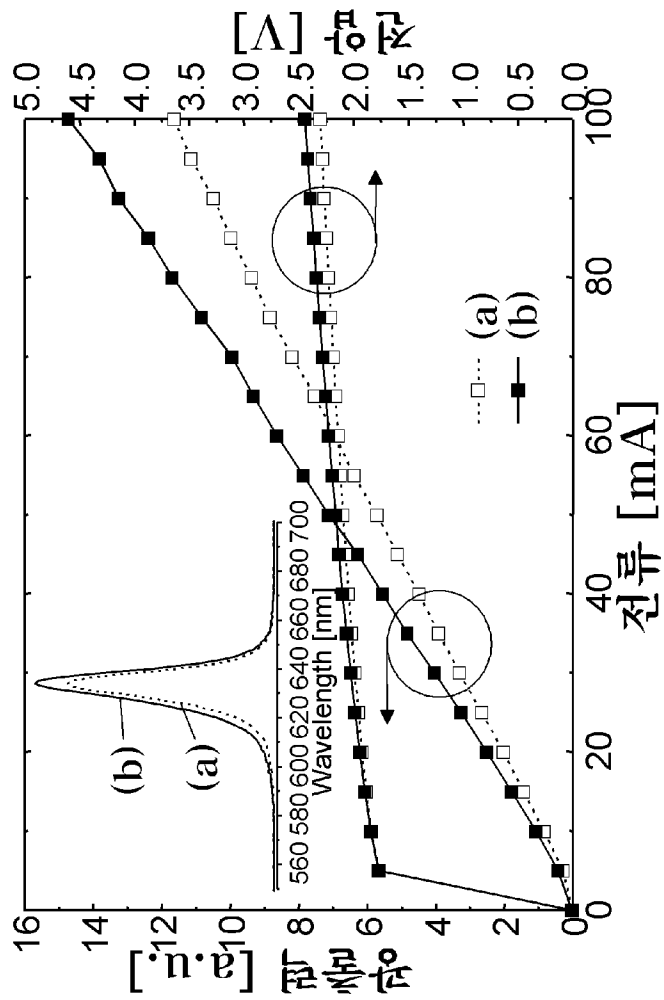
[Fig. 28]



[Fig. 29]



[Fig. 30]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2009/007676**A. CLASSIFICATION OF SUBJECT MATTER****B82B 3/00(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

B82B 3/00; G02B 5/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: anti reflection, sub-wavelength structure, nanostructure

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	Lee, Y. et al. Lithography-Free Fabrication of Large Area Subwavelength Antireflection Structures Using Thermally Dewetted Pt/Pd Alloy Etch Mask, Nanoscale Res Lett, 2009, 4, 364-370 (24 January 2009). See pages 365-366.	1,9-14
Y		2-8,15,16
Y	Sahoo, K.C. et al. Fabrication of Antireflective Sub-Wavelength Structures on Silicon Nitride Using Nano Cluster Mask for Solar Cell Application, Nanoscale Res Lett, 2009, 4, 680-683 (22 April 2009). See page 681.	2-8,15,16
A		1,9-14
A	Song, Y.M. et al. Closely packed and aspect-ratio-controlled antireflection subwavelength gratings on GaAs using a lenslike shape transfer, Optics Letters, Vol.34, No.11, 1702-1704 (28 May 2009). See the entire document.	1-16
A	WO 2006-116697 A1 (HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P.) 02 November 2006 See the entire document.	1-16



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

17 SEPTEMBER 2010 (17.09.2010)

Date of mailing of the international search report

27 SEPTEMBER 2010 (27.09.2010)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 139 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2009/007676

Patent document cited in search report	Publication date	Patent family member	Publication date
WO 2006-116697 A1	02.11.2006	EP 1877844 A1 US 2006-0245062 A1 US 7529026 B2	16.01.2008 02.11.2006 05.05.2009

A. 발명이 속하는 기술분류(국제특허분류(IPC))

B82B 3/00(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

B82B 3/00; G02B 5/18

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: anti reflection, sub-wavelength structure, nanostructure

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	Lee, Y. et al. Lithography-Free Fabrication of Large Area Subwavelength Antireflection Structures Using Thermally Dewetted Pt/Pd Alloy Etch Mask, Nanoscale Res Lett, 2009, 4, 364-370 (2009.01.24).	1,9-14
Y	페이지 365-366 참조.	2-8,15,16
Y	Sahoo, K.C. et al. Fabrication of Antireflective Sub-Wavelength Structures on Silicon Nitride Using Nano Cluster Mask for Solar Cell Application, Nanoscale Res Lett, 2009, 4, 680-683 (2009.04.22).	2-8,15,16
A	페이지 681 참조.	1,9-14
A	Song, Y.M. et al. Closely packed and aspect-ratio-controlled antireflection subwavelength gratings on GaAs using a lenslike shape transfer, Optics Letters, Vol.34, No.11, 1702-1704 (2009.05.28).	1-16
	문헌 전체 참조.	
A	WO 2006-116697 A1 (HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P.) 2006.11.02	1-16
	문헌 전체 참조.	

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2010년 09월 17일 (17.09.2010)

국제조사보고서 발송일

2010년 09월 27일 (27.09.2010)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(302-701) 대전광역시 서구 선사로 139,
정부대전청사
팩스 번호 82-42-472-7140

심사관

오세주

전화번호 82-42-481-5596



국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

WO 2006-116697 A1

2006.11.02

EP 1877844 A1

2008.01.16

US 2006-0245062 A1

2006.11.02

US 7529026 B2

2009.05.05