



(12)发明专利

(10)授权公告号 CN 104937681 B

(45)授权公告日 2017.11.17

(21)申请号 201280078154.1

(22)申请日 2012.11.26

(65)同一申请的已公布的文献号

申请公布号 CN 104937681 A

(43)申请公布日 2015.09.23

(85)PCT国际申请进入国家阶段日

2015.07.21

(86)PCT国际申请的申请数据

PCT/EP2012/073650 2012.11.26

(87)PCT国际申请的公布数据

W02014/079516 EN 2014.05.30

(73)专利权人 弗兰克·扎伊茨

地址 斯洛文尼亚科门达

(72)发明人 弗兰克·扎伊茨

(74)专利代理机构 中科专利商标代理有限责任公司 11021

代理人 唐文静

(51)Int.Cl.

H01F 27/28(2006.01)

H01F 41/063(2016.01)

(56)对比文件

JP 2007067982 A, 2007.03.15,

审查员 杨欢

权利要求书3页 说明书12页 附图12页

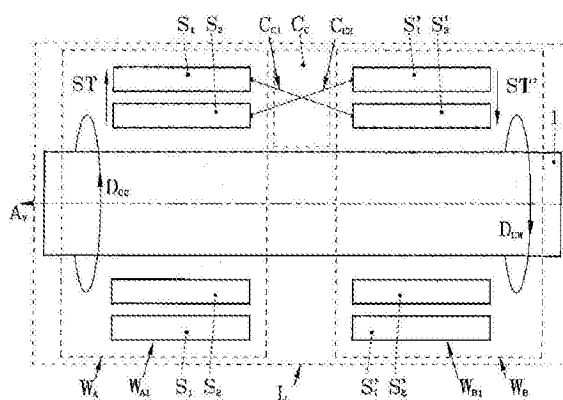
(54)发明名称

电感组件的绕组布置和生产电感组件的绕组布置的方法

(57)摘要

本发明公开了一种针对电感组件的绕组布置(I1至I12),包括:包括至少一个第一绕组(W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'')的第一绕组单元(W_A ; W_A' ; W_A'' ; W_A'''),所述至少一个第一绕组(W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'')包括被配置为第一平带堆叠(ST)的至少两个电绝缘的平行平带导体(S_1 至 S_6 , S_1' 至 S_5');包括至少一个第二绕组(W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'')的第二绕组单元(W_B ; W_B' ; W_B'' ; W_B'''),所述至少一个第二绕组(W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'')包括被配置为第二平带堆叠(ST')的至少两个电绝缘的平行平带导体(S_1 至 S_6 , S_1' 至 S_5');其中,第一绕组单元(W_A ; W_A' ; W_A'' ; W_A''')的平带导体(S_1 至 S_6 , S_1' 至 S_5')的第一端在交叉连接(C_c , C_{c1} 至 C_{c2} ; C_c , C_{c1} 至 C_{c5})中交叉连接到第二绕组单元(W_B ; W_B' ; W_B'' ; W_B''')的平带导体(S_1 至 S_6 , S_1' 至 S_5')的第一端,使得第一平带堆叠(ST)中的第一电流堆叠顺序

与第二平带堆叠(ST')中的第二电流堆叠顺序相反;其中,第一绕组单元(W_A ; W_A' ; W_A'' ; W_A''')的平带导体(S_1 至 S_6 , S_1' 至 S_5')的第二端至少电连接到第一电抽头(T_1 , T_2 ; T_1' , T_2' ; T_1'' , T_2'')中;其中,第二绕组单元(W_B ; W_B' ; W_B'' ; W_B''')的平带导体(S_1 至 S_6 , S_1' 至 S_5')的第二端至少电连接到第二电抽头(T_1 , T_2 ; T_1' , T_2' ; T_1'' , T_2'')中。此外,本发明公开了一种电变压器和方法。



1. 一种针对电感组件的绕组布置 (I1至I12), 包括:

磁芯 (1; 1'; 1''), 布置在所述绕组布置的虚拟轴 (A_v, A_v') 中;

包括至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 的第一绕组单元 ($W_A; W_A'; W_A''$; W_A'''), 所述至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 包括被配置为第一平带堆叠 (ST) 的至少两个在彼此之间提供有绝缘体 (4) 的电绝缘的平行平带导体 (S_1 至 S_6, S_1' 至 S_5');

包括至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 的第二绕组单元 ($W_B; W_B'; W_B''$; W_B'''), 所述至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 包括被配置为第二平带堆叠 (ST') 的至少两个在彼此之间提供有绝缘体 (4) 的电绝缘的平行平带导体 (S_1 至 S_6, S_1' 至 S_5');

所述至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 绕着所述虚拟轴 (A_v, A_v') 沿第一卷绕方向 (D_{cc}) 卷绕在所述磁芯 (1; 1'; 1'') 上, 所述至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 绕着所述虚拟轴 (A_v, A_v') 沿与第一卷绕方向 (D_{cc}) 相反的第二卷绕方向 (D_{cw}) 卷绕在所述磁芯上且与所述至少一个第一绕组横向相邻;

其中, 第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 的平带导体 (S_1 至 S_6, S_1' 至 S_5') 的第一端在交叉连接 (C_c, C_{c1} 至 $C_{c2}; C_c, C_{c1}$ 至 C_{c5}) 中交叉连接到第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 的平带导体 (S_1 至 S_6, S_1' 至 S_5') 的第一端, 使得在所述绕组布置的使用中第一平带堆叠 (ST) 中的第一电流堆叠顺序与第二平带堆叠 (ST') 中的第二电流堆叠顺序相反;

其中, 通过在堆叠中去除平带导体之间的绝缘体 (4), 第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 的平带导体 (S_1 至 S_6, S_1' 至 S_5') 的第二端至少电连接到一起形成第一电抽头 ($T1; T1'; T1''$);

其中, 通过在堆叠中去除平带导体之间的绝缘体 (4), 第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 的平带导体 (S_1 至 S_6, S_1' 至 S_5') 的第二端至少电连接到一起形成第二电抽头 ($T2; T2'; T2''$).

2. 根据权利要求1所述的针对电感组件的绕组布置,

其中, 第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 包括多个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}''), 其中所述多个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 的电导体电串联在直接连接 (C_d, C_{d1} 至 $C_{d2}; C_d, C_{d1}$ 至 C_{d5}) 中, 并且所述多个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 沿交替方向卷绕; 以及

其中, 第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 包括多个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}''), 其中所述多个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 的电导体电串联在直接连接 (C_d, C_{d1} 至 $C_{d2}; C_d, C_{d1}$ 至 C_{d5}) 中, 并且所述多个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 沿交替方向卷绕。

3. 根据权利要求1或2所述的针对电感组件的绕组布置,

其中第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 和第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 被配置为基本对称。

4. 根据权利要求1或2所述的针对电感组件的绕组布置, 其中,

所述交叉连接 (C_c, C_{c1} 至 $C_{c2}; C_c, C_{c1}$ 至 C_{c5}) 被布置在所述至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 以及所述至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 的最内侧的匝处。

5. 根据权利要求1或2所述的针对电感组件的绕组布置, 其中,

所述交叉连接 (C_c, C_{c1} 至 C_{c2} ; C_c, C_{c1} 至 C_{c5}) 被布置在所述至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 以及所述至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 的最外侧的匝处。

6. 根据权利要求1或2所述的针对电感组件的绕组布置, 其中,

交叉连接 (C_c, C_{c1} 至 C_{c2} ; C_c, C_{c1} 至 C_{c5}) 由电连线布置实现。

7. 根据权利要求1或2所述的针对电感组件的绕组布置, 其中,

所述交叉连接 (C_c, C_{c1} 至 C_{c2} ; C_c, C_{c1} 至 C_{c5}) 由所述至少一个第一绕组单元 ($W_A; W_A'; W_A''$; W_A''') 和/或所述至少一个第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 的折叠布置实现。

8. 根据权利要求7所述的针对电感组件的绕组布置, 其中,

之间具有交叉连接 (C_c, C_{c1} 至 C_{c2} ; C_c, C_{c1} 至 C_{c5}) 的第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 和第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 由一个单独的纵向平带堆叠的折叠布置来实现。

9. 根据权利要求7所述的针对电感组件的绕组布置, 其中,

之间具有交叉连接 (C_c, C_{c1} 至 C_{c2} ; C_c, C_{c1} 至 C_{c5}) 的第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 和第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 由一个u型平带堆叠的折叠布置实现;

第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 由所述u型平带堆叠的第一臂形成;

第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 由所述u型平带堆叠的第二臂形成;

所述交叉单元由所述u型平带堆叠的连接元件形成, 其中, 连接元件将所述u型平带堆叠的第一臂和第二臂相连。

10. 一种变压器, 包括:

至少一个根据权利要求1~9中的任何一项所述的针对电感组件的绕组布置。

11. 用于生产根据权利要求1~9中的任何一项所述的针对电感组件的绕组布置的方法, 所述方法包括:

提供磁芯 ($1; 1'; 1''$), 所述磁芯 ($1; 1'; 1''$) 布置在所述绕组布置的虚拟轴 (A_v, A_v') 中;

提供包括至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 的第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$), 所述至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}'') 包括被配置为第一平带堆叠 (ST) 的至少两个在彼此之间提供有绝缘体 (4) 的电绝缘的平行平带导体 (S_1 至 S_6, S_1' 至 S_5');

提供包括至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 的第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$), 所述至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'') 包括被配置为第二平带堆叠 (ST') 的至少两个在彼此之间提供有绝缘体 (4) 的电绝缘的平行平带导体 (S_1 至 S_6, S_1' 至 S_5');

绕着所述虚拟轴 (A_v, A_v') 沿第一卷绕方向 (D_{cc}) 在所述磁芯 ($1; 1'; 1''$) 上卷绕所述至少一个第一绕组 (W_{A1} 至 W_{An} ; W_{A1}' 至 W_{An}' ; W_{A1}'' 至 W_{An}''),

绕着所述虚拟轴 (A_v, A_v') 沿与第一卷绕方向 (D_{cc}) 相反的第二卷绕方向 (D_{cw}) 且与所述至少一个第一绕组横向相邻地在所述磁芯上卷绕所述至少一个第二绕组 (W_{B1} 至 W_{Bn} ; W_{B1}' 至 W_{Bn}' ; W_{B1}'' 至 W_{Bn}'');

以交叉连接 (C_c, C_{c1} 至 C_{c2} ; C_c, C_{c1} 至 C_{c5}) 将第一绕组单元 ($W_A; W_A'; W_A''; W_A'''$) 的平带导体 (S_1 至 S_6, S_1' 至 S_5') 的第一端交叉连接到第二绕组单元 ($W_B; W_B'; W_B''; W_B'''$) 的平带导体 (S_1 至 S_6, S_1' 至 S_5') 的第一端, 使得在所述绕组布置的使用中第一平带堆叠 (ST) 中的第一电流堆

叠顺序与第二平带堆叠(ST')中的第二电流堆叠顺序相反;

通过去除平带导体之间的绝缘体(4),将第一绕组单元($W_A; W_A'; W_A''; W_A'''$)的平带导体(S_1 至 S_6, S_1' 至 S_5')的第二端电连接到一起,形成第一电抽头($T_1; T_1'; T_1''$);

通过去除平带导体之间的绝缘体(4),将第二绕组单元($W_B; W_B'; W_B''; W_B'''$)的平带导体(S_1 至 S_6, S_1' 至 S_5')的第二端电连接到一起,形成第二电抽头($T_2; T_2'; T_2''$)。

12.用于生产根据权利要求1~9中的任何一项所述的针对电感组件的绕组布置的方法,所述方法包括如下步骤:

提供u型平带堆叠,所述u型平带堆叠包括至少两个电绝缘的平行平带导体(S_1 至 S_6, S_1' 至 S_5');

通过实现折叠布置将所述u型平带堆叠分成第一臂和第二臂,从而在所述平带导体(S_1 至 S_6, S_1' 至 S_5')的一半长度处形成交叉连接,使得第一臂中的第一电流堆叠顺序与第二臂中的第二电流堆叠顺序相反;

相对于针对电感组件的绕组布置(I1至I12)的虚拟轴(A_v, A_v')沿第一卷绕方向(D_{cc})卷绕所述第一臂,以形成包括至少一个第一绕组(W_{A1} 至 $W_{An}; W_{A1}'$ 至 $W_{An}'; W_{A1}''$ 至 W_{An}'')的第一绕组单元($W_A; W_A'; W_A''; W_A'''$);

相对于针对电感组件的绕组布置(I1至I12)的虚拟轴(A_v, A_v')沿与第一卷绕方向(D_{cc})相反的第二卷绕方向(D_{cw})卷绕所述第二臂,以形成包括至少一个第二绕组(W_{B1} 至 $W_{Bn}; W_{B1}'$ 至 $W_{Bn}'; W_{B1}''$ 至 W_{Bn}'')的第二绕组单元($W_B; W_B'; W_B''; W_B'''$);

将第一绕组单元($W_A; W_A'; W_A''; W_A'''$)的平带导体(S_1 至 S_6, S_1' 至 S_5')的第二端至少电连接到第一电抽头($T_1, T_2; T_1', T_2'; T_1'', T_2''$)中;

将第二绕组单元($W_B; W_B'; W_B''; W_B'''$)的平带导体(S_1 至 S_6, S_1' 至 S_5')的第二端至少电连接到第二电抽头($T_1, T_2; T_1', T_2'; T_1'', T_2''$)中。

电感组件的绕组布置和生产电感组件的绕组布置的方法

技术领域

[0001] 本发明涉及针对电感组件的绕组布置和用于生产针对电感组件的绕组布置的方法。

背景技术

[0002] 虽然可应用于任何电感组件,但是将结合具有高填充因子(fill factor)的电感组件来描述本发明。

[0003] 在现代的电器件和电子器件中,针对电感组件的绕组布置是重要组成。电感器尤其用于如降压转换器和升压转换器的功率转换装置。

[0004] 为了减少这种功率转换装置的尺寸,所述装置的工作频率变得更高。对于高至10V的小型功率转换器,工作频率已经升高至MHz的范围。对于高至200V的中型功率转换器以及高至500V的高功率转换器,目标频率在大约300kHz至1MHz。

[0005] 在这种功率转换装置中,电感组件(电感器或变压器)是与损耗和尺寸相关的重要因素。尤其是,电感组件的尺寸应该尽可能地小,形状应该是正方形,且AC/DC电阻比应该在所期望的工作频率上尽可能地低。

[0006] 一般的电感元件(如图16所示)包括环形磁芯TC,以利兹线或多股线SW环绕磁芯TC。如图16所示的电感器具有良好的AC/DC电流比,但是这种导体相对大并且填充因子小,尤其是在需要附加绝缘以在变压器应用中实现第二绕组时。此外,这种电感组件的形状不便于在现代功率转换装置中使用。

[0007] 随着这种功率转换装置的工作频率的持续增加,在设计功率转换装置时所谓的“趋肤效应”变得越来越普遍。趋肤效应导致在导体的表面区域中传导电流,其中,频率越高,趋肤深度 δ 变得越小。针对MHz区域中的频率,趋肤深度 δ 为大约0.1mm或更小。因此,这种如图13所示的一般电感元件的导体的厚度被限制为 0.2mm (2δ)。结果,工作频率的增加导致导体更薄。环绕交叉的导体的厚度越薄,利兹线或多股线中需要用来传导负载电流的利兹线的数量越大。大数量的利兹线导致这种电感器的更糟糕的填充因子。

[0008] 电感器还可包括平带导体而非利兹线。这种电感器分别在图13和图14中示出。

[0009] 图13示出具有磁芯1”的电感器,其中,磁芯1”具有两个绕组窗口2a”和2b”。图13还示出在这种电感器中形成的通量线。

[0010] 特定百分比的通量线不可避免地通过绕组窗口2a”和2b”,其影响在于:不是所有的绕组线圈(turn)都包括相同的通量,造成在单独线圈中感应的电压不同。具体地,如图13所示,磁芯通量 Φ' 围绕绕组窗口2a”和2b”,而应力通量(stressed flux)线 Φ'' 通过绕组窗口2a”和2b”。线圈 N_1 包括 Φ_1 通量线,而线圈 N_2 包括 Φ_2 通量线。通量 Φ_1 包括全部的磁芯通量 Φ' 和应力通量 Φ'' 的一部分(由 Φ''_1 表示),而通量 Φ_2 包括全部的磁芯通量 Φ' 和应力通量 Φ'' 的一部分(由 Φ''_1 和 Φ''_2 表示)。由于应力通量 Φ_2 比应力通量 Φ_1 高,因此,随着时间的经过,更多的通量线被包括,导致通量的改变增加,并且在线圈 N_2 中感应的电压比在线圈 N_1 中感应的电压大。

[0011] 在所有绕组线圈N1、N2串联的情况下(这通常用于电感组件的绕组),在绕组窗口2a””和2b””中的不同位置中的绕组线圈的感应的电压的差异不会造成负面影响,这是因为所有绕组线圈N1、N2的感应的电压被相加,因此不会产生均衡电流。

[0012] 为了减少由于高频电流造成的欧姆损耗,对于使导体厚度变薄的需要急剧增加。环绕交叉的导体的厚度变薄导致多股线中的利兹线数量增加以能够传导负载电流。利兹线越薄,这种绕组的填充因子越差。使正方形交叉平板导体变薄限制了最大可能负载电流。可通过扩大绕组窗口来增加负载电流,这仅可用于由于外部电感器尺寸比而设置的特定限制。将单独平板导体条划分为更多导体条是不可行的,因为不能实现在利兹多股线导体中常用的交错。

[0013] 然而,平板线实现比利兹线好得多的填充因子,因为平板线的优点在于其可以通过增加单独导体的宽度来补偿导体的薄型化。绕组窗口2a””和2b””的长度的同时增加仅在特定限制内可行,因此在这种多层绕组中并联以形成单个绕组的单个平带导体提供一种可行的方案。

[0014] 不管利兹线或多股线中的均衡电流是否可以忽略,填充因子使针对高电流应用的高频操作劣化,因为频率增加,绝缘体/导体比也增加。

[0015] 除了由于绕组窗口2a””和2b””中的绕组线圈N1、N2的不同部分而导致的电压改变,还存在使针对高电流应用的高频操作劣化的其它方面。单独绕组线圈N1、N2的负载电流通过创建其自身的磁场来影响同一绕组的其它所有线圈,其中,所述磁场产生在单独导体相对于磁芯的内侧和外侧上流过的纵向环电流。这些纵向环电流与负载电流相加,使得负载电流在导体的内侧增加并在导体的外侧减小,该现象被称为邻近效应(proximity effect)。邻近效应的后果是当频率增加时造成更大的欧姆损耗。

[0016] 使用并联的平带导体解决了趋肤和邻近效应,并且同时在有效导电区域维持不变时允许相同的负载电流流过绕组。具体地,图14示出具有单个导体的绕组的磁芯””,其中,所述导体被划分为彼此绝缘且围绕沟隙Gw””的平行平带条s1””和平带条s2””。平行平带条s1””和平带条s2””在提供接头T1和T2的连接区域3短路以形成如图14所示的单个导体。

[0017] 将单个导体划分为平带条同时解决了填充因子、趋肤效应和邻近效应的问题。到绕组窗口2a””和2b””的区域中的通量泄漏不能被去除。通量倾向于流过绕组窗口区域中的低磁导率的区域(诸如绝缘体或空气),并且部分地通过导体。两个平行导体条S1””和S2””之间的沟隙Gw””呈现允许通量线 Φ_w 穿透的区域,这导致了同一导体的单独平行导体条S1””和S2””之间的电压差 ΔV 。

[0018] 因此,如图15所示,附加电压造成通过平行导体条S1””和s2””的纵向电流IwL并且出现两个连接接头T1””、T2””。在图15中,示出绕组W””,其具有两个平行导体条S1””和S2””以及在平行导体条S1””和S2””之间的沟隙Gw””,其中,通量 Φ_G 穿过沟隙Gw””。该电压均衡纵向电流IwL被添加到负载电流作为两个共享的和。感应的纵向电流IwL在平行导体条中是一个问题,这与由邻近效应引起的问题类似。

[0019] 文献W0 2007/136288A1示出一种用于通过将导电材料的条卷绕两个平行绕组中的磁芯来卷绕高频变压器的方法。

发明内容

[0020] 该问题通过独立权利要求的特征解决。

[0021] 因此,本专利申请提供一种针对电感组件的绕组布置,包括:包括至少一个第一绕组的第一绕组单元,所述至少一个第一绕组包括被配置为第一平带堆叠的至少两个电绝缘的平行平带导体;包括至少一个第二绕组的第二绕组单元,所述至少一个第二绕组包括被配置为第二平带堆叠的至少两个电绝缘的平行平带导体;其中,第一绕组单元的平带导体的第一端在交叉连接中交叉连接到第二绕组单元的平带导体的第一端,使得第一平带堆叠中的第一电流堆叠顺序与第二平带堆叠中的第二电流堆叠顺序相反;其中,第一绕组单元的平带导体的第二端至少电连接到第一电抽头中;其中,第二绕组单元的平带导体的第二端至少电连接到第二电抽头中。

[0022] 一种电变压器,包括:根据本发明的针对电感组件的至少一种绕组布置。

[0023] 一种用于生产针对电感组件的绕组布置的方法,所述方法包括如下步骤:提供包括至少一个第一绕组的第一绕组单元,所述至少一个第一绕组包括至少两个电绝缘的平行平带导体,所述第一绕组被配置为平带堆叠;提供包括至少一个第二绕组的第二绕组单元,所述至少一个第二绕组包括至少两个电绝缘的平行平带导体,所述第二绕组被配置为平带堆叠;卷绕所述至少一个第一绕组;卷绕所述至少一个第二绕组;将第一绕组单元的平带导体交叉连接到第二绕组单元的平带导体,使得第一平带堆叠中的第一电流堆叠顺序与第二平带堆叠中的第二电流堆叠顺序相反;将第一绕组单元的平带导体的第二端至少电连接到第一电抽头中;将第二绕组单元的平带导体的第二端至少电连接到第二电抽头中。

[0024] 本发明基于应消除通过平行导体条的纵向电流以提高电感器的效率的构思。

[0025] 因此,本发明提供一种针对电感组件的绕组布置,其中,电感器的绕组被划分为两个单独的绕组单元。此外,单个绕组单元均包括由平带导体的平带堆叠形成的至少一个绕组。

[0026] 为了有效地去除通过平行导体条的纵向电流,在第一绕组单元的第一平带堆叠和第二绕组单元的第二平带堆叠之间的连接被布置为交叉连接。此外,第一平带堆叠形成沿第一方向卷绕的第一绕组,第二平带堆叠形成沿与第一方向相反的第二方向卷绕的第二绕组。

[0027] 关于本专利申请,“交叉连接”意味着第一绕组单元的平带导体以反向顺序连接到第二绕组单元的平带导体。这意味着第一绕组单元的最后一个平带导体连接到第二绕组单元的倒数第二个平带导体,第一绕组单元的第二个平带导体连接到第二绕组单元的倒数第二个平带导体,以此类推。因此,第一平带堆叠中的第一电流堆叠顺序与第二平带堆叠中的第二电流堆叠顺序相比被反向。

[0028] 最后,分别从第一绕组单元和第二绕组单元引出的平带导体的端在各个情况下连接在一起以形成用于与电感器电交互的电抽头。

[0029] 根据本发明的交叉连接大大地减少了平行平带导体中的纵向电流。因此,可以使用平带导体条,并且绕组窗口的有效交叉区域增加,而DC/AC电阻比减小。每个单独绕组中的平带条的平行布置允许交叉适应于不同的绕组窗口形状。此外,平带导体的平行布置允许使平带条变窄,并且从而降低绕组的寄生电容。

[0030] 最后,在根据本发明的电感器中,欧姆损耗减少。结果,可以进一步增加频率且同时减小尺寸。

[0031] 本发明的进一步的实施例涉及从属权利要求和下面参照附图的描述。

[0032] 在一个实施例中,所述至少一个第一绕组相对于针对电感组件的绕组布置的虚拟轴沿第一卷绕方向卷绕,所述至少一个第二绕组相对于针对电感组件的绕组布置的虚拟轴沿与第一卷绕方向相反的第二卷绕方向卷绕。

[0033] 在针对电感组件的绕组布置的优选实施例中,至少一个第一绕组卷绕在第一磁芯上,至少一个第二绕组卷绕在第二磁芯上。

[0034] 在优选实施例中,通过s型布置的分别卷绕在第一磁芯上的至少一个第一绕组以及卷绕在第二磁芯上的至少一个第二绕组使堆叠顺序反向。这允许在第一绕组单元中提供与第二绕组单元相比反向的电流堆叠顺序,而不需要显式地提供交叉单元,因为交叉单元通过s型布置被隐式地形成。

[0035] 在优选实施例中,针对电感组件的绕组布置包括:磁芯,第一绕组单元包括沿第一卷绕方向卷绕在所述磁芯上的所述至少一个第一绕组,第二绕组单元包括沿第二卷绕方向卷绕在所述磁芯上的所述至少一个第二绕组,其中,第一绕组单元和第二绕组单元通过交叉连接相互连接。使用磁芯进一步提高了根据本发明的针对电感组件的绕组布置的诱导性。

[0036] 在优选实施例中,第一绕组单元和第二绕组单元被配置为基本对称。如果第一绕组单元和第二绕组单元被配置为基本对称,则平行平带导体中的纵向电流被最优地减少。

[0037] 在本专利申请的上下文中,术语“对称”不必须表示机械对称或几何对称。而是,术语对称还表示电对称。这意味着在两个绕组单元中感应相同的电压,或者两个绕组单元在单独的平行导电平带之间包围相同量的磁通。

[0038] 在优选实施例中,第一绕组单元包括至少两个第一绕组,所述至少两个第一绕组的电导体电串联在直接连接中,并且所述至少两个第一绕组沿交替方向卷绕。

[0039] 在优选实施例中,第二绕组单元包括至少两个第二绕组,所述至少两个第二绕组的电导体电串联在直接连接中,并且所述至少两个第二绕组沿交替方向卷绕。

[0040] 在第一绕组单元和第二绕组单元中提供多个绕组进一步减小绕组单元的电容。

[0041] 在优选实施例中,交叉连接被布置在所述至少一个第一绕组和所述至少一个第二绕组的最内侧的匝处。这允许将交叉连接集成到电感器中并构建非常紧密的电感器。

[0042] 在优选实施例中,交叉连接被布置在所述至少一个第一绕组和所述至少一个第二绕组的最外侧的匝处。在绕组的外部区上,存在可用于交叉连接的更多空间。因此,针对电感组件的绕组布置的容易构建和组装变得可能。

[0043] 在优选实施例中,交叉连接由电连线布置实现。这允许提供非常简单的交叉连接。

[0044] 在优选实施例中,交叉连接由所述至少一个第一绕组单元和/或所述至少一个第二绕组单元的折叠布置实现。这允许提供非常紧密的交叉连接,其中,所述交叉连接可深度嵌入在针对电感组件的绕组布置中,而不需要使用例如焊接工具构建交叉连接。

[0045] 在优选实施例中,之间具有交叉连接的第一绕组单元和第二绕组单元由一个单个的纵向平带堆叠的折叠布置实现。从而这允许针对电感组件的绕组布置的绕组提供非常简单进而成本效率高的布置。

[0046] 在优选实施例中,之间具有交叉连接的第一绕组单元和第二绕组单元由一个u型平带堆叠的折叠布置实现;第一绕组单元由所述u型平带堆叠的第一臂形成;第二绕组单元

由所述u型平带堆叠的第二臂形成；交叉单元由所述u型平带堆叠的连接元件形成，其中，连接元件将所述u型平带堆叠的第一臂和第二臂相连。这允许提供非常紧密的交叉连接。

附图说明

[0047] 为了更完整地理解本发明及其优点，现在参照结合附图的以下描述。使用在附图的示意图中说明的示例性实施例来更详细地解释本发明，其中：

[0048] 图1示出根据本发明的针对电感组件的绕组布置的第一实施例的框图；

[0049] 图2示出根据本发明的针对电感组件的绕组布置的第二实施例的框图；

[0050] 图3示出根据本发明的针对电感组件的绕组布置的第三实施例的框图；

[0051] 图4是根据本发明的针对电感组件的绕组布置的第四实施例的示意呈现，其中，详细示出了拉伸的具有交叉连接的第一绕组和第二绕组；

[0052] 图5是根据本发明的针对电感组件的绕组布置的第五实施例的示意呈现，其中，详细示出了两个拉伸的具有直接连接的第一绕组和第二绕组；

[0053] 图6示出根据本发明的针对电感组件的绕组布置的第六实施例的纵向截面图；

[0054] 图7示出根据本发明的针对电感组件的绕组布置的第七实施例的纵向截面图；

[0055] 图8示出根据本发明的针对电感组件的绕组布置的第八实施例的顶视图，其中，详细示出了平带堆叠；

[0056] 图8a、图8b、图8c和图8d是图8所示的第八实施例的各个卷绕步骤中的平带堆叠的透视图；

[0057] 图9是根据本发明的针对电感组件的绕组布置的第九实施例的顶视图，其中，详细示出了平带堆叠；

[0058] 图9a、图9b、图9c是图9所示的针对电感组件的绕组布置的第九实施例的各个卷绕步骤中的平带堆叠的透视图；

[0059] 图10是根据本发明的针对电感组件的绕组布置的第十实施例的顶视图，其中，详细示出了平带堆叠；

[0060] 图10a、图10b是图10所示的针对电感组件的绕组布置的第十实施例的各个卷绕步骤中的平带堆叠的透视图；

[0061] 图11是根据本发明的针对电感组件的绕组布置的第十一实施例的顶视图，其中，详细示出了平带堆叠；

[0062] 图11a、图11b、图11c是图11所示的针对电感组件的绕组布置的第十一实施例的各个卷绕步骤中的平带堆叠的透视图；

[0063] 图12是根据本发明的针对电感组件的绕组布置的第十二实施例的平面版本的交叉；

[0064] 图13示出电感组件的纵向截面图以示出通量线；

[0065] 图14示出图13的电感组件的水平截面图；

[0066] 图15是图13的电感组件的拉伸的导体；

[0067] 图16示出示例性导体。

[0068] 包括附图以提供对本发明的进一步的理解，并且附图被合并于此且构成本说明书的一部分。附图示出本发明的实施例，并且与说明书一起用于解释本发明的原理。本发明的

其它实施例并且本发明的许多期望优点将变得容易理解,因为它们将通过参照以下的详细描述而变得更好理解。附图的元件不必须被画成彼此成比例。相似标号指代相应的相似部件。

具体实施方式

[0069] 图1示出根据本发明的针对电感组件的绕组布置I1的第一实施例的框图。

[0070] 图1的针对电感组件的绕组布置I1包括:磁芯1,位于针对电感组件I1的绕组布置的虚拟轴 A_v 上;第一绕组单元 W_A 和第二绕组单元 W_B 。第一绕组单元 W_A 包括第一绕组 W_{A1} ,其以第一卷绕方向 D_{cc} 从磁芯1的顶部绕着磁芯1的背面卷绕到磁芯1的底部。第二绕组单元 W_B 包括第二绕组 W_{B1} ,其以第二卷绕方向 D_{cw} 从磁芯1的顶部绕着磁芯1的正面卷绕到磁芯1的底部。

[0071] 第一绕组 W_{A1} 包括被配置为第一平带堆叠ST的两个平带导体 S_1 、 S_2 。

[0072] 第二绕组 W_{B1} 也包括被配置为第二平带堆叠ST'的两个平带导体 S_1' 、 S_2' 。

[0073] 最后,平带导体 S_1 、 S_2 以及 S_1' 、 S_2' 的第一端交叉连接在交叉连接 C_c 、 C_{c1} 至 C_{c2} 中,使得第一平带堆叠ST中的第一电流堆叠顺序与第二平带堆叠ST'中的第二电流堆叠顺序相反。具体地,平带导体 S_1 连接到平带导体 S_2 ,平带导体 S_1' 连接到平带导体 S_2' 。

[0074] 图2是根据本发明的针对电感组件的绕组布置I2的第二实施例的框图。

[0075] 针对电感组件的绕组布置I2包括第一绕组单元 W_A 和第二绕组单元 W_B 。第一绕组单元 W_A 包括多个第一绕组 W_{A1} 至 W_{An} ,其中,仅显示三个第一绕组 W_{A1} 、 W_{A2} 和 W_{An} 。第二绕组单元 W_B 包括多个第二绕组 W_{B1} 至 W_{Bn} ,其中,仅显示三个第二绕组 W_{B1} 、 W_{B2} 和 W_{Bn} 。在各个情况下,第一绕组 W_{A1} 至 W_{An} 以及第二绕组 W_{B1} 至 W_{Bn} 分别与直接连接 C_d 串联。直接连接 C_d 的位置在绕组。

[0076] 在第一绕组单元 W_A 和第二绕组单元 W_B 之间,最内侧的绕组 W_{A1} 和 W_{B1} 在交叉连接 C_c 中连接。

[0077] 最后,第一绕组单元 W_A 的平带连接器 S_1 至 S_4 的端一起电连接到第一接头 T_1 ,第二绕组单元 W_B 的平带连接器 S_1' 至 S_4' 的端一起电连接到第一接头 T_2 。

[0078] 在图2中,通过虚线建议多个可能的第一绕组 W_{A3} 至 $W_{A(n-1)}$ 以及多个可能的第二绕组 W_{B3} 至 $W_{B(n-1)}$ 。因此,图2的针对电感组件的绕组布置可具有任意数量的第一绕组 W_{A1} 至 W_{An} 以及第二绕组 W_{B1} 至 W_{Bn} 。

[0079] 在图2中,为了示出的目的,将第一绕组单元 W_A 、第二绕组单元 W_B 、第一绕组 W_{A1} 至 W_{An} 以及第二绕组 W_{B1} 至 W_{Bn} 显示为矩形框。

[0080] 图3是根据本发明的针对电感组件的绕组布置I3的第三实施例的框图。

[0081] 图3的针对电感组件的绕组布置I3与图2的针对电感组件I3的绕组布置的不同之处在于,第一绕组 W_{A1} 至 W_{An} 和第二绕组 W_{B1} 至 W_{Bn} 被显示为分别包括两个平带导体的绕组。

[0082] 在图3中,如与在图2中相同,第一绕组单元 W_A 包括多个第一绕组 W_{A1} 至 W_{An} ,其中,仅显示三个第一绕组 W_{A1} 、 W_{A2} 和 W_{An} 。第二绕组单元 W_B 包括多个第二绕组 W_{B1} 至 W_{Bn} ,其中,仅显示三个第二绕组 W_{B1} 、 W_{B2} 和 W_{Bn} 。通过虚线建议多个可能的第一绕组 W_{A3} 至 $W_{A(n-1)}$ 以及多个可能的第二绕组 W_{B3} 至 $W_{B(n-1)}$ 。因此,图3的针对电感组件的绕组布置可具有任意数量的第一绕组 W_{A1} 至 W_{An} 以及第二绕组 W_{B1} 至 W_{Bn} 。

[0083] 在图3中,在第一绕组 W_{A1} 至 W_{An} 和第二绕组 W_{B1} 至 W_{Bn} 中的每个绕组的上方,利用箭头

显示卷绕方向。此外,绕组绕着电感器I3的虚拟轴 A_v 卷绕。

[0084] 图3中的第一卷绕方向 D_{cc} 被定义为从未示出的磁芯1的顶部的最内侧的匝开始、在未示出的磁芯1的前方卷绕到未示出的磁芯1的底部的绕组。第二卷绕方向 D_{cw} 与第一卷绕方向 D_{cc} 相反。

[0085] 在图3中,第一绕组 W_{A1} 和 W_{An} 以及第二绕组 W_{B2} 以第一卷绕方向 D_{cc} 卷绕。

[0086] 第一绕组 W_{A2} 以及第二绕组 W_{B1} 和 W_{Bn} 以第二卷绕方向 D_{cw} 卷绕。

[0087] 图3示出在单个绕组单元 W_A 和 W_B 中,可以划分为更多个单独绕组 W_{A1} 至 W_{An} 以及 W_{B1} 至 W_{Bn} 。将绕组单元 W_A 和 W_B 划分为更多个单独绕组 W_{A1} 至 W_{An} 以及 W_{B1} 至 W_{Bn} 减少了绕组的容量泄漏,这是因为线圈之间的相邻表面由于平导体条宽度的减小而减小。单独绕组 W_{A1} 至 W_{An} 形成第一绕组单元 W_A ,单独绕组 W_{B1} 至 W_{Bn} 形成第二绕组单元 W_B 。在每个绕组单元内,绕组 W_{A1} 至 W_{An} 以及 W_{B1} 至 W_{Bn} 与直接连接 C_d 连接,而对于两个单独绕组单元 W_A 和 W_B 之间的连接而言,需要交叉连接 C_c 。

[0088] 在一个实施例中,在一个绕组单元中的单独绕组的数量针对绕组单元 W_A 和 W_B 相同。

[0089] 最后,第一绕组 W_{An} 的平带连接器 S_1 至 S_2 的端一起电连接在第一接头 T_1 中,第二绕组 W_{Bn} 的平带连接器 S_1' 至 S_4' 的端一起电连接在第一接头 T_2 中。

[0090] 图4是根据本发明的针对电感组件的绕组布置I4的第四实施例的示意呈现,其中,详细示出了拉伸的具有交叉连接 C_c 的第一绕组 W_{A1} 和第二绕组 W_{B1} 。

[0091] 图4中的绕组均包括五个平带导体 S_1 至 S_5 以及 S_1' 至 S_5' 。在第一绕组单元 W_A 的外端,平带导体 S_1 至 S_5 的端一起电连接到第一接头 T_1 中。在第二绕组单元 W_B 的外端,平带导体 S_1' 至 S_5' 的端一起电连接到第一接头 T_2 中。在平带导体 S_1 至 S_5 以及 S_1' 至 S_5' 之间布置有沟隙 G_w 。

[0092] 在第一绕组单元 W_A 和第二绕组单元 W_B 之间的中间,第一绕组单元 W_A 的单个平带导体 S_1 至 S_5 以及第二绕组单元 W_B 的单个平带导体 S_1' 至 S_5' 在交叉连接 C_c 中相互连接。

[0093] 在图4中,针对平带导体 S_1 至 S_5 以及平带导体 S_1' 至 S_5' 中的每对平带导体存在一个交叉连接 C_{c1} 至 C_{c5} 。

[0094] 第一绕组单元 W_A 的第一平带导体 S_1 至 S_5 以改变电流堆叠顺序的方式连接到第二绕组单元 W_B 的第二平带导体 S_1' 至 S_5' ,使得第一绕组单元 W_A 的第一平带导体 S_1 连接到第二绕组单元 W_B 的第二平带导体至 S_5' ,第一绕组单元 W_A 的第一平带导体 S_2 连接到第二绕组单元 W_B 的第二平带导体至 S_4' ,以此类推。绝缘平板导体条的数量针对绕组单元 W_A 和 W_B 两者相同。

[0095] 图5是根据本发明的针对电感组件的绕组布置I5的第五实施例的示意呈现,其中,详细示出了两个拉伸的具有直接连接 C_d 的第一绕组 W_{A1} 和第一绕组 W_{A2} 。相同的布置可应用于两个拉伸的第二绕组 W_{B1} 和 W_{B2} 。

[0096] 针对第一平带导体 S_1 至 S_5 中的每个导体提供一个直接连接 C_{d1} 至 C_{d5} 。第一绕组 W_{A1} 的第一平带导体 S_1 至 S_5 以保持电流堆叠顺序不变的方式连接到第一绕组 W_{A2} 的第一平带导体 S_1 至 S_5 ,使得第一绕组 W_{A1} 的第一平带导体 S_1 连接到第一绕组 W_{A2} 的第一平带导体 S_1 ,第一绕组 W_{A1} 的第一平带导体 S_2 连接到第一绕组 W_{A2} 的第一平带导体 S_2 ,以此类推。平带导体 S_1 至 S_5 的数量针对两个对称绕组相同。在图5的实施例中,绕组 W_{A1} 和 W_{A2} 由五个平带导体 S_1 至 S_5 构成。在其它实施例中,其它数量的平带导体 S_1 至 S_5 是可行的。在平带导体 S_1 至 S_5 之间布置有沟隙 G_w 。

[0097] 图6示出根据本发明的针对电感组件的绕组布置I6的第六实施例的纵向截面图。

[0098] 根据本发明的针对电感组件的绕组布置I6的优选实施例的纵向横截面示出具有

绕组窗口2a'和2b'的磁芯1'。在绕组窗口2a'和2b'中布置有第一绕组单元W_{A'}和第二绕组单元W_{B'}，其中，第一绕组单元W_{A'}包括第一绕组W_{A1'}，第二绕组单元W_{B'}包括第二绕组W_{B1'}。第一绕组W_{A1'}和第二绕组W_{B1'}中的每个都包括两个导体S₁、S₂以及S_{1'}、S_{2'}并具有五个线圈。

[0099] 第一绕组单元W_{A'}的第一绕组W_{A1'}与第二绕组单元W_{B'}的第二绕组W_{B1'}的交叉连接C_{C1}和C_{C2}的位置在第一绕组W_{A1'}和第二绕组W_{B1'}的最内侧的线圈处。在放大图A1中示出交叉连接的放大版本。

[0100] 交叉连接C_{C1}将第一绕组单元W_{A'}的第一绕组W_{A1'}的平带导体S₁连接到第二绕组单元W_{B'}的第二绕组W_{B1'}的平带导体S_{2'}。此外，交叉连接C_{C2}将第一绕组单元W_{A'}的第一绕组W_{A1'}的平带导体S₂连接到第二绕组单元W_{B'}的第二绕组W_{B1'}的平带导体S_{1'}。在放大图A1中详细示出交叉单元。

[0101] 对于第一绕组W_{A1'}和第二绕组W_{B1'}，接头T_{1'}和接头T_{2'}分别布置在各个绕组W_{A1'}和W_{B1'}的外侧上，以形成针对电感组件的绕组布置I6的便利触点。

[0102] 图7示出根据本发明的针对电感组件的绕组布置I7的第七实施例的纵向截面图。

[0103] 根据本发明的针对电感组件的绕组布置I7的优选实施例的纵向截面图示出具有绕组窗口2a''和2b''的磁芯1''。在绕组窗口2a''和2b''中布置有第一绕组单元W_{A''}和第二绕组单元W_{B''}。

[0104] 根据本发明的针对电感组件的绕组布置I7的优选实施例的纵向截面图与图6的针对电感组件的绕组布置I6的不同之处在于：交叉单元C_C被布置在第一绕组W_{A1}和第二绕组W_{B1}的最外侧的线圈处。此外，第一绕组单元W_{A''}包括第一绕组W_{A1}和第一绕组W_{A2}；第二绕组单元W_{B''}包括第二绕组W_{B1}和第二绕组W_{B2}。

[0105] 在第一绕组W_{A1}和第一绕组W_{A2}之间，直接连接C_{D1}将绕组W_{A1}的平带导体S₁连接到绕组W_{A2}的平带导体S₁。此外，直接连接C_{D2}将绕组W_{A1}的平带导体S₂连接到绕组W_{A2}的平带导体S₂。在放大图B1中详细示出直接连接。

[0106] 在绕组W_{B1}的平带导体S_{1'}至绕组W_{B2}的平带导体S_{1'}以及绕组W_{B1}的平带导体S_{2'}至绕组W_{B2}的平带导体S_{2'}之间建立类似的直接连接C_{D1}和C_{D2}。

[0107] 交叉连接C_{C1}将第一绕组单元W_{A'}的第一绕组W_{A1}的平带导体S₁连接到第二绕组单元W_{B'}的第二绕组W_{B1}的平带导体S_{2'}。此外，交叉连接C_{C2}将第一绕组单元W_{A'}的第一绕组W_{A1}的平带导体S₂连接到第二绕组单元W_{B'}的第二绕组W_{B1}的平带导体S_{1'}。在放大图A2中详细示出交叉单元。

[0108] 对于第一绕组W_{A2}和第二绕组W_{B2}，接头T_{1''}和接头T_{2''}分别布置在各个绕组W_{A2}和W_{B2}的外侧上，以形成针对电感组件的绕组布置I7的便利触点。

[0109] 图8是根据本发明的针对电感组件的绕组布置I8的第八实施例的顶视图，其中，详细示出平带堆叠ST、ST'。

[0110] 平带堆叠ST、ST'纵向地延伸，使得平带堆叠ST、ST'的长度大于平带堆叠ST、ST'的宽度。

[0111] 在图8中，三条折叠线B_{L1}、B_{L2}和B_{Ls}示出在平带堆叠ST、ST'上。第一折叠线B_{L1}在平带堆叠ST、ST'的中间的底部开始，沿45°角向平带堆叠ST、ST'的左侧延伸，直到到达平带堆叠ST、ST'的顶边沿。此外，第二折叠线B_{L2}在平带堆叠ST、ST'的中间的底部开始，沿45°角向平带堆叠ST、ST'的右侧延伸，直到到达平带堆叠ST、ST'的顶边沿。最后，第三折叠线B_{Ls}从第一

折叠线 BL_1 穿过与平带堆叠 ST 、 ST' 正交交叉顶边沿的点开始向平带堆叠 ST 、 ST' 的底部延伸。

[0112] 图8a、图8b、图8c是图8所示的第八实施例的各个卷绕步骤中的平带堆叠 ST 、 ST' 的透视图。

[0113] 图8a、图8b、图8c和图8d的顺序示出折叠过程的顺序。平带堆叠 ST 、 ST' 包括三个平带导体 S_1 、 S_2 、 S_3 。

[0114] 平带堆叠 ST 、 ST' 在折叠线 BL_1 、 BL_2 上沿相同方向弯曲。沿图8a的折叠线 BL_1 、 BL_2 的折叠导致基本上成U型的平带堆叠 ST 、 ST' 。折叠线 BS_L 示出在第二平带堆叠 ST' 上。这在图8a中示出。此外，在图8a中，放大图A3示出平带导体 S_1 、 S_2 、 S_3 和平带导体 S_1' 、 S_2' 、 S_3' 的堆叠顺序。

[0115] 图8b示出在沿折叠线 BS_L 弯曲平带堆叠 ST 、 ST' 之后的平带堆叠 ST 、 ST' ，其内在导致反向电流堆叠顺序并因此执行交叉连接 C_c 。在图8b中，放大图A4示出平带导体 S_1 、 S_2 、 S_3 的堆叠顺序，放大图B4示出平带导体 S_1' 、 S_2' 、 S_3' 的堆叠顺序。此外，折叠方向 D_{cc} 和 D_{cw} 分别均示出在平带堆叠 ST 和 ST' 中。

[0116] 图8a中的首先的两个折叠分离两个绕组单元 W_A 和 W_B ，但是不改变电流堆叠顺序。两个绕组单元 W_A 和 W_B 的电流堆叠顺序保持相同，即， S_1 、 S_2 、 S_3 。通过沿堆叠弯曲线 BS_L 弯曲来执行电流堆叠顺序改变，并且在图8b中示出完整的交叉连接 C_c 连接的透视图，其中，第一绕组单元 W_A 的电流堆叠顺序是 S_1 、 S_2 、 S_3 ，而第二绕组单元 W_B 的电流堆叠顺序是反向的 S_3' 、 S_2' 、 S_1' 。

[0117] 如图8c中所示，第一绕组 W_{A1} 沿第一卷绕方向 D_{cc} 逆时针卷绕。如图8d所示，第二绕组 W_{B1} 沿第二卷绕方向 D_{cc} 顺时针卷绕。

[0118] 图8d示出针对电感组件的绕组布置I8的一个优选实施例。平带导体 S_1 至 S_3 和 S_1' 至 S_3' 通过绝缘体4电绝缘。此外，平带导体 S_1 至 S_3 和 S_1' 至 S_3' 的端电连接到电连接5并分别形成接头 T_1''' 和 T_2''' 。接头 T_1''' 和 T_2''' 均在针对电感组件的绕组布置I8的相同外侧上。这在放大图A5中示出。

[0119] 在所有的图8至图8d中，绕组 W_{A1} 和 W_{B1} 绕着针对电感组件的绕组布置I8的虚拟轴 Av 卷绕。

[0120] 图9是根据本发明的针对电感组件的绕组布置I9的第九实施例，其中，详细示出了平带堆叠 ST 、 ST' 。

[0121] 图9中的平带堆叠 ST 、 ST' 基本上成U型。从正面看，U型的左臂将形成第一平带堆叠 ST ，U型的右臂将形成第二平带堆叠 ST' 。在此情况下，也如图8中所示，第一平带堆叠 ST 与第二平带堆叠 ST' 之间的分离仅仅是虚拟的，这是因为U型平带堆叠 ST 、 ST' 被布置为一个单独的几何u型平带堆叠 ST 、 ST' 。

[0122] 在图9中，由连接U型的两臂的U型平带堆叠 ST 、 ST' 的连接元件形成交叉连接 C_c 。在U型的右臂和所述连接元件之间，直折叠线 BS_L 表示U型的右臂需要被弯曲以形成交叉连接 C_c 的部分。

[0123] 图9a、图9b、图9c是图9所示的针对电感组件的绕组布置I9的第九实施例的各个卷绕步骤中的平带堆叠 ST 、 ST' 的透视图。

[0124] 附图的顺序示出折叠过程的顺序。

[0125] 图9的U型平带堆叠 ST 、 ST' 以侧透视图的形式示出在图9a中，并包括在形成第一平带堆叠 ST 的臂上的四个平带导体 S_1 至 S_4 、在形成第二平带堆叠 ST' 的臂上的四个平带导体

S_1' 至 S_4' 。在图9a中,形成第二平带堆叠 ST' 的臂沿图9的折叠线 B_{SL} 弯曲。此外,第一平带堆叠 ST 和第二平带堆叠 ST' 以彼此相隔距离6的方式被布置。

[0126] 在图9a中示出的弯曲形成交叉连接 C_c 。通过交叉连接 C_c 改变层堆叠顺序。因此,第一平带堆叠 ST 和第一平带导体以 S_1 、 S_2 、 S_3 、 S_4 的顺序布置,而第二平带堆叠和第二平带导体以反转的 S_4' 、 S_3' 、 S_2' 、 S_1' 的顺序布置。

[0127] 如图9b所示,第一绕组 W_{A1} 沿第一卷绕方向 D_{CC} 逆时针卷绕。相应地,如图9c中所示,第二绕组 W_{B2} 沿第二卷绕方向 D_{CW} 顺时针卷绕。

[0128] 在图9c中,在放大图A6中示出在单个平带导体 S_1 、 S_2 、 S_3 、 S_4 和 S_4' 、 S_3' 、 S_2' 、 S_1' 之间布置绝缘体4,并且平带导体 S_1 、 S_2 、 S_3 、 S_4 和 S_4' 、 S_3' 、 S_2' 、 S_1' 的端分别一起电连接在接头 T_1 和 T_2 中。

[0129] 图10是根据本发明的针对电感组件的绕组布置I10的第十实施例的顶视图,其中,详细示出了平带堆叠。

[0130] 在图10中,第一绕组 W_{A1} 和 W_{A2} 被示出为在单独绕组 W_{A1} 和 W_{A2} 之间具有直接连接 C_d 。图10的实施例可用于两个第一绕组 W_{A1} 至 W_{An} 或两个第二绕组 W_{B1} 至 W_{Bn} 的任何直接连接。

[0131] 图10中的平带堆叠 ST 主要包括被平行布置的两个平行臂,上臂向右延伸,下臂向左延伸。连接元件将两个平行臂布置为彼此相距6并将单个平带导体 S_1 至 S_4 相互连接。

[0132] 上臂将形成第一绕组 W_{A1} ,下臂将形成第二绕组 W_{A2} 。

[0133] 图10a、图10b是图11所示的第十实施例I10的各个卷绕步骤中的平带堆叠 ST 、 ST' 的透视图。

[0134] 图10a示出两个单独绕组 W_{A1} 和 W_{A2} 的卷绕方向 D_{CW} 、 D_{CC} 。第一绕组沿第一卷绕方向 D_{CC} 逆时针卷绕,第一绕组沿第二卷绕方向 D_{CW} 顺时针卷绕。

[0135] 根据图10b的不改变平带导体 S_1 至 S_4 的顺序的第一绕组 W_{A1} 和 W_{A2} 的优选实施例提供在第一绕组单元 W_A 的外侧上具有两个条端的可能性。因此,所述平带导体 S_1 至 S_4 可分别用作接头 T_1 和 T_2 之一,并还允许直接连接 C_d 或交叉连接 C_c 。

[0136] 图11是根据本发明的针对电感组件的绕组布置I11的第十一实施例的顶视图,其中,详细示出了第一绕组 W_{A1} 和第二绕组 W_{A2} 。

[0137] 图11的第一绕组 W_{A1} 和第二绕组 W_{A2} 纵向延伸,使得形成第一绕组 W_{A1} 和第二绕组 W_{A2} 的平带的长度大于平带的宽度。

[0138] 此外,形成第一绕组 W_{A1} 和第二绕组 W_{A2} 的平带包括两条折叠线 BL_1' 和 BL_2' ,其中,第一折叠线 BL_1' 从平带的中央顶部以 45° 角向左下方延伸,第二折叠线 BL_2' 从平带的中央底部以 45° 角向右上方延伸。在一个实施例中,在第一折叠线 BL_1' 和第二折叠线 BL_2' 之间布置距离6。

[0139] 在图11a、图11b和图11c中示出在从直的绝缘平带卷出的单独绕组 W_{A1} 和 W_{A2} 之间具有直接连接 C_d 的卷绕过程的第二优选实施例。

[0140] 图11a、图11b、图11c是图11所示的针对电感组件的绕组布置I11的第十一实施例的各个卷绕步骤中的平带第一绕组 W_{A1} 和平带第二绕组 W_{A2} 的透视图。

[0141] 在图11a中示出通过沿折叠线 BL_1 和 BL_2 的两个弯曲执行的直接连接 C_d 。平带的两侧都向下弯曲。这导致图11a所示的布置并且设置用于卷绕两个单独第一绕组 W_{A1} 和 W_{A2} 的基础,所述绕组 W_{A1} 和 W_{A2} 的方向相反。

[0142] 图11b示出卷绕第一绕组 W_{A1} ,而图11c示出第一绕组 W_{A1} 和 W_{A2} 两者的最后布置。具有直接连接 C_D 的所述第二优选实施例提供在第一绕组单元 W_A 的外侧上具有平带第一绕组 W_{A1} 和平带第二绕组 W_{A2} 的两端的可能性,因此,所述平带导体 S_1 至 S_3 用作接头 T_1 和 T_2 和之一,并还允许直接连接 C_D 或交叉连接 C_C 。

[0143] 图12是根据本发明的针对电感组件的绕组布置I12的第十二实施例的平面版本的交叉。

[0144] 图12的针对电感组件的绕组布置I12包括六个平带导体 S_1 至 S_6 。此外,针对电感组件的绕组布置I12包括彼此分开的两个磁芯 $1a''$ 和 $1b''$,使得六个平带导体 S_1 至 S_6 可在两个磁芯 $1a''$ 和 $1b''$ 之间穿过。

[0145] 针对电感组件的绕组布置I12包括由六个平带导体 S_1 至 S_6 形成的第一绕组 W_A'' ,其中,所述六个平带导体 S_1 至 S_6 卷绕磁芯 $1a''$ 并在两个磁芯 $1a''$ 和 $1b''$ 之间穿过以卷绕第二磁芯 $1b''$,从而形成第二绕组 W_B'' 。六个平带导体 S_1 至 S_6 的端电连接在一起以在一端形成第一接头 T_1 并在另一端形成第二接头 T_2 。

[0146] 在图12中,可以看到,交叉连接 C_C 不是通过分离的连线或折叠显式地形成,而是,交叉连接 C_C 在两个磁芯 $1a''$ 和 $1b''$ 之间隐式地形成,并且六个平带导体 S_1 至 S_6 的s型的绕组围绕两个磁芯 $1a''$ 和 $1b''$ 。在图12中,还可以看到,第一绕组 W_A'' 和第二绕组 W_B'' 针对虚拟轴 A_V' 沿相反方向卷绕,以改变层顺序。

[0147] 图13示出电感组件的纵向截面图以示出通量线。

[0148] 在图13中,标号 $1''$ 表示磁芯,标号 $2a''$ 、 $2b''$ 表示绕组窗口区域。通量线被划分为磁芯通量线 $\Phi' = \{\Phi'_1 \dots \Phi'_n\}; n \in \mathbb{N}$ 和不期望的应力通量 $\Phi'' = \{\Phi''_1 \dots \Phi''_n\}; n \in \mathbb{N}$ 。

[0149] 从内到外的每个 N_1 、 N_2 包括更多通量线,使得线圈 N_1 包括由磁芯通量 Φ' 和 Φ''_1 构成的 Φ_1 通量线,线圈 N_2 包括由磁芯通量 Φ' 加 Φ''_1 和 Φ''_2 构成的 Φ_2 通量线。

[0150] 图14示出图13的电感组件的水平截面图。

[0151] 在图14中,电感组件包括由围绕沟隙 G_W'' 的两条绝缘平行平条 S_1'' 和 S_2'' 构成的绕组。平条 S_1'' 和 S_2'' 的两端在各自的连接区域3中连接到接头 T_1 和 T_2 。导电平条 s_1 和 s_2 形成单个平带导体。放大图A7和B7示出平条 s_1 和 s_2 以及接头 T_1 和 T_2 的布置。

[0152] 图13的作为应力通量 Φ'' 的一部分的绕组沟隙通量 Φ_g 流过拉伸导体的绕组沟隙 G_W 。这在图15中示出。

[0153] 图15是图13的电感组件的拉伸导体。

[0154] 在图15中,导体包括被沟隙 G_W'' 分开的两个平带导体 S_1'' 和 S_2'' 。平带导体 S_1'' 和 S_2'' 的端分别电连接在第一接头 T_1'' 和第二接头 T_2'' 中。

[0155] 绕组沟隙通量 Φ_g 造成沿拉伸导体的整个长度流过的纵向均衡电流 I_{WL} ,其表示电感组件的绕组 W 。

[0156] 图16示包括绕环形磁芯TC的利兹线SW的一半电感器。

[0157] 虽然这里示出和描述了特定实施例,但是本领域普通技术人员将理解,存在各种替代和/或等同实施方式。应理解,示例性实施例仅仅是示例,并且不意图以任何方式限制范围、可应用性或配置。相反,上述发明内容和具体实施方式将向本领域技术人员提供用于实施至少一个示例性实施例的方便地图,并且应理解可以在不脱离在权利要求及其等同物中阐述的范围的情况下,对在示例性实施例中描述的元件的功能和布置进行各种改变。总

体来说,本申请意图覆盖在此讨论的具体实施例的任何调试或变化。

[0158] 在以上具体实施方式中,在在一个或更多更多示例中组合各种特征用于精简本公开的目的。应理解,上述描述意图是说明性的而非限制性的。其意图覆盖可能包括在本发明的范围中的所有替换、修改和等同物。在阅读了以上说明书时,本领域技术人员将清楚许多其它示例。

[0159] 在以上说明书中使用的特定命名被用于提供对本发明的一致理解。然而,本领域技术人员将理解,按照这里提供的说明书,不一定需要特定细节来实现本发明。因此,呈现对本发明特定实施例的上述描述用于示出和描述的目的。它们不意图是详尽的或者将本发明限制为公开的具体形式;明显的是,根据以上教导许多修改和改变是可行的。选择并描述了实施例以最好地解释本发明的原理及其实际应用,从而使本领域技术人员能够最好地利用本发明,并且具有各种修改的各种实施例适用于预期的具体使用。贯穿说明书,术语“包括”和“在其中”分别在意义上等同于术语“包含”和“其中”。此外,术语“第一”、“第二”、“第三”仅分别被用作标签,并且不意图对其对象施加数量上的要求或建立某种重要性的排序。

[0160] 标号:

[0161]	I1至I12	针对电感组件的绕组布置
[0162]	$W_A; W_A'; W_A''; W_A'''$	第一绕组单元
[0163]	$W_B; W_B'; W_B''; W_B'''$	第二绕组单元
[0164]	$W_{A1}至W_{An}; W_{A1}'至W_{An}'; W_{A1}''至W_{An}''$	第一绕组
[0165]	$W_{B1}至W_{Bn}; W_{B1}'至W_{Bn}'; W_{B1}''至W_{Bn}''$	第二绕组
[0166]	$S_1至S_6; S_1'至S_5'$	平带导体
[0167]	ST	第一平带堆叠
[0168]	ST'	第二平带堆叠
[0169]	D _{CC}	第一卷绕方向
[0170]	D _{CW}	第二卷绕方向
[0171]	$C_C, C_{C1}至C_{C2}; C_C, C_{C1}至C_{C5}$	交叉连接
[0172]	$C_D, C_{D1}至C_{D2}; C_D, C_{D1}至C_{D5}$	直接连接
[0173]	$T_1, T_2; T_1', T_2'; T_1'', T_2''$	电抽头
[0174]	A_v, A_v'	虚拟轴
[0175]	G_w''	沟隙
[0176]	$1; 1'; 1'', 1a''', 1b'''$	磁芯
[0177]	$2; 2a', 2b'; 2a'', 2b''$	绕组窗口
[0178]	4	绝缘体
[0179]	5	电连接
[0180]	6	距离
[0181]	A至A7, B至B7	放大图

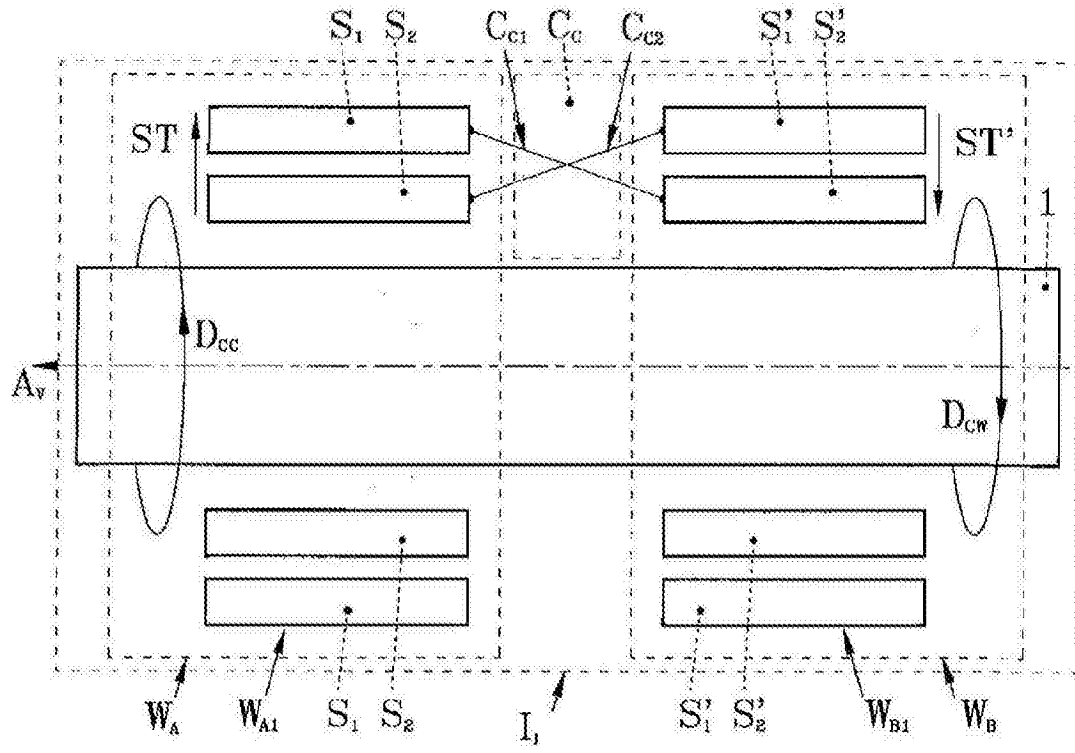


图1

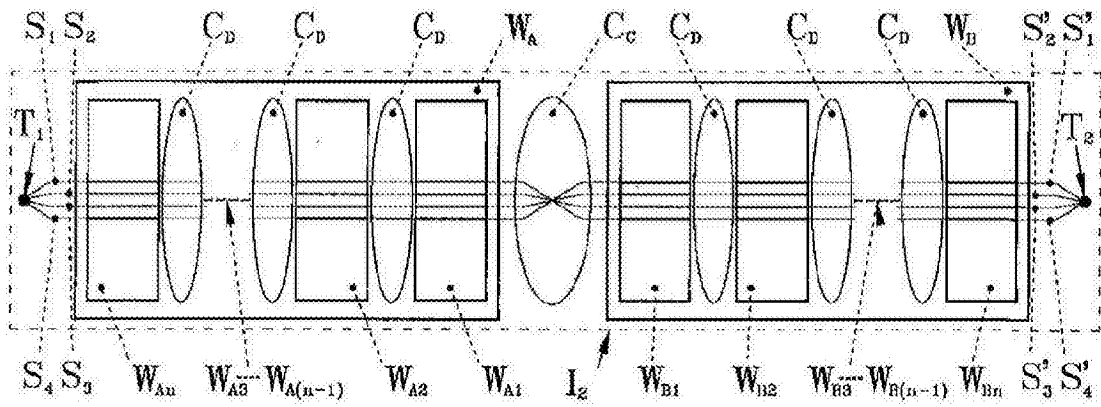


图2

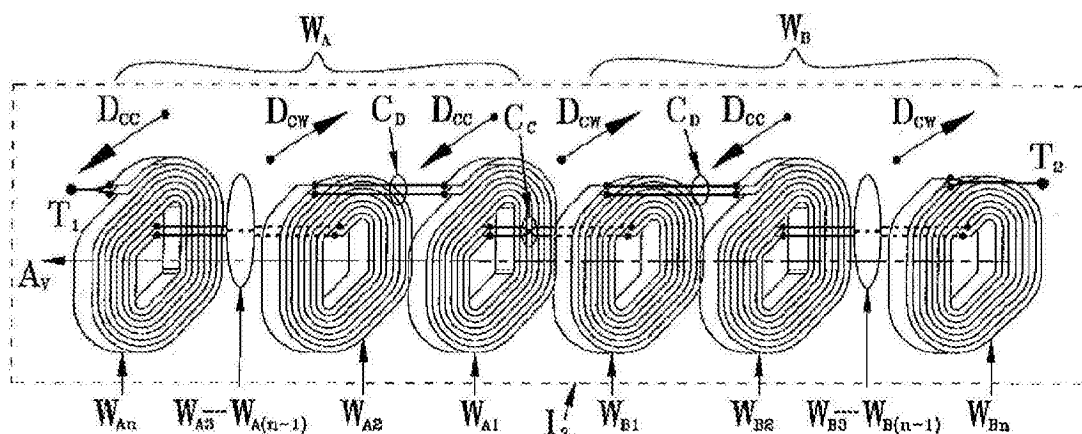


图3

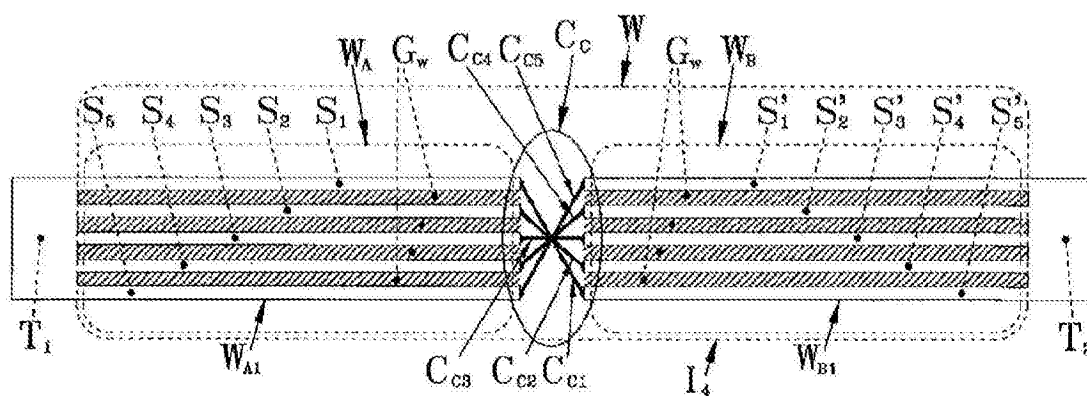


图4

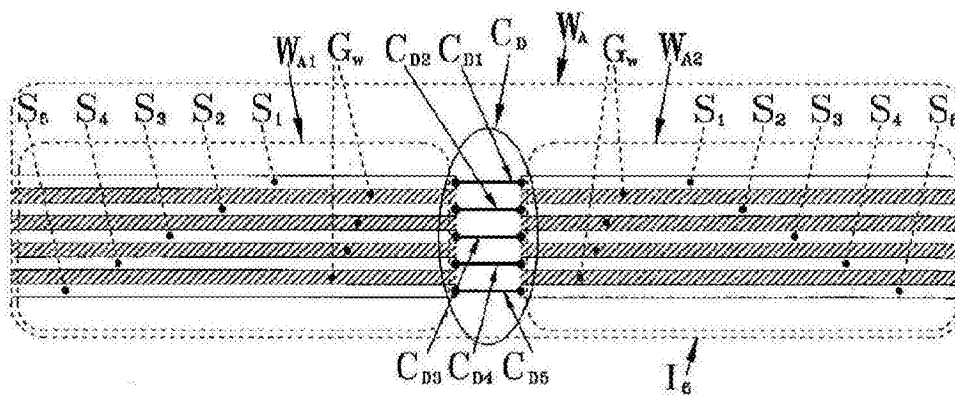


图5

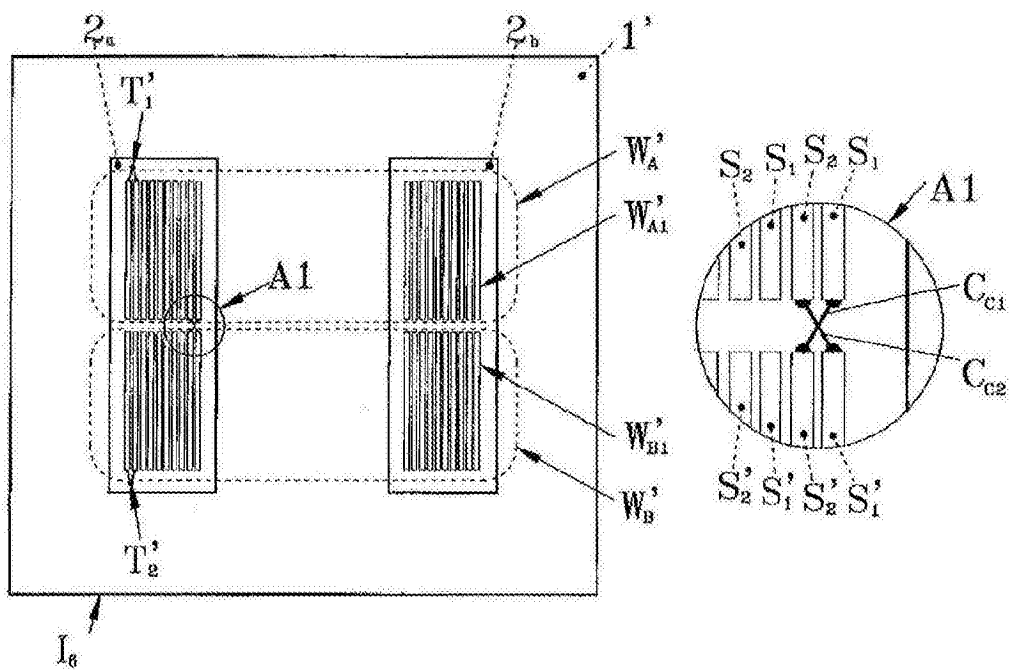


图6

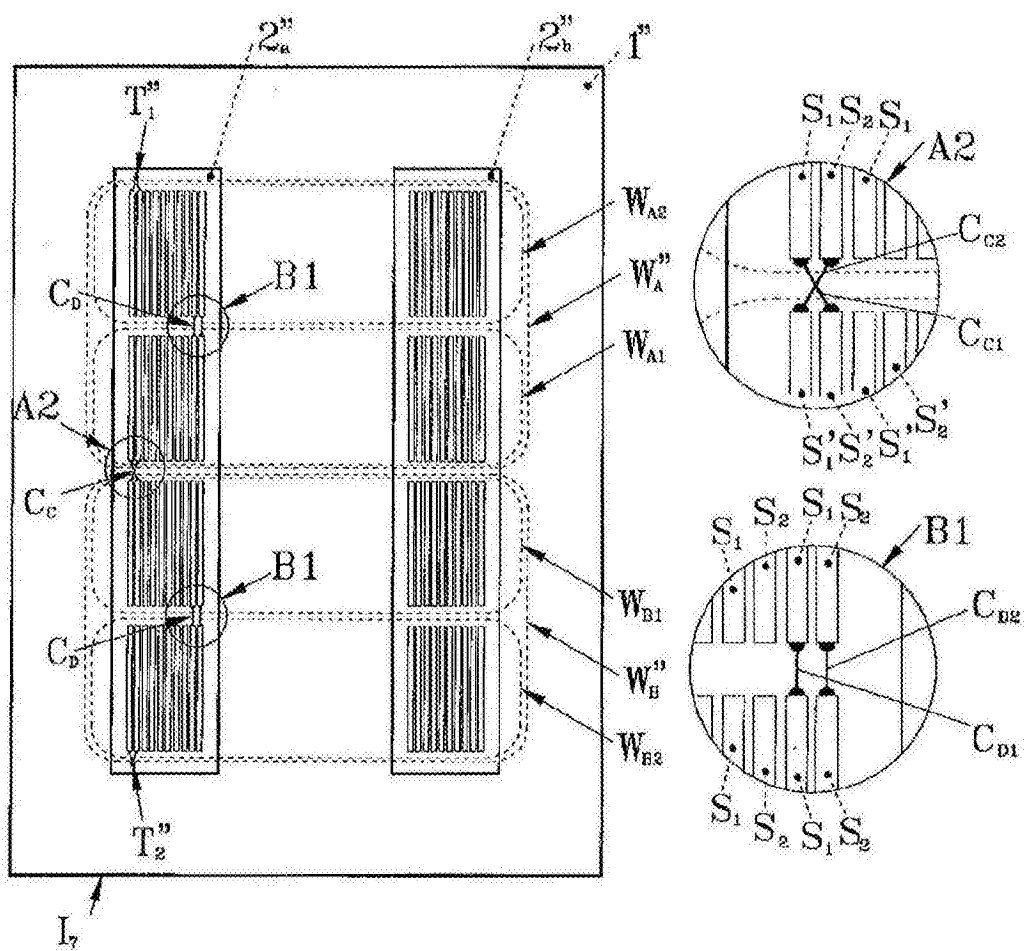


图7

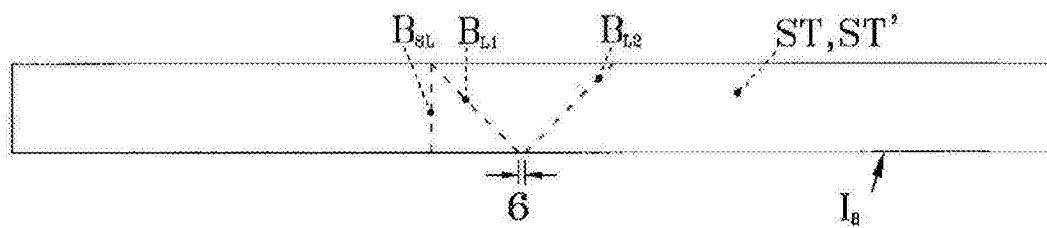


图8

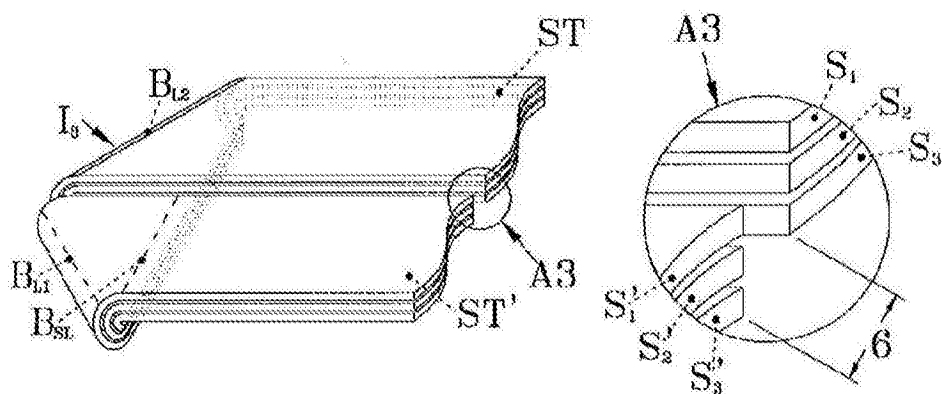


图8a

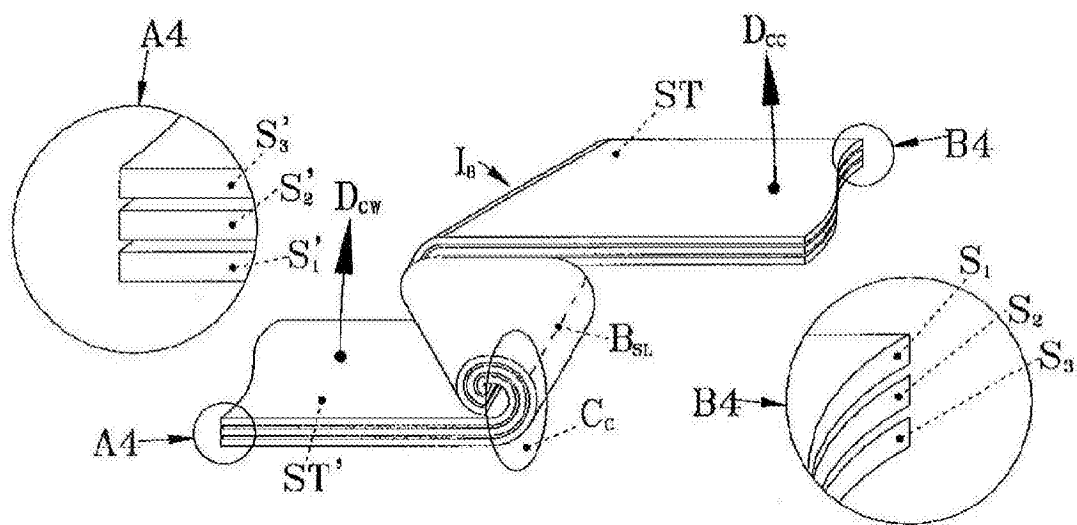


图8b

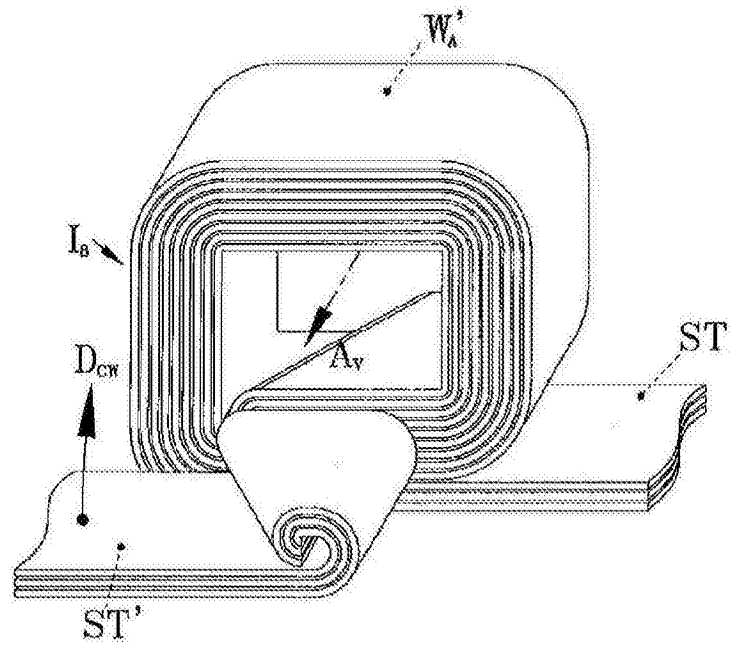


图8c

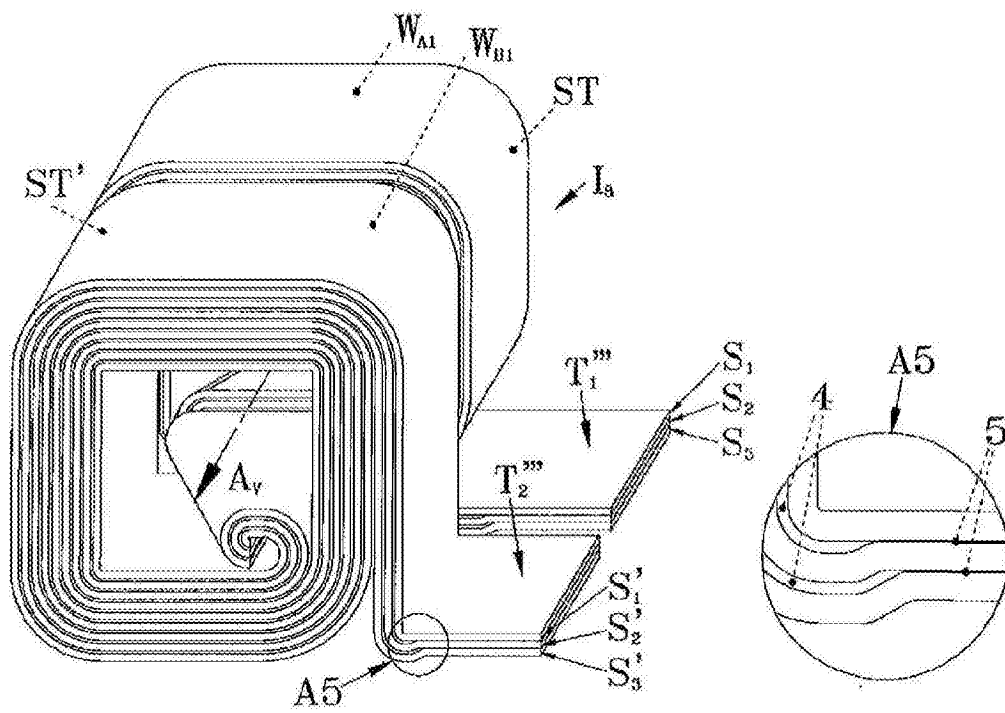


图8d

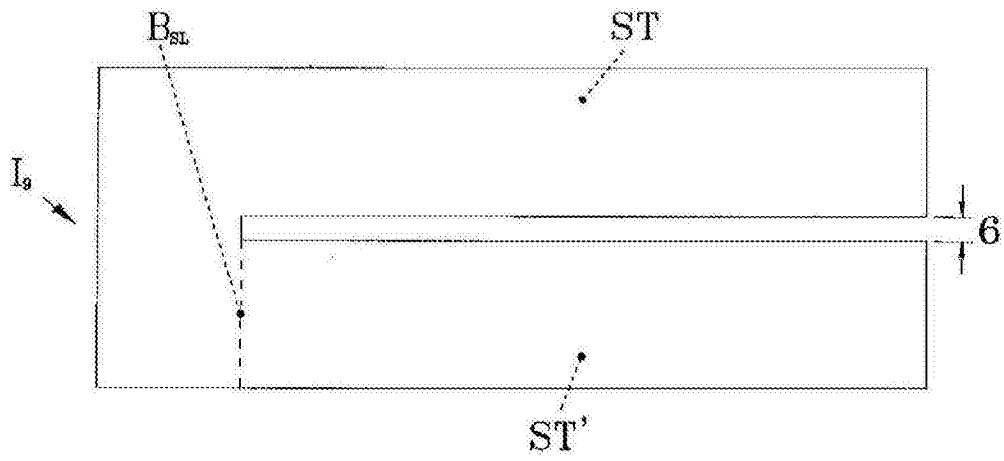


图9

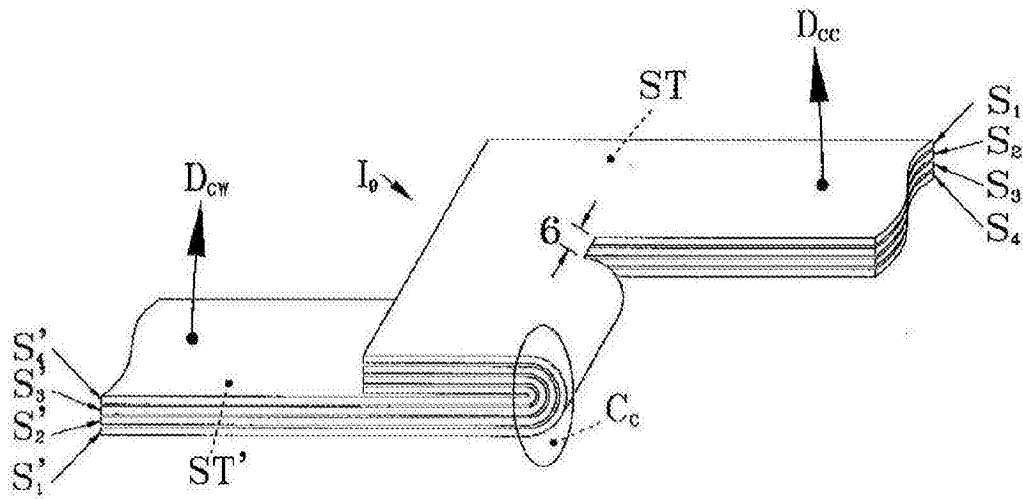


图9a

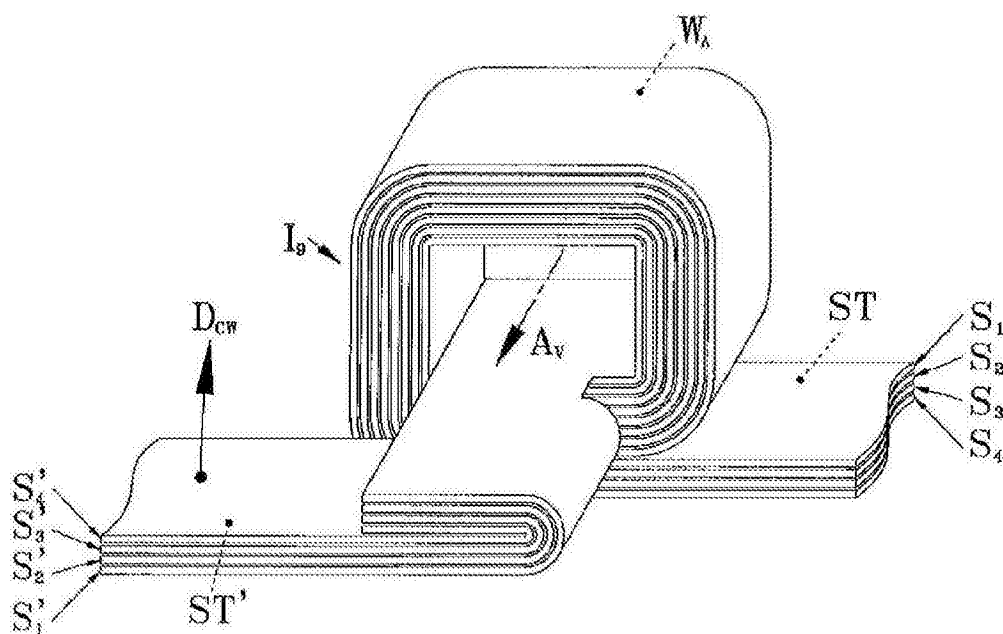


图9b

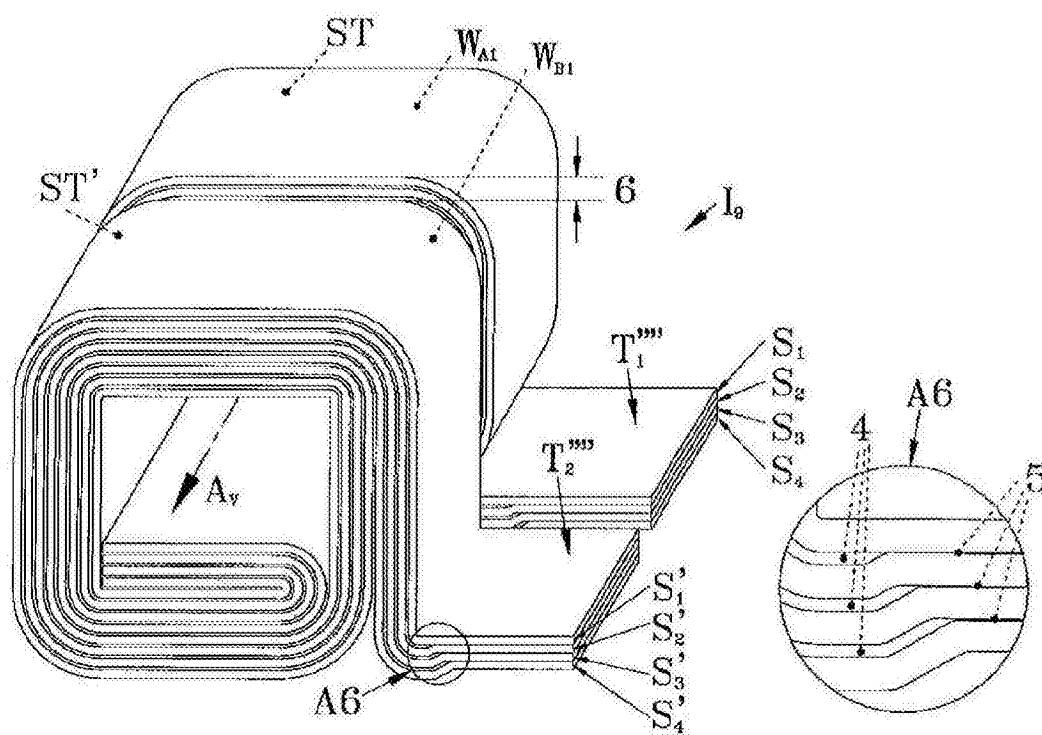


图9c

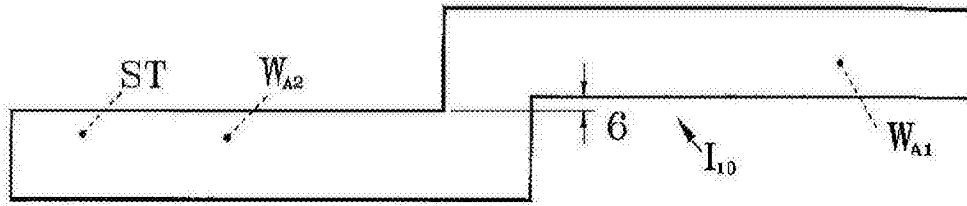


图10

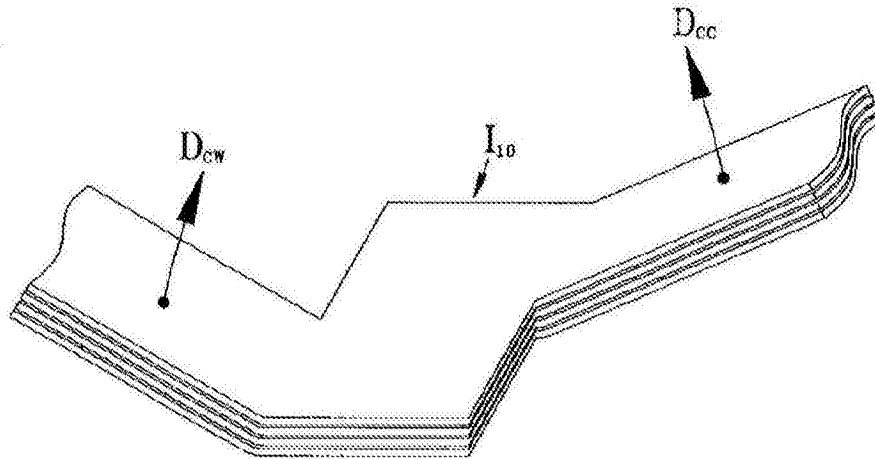


图10a

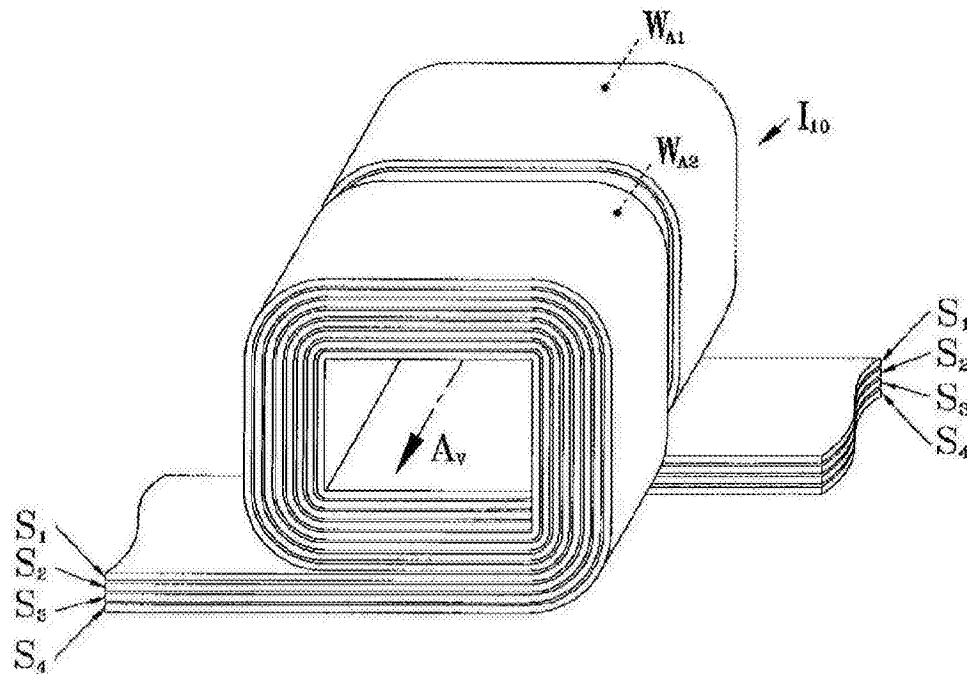


图10b

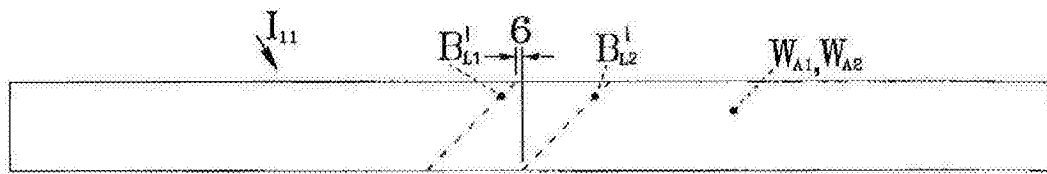


图11

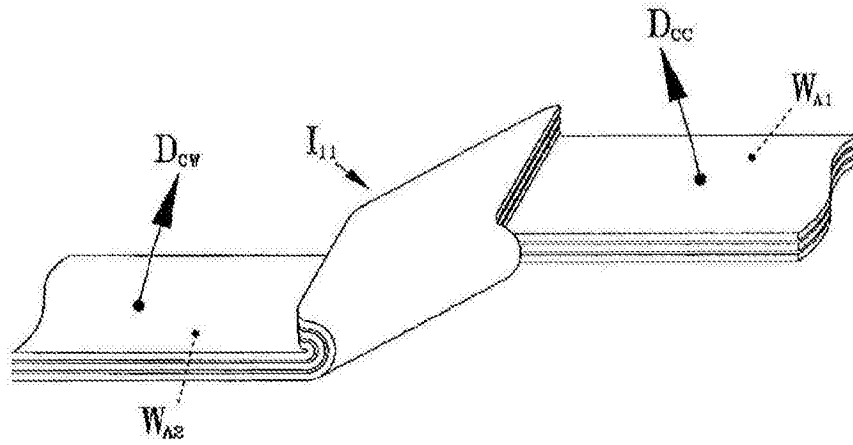


图11a

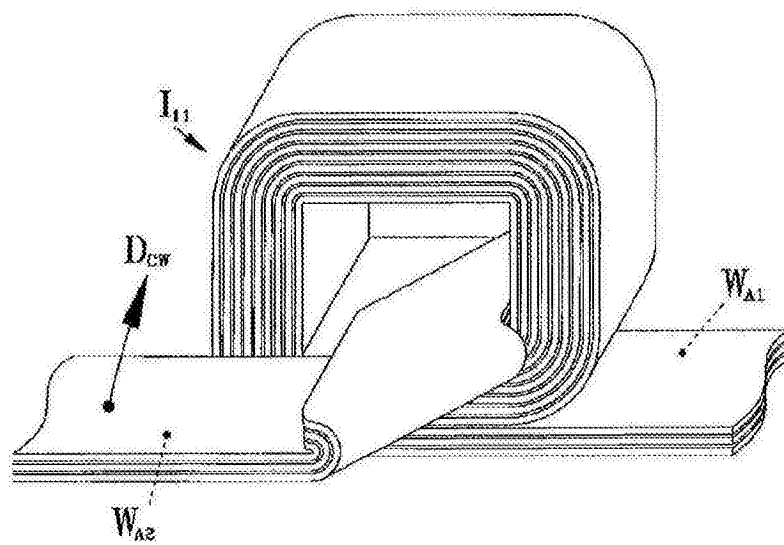


图11b

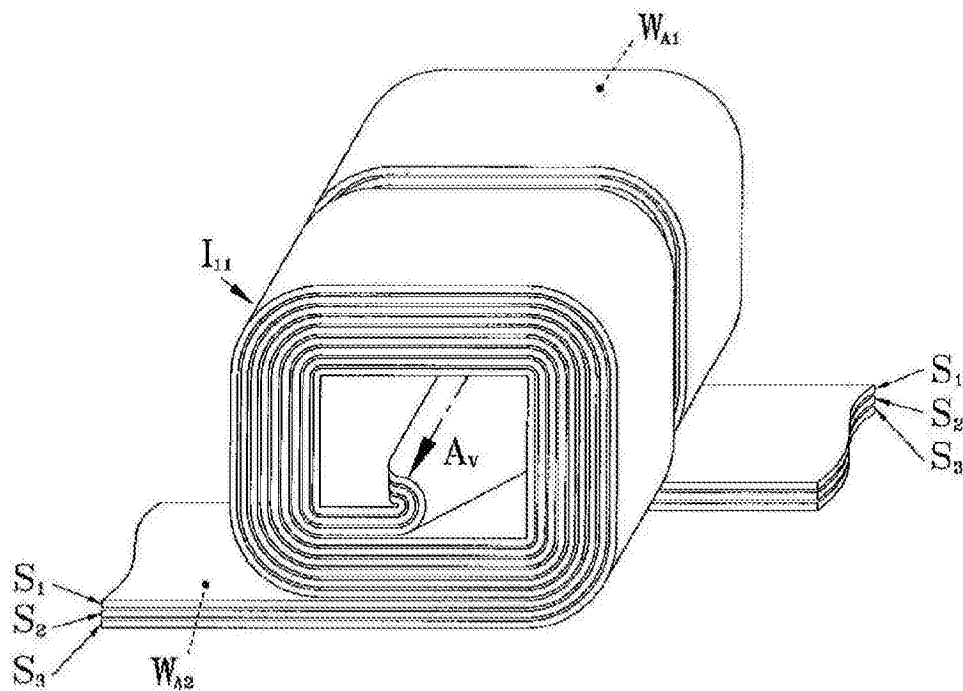


图11c

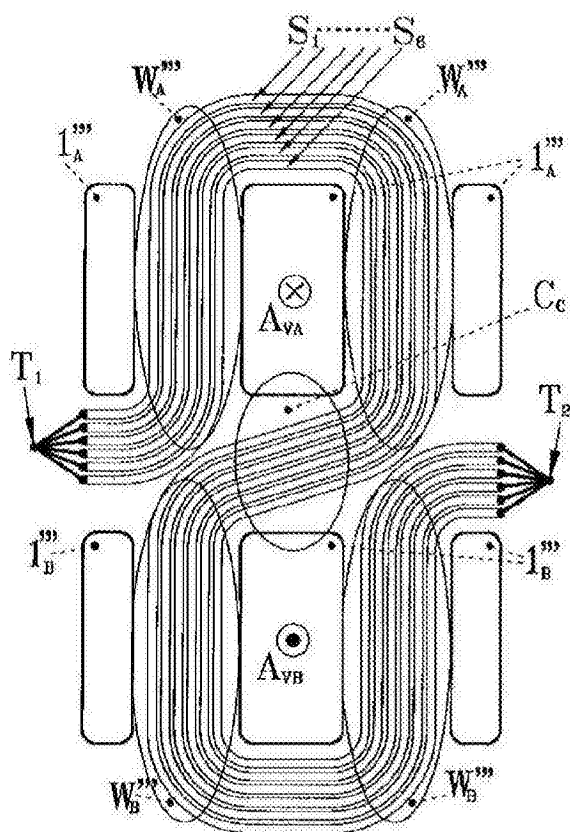


图12

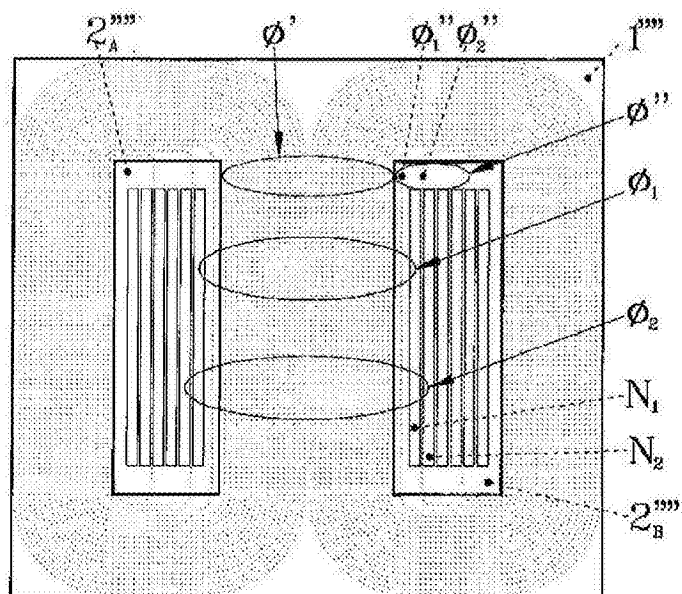


图13

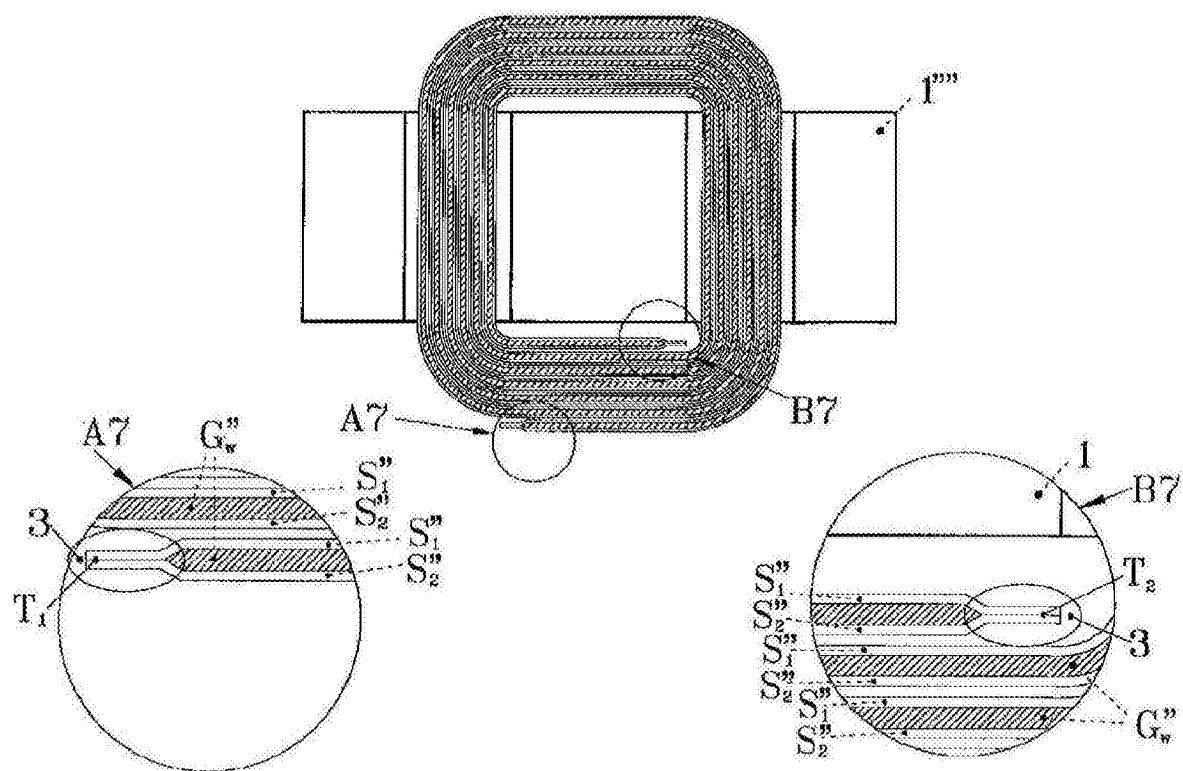


图14

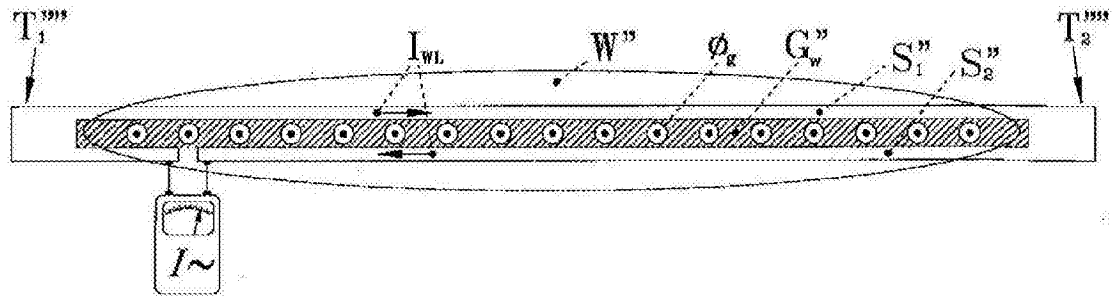


图15

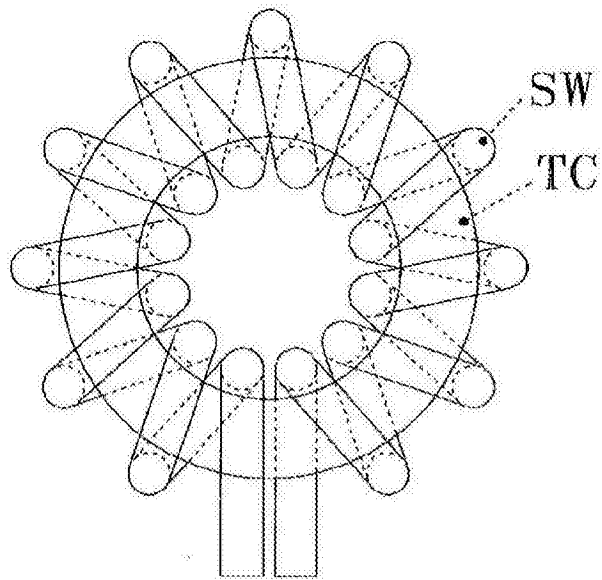


图16