



(21)申請案號：107118788

(22)申請日：中華民國 102 (2013) 年 02 月 05 日

(51)Int. Cl.：

H01L29/786 (2006.01)

H01L21/336 (2006.01)

G02F1/133 (2006.01)

(30)優先權：2012/02/09日本2012-026624

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)
日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：
CN 1197127C

審查人員：陳建仲

申請專利範圍項數：12 項圖式數：13共 95 頁

(54)名稱
半導體裝置，包括半導體裝置之顯示裝置，包括半導體裝置之電子裝置，及半導體裝置之製造方法

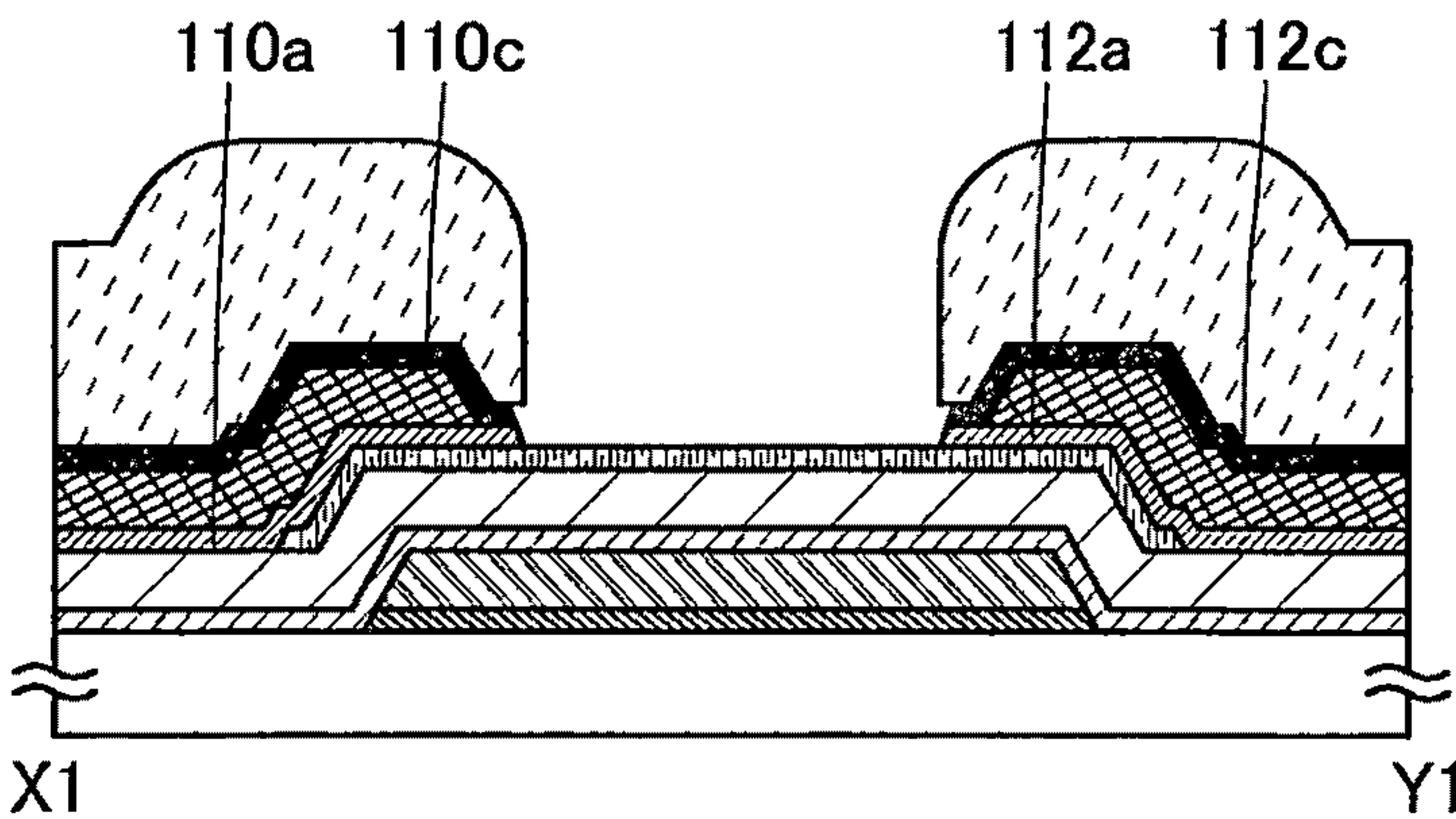
(57)摘要

本發明的一個方式提供具有穩定的電特性且起因於佈線電阻的信號延遲少的電晶體的製造方法，該電晶體用於包含氧化物半導體膜的半導體裝置中。另外，提供包括該電晶體的半導體裝置。另外，提供包括該電晶體的高性能的顯示裝置。

A method for manufacturing a transistor with stable electric characteristics and little signal delay due to wiring resistance, used in a semiconductor device including an oxide semiconductor film. A semiconductor device including the transistor is provided. A high-performance display device including the transistor is provided.

指定代表圖：

圖 4A



符號簡單說明：

110 . . . 源極電極

110a . . . 第一金屬膜

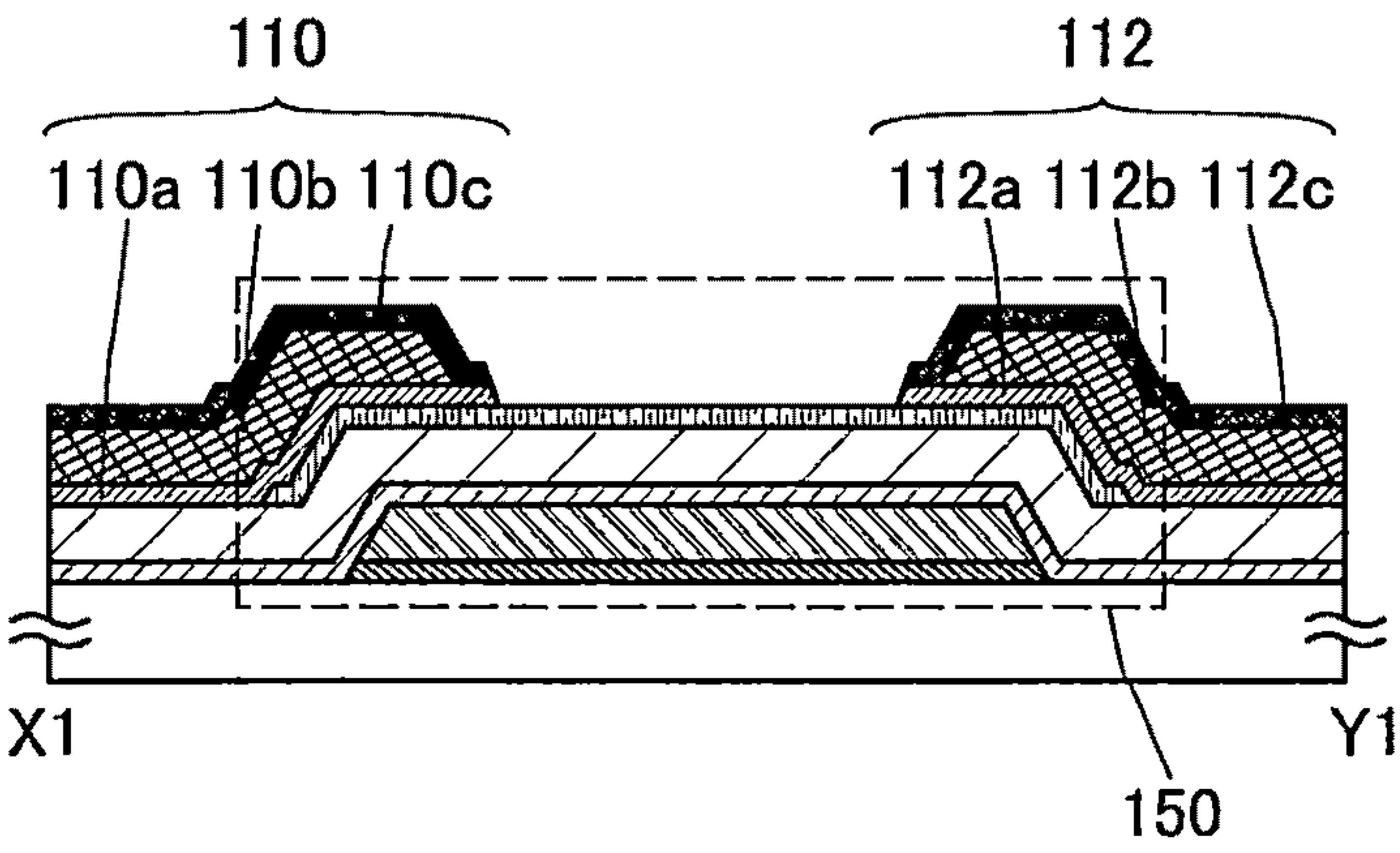
110b . . . 第二金屬膜

110c . . . 第三金屬膜

112 . . . 汲極電極

112a . . . 第一金屬膜

圖 4B



- 112b . . . 第二金屬膜
- 112c . . . 第三金屬膜
- 114a . . . 第一絕緣膜
- 114b . . . 第二絕緣膜
- 145 . . . 氧
- 150 . . . 電晶體

圖 4C

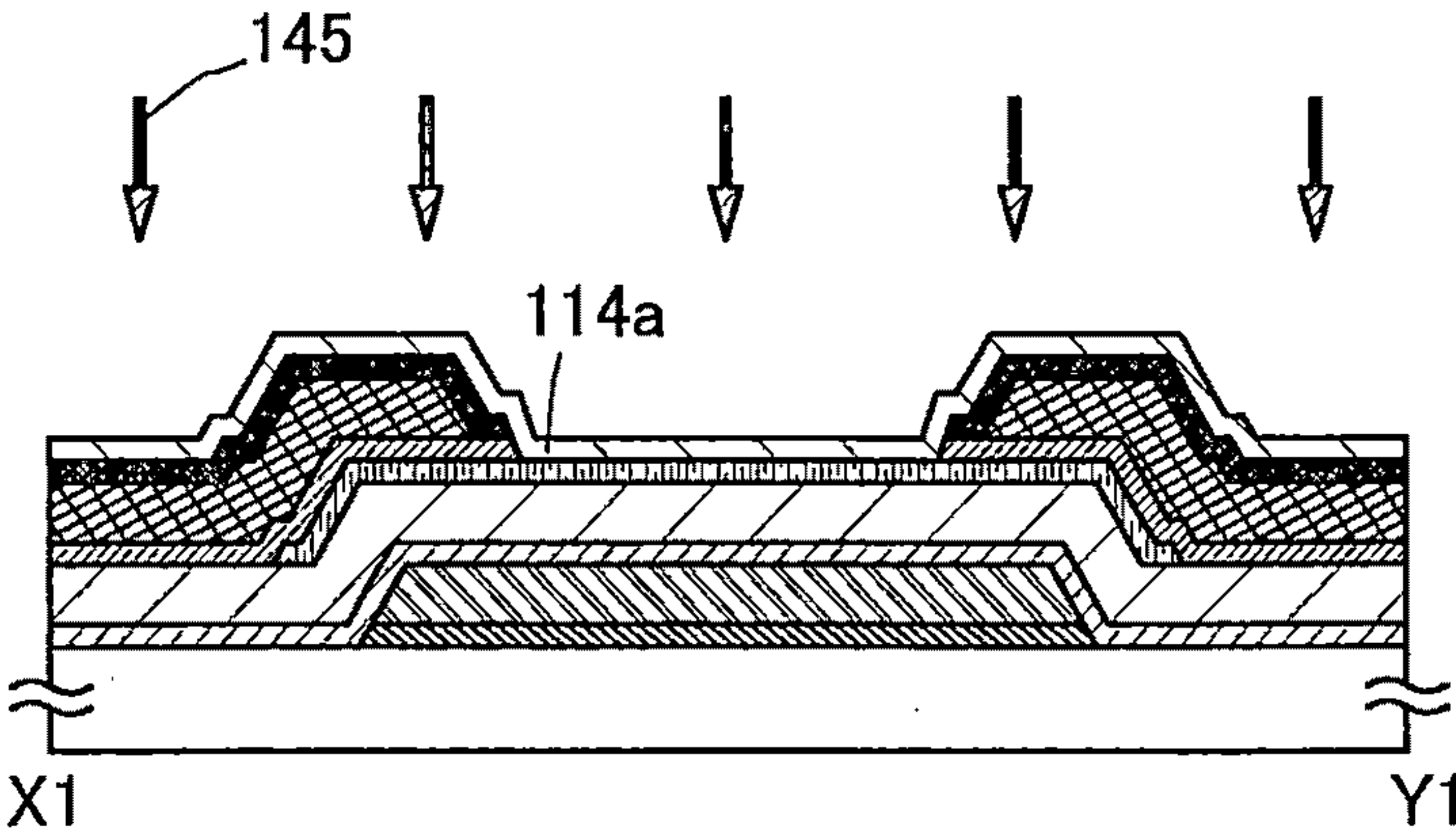
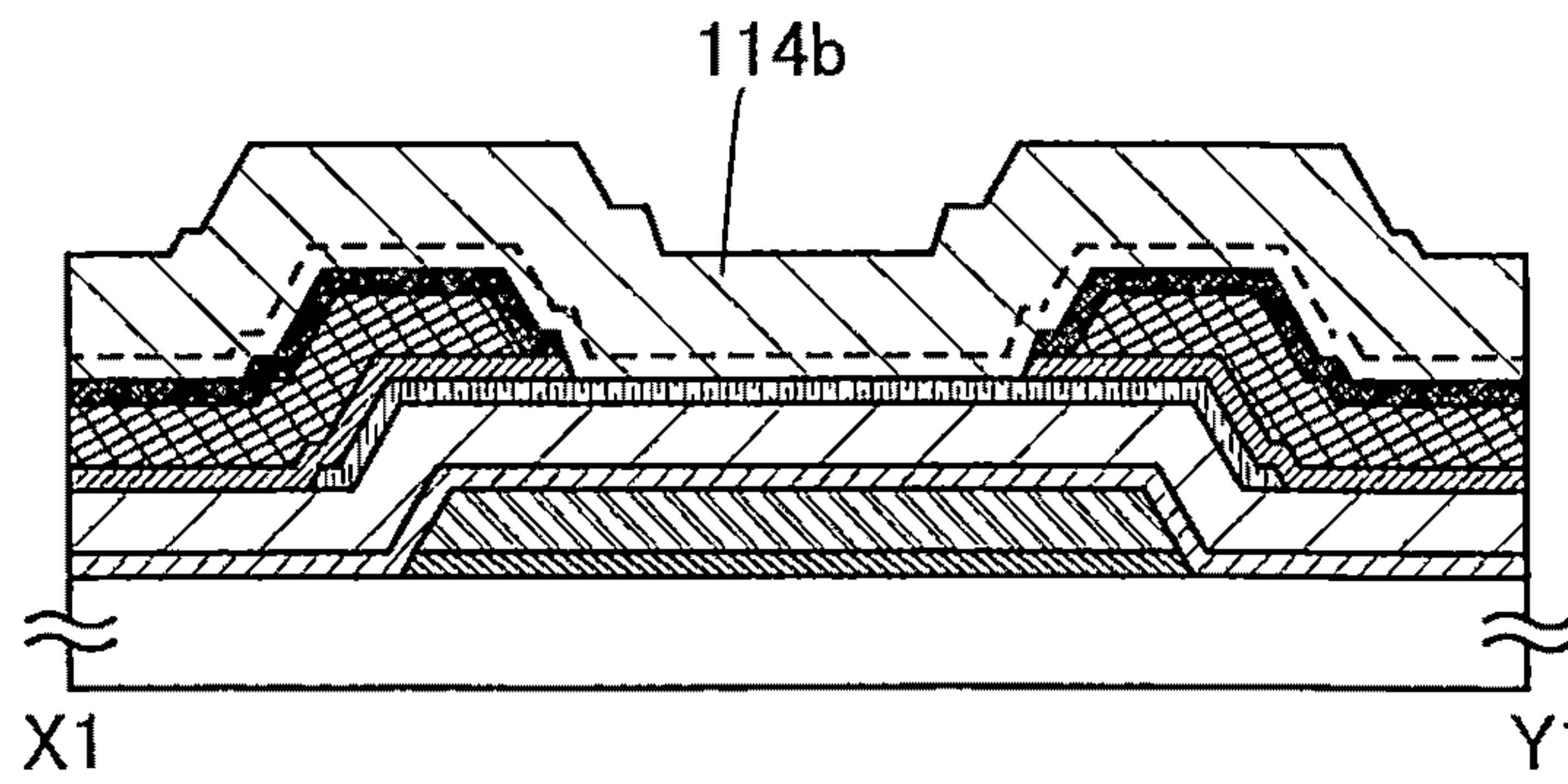


圖 4D



I698024

發明摘要

【發明名稱】(中文/英文)

半導體裝置，包括半導體裝置之顯示裝置，包括半導體裝置之電子裝置，及半導體裝置之製造方法

Semiconductor device, display device including semiconductor device, electronic device including semiconductor device, and method for manufacturing semiconductor device

【中文】

本發明的一個方式提供具有穩定的電特性且起因於佈線電阻的信號延遲少的電晶體的製造方法，該電晶體用於包含氧化物半導體膜的半導體裝置中。另外，提供包括該電晶體的半導體裝置。另外，提供包括該電晶體的高性能的顯示裝置。

【英文】

A method for manufacturing a transistor with stable electric characteristics and little signal delay due to wiring resistance, used in a semiconductor device including an oxide semiconductor film. A semiconductor device including the transistor is provided. A high-performance display device including the transistor is provided.

【代表圖】

【本案指定代表圖】：第(4)圖。

【本代表圖之符號簡單說明】：

110：源極電極

110a：第一金屬膜

110b：第二金屬膜

110c：第三金屬膜

112：汲極電極

112a：第一金屬膜

112b：第二金屬膜

112c：第三金屬膜

114a：第一絕緣膜

114b：第二絕緣膜

145：氧

150：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：
無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置、包括半導體裝置的顯示裝置、包括半導體裝置的電子裝置以及半導體裝置的製造方法

Semiconductor device, display device including semiconductor device, electronic device including semiconductor device, and method for manufacturing semiconductor device

【技術領域】

本發明的一個方式係關於一種半導體裝置以及半導體裝置的製造方法。另外，本發明的一個方式係關於一種包括該半導體裝置的顯示裝置以及電子裝置。

【先前技術】

使用在具有絕緣表面的基板上形成的半導體薄膜來形成電晶體（也稱為薄膜電晶體（TFT））的技術受到注目。該電晶體廣泛地應用於如積體電路（IC）或影像顯示裝置（顯示裝置）那樣的電子裝置。作為可以應用於電晶體的半導體薄膜，矽類半導體材料被廣泛地周知，而作為其他材料氧化物半導體受到注目。

例如，已經公開了作為氧化物半導體使用 Zn-O 類氧化物或 In-Ga-Zn-O 類氧化物製造電晶體的技術（參照專利文獻 1 及專利文獻 2）。

另外，使用電晶體的顯示裝置（例如液晶面板、有機 EL 面板）的螢幕尺寸的大型化得到了推進。隨著螢幕尺寸的大型化產生如下問題，即在使用電晶體等主動元件的顯示裝置中，因佈線電阻而施加到元件的電壓根據與該元件連接的佈線的位置不同，結果導致顯示不均勻或灰階故障等顯示質量的劣化。

進而，在顯示裝置的螢幕解析度方面上，高清晰化也得到了推進，如高清晰影像質量（HD， 1366×768 ）、全高清晰影像質量（FHD， 1920×1080 ），並且，目前正在加快開發諸如解析度為 3840×2048 或者 4096×2180 等的用於所謂的 4K 數位電影的顯示裝置。

隨著顯示裝置的螢幕的解析度的提高，用於顯示裝置的驅動電路等的驅動頻率也趨於增加，需要將信號延遲少的低電阻材料用於佈線或信號線等。

作為用於佈線或信號線等的材料，以前大多使用鋁膜，而現在為了進一步降低電阻，對使用銅膜的技術展開了積極的研究開發。然而，銅膜具有如下缺點：與基底膜之間的密接性低；銅膜中的銅元素會擴散到電晶體的半導體層中而導致電晶體特性劣化；等。因此，公開了為了與基底膜之間的密接性的改善及銅元素的擴散的防止，使用氮化矽膜、形成在該氮化矽膜上的銅合金層以及形成在該銅合金層上的純銅層製造電晶體的技術（參照專利文獻 3）。

[專利文獻 1] 日本專利申請公開第 2007-123861 號公

報

[專利文獻 2] 日本專利申請公開第 2007-96055 號公

報

[專利文獻 3] 日本專利申請公開第 2010-230965 號公

報

在專利文獻 1 中，作為可用於電晶體的半導體薄膜假設矽類半導體材料。因此，專利文獻 1 所示的電晶體的製造方法及結構不適於將氧化物半導體膜用於通道形成區的電晶體。

【發明內容】

鑒於上述問題，本發明的一個方式的目的之一是提供一種具有穩定的電特性且起因於佈線電阻的信號延遲少的電晶體的製造方法，該電晶體用於包含氧化物半導體膜的半導體裝置中。另外，本發明的一個方式的目的之一是提供一種包括該電晶體的半導體裝置。另外，本發明的一個方式的目的之一是提供一種包括該電晶體的高性能的顯示裝置。

在包括將氧化物半導體膜用於通道形成區的底閘極結構的電晶體的半導體裝置的製造方法中，以與氧化物半導體膜接觸的方式形成源極電極及汲極電極。源極電極及汲極電極分別包括第一至第三金屬膜，並且作為第二金屬膜使用含有銅元素的材料。

與氧化物半導體膜接觸的源極電極及汲極電極的製造方法如下：形成第一金屬膜及第二金屬膜；對該第二金屬膜進行第一光微影製程而藉由第一蝕刻去除該第二金屬膜的一部分；在第一金屬膜及第二金屬膜上形成第三金屬膜；對該第三金屬膜進行第二光微影製程而藉由第二蝕刻去除該第一金屬膜及第三金屬膜的一部分。另外，第二蝕刻去除第一金屬膜及第三金屬膜中的位於藉由第一蝕刻去除的第二金屬膜的端部的外側的一部分。藉由採用上述製造方法，第二金屬膜被第一金屬膜及第三金屬膜覆蓋（較佳的是第二金屬膜被第一金屬膜及第三金屬膜包圍），所以可以抑制用於第二金屬膜的含有銅元素的材料擴散到氧化物半導體膜中。將在下面進一步說明詳細內容。

本發明的一個方式是一種半導體裝置的製造方法，該製造方法包括如下步驟：形成閘極電極；在閘極電極上形成閘極絕緣膜；以與閘極絕緣膜接觸的方式在與閘極電極重疊的位置形成氧化物半導體膜；以及在氧化物半導體膜上形成源極電極及汲極電極，其中，爲了形成源極電極及汲極電極，包括如下步驟：形成第一金屬膜及第二金屬膜；對第二金屬膜進行第一光微影製程而藉由第一蝕刻去除第二金屬膜的一部分；在第一金屬膜及第二金屬膜上形成第三金屬膜；以及對第三金屬膜進行第二光微影製程而藉由第二蝕刻去除第一金屬膜及第三金屬膜的一部分，並且，第二蝕刻去除第一金屬膜及第三金屬膜中的位於藉由第一蝕刻去除的第二金屬膜的端部的外側的一部分。

上述製造方法可以還包括如下步驟：在源極電極及汲極電極上形成第一絕緣膜；對第一絕緣膜引入氧；在第一絕緣膜上形成第二絕緣膜；在第二絕緣膜上形成鋁膜；對鋁膜引入氧來形成氧化鋁膜；以及在氧化鋁膜上形成平坦化絕緣膜。

在上述各製造方法中，第一金屬膜及第三金屬膜較佳為含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。另外，第二金屬膜較佳為含有銅元素。

另外，在上述製造方法中，較佳的是，第一蝕刻為濕蝕刻法，第二蝕刻為乾蝕刻法。

另外，本發明的另一個方式是一種半導體裝置，該半導體裝置包括：閘極電極；閘極電極上的閘極絕緣膜；與閘極絕緣膜接觸並與閘極電極重疊的氧化物半導體膜；以及氧化物半導體膜上的源極電極及汲極電極，其中，源極電極及汲極電極包括第一金屬膜、第二金屬膜及第三金屬膜，並且，第二金屬膜位於第一金屬膜及第三金屬膜的端部的內側的區域。

另外，本發明的另一個方式是一種半導體裝置，該半導體裝置包括：閘極電極；閘極電極上的閘極絕緣膜；與閘極絕緣膜接觸並與閘極電極重疊的氧化物半導體膜；氧化物半導體膜上的源極電極及汲極電極；以及與源極電極電連接的信號線，其中，信號線包括第一金屬膜、第二金屬膜及第三金屬膜，第二金屬膜位於第一金屬膜及第三金屬膜的端部的內側的區域，並且，源極電極及汲極電極包

括第一金屬膜及第三金屬膜。

上述結構可以還包括：源極電極及汲極電極上的氧過剩型的第一絕緣膜；第一絕緣膜上的第二絕緣膜；第二絕緣膜上的氧化鋁膜；以及氧化鋁膜上的平坦化絕緣膜。

另外，在上述各結構中，第一金屬膜及第三金屬膜較佳為含有錫、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。另外，第二金屬膜較佳為含有銅元素。

另外，在上述各結構中，閘極電極較佳為含有錫、鉭、鈦、鉬和銅中的一種以上的元素。

另外，包括上述半導體裝置的顯示裝置及電子裝置都包括在本發明的範疇內。

本發明的一個方式能夠提供具有穩定的電特性且起因於佈線電阻的信號延遲少的電晶體的製造方法，該電晶體用於包含氧化物半導體膜的半導體裝置中。此外，能夠提供包括該電晶體的半導體裝置。此外，能夠提供包括該電晶體的高性能的顯示裝置。

【圖式簡單說明】

在圖式中：

圖 1A 至圖 1C 是示出半導體裝置的一個方式的平面圖及剖面圖；

圖 2A 至圖 2E 是示出半導體裝置的製程的一個例子的剖面圖；

圖 3A 至圖 3D 是示出半導體裝置的製程的一個例子

的剖面圖；

圖 4A 至圖 4D 是示出半導體裝置的製程的一個例子的剖面圖；

圖 5A 至圖 5C 是示出半導體裝置的製程的一個例子的剖面圖；

圖 6A 和圖 6B 是示出半導體裝置的一個方式的平面圖及剖面圖；

圖 7A 至圖 7D 是示出半導體裝置的製程的一個例子的剖面圖；

圖 8A 至圖 8D 是示出半導體裝置的製程的一個例子的剖面圖；

圖 9 是示出顯示裝置的一個方式的平面圖；

圖 10 是示出顯示裝置的一個方式的剖面圖；

圖 11 是示出顯示裝置的一個方式的剖面圖；

圖 12A 至圖 12F 是示出包含半導體裝置的電子裝置的一個例子的圖；

圖 13A 至圖 13D 是包含半導體裝置的平板終端的一個例子的圖。

【實施方式】

下面使用圖式詳細地說明本說明書所公開的發明實施方式。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實，其方式和詳細內容可以被變換為各種各樣的形式而不脫離本發明的宗旨及其範圍。因此，本發明不

應該被解釋為僅限定在下面所示的實施方式所記載的內容中。

注意，為了便於理解，圖式等所示出的各結構的位置、大小和範圍等有時不表示實際上的位置、大小和範圍等。因此，所公開的發明不一定侷限於圖式等所公開的位置、大小、範圍等。

另外，在本說明書等中使用的“第一”、“第二”、“第三”等序數詞是爲了方便識別構成要素而附的，而不是爲了在數目方面上進行限定的。

另外，在本說明書等中，“上”或“下”不侷限於構成要素的位置關係爲“正上”或“正下”。例如，“閘極絕緣膜上的閘極電極”的表現包括在閘極絕緣膜和閘極電極之間包含另一構成要素的情況。

另外，在本說明書等中，“電極”或“佈線”不限定構成要素的功能。例如，有時將“電極”用作“佈線”的一部分，反之亦然。再者，“電極”或“佈線”還包括多個“電極”或“佈線”形成爲一體的情況等。

另外，“源極”和“汲極”的功能在使用極性不同的電晶體的情況下或在電路工作中當電流方向變化時，有時互相調換。因此，在本說明書等中，“源極”和“汲極”可以互相調換。

另外，在本說明書等中，“電連接”包括藉由“具有某種電作用的元件”連接的情況。這裏，“具有某種電作用的元件”只要可以進行連接目標間的電信號的授受，就

對其沒有特別的限制。例如，“具有某種電作用的元件”不僅包括電極和佈線，而且還包括電晶體等的切換元件、電阻元件、電感器、電容器、其他具有各種功能的元件等。

在本說明書等中，利用光微影製程進行圖案化。注意，圖案化不侷限於光微影製程，也可以使用光微影製程之外的製程。另外，在進行蝕刻處理之後去除藉由光微影製程形成的掩模。

實施方式 1

在本實施方式中，參照圖 1A 至圖 5C 對半導體裝置及半導體裝置的製造方法的一個方式進行說明。在本實施方式中，作為半導體裝置的一個例子示出使用氧化物半導體膜的電晶體。

〈半導體裝置的結構例子 1〉

圖 1A 至圖 1C 示出電晶體 150 的結構例子。圖 1A 是電晶體 150 的平面圖，圖 1B 是沿著圖 1A 的線 X1-Y1 的剖面圖，並且圖 1C 是沿著圖 1A 的線 V1-W1 的剖面圖。注意，在圖 1A 中，為了方便起見，省略電晶體 150 的構成要素的一部分（例如，閘極絕緣膜 106 等）而進行圖示。

圖 1A 至圖 1C 所示的電晶體 150 包括：形成在基板 102 上的閘極電極 104；形成在閘極電極 104 上的閘極絕

緣膜 106；以與閘極絕緣膜 106 接觸的方式形成在與閘極電極 104 重疊的位置的氧化物半導體膜 108；形成在氧化物半導體膜 108 上的源極電極 110 及汲極電極 112。

另外，閘極電極 104 由第一閘極電極 104a 及第二閘極電極 104b 構成。第一閘極電極 104a 較佳為使用含有錫、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。另外，第二閘極電極 104b 較佳為含有銅元素。例如，在本實施方式中，作為第一閘極電極 104a 使用錫膜，作為第二閘極電極 104b 使用銅膜。藉由採用上述疊層結構，可以得到低電阻的閘極電極 104。另外，藉由設置第一閘極電極 104a，可以提高基板 102 與用作第二閘極電極 104b 的銅膜之間的密接性，並且/或者可以抑制用作第二閘極電極 104b 的銅膜中的銅元素的擴散。

另外，閘極絕緣膜 106 由第一閘極絕緣膜 106a 及第二閘極絕緣膜 106b 構成。第一閘極絕緣膜 106a 具有抑制用作第二閘極電極 104b 的銅膜中的銅元素的擴散的功能即可，可以使用氮化矽膜、氮氧化矽膜、氧化鋁膜、氮氧化鋁膜等。另外，第二閘極絕緣膜 106b 具有對在後面形成的氧化物半導體膜 108 供應氧的功能即可，可以使用氧化矽膜、氧氮化矽膜等。例如，在本實施方式中，作為第一閘極絕緣膜 106a 使用氮化矽膜，作為第二閘極絕緣膜 106b 使用氧氮化矽膜。藉由採用上述疊層結構的閘極絕緣膜 106，可以抑制用於閘極電極 104 的銅膜中的銅元素的擴散，並且可以對在後面形成的氧化物半導體膜 108 供

應氧。

另外，源極電極 110 由第一金屬膜 110a、第二金屬膜 110b 及第三金屬膜 110c 構成，汲極電極 112 由第一金屬膜 112a、第二金屬膜 112b 及第三金屬膜 112c 構成。另外，第二金屬膜 110b 及第二金屬膜 112b 形成在第一金屬膜 110a、第一金屬膜 112a、第三金屬膜 110c 及第三金屬膜 112c 的端部的內側的區域。

另外，第一金屬膜 110a、第一金屬膜 112a、第三金屬膜 110c 及第三金屬膜 112c 較佳為使用含有錫、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。另外，第二金屬膜 110b 及第二金屬膜 112b 較佳為含有銅元素。

例如，在本實施方式中，作為第一金屬膜 110a 及第一金屬膜 112a 使用錫膜，作為第二金屬膜 110b 及第二金屬膜 112b 使用銅膜，作為第三金屬膜 110c 及第三金屬膜 112c 使用氮化鉭膜。另外，第二金屬膜 110b 及第二金屬膜 112b 形成在第一金屬膜 110a 及第一金屬膜 112a 上並被第三金屬膜 110c 及第三金屬膜 112c 覆蓋。

換言之，用作第一金屬膜 110a 和第一金屬膜 112a 的錫膜覆蓋用作第二金屬膜 110b 及第二金屬膜 112b 的銅膜的下表面，並且用作第三金屬膜 110c 和第三金屬膜 112c 的氮化鉭膜覆蓋用作第二金屬膜 110b 及第二金屬膜 112b 的銅膜的上表面及側面。第一金屬膜 110a、第一金屬膜 112a、第三金屬膜 110c 及第三金屬膜 112c 具有作為抑制

銅膜中的銅元素的擴散的阻擋金屬（barrier metal）的功能。

藉由採用上述結構，可以得到低電阻的源極電極 110 及汲極電極 112，並且可以抑制用於源極電極 110 及汲極電極 112 中的銅膜中的銅元素擴散到外部。

源極電極 110 及汲極電極 112 的形成方法的例子如下。在氧化物半導體膜 108 上形成第一金屬膜及第二金屬膜，對該第二金屬膜進行第一光微影製程並進行第一蝕刻去除該第二金屬膜的一部分來形成第二金屬膜 110b 及第二金屬膜 112b。然後，在第一金屬膜及第二金屬膜（第二金屬膜 110b 及第二金屬膜 112b）上以覆蓋第二金屬膜的方式形成第三金屬膜。然後，對該第三金屬膜進行第二光微影製程並進行第二蝕刻去除第一金屬膜及第三金屬膜的一部分來形成第一金屬膜 110a、第一金屬膜 112a、第三金屬膜 110c 及第三金屬膜 112c。藉由採用上述製造方法，用作第二金屬膜的銅膜不與氧化物半導體膜 108 直接接觸，所以可以抑制有可能混入到氧化物半導體膜 108 的背通道部中的雜質（尤其是銅元素）的擴散。

另外，還可以包括：形成在源極電極 110 及汲極電極 112 上的氧過剩型的第一絕緣膜 114a；形成在第一絕緣膜 114a 上的第二絕緣膜 114b；形成在第二絕緣膜 114b 上的氧化鋁膜 116；以及形成在氧化鋁膜 116 上的平坦化絕緣膜 118。

另外，其他構成要素的詳細內容將在後述的圖 1A 至

圖 1C 所示的電晶體 150 的製造方法中參照圖 2A 至圖 5C 進行說明。

〈半導體裝置的製造方法 1〉

首先，在基板 102 上形成包括第一閘極電極 104a 及第二閘極電極 104b 的閘極電極 104（參照圖 2A）。

對可用作基板 102 的基板沒有特別的限制，但是基板 102 需要至少具有能夠承受在後面進行的加熱處理的程度的耐熱性。例如可以使用鋇硼矽酸鹽玻璃基板或鋁硼矽酸鹽玻璃基板之類的用於電子工業的各種玻璃基板。另外，作為基板，較佳為使用熱膨脹係數為 $25 \times 10^{-7}/^{\circ}\text{C}$ 以上且 $50 \times 10^{-7}/^{\circ}\text{C}$ 以下（較佳為 $30 \times 10^{-7}/^{\circ}\text{C}$ 以上且 $40 \times 10^{-7}/^{\circ}\text{C}$ 以下）且應變點為 650°C 以上且 750°C 以下（較佳為 700°C 以上且 740°C 以下）的基板。

另外，當使用第 5 代（ $1000\text{mm} \times 1200\text{mm}$ 或 $1300\text{mm} \times 1500\text{mm}$ ）、第 6 代（ $1500\text{mm} \times 1800\text{mm}$ ）、第 7 代（ $1870\text{mm} \times 2200\text{mm}$ ）、第 8 代（ $2200\text{mm} \times 2500\text{mm}$ ）、第 9 代（ $2400\text{mm} \times 2800\text{mm}$ ）及第 10 代（ $2880\text{mm} \times 3130\text{mm}$ ）等大型玻璃基板時，有時由於半導體裝置的製程中的加熱處理等引起的基板的收縮而微細加工變得困難。因此，當作為基板使用上述大型玻璃基板時，較佳為使用收縮少的玻璃基板。例如，作為基板可以使用在 450°C ，較佳為 500°C 的溫度下進行 1 小時的加熱處理之後的收縮量為 20ppm 以下，較佳為 10ppm 以下，更較為 5ppm 以下的大

型玻璃基板。

另外，作為基板 102 也可以使用撓性基板製造半導體裝置。在製造具有撓性的半導體裝置時，既可以在撓性基板上直接形成包括氧化物半導體膜 108 的電晶體 150，也可以在其他製造基板上形成包括氧化物半導體膜 108 的電晶體 150 並將其從製造基板剝離、轉置到撓性基板上。另外，為了將電晶體 150 從製造基板剝離、轉置到撓性基板上，較佳為在製造基板與包括氧化物半導體膜的電晶體 150 之間設置剝離層。

也可以在基板 102 上設置基底絕緣膜。基底絕緣膜可以藉由電漿 CVD 法或濺射法等使用氧化矽、氧氮化矽、氧化鋁、氧氮化鋁、氧化鉛、氧化鎳等氧化物絕緣膜、氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等氮化物絕緣膜或它們的混合材料形成。

另外，也可以對基板 102 進行加熱處理。例如，可以使用利用高溫氣體進行加熱處理的 GRTA (Gas Rapid Thermal Anneal: 氣體快速熱退火) 裝置以 650℃ 進行 1 分鐘至 5 分鐘的加熱處理。另外，作為 GRTA 中使用的高溫氣體，使用如氬等的稀有氣體或氮那樣的即使進行加熱處理也不與被處理物產生反應的惰性氣體。此外，也可以使用電爐以 500℃ 進行 30 分鐘至 1 小時的加熱處理。

閘極電極 104 可以使用含有鎢、鉭、鈦、鉬和銅中的一種以上的元素的材料形成。在本實施方式中，作為第二閘極電極 104b 利用濺射法形成厚度為 100nm 以上且

400nm 以下的銅膜。另外，作為第二閘極電極 104b 的下層形成用作防止銅膜中的銅元素的擴散的阻擋金屬的第一閘極電極 104a。在本實施方式中，作為第一閘極電極 104a 利用濺射法形成厚度為 20nm 以上且 100nm 以下的氮化鉬膜。

另外，在本實施方式中，說明第一閘極電極 104a 與第二閘極電極 104b 的疊層結構，但是不侷限於該結構。例如，可以在第二閘極電極 104b 上還形成第三閘極電極。第三閘極電極可以使用與第一閘極電極 104a 相同的材料。

接著，在基板 102 及閘極電極 104 上形成包含第一閘極絕緣膜 106a 及第二閘極絕緣膜 106b 的閘極絕緣膜 106（參照圖 2B）。

作為第一閘極絕緣膜 106a，較佳為使用藉由電漿 CVD 法或濺射法等形成的厚度為 10nm 以上且 100nm 以下，更佳為 20nm 以上且 50nm 以下的氮化物絕緣膜。例如，可以使用氮化矽膜、氮氧化矽膜等。藉由作為與基板 102 及閘極電極 104 接觸的第一閘極絕緣膜 106a 使用氮化物絕緣膜，可以得到防止來自基板 102 或閘極電極 104 的雜質的擴散的效果。尤其是，在作為閘極電極 104（更具體的說，第二閘極電極 104b）使用含有銅元素的金屬材料的情況下，可以利用第一閘極絕緣膜 106a 抑制銅元素擴散到氧化物半導體膜 108 中。

在本實施方式中，作為第一閘極絕緣膜 106a，使用

利用電漿 CVD 法形成的 50nm 厚的氮化矽膜。作為用來形成氮化矽膜的成膜氣體，例如可以使用矽烷（ SiH_4 ）和氮的混合氣體或者矽烷、氮和氨（ NH_3 ）的混合氣體等。

作為第二閘極絕緣膜 106b，較佳為使用藉由電漿 CVD 法或濺射法等形成的厚度為 100nm 以上且 350nm 以下，更佳為 100nm 以上且 200nm 以下的氧化物絕緣膜。例如，可以使用氧化矽膜、氧化鎵膜、氧化鋁膜、氧氮化矽膜、氧氮化鋁膜等。

此外，藉由作為第二閘極絕緣膜 106b 的材料使用氧化鈦、氧化釷、矽酸鈦（ HfSi_xO_y （ $x>0$ ， $y>0$ ））、添加有氮的矽酸鈦（ HfSiO_xN_y （ $x>0$ ， $y>0$ ））、鋁酸鈦（ HfAl_xO_y （ $x>0$ ， $y>0$ ））以及氧化釷等 high-k 材料，可以降低閘極漏電流。

在本實施方式中，作為第二閘極絕緣膜 106b，利用電漿 CVD 法形成 200nm 厚的氧氮化矽膜。電漿 CVD 法可以在比濺射法短的時間內進行成膜。另外，與利用濺射法的情況相比，在利用電漿 CVD 法進行成膜的情況下，第二閘極絕緣膜 106b 表面的膜厚的不均勻小且不容易產生微粒的混入。

另外，第二閘極絕緣膜 106b 是與氧化物半導體膜 108 接觸的絕緣膜，所以較佳為包含氧並盡可能地不包含水、氫等雜質。但是，與利用濺射法的情況相比，在利用電漿 CVD 法的情況下難以降低膜中的氫濃度。因此，也可以對成膜後的第二閘極絕緣膜 106b 進行用來減少氫原

子、更佳為去除氫原子的加熱處理（脫水化處理或脫氫化處理）。

將加熱處理的溫度設定為 250°C 以上且 650°C 以下，較佳為設定為 450°C 以上且 600°C 以下或低於基板的應變點。例如，將基板引入到加熱處理裝置之一的電爐中，在真空（減壓）氛圍下以 650°C 對閘極絕緣膜 106 進行 1 小時的加熱處理。

注意，加熱處理裝置不侷限於電爐，也可以使用利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA（Gas Rapid Thermal Anneal：氣體快速熱退火）裝置、LRTA（Lamp Rapid Thermal Anneal：燈快速熱退火）裝置等的 RTA（Rapid Thermal Anneal：快速熱退火）裝置。LRTA 裝置是利用從燈如鹵素燈、金屬鹵化物燈、氬弧燈、碳弧燈、高壓鈉燈或高壓汞燈等發出的光（電磁波）的輻射加熱被處理物的裝置。GRTA 裝置是利用高溫氣體進行加熱處理的裝置。作為高溫氣體，使用如氬等稀有氣體或氮那樣的即使進行加熱處理也不與被處理物產生反應的惰性氣體。注意，當作為加熱處理裝置使用 GRTA 裝置時，其加熱處理時間很短，所以也可以在加熱到 650°C 至 700°C 的高溫的惰性氣體中加熱基板。

加熱處理在氮、氧、超乾燥空氣（水的含量為 20ppm 以下，較佳為 1ppm 以下，更佳為 10ppb 以下的空氣）或稀有氣體（氬、氦等）氛圍下進行即可。但是，上述氮、

氧、超乾燥空氣或稀有氣體等的氛圍較佳為不包含水、氫等。另外，較佳為將引入到加熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N（99.9999%）以上，較佳為設定為 7N（99.99999%）以上（即，將雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下）。

藉由加熱處理可以使閘極絕緣膜 106 脫水化或脫氫化，而可以形成去除了引起電晶體的特性變動的氫或水等雜質的閘極絕緣膜 106。

另外，既可以進行多次的用來脫水化或脫氫化的加熱處理，又可以將用來脫水化或脫氫化的加熱處理兼作其他加熱處理。

接著，以與閘極絕緣膜 106 接觸的方式在與閘極電極 104 重疊的位置形成氧化物半導體膜 108（參照圖 2C）。

氧化物半導體膜 108 既可以具有單層結構又可以具有層疊結構。另外，既可以具有非晶結構又可以具有結晶結構。在氧化物半導體膜 108 採用非晶結構時，也可以藉由在後面的製程中對氧化物半導體膜 108 進行加熱處理，得到結晶氧化物半導體膜。將使非晶氧化物半導體膜晶化的加熱處理的溫度設定為 250℃ 以上且 700℃ 以下，較佳為 400℃ 以上，更佳為 500℃ 以上，進一步較佳為 550℃ 以上。另外，該加熱處理也可以兼作製程中的其他加熱處理。

作為氧化物半導體膜 108 的成膜方法，可以適當地利用濺射法、MBE（Molecular Beam Epitaxy：分子束磊晶）法、電漿 CVD 法、脈衝雷射沉積法、ALD（Atomic

Layer Deposition：原子層沉積）法等。

當形成氧化物半導體膜 108 時，較佳為盡可能地降低氧化物半導體膜 108 所包含的氫的濃度。為了降低氫濃度，例如，在藉由濺射法進行成膜時，作為供應到濺射裝置的處理室內的氛圍氣體適當地使用：氫、水、羥基或者氫化物等雜質被去除的高純度的稀有氣體（典型的是氬）；氧；稀有氣體和氧的混合氣體。

另外，藉由在去除殘留在處理室內的水分的同時引入去除了氫及水的濺射氣體來進行成膜，可以降低形成的氧化物半導體膜 108 的氫濃度。為了去除殘留在處理室內的水分，較佳為使用吸附型真空泵，例如，低溫泵、離子泵、鈦昇華泵。此外，也可以使用具備冷阱的渦輪分子泵。由於低溫泵對如氫分子、水（ H_2O ）等包含氫原子的化合物（較佳為還包括包含碳原子的化合物）等進行排氣的能力較高，所以可以降低使用低溫泵進行排氣的處理室內形成的氧化物半導體膜 108 所包含的雜質的濃度。

另外，在本實施方式中，氧化物半導體膜 108 使用原子數比為 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ 的金屬氧化物靶材或者原子數比為 $\text{In}:\text{Ga}=2:1$ 的金屬氧化物靶材並藉由濺射法形成。注意，用來形成氧化物半導體膜 108 的靶材的材料及組成不侷限於此。此外，氧化物半導體膜 108 可以在稀有氣體（典型的為氬）氛圍、氧氛圍或者稀有氣體和氧的混合氛圍下利用濺射法來形成。另外，作為用來形成氧化物半導體膜 108 的靶材，較佳為使用單晶靶材或多晶靶材等具有結晶

性的靶材。藉由使用具有結晶性的靶材，可以形成具有結晶性的薄膜，尤其是在被形成的薄膜中容易形成 c 軸配向的結晶。

另外，剛成膜之後的氧化物半導體膜 108 較佳為處於包含比化學計量組成多的氧的過飽和狀態。例如，在利用濺射法形成氧化物半導體膜 108 的情況下，較佳為以在成膜氣體中氧所佔有的比率高的條件進行成膜，尤其較佳為在氧氛圍（氧氣體為 100%）下進行成膜。例如，當使用 In-Ga-Zn 類氧化物（IGZO）並以在成膜氣體中氧所佔有的比率高的條件（尤其在氧氣體為 100% 的氛圍下）形成氧化物半導體膜 108 時，即使如將成膜溫度設定為 300℃ 以上，也可以抑制來自膜中的 Zn 的釋放。

另外，當使用上述原子數比為 In:Ga:Zn=1:1:1 的金屬氧化物靶材形成氧化物半導體膜 108 時，有時靶材的組成與形成在基板上的薄膜的組成不同。例如，在使用 In:Ga:Zn=1:1:1 的金屬氧化物靶材的情況下，雖然依賴於成膜條件，但是有時薄膜的氧化物半導體膜 108 的組成為 In:Ga:Zn=1:1:0.6 至 0.8（原子數比）。這認為因為如下緣故：在形成氧化物半導體膜 108 時 Zn 昇華；或者 In、Ga 及 Zn 的各成分的濺射速率不同。

因此，當要形成具有所希望的組成的薄膜時，需要預先調整金屬氧化物靶材的組成。例如，為了使薄膜的氧化物半導體膜 108 的組成成為 In:Ga:Zn=1:1:1（原子數比），將金屬氧化物靶材的組成設定為 In:Ga:Zn=1:1:1.5（原

子數比)即可。換言之，預先增加金屬氧化物靶材中的 Zn 的含量比。注意，靶材的組成不侷限於上述數值，可以根據成膜條件或所形成的薄膜的組成適當地調整。另外，藉由增大金屬氧化物靶材中的 Zn 的含量比，所得到的薄膜的結晶性得到提高，所以是較佳的。

另外，在藉由濺射法形成氧化物半導體膜 108 的情況下，用於成膜的金屬氧化物靶材的相對密度為 90%以上且 100%以下，較佳為 95%以上，更佳為 99.9%以上。藉由使用高相對密度的金屬氧化物靶材，可以形成緻密的氧化物半導體膜 108。

另外，為了降低有可能包含在氧化物半導體膜 108 中的雜質的濃度，在將基板 102 保持為高溫的狀態下形成氧化物半導體膜 108 也是有效的。將基板 102 的加熱溫度可以設定為 150℃以上且 450℃以下，較佳為設定為 170℃以上且 350℃以下。另外，藉由在進行成膜時以高溫加熱基板，可以形成結晶氧化物半導體膜 108。

用於氧化物半導體膜 108 的氧化物半導體較佳為至少包含銦 (In) 或鋅 (Zn)。尤其較佳為包含 In 及 Zn。此外，作為用來減小使用該氧化物半導體的電晶體的電特性的偏差的穩定劑 (stabilizer)，較佳為除了上述元素以外還包含鎵 (Ga)。此外，作為穩定劑較佳為包含錫 (Sn)。另外，作為穩定劑較佳為包含鈦 (Hf)。此外，作為穩定劑較佳為包含鋁 (Al)。此外，作為穩定劑較佳為包含鋯 (Zr)。

另外，作為其他穩定劑，也可以包含鑰系元素的鑰（La）、銻（Ce）、鐳（Pr）、釹（Nd）、釷（Sm）、鎔（Eu）、釷（Gd）、錒（Tb）、鐳（Dy）、釷（Ho）、鉕（Er）、銩（Tm）、鐳（Yb）、鐳（Lu）中的一種或多種。

例如，作為氧化物半導體，可以使用：氧化銦、氧化錫、氧化鋅、In-Zn 類氧化物、Sn-Zn 類氧化物、Al-Zn 類氧化物、Zn-Mg 類氧化物、Sn-Mg 類氧化物、In-Mg 類氧化物、In-Ga 類氧化物、In-Ga-Zn 類氧化物（也稱為 IGZO）、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、Sn-Ga-Zn 類氧化物、Al-Ga-Zn 類氧化物、Sn-Al-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Ce-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn 類氧化物、In-Lu-Zn 類氧化物、In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物。

在此，例如，In-Ga-Zn 類氧化物是指作為主要成分包含 In、Ga、Zn 的氧化物，對 In、Ga、Zn 的比率沒有限制。此外，也可以包含 In、Ga、Zn 以外的金屬元素。

另外，作為氧化物半導體，也可以使用以 $\text{InMO}_3(\text{ZnO})_m$ （ $m>0$ ，且 m 不是整數）表示的材料。注意

，M 表示選自 Ga、Fe、Mn 和 Co 中的一種金屬元素或多種金屬元素。另外，作為氧化物半導體，也可以使用以 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n>0$ ，且 n 是整數) 表示的材料。

例如，可以使用其原子數比為 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ ($=2/5:2/5:1/5$) 或 $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ ($=1/2:1/6:1/3$) 的 In-Ga-Zn 類氧化物或與其相似的組成的氧化物。或者，較佳為使用其原子數比為 $\text{In}:\text{Sn}:\text{Zn}=1:1:1$ ($=1/3:1/3:1/3$)、 $\text{In}:\text{Sn}:\text{Zn}=2:1:3$ ($=1/3:1/6:1/2$) 或 $\text{In}:\text{Sn}:\text{Zn}=2:1:5$ ($=1/4:1/8:5/8$) 的 In-Sn-Zn 類氧化物或與其相似的組成的氧化物。

但是，不侷限於此，可以根據所需要的半導體特性（遷移率、臨界值、不均勻性等）而使用適當的組成的氧化物半導體。另外，較佳為採用適當的載流子濃度、雜質濃度、缺陷密度、金屬元素和氧之間的原子數比、原子間距離、密度等，以得到所需要的半導體特性。

例如，使用 In-Sn-Zn 類氧化物可以較容易獲得較高的遷移率。但是，當使用 In-Ga-Zn 類氧化物時也可以藉由降低塊內缺陷密度提高遷移率。

另外，例如 In、Ga、Zn 的原子數比為 $\text{In}:\text{Ga}:\text{Zn}=a:b:c$ ($a+b+c=1$) 的氧化物的組成與原子數比為 $\text{In}:\text{Ga}:\text{Zn}=A:B:C$ ($A+B+C=1$) 的氧化物的組成相似是指 a 、 b 、 c 滿足如下算式： $(a-A)^2+(b-B)^2+(c-C)^2 \leq r^2$ 。 r 例如可以為 0.05。其他氧化物也是同樣的。

另外，氧化物半導體膜 108 較佳為 CAAC-OS (C

Axis Aligned Crystalline Oxide Semiconductor : c 軸配向結晶氧化物半導體) 膜。

CAAC-OS 膜不是完全的單晶，也不是完全的非晶。CAAC-OS 膜是在非晶相中具有非晶部的結晶-非晶混合相結構的氧化物半導體膜。另外，在很多情況下，該結晶部的尺寸為能夠容納在一個邊短於 100nm 的立方體內的尺寸。另外，在利用透射電子顯微鏡 (TEM:Transmission Electron Microscope) 觀察到的影像中，包括在 CAAC-OS 膜中的非晶部與結晶部的邊界不明確。此外，利用 TEM 在 CAAC-OS 膜中觀察不到晶界 (grain boundary)。因此，在 CAAC-OS 膜中，起因於晶界的電子遷移率的降低得到抑制。

在包括在 CAAC-OS 膜中的結晶部中，c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或 CAAC-OS 膜的表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時形成有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。另外，不同結晶部的 a 軸及 b 軸的方向也可以彼此不同。在本說明書中，在只記載“垂直”時，包括 85°以上且 95°以下的範圍。另外，在只記載“平行”時，包括 -5°以上且 5°以下的範圍。

另外，在 CAAC-OS 膜中，結晶部的分佈也可以不均勻。例如，在 CAAC-OS 膜的形成過程中，在從氧化物半導體膜的表面一側進行結晶生長時，有時與氧化物半導體

膜的被形成面附近相比，在氧化物半導體膜的表面附近結晶部所占的比例高。另外，藉由對 CAAC-OS 膜添加雜質，有時在該雜質添加區中結晶部產生非晶化。

因爲包括在 CAAC-OS 膜中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或 CAAC-OS 膜的表面的法線向量的方向上一致，所以有時根據 CAAC-OS 膜的形狀（被形成面的剖面形狀或表面的剖面形狀）朝向彼此不同的方向。另外，在形成 CAAC-OS 膜時結晶部的 c 軸方向是平行於 CAAC-OS 膜的被形成面的法線向量或 CAAC-OS 膜的表面的法線向量的方向。藉由成膜或在成膜之後進行加熱處理等的晶化處理形成結晶部。

在使用 CAAC-OS 膜的電晶體中，因可見光或紫外光的照射而產生的電特性變動小。因此，該電晶體的可靠性高。

當作爲氧化物半導體膜 108 使用 CAAC-OS 膜時，作爲獲得該 CAAC-OS 膜的方法，可以舉出三個方法。第一個方法是藉由將成膜溫度設定爲 100℃ 以上且 450℃ 以下，較佳爲 150℃ 以上且 400℃ 以下形成氧化物半導體膜，並沿著大致垂直於表面的方向進行 c 軸配向。第二個方法是在形成薄的氧化物半導體膜之後，進行 200℃ 以上且 700℃ 以下的加熱處理，並沿著大致垂直於表面的方向進行 c 軸配向。第三個方法是在形成薄的第一層之後，進行 200℃ 以上且 700℃ 以下的加熱處理，然後形成第二層，並沿著大致垂直於表面的方向進行 c 軸配向。

另外，當作爲氧化物半導體膜 108 形成 CAAC-OS 膜以外的具有結晶性的氧化物半導體膜（單晶或微晶）時，對成膜溫度沒有特別的限制。

此外，氧化物半導體膜 108 的能隙爲 2.8eV 至 3.2eV ，這大於矽的能隙的 1.1eV 。另外，氧化物半導體膜 108 的本質載流子密度爲 $10^{-9}/\text{cm}^{-3}$ ，這比矽的本質載流子密度的 $10^{11}/\text{cm}^{-3}$ 小得多。

氧化物半導體膜 108 的多數載流子（電子）只從電晶體的源極流過。另外，因爲可以使通道形成區完全耗盡化，所以可以使電晶體的關態電流（off-state current）極小。使用氧化物半導體膜 108 的電晶體的關態電流極小，即在室溫下爲 $10\text{yA}/\mu\text{m}$ 以下，在 85°C 至 95°C 的溫度下也爲 $1\text{zA}/\mu\text{m}$ 以下。

另外，氧化物半導體膜 108 也可以採用層疊有多個氧化物半導體層的結構。例如，也可以作爲氧化物半導體膜 108 採用第一氧化物半導體層和第二氧化物半導體層的疊層，並且第一氧化物半導體層和第二氧化物半導體層分別使用不同的組成的金屬氧化物。例如，也可以作爲第一氧化物半導體層使用三元金屬氧化物，作爲第二氧化物半導體層使用二元金屬氧化物。另外，也可以作爲第一氧化物半導體層和第二氧化物半導體層都使用三元金屬氧化物。

此外，也可以使第一氧化物半導體層和第二氧化物半導體層的構成元素相同，並使兩者的組成不同。例如，也可以將第一氧化物半導體層的原子數比設定爲 $\text{In} : \text{Ga} :$

$Zn=1:1:1$ ，將第二氧化物半導體層的原子數比設定為 $In:Ga:Zn=3:1:2$ 。另外，也可以將第一氧化物半導體層的原子數比設定為 $In:Ga:Zn=1:3:2$ ，將第二氧化物半導體層的原子數比設定為 $In:Ga:Zn=2:1:3$ 。

此時，較佳為將第一氧化物半導體層和第二氧化物半導體層中的離閘極電極近的一側（通道一側）的氧化物半導體層的 In 和 Ga 的含量比設定為 $In>Ga$ 。另外，較佳為將離閘極電極遠的一側（背通道一側）的氧化物半導體層的 In 和 Ga 的含量比設定為 $In\leq Ga$ 。在氧化物半導體中，重金屬的 s 軌道主要助於載流子傳導，並且藉由增加 In 的含量比呈現增加 s 軌道的重疊率的傾向，由此具有 $In>Ga$ 的組成的氧化物的遷移率比具有 $In\leq Ga$ 的組成的氧化物高。另外， Ga 的氧缺陷的形成能量比 In 大而 Ga 不容易產生氧缺陷，由此具有 $In\leq Ga$ 的組成的氧化物與具有 $In>Ga$ 的組成的氧化物相比具有穩定的特性。因此，藉由在通道一側使用具有 $In>Ga$ 的組成的氧化物半導體層並在背通道一側使用具有 $In\leq Ga$ 的組成的氧化物半導體層，可以進一步提高電晶體的遷移率及可靠性。

另外，在層疊形成氧化物半導體膜 108 的情況下，也可以作為第一氧化物半導體層和第二氧化物半導體層使用結晶性不同的氧化物半導體。就是說，也可以採用適當地組合單晶氧化物半導體、多晶氧化物半導體、非晶氧化物半導體或具有結晶性的氧化物半導體（例如，CAAC-OS）的結構。此外，在作為第一氧化物半導體層和第二氧化物

半導體層中的至少一方使用非晶氧化物半導體時，可以緩和氧化物半導體的內部應力或外部應力，降低電晶體的特性不均勻，並進一步提高電晶體的可靠性。另一方面，非晶氧化物半導體容易吸收氫等成為施體的雜質，並且，容易產生氧缺陷而處於 n 型化。由此，通道一側的氧化物半導體層較佳為使用具有結晶性的氧化物半導體（例如，CAAC-OS）。

另外，層疊形成氧化物半導體膜 108 時的組成及結晶性的組合的例子如下：在閘極絕緣膜 106 上依次形成原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 左右的非晶氧化物半導體層和原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 左右的結晶氧化物半導體層的疊層結構；原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 左右的結晶氧化物半導體層和原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 左右的結晶氧化物半導體層的疊層結構。另外，作為其他結構可以採用原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 左右的結晶氧化物半導體層和原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 左右的結晶氧化物半導體層的疊層結構。此外，作為其他疊層結構可以採用原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 左右的非晶氧化物半導體層和原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 左右的非晶氧化物半導體層的疊層結構；原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 3 : 1 : 2$ 左右的非晶氧化物半導體層和原子數比為 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ 左右的非晶氧化物半導體層的疊層結構。

另外，也可以在形成氧化物半導體膜 108 之前對形成

氧化物半導體膜 108 的表面進行平坦化處理。對平坦化處理沒有特別的限制，可以使用拋光處理（例如，化學機械拋光法（Chemical Mechanical Polishing：CMP））、乾蝕刻處理、電漿處理。

作為電漿處理，例如可以進行導入氬氣體來產生電漿的反濺射。反濺射是指使用 RF 電源在氬氣氛圍下對基板一側施加電壓來在基板附近形成電漿以進行表面改性的方法。另外，也可以使用氮、氦、氧等代替氬。藉由進行反濺射，可以去除附著到形成氧化物半導體膜 108 的表面的粉狀物質（也稱為微粒、塵屑）。

作為平坦化處理，既可以進行多次的拋光處理、乾蝕刻處理以及電漿處理，又可以組合上述處理而進行平坦化處理。另外，當組合上述處理而進行平坦化處理時，對製程順序也沒有特別的限制，可以根據形成氧化物半導體膜 108 的表面的凹凸狀態適當地設定。

另外，較佳為在形成氧化物半導體膜 108 之後，對其進行用來減少或去除該氧化物半導體膜 108 所包含的過剩的氫（包括水及羥基）（脫水化或脫氫化）的加熱處理。加熱處理可以採用與對前面所述的第二絕緣膜 106b 進行的加熱處理同樣的條件而進行。

藉由上述加熱處理，可以減少氧化物半導體膜 108 中的氫，更佳為可以從氧化物半導體膜 108 去除氫，該氫是賦予 n 型的導電性的雜質。另外，當作為第二閘極絕緣膜 106b 使用包含氧的絕緣膜時，藉由該加熱處理第二閘極

絕緣膜 106b 所包含的氧供應到氧化物半導體膜 108。即使當對氧化物半導體膜 108 進行脫水化處理或脫氫化處理時氧化物半導體膜 108 釋放氧，也可以從第二閘極絕緣膜 106b 供應氧，從而可以填補氧化物半導體膜 108 的氧缺陷。

另外，可以在藉由加熱處理對氧化物半導體膜 108 進行加熱之後，在維持加熱溫度的狀態下或在逐漸降低加熱溫度的狀態下，對相同爐內引入高純度的氧氣體、高純度的一氧化二氮氣體或超乾燥空氣（使用 CRDS（Cavity Ring Down laser Spectroscopy：光腔衰蕩光譜法）方式的露點計進行測定時的水分量是 20ppm（露點換算為 -55°C ）以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）。較佳為不使氧氣體或一氧化二氮氣體包含水、氫等。或者，較佳為將引入到加熱處理裝置中的氧氣體或一氧化二氮氣體的純度設定為 6N 以上，較佳為 7N 以上（也就是說，將氧氣體或一氧化二氮氣體中的雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下）。即使當進行脫水化處理或脫氫化處理等雜質排出製程時氧減少，也可以藉由利用氧氣體或一氧化二氮氣體供應氧化物半導體膜 108 的主要成分的氧來實現氧化物半導體膜 108 的高度純化及 i 型（本質）化。

用來脫水化或脫氫化的加熱處理也可以兼作電晶體 150 的製程中的其他加熱處理。

接著，在閘極絕緣膜 106 及氧化物半導體膜 108 上形

成成爲源極電極及汲極電極（包括由與此相同的層形成的佈線）的第一金屬膜 109a 及第二金屬膜 109b（參照圖 2D）。

第一金屬膜 109a 較佳爲使用含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。在本實施方式中，作爲第一金屬膜 109a 使用藉由濺射法形成的 50nm 厚的鎢膜。

另外，第一金屬膜 109a 也可以採用疊層結構。例如，可以採用如下疊層結構：作爲第一金屬膜 109a 的第一層使用含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜，並且作爲第一金屬膜 109a 的第二層使用氮化鎢、氮化鉭、氮化鈦和氮化鉬中的一種以上的元素的金屬氮化物膜。

由於第一金屬膜 109a 與氧化物半導體膜 108 接觸，所以作爲第一金屬膜 109a 較佳爲使用不從氧化物半導體膜 108 抽出氧而不使其 n 型化的材料或者不擴散到氧化物半導體膜 108 而不使其 n 型化的材料。另外，作爲第一金屬膜 109a 較佳爲使用抑制銅元素從用作第二金屬膜 109b 的銅膜擴散到氧化物半導體膜 108 中的材料（所謂的阻擋金屬材料）。

第二金屬膜 109b 較佳爲含有銅元素。另外，也可以使用對銅添加幾 wt% 的鋁、金、銀、鋅、錫或鎳等的銅合金等。在本實施方式中，作爲第二金屬膜 109b 使用藉由濺射法形成的 200nm 厚的銅膜。

接著，在第二金屬膜 109b 上塗覆抗蝕劑並進行第一圖案化來形成光阻掩模 141（參照圖 2E）。

光阻掩模 141 可以藉由在塗覆感光性的樹脂之後對該感光性的樹脂進行曝光及顯影形成。另外，感光性的樹脂可以使用負型和正型中的任一。另外，也可以藉由噴墨法形成光阻掩模 141。當藉由噴墨法形成光阻掩模 141 時，不使用光掩模，所以可以降低製造成本。

接著，藉由第一蝕刻去除第二金屬膜 109b 的一部分來形成第二金屬膜 110b 及第二金屬膜 112b（參照圖 3A）。

作為第二金屬膜 109b 的去除方法，較佳為使用濕蝕刻法。另外，用於濕蝕刻法的藥液，使用能夠對第二金屬膜 109b 進行蝕刻但第一金屬膜 109a 不消失的藥液即可，例如在作為第一金屬膜 109a 使用鎢膜並作為第二金屬膜 109b 使用銅膜的情況下，作為藥液可以使用：水、過氧化氫水和羧酸的混合液；水、磷酸、硝酸、硫酸和硫酸鉀的混合液等。

另外，也可以調節濕蝕刻的時間而進行各向同性蝕刻來形成第二金屬膜 110b 及第二金屬膜 112b 的側面與光阻掩模 141 的側面相比位於內側的形狀。

接著，去除光阻掩模 141（參照圖 3B）。

作為光阻掩模 141 的去除方法，可以採用利用剝離液的濕式去除方法、電漿處理等乾式去除方法或者組合上述方法的去除方法等。

接著，在第一金屬膜 109a、第二金屬膜 110b 及第二金屬膜 112b 上形成第三金屬膜 109c（參照圖 3C）。

第三金屬膜 109c 可以使用與第一金屬膜 109a 相同的方法及材料形成。另外，在本實施方式中，作為第三金屬膜 109c 使用藉由濺射法形成的 100nm 厚的氮化鉬膜。

接著，在第三金屬膜 109c 上塗覆抗蝕劑並進行第二圖案化來形成光阻掩模 142（參照圖 3D）。

光阻掩模 142 可以使用與光阻掩模 141 相同的方法及材料形成。

接著，藉由第二蝕刻去除第一金屬膜 109a 及第三金屬膜 109c 的一部分來形成第一金屬膜 110a、第一金屬膜 112a、第三金屬膜 110c 及第三金屬膜 112c（參照圖 4A）。

另外，藉由第二蝕刻去除第一金屬膜 109a 及第三金屬膜 109c 中的位於藉由第一蝕刻去除的第二金屬膜 110b 及第二金屬膜 112b 的端部的外側的一部分。

作為第一金屬膜 109a 及第三金屬膜 109c 的去除方法，較佳為使用乾蝕刻法。例如在作為第一金屬膜 109a 使用鎢膜並作為第三金屬膜 109c 使用氮化鉬膜的情況下，作為用於乾蝕刻的氣體可以使用 SF_6 和 O_2 的混合氣體或者 SF_6 和 BCl_3 的混合氣體等。

注意，當對第一金屬膜 109a 及第三金屬膜 109c 進行蝕刻時，較佳為採用最適合的蝕刻條件以不使氧化物半導體膜 108 被蝕刻而斷開。然而，難以得到僅對第一金屬膜

109a 及第三金屬膜 109c 進行蝕刻而完全不對氧化物半導體膜 108 進行蝕刻的條件，所以當對第一金屬膜 109a 及第三金屬膜 109c 進行蝕刻時，有時氧化物半導體膜 108 的一部分被蝕刻而具有槽部（凹部）。

接著，去除光阻掩模 142 來形成由第一金屬膜 110a、第二金屬膜 110b 及第三金屬膜 110c 構成的源極電極 110 以及由第一金屬膜 112a、第二金屬膜 112b 及第三金屬膜 112c 構成的汲極電極 112（參照圖 4B）。

藉由採用上述方法形成源極電極 110 及汲極電極 112，氧化物半導體膜 108（明確而言，背通道一側）不與用作第二金屬膜 110b 及第二金屬膜 112b 的銅膜接觸，所以可以抑制銅元素附著或擴散到氧化物半導體膜 108 中。

另外，可以採用與光阻掩模 141 相同的方法去除光阻掩模 142。

另外，較佳為在形成源極電極 110 及汲極電極 112 之後對氧化物半導體膜 108（明確而言，背通道一側）進行清潔化。作為氧化物半導體膜 108 的清潔化，例如有效的是氧電漿處理或利用稀氫氟酸處理的洗滌處理等。藉由進行上述清潔化，可以在氧化物半導體膜 108 上去除在形成源極電極 110 及汲極電極 112 時使用的蝕刻氣體成分或光阻掩模 142 的殘渣等，由此進一步可以使氧化物半導體膜 108 高度純化。

另外，也可以在形成源極電極 110 及汲極電極 112 之後進行加熱處理。該加熱處理的溫度為 250℃ 以上且 650

℃ 以下，較佳為 450℃ 以上且 600℃ 以下或低於基板的應變點。

藉由上述步驟形成本實施方式所示的電晶體 150。

接著，在電晶體 150 上，明確而言，在氧化物半導體膜 108、源極電極 110 及汲極電極 112 上形成第一絕緣膜 114a。然後，對第一絕緣膜 114a 及氧化物半導體膜 108 引入氧 145（參照圖 4C）。

第一絕緣膜 114a 可以利用電漿 CVD 法或濺射法形成，可以使用氧化矽膜、氧化鎵膜、氧化鋁膜、氧氮化矽膜或氧氮化鋁膜等氧化物絕緣膜。第一絕緣膜 114a 的厚度較佳為 50nm 以上且 100nm 以下。

另外，第一絕緣膜 114a 較佳為氧過剩型的氧化物絕緣膜。藉由使用氧過剩型的氧化物絕緣膜，可以有效地對氧化物半導體膜 108 供應氧。

在本實施方式中，作為第一絕緣膜 114a 藉由電漿 CVD 法形成 30nm 厚的氧氮化矽膜。第一絕緣膜 114a 的成膜條件的例子如下：SiH₄ 和 N₂O 的氣體流量比為 SiH₄：N₂O=20sccm：3000sccm；壓力為 200Pa；RF 電源功率（電源輸出）為 100W；基板溫度為 350℃±15℃。另外，第一絕緣膜 114a 為與氧化物半導體膜 108 接觸的絕緣膜，所以與閘極絕緣膜 106 同樣地儘量不含有水、氫等雜質是較佳的。

氧 145 至少含有氧自由基、臭氧、氧原子和氧離子（包括氧分子離子和氧簇離子）中的任一。

作為對第一絕緣膜 114a 引入氧 145 的方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒式離子植入法、電漿處理等。另外，作為離子植入法，也可以使用氣體簇離子束（gas cluster ion beam）。另外，可以對第一絕緣膜 114a 的整個表面藉由一次的處理進行氧 145 的引入，例如可以使用線狀離子束進行氧的引入。在使用線狀離子束的情況下，藉由相對地移動（掃描）基板或離子束，能夠對第一絕緣膜 114a 的整個表面引入氧 145。

作為用來供應氧 145 的氣體，使用包含 O 的氣體即可，例如可以使用 O₂ 氣體、N₂O 氣體、CO₂ 氣體、CO 氣體、NO₂ 氣體等。注意，也可以使氧的供應氣體中含有稀有氣體（例如 Ar）。

另外，例如在藉由離子植入法引入氧的情況下，將氧 145 的劑量設定為 $1 \times 10^{13} \text{ ions/cm}^2$ 以上且 $5 \times 10^{16} \text{ ions/cm}^2$ 以下。經過氧引入處理之後的第一絕緣膜 114a 較佳為含有超過第一絕緣膜 114a 的化學計量組成的量的氧。注意，氧的注入深度根據注入條件適當地控制即可。

在作為第一絕緣膜 114a 使用氧化物絕緣膜（例如，氧化矽膜或氧氮化矽膜）的情況下，氧為該氧化物絕緣膜的主要成分材料之一。因此，難以藉由 SIMS（Secondary Ion Mass Spectrometry：二次離子質譜測定技術）等的方法正確估計氧化物絕緣膜中的氧濃度。也就是說，難以判斷是否有意地對氧化物絕緣膜中添加氧。另外，包含在第一絕緣膜 114a 中的過剩的氧在後面的製程中供應到氧化

物半導體膜 108 的情況亦是如此。

另外，氧有 ^{17}O 和 ^{18}O 等同位素，並且，一般認為在自然界的 ^{17}O 和 ^{18}O 的存在比率分別是氧原子整體的 0.038% 和 0.2% 左右。也就是說，與氧化物半導體膜接觸的絕緣膜（在本實施方式中，第一絕緣膜 114a）中或者氧化物半導體膜中的上述同位素的濃度為藉由 SIMS 等的方法可估計的程度，因此有時藉由測量 ^{17}O 和 ^{18}O 的濃度可以正確地估計與氧化物半導體膜接觸的絕緣膜中或者氧化物半導體膜中的氧濃度。由此，也可以藉由測量這些濃度判斷與氧化物半導體膜接觸的絕緣膜是否被添加了氧。

如上所述，藉由進行氧 145 的引入處理，形成氧過剩型的第一絕緣膜 114a。藉由採用氧過剩型的第一絕緣膜 114a，可以利用起因於電晶體的製造程序中的加熱處理的固相擴散對氧化物半導體膜 108 供應氧。另外，在氧 145 的引入處理中也可以以穿過第一絕緣膜 114a 的方式對氧化物半導體膜 108 引入氧。

接著，在第一絕緣膜 114a 上形成第二絕緣膜 114b（參照圖 4D）。

第二絕緣膜 114b 可以利用電漿 CVD 法或濺射法形成，可以使用氧化矽膜、氧化鎵膜、氧化鋁膜、氮化矽膜、氧氮化矽膜、氧氮化鋁膜或氮氧化矽膜。第二絕緣膜 114b 的厚度較佳為 50nm 以上且 500nm 以下。

在本實施方式中，作為第二絕緣膜 114b 藉由電漿 CVD 法形成 370nm 厚的氧氮化矽膜。第二絕緣膜 114b 的

成膜條件的例子如下： SiH_4 和 N_2O 的氣體流量比為 SiH_4 ： N_2O =30sccm：4000sccm；壓力為 200Pa；RF 電源功率（電源輸出）為 150W；基板溫度為 $220^\circ\text{C} \pm 15^\circ\text{C}$ 。

另外，如果由與第一絕緣膜 114a 相同的材料形成第二絕緣膜 114b，則有時第一絕緣膜 114a 與第二絕緣膜 114b 的介面不明確。為此，在本實施方式中，以虛線示出第一絕緣膜 114a 與第二絕緣膜 114b 的介面。

另外，與第一絕緣膜 114a 同樣地，第二絕緣膜 114b 較佳為儘量不含有水、氫等雜質。因此，在本實施方式中，對成膜之後的第二絕緣膜 114b 進行用來去除氫原子的加熱處理（脫水化處理或脫氫化處理）。

將加熱處理的溫度例如設定為 250°C 以上且 600°C 以下，較佳為 300°C 以上且 600°C 以下。本實施方式中，以 350°C 進行 1 小時的加熱處理。

接著，在第二絕緣膜 114b 上形成鋁膜 115（參照圖 5A）。

鋁膜 115 較佳為利用濺射法、蒸鍍法、CVD 法等形成。另外，鋁膜 115 的厚度較佳為 3nm 以上且 10nm 以下。在本實施方式中，利用濺射法形成 5nm 厚的鋁膜。

另外，形成在第二絕緣膜 114b 上的鋁膜 115 在後面經過氧引入處理而成氧化鋁膜，它用作電晶體的障壁膜。該氧化鋁膜具有阻擋性，即阻擋氫、水等雜質及氧穿過膜而進入電晶體中的阻擋效果高。

接著，對鋁膜 115 引入氧 147。由此，鋁膜 115 成為

氧化鋁膜 116（參照圖 5B）。

可以採用與氧 145 同樣的方法引入氧 147。

在氧 147 的引入處理中也可以以穿過鋁膜 115 的方式對第二絕緣膜 114b 的一部分引入氧。由此，即使在前面的加熱處理中第二絕緣膜 114b 釋放氧，也可以在對第二絕緣膜 114b 供應氧的同時在第二絕緣膜 114b 中形成含有超過化學計量組成的量的氧的區域。另外，上述含有超過化學計量組成的量的氧的區域形成在第二絕緣膜 114b 的一部分即可。注意，氧的注入深度根據注入條件適當地控制即可。

另外，含有超過化學計量組成的量的氧的區域有可能形成在氧化鋁膜 116 中。注意，藉由氧引入處理形成的氧化鋁膜 116 的上述區域以外的部分不需要含有與化學計量組成一致的量的氧，也可以具有較小的導電性。例如，在為組成由 Al_2O_x 表示的氧化鋁膜的情況下， x 較佳為 1 以上且 3.5 以下。當氧化鋁膜 116 具有導電性時，較佳為將其電阻率 ρ 設定為 $10^{10}\Omega\cdot\text{m}$ 以上且 $10^{19}\Omega\cdot\text{m}$ 以下，更佳為 $10^{10}\Omega\cdot\text{m}$ 以上且 $10^{18}\Omega\cdot\text{m}$ 以下，進一步較佳為 $10^{11}\Omega\cdot\text{m}$ 以上且 $10^{15}\Omega\cdot\text{m}$ 以下。當氧化鋁膜 116 具有上述電阻率時，可以防止電晶體 150 的靜電損壞。

另外，氧化鋁膜 116 是將鋁膜 115 氧化來形成的膜。與藉由濺射法形成氧化鋁膜的情況相比，藉由將鋁膜 115 氧化形成氧化鋁膜 116，可以提高生產率。

另外，也可以在對鋁膜 115 引入氧 147 之後進行加熱

處理。藉由該加熱處理可以對氧化物半導體膜 108 供應含有在第一絕緣膜 114a 或第二絕緣膜 114b 中的氧而填補氧化物半導體膜 108 的氧缺陷。可以將加熱處理的溫度設定為 250℃ 以上且 600℃ 以下，較佳為 300℃ 以上且 600℃ 以下。本實施方式中，以 300℃ 進行 1 小時的加熱處理。

接著，在氧化鋁膜 116 上形成平坦化絕緣膜 118（參照圖 5C）。

平坦化絕緣膜 118 具有使電晶體 150 的凹凸平坦的功能即可，例如可以使用具有耐熱性的有機材料如聚醯亞胺類樹脂、丙烯酸類樹脂、聚醯亞胺醯胺類樹脂、苯並環丁烯類樹脂、聚醯胺類樹脂、環氧類樹脂等。此外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂等。另外，也可以層疊多個由這些材料形成的絕緣膜來形成平坦化絕緣膜 118。在本實施方式中，作為平坦化絕緣膜 118 形成 1.5μm 厚的丙烯酸類樹脂。

如上所述，在本實施方式所示的電晶體 150 中，將氧化物半導體膜用於通道形成區並將低電阻材料的銅用於閘極電極、源極電極及汲極電極。另外，當形成源極電極及汲極電極時，氧化物半導體膜的背通道一側不與銅膜接觸，所以可以抑制銅元素附著或擴散到氧化物半導體膜中。另外，在閘極電極、源極電極及汲極電極分別使用銅膜並具有能夠抑制銅元素的擴散的阻擋金屬。因此，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的電晶

體。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 2

在本實施方式中，參照圖 6A 至圖 8C 對實施方式 1 所示的半導體裝置的變形例子及與實施方式 1 所示的半導體裝置的製造方法不同的製造方法進行說明。另外，使用圖 1A 至圖 5C 所示的符號來表示與此相同的部分，而省略其重複說明。

〈半導體裝置的結構例子 2〉

圖 6A 和圖 6B 示出電晶體 250 及信號線區 260 的結構例子。圖 6A 是電晶體 250 及信號線區 260 的平面圖，圖 6B 是沿著圖 6A 的線 X2-Y2 的剖面圖。注意，在圖 6A 中，爲了方便起見，省略電晶體 250 及信號線區 260 的構成要素的一部分（例如，閘極絕緣膜 206、第二金屬膜 210b 等）而進行圖示。

圖 6A 和圖 6B 所示的半導體裝置包括：形成在基板 102 上的閘極電極 204；形成在閘極電極 204 上的閘極絕緣膜 206；以與閘極絕緣膜 206 接觸的方式形成在與閘極電極 204 重疊的位置的氧化物半導體膜 108；形成在氧化物半導體膜 108 上的源極電極 210 及汲極電極 212；與源極電極 210 電連接的信號線 232。信號線 232 由第一金屬

膜 210a、第二金屬膜 210b 及第三金屬膜 210c 構成，第二金屬膜 210b 形成在第一金屬膜 210a 及第三金屬膜 210c 的端部的內側的區域。源極電極 210 及汲極電極 212 由第一金屬膜 210a、第一金屬膜 212a、第三金屬膜 210c 及第三金屬膜 212c 構成。

另外，閘極電極 204 由第一閘極電極 204a 及第二閘極電極 204b 構成。第一閘極電極 204a 較佳為使用含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。另外，第二閘極電極 204b 較佳為含有銅元素。例如，在本實施方式中，作為第一閘極電極 204a 使用鎢膜，作為第二閘極電極 204b 使用銅膜。藉由採用上述疊層結構，可以得到低電阻的閘極電極 204。另外，藉由設置第一閘極電極 204a，可以提高基板 102 與用作第二閘極電極 204b 的銅膜之間的密接性，並且/或者可以抑制用作第二閘極電極 204b 的銅膜中的銅元素的擴散。

另外，閘極絕緣膜 206 由第一閘極絕緣膜 206a 及第二閘極絕緣膜 206b 構成。第一閘極絕緣膜 206a 具有抑制用作第二閘極電極 204b 的銅膜中的銅元素的擴散的功能即可，可以使用氮化矽膜、氮氧化矽膜、氧化鋁膜、氮氧化鋁膜等。另外，第二閘極絕緣膜 206b 具有對在後面形成的氧化物半導體膜 108 供應氧的功能即可，可以使用氧化矽膜、氧氮化矽膜等。例如，在本實施方式中，作為第一閘極絕緣膜 206a 使用氮化矽膜，作為第二閘極絕緣膜 206b 使用氧氮化矽膜。藉由採用上述疊層結構的閘極絕

緣膜 206，可以抑制用於閘極電極 204 的銅膜中的銅元素的擴散，並且可以對在後面形成的氧化物半導體膜 108 供應氧。

另外，第一金屬膜 210a、第一金屬膜 212a、第三金屬膜 210c 及第三金屬膜 212c 較佳為使用含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。

例如，在本實施方式中，作為第一金屬膜 210a 及第一金屬膜 212a 使用鎢膜，並作為第三金屬膜 210c 及第三金屬膜 212c 使用氮化鉭膜。

另外，第二金屬膜 210b 較佳為含有銅元素。在本實施方式中，作為第二金屬膜 210b 使用銅膜。

如此，用於電晶體 250 的源極電極 210 及汲極電極 212 的結構與信號線 232 的結構不同。藉由將使用銅膜的信號線 232 電連接到源極電極 210 及汲極電極 212，可以抑制起因於佈線電阻的信號延遲等。另外，由於在用於電晶體 250 的源極電極 210 及汲極電極 212 中不使用含有銅元素的材料，所以可以將有可能擴散到氧化物半導體膜 108 的銅元素與氧化物半導體膜 108 隔離，所以是有效的。另外，由於在半導體製程中可以藉由同一製程製造信號線 232，源極電極 210 及汲極電極 212，所以可以降低製造成本。

接著，參照圖 7A 至圖 8D 對圖 6A 和圖 6B 所示的電晶體 250 及信號線區 260 的製造方法進行說明。

〈半導體裝置的製造方法 2〉

首先，在基板 102 上形成閘極電極 204、閘極絕緣膜 206 及氧化物半導體膜 108。另外，閘極電極 204、閘極絕緣膜 206 及氧化物半導體膜 108 可以參照實施方式 1 所示的圖 2A 至圖 2D 的製程形成。然後，在閘極絕緣膜 206 及氧化物半導體膜 108 上形成成為源極電極、汲極電極及信號線的第一金屬膜 209a 及第二金屬膜 209b（參照圖 7A）。

第一金屬膜 209a 較佳為使用含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜。在本實施方式中，作為第一金屬膜 209a 使用藉由濺射法形成的 50nm 厚的鎢膜。

另外，第一金屬膜 209a 也可以採用疊層結構。例如，可以採用如下疊層結構：作為第一金屬膜 209a 的第一層使用含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜，並且作為第一金屬膜 209a 的第二層使用氮化鎢、氮化鉭、氮化鈦和氮化鉬中的一種以上的元素的金屬氮化物膜。

由於第一金屬膜 209a 與氧化物半導體膜 108 接觸，所以作為第一金屬膜 209a 較佳為使用從氧化物半導體膜 108 不抽出氧而使其 n 型化的材料或者不擴散到氧化物半導體膜 108 而是其 n 型化的材料。另外，作為第一金屬膜 209a 較佳為使用抑制銅元素從用作第二金屬膜 209b 的銅膜擴散到氧化物半導體膜 108 中的材料。

第二金屬膜 209b 較佳為含有銅元素。另外，也可以使用對銅添加幾 wt% 的鋁、金、銀、鋅、錫或鎳等的銅合金等。在本實施方式中，作為第二金屬膜 209b 使用藉由濺射法形成的 200nm 厚的銅膜。

接著，在第二金屬膜 209b 上塗覆抗蝕劑並進行第一圖案化來形成光阻掩模 241（參照圖 7B）。

光阻掩模 241 可以使用與實施方式 1 所示的光阻掩模 141 相同的材料及方法形成。

接著，藉由第一蝕刻去除第二金屬膜 209b 的一部分來形成第二金屬膜 210b（參照圖 7C）。

作為第二金屬膜 209b 的去除方法，較佳為使用濕蝕刻法。另外，用於濕蝕刻法的藥液，使用能夠對第二金屬膜 209b 進行蝕刻但第一金屬膜 209a 不消失的藥液即可，例如在作為第一金屬膜 209a 使用鎢膜並作為第二金屬膜 209b 使用銅膜的情況下，作為藥液可以使用：水、過氧化氫水和羧酸的混合液；水、磷酸、硝酸、硫酸和硫酸鉀的混合液等。

另外，也可以調節濕蝕刻的時間而進行各向同性蝕刻來形成第二金屬膜 210b 的側面與光阻掩模 241 的側面相比位於內側的形狀。

如此，當進行第一蝕刻時，去除形成有氧化物半導體膜 108 的區域的第二金屬膜 209b，而留下信號線區 260 的第二金屬膜 209b。

接著，去除光阻掩模 241 並在第一金屬膜 209a 及第

二金屬膜 210b 上形成第三金屬膜 209c（參照圖 7D）。

可以採用與實施方式 1 所示的光阻掩模 141 相同的方法去除光阻掩模 241。

第三金屬膜 209c 可以使用與第一金屬膜 209a 相同的方法及材料形成。另外，在本實施方式中，作為第三金屬膜 209c 使用藉由濺射法形成的 100nm 厚的氮化鉭膜。

接著，在第三金屬膜 209c 上塗覆抗蝕劑並進行第二圖案化來形成光阻掩模 242（參照圖 8A）。

光阻掩模 242 可以使用與光阻掩模 241 相同的材料及方法形成。

接著，藉由第二蝕刻去除第一金屬膜 209a 及第三金屬膜 209c 的一部分來形成第一金屬膜 210a、第一金屬膜 212a、第三金屬膜 210c 及第三金屬膜 212c（參照圖 8B）。

另外，藉由第二蝕刻去除第一金屬膜 209a 及第三金屬膜 209c 中的位於藉由第一蝕刻去除的第二金屬膜 210b 的端部的外側的一部分。

作為第一金屬膜 209a 及第三金屬膜 209c 的去除方法，較佳為使用乾蝕刻法。例如在作為第一金屬膜 209a 使用鎢膜並作為第三金屬膜 209c 使用氮化鉭膜的情況下，作為用於乾蝕刻的氣體可以使用 SF_6 和 O_2 的混合氣體或者 SF_6 和 BCl_3 的混合氣體等。

注意，當對第一金屬膜 209a 及第三金屬膜 209c 進行蝕刻時，較佳為採用最適合的蝕刻條件以不使氧化物半導體

體膜 108 被蝕刻而斷開。然而，難以得到僅對第一金屬膜 209a 及第三金屬膜 209c 進行蝕刻而完全不對氧化物半導體膜 108 蝕刻的條件，所以當對第一金屬膜 209a 及第三金屬膜 209c 進行蝕刻時，有時氧化物半導體膜 108 的一部分被蝕刻而具有槽部（凹部）。

接著，去除光阻掩模 242 來形成由第一金屬膜 210a 及第三金屬膜 210c 構成的源極電極 210 以及由第一金屬膜 212a 及第三金屬膜 212c 構成的汲極電極 212。另外，在信號線區 260 中，形成有由第一金屬膜 210a、第二金屬膜 210b 及第三金屬膜 210c 構成的信號線 232（參照圖 8C）。

如此，可以藉由同一製程形成使用用作第二金屬膜 210b 的銅膜的信號線 232 與不使用第二金屬膜 210b 的源極電極 210 及汲極電極 212。

可以採用與光阻掩模 241 相同的方法去除光阻掩模 242。

另外，較佳為在形成信號線 232、源極電極 210 及汲極電極 212 之後對氧化物半導體膜 108（明確而言，背通道一側）進行清潔化。作為氧化物半導體膜 108 的清潔化，例如有效的是氧電漿處理或利用稀氫氟酸處理的洗滌處理等。藉由進行上述清潔化，可以在氧化物半導體膜 108 上去除在形成源極電極 210 及汲極電極 212 時使用的蝕刻氣體成分或光阻掩模 242 的殘渣等，由此進一步可以使氧化物半導體膜 108 高度純化。

另外，也可以在形成信號線 232、源極電極 210 及汲極電極 212 之後進行加熱處理。該加熱處理的溫度為 250℃ 以上且 650℃ 以下，較佳為 450℃ 以上且 600℃ 以下或低於基板的應變點。

藉由上述步驟形成本實施方式所示的電晶體 250 及信號線區 260。

接著，在電晶體 250 及信號線區 260 上形成第一絕緣膜 114a、第二絕緣膜 114b、氧化鋁膜 116 及平坦化絕緣膜 118（參照圖 8D）。

第一絕緣膜 114a、第二絕緣膜 114b、氧化鋁膜 116 及平坦化絕緣膜 118 可以參照實施方式 1 所示的製程形成。

如此，電晶體 250 的源極電極 210 及汲極電極 212 的結構與信號線區 260 的信號線 232 的結構不同。藉由將使用銅膜的信號線 232 電連接到源極電極 210 及汲極電極 212，可以抑制起因於佈線電阻的信號延遲等。另外，由於在用於電晶體 250 的源極電極 210 及汲極電極 212 中不使用含有銅元素的材料，所以可以將有可能擴散到氧化物半導體膜 108 的銅元素與氧化物半導體膜 108 隔離，所以是有效的。另外，由於在半導體製程中可以藉由同一製程製造信號線 232，源極電極 210 及汲極電極 212，所以可以降低製造成本。

本實施方式所示的結構、方法等可以與其他實施方式所示的結構、方法等適當地組合而實施。

實施方式 3

藉由使用實施方式 1 及實施方式 2 所示的電晶體或信號線可以製造具有顯示功能的顯示裝置。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一起形成在同一個基板上，可以形成系統整合型面板（system-on-panel）。參照圖 9 對顯示裝置的一個例子進行說明。

在圖 9 中，以圍繞設置在第一基板 300 上的像素部 302、源極驅動電路部 304 以及閘極驅動電路部 306 的方式設置有密封材料 312。此外，在像素部 302、源極驅動電路部 304 以及閘極驅動電路部 306 上設置有第二基板 301。因此，像素部 302、源極驅動電路部 304 以及閘極驅動電路部 306 與顯示元件一起由第一基板 300、密封材料 312 以及第二基板 301 密封。

在圖 9 中，在第一基板 300 上的與由密封材料 312 圍繞的區域不同的區域中設置有與像素部 302、源極驅動電路部 304 以及閘極驅動電路部 306 電連接的 FPC（Flexible Printed Circuit：撓性印刷電路）端子部 308，FPC 端子部 308 與 FPC316 連接，由 FPC316 對像素部 302、源極驅動電路部 304 以及閘極驅動電路部 306 供應各種信號及電位。

另外，在圖 9 中，像素部 302、源極驅動電路部 304、閘極驅動電路部 306 以及 FPC 端子部 308 都與信號線 310 連接。由 FPC316 供應的各種信號及電位藉由信號線

310 供應到像素部 302、源極驅動電路部 304、閘極驅動電路部 306 以及 FPC 端子部 308。

另外，圖 9 示出將源極驅動電路部 304 及閘極驅動電路部 306 形成在與像素部 302 相同的基板即第一基板 300 上的例子，但是不侷限於該結構。例如，也可以僅將閘極驅動電路部 306 形成在第一基板 300 上，又可以僅將源極驅動電路部 304 形成在第一基板 300 上。此時，也可以採用另行準備的形成有源極驅動電路或閘極驅動電路等的基板（例如，由單晶半導體膜、多晶半導體膜形成的驅動電路基板）安裝在第一基板 300 的結構。

另外，對另行形成的驅動電路基板的連接方法沒有特別的限制，而可以採用 COG（Chip On Glass：玻璃覆晶封裝）方法、打線接合方法或者 TAB（Tape Automated Bonding：卷帶式自動接合）方法等。

此外，顯示裝置包括顯示元件處於密封狀態的面板和在該面板中安裝有包括控制器的 IC 等狀態的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明設備）。另外，顯示裝置還包括：安裝有諸如 FPC、TAB 膠帶或 TCP（Tape Carrier Package：載帶封裝）的連接器的模組；在 TAB 膠帶或 TCP 的端部設置有印刷線路板的模組；或者藉由 COG 方式將驅動電路基板或 IC 直接安裝到顯示元件的模組。

此外，設置在第一基板 300 上的像素部 302、源極驅動電路部 304 以及閘極驅動電路部 306 分別包含多個電晶

體，並且可以應用實施方式 1 及實施方式 2 所示的電晶體。在本實施方式中，說明使用實施方式 2 所示的電晶體的情況。

另外，作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro Luminescence：電致發光）、有機 EL 等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒介。

參照圖 10 和圖 11 對設置在顯示裝置中的顯示元件的一個方式進行說明。圖 10 和圖 11 相當於沿著圖 9 所示的虛線 Q-R 的剖面圖。

在圖 10 所示的顯示裝置中，設置在第一基板 300 上的 FPC 端子部 308 包括由第一金屬膜 360a、第二金屬膜 360b 及第三金屬膜 360c 構成的端子電極 360。端子電極 360 藉由各向異性導電膜 380 與 FPC316 所具有的端子電連接。

端子電極 360 藉由與電晶體 350 和電晶體 352 的源極電極和汲極電極及信號線 310 相同的製程形成。

此外，設置在第一基板 300 上的像素部 302、源極驅動電路部 304 分別包含多個電晶體，圖 10 和圖 11 例示出像素部 302 所包括的電晶體 350 及源極驅動電路部 304 所包括的電晶體 352。

另外，在本實施方式中，像素部 302 所包括的電晶體

350 和源極驅動電路部 304 所包括的電晶體 352 的尺寸相同，但是不侷限於此。可以適當地改變用於像素部 302 和源極驅動電路部 304 的電晶體的尺寸（L/W）或數目等。另外，雖然在圖 10 和圖 11 中未圖示閘極驅動電路部 306，但是閘極驅動電路部 306 可以採用與源極驅動電路部 304 相同的結構。注意，與閘極驅動電路部 306 連接的元件以及連接方法等與源極驅動電路部 304 的不同。

另外，在圖 10 和圖 11 中，電晶體 350、電晶體 352 以及信號線 310 可以採用與上述實施方式 2 所示的電晶體 250 及信號線 232 相同的結構。

換言之，電晶體 350 及電晶體 352 包含由第一金屬膜和第三金屬膜構成的源極電極及汲極電極，信號線 310 包含由第一金屬膜、第二金屬膜以及第三金屬膜構成的佈線。第一金屬膜和第三金屬膜為含有鎢、鉭、鈦和鉬中的一種以上的元素的金屬膜或金屬氮化物膜，並且第二金屬膜由含有銅元素的材料形成。

另外，端子電極 360 的結構與信號線 310 相同，它由第一金屬膜、第二金屬膜以及第三金屬膜構成。

如此，電晶體 350 及電晶體 352 包括不使用銅膜而構成的源極電極及汲極電極，並且信號線 310 和端子電極 360 由銅膜構成。藉由使用電晶體 350、電晶體 352、信號線 310 以及端子電極 360，可以提供具有穩定的電特性且具有低電阻的電極或佈線的顯示裝置。

另外，在圖 10 和圖 11 中，在電晶體 350 及電晶體

352 上設置有絕緣膜 364、保護絕緣膜 366 以及平坦化絕緣膜 368。

在本實施方式中，作為絕緣膜 364 使用氧氮化矽膜，作為保護絕緣膜 366 使用氧化鋁膜。另外，絕緣膜 364 及保護絕緣膜 366 可以藉由濺射法或電漿 CVD 法形成。

由於用作絕緣膜 364 的氧氮化矽膜以與氧化物半導體膜接觸的方式設置，所以可以對氧化物半導體膜供應氧。

用作保護絕緣膜 366 的氧化鋁膜具有高遮斷效果（阻擋效果），即不使氫、水等雜質及氧這兩者透過膜的效果。因此，氧化鋁膜用作保護膜，而防止在製程中及製造之後成為特性變動的主要原因的氫、水等雜質混入到氧化物半導體膜中，並防止從氧化物半導體膜釋放作為構成氧化物半導體膜的主要成分材料的氧。

另外，平坦化絕緣膜 368 可以使用具有耐熱性的有機材料如聚醯亞胺類樹脂、丙烯酸類樹脂、聚醯亞胺醯胺類樹脂、苯並環丁烯類樹脂、聚醯胺類樹脂、環氧樹脂等。另外，也可以層疊多個由這些材料形成的絕緣膜來形成平坦化絕緣膜 368。

此外，在本實施方式所示的顯示裝置中，在形成在源極驅動電路部 304 中的電晶體 352 上形成有平坦化絕緣膜 368，在該平坦化絕緣膜 368 上的與氧化物半導體膜的通道形成區重疊的位置設置有導電膜 370a。但是，不侷限於該結構，也可以採用不設置導電膜 370a 的結構。藉由將導電膜 370a 設置在與氧化物半導體膜的通道形成區重

疊的位置，可以降低 BT 試驗前後的電晶體 352 的臨界電壓的變化量。此外，導電膜 370a 的電位既可以與電晶體 352 的閘極電極相同，又可以不同，並且，還可以用作第二閘極電極。此外，導電膜 370a 的電位也可以為 GND、0V 或者導電膜 370a 也可以處於浮動狀態。

此外，導電膜 370a 還具有遮蔽外部的電場，即不使外部的電場作用到內部（包括電晶體 352 的電路部）的功能（尤其是，遮蔽靜電的靜電遮蔽功能）。利用導電膜 370a 的遮蔽功能，可以防止由於靜電等外部的電場的影響而使電晶體 352 的電特性變動。另外，也可以將導電膜 370a 設置在大範圍，以使導電膜 370a 與電晶體 352 重疊。由此，可以進一步提高靜電遮蔽功能。

此外，在本實施方式所示的顯示裝置中，在形成在像素部 302 中的電晶體 350 上形成有平坦化絕緣膜 368，在該平坦化絕緣膜 368 上設置有與源極電極或汲極電極連接的導電膜 370b。在像素部 302 中導電膜 370b 用作像素電極。

設置在像素部 302 中的電晶體 350 電連接到顯示元件，而構成顯示面板。顯示元件只要能夠進行顯示就沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 10 所示的顯示裝置示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 10 中，作為顯示元件的液晶元件 402 包括導電膜 370b、反電極 404 以及液晶層 406。另外，以夾持液晶層 406 的方式設置有用作配向膜

的絕緣層 410 和絕緣膜 412。反電極 404 設置在第二基板 301 一側，導電膜 370b 和反電極 404 以夾著液晶層 406 的方式層疊。

此外，間隔物 435 是藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制液晶層 406 的厚度（單元間隙（cell gap））而設置的。另外，也可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手性向列相、均質相等。

此外，在採用橫向電場方式的情況下，也可以使用不使用配向膜的呈現藍相的液晶。藍相是液晶相中之一種，當使膽固醇相液晶的溫度升高時，在即將由膽固醇相轉變成均質相之前呈現藍相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有幾 wt.% 以上的手性試劑的液晶組成物用於液晶層。由於包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度快，並且其具有光學各向同性，所以不需要配向處理且視角依賴性小。另外，由於不需要設置配向膜，而也不需要摩擦處理，因此可以防止摩擦處理所引起的靜電破壞，並可以降低製程中的液晶顯示裝置的故障、破損。從而，可以提高液晶顯示裝置的生產率。在使用氧化物半導體膜的電晶體中，電晶體的電特性因靜電的影響而有可能顯著地變動而越出設計

範圍。因此，將呈現藍相的液晶材料用於包含使用氧化物半導體膜的電晶體的液晶顯示裝置是更有效的。

此外，液晶材料的固有電阻為 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。另外，本說明書中的固有電阻值為在 20°C 的溫度下測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而設定設置在液晶顯示裝置中的儲存電容器的大小使得能夠在規定的期間中保持電荷。可以考慮到電晶體的關態電流等設定儲存電容器的大小。藉由使用包含實現了高度純化且抑制了氧缺陷的形成的氧化物半導體膜的電晶體，設置包含各像素中的液晶電容的 $1/3$ 以下，較佳為 $1/5$ 以下的電容的儲存電容器，就足夠了。

在本實施方式中使用的包含實現了高度純化且抑制了氧缺陷的形成的氧化物半導體膜的電晶體可以降低截止狀態下的電流值（關態電流值）。因此，可以延長影像信號等電信號的保持時間，在開啓電源的狀態下也可以延長寫入間隔。因此，可以降低更新工作的頻率，所以可以發揮抑制耗電量的效果。

此外，在本實施方式中使用的包含實現了高度純化且抑制了氧缺陷的形成的氧化物半導體膜的電晶體可以得到較高的場效應遷移率，所以能夠進行高速驅動。例如，藉由將這種能夠進行高速驅動的電晶體用於液晶顯示裝置，可以將像素部的開關電晶體和用於驅動電路部的驅動電晶體形成在同一個基板上。也就是說，因為不需要另行使用

利用矽晶片等形成的半導體裝置作為驅動電路，所以可以縮減半導體裝置的部件數。另外，藉由在像素部中也使用能夠進行高速驅動的電晶體，可以提供高質量的影像。

另外，作為與像素部中的開關電晶體及驅動電路部中的驅動電晶體連接的信號線，使用含有銅元素的佈線。因此，起因於佈線電阻的信號延遲等少，可以將上述電晶體用於大畫面的顯示裝置。

液晶顯示裝置可以採用 TN (Twisted Nematic : 扭曲向列) 模式、IPS (In-Plane-Switching : 平面內轉換) 模式、FFS (Fringe Field Switching : 邊緣電場轉換) 模式、ASM (Axially Symmetric aligned Micro-cell : 軸對稱排列微單元) 模式、OCB (Optical Compensated Birefringence : 光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal : 鐵電性液晶) 模式、AFLC (Anti Ferroelectric Liquid Crystal : 反鐵電性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。作為垂直配向模式，可以舉出幾個例子，例如可以使用 MVA (Multi-Domain Vertical Alignment : 多象限垂直配向) 模式、PVA (Patterned Vertical Alignment : 垂直配向構型) 模式等。另外，也可以用於 VA 型液晶顯示裝置。VA 型液晶顯示裝置是控制液晶顯示面板的液晶分子的排列的一種方式。VA 型液晶顯示裝置是在不被施加電壓時液晶分子朝向垂直於面板的方向的方式。此外，也可以使用將像素 (

pixel) 分成幾個區域(子像素)且使分子分別倒向不同方向的被稱為多疇化或多域設計的方法。

此外，在顯示裝置中，適當地設置黑矩陣(遮光層)、偏振構件、相位差構件、抗反射構件等光學構件(光學基板)等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光、側光燈等。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，作為當進行彩色顯示時在像素中控制的顏色因素，不侷限於 RGB(R 表示紅色，G 表示綠色，B 表示藍色)這三種顏色。例如，也可以採用 RGBW(W 表示白色)或對 RGB 追加黃色(yellow)、青色(cyan)、洋紅色(magenta)等中的一種以上的顏色。另外，也可以按每個顏色因素的點使其顯示區域的大小不同。但是，所公開的發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區分，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到含有發光有機化合物的層中，以使電流流過。並且，藉由使這些載流子(電子及電洞)重新結合，發光有機化合物形成激發態，當從該激發態

回到基態時發光。由於這種機制，這種發光元件被稱為電流激發型發光元件。

無機 EL 元件根據元件的結構成分散型無機 EL 元件和薄膜無機 EL 元件。分散型無機 EL 元件包含發光材料顆粒分散在黏合劑中的發光層，其發光機制是利用施體能階和受體能階的施體-受體重新結合型發光。薄膜型無機 EL 元件包含利用電介質層夾住發光層並還利用電極夾住該發光層的結構，且其發光機制是利用金屬離子的內層電子躍遷的定域型發光。另外，這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極的至少一方具有透光性即可。電晶體及發光元件形成在基板上。發光元件可以採用下述結構中的任何一個：從與基板相反一側的面取出發光的頂部發射結構；從基板一側的面取出發光的底部發射結構；以及從基板一側及與基板相反一側的面取出發光的雙面發射結構。

圖 11 示出作為顯示元件使用發光元件的顯示裝置的例子。作為顯示元件的發光元件 450 與設置在像素部 302 中的電晶體 350 電連接。另外，發光元件 450 具有導電膜 370b、電致發光層 452 及上部電極 454 的疊層結構，但是，不侷限於所示的結構。根據從發光元件 450 取出的光的方向等，可以適當地改變發光元件 450 的結構。

分隔壁 456 使用有機絕緣材料或無機絕緣材料形成。尤其是，分隔壁 456 較佳為使用感光樹脂材料。例如，在

用該感光樹脂材料形成分隔壁 456 的情況下，藉由在平坦化絕緣膜 368 及導電膜 370b 上塗覆感光樹脂材料並對所希望的區域照射光來在導電膜 370b 的一部分上的樹脂材料形成開口部，並且將該開口部的側壁形成爲具有連續曲率的傾斜面。

電致發光層 452 既可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水、二氧化碳等侵入到發光元件 450 中，也可以在上部電極 454 及分隔壁 456 上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜等。此外，在由第一基板 300、第二基板 301 以及密封材料 312 密封的空間中設置有填充材料 458 並被密封。如此，爲了不暴露於外部氣體，較佳爲使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 458，除了氮或氫等惰性氣體以外，也可以使用紫外線固化樹脂、熱固性樹脂，可以使用 PVC（聚氯乙烯）、丙烯酸類樹脂、聚醯亞胺類樹脂、環氧類樹脂、矽酮類樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙烯-醋酸乙烯酯）。例如，作爲填充材料 458 可以使用氮。

另外，如果需要，則也可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板、 $\lambda/2$ 板）或濾色片等光學薄膜。此外

，也可以在偏光板或者圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，即利用表面的凹凸來擴散反射光而可以降低眩光的處理。

另外，在圖 10 和圖 11 中，作為第一基板 300 和第二基板 301，除了玻璃基板以外，也可以使用撓性基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics：玻璃纖維強化塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。另外，也可以使用具有由 PVF 薄膜或聚酯薄膜夾持鋁箔的結構的薄片。

如上所述，藉由應用實施方式 1 或實施方式 2 所示的電晶體或信號線，可以提供具有各種各樣的功能的顯示裝置。

本實施方式可以與其他實施方式適當地組合而實施。

實施方式 4

可以將本說明書所公開的半導體裝置應用於多種電子裝置（包括遊戲機）。作為電子裝置，例如可以舉出電視機（也稱為電視或電視接收機）、用於電腦等的顯示器、電子紙、數位相機、數位攝像機等影像拍攝裝置、數位相框、行動電話機（也稱為手機、行動電話裝置）、可攜式遊戲機、移動資訊終端（PDA）、可攜式終端（包括智慧手機、平板電腦等）、音頻再生裝置、彈子機等大型遊戲機等。參照圖 12A 至圖 13D 對包括上述實施方式所說明

的半導體裝置的電子裝置的例子進行說明。

圖 12A 示出筆記本型個人電腦，包括主體 3001、外殼 3002、顯示部 3003 以及鍵盤 3004 等。藉由將上述實施方式中的任一個所示的半導體裝置應用於顯示部 3003，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的筆記本型個人電腦。

圖 12B 示出移動資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024 等。另外，還具備作為用於操作的配件的觸控筆 3022。藉由將上述實施方式中的任一個所示的半導體裝置應用於顯示部 3023，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的移動資訊終端（PDA）。

圖 12C 示出電子書閱讀器的一個例子。例如，電子書閱讀器 2700 由兩個外殼，即外殼 2701 及外殼 2703 構成。外殼 2701 及外殼 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開合操作。藉由採用這種結構，可以進行如紙的書籍那樣的操作。

外殼 2701 安裝有顯示部 2705，而外殼 2703 安裝有顯示部 2707。顯示部 2705 及顯示部 2707 既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如可以在右邊的顯示部（圖 12C 中的顯示部 2705）中顯示文章而在左邊的顯示部（圖 12C 中的顯示部 2707）中顯示影像。藉由將上述實施方式中的任一個所示的半導體裝置應用於顯示部 2705

和顯示部 2707，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的電子書閱讀器。當作爲顯示部 2705 使用半透過型（transflective）或反射型液晶顯示裝置時，可以預料電子書閱讀器也在較明亮的情況下被使用，因此也可以設置太陽能電池而進行利用太陽能電池的發電及利用電池的充電。另外，當作爲電池使用鋰離子電池時，有可以實現小型化等的優點。

此外，在圖 12C 中示出外殼 2701 具備操作部等的例子。例如，在外殼 2701 中具備電源開關 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。另外，在與外殼的顯示部相同的面上可以設置鍵盤、指向裝置等。另外，也可以採用在外殼的背面或側面具備外部連接端子（耳機端子、USB 端子等）、儲存介質插入部等的結構。再者，電子書閱讀器 2700 也可以具有電子詞典的功能。

此外，電子書閱讀器 2700 也可以採用能夠以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書伺服器購買所希望的書籍資料等，然後下載的結構。

圖 12D 示出行動電話，該行動電話由外殼 2800 及外殼 2801 這兩個外殼構成。外殼 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、指向裝置 2806、照相機用透鏡 2807、外部連接端子 2808 等。此外，外殼 2800 具備對行動電話進行充電的太陽能電池單元 2810、外部儲存槽 2811 等。另外，在外殼 2801 內安裝有天線。藉由將

上述實施方式中的任一個所示的半導體裝置應用於顯示面板 2802，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的行動電話。

另外，顯示面板 2802 具備觸摸屏，圖 12D 使用虛線示出作為影像被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池單元 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置照相機用透鏡 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、錄音、再現等。再者，外殼 2800 和外殼 2801 滑動而可以從如圖 12D 那樣的展開狀態變成重疊狀態，所以可以實現適於攜帶的小型化。

外部連接端子 2808 可以與 AC 轉接器及各種電纜如 USB 電纜等連接，而可以進行充電及與個人電腦等的資料通信。另外，藉由將儲存介質插入外部儲存槽 2811 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖 12E 示出數位攝像機，該數位攝像機包括主體 3051、顯示部 (A) 3057、取景器 3053、操作開關 3054、顯示部 (B) 3055 以及電池 3056 等。藉由將上述實施方式中的任一個所示的半導體裝置應用於顯示部 (A) 3057

及顯示部（B）3055，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的數位攝像機。

圖 12F 示出電視機的一個例子。在電視機 9600 中，外殼 9601 安裝有顯示部 9603。利用顯示部 9603 可以顯示影像。此外，在此示出利用支架 9605 支撐外殼 9601 的結構。藉由將上述實施方式中的任一個所示的半導體裝置應用於顯示部 9603，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的電視機。

可以藉由利用外殼 9601 所具備的操作開關或另行提供的遙控器進行電視機 9600 的操作。此外，也可以採用在遙控器中設置顯示部的結構，該顯示部顯示從該遙控器輸出的資訊。

另外，電視機 9600 採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，也可以進行單向（從發送者到接收者）或雙向（發送者和接收者之間或接收者之間等）的資訊通信。

圖 13A 至圖 13D 示出平板終端的一個例子，圖 13A 至圖 13C 示出平板終端 5000，圖 13D 示出平板終端 6000。

圖 13A 至圖 13C 示出平板終端 5000，圖 13A 示出正視圖，圖 13B 示出側面圖，圖 13C 示出後視圖。另外，圖 13D 示出平板終端 6000 的正視圖。

平板終端 5000 包括：外殼 5001；顯示部 5003；電源按鈕 5005；前置相機 5007；背面相機 5009；第一外部連

接端子 5011；以及第二外部連接端子 5013 等。

另外，顯示部 5003 安裝在外殼 5001 中，該顯示部 5003 也可以用作觸摸屏。例如，藉由觸摸顯示部 5003 上的圖示 5015 等可以使用電子郵件或可以管理日程安排。另外，在外殼 5001 的正面一側安裝有前置相機 5007，利用該前置相機 5007 可以拍攝使用者一側的影像。另外，在外殼 5001 的背面一側安裝有背面相機 5009，利用該背面相機 5009 可以拍攝與使用者相反一側的影像。另外，外殼 5001 具備第一外部連接端子 5011 及第二外部連接端子 5013，例如，可以藉由第一外部連接端子 5011 將聲音輸出到耳機等，藉由第二外部連接端子 5013 進行資料的移動等。

另外，圖 13D 所示的平板終端 6000 包括：第一外殼 6001；第二外殼 6003；鉸鏈部 6005；第一顯示部 6007；第二顯示部 6009；電源按鈕 6011；第一相機 6013；第二相機 6015 等。

另外，第一顯示部 6007 安裝在第一外殼 6001 中，第二顯示部 6009 安裝在第二外殼 6003 中。例如可以將第一顯示部 6007 用作顯示用面板，將第二顯示部 6009 用作觸摸屏。藉由在看第一顯示部 6007 所顯示的文字圖示 6017 的同時利用第二顯示部 6009 所顯示的圖示 6019 或鍵盤 6021（實際上，第二顯示部 6009 所顯示的鍵盤影像），可以進行影像的選擇或文字的輸入等。當然還可以採用如下結構：將第一顯示部 6007 用作觸摸屏，將第二顯示部

6009 用作顯示用面板；將第一顯示部 6007 及第二顯示部 6009 都用作觸摸屏。

另外，第一外殼 6001 和第二外殼 6003 由鉸鏈部 6005 相連接而可以進行開閉動作。藉由採用上述結構，當攜帶平板終端 6000 時，藉由將安裝在第一外殼 6001 中的第一顯示部 6007 與安裝在第二外殼 6003 中的第二顯示部 6009 合在一起，可以保護第一顯示部 6007 和第二顯示部 6009 的表面（例如塑膠基板等），所以是較佳的。

另外，可以採用利用鉸鏈部 6005 分離第一外殼 6001 和第二外殼 6003 的結構（所謂的可轉換型）。藉由採用上述結構可以擴大使用範圍，例如，可以在縱向放置第一外殼 6001 且橫向放置第二外殼 6003 的狀態下使用上述平板終端，所以是較佳的。

另外，使用第一相機 6013 及第二相機 6015 可以進行 3D 影像的拍攝。

另外，平板終端 5000 及平板終端 6000 也可以採用能夠利用無線進行資訊的發送和接受的結構。例如，可以藉由進行無線上網，購買下載所希望的資訊。

此外，平板終端 5000 及平板終端 6000 還可以具有如下功能：顯示各種各樣的資訊（靜態影像、動態影像、文字影像等）；將日曆、日期或時刻等顯示在顯示部上；對在顯示部上顯示的資訊進行操作或編輯的觸摸輸入；藉由各種各樣的軟體（程式）控制處理等。此外，也可以安裝檢測裝置諸如根據外光的光量可以將顯示的亮度設定為最

適合的亮度的光感測器以及陀螺儀和加速度感測器等檢測傾斜度的感測器。

藉由將上述實施方式所示的半導體裝置用於平板終端 5000 的顯示部 5003 和平板終端 6000 的第一顯示部 6007 或/及第二顯示部 6009，可以提供具有穩定的電特性且起因於佈線電阻的信號延遲少的平板終端。

本實施方式可以與其他實施方式所記載的結構適當地組合而實施。

【符號說明】

102：基板

104：閘極電極

104a：第一閘極電極

104b：第二閘極電極

106：閘極絕緣膜

106a：第一閘極絕緣膜

106b：第二閘極絕緣膜

108：氧化物半導體膜

109a：第一金屬膜

109b：第二金屬膜

109c：第三金屬膜

110：源極電極

110a：第一金屬膜

110b：第二金屬膜

110c：第三金屬膜

112：汲極電極

112a：第一金屬膜

112b：第二金屬膜

112c：第三金屬膜

114a：第一絕緣膜

114b：第二絕緣膜

115：鋁膜

116：氧化鋁膜

118：平坦化絕緣膜

141：光阻掩模

142：光阻掩模

145：氧

147：氧

150：電晶體

204：閘極電極

204a：第一閘極電極

204b：第二閘極電極

206：閘極絕緣膜

206a：第一閘極絕緣膜

206b：第二閘極絕緣膜

208：氧化物半導體膜

209a：第一金屬膜

209b：第二金屬膜

209c：第三金屬膜

210：源極電極

210a：第一金屬膜

210b：第二金屬膜

210c：第三金屬膜

212：汲極電極

212a：第一金屬膜

212c：第三金屬膜

232：信號線

241：光阻掩模

242：光阻掩模

250：電晶體

260：信號線區

300：基板

301：基板

302：像素部

304：源極驅動電路部

306：閘極驅動電路部

308：FPC 端子部

310：信號線

312：密封材料

316：FPC

350：電晶體

352：電晶體

360：端子電極

360a：第一金屬膜

360b：第二金屬膜

360c：第三金屬膜

364：絕緣膜

366：保護絕緣膜

368：平坦化絕緣膜

370a：導電膜

370b：導電膜

380：各向異性導電膜

402：液晶元件

404：反電極

406：液晶層

408：液晶層

410：絕緣膜

412：絕緣膜

435：間隔物

450：發光元件

452：電致發光層

454：上部電極

456：分隔壁

458：填充材料

2700：電子書閱讀器

2701：外殼

2703：外殼

2705：顯示部

2707：顯示部

2711：軸部

2721：電源開關

2723：操作鍵

2725：揚聲器

2800：外殼

2801：外殼

2802：顯示面板

2803：揚聲器

2804：麥克風

2805：操作鍵

2806：指向裝置

2807：照相機用透鏡

2808：外部連接端子

2810：太陽能電池單元

2811：外部儲存槽

3001：主體

3002：外殼

3003：顯示部

3004：鍵盤

3021：主體

3022：觸控筆

3023：顯示部
3024：操作按鈕
3025：外部介面
3051：主體
3053：取景器
3054：操作開關
3056：電池
5000：平板終端
5001：外殼
5003：顯示部
5005：電源按鈕
5007：前置相機
5009：背面相機
5011：外部連接端子
5013：外部連接端子
5015：圖示
6000：平板終端
6001：外殼
6003：外殼
6005：鉸鏈部
6007：顯示部
6009：顯示部
6011：電源按鈕
6013：相機

6015：相機

6017：文字圖示

6019：圖示

6021：鍵盤

9600 電視機

9601：外殼

9603：顯示部

9605：支架

申請專利範圍

1. 一種半導體裝置，包括：

閘極電極；

該閘極電極上之閘極絕緣膜；

該閘極絕緣膜上之氧化物半導體膜；以及

該氧化物半導體膜上之源極電極及汲極電極，

其中，該源極電極及該汲極電極之各者包括第一金屬膜、該第一金屬膜上並與該第一金屬膜接觸之第二金屬膜、及該第二金屬膜上並與該第二金屬膜接觸之第三金屬膜，

其中，該第二金屬膜包括銅，

其中，該第一金屬膜包括抑制銅之擴散的材料，

其中，該第三金屬膜包括抑制銅之擴散的材料，

其中，該第一金屬膜之端部被延伸至該第二金屬膜之端部的外側，

其中，該第三金屬膜覆蓋並與該第二金屬膜之上表面及側表面接觸，

其中，該第一金屬膜與該第二金屬膜之該端部的外側之該第三金屬膜接觸，

其中，該氧化物半導體膜包括通道形成區，及

其中，該通道形成區側上之該第一金屬膜的該端部與該氧化物半導體膜之上表面接觸。

2. 一種半導體裝置，包括：

閘極電極；

該閘極電極上之閘極絕緣膜；

該閘極絕緣膜上之氧化物半導體膜；以及

該氧化物半導體膜上之源極電極及汲極電極，

其中，該源極電極及該汲極電極之各者包括第一金屬膜、該第一金屬膜上並與該第一金屬膜接觸之第二金屬膜、及該第二金屬膜上並與該第二金屬膜接觸之第三金屬膜，

其中，該第二金屬膜包括銅，

其中，該第一金屬膜包括鎢、鉭和鉬之至少一者，

其中，該第三金屬膜包括鎢、鉭和鉬之至少一者，

其中，該第一金屬膜之端部被延伸至該第二金屬膜之端部的外側，

其中，該第三金屬膜覆蓋並與該第二金屬膜之上表面及側表面接觸，

其中，該第一金屬膜與該第二金屬膜之該端部的外側之該第三金屬膜接觸，

其中，該氧化物半導體膜包括通道形成區，及

其中，該通道形成區側上之該第一金屬膜的該端部與該氧化物半導體膜之上表面接觸。

3. 根據申請專利範圍第 1 或 2 項之半導體裝置，

其中該氧化物半導體膜包括結晶，其 c 軸係垂直於該氧化物半導體膜之表面。

4. 一種半導體裝置，包括：

閘極電極；

該閘極電極上之閘極絕緣膜；

該閘極絕緣膜上之氧化物半導體膜，該氧化物半導體膜包括通道形成區；以及

該氧化物半導體膜上之源極電極及汲極電極，

其中，該氧化物半導體膜包括第一氧化物半導體膜及該第一氧化物半導體膜上之第二氧化物半導體膜，

其中，該第一氧化物半導體膜及該第二氧化物半導體膜各包括 In、Ga 及 Zn，

其中，該第一氧化物半導體膜中之 In:Ga:Zn 的原子數比不同於該第二氧化物半導體膜中之 In:Ga:Zn 的原子數比，

其中，該源極電極及該汲極電極之各者包括第一金屬膜、該第一金屬膜上並與該第一金屬膜接觸之第二金屬膜、及該第二金屬膜上並與該第二金屬膜接觸之第三金屬膜，

其中，該第二金屬膜包括銅，

其中，該第一金屬膜包括抑制銅之擴散的材料，

其中，該第三金屬膜包括抑制銅之擴散的材料，

其中，該第一金屬膜之端部被延伸至該第二金屬膜之端部的外側，

其中，該第三金屬膜覆蓋並與該第二金屬膜之上表面及側表面接觸，

其中，該第一金屬膜與在該第二金屬膜之該端部的外側之該第三金屬膜接觸，及

其中，該通道形成區側上之該第一金屬膜的該端部與該第二氧化物半導體膜之上表面接觸。

5. 一種半導體裝置，包括：

閘極電極；

該閘極電極上之閘極絕緣膜；

該閘極絕緣膜上之氧化物半導體膜，該氧化物半導體膜包括通道形成區；以及

該氧化物半導體膜上之源極電極及汲極電極，

其中，該氧化物半導體膜包括第一氧化物半導體膜及該第一氧化物半導體膜上之第二氧化物半導體膜，

其中，該第一氧化物半導體膜及該第二氧化物半導體膜各包括 In、Ga 及 Zn，

其中，該第一氧化物半導體膜中之 In:Ga:Zn 的原子數比不同於該第二氧化物半導體膜中之 In:Ga:Zn 的原子數比，

其中，該源極電極及該汲極電極之各者包括第一金屬膜、該第一金屬膜上並與該第一金屬膜接觸之第二金屬膜、及該第二金屬膜上並與該第二金屬膜接觸之第三金屬膜，

其中，該第二金屬膜包括銅，

其中，該第一金屬膜包括鎢、鉭和鉬之至少一者，

其中，該第三金屬膜包括鎢、鉭和鉬之至少一者，

其中，該第一金屬膜之端部被延伸至該第二金屬膜之端部的外側，

其中，該第三金屬膜覆蓋並與該第二金屬膜之上表面及側表面接觸，

其中，該第一金屬膜與該第二金屬膜之該端部的外側之該第三金屬膜接觸，及

其中，該通道形成區側上之該第一金屬膜的該端部與該第二氧化物半導體膜之上表面接觸。

6. 根據申請專利範圍第 4 或 5 項之半導體裝置，

其中該氧化物半導體膜包括結晶，其 c 軸係垂直於該氧化物半導體膜之表面。

7. 根據申請專利範圍第 4 或 5 項之半導體裝置，

其中該第二氧化物半導體膜中之 In:Ga:Zn 的原子數比為 1:1:1。

8. 根據申請專利範圍第 4 或 5 項之半導體裝置，

其中在該第一氧化物半導體膜中，In 含量大於 Ga 含量。

9. 根據申請專利範圍第 1、2、4 及 5 項的任一項之半導體裝置，

其中在通道長度方向上該第三金屬膜與該第一金屬膜接觸之區的長度大於重疊該第二金屬膜之區中的該第三金屬膜之厚度。

10. 根據申請專利範圍第 1、2、4 及 5 項的任一項之半導體裝置，進一步包括，在該源極電極及該汲極電極上：

第一絕緣膜；

該第一絕緣膜上之第二絕緣膜；

該第二絕緣膜上之氧化鋁膜；及

該氧化鋁膜上之平坦化絕緣膜。

11. 一種包括根據申請專利範圍第 1、2、4 及 5 項的任一項之半導體裝置之顯示裝置。

12. 一種包括根據申請專利範圍第 1、2、4 及 5 項的任一項之半導體裝置之電子裝置。

圖式

圖 1A

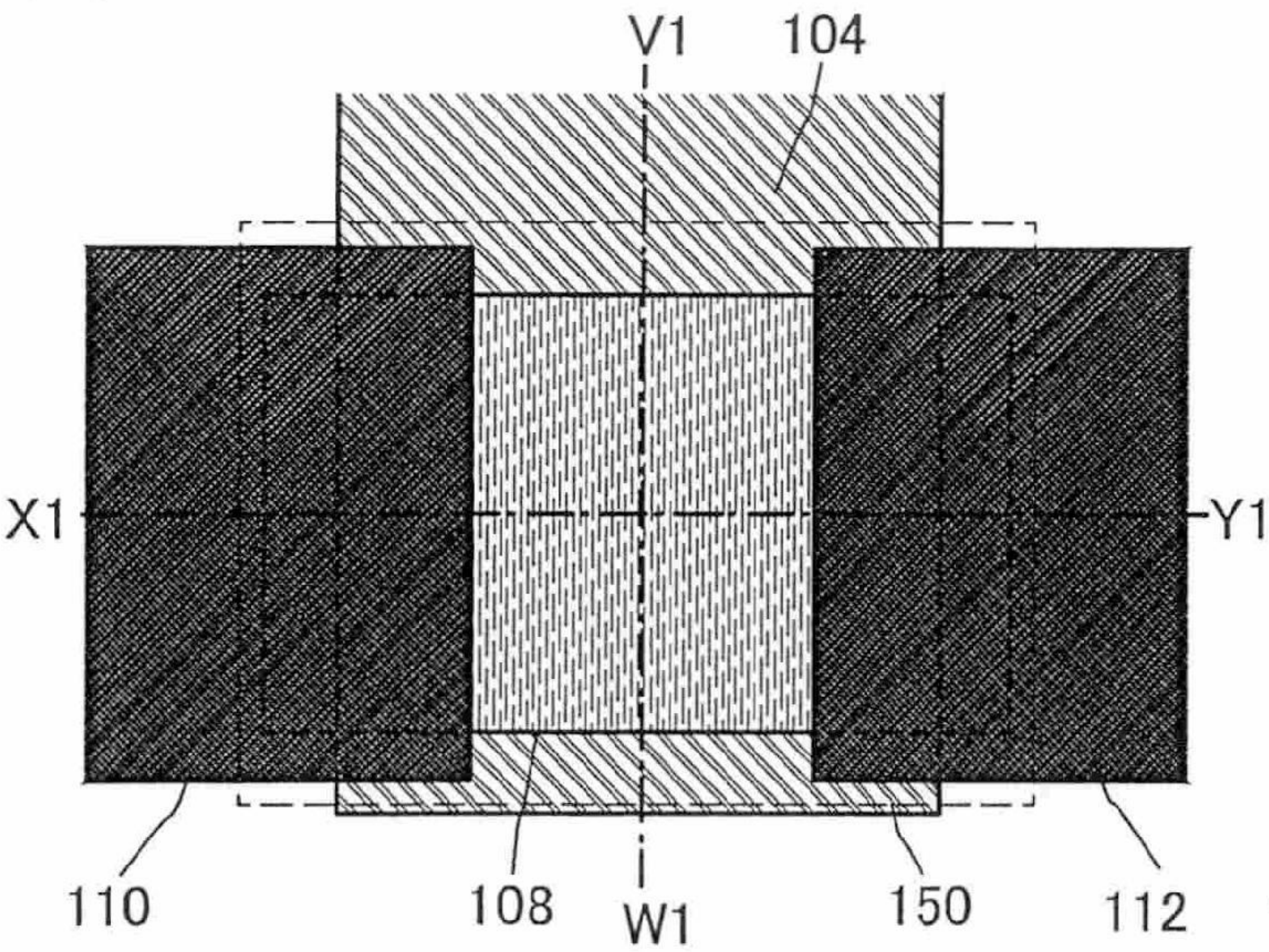


圖 1C

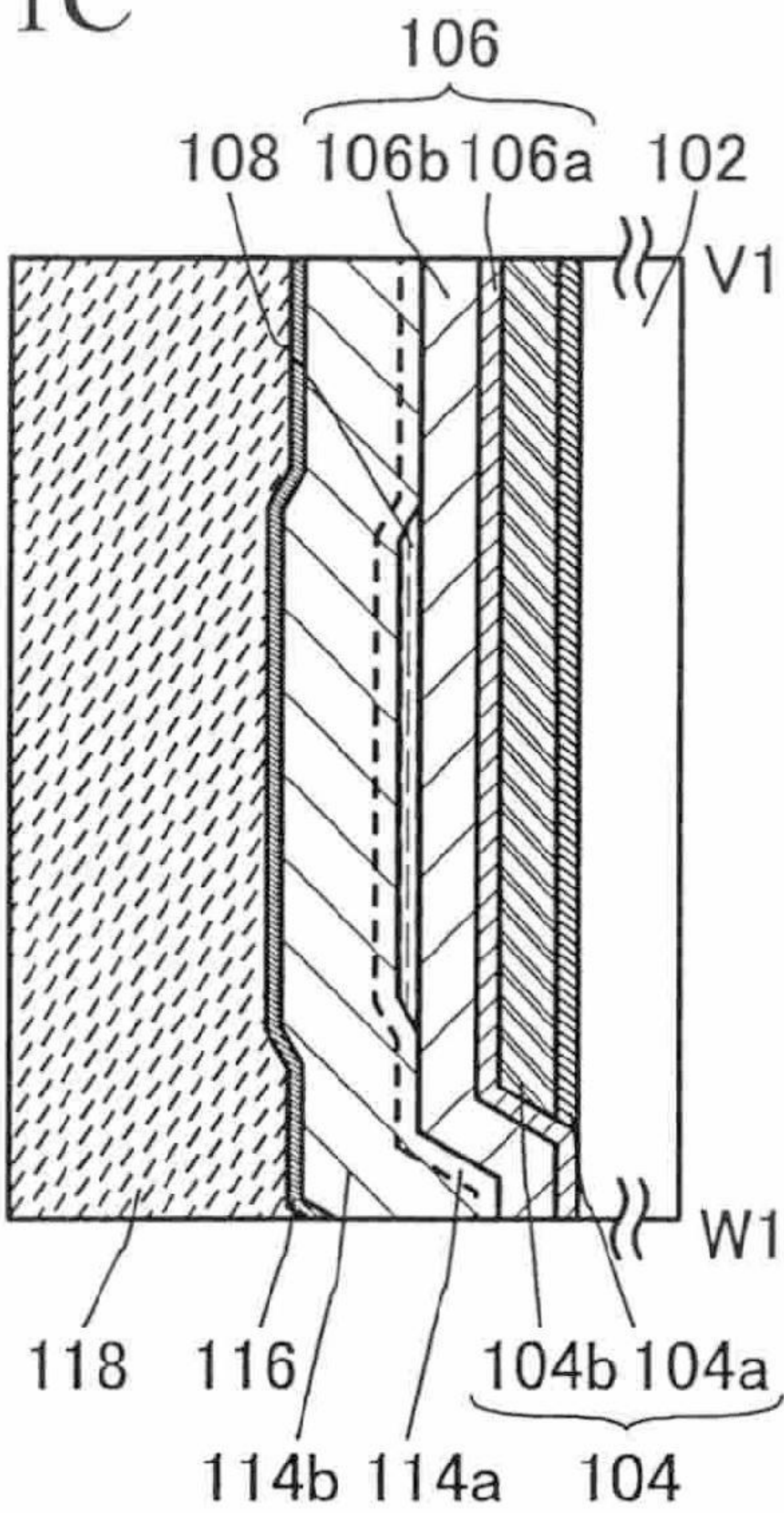


圖 1B

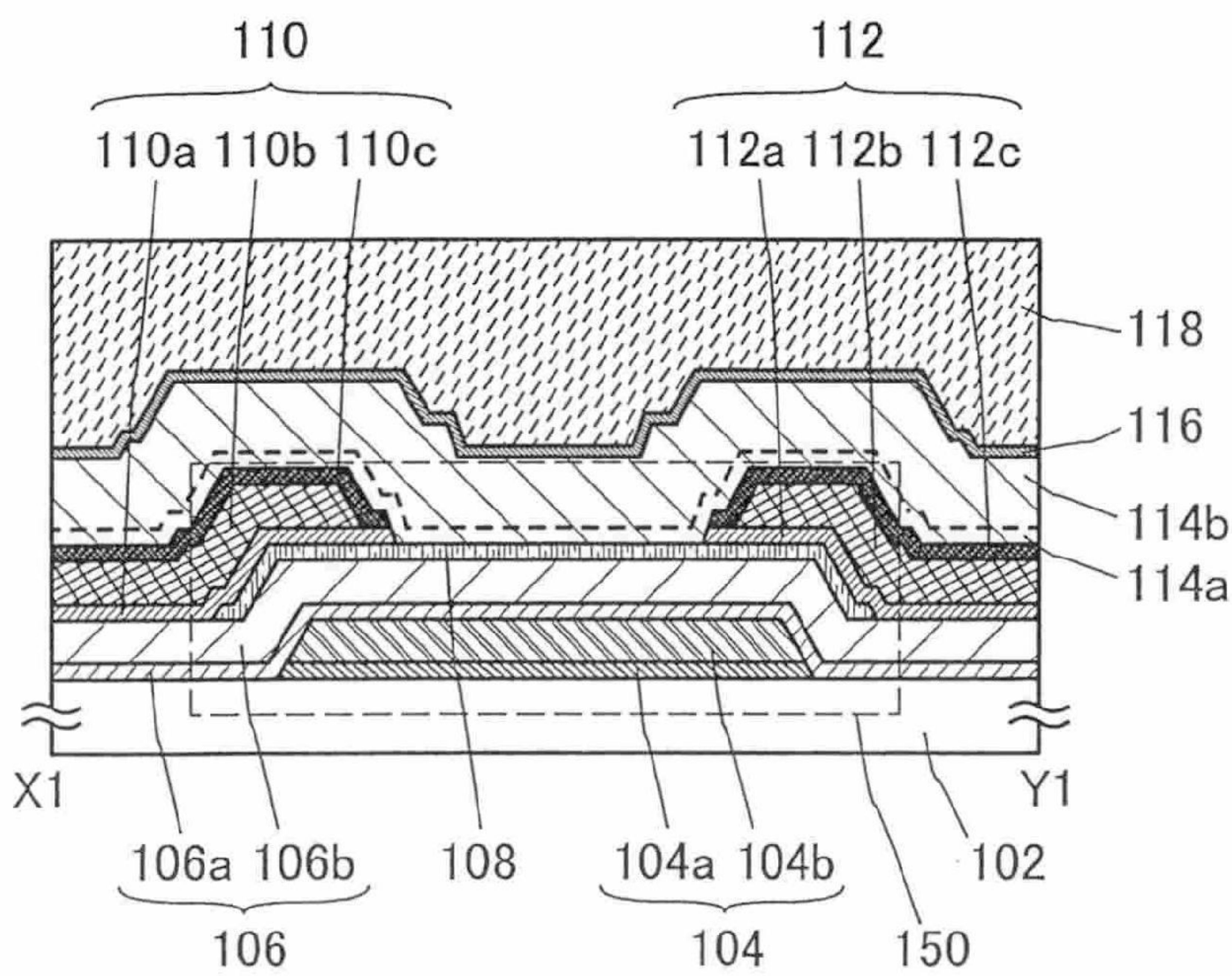


圖 2A

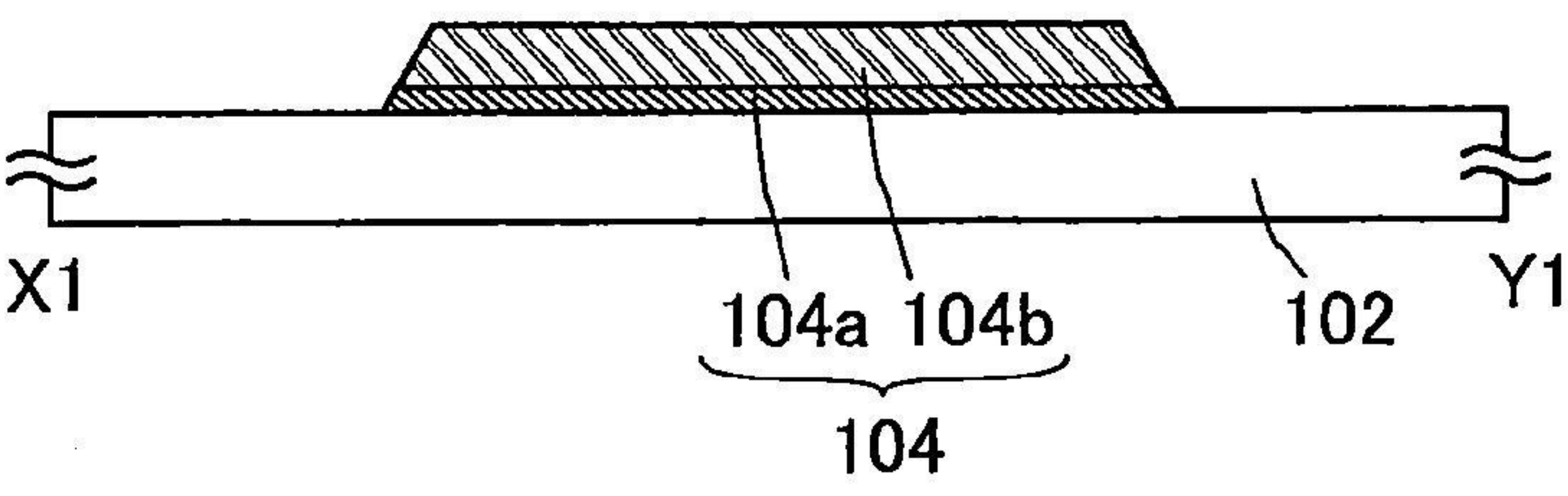


圖 2B

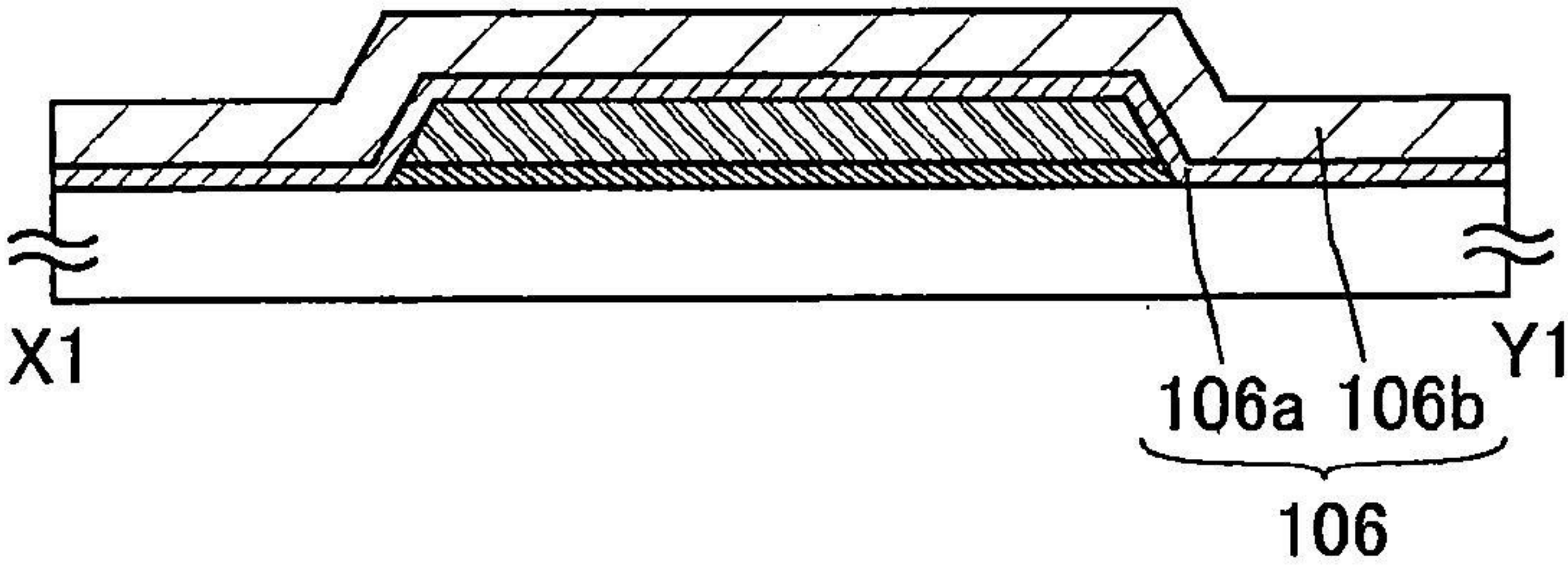


圖 2C

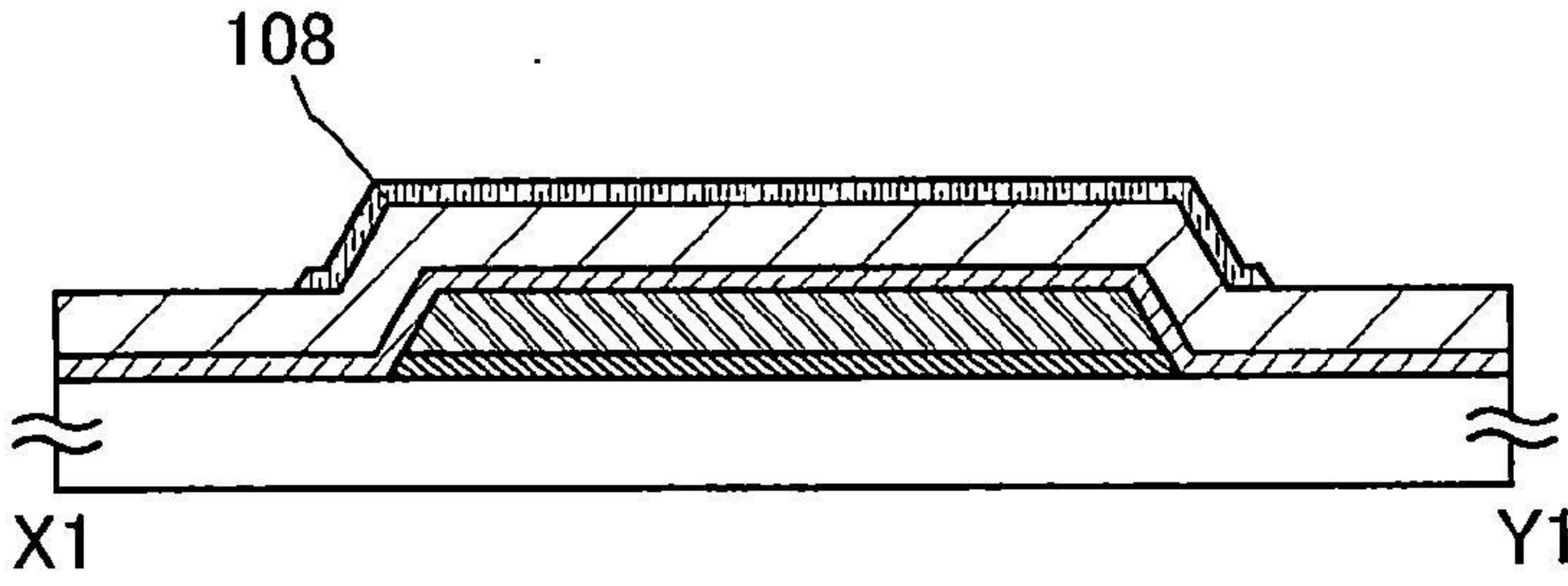


圖 2D

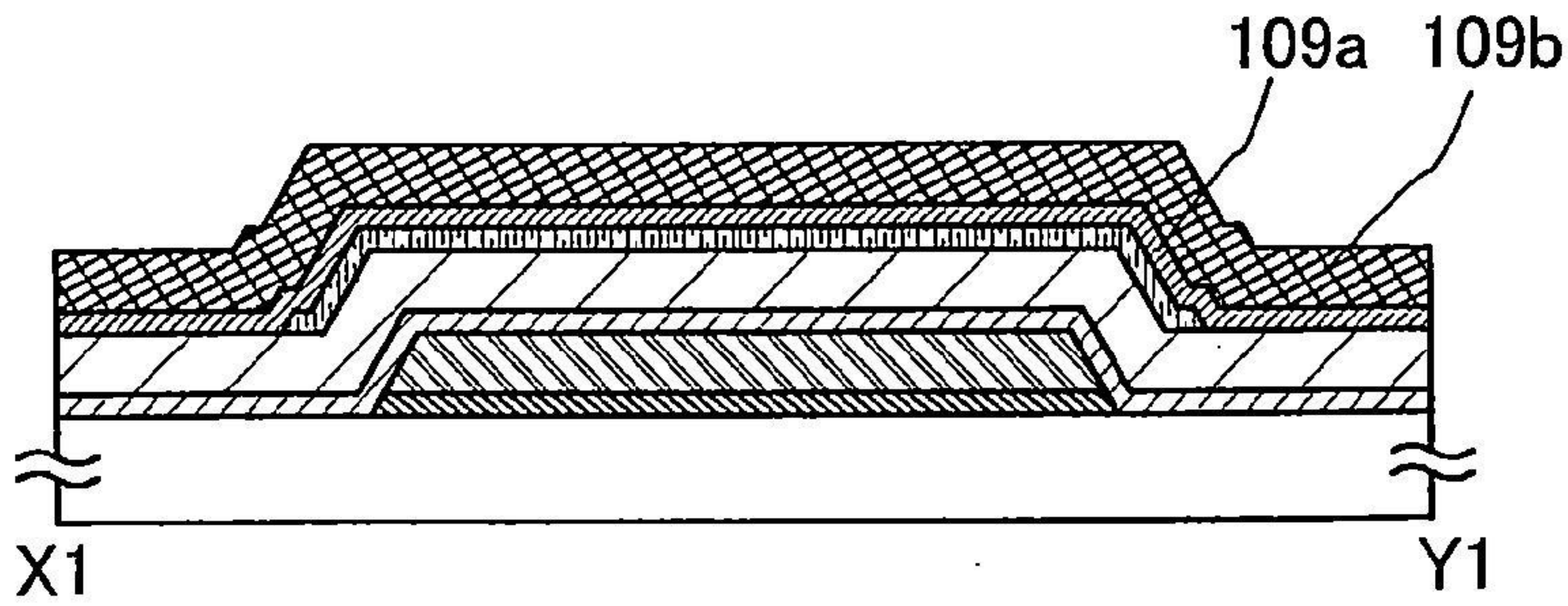


圖 2E

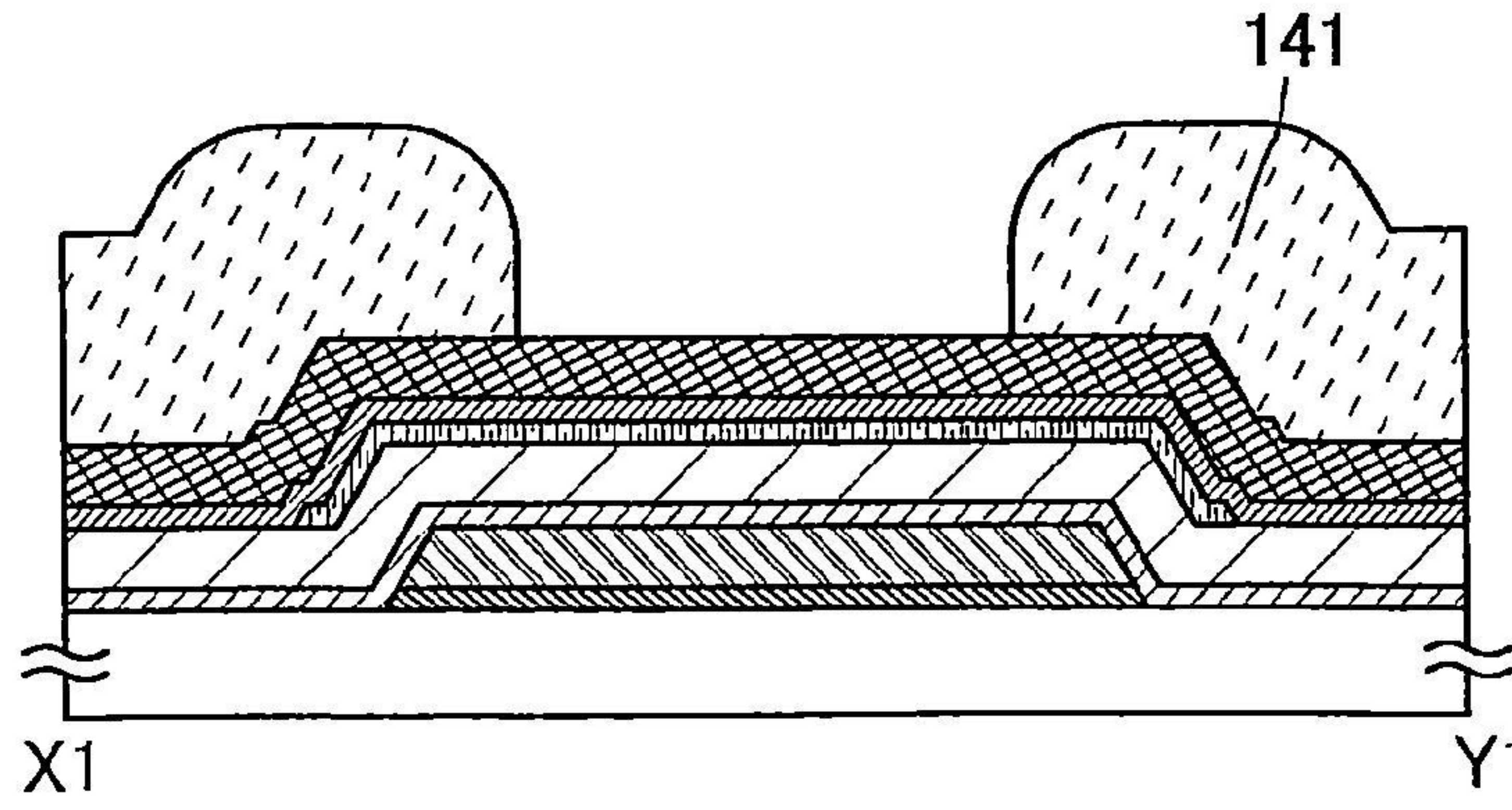


圖 3A

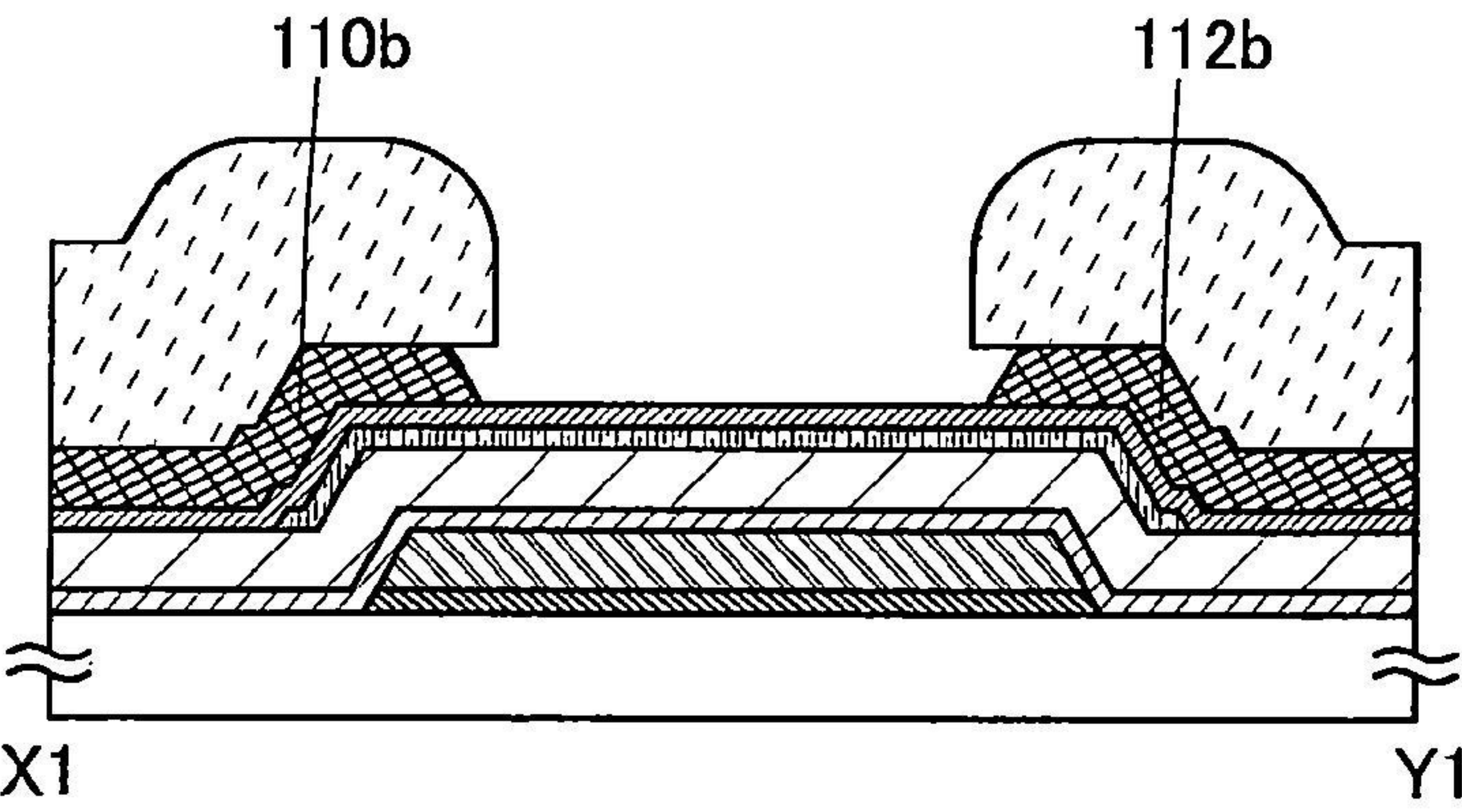


圖 3B

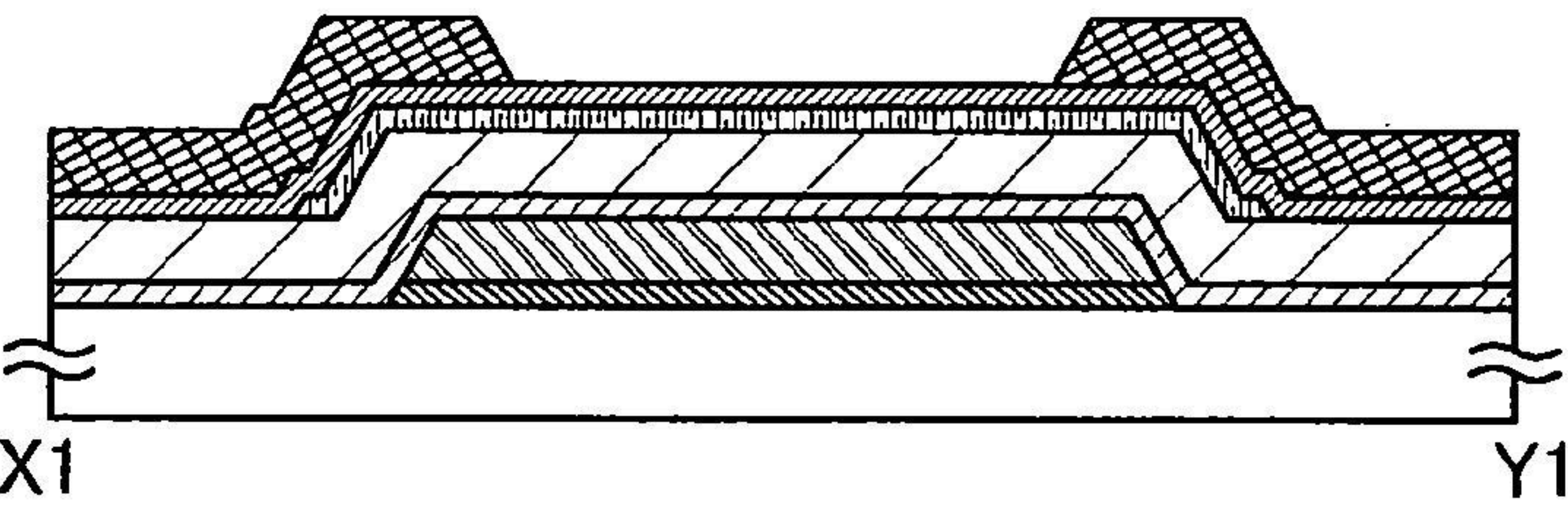


圖 3C

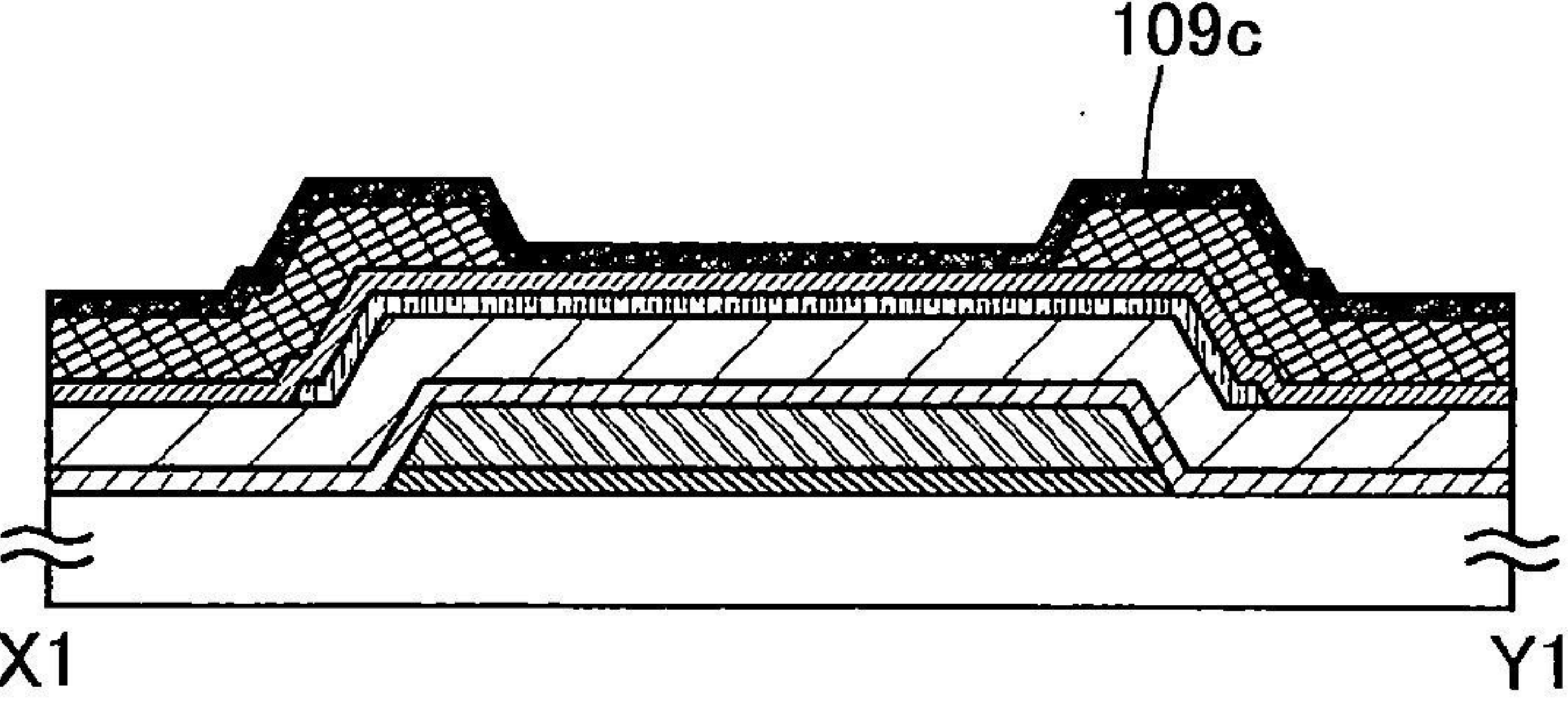


圖 3D

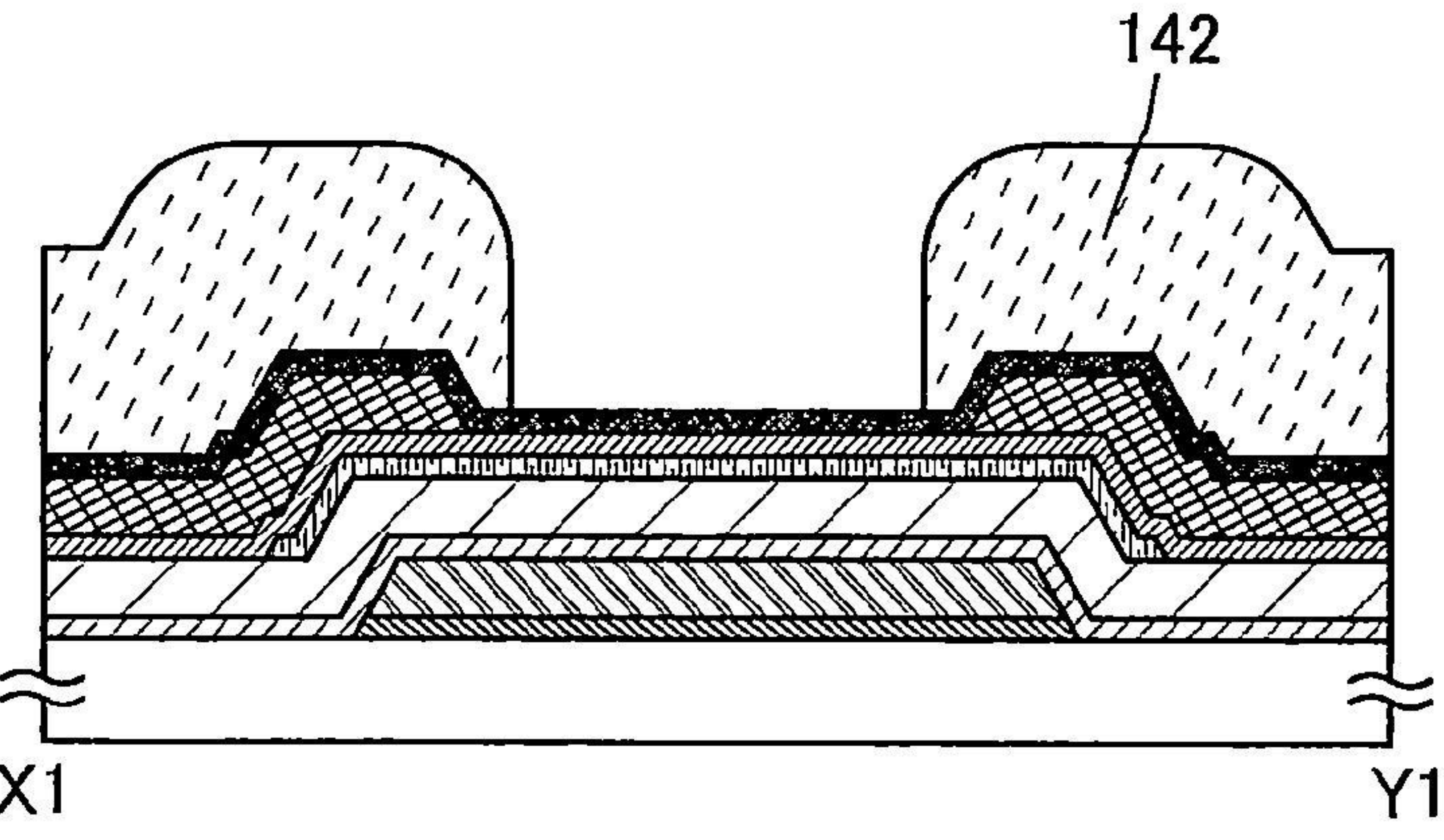


圖 4A

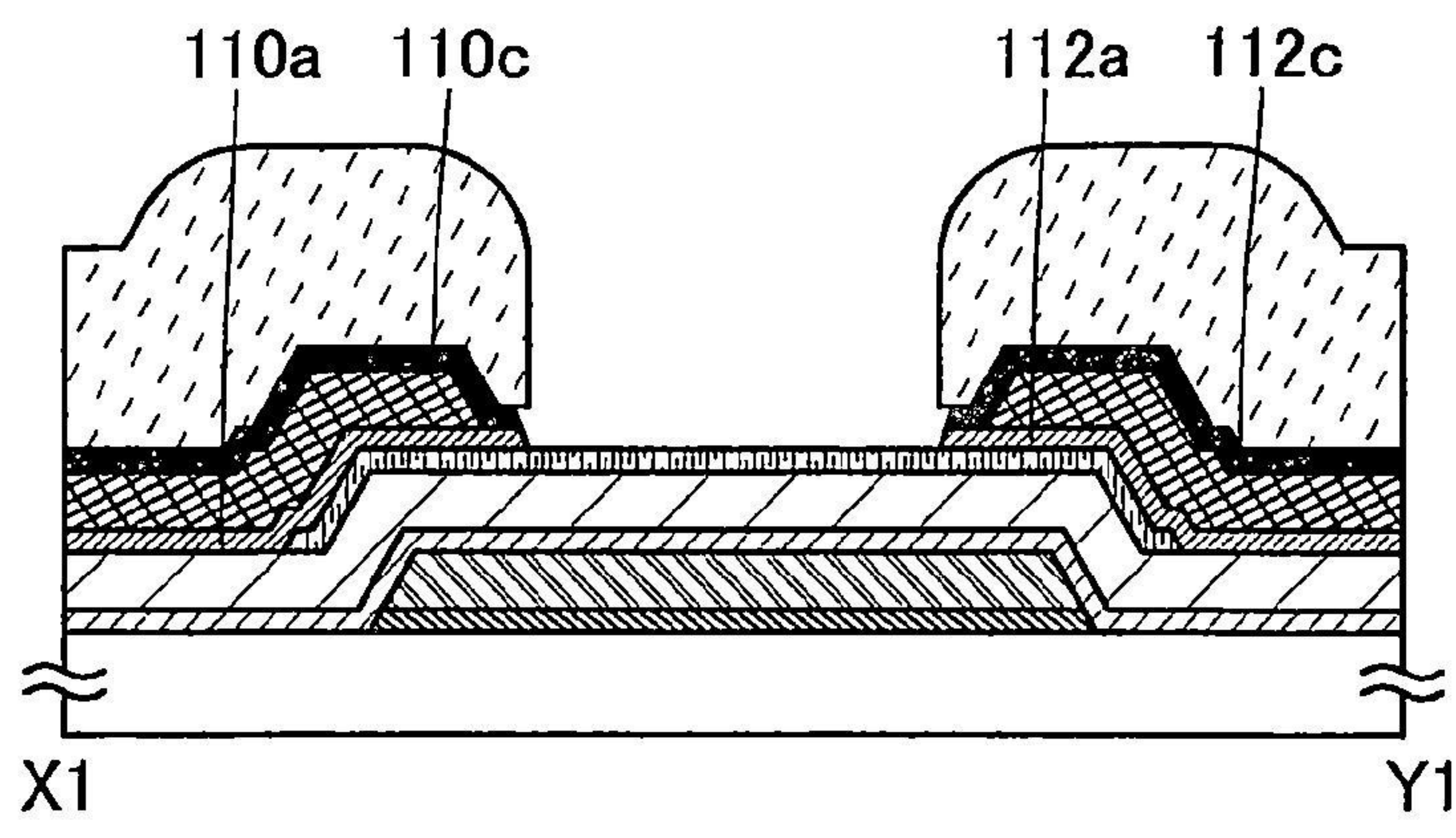


圖 4B

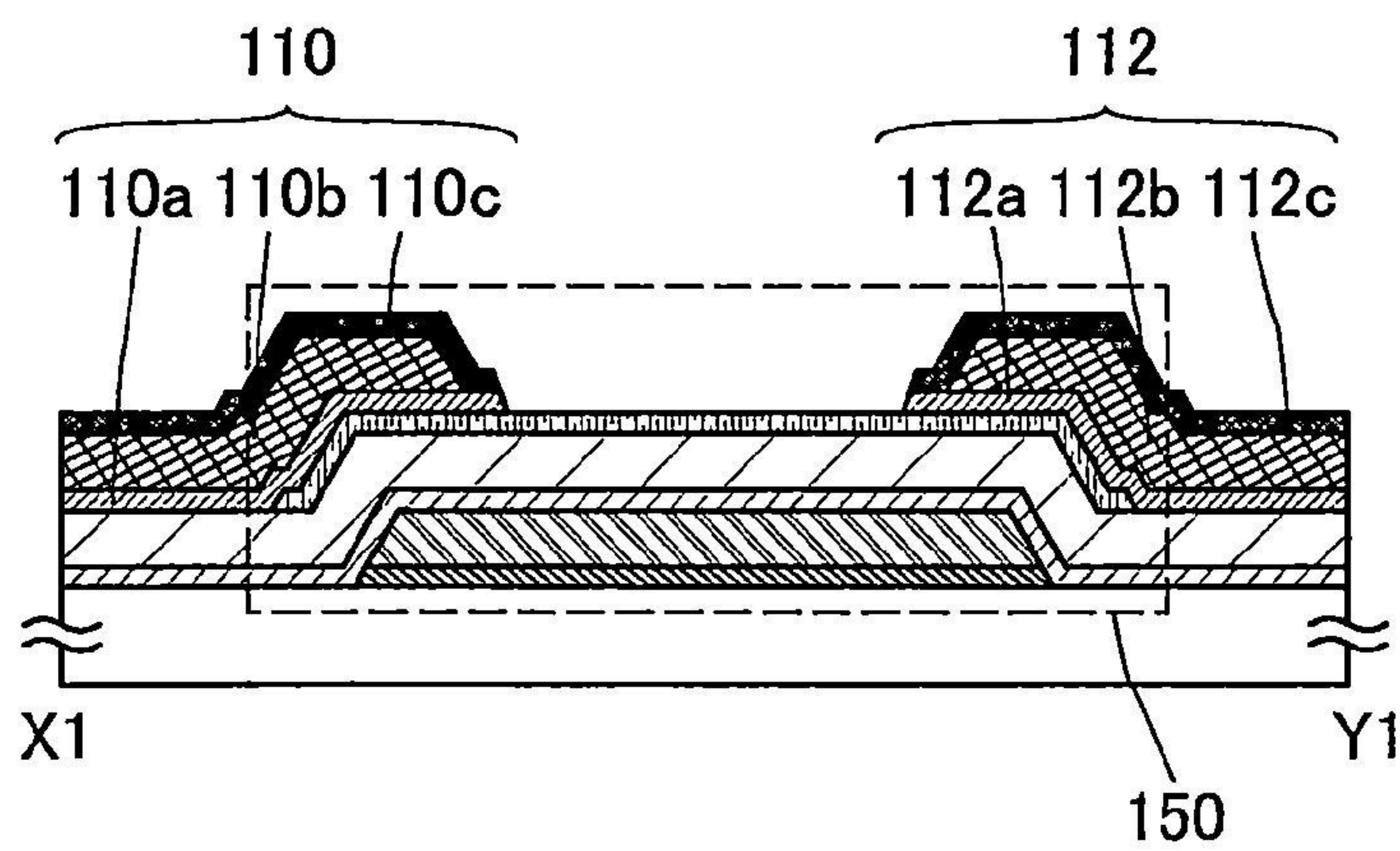


圖 4C

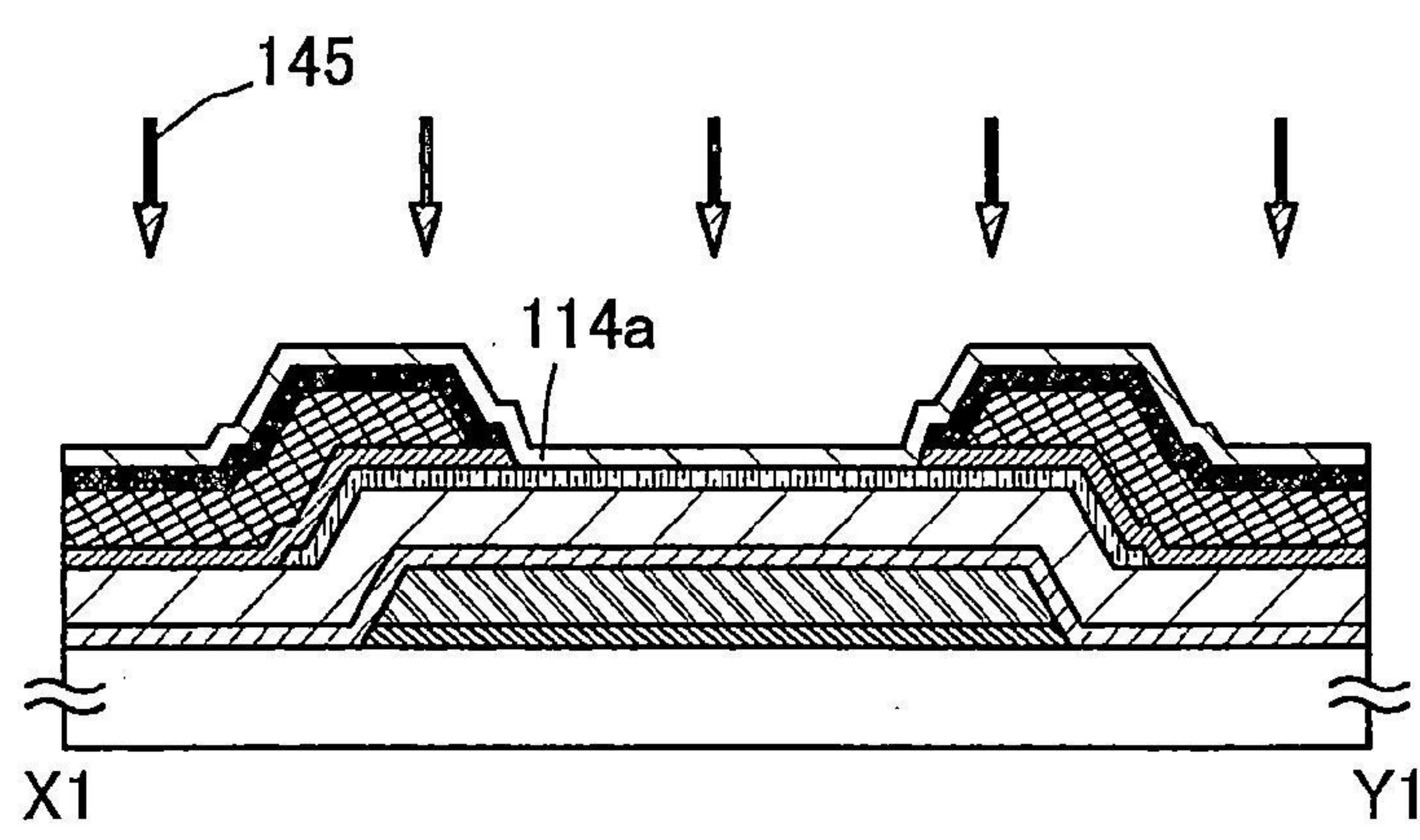


圖 4D

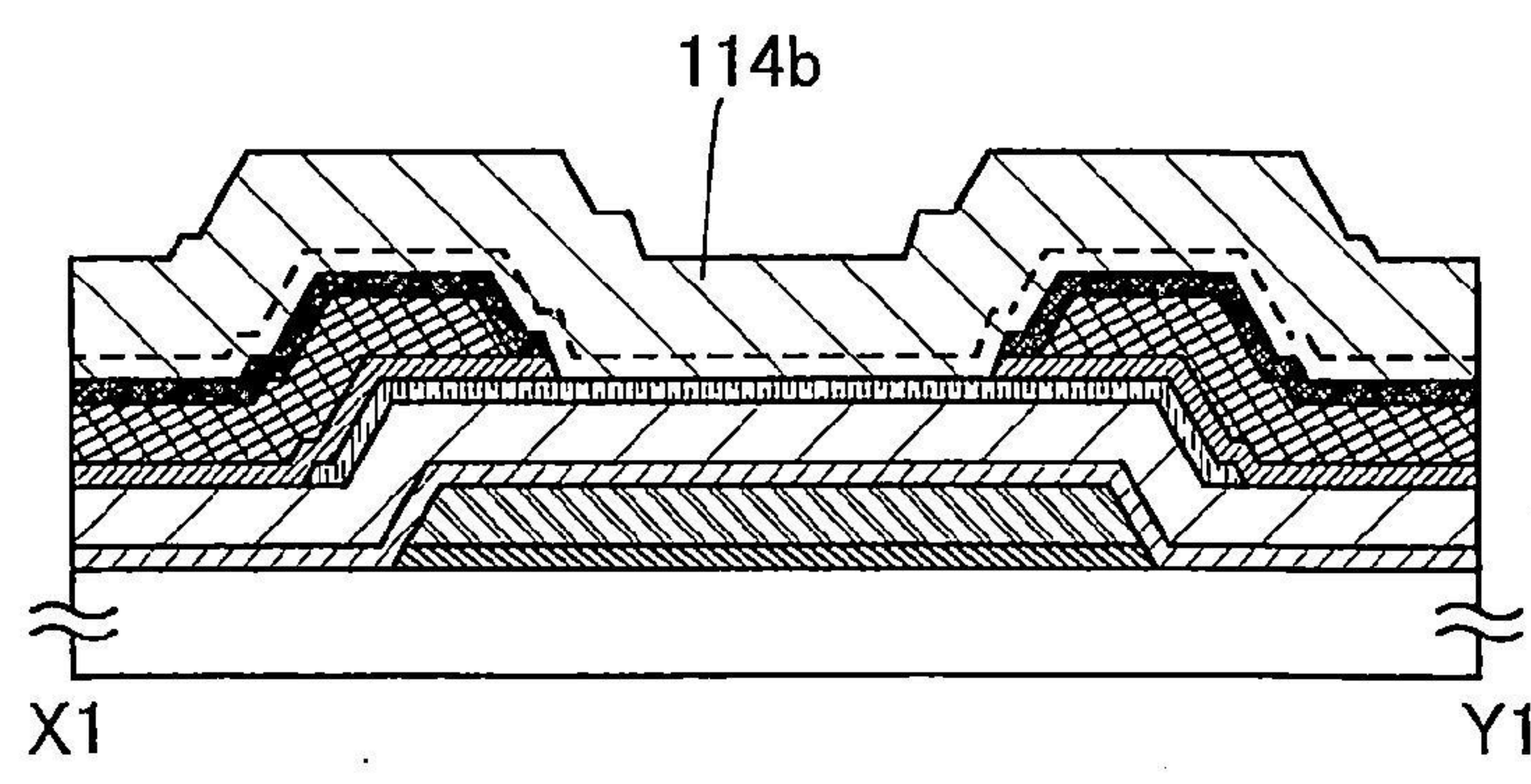


圖 5A

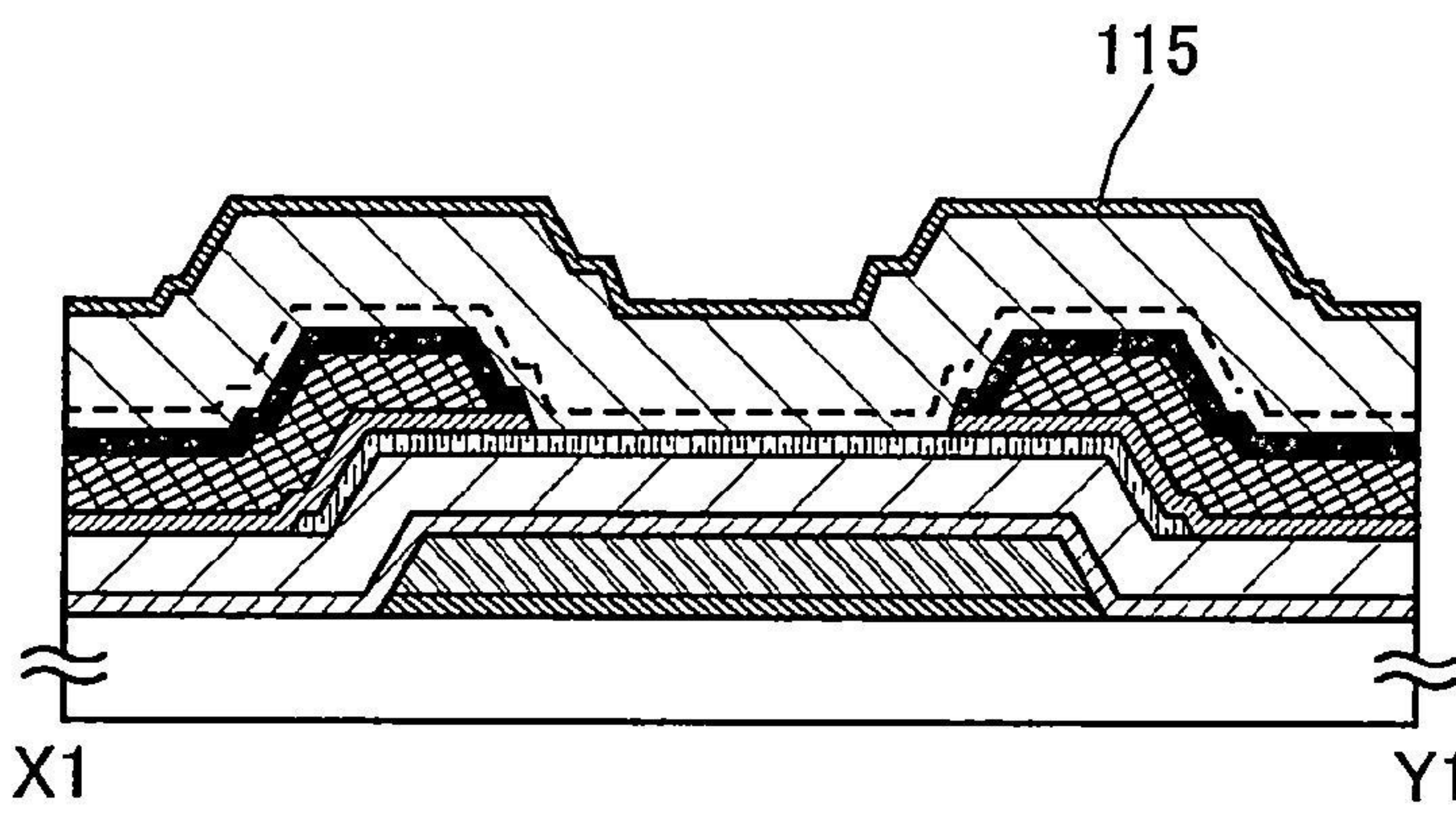


圖 5B

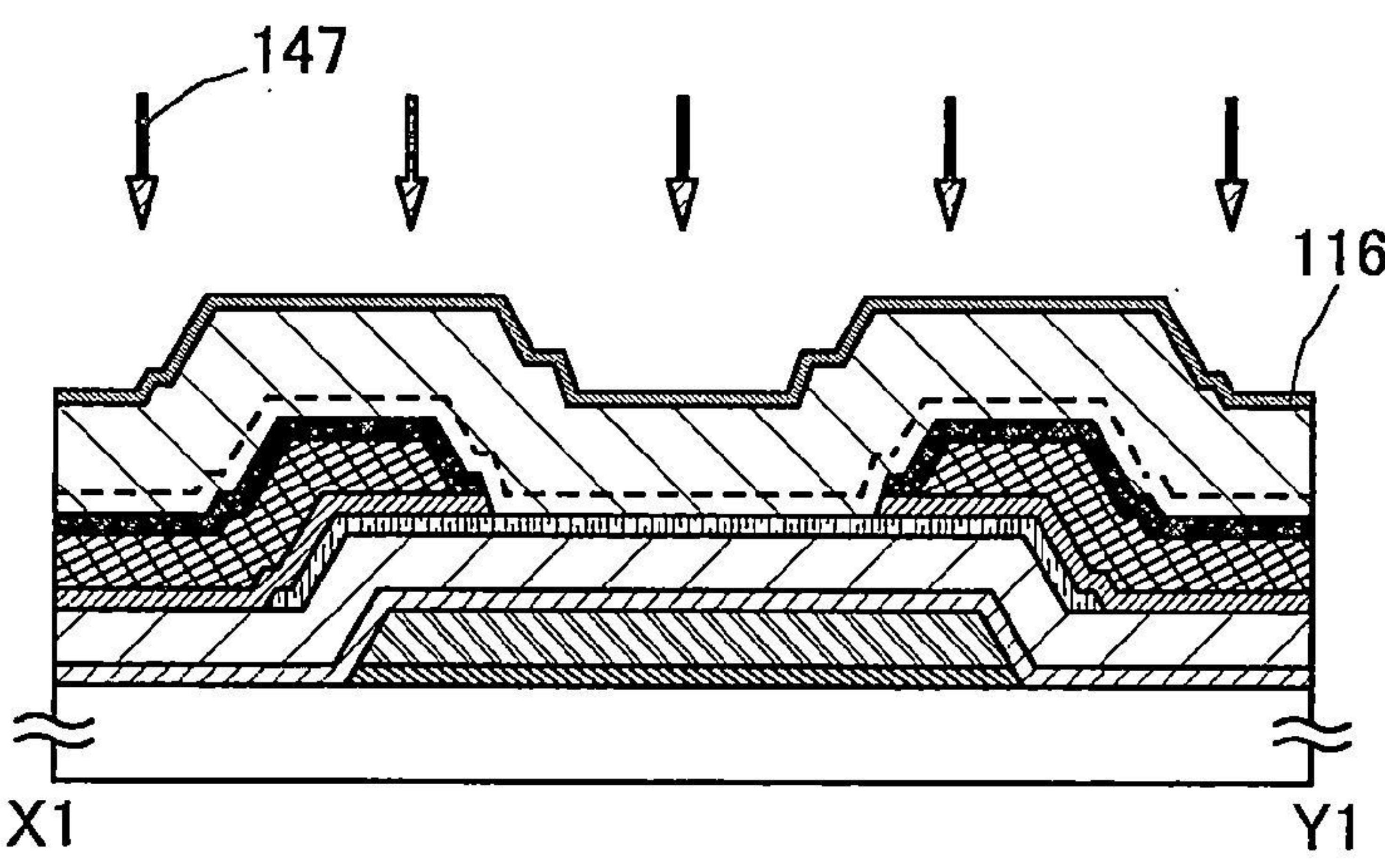


圖 5C

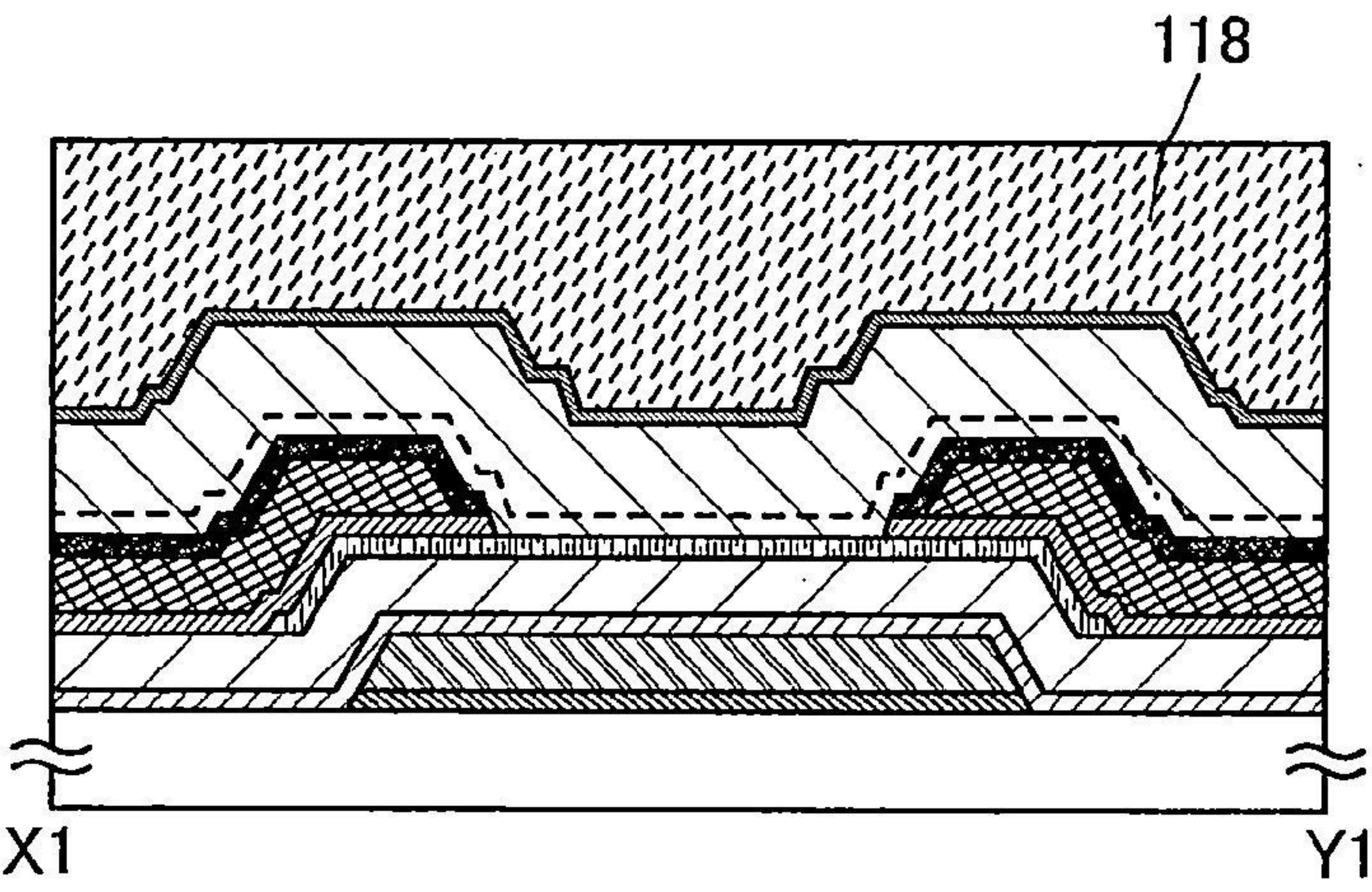


圖 6A

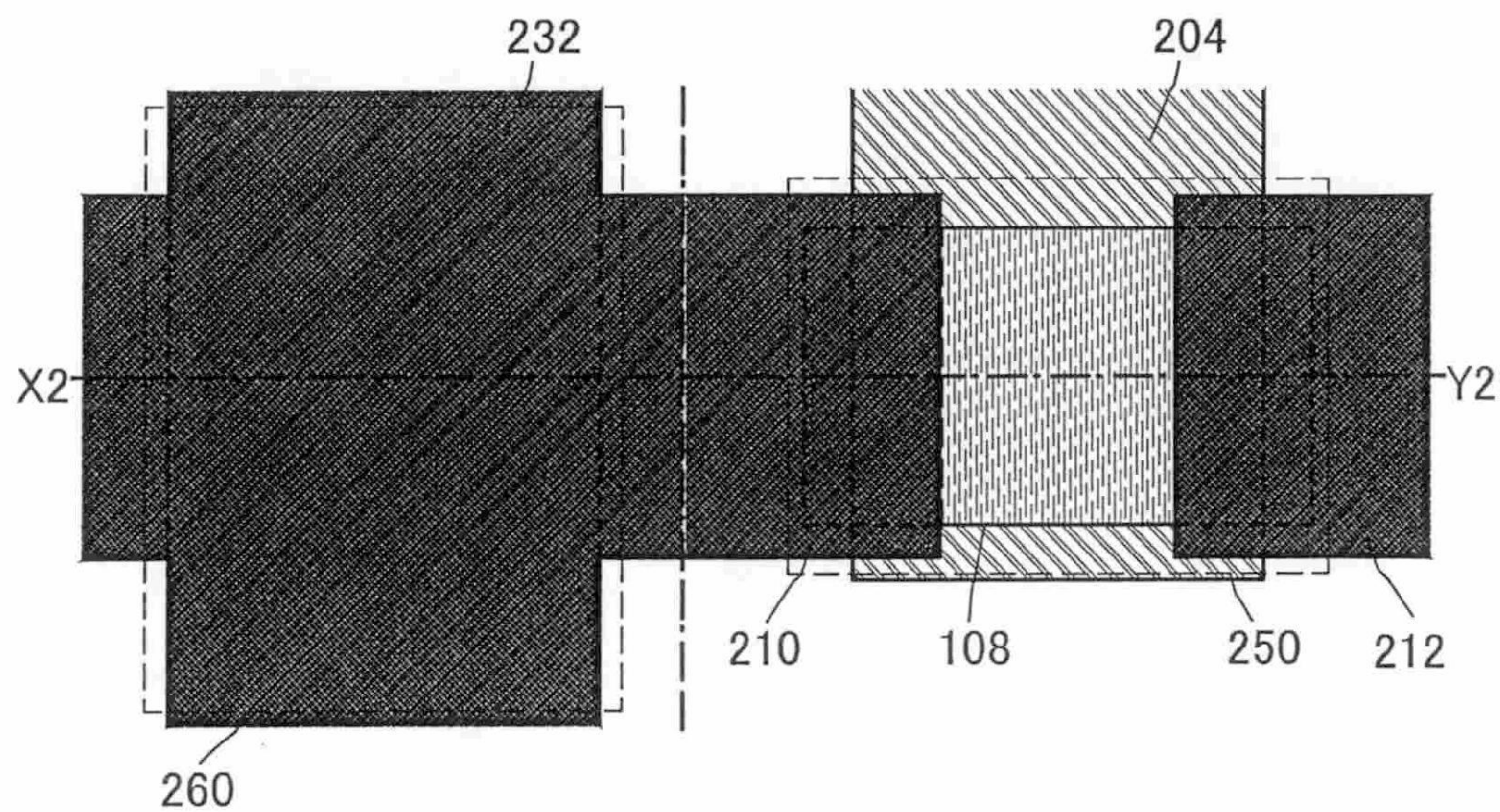


圖 6B

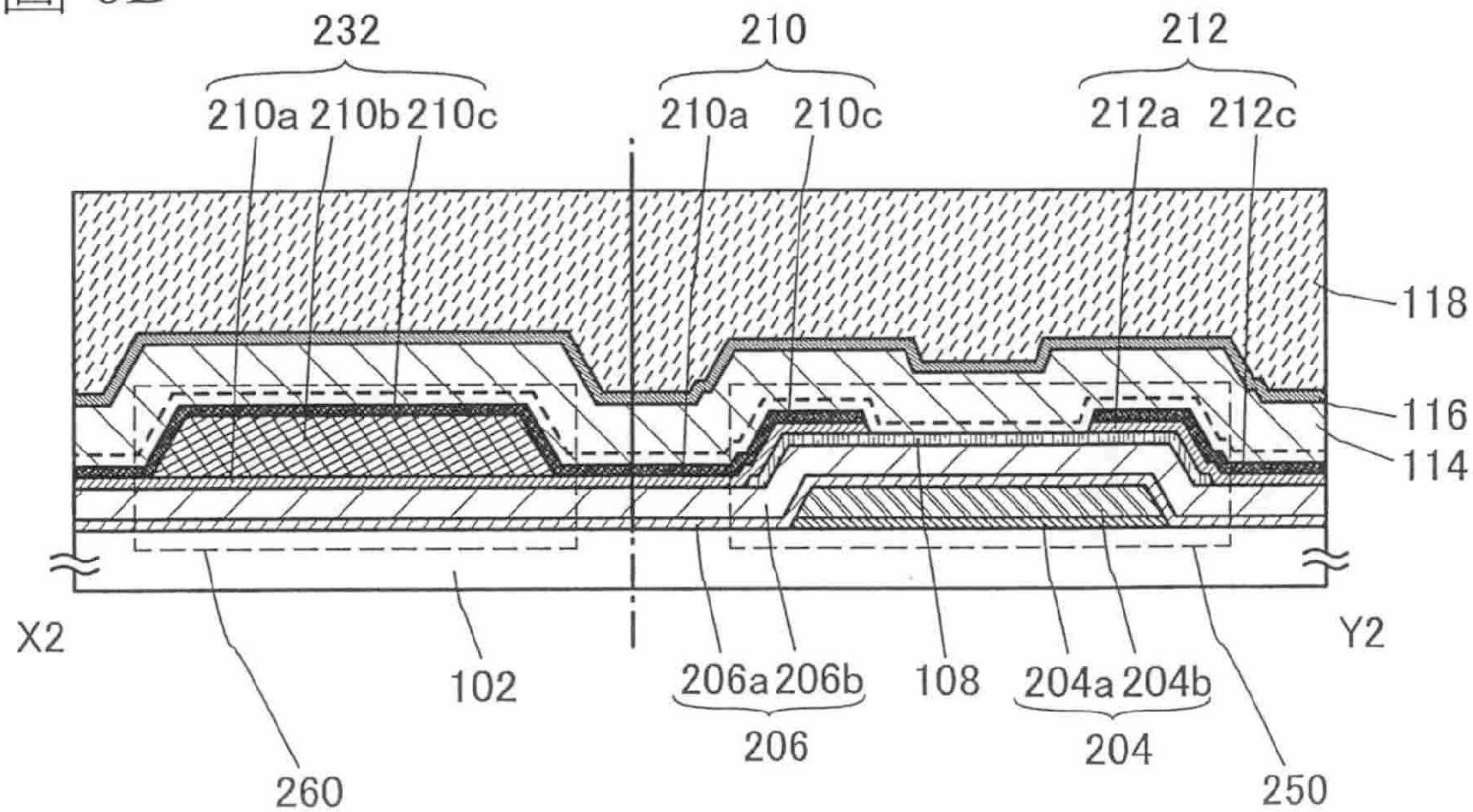


圖 7A

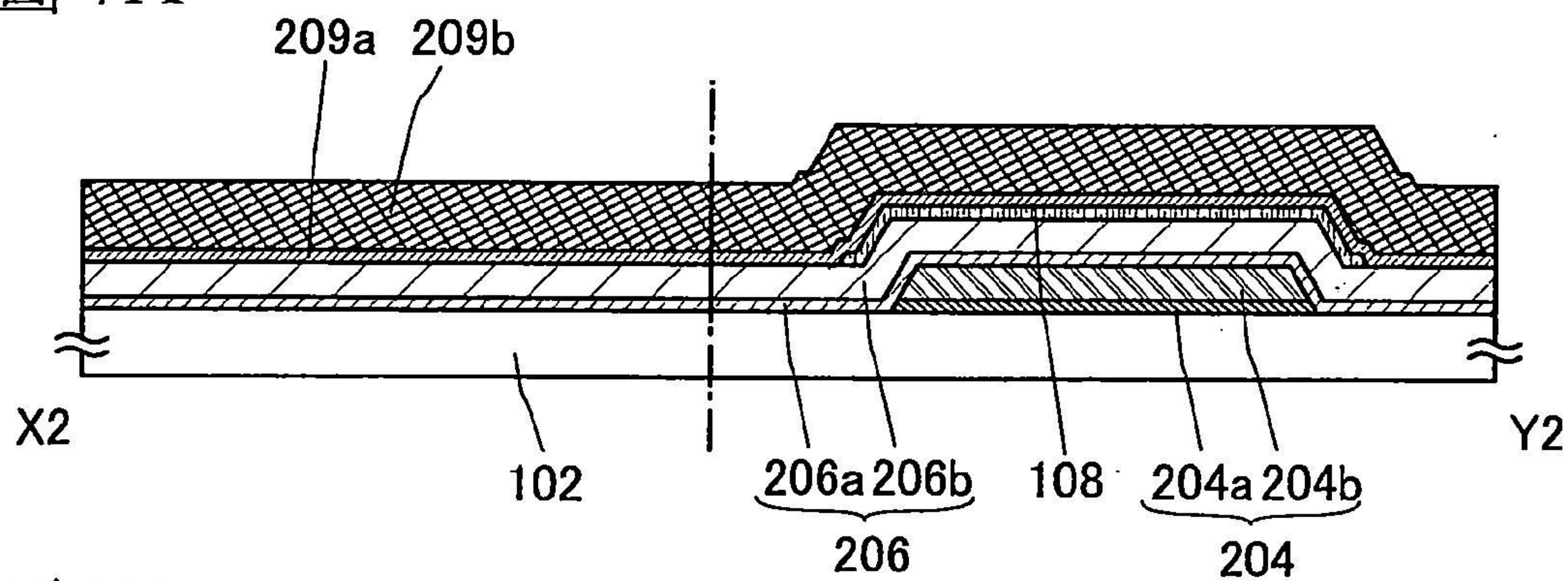


圖 7B

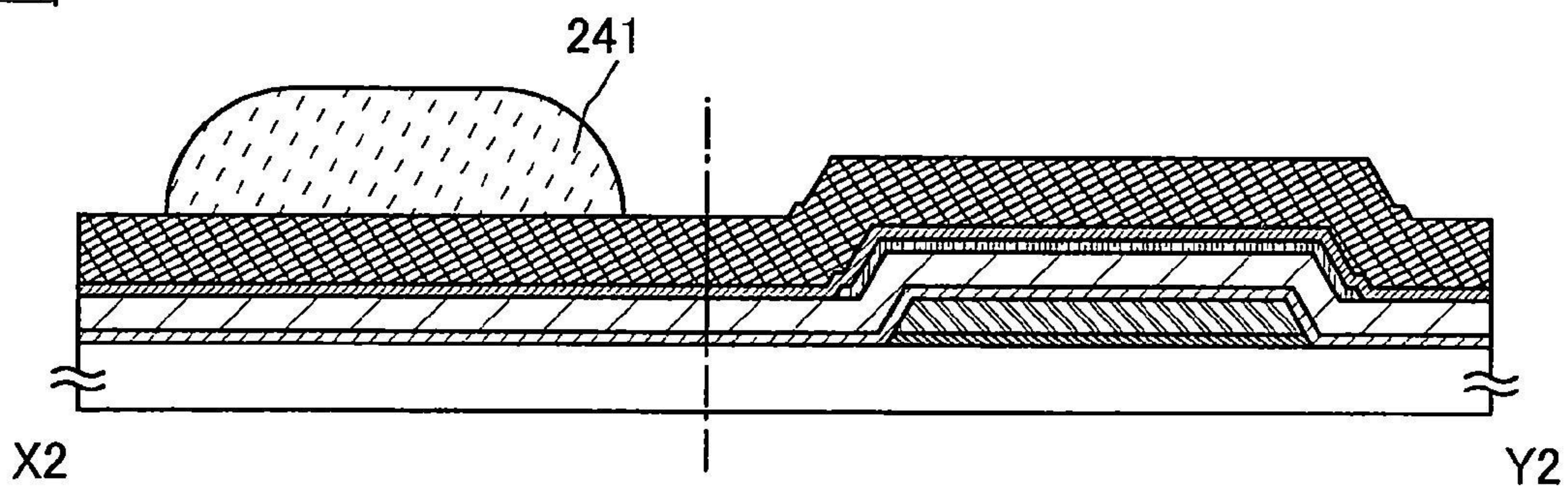


圖 7C

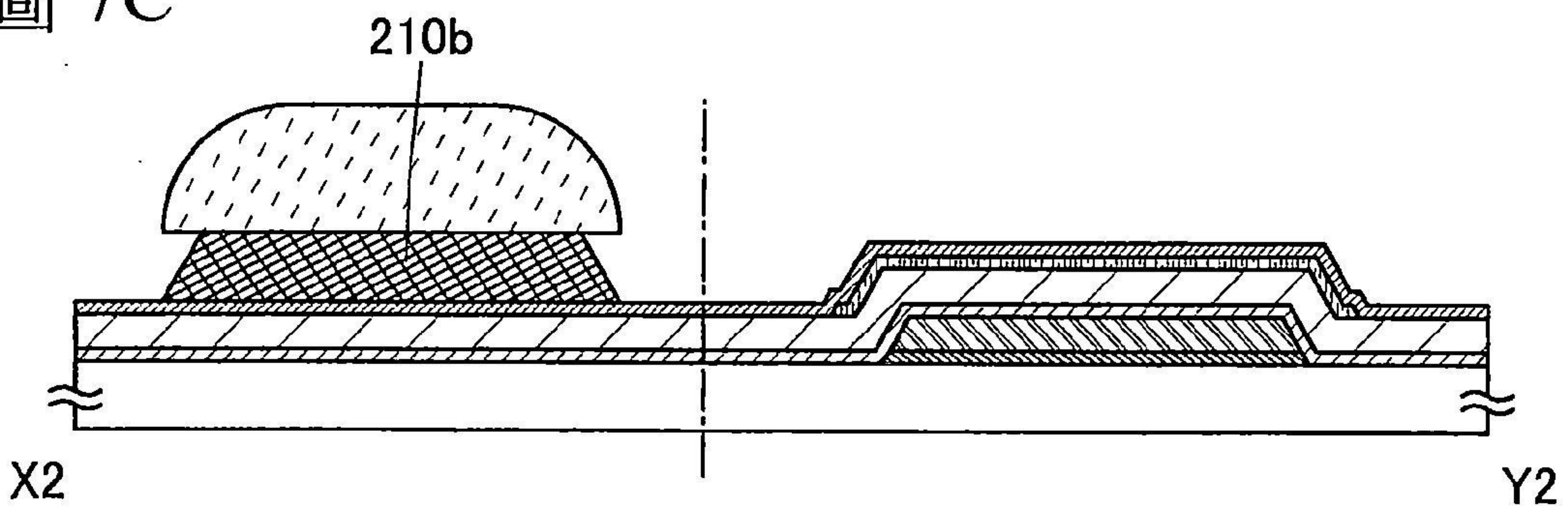


圖 7D

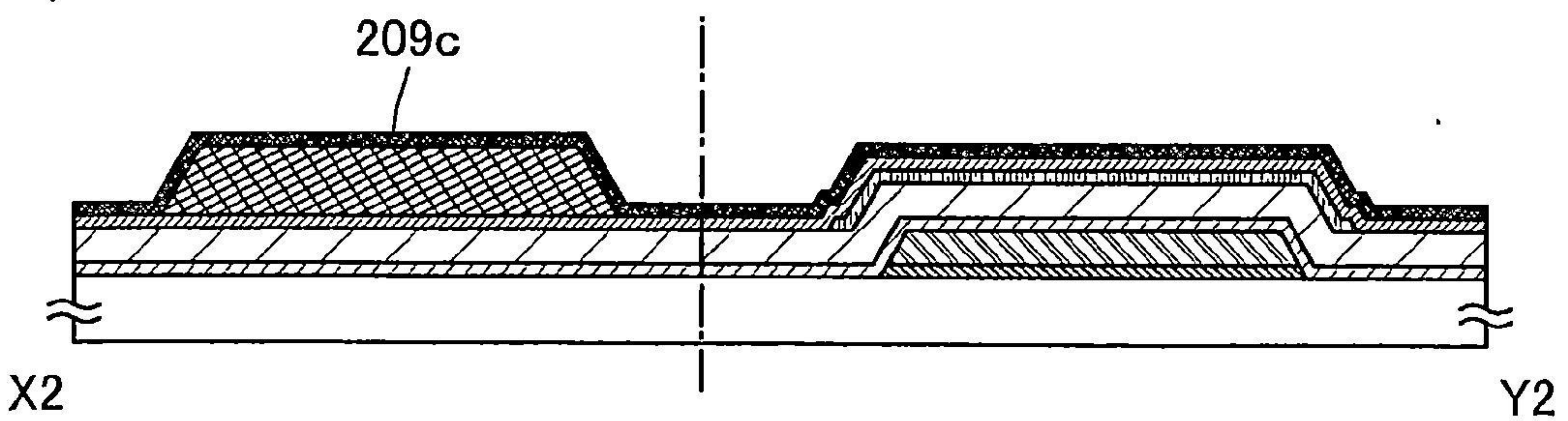


圖 8A

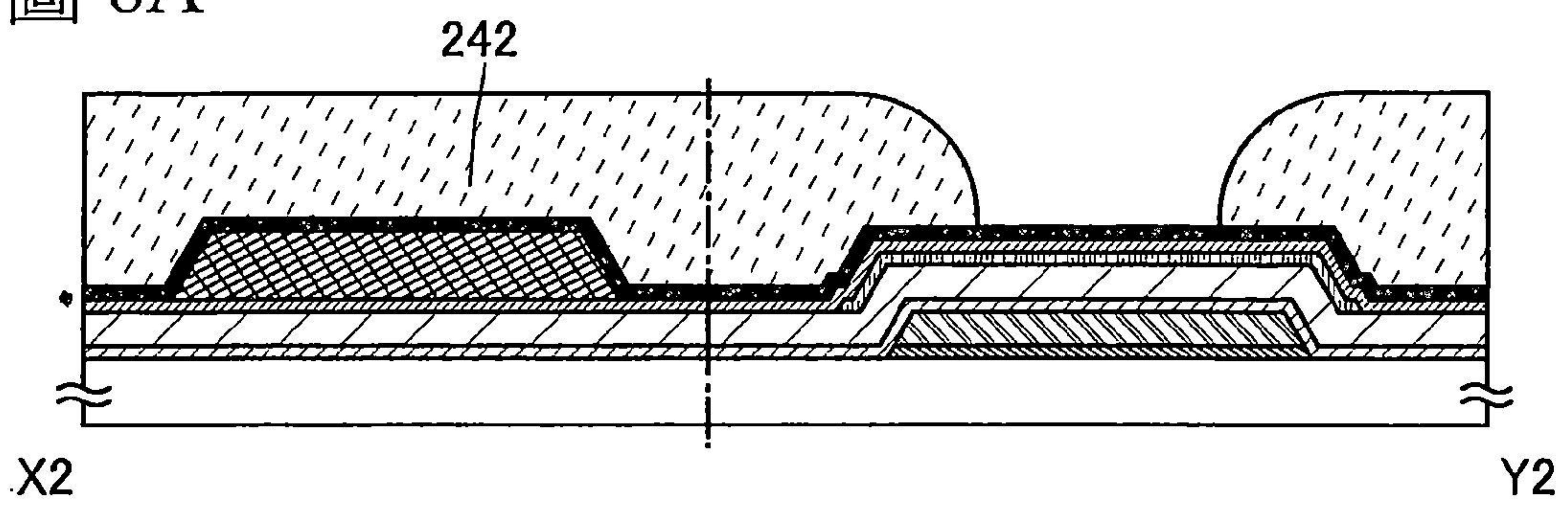


圖 8B

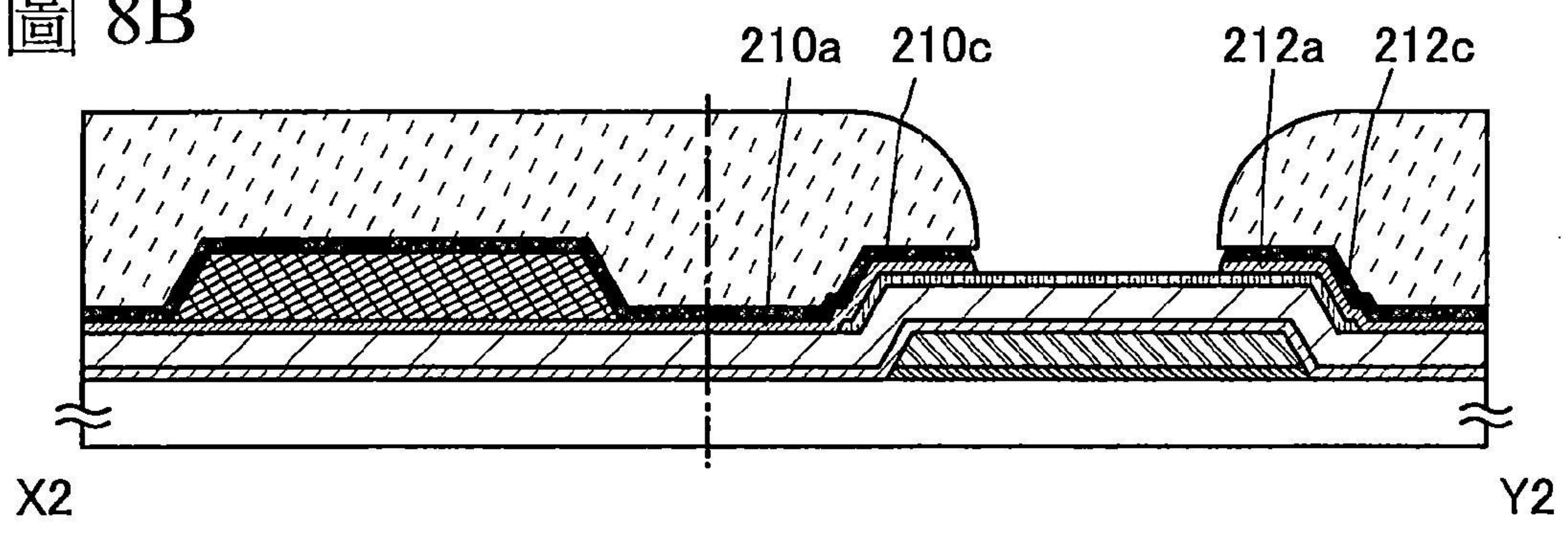


圖 8C

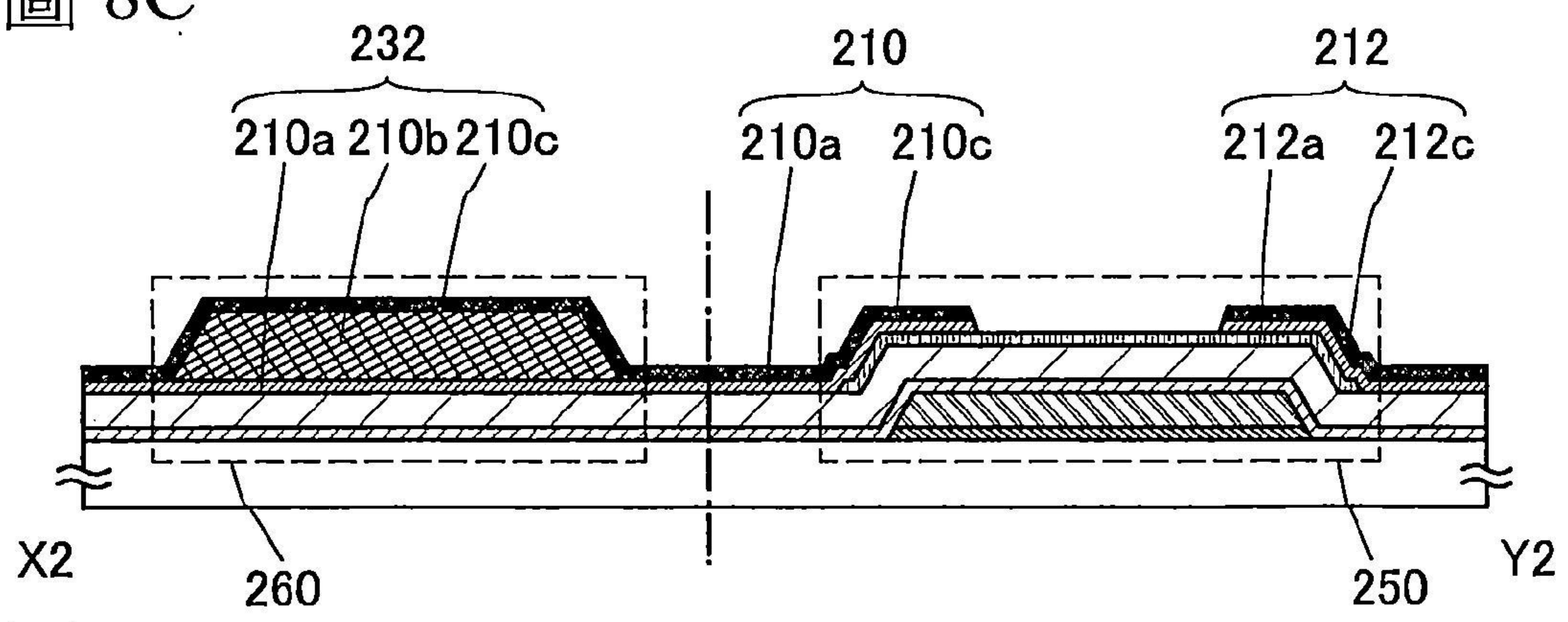


圖 8D

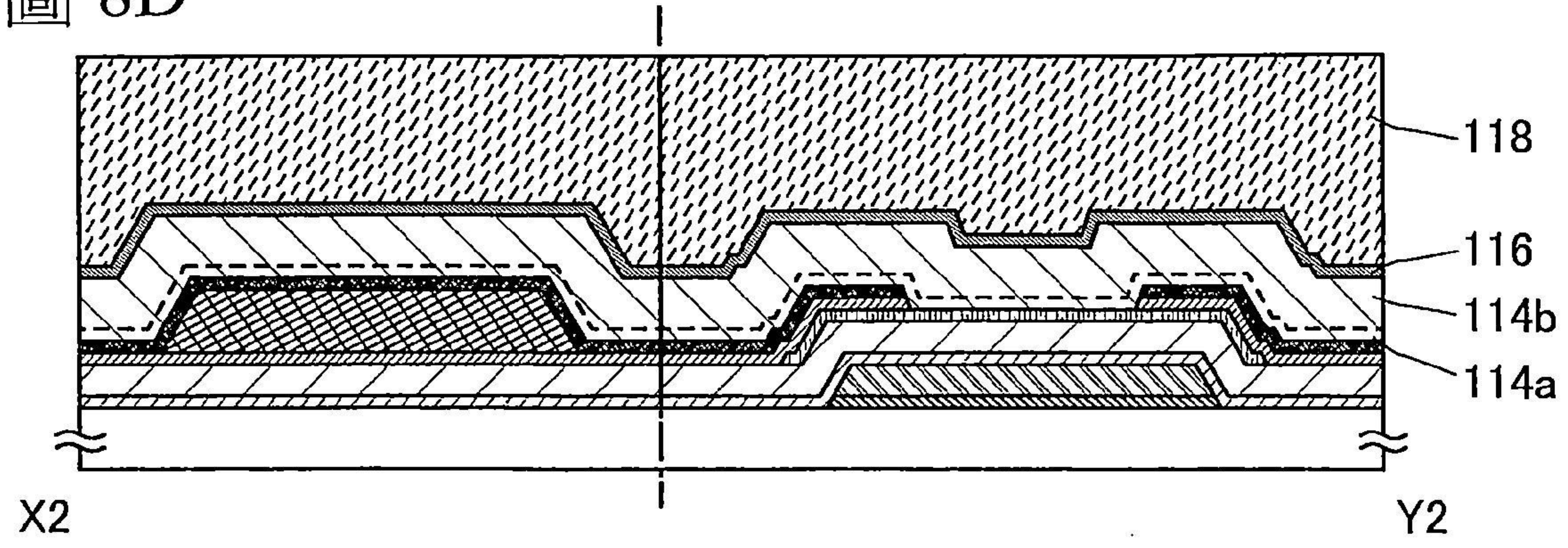


圖 9

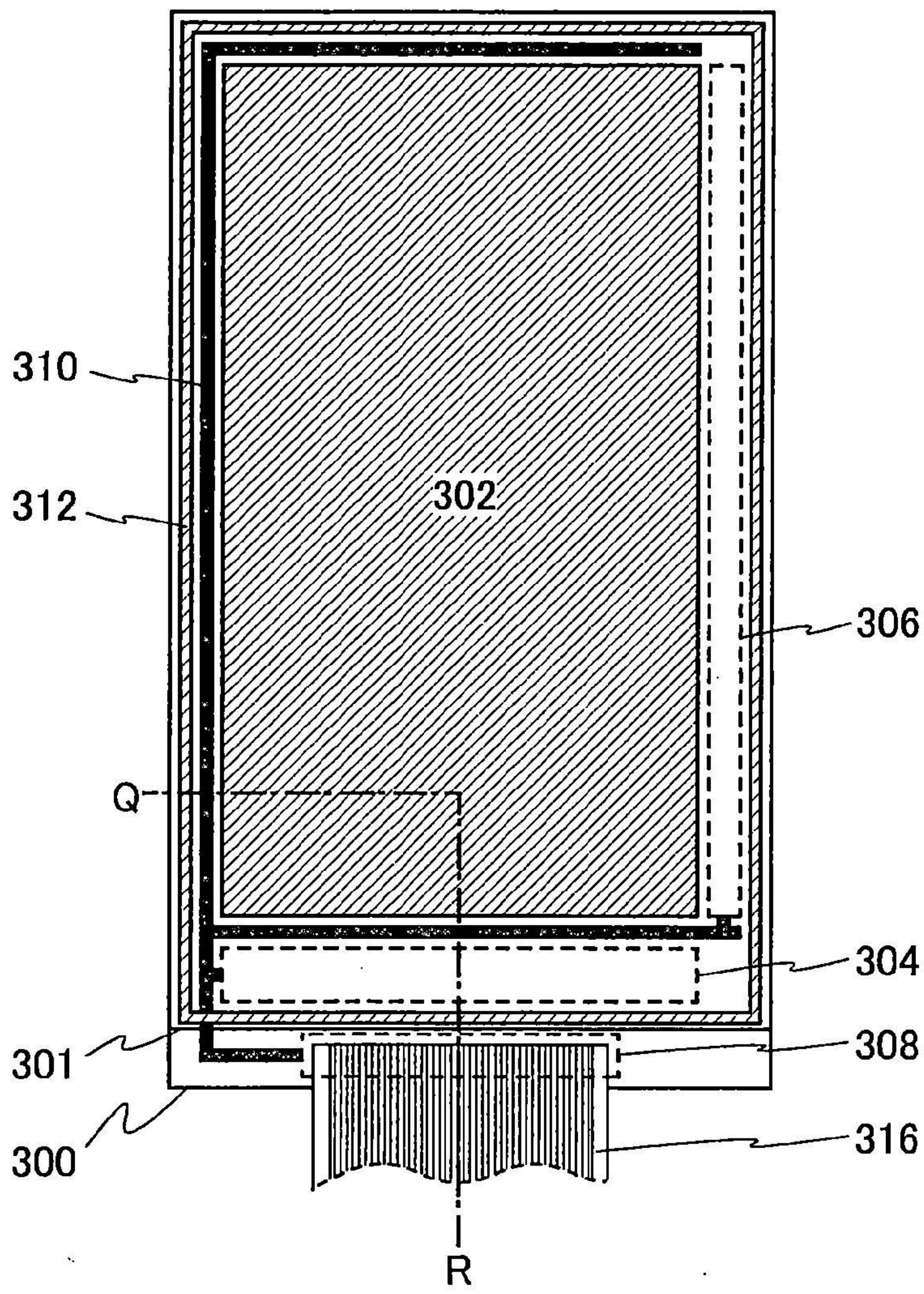


圖 10

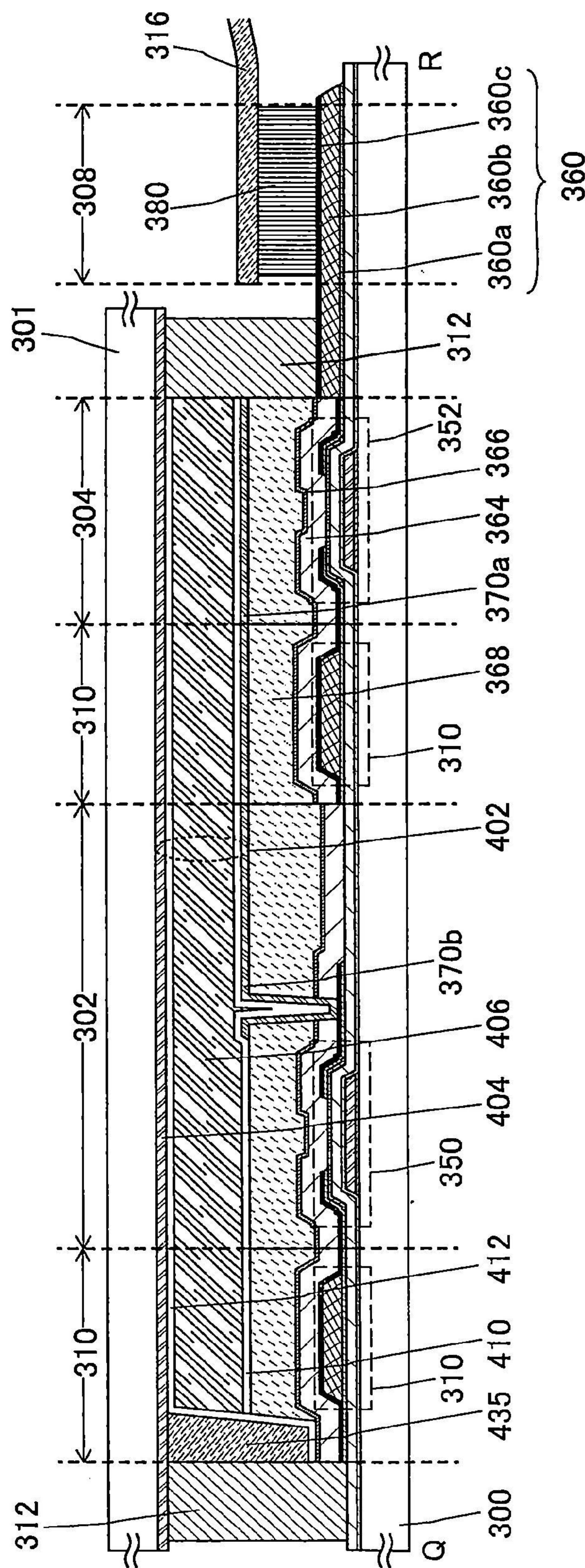


圖 11

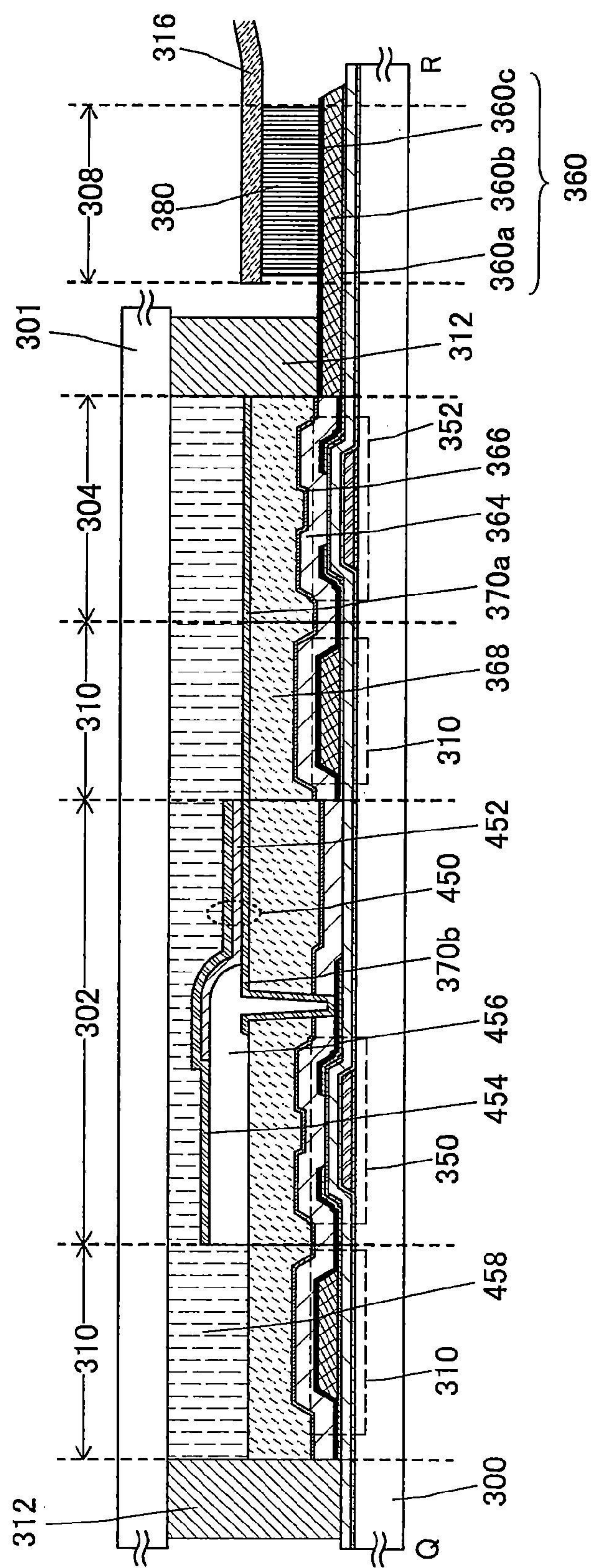


圖 12A

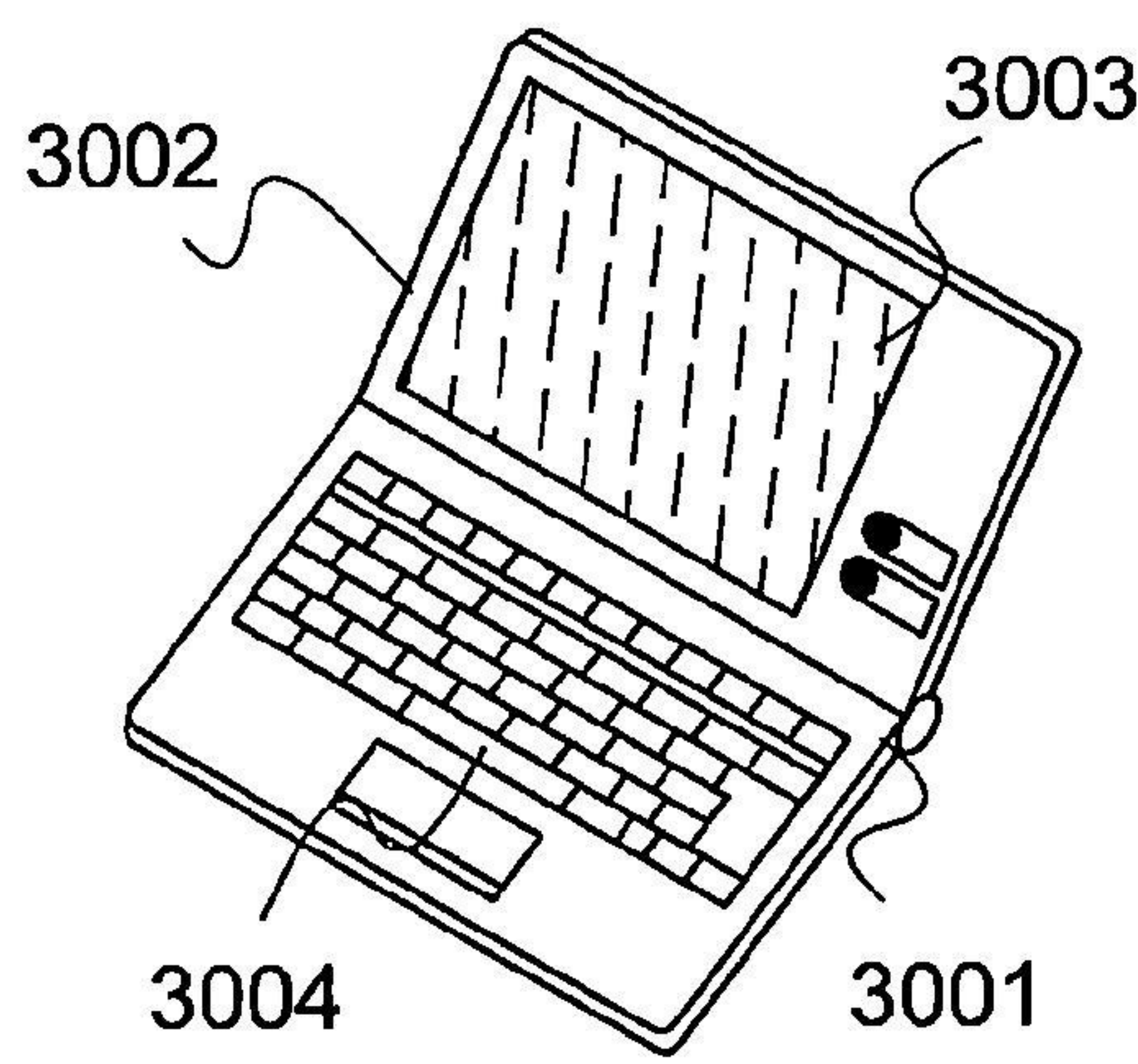


圖 12B

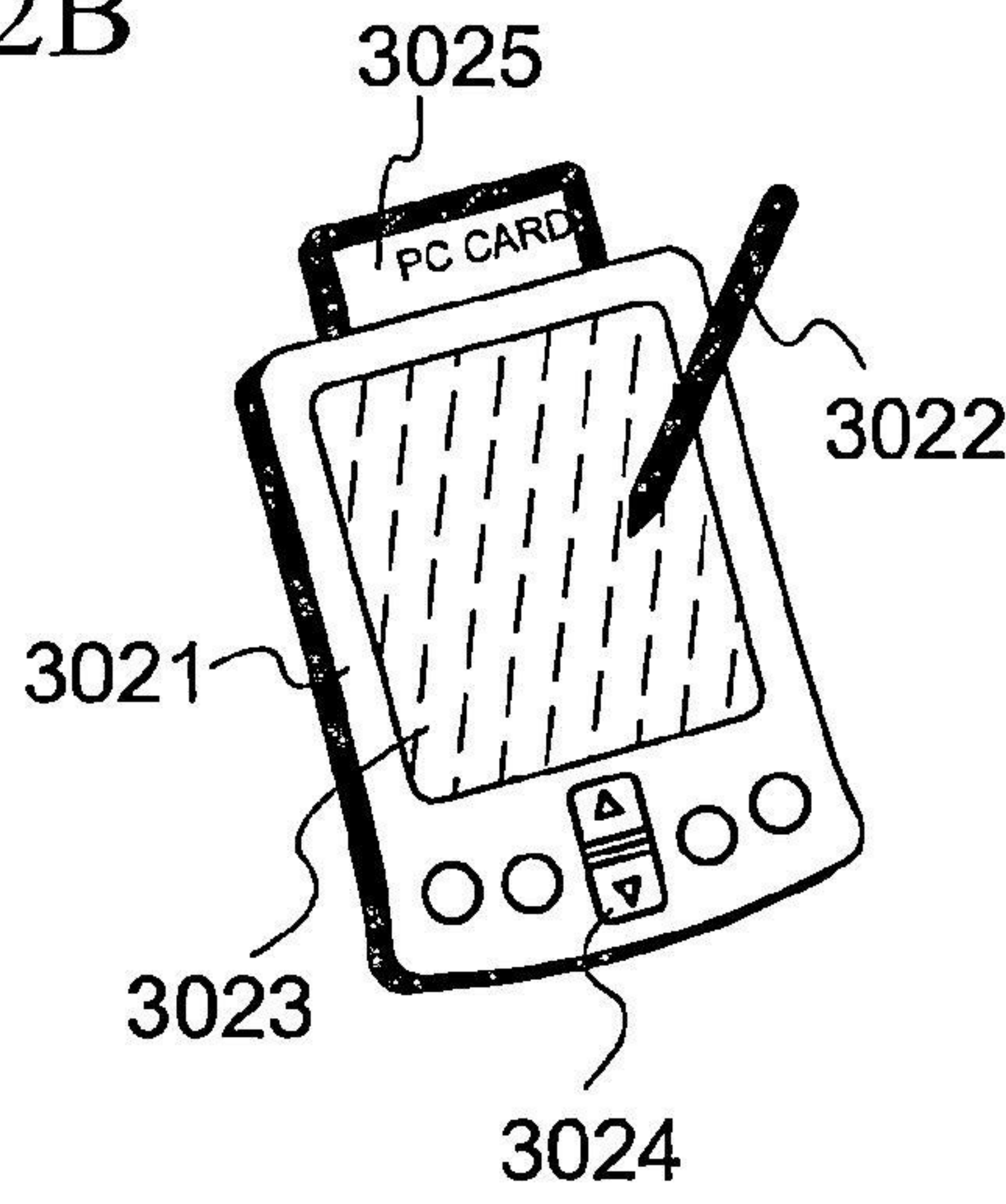


圖 12C

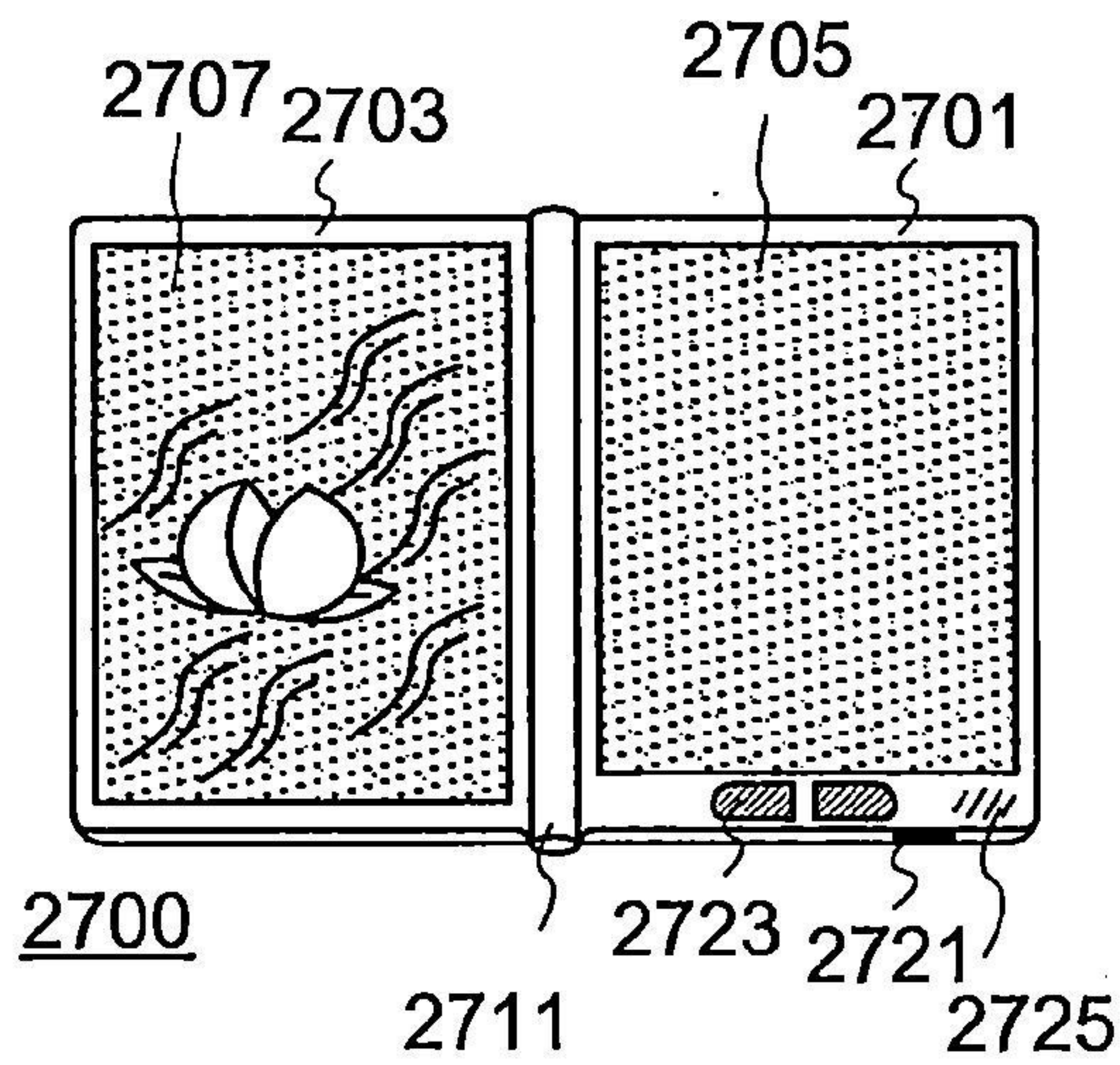


圖 12D

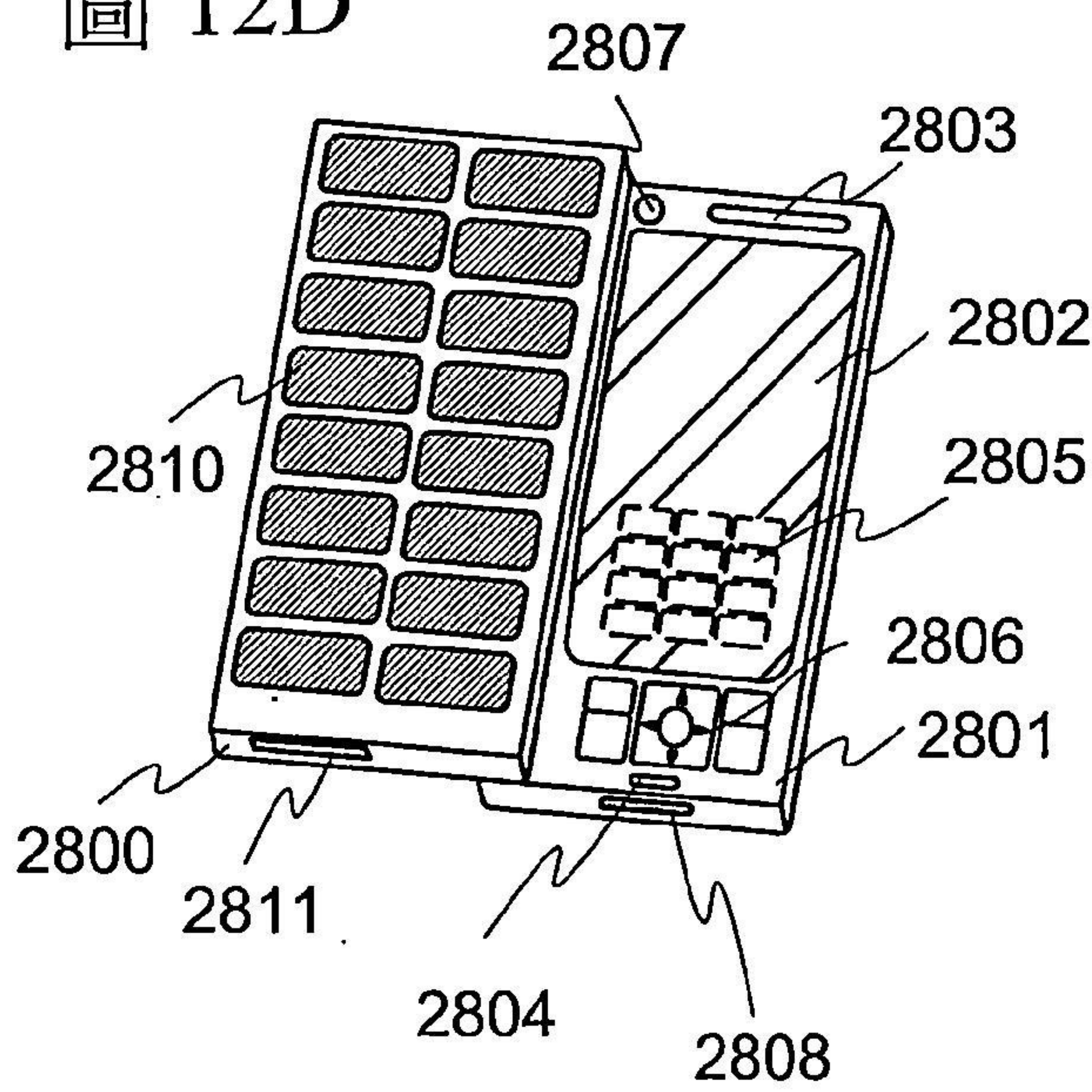


圖 12E

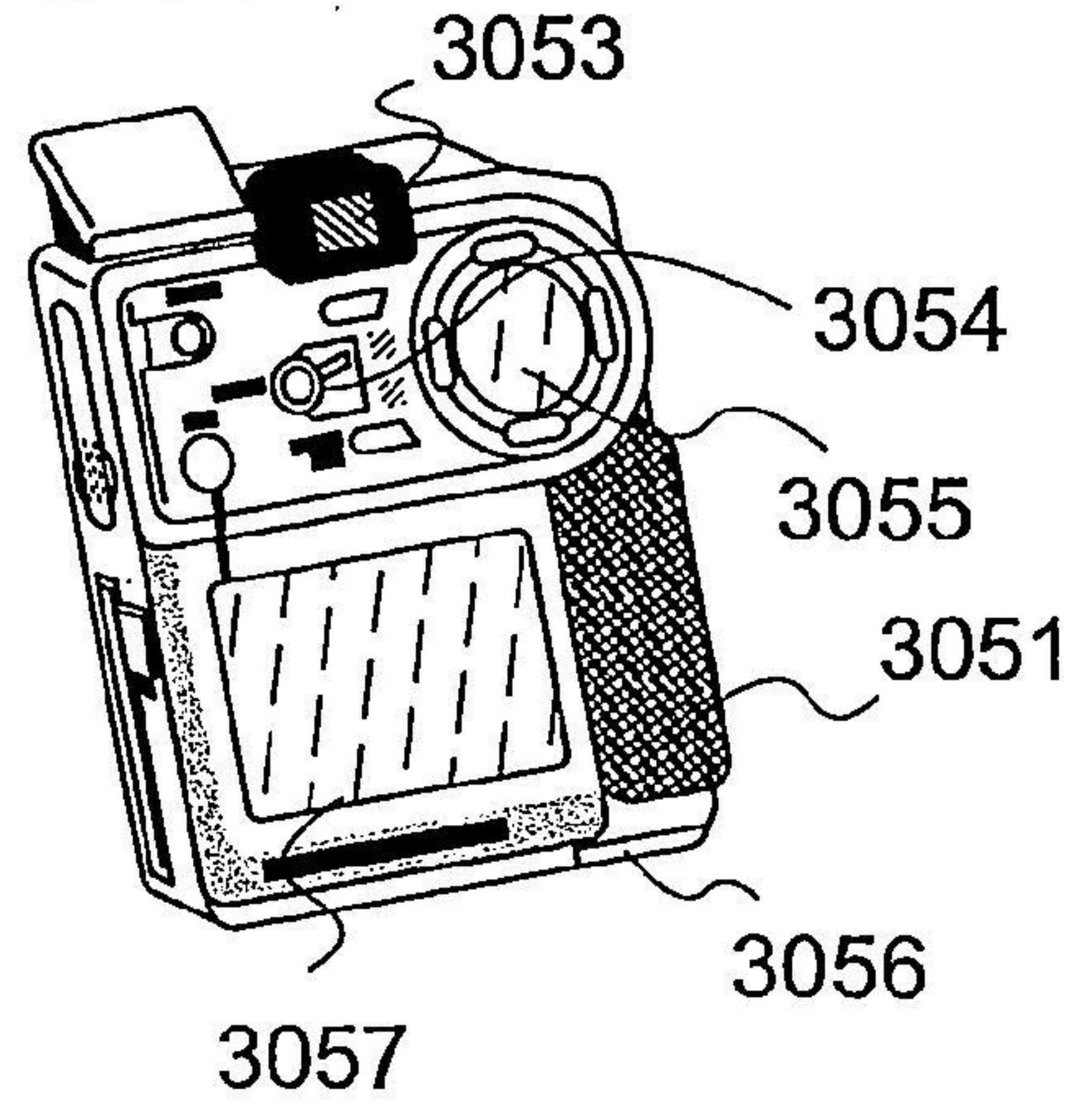


圖 12F

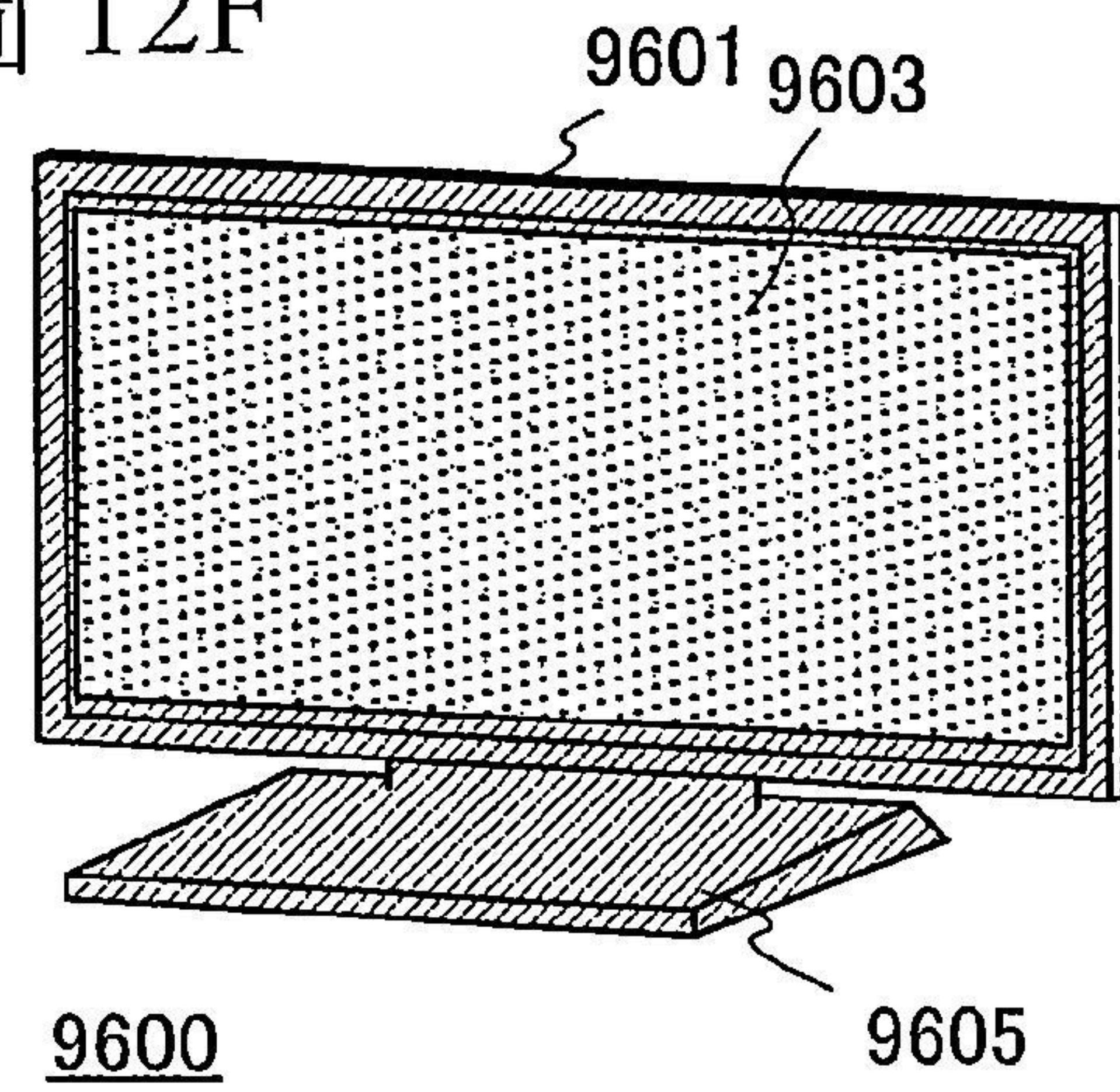


圖 13A

圖 13B

圖 13C

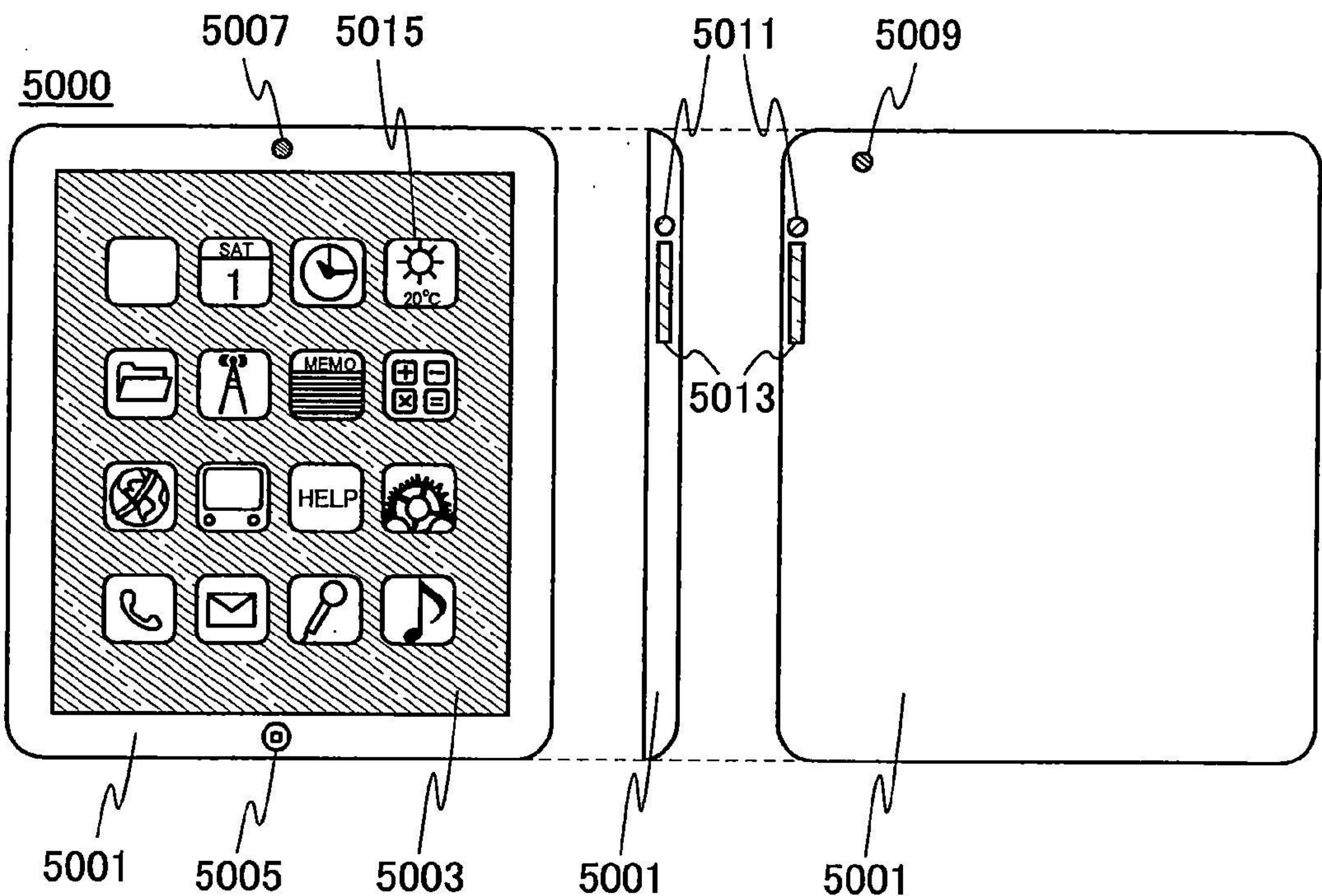


圖 13D

