

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 11 月 19 日 (19.11.2020)



(10) 国际公布号
WO 2020/228456 A1

- (51) 国际专利分类号:
H03G 3/30 (2006.01)
- (21) 国际申请号: PCT/CN2020/084009
- (22) 国际申请日: 2020 年 4 月 9 日 (09.04.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201911199487.X 2019 年 11 月 29 日 (29.11.2019) CN
- (71) 申请人: 浙江大学 (ZHEJIANG UNIVERSITY) [CN/CN]; 中国浙江省杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。
- (72) 发明人: 徐志伟 (XU, Zhiwei); 中国浙江省杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。 张梓江 (ZHANG, Zijiang); 中国浙江省杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。 李娜雨 (LI, Nanyu); 中国浙江省杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。 厉敏 (LI, Min); 中国浙江省杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。 王绍刚 (WANG, Shaogang); 中国浙江省

杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。
高会言 (GAO, Huiyan); 中国浙江省杭州市余杭塘路 866 号, Zhejiang 310058 (CN)。

- (74) 代理人: 杭州求是专利事务所有限公司 (HANGZHOU QIUSHI PATENT OFFICE CO., LTD.); 中国浙江省杭州市玉古路 147 号黄鸿年科技综合大楼 215 室 / 贾玉霞, Zhejiang 310013 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,

(54) Title: ON-CHIP VARIABLE GAIN TEMPERATURE COMPENSATION AMPLIFIER

(54) 发明名称: 一种片上可变增益温度补偿放大器

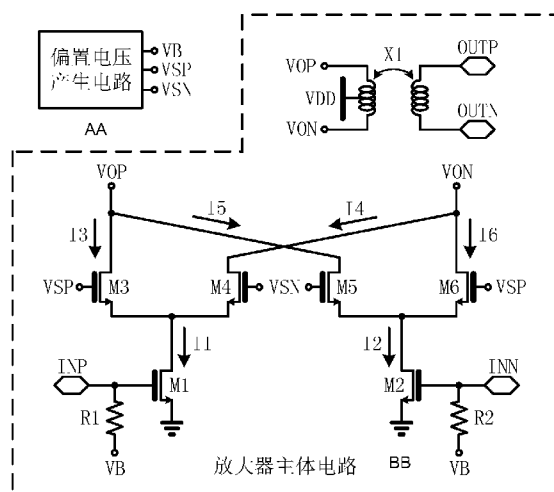


图 1

AA Bias voltage production circuit
BB Amplifier main body circuit

(57) Abstract: An on-chip variable gain temperature compensation amplifier, which adjusts the proportion of positive gain and negative gain by altering a bias voltage of a gain control transistor at different temperatures, so as to implement gain control by means of positive and negative offsetting, and thus compensate for the influence of on-chip temperature changes on device gain. The temperature compensation amplifier covers temperature changes from -55 ° C to 125 ° C, and has advantages such as a large gain range, high compensation accuracy, low power consumption and a simple structure.

(57) 摘要: 一种片上可变增益温度补偿放大器, 其通过改变不同温度下增益控制晶体管的偏置电压, 调整正向增益和负向增益的比例, 以正负抵消的方式实现增益控制, 进而补偿片上温度变化对器件增益的影响。该温度补偿放大器可以覆盖 -55 ° C ~ 125 ° C 温度变化, 同时具有增益范围大、补偿精度高、功耗低、结构简单等优点。

NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

- 包括国际检索报告(条约第21条(3))。
- 在修改权利要求的期限届满之前进行，在收到该修改后将重新公布(细则48.2(h))。
- 根据申请人的请求，在条约第21条(2)(a)所规定的期限届满之前进行。

一种片上可变增益温度补偿放大器

技术领域

本发明涉及集成电路技术领域，具体涉及一种片上可变增益温度补偿放大器。

背景技术

随着集成电路生产工艺的不断发展，采用互补金属氧化物半导体工艺的微波射频系统实现了高集成度和低成本，在汽车雷达、卫星通信、毫米波成像、短距离高速无线通信等领域获得了广泛应用。在射频集成电路系统中，器件增益常常会受到温度和工艺角的影响而变化剧烈，发射组件和接收组件增益的温度系数会导致系统的普遍适用性大打折扣，因此有必要补偿恶劣环境条件下的增益以稳定器件性能。射频电路通常呈现具有负温度系数的增益，且温度系数（单位 dB/°C）在整体工作温度范围内近似恒定，因此需要集成具有正温度系数的可变增益温度补偿放大器来补偿温度升高对整体增益的损伤。传统的模拟温度补偿电路采用共源极结构或共发射级结构，通过控制偏置电压改变共源极或共发射级的跨导，从而改变器件增益，但该类结构的弊端在于输入阻抗匹配会随增益变化而变化、线性度在低增益情况下明显恶化等。数字温度补偿电路引入了复杂的控制逻辑，在临界温度附近可能会出现增益控制不稳定问题。

发明内容

针对现有技术的不足，本发明提出一种片上可变增益温度补偿放大器，通过差分共栅极电流抵消的方式实现增益控制，随着温度变化，通过模拟调变放大器共栅晶体管的栅极偏置电压，调整放大器正向增益和反向增益的比例，从而产生具有正温度系数的增益响应。

一种片上可变增益温度补偿放大器，其特征在于，其包括偏置电压产生电路和放大器主体电路；所述的偏置电压产生电路产生随温度变化的晶体管偏置电压，所述的放大器主体电路根据偏置电压的变化产生不同的增益，进而实现温度补偿效果。

进一步地，所述的放大器主体电路包括晶体管 M1、M2、M3、M4、M5、M6，电阻 R1、R2，片上变压器 X1 以及七个端口 INP、INN、OUTP、OUTN、VB、VSP、VSN，其中差分射频信号从 INP、INN 端口流入，从 OUTP、OUTN 端口流出，VB、VSP、VSN 是偏置电压输入端口；INP 端口与电阻 R1 的一端和晶体管 M1 的栅极相连，电阻 R1 的另一端与端口 VB 相连，晶体管 M1 的源极接地，漏极与晶体管 M3、M4 的源极相连，晶体管 M3 的栅极与端口 VSP 相连，晶体管 M4 的栅极与端口 VSN 相连，INN 端口与电阻 R2 的一端和晶体管 M2 的栅极相连，电阻 R2 的另一端与端口 VB 相连，晶体管 M2 的源极接地，漏极与晶体管 M5、M6 的源极相连，晶体管 M5 的栅极与端口 VSN 相连，晶体管 M6 的栅

极与端口 VSP 相连, 晶体管 M3、M5 的漏极连在一起, 记为端口 VOP, 晶体管 M4、M6 的漏极连在一起, 记为端口 VON, 端口 VOP 和 VON 分别连接变压器 X1 初级线圈的两端, 变压器 X1 初级线圈的中心抽头连接到电源 VDD, 变压器 X1 次级线圈的两端分别连接到 OUTP 端口和 OUTN 端口;

所述的放大器主体电路属于差分结构, 晶体管 M1 和 M2 相同, 晶体管 M3 和 M6 相同, 晶体管 M4 和 M5 相同;

晶体管 M1、M2、M3、M4、M5、M6 为 NPN 型三极管或 NMOS 管。

进一步地, 所述的晶体管 M1、M2 的源极由接地替换为一同连接到由晶体管组成的尾电流源的输出端口。

进一步地, 所述的偏置电压产生电路包括指数电流产生电路、晶体管 M7、M8、M9、M10、M11、M12、M13、M14、M15, 电阻 R3、R4、R5、R6, 运算放大器 OP1、OP2、OP3, 电流源 Ib, 偏置电压输出端口 VB、VSP、VSN;

所述的指数电流产生电路的输出端与晶体管 M7 的源极和晶体管 M12 的漏极相连, 晶体管 M12 的栅极和漏极相连, 源极和晶体管 M13 的漏极相连, 晶体管 M13 的栅极和漏极相连, 源极接地, 晶体管 M15 的源极接地, 栅极与晶体管 M13 的栅极相连, 晶体管 M15 的漏极与晶体管 M14 的源极相连, 晶体管 M14 的栅极与晶体管 M12 的栅极相连; 晶体管 M7 的栅极和运算放大器 OP1 的输出端相连, 晶体管 M7 的漏极与电阻 R3 的一端和运算放大器的同相输入端相连, 电阻 R3 的另一端与电源 VDD 相连, 运算放大器 OP1 的反相输入端与电阻 R4 的一端和晶体管 M8 的漏极相连, 电阻 R4 的另一端与电源 VDD 相连, 晶体管 M8 的栅极和运算放大器 OP3 的输出端相连, 同时连接到偏置电压输出端口 VSP, 运算放大器 OP3 的同相输入端与晶体管 M8、M9 的源极和晶体管 M10 的漏极相连, 运算放大器 OP3 的反相输入端与晶体管 M10、M11 的栅极相连, 同时连接到偏置电压输出端口 VB, 晶体管 M10、M11 的源极均接地, 晶体管 M11 栅极和漏极相连, 同时连接到电阻 R7 的一端, 电阻 R7 的另一端与电流源 Ib 的输出端相连, 电流源 Ib 的输入端与电源 VDD 相连; 晶体管 M9 的栅极与运算放大器 OP2 的输出端相连, 同时连接到偏置电压输出端口 VSN, 晶体管 M9 的漏极与电阻 R5 的一端和运算放大器 OP2 的同相输入端相连, 电阻 R5 的另一端与电源 VDD 相连, 运算放大器 OP2 的反相输入端与电阻 R6 的一端和晶体管 M14 的漏极相连, 电阻 R6 的另一端与电源 VDD 相连;

所述的电阻 R3、R4、R5、R6 相同, 所述的晶体管 M12、M13、M14、M15 组成镜像电流源电路, 晶体管 M12、M14 相同, 晶体管 M13、M15 相同;

晶体管 M7 为 PNP 型三极管或者 PMOS 管, 晶体管 M8、M9、M10、M11、M12、M13、

M14、M15 均为 NPN 型三极管或 NMOS 管；

当所述的晶体管 M8、M9、M10 和晶体管 M3、M4、M1 均为 NPN 型三极管时，M8、M9、M10 和晶体管 M3、M4、M1 的发射极面积成比例；当所述的晶体管 M8、M9、M10 和晶体管 M3、M4、M1 均为 NMOS 管时，M8、M9、M10 和晶体管 M3、M4、M1 的管宽成比例。

进一步地，所述的指数电流产生电路包括正温度系数电流产生电路、电阻 R8、NPN 型三极管 Q1、Q2、电流输出端口 Iexp；正温度系数电流产生电路的输出端口与电阻 R8 的一端和三极管 Q2 的基极相连，电阻 R8 的另一端与三极管 Q1 的集电极相连，三极管 Q1 的基极和集电极相连，发射极接地；三极管 Q2 的发射极接地，集电极与电流输出端口 Iexp 相连。

与现有技术相比，本发明的有益效果如下：

本发明基于电流抵消结构，通过改变增益控制晶体管的偏置电压来补偿环境温度对器件增益的损伤，由于没有通过改变共源极或共发射极输入晶体管的偏置状态来控制增益，放大器在不同温度下能够保持良好的线性度。本发明提出的可变增益温度补偿放大器可以覆盖-55°C~125°C 的温度变化范围，同时具有增益范围大、补偿精度高、功耗低、结构简单等优点。

附图说明

图 1 是本发明所述的片上可变增益温度补偿放大器的电路原理图；

图 2 是本发明图 1 中的偏置电压控制电路的电路原理图；

图 3 是本发明图 2 中的指数电流产生电路的电路原理图；

图 4 是本发明所述的片上可变增益温度补偿放大器的增益随温度的变化曲线图。

具体实施方式

下面根据附图和优选实施例详细描述本发明，本发明的目的和效果将变得更加明白，应当理解，此处所描述的具体实施例仅用以解释本发明，并不用于限定本发明。以下结合附图和实施例，对本发明进行进一步详细说明。

如图 1 所示，为本发明的一种片上可变增益温度补偿放大器，包括偏置电压产生电路和放大器主体电路；其中偏置电压产生电路产生随温度变化的晶体管偏置电压；放大器主体电路根据偏置电压的变化可以产生不同的增益，进而实现温度补偿效果。

具体地讲，所述的放大器主体电路包括晶体管 M1、M2、M3、M4、M5、M6，电阻 R1、R2，片上变压器 X1，以及七个端口 INP、INN、OUTP、OUTN、VB、VSP、VSN，其中差分射频信号从 INP、INN 端口流入，从 OUTP、OUTN 端口流出，VB、VSP、VSN

是偏置电压输入端口；INP 端口与电阻 R1 的一端和晶体管 M1 的栅极相连，电阻 R1 的另一端与端口 VB 相连，晶体管 M1 的源极接地，漏极与晶体管 M3、M4 的源极相连，晶体管 M3 的栅极与端口 VSP 相连，晶体管 M4 的栅极与端口 VSN 相连，INN 端口与电阻 R2 的一端和晶体管 M2 的栅极相连，电阻 R2 的另一端与端口 VB 相连，晶体管 M2 的源极接地，漏极与晶体管 M5、M6 的源极相连，晶体管 M5 的栅极与端口 VSN 相连，晶体管 M6 的栅极与端口 VSP 相连，晶体管 M3、M5 的漏极连在一起，记为端口 VOP，晶体管 M4、M6 的漏极连在一起，记为端口 VON，端口 VOP 和 VON 分别连接变压器 X1 初级线圈的两端，变压器 X1 初级线圈的中心抽头连接到电源 VDD，变压器 X1 次级线圈的两端分别连接到 OUTP 端口和 OUTN 端口。

所述的放大器主体电路属于差分结构，晶体管 M1 和 M2 相同，晶体管 M3、M6 相同，晶体管 M4、M5 相同。晶体管 M1、M2、M3、M4、M5、M6 为 NPN 型三极管或 NMOS 管。

晶体管 M1、M2 的源极除了接地，也可以一同连接到由晶体管组成的尾电流源的输出端口。

如图 2 所示，偏置电压控制电路包括指数电流产生电路，晶体管 M7、M8、M9、M10、M11、M12、M13、M14、M15，电阻 R3、R4、R5、R6，运算放大器 OP1、OP2、OP3，电流源 Ib，偏置电压输出端口 VB、VSP、VSN；指数电流产生电路的输出端与晶体管 M7 的源极和晶体管 M12 的漏极相连，晶体管 M12 的栅极和漏极相连，源极和晶体管 M13 的漏极相连，晶体管 M13 的栅极和漏极相连，源极接地，晶体管 M15 的源极接地，栅极与晶体管 M13 的栅极相连，晶体管 M15 的漏极与晶体管 M14 的源极相连，晶体管 M14 的栅极与晶体管 M12 的栅极相连；晶体管 M7 的栅极和运算放大器 OP1 的输出端相连，晶体管 M7 的漏极与电阻 R3 的一端和运算放大器 OP1 的同相输入端相连，电阻 R3 的另一端与电源 VDD 相连，运算放大器 OP1 的反相输入端与电阻 R4 的一端和晶体管 M8 的漏极相连，电阻 R4 的另一端与电源 VDD 相连，晶体管 M8 的栅极和运算放大器 OP3 的输出端相连，同时连接到偏置电压输出端口 VSP，运算放大器 OP3 的同相输入端与晶体管 M8、M9 的源极和晶体管 M10 的漏极相连，运算放大器 OP3 的反相输入端与晶体管 M10、M11 的栅极相连，同时连接到偏置电压输出端口 VB，晶体管 M10、M11 的源极均接地，晶体管 M11 栅极和漏极相连，同时连接到电阻 R7 的一端，电阻 R7 的另一端与电流源 Ib 的输出端相连，电流源 Ib 的输入端与电源 VDD 相连；晶体管 M9 的栅极与运算放大器 OP2 的输出端相连，同时连接到偏置电压输出端口 VSN，晶体管 M9 的漏极与电阻 R5 的一端和运算放大器 OP2 的同相输入端相连，电阻 R5 的另一端与电源 VDD 相连，运算放大器 OP2 的反相输入端与

电阻 R6 的一端和晶体管 M14 的漏极相连, 电阻 R6 的另一端与电源 VDD 相连。

电阻 R3、R4、R5、R6 相同; 所述的晶体管 M12、M13、M14、M15 组成镜像电流源电路, 要求晶体管 M12、M14 相同, 晶体管 M13、M15 相同。晶体管 M7 为 PNP 型三极管或者 PMOS 管, 晶体管 M8、M9、M10、M11、M12、M13、M14、M15 均为 NPN 型三极管或 NMOS 管。

当晶体管 M8、M9、M10 和晶体管 M3、M4、M1 均为 NPN 型三极管时, M8、M9、M10 和晶体管 M3、M4、M1 的发射极面积成比例; 当所述的晶体管 M8、M9、M10 和晶体管 M3、M4、M1 均为 NMOS 管时, M8、M9、M10 和晶体管 M3、M4、M1 的管宽成比例。

如图 3 所示, 指数电流产生电路包括正温度系数电流产生电路、电阻 R8、NPN 型三极管 Q1、Q2、电流输出端口 Iexp; 正温度系数电流产生电路的输出端口与电阻 R8 的一端和三极管 Q2 的基极相连, 电阻 R8 的另一端与三极管 Q1 的集电极相连, 三极管 Q1 的基极和集电极相连, 发射极接地; 三极管 Q2 的发射极接地, 集电极与电流输出端口 Iexp 相连。

本发明的工作原理及过程如下:

随着温度升高, 正温度系数电流产生电路的输出电流通过指数电流产生电路调整放大器主体电路中正向增益和反向增益的比例, 从而产生具有正温度系数的增益响应。进一步地, 通过调整正温度系数电流产生电路输出电流的温度系数, 可以调整放大器主体电路的增益温度系数。

具体地讲, 正温度系数产生电路产生了与温度正相关的电流, 这个电流通过电阻 R8 和三极管 Q1, 在三极管 Q2 的基极可以得到与温度正相关的电压。利用三极管 Q2 的伏安特性, 可以在其集电极得到一个随温度指数上升的电流 Iexp。在偏置电压控制电路中, 电流 Iexp 控制了图 2 中电流 I7 和 I12 的差值。根据运算放大器“虚短”、“虚断”的原理, 可以得到 $V1 = V2$, $V3 = V4$ 。由于电阻 $R3 = R4$, $R5 = R6$, 因此有 $I7 = I8$, $I9 = I14$ 。晶体管 M12、M13、M14、M15 组成电流镜, 将电流 I12 复制到 I14, 即 $I14 = I12$ 。综上有 $I_{exp} = I7 - I12 = I8 - I9$ 。晶体管 M10、M11 组成电流镜, 将固定电流 Ib 复制到 I10, 即 $I10 = a \times Ib$ 。而根据电路连接关系, 我们可以得到 $I10 = I8 + I9$, 因此, 电流 I8 和 I9 的值可以由 Ib 和 Iexp 的值决定, 使得电路在任何温度情况下都处在一个稳定的工作状态下, 进而我们可以得到一个输入晶体管偏置电压 VB 和一组随温度变化的增益控制晶体管偏置电压 VSP、VSN。因为在偏置电压控制电路中, VB、VSP、VSN 分别对应 M10、M8、M9 的偏置电压, 通过调整图 1 中晶体管的尺寸, 可以使得 $I1 = I2 = k \times I10$, $I3 = I6 = k \times I8$, $I4 = I5 = k \times I9$, 因此有 $I1 = a \times k \times Ib$, $I3 - I5 = k \times I_{exp}$ 。根据差分放大器的放大性质, 可以得到正比于 Iexp 的

增益，换算到 dB 形式就可以得到如图 4 所示的随温度线性变大的增益曲线。利用该 dB 域正温度系数的增益响应，可变增益温度补偿放大器就可以补偿温度升高对射频芯片整体增益的损失。

本领域普通技术人员可以理解，以上所述仅为发明的优选实例而已，并不用于限制发明，尽管参照前述实例对发明进行了详细的说明，对于本领域的技术人员来说，其依然可以对前述各实例记载的技术方案进行修改，或者对其中部分技术特征进行等同替换。凡在发明的精神和原则之内，所做的修改、等同替换等均应包含在发明的保护范围之内。

权 利 要 求 书

1. 一种片上可变增益温度补偿放大器，其特征在于，其包括偏置电压产生电路和放大器主体电路；所述的偏置电压产生电路产生随温度变化的晶体管偏置电压，所述的放大器主体电路根据偏置电压的变化产生不同的增益，进而实现温度补偿效果。

2. 根据权利要求 1 所述的片上可变增益温度补偿放大器，其特征在于，所述的放大器主体电路包括晶体管 M1、M2、M3、M4、M5、M6，电阻 R1、R2，片上变压器 X1 以及七个端口 INP、INN、OUTP、OUTN、VB、VSP、VSN，其中差分射频信号从 INP、INN 端口流入，从 OUTP、OUTN 端口流出，VB、VSP、VSN 是偏置电压输入端口；INP 端口与电阻 R1 的一端和晶体管 M1 的栅极相连，电阻 R1 的另一端与端口 VB 相连，晶体管 M1 的源极接地，漏极与晶体管 M3、M4 的源极相连，晶体管 M3 的栅极与端口 VSP 相连，晶体管 M4 的栅极与端口 VSN 相连，INN 端口与电阻 R2 的一端和晶体管 M2 的栅极相连，电阻 R2 的另一端与端口 VB 相连，晶体管 M2 的源极接地，漏极与晶体管 M5、M6 的源极相连，晶体管 M5 的栅极与端口 VSN 相连，晶体管 M6 的栅极与端口 VSP 相连，晶体管 M3、M5 的漏极连在一起，记为端口 VOP，晶体管 M4、M6 的漏极连在一起，记为端口 VON，端口 VOP 和 VON 分别连接变压器 X1 初级线圈的两端，变压器 X1 初级线圈的中心抽头连接到电源 VDD，变压器 X1 次级线圈的两端分别连接到 OUTP 端口和 OUTN 端口；

所述的放大器主体电路属于差分结构，晶体管 M1 和 M2 相同，晶体管 M3 和 M6 相同，晶体管 M4 和 M5 相同。

晶体管 M1、M2、M3、M4、M5、M6 为 NPN 型三极管或 NMOS 管。

3. 根据权利要求 2 所述的片上可变增益温度补偿放大器，其特征在于，所述的晶体管 M1、M2 的源极由接地替换为一同连接到由晶体管组成的尾电流源的输出端口。

4. 根据权利要求 2 所述的片上可变增益温度补偿放大器，其特征在于，所述的偏置电压产生电路包括指数电流产生电路、晶体管 M7、M8、M9、M10、M11、M12、M13、M14、M15，电阻 R3、R4、R5、R6，运算放大器 OP1、OP2、OP3，电流源 Ib，偏置电压输出端口 VB、VSP、VSN；

所述的指数电流产生电路的输出端与晶体管 M7 的源极和晶体管 M12 的漏极相连，晶体管 M12 的栅极和漏极相连，源极和晶体管 M13 的漏极相连，晶体管 M13 的栅极和漏极相连，源极接地，晶体管 M15 的源极接地，栅极与晶体管 M13 的栅极相连，晶体管 M15 的漏极与晶体管 M14 的源极相连，晶体管 M14 的栅极与晶体管 M12 的栅极相连；晶体管 M7 的栅极和运算放大器 OP1 的输出端相连，晶体管 M7 的漏极与电阻 R3 的一端和运算放

大器的同相输入端相连,电阻 R3 的另一端与电源 VDD 相连,运算放大器 OP1 的反相输入端与电阻 R4 的一端和晶体管 M8 的漏极相连,电阻 R4 的另一端与电源 VDD 相连,晶体管 M8 的栅极和运算放大器 OP3 的输出端相连,同时连接到偏置电压输出端口 VSP,运算放大器 OP3 的同相输入端与晶体管 M8、M9 的源极和晶体管 M10 的漏极相连,运算放大器 OP3 的反相输入端与晶体管 M10、M11 的栅极相连,同时连接到偏置电压输出端口 VB,晶体管 M10、M11 的源极均接地,晶体管 M11 栅极和漏极相连,同时连接到电阻 R7 的一端,电阻 R7 的另一端与电流源 Ib 的输出端相连,电流源 Ib 的输入端与电源 VDD 相连;晶体管 M9 的栅极与运算放大器 OP2 的输出端相连,同时连接到偏置电压输出端口 VSN,晶体管 M9 的漏极与电阻 R5 的一端和运算放大器 OP2 的同相输入端相连,电阻 R5 的另一端与电源 VDD 相连,运算放大器 OP2 的反相输入端与电阻 R6 的一端和晶体管 M14 的漏极相连,电阻 R6 的另一端与电源 VDD 相连;

所述的电阻 R3、R4、R5、R6 相同,所述的晶体管 M12、M13、M14、M15 组成镜像电流源电路,晶体管 M12、M14 相同,晶体管 M13、M15 相同;

晶体管 M7 为 PNP 型三极管或者 PMOS 管,晶体管 M8、M9、M10、M11、M12、M13、M14、M15 均为 NPN 型三极管或 NMOS 管;

当所述的晶体管 M8、M9、M10 和晶体管 M3、M4、M1 均为 NPN 型三极管时,M8、M9、M10 和晶体管 M3、M4、M1 的发射极面积成比例;当所述的晶体管 M8、M9、M10 和晶体管 M3、M4、M1 均为 NMOS 管时,M8、M9、M10 和晶体管 M3、M4、M1 的管宽成比例。

5. 根据权利要求 4 所述的片上可变增益温度补偿放大器,其特征在于,所述的指数电流产生电路包括正温度系数电流产生电路、电阻 R8、NPN 型三极管 Q1、Q2、电流输出端口 Iexp;正温度系数电流产生电路的输出端口与电阻 R8 的一端和三极管 Q2 的基极相连,电阻 R8 的另一端与三极管 Q1 的集电极相连,三极管 Q1 的基极和集电极相连,发射极接地;三极管 Q2 的发射极接地,集电极与电流输出端口 Iexp 相连。

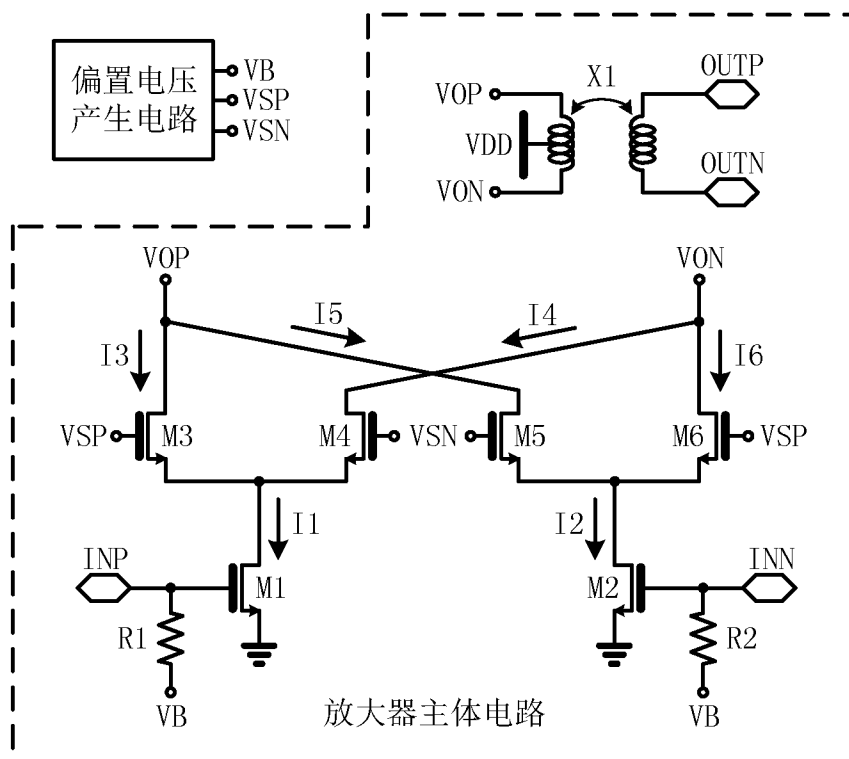


图 1

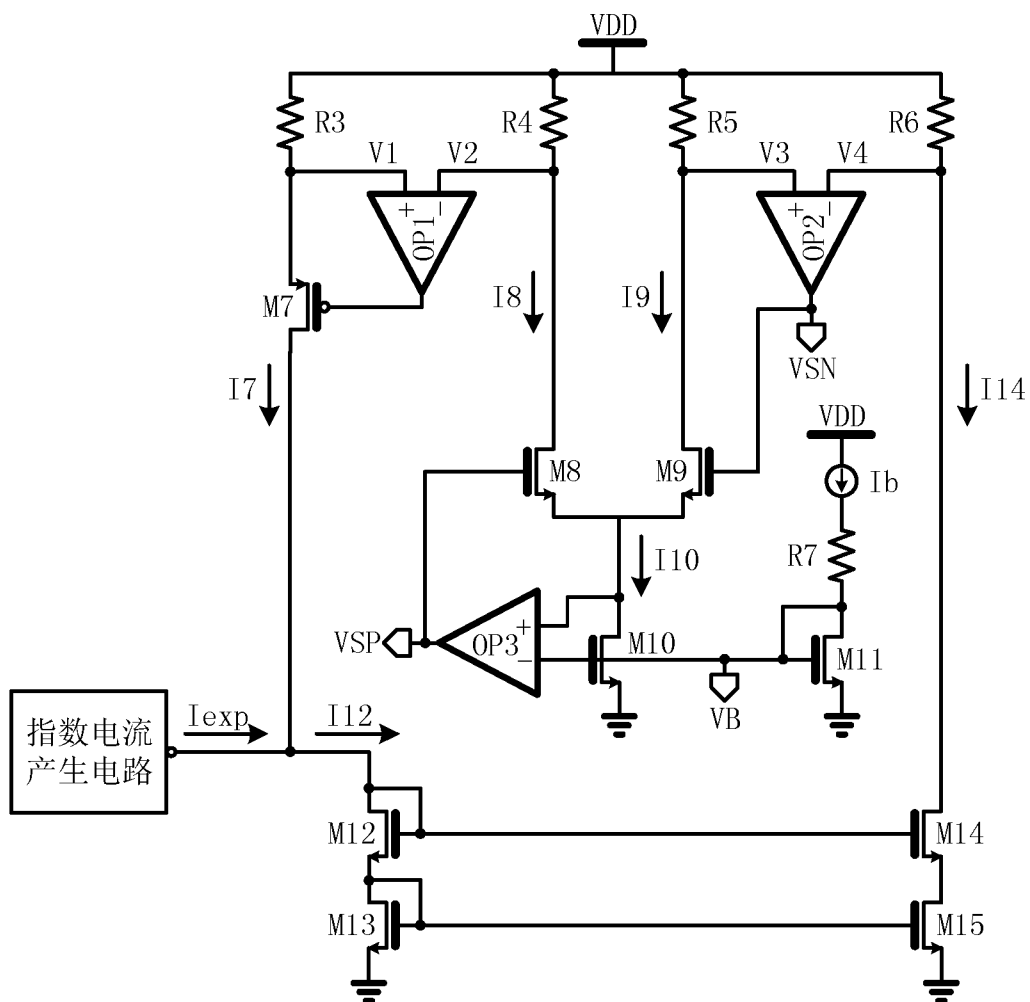


图 2

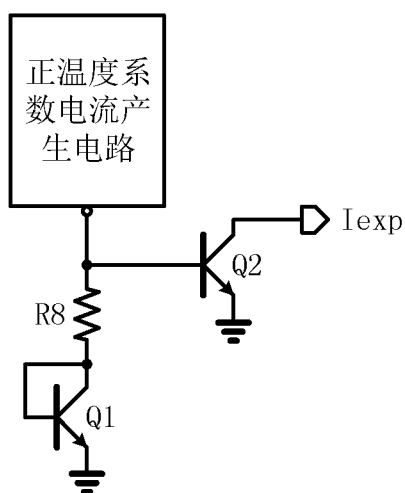


图 3

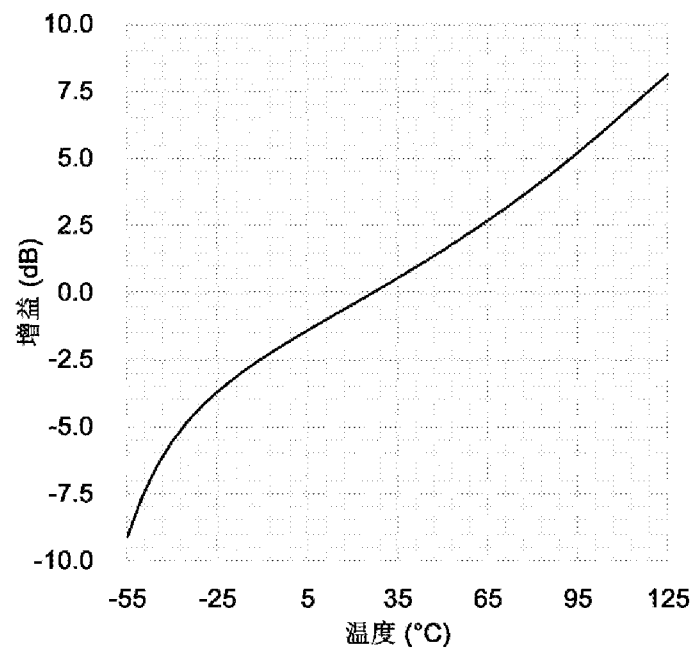


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/084009

A. CLASSIFICATION OF SUBJECT MATTER

H03G 3/30(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, WPI, EPODOC, CNPAT, IEEE: 可变, 增益, 放大器, 温度, 偏置, 电压, 栅极, 补偿, 晶体管, 指数, 电流, variable, gain, amplifier, temperature, bias, voltage, gate, offset, transistor, exponential, curren

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	D., Ariel et al. "有温度补偿的1-18GHz高增益超宽带放大器 (A 1 to 18GHz High Gain Ultra-Broadband Amplifier with Temperature Compensation)" <i>电子对抗技术 (Electronic Warfare Technology)</i> , No. 5, 31 October 1989 (1989-10-31), pp. 36-45	1-5
A	CN 104935269 A (BEIJING INSTITUTE OF TECHNOLOGY) 23 September 2015 (2015-09-23) entire document	1-5
A	CN 104639051 A (SHENYANG ZHONGKE MICROELECTRONICS CO., LTD.) 20 May 2015 (2015-05-20) entire document	1-5
A	CN 107749745 A (XIDIAN UNIVERSITY) 02 March 2018 (2018-03-02) entire document	1-5
A	CN 202076989 U (HUIZHOU ZHENGYUAN MICROELECTRONIC CO., LTD.) 14 December 2011 (2011-12-14) entire document	1-5
A	CN 103905002 A (SOUTHEAST UNIVERSITY) 02 July 2014 (2014-07-02) entire document	1-5

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

14 August 2020

Date of mailing of the international search report

02 September 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/084009**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2014043102 A1 (QUALCOMM INCORPORATED) 13 February 2014 (2014-02-13) entire document	1-5
A	US 2017179892 A1 (MURATA MANUFACTURING CO., LTD.) 22 June 2017 (2017-06-22) entire document	1-5

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/084009

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104639051	A	20 May 2015	None			
CN	107749745	A	02 March 2018	None			
CN	202076989	U	14 December 2011	None			
US	2014043102	A1	13 February 2014	EP	2883305	A1	17 June 2015
				WO	2014026030	A1	13 February 2014
				CN	104521138	A	15 April 2015
				IN	201500109	P4	01 July 2016
CN	103905002	A	02 July 2014	None			

国际检索报告

国际申请号

PCT/CN2020/084009

A. 主题的分类 H03G 3/30 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																										
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H03G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNKI, WPI, EPDOC, CNPAT, IEEE: 可变, 增益, 放大器, 温度, 偏置, 电压, 栅极, 补偿, 晶体管, 指数, 电流, variable, gain, amplifier, temperature, bias, voltage, gate, offset, transistor, exponential, current																										
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>D., Ariel 等. “有温度补偿的1-18GHz高增益超宽带放大器” 电子对抗技术, 第5期, 1989年 10月 31日 (1989 - 10 - 31), 第36-45页</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>CN 104935269 A (北京理工大学) 2015年 9月 23日 (2015 - 09 - 23) 全文</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>CN 104639051 A (沈阳中科微电子有限公司) 2015年 5月 20日 (2015 - 05 - 20) 全文</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>CN 107749745 A (西安电子科技大学) 2018年 3月 2日 (2018 - 03 - 02) 全文</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>CN 202076989 U (惠州市正源微电子有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>CN 103905002 A (东南大学) 2014年 7月 2日 (2014 - 07 - 02) 全文</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>US 2014043102 A1 (QUALCOMM INCORPORATED) 2014年 2月 13日 (2014 - 02 - 13) 全文</td> <td>1-5</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	D., Ariel 等. “有温度补偿的1-18GHz高增益超宽带放大器” 电子对抗技术, 第5期, 1989年 10月 31日 (1989 - 10 - 31), 第36-45页	1-5	A	CN 104935269 A (北京理工大学) 2015年 9月 23日 (2015 - 09 - 23) 全文	1-5	A	CN 104639051 A (沈阳中科微电子有限公司) 2015年 5月 20日 (2015 - 05 - 20) 全文	1-5	A	CN 107749745 A (西安电子科技大学) 2018年 3月 2日 (2018 - 03 - 02) 全文	1-5	A	CN 202076989 U (惠州市正源微电子有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文	1-5	A	CN 103905002 A (东南大学) 2014年 7月 2日 (2014 - 07 - 02) 全文	1-5	A	US 2014043102 A1 (QUALCOMM INCORPORATED) 2014年 2月 13日 (2014 - 02 - 13) 全文	1-5
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																								
A	D., Ariel 等. “有温度补偿的1-18GHz高增益超宽带放大器” 电子对抗技术, 第5期, 1989年 10月 31日 (1989 - 10 - 31), 第36-45页	1-5																								
A	CN 104935269 A (北京理工大学) 2015年 9月 23日 (2015 - 09 - 23) 全文	1-5																								
A	CN 104639051 A (沈阳中科微电子有限公司) 2015年 5月 20日 (2015 - 05 - 20) 全文	1-5																								
A	CN 107749745 A (西安电子科技大学) 2018年 3月 2日 (2018 - 03 - 02) 全文	1-5																								
A	CN 202076989 U (惠州市正源微电子有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文	1-5																								
A	CN 103905002 A (东南大学) 2014年 7月 2日 (2014 - 07 - 02) 全文	1-5																								
A	US 2014043102 A1 (QUALCOMM INCORPORATED) 2014年 2月 13日 (2014 - 02 - 13) 全文	1-5																								
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																										
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																									
国际检索实际完成的日期 2020年 8月 14日		国际检索报告邮寄日期 2020年 9月 2日																								
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 刘长勇 电话号码 86-(10)-53961368																								

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2017179892 A1 (MURATA MANUFACTURING CO., LTD.) 2017年 6月 22日 (2017 - 06 - 22) 全文	1-5

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/084009

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104639051	A	2015年 5月 20日	无			
CN	107749745	A	2018年 3月 2日	无			
CN	202076989	U	2011年 12月 14日	无			
US	2014043102	A1	2014年 2月 13日	EP	2883305	A1	2015年 6月 17日
				WO	2014026030	A1	2014年 2月 13日
				CN	104521138	A	2015年 4月 15日
				IN	201500109	P4	2016年 7月 1日
CN	103905002	A	2014年 7月 2日	无			