

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年2月24日 (24.02.2005)

PCT

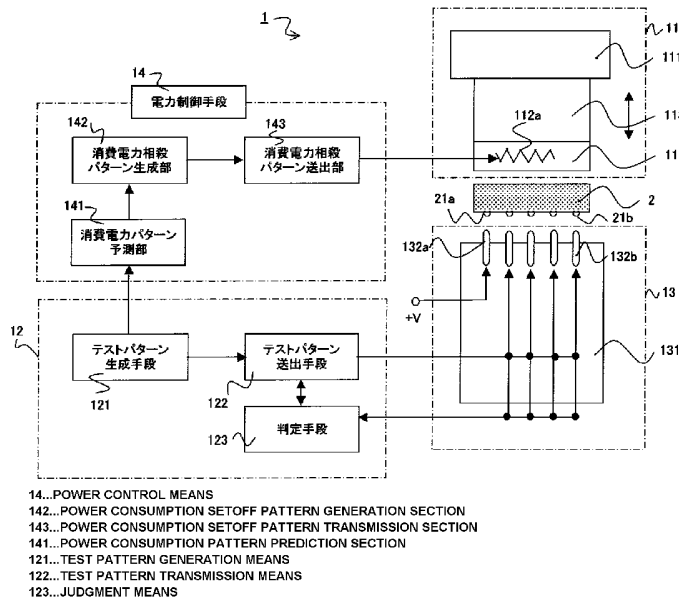
(10) 国際公開番号
WO 2005/017543 A1

- (51) 国際特許分類: G01R 31/26
- (21) 国際出願番号: PCT/JP2004/011843
- (22) 国際出願日: 2004年8月18日 (18.08.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-294615 2003年8月18日 (18.08.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アドバンテスト (ADVANTEST CORPORATION) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番2号 Tokyo (JP).
- (72) 発明者: および
- (73) 発明者/出願人 (米国についてのみ): 安東 正和 (ANDO, Masakazu) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番2号 株式会社アドバンテスト内 Tokyo (JP). 高橋 弘行 (TAKAHASHI, Hiroyuki) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番2号 株式会社アドバンテスト内 Tokyo (JP). 山下 毅 (YAMASHITA, Tsuyoshi) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番2号 株式会社アドバンテスト内 Tokyo (JP). 橋本 隆志 (HASHIMOTO, Takashi) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番2号 株式会社アドバンテスト内 Tokyo (JP).
- (74) 代理人: 前田 均, 外 (MAEDA, Hitoshi et al.); 〒1010064 東京都千代田区猿樂町2丁目1番1号 桐山ビル2階前田・西出国際特許事務所 Tokyo (JP).

[続葉有]

(54) Title: TEMPERATURE CONTROL DEVICE AND TEMPERATURE CONTROL METHOD

(54) 発明の名称: 温度制御装置及び温度制御方法



(57) Abstract: A heater (112) has a temperature characteristic equal to or similar to the temperature characteristic of an electronic part (2) to be tested by a test pattern. While keeping the heater (112) in contact with the electronic part to be tested, the electronic part is pushed against contact terminals (132a, 132b). In this state, the test pattern is transmitted to the electronic part to be tested and the heater power consumption is controlled so that the sum of the power consumption of the electronic part to be tested and the power consumption of the heater is a constant value.

(57) 要約: テストパターンによる被試験電子部品(2)の温度変化特性と等しいか又は似する温度変化特性を有するヒータ(112)を被試験電子部品に接触させながら被試験電子部品をコンタクト端子(132a, 132b)へ押し付け、この状態で被試験電子部品にテストパターンを送出すると

[続葉有]



WO 2005/017543 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

温度制御装置及び温度制御方法

技術分野

[0001] 本発明は、半導体集積回路素子などの各種電子部品(以下、代表的にICチップと称する。)をテストするための電子部品試験装置に用いて好ましい温度制御装置及び温度制御方法に関し、特にテスト時におけるテストパターンによって電子部品が自己発熱しても目的とする正確な温度で試験を行うことができる温度制御装置及び温度制御方法に関する。

背景技術

[0002] 半導体デバイスの製造課程においては、最終的に製造されたICチップなどの電子部品を試験する試験装置が必要となる。このような試験装置の一種として、常温または常温よりも高い温度条件もしくは低い温度条件で、ICチップを試験するための電子部品試験装置が知られている。ICチップの特性として、常温または高温もしくは低温でも良好に動作することの保証が必要とされるからである。

[0003] この種の電子部品試験装置においては、試験環境を常温、高温または低温といった一定温度環境にしたうえで、ICチップをテストヘッドの上に搬送し、そこでICチップをテストヘッドのコンタクト端子に押圧して電氣的に接続することで試験を行う。このような試験により、ICチップは良好に試験され、少なくとも良品と不良品とに分類される。

[0004] ところが、近年におけるICチップの高速化および高集積化に伴い、動作時の自己発熱量が増加する傾向となり、試験中においてもこうした自己発熱量は増加傾向にある。たとえば、ICチップの種類によっては数十ワットもの自己発熱を生じるものがあるので、自己発熱しない場合と自己発熱した場合の温度の変動幅が著しく大きい。

[0005] このため、たとえば150℃前後の高温試験を行うと、この熱量に加えて自己発熱による熱量がICチップに発生し、これにより恒温環境で試験を行っているにも拘わらず的確な試験評価が困難となる。

[0006] 尤も、ICチップの温度を検出するセンサを当該ICチップの直近に設け、このセンサ

で検出されたICチップの実際の温度を温度印加装置にフィードバックすることも提案されている(特許文献1)が、温度センサをICチップの直近に設けるにしても限界があり、ICチップと温度センサとの間の熱抵抗をゼロにすることはできない。したがって、外部センサを用いる限りICチップの真の温度は検出できない。

また、自己発熱により時々刻々変動するICチップの温度を目的とする試験温度範囲内に維持するための技術として、ヒータ機能とクーラ機能とを兼ね備えた温度制御装置をICチップに接触させることが提案されている(特許文献1)が、小型化される傾向にあるICチップの熱容量と、この温度制御装置の熱容量が極端に相違するので、温度制御装置にてフィードバック制御してもICチップの自己発熱による温度変動に追従できないといった問題もあった。

特許文献1: 米国特許第6, 476, 627号公報

発明の開示

- [0007] 本発明は、テスト時のテストパターンによって電子部品が自己発熱しこれにより電子部品の温度が大きく変動しても、目的とする正確な温度で試験を行うことができる温度制御装置、温度制御方法、電子部品試験用ハンドラ、電子部品試験装置及び電子部品の試験方法を提供することを目的とする。
- [0008] (1) 上記目的を達成するために、本発明の第1の観点によれば、被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行する電子部品試験装置に用いられ、前記被試験電子部品に接触するように設けられた温度調節器と、前記テストパターンによる前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように、前記温度調節器の消費電力を制御する電力制御手段と、を有する温度制御装置が提供される。
- [0009] 上記目的を達成するために、本発明の第2の観点によれば、被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行するに際し、前記被試験電子部品に温度調節器を接触させるステップと、前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように前記温度調節器の消費電力を制御するステップと、を有する温度

制御方法が提供される。

- [0010] 上記目的を達成するために、本発明の第3の観点によれば、テストパターンが入力されるコンタクト端子へ被試験電子部品を押し付けるプッシャと、前記被試験電子部品に接触するように前記プッシャに設けられた温度調節器とを有し、前記テストパターンによる前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように、前記被試験電子部品の消費電力が制御される電子部品試験用ハンドラが提供される。
- [0011] 上記目的を達成するために、本発明の第4の観点によれば、所定のテストパターンを生成するテストパターン生成手段と、被試験電子部品の端子が押し付けられるコンタクト端子へ、前記テストパターン生成手段で生成されたテストパターンを送出するテストパターン送出手段と、前記テストパターンの応答パターンに基づいて前記被試験電子部品の評価を行う判定手段と、前記テストパターンによる前記被試験電子部品の消費電力と、前記被試験電子部品に接触するように設けられた温度調節器の消費電力との総電力が一定値となるように、前記温度調節器の消費電力を制御する電力制御手段と、を有する電子部品試験装置が提供される。
- [0012] 上記目的を達成するために、本発明の第5の観点によれば、被試験電子部品の端子をコンタクト端子へ押し付けた状態で、前記コンタクト端子を介して前記被試験電子部品に所定のテストパターンを送出し、その応答パターンを検出することにより被試験電子部品のテストを実行する電子部品の試験方法において、前記被試験電子部品に温度調節器を接触させるステップと、前記テストパターンによる前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように前記温度調節器の消費電力を制御するステップと、前記テストパターンの応答信号に基づいて前記被試験電子部品の評価を行うステップと、を有する電子部品の試験方法が提供される。
- [0013] 上記発明において、前記電力制御手段は、前記被試験電子部品へ送出されるテストパターンから前記被試験電子部品における消費電力パターンを予測する消費電力パターン予測部と、前記前記被試験電子部品における消費電力パターンを相殺する消費電力相殺パターンを生成する消費電力相殺パターン生成部と、前記消費

電力相殺パターンを前記温度調節器へ送出する消費電力相殺パターン送出部と、を有することができる。

- [0014] また、前記電力制御手段は、一定電流を供給する定電流供給手段から並列の一方に分岐して前記被試験電子部品へ電流を供給する第1の電力供給手段と、前記定電流供給手段から並列の他方に分岐して前記温度調節器へ電流を供給する第2の電力供給手段とを有することができる。
- [0015] 上記発明において、前記消費電力を制御するステップは、前記被試験電子部品へ送出されるテストパターンから前記被試験電子部品における消費電力パターンを予測するステップと、前記前記被試験電子部品における消費電力パターンを相殺する消費電力相殺パターンを生成するステップと、前記消費電力相殺パターンを前記温度調節器へ送出するステップと、を有することができる。
- [0016] また、前記消費電力を制御するステップは、一定電流を供給する定電流供給手段から並列の一方に分岐して前記被試験電子部品へ電流を供給するステップと、前記定電流供給手段から並列の他方に分岐して前記温度調節器へ電流を供給するステップとを有することができる。
- [0017] 本発明の温度制御装置、温度制御方法、電子部品試験用ハンドラ、電子部品試験装置及び電子部品の試験方法では、被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行するにあたり、テストパターンによる被試験電子部品の消費電力と温度調節器の消費電力との総電力が一定値となるように、温度調節器の消費電力を制御する。
- [0018] すなわち、テストパターンの入力があっても被試験電子部品の消費電力と温度調節器の消費電力の総和を一定に制御するので、被試験電子部品と温度調節器を一つの熱系としてみると熱量の収支がゼロとなる。これにより、テストパターンの入力により被試験電子部品の温度が変動しても、この温度変動による熱は温度調節器との間で相殺されるので、被試験電子部品の温度を一定に維持することができる。
- [0019] また、被試験電子部品に送出されるテストパターンから被試験電子部品における消費電力パターンを予測し、これを相殺する消費電力相殺パターンを生成して温度調節器へ送出したり、或いは被試験電子部品に供給される電力と温度調節器に供給さ

れる電力との総和が常に一定となる回路構成にしたりすることで、被試験電子部品の実際の温度を検出するセンサを設けることなく温度変動を抑制することができる。特に、温度センサを設けることによる被試験電子部品の温度誤差の発生とフィードバック制御による制御遅れを防止することができるので、被試験電子部品をより狭小な温度範囲に維持管理することができる。

[0020] さらに、被試験電子部品の電力消費による温度変化特性に等しいか又は近似する温度変化特性を備えた温度調節器とすることで、両温度変化特性に相関関係または共通点が生じるので、温度調節器へ送出すべき消費電力相殺パターンの生成作業が容易となる。また、温度変化特性を近似させることで、温度調節器の温度を制御したときの応答性も向上し、制御指令値に対する被試験電子部品への熱量印加が即座に実行される。したがって、被試験電子部品に急激な温度変動が生じてもこれに対して即座に対応することができ、これによりの確な温度環境で試験評価を行うことができる。

[0021] (2) 上記目的を達成するために、本発明の第6の観点によれば、被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行する電子部品試験装置に用いられ、前記被試験電子部品を動的に加熱するヒータと、前記被試験電子部品を冷却又は加熱するペルチェ素子からなるクーラと、前記クーラに熱的に接続されて前記クーラの放熱面を冷却又は加熱するヒートシンクと、を有する温度制御装置が提供される。

[0022] また、上記目的を達成するために、本発明の第7の観点によれば、被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行する電子部品試験装置であって、上記温度制御装置と、テストパターンが入力されるコンタクト端子へ被試験電子部品を押し付けるプッシャと、前記被試験電子部品に熱的に接触するように前記プッシャに設けられ、前記被試験電子部品を冷却又は加熱するペルチェ素子からなるクーラと、を有する電子部品試験装置が提供される。

[0023] 上記発明において、テストパターンによる被試験電子部品の消費電力に基づいて、前記ヒータの加熱能を動的に制御することができる。

- [0024] また、上記発明において、被試験電子部品に設けられた温度感応素子からの信号に基づいて消費電力相殺パターンを発生し、ヒータの加熱能を動的に制御することができる。
- [0025] また、上記発明において、被試験電子部品に設けられた温度感応素子からの信号に基づいて、クーラの冷却又は加熱を制御することができる。
- [0026] また、上記発明において、被試験電子部品に設けられた温度感応素子からの信号に基づいて、クーラの冷却能をフィードバック制御する第1制御手段と、テストパターンによる被試験電子部品の消費電力に基づいてヒータの加熱能をフィードフォワード制御する第2制御手段と、を有することができる。
- [0027] 本発明の温度制御装置及び電子部品試験装置では、まず被試験電子部品に内蔵されたサーマルダイオードなどの温度感応素子からの信号を取り込み、この温度に基づいてクーラの冷却能を制御するので、被試験電子部品と接触する部位の熱抵抗などの変化の影響を受けることなく、試験温度(ICデバイスのジャンクション温度)に限りなく近い温度に基づいて試験を行うことができ、試験結果の信頼性が著しく高くなる。
- [0028] また、クーラにペルチェ素子を用いているので冷却媒体を用いたクーラに比べて応答性が良く、冷却能の制御も簡単であり、また冷却媒体の温度を動的に制御する必要もない。また、過冷却となった場合でも印加極性を反転させるだけで加熱することができ、ヒータとして用いることもできる。
- [0029] また、ヒータによる被試験電子部品の加熱能は、テストパターンによる被試験電子部品の消費電力を予測し、これをフィードフォワード制御するので、被試験電子部品の発熱量とヒータの発熱量との総和を常に一定に維持することができ、これによりフィードバック制御による制御遅れを防止することができ、被試験電子部品をより狭小な温度範囲に維持管理することができる。

図面の簡単な説明

- [0030] [図1]本発明の実施形態に係る電子部品試験装置を示すブロック図である。
[図2]テストの経過時間に対する、(A)被試験電子部品の消費電力パターン、(B)被試験電子部品の温度変化特性、(C)消費電力相殺パターン、(D)温度調節器の温

度変化特性及び(E)温度調節器を備えた場合の被試験電子部品の温度変化特性をそれぞれ示すグラフである。

[図3]本発明の他の実施形態に係る温度制御装置の要部を示す電気回路図である。

[図4]本発明のさらに他の実施形態に係る電子部品試験装置を示すブロック図である。

。

[図5]本発明のさらに他の実施形態に係る電子部品試験装置を示すブロック図である。

。

発明を実施するための最良の形態

[0031] 以下、本発明の実施形態を図面に基づいて説明する。

[0032] 第1実施形態

本実施形態に係る電子部品試験装置1は、被試験ICチップ2に高温または低温の温度ストレスを与えた状態または温度ストレスを与えない常温で被試験ICチップ2が適切に動作するかどうかを試験し、当該試験結果に応じて被試験ICチップ2を分類する装置である。図1に示す電子部品試験装置1は、被試験ICチップ2を順次テストヘッド13に設けられたコンタクト端子132へ搬送し、試験を終了した被試験ICチップ2をテスト結果に従って分類して所定のトレイに格納するハンドラ11と、所定のテストパターンを送出してその応答信号に基づいて被試験ICチップ2を試験評価するテスト12と、コンタクト端子132を有しハンドラ11とテスト12とのインターフェースとして機能するテストヘッド13とから構成されている。テスト12とテストヘッド13、及びハンドラ11とテスト12はケーブルなどの信号線を介して電氣的に接続されている。

[0033] なお、コンタクト端子132は、被試験ICチップ2の駆動端子21aと接触するコンタクト端子132aと被試験ICチップ2の入出力端子21bと接触するコンタクト端子132bがあり、これらを総称してコンタクト端子132ともいう。また、コンタクト端子132は、テストヘッド13に設けられたソケット及び配線基板131を介してテスト12からの各種信号を入出力する。

[0034] ハンドラ11には、これから試験を行うICチップをテストヘッド13のコンタクト端子132の上部へ搬送する搬送機が設けられ、この搬送機にICチップ2を吸着保持してコンタクト端子132へ押し付けるプッシャ111が設けられている。本発明においては、これ

ら搬送機及びプッシャ111の構成は特に限定されないので搬送機の図示は省略するとともにプッシャ111も模式的に図示する。

- [0035] なお、ハンドラのタイプとしては、多数個のICチップをテストレイに搭載し、これをテストヘッド13のコンタクト端子132が臨むように設置された恒温チャンバ内に搬入して多数個のICチップを同時にテストするタイプのもものも、予めヒートプレートを用いて複数個のICチップを予熱しておき、この中から少数個のICチップを吸着保持して逐次テストを行うタイプのもものも本発明に用いることができる。
- [0036] プッシャ111は、図示しない駆動機構によりテストヘッド13のコンタクト端子132に対して図示する矢印方向に接近離反移動するが、その先端にヒータ112とクーラ113が設けられている。なお、ヒータ112とクーラ113の配置の上下関係は逆であっても良い。
- [0037] 本実施形態に係るヒータ112は、被試験ICチップ2と同等又はこれに近似する熱容量とされている。たとえば、被試験ICチップ2が重量2g程度のエポキシ樹脂のパッケージからなる場合には、ヒータ112も2g程度のエポキシ樹脂のパッケージ内に発熱体112aを埋め込んで構成される。ただし、本発明に係るヒータは、熱容量が同等又はこれに近似するものに限定されず、要するに被試験ICチップ2の温度変化特性と同じ又はこれに近似する温度変化特性を有するものであればよく、材質や重量を必ずしも等しくする必要はない。
- [0038] なお、ヒータ112の大きさは必ずしも被試験ICチップ2と同じである必要はないが、被試験ICチップ2の主面全面に接触できる大きさとされることが好ましく、これにより伝熱効果がより高くなる。
- [0039] 本実施形態に係るヒータ112は、被試験ICチップ2に接触しこの被試験ICチップ2を目的とする試験温度に調節する機能を司り、本発明に係る温度調節器に相当する。なお、発熱体112aに供給される電力は、後述する消費電力相殺パターン生成部142で生成された消費電力の相殺パターンに基づくものであり、消費電力相殺パターン送出部143を介して入力される。
- [0040] 本実施形態に係るクーラ113は、ヒータ112や被試験ICチップ2に比べて大きい熱容量を有する部材により構成することができ、たとえば冷却媒体が循環されることによ

りヒータ112を冷却する。このクーラ113は、目的とする試験温度が低温又は常温の際に使用され、試験温度が高温の際にはOFFとなる。

[0041] ヒータ112とクーラ113は、次のようにして使用することができる。たとえば、目的とする試験温度が低温側で -60°C 、高温側で 150°C 、常温で 20°C であり、被試験ICチップ2の自己発熱による温度上昇が各試験温度において最大で 10°C であるとする、 -60°C の低温試験を行う場合には、クーラ113にてヒータ112を -70°C に冷却し、差分の 10°C をヒータ112による加熱又は被試験ICチップ2の自己発熱により調節する。同様に 20°C の常温試験を行う場合には、クーラ113にてヒータ112を 10°C に冷却し、差分の 10°C をヒータ112による加熱又は被試験ICチップ2の自己発熱により調節する。

[0042] これに対して、 150°C の高温試験を行う場合には、クーラ113をOFFし、ヒータ112のポテンシャル設定温度を 140°C とし、差分の 10°C について被試験ICチップ2の自己発熱又はヒータ112により調節する。なお、高温試験を行う場合にはクーラ113に代えて、ヒータ112や被試験ICチップ2よりも熱容量が大きい第2ヒータを設け、この第2ヒータにてヒータ112を 140°C に加熱し、差分の 10°C をヒータ112による加熱又は被試験ICチップ2の自己発熱により調節してもよい。

[0043] ちなみに、被試験ICチップ2をテストヘッド13のコンタクト端子132へ搬送するための手段は特に限定されないが、たとえばヒータ112の下面に真空吸着孔を形成して被試験ICチップ2を真空吸着したり、被試験ICチップ2をテストレイに搭載したりする手段を挙げることができる。

[0044] 本実施形態に係るテスト12は、所定のテストパターンを生成するテストパターン生成手段121と、被試験ICチップ2の端子21(駆動端子21aと入出力端子21bを総称して端子21という。)をコンタクト端子132へ押し付けた状態でテストパターン生成手段121にて生成されたテストパターンをコンタクト端子132へ送出するテストパターン送出手段122とを有する。

[0045] テストパターン生成手段121は、被試験ICチップ2の駆動端子21aに定電圧 $+V$ を印加した状態で、被試験ICチップ2の入出力端子21bに供給するテストパターン(いわゆる論理信号)を生成するものであり、試験仕様に依じてそのテストパターンが適

宜設計される。

- [0046] さらに、本実施形態に係るテスト12は、テストパターン送出手段122からコンタクト端子132bを介して被試験ICチップ2の入出力端子21bへ送出されたテストパターンの応答パターンを取り込み、送出したテストパターンと比較することで被試験ICチップ2の試験評価を行う判定手段123を有する。この判定手段123による試験評価結果がハンドラ11に送られ、試験後のICチップ2を所定のトレイに分類する。
- [0047] 特に本実施形態のテスト12には、テストパターンによる被試験ICチップ2の消費電力パターンを予測する消費電力パターン予測部141と、この消費電力パターンを相殺する消費電力相殺パターンを生成する消費電力相殺パターン生成部142と、この消費電力相殺パターンをヒータ112へ送出する消費電力相殺パターン送出部143とを備えている。これら消費電力パターン予測部141、消費電力相殺パターン生成部142及び消費電力相殺パターン送出部143が本発明に係る電力制御手段14を構成する。
- [0048] 消費電力パターン予測部141は、テスト12のテストパターン生成手段121で生成されたテストパターンを被試験ICチップ2に送出したときに当該被試験ICチップ2にて消費される電力を、当該テストパターンから予測する。すなわち、試験を行うICチップ2の回路構成は既知であるので、被試験ICチップ2の入出力端子21bに入力される論理信号によって被試験ICチップ2の内部回路に流れる電流は予め求めることができる。また、ここで生成される消費電力パターンは、テストパターン生成手段121で生成されたテストパターンと時間的に同期したパターンとして求められることになる。
- [0049] 消費電力相殺パターン生成部142は、消費電力パターン予測部141で求められた消費電力パターンを相殺する消費電力相殺パターンを生成する。この消費電力相殺パターンは消費電力パターンと時間的に同期したパターンとして生成されるので、テストパターン生成手段121で生成されたテストパターンとも時間的に同期したパターンとなる。
- [0050] 既述したように、被試験ICチップ2にテストパターンを入力すると、ICチップ2の内部回路で消費される電力によってICチップ2が自己発熱し、これが目的とする試験温度の変動を招くが、本実施形態ではこの自己発熱の主要因となる消費電力を相殺す

るパターンをヒータ112の発熱体112aに入力することで、被試験ICチップ2における消費電力とヒータ112(発熱体112a)の消費電力との総和を一定に維持し、これにより被試験ICチップ2の温度変動を抑制する。

[0051] すなわち、ICチップ2にテストパターンを入力すると、図2(A)に示すようにICチップ2の内部回路に大小の電流($0, i_m, i_{max}, i_{min}$)が流れ、そしてこのような大小の電流が流れることにより同図(B)に示すように被試験ICチップ2は異なる熱量で自己発熱したり或いは自己発熱しなかったりし、これによりICチップ自体の温度が変動する。このため、本実施形態に係る消費電力相殺パターン生成部142は、被試験ICチップ2における消費電力とヒータ112の消費電力との総和が常に一定値となるように消費電力相殺パターンを決定する。図2(C)に相殺パターンの一例を示す。

[0052] 特に本実施形態に係るヒータ112は、被試験ICチップ2と同等又はこれに近似する熱容量とされているので、被試験ICチップ2の消費電力パターンから消費電力相殺パターンを生成する際の計算式が単純となりプログラム作成作業がきわめて簡単になる。

[0053] このようにして消費電力相殺パターン生成部142で生成された消費電力相殺パターンは、消費電力相殺パターン送出部143に送出され、ここからヒータ112の発熱体112aに電力(定電圧にした場合には電流)として供給される。この消費電力相殺パターンによるヒータ112の温度は図2(D)に示すように変動し、これと同図(B)に示す被試験ICチップ2の温度変化とを合成すると同図(E)に示すように一定温度となる。

[0054] 次に作用を説明する。

[0055] 以下の例においては、図2を参照しながら本実施形態に係る被試験ICチップ2に対し、150°Cの高温動作試験を行う場合について説明する。この被試験ICチップ2は、テストパターンを入力することで最大10°Cの自己発熱を生じるものとする、この被試験ICチップ2は、図2(B)に示すように自己発熱しない状態の温度 T_0 に比べて最大10°C温度上昇し、テスト中は $T_0 - T_0 + 10^\circ\text{C}$ の間を変動することになる。したがって、ヒータ112の基準設定温度 T_1 (図2(D)参照)を、目的とする試験温度150°Cよりも10°C低い140°Cにし、残りの10°Cぶんを被試験ICチップ2に入力されるテストパターンに応じて変動させる。

- [0056] 図2を参照しながらさらに具体的に説明すると、被試験ICチップ2の入出力端子21bには、駆動端子21aに定電圧Vが印加された状態で、テストパターン生成手段121で生成された所定のテストパターンが入力され、これにより被試験ICチップ2の内部回路に同図(A)に示す電流が流れるものとする。時間 $0 \sim t_1$ 、 $t_2 \sim t_3$ 、 $t_4 \sim t_5$ がそれぞれテストパターン停止状態、時間 $t_1 \sim t_2$ がテストパターン1(i_m)、時間 $t_3 \sim t_4$ がテストパターン2(i_{\max})、時間 $t_5 \sim t_6$ がテストパターン3(i_{\min})である。
- [0057] このように被試験ICチップ2の電流が増加したり減少したりし、電流が増加する場合も大電流 i_{\max} が流れたり小電流 i_{\min} が流れたりするので、被試験ICチップ2自体の温度は、この消費電力パターンに応じて同図(B)に示すように $T_0 \sim T_0 + 10^\circ\text{C}$ の間を変動する。特に小型化されたICチップ2は熱容量が小さいので、電流の増減に対して鋭敏に温度変動することになる。
- [0058] これに対してヒータ112に供給する電流としては、ヒータ112の温度が試験温度 150°C よりも 10°C 低い 140°C となるようなポテンシャル電流 i_0 を設定し、これに同図(C)に示す消費電力相殺パターンによる電流を加算する。
- [0059] すなわち、同図(A)に示す時間 $0 \sim t_1$ 、 $t_2 \sim t_3$ 、 $t_4 \sim t_5$ のように、消費電力パターンの消費電力が小さい時は、被試験ICチップ2はほとんど自己発熱しないので、ポテンシャル電流 i_0 に i'_{\max} を加えた電流をヒータ112に供給し、当該ヒータ112の温度が 150°C に達するようにする。これにより、同図(E)に示すように被試験ICチップ2も試験温度である 150°C になり、目的とする試験温度でテストを実行することができる。
- [0060] また、同図(A)に示す時間 $t_1 \sim t_2$ がテストパターン1(i_m)、時間 $t_3 \sim t_4$ がテストパターン2(i_{\max})、時間 $t_5 \sim t_6$ がテストパターン3(i_{\min})のように、消費電力がゼロではなくその絶対値が相違する場合には、それぞれの消費電力に応じた電流 i'_m 、 i'_{\min} をポテンシャル電流 i_0 に加えた電流をヒータ112に供給し、当該ヒータ112の温度が 150°C に達するようにする。これにより、同図(E)に示すように被試験ICチップ2も試験温度である 150°C になり、目的とする試験温度でテストを実行することができる。
- [0061] このように、本実施形態に係る電子部品試験装置、温度制御装置及び電子部品の試験方法では、テストパターンの入力により被試験ICチップ2自体の温度が変動しても、この温度変動による熱はヒータ112との間で相殺されるので、被試験ICチップ2の

温度を一定に維持することができる。

[0062] また、被試験ICチップ2に送出されるテストパターンによって被試験ICチップ2で消費される消費電力パターンを予測し、これを相殺する消費電力相殺パターンを生成するので、被試験ICチップ2の実際の温度を検出するセンサを設けることなく自己発熱による温度変動を抑制することができる。特に、温度センサを設けることによる被試験ICチップ2の温度誤差とフィードバック制御による制御遅れを防止することができるので、被試験ICチップ2をより狭小な温度範囲に維持管理することができる。

[0063] さらに、被試験ICチップ2に熱容量が等しいか近似する熱容量のヒータ112を接触させているので、消費電力相殺パターンの生成作業が簡素化され、また当該ヒータ112の温度を制御したときの応答性が向上し、制御指令値に対する被試験ICチップ2への熱量印加が即座に実行される。したがって、被試験ICチップ2に急激な温度変動が生じてもこれに対して即座に対応することができ、これによりの確な温度環境で試験評価を行うことができる。

[0064] 第2実施形態

図3は、本発明の他の実施形態に係る温度制御装置の要部を示す電気回路図である。上述した実施形態では、電力制御手段14を消費電力パターン予測部141、消費電力相殺パターン生成部142及び消費電力相殺パターン送出部143で構成したが、本実施形態では、定電流供給回路144(本発明に係る定電流供給手段に相当する。)と、第1の電力供給回路145(本発明に係る第1の電力供給手段に相当する。)と、第2の電力供給回路146(本発明に係る第2の電力供給手段に相当する。)とで構成している。

[0065] 同図に示すように、被試験ICチップ2の駆動端子21aには、+Vの電圧が印加されるが、この印加ライン152の印加電圧はセンシングライン153を介してオペアンプ151の入力端子に接続され、可変電源150からの入力(+V)によりオペアンプ151の出力端子がトランジスタ154及びトランジスタ146aを介して駆動端子21aを制御し、これにより被試験ICチップ2の駆動端子21aには一定電圧Vが印加されることになる。

[0066] 本実施形態に係る定電流供給回路144は、電源端子+VAにトランジスタ144a及

び抵抗144bとツェナーダイオード144c及び抵抗144dとが並列に接続されることにより構成され、これにより電源端子+VAから分岐点147に至るラインには定電流 i_1 が流れることになる。

[0067] 定電流が供給されるラインの分岐点147には上述したように被試験ICチップ2の駆動端子21aが接続されているが、これと並列にトランジスタ146aと抵抗112aからなるヒータ112が接続されている。この分岐点147から被試験ICチップ2に至るラインが本実施形態の第1の電力供給回路145を構成し、分岐点147からヒータ112に至るラインが本実施形態の第2の電力供給回路146を構成する。なお、目的とする電流を流すことができるトランジスタであれば、このトランジスタ146a自体をヒータ112として構成することもできる。

[0068] 本実施形態では、被試験ICチップ2の入出力端子21bにテストパターンが入力されると、電源端子+VAから定電流 i_1 が供給され、分岐点147からライン152を介して(第1の電力供給回路145を介して)駆動端子21aから被試験ICチップ2の内部回路に電流 i_2 が流れるが、残りの電流 $i_3 = i_1 - i_2$ は、分岐点147からトランジスタ146aを介して抵抗112aに流れることになる。

[0069] したがって、被試験ICチップ2とヒータ112に流れる総電流値は一定 i_1 となり、印加電圧が一定であることから総消費電力も一定となる。これにより被試験ICチップ2で生じる熱量とヒータ112で生じる熱量の総和が常に一定となる。

[0070] このように構成された本実施形態に係る電子部品試験装置、温度制御装置及び電子部品の試験方法でも、テストパターンの入力により被試験ICチップ2自体の温度が変動しても、この温度変動による熱はヒータ112との間で相殺されるので、被試験ICチップ2の温度を一定に維持することができる。

[0071] また、被試験ICチップ2に供給される電力(電流 i_2)とヒータ112に供給される電力(電流 i_3)との総和が常に一定 i_1 となる回路構成にしたので、被試験ICチップ2の実際の温度を検出するセンサを設けることなく自己発熱による温度変動を抑制することができる。特に、温度センサを設けることによる被試験ICチップ2の温度誤差とフィードバック制御による制御遅れを防止することができるので、被試験ICチップ2をより狭小な温度範囲に維持管理することができる。

[0072] さらに、上述した実施形態に比べてハードウェアで消費電力の総和を一定にしているので、テストパターンから被試験ICチップ2の消費電力を予測する作業が不要となり、特にテストパターンが複雑な場合や多種類のテストパターンに対応する場合には有利となる。

[0073] 第3実施形態

図4は本発明のさらに他の実施形態に係る電子部品試験装置1を示すブロック図である。本実施形態に係る電子部品試験装置1も、図1に示すものと同様に、被試験ICチップ2に高温または低温の温度ストレスを与えた状態または温度ストレスを与えない常温で被試験ICチップ2が適切に動作するかどうかを試験し、当該試験結果に応じて被試験ICチップ2を分類する装置である。

[0074] 図4に示す電子部品試験装置1は、被試験ICチップ2を順次テストヘッド13に設けられたコンタクト端子132へ搬送し、試験を終了した被試験ICチップ2をテスト結果に従って分類して所定のトレイに格納するハンドラ11と、所定のテストパターンを送出してその応答信号に基づいて被試験ICチップ2を試験評価するテスト12と、コンタクト端子132を有しハンドラ11とテスト12とのインターフェースとして機能するテストヘッド13とから構成されている。テスト12とテストヘッド13、及びハンドラ11とテスト12はケーブルなどの信号線を介して電氣的に接続されている。

[0075] なお、コンタクト端子132は、被試験ICチップ2の駆動端子21aと接触するコンタクト端子132aと、被試験ICチップ2の入出力端子21bと接触するコンタクト端子132bがあり、これらを総称して単にコンタクト端子132ともいう。また、コンタクト端子132は、テストヘッド13に設けられたソケット及び配線基板131を介してテスト12からの各種信号を入出力する。

[0076] ハンドラ11には、これから試験を行うICチップをテストヘッド13のコンタクト端子132の上部へ搬送する搬送機が設けられ、この搬送機にICチップ2を吸着保持してコンタクト端子132へ押し付けるプッシャ111が設けられている。本発明においては、これら搬送機及びプッシャ111の構成は特に限定されないので搬送機の図示は省略するとともにプッシャ111も模式的に図示する。

[0077] なお、ハンドラ11のタイプとしては、多数個のICチップをテストトレイに搭載し、これ

をテストヘッド13のコンタクト端子132が臨むように設置された恒温チャンバ内に搬入して多数個のICチップを同時にテストするタイプのもも、予めヒートプレートを用いて複数個のICチップを予熱しておき、この中から少数個のICチップを吸着保持して逐次テストを行うタイプのもも本発明に用いることができる。

[0078] プッシャ111は、図示しない駆動機構によりテストヘッド13のコンタクト端子132に対して図示する矢印方向に接近離反移動するが、その先端にヒータ112とクーラ113が設けられている。なお、ヒータ112とクーラ113の配置の上下関係は逆であっても良い。

[0079] 本実施形態に係るヒータ112は、上述した実施形態のように被試験ICチップ2と同等又はこれに近似する熱容量とすることや、被試験ICチップ2の温度変化特性と同じ又はこれに近似する温度変化特性を有することが好ましいが、必ずしもこれらに限定されない。また、発熱体112aの伝熱特性としては、クーラ113側へは直接的に伝熱されない構造とし、被試験ICチップ2へは効率良く加熱する構造に形成することが望ましい。例えば、図4に示す発熱体112aの上部側に熱抵抗の大きな低熱伝導部材112bを介在させたり、空洞空間を形成させたりすることで実現できる。更に、被試験ICチップ2の動的溫度制御が可能となるように、加熱応答時間が最短時間となる構造の発熱体112a及び低熱伝導部材112bを形成することが望ましい。発熱体112aで発生する熱源の経路は、直下の伝熱面へ熱伝導し、伝熱面で被試験ICチップ2を接触加熱しながら横方向へ熱伝導し、ヒータ112の周辺部から上部のクーラ113側へ熱伝導する。これら構造により、被試験ICチップ2を急速加熱可能な発熱構造体とすることができる。

[0080] 本実施形態に係るヒータ112は、被試験ICチップ2に接触しこの被試験ICチップ2を目的とする試験温度に調節する動的溫度制御機能を司る。なお、発熱体112aに供給される電力は、後述する消費電力相殺パターン生成部142で生成された消費電力の相殺パターンに基づくものであり、消費電力相殺パターン送出部143を介して入力され、フィードフォワード制御が実行される。

[0081] 本実施形態に係るクーラ113は、一方の主面が吸熱面113a、他方の主面が放熱面113bであるペルチェ素子からなり、第1制御手段155からの制御信号により図外

の電源から供給される電流値が制御されるようになっている。また電流方向を切り替えることで冷却と加熱の両用ができる。この結果、ヒートシンク114を流れる冷媒の温度は、動的に制御する必要がなくなることができる。また、被試験ICチップの設定温度を -60°C から $+150^{\circ}\text{C}$ までの広範な温度範囲に対して、比較的容易に実現できる利点もある。

- [0082] なお、同図に示すクーラ113を構成するペルチェ素子は、下面が吸熱面113aとなつてヒータ112を冷却することにより、ヒータ112とICチップ2との接触面の温度、ひいてはICチップ2のジャンクション温度 T_j を所望の温度に維持するが、過冷却した場合は、図外の電源からの印加極性を反転させ、下面を放熱面に変更することで、ヒータ112の温度低下を抑制することができる。
- [0083] このクーラ113については、後述するICチップ2のサーマルダイオード21cからの温度に基づいたフィードバック制御が実行される。
- [0084] ヒータ112とクーラ113は、次のようにして使用することができる。たとえば、目的とする試験温度が低温側で -60°C 、高温側で 150°C 、常温で 20°C であり、被試験ICチップ2の自己発熱による温度上昇が各試験温度において最大で 10°C であるとすると、 -60°C の低温試験を行う場合には、クーラ113にてヒータ112を -70°C に冷却し、差分の 10°C をヒータ112による加熱又は被試験ICチップ2の自己発熱により調節する。同様に 20°C の常温試験を行う場合には、クーラ113にてヒータ112を 10°C に冷却し、差分の 10°C をヒータ112による加熱又は被試験ICチップ2の自己発熱により調節する。
- [0085] これに対して、 150°C の高温試験を行う場合には、クーラ113をOFFし、ヒータ112のポテンシャル設定温度を 140°C とし、差分の 10°C について被試験ICチップ2の自己発熱又はヒータ112により調節する。なお、 150°C の高温試験を行う場合には、上述した常温試験と同様に、クーラ113にてヒータ112を 140°C に冷却し、差分の 10°C をヒータ112による加熱又は被試験ICチップ2の自己発熱により調節しても良い。
- [0086] ちなみに、被試験ICチップ2をテストヘッド13のコンタクト端子132へ搬送するための手段は特に限定されないが、たとえばヒータ112の下面に真空吸着孔を形成して被試験ICチップ2を真空吸着したり、被試験ICチップ2をテストトレイに搭載したりす

る手段を挙げることができる。

- [0087] 本実施形態に係るテスト12は、所定のテストパターンを生成するテストパターン生成手段121と、被試験ICチップ2の端子21(駆動端子21aと入出力端子21bを総称して端子21という。)をコンタクト端子132へ押し付けた状態でテストパターン生成手段121にて生成されたテストパターンをコンタクト端子132へ送出するテストパターン送出手段122とを有する。
- [0088] テストパターン生成手段121は、被試験ICチップ2の駆動端子21aに定電圧+Vを印加した状態で、被試験ICチップ2の入出力端子21bに供給するテストパターン(いわゆる論理信号)を生成するものであり、試験仕様に応じてそのテストパターンが適宜設計される。
- [0089] さらに、本実施形態に係るテスト12は、テストパターン送出手段122からコンタクト端子132bを介して被試験ICチップ2の入出力端子21bへ送出されたテストパターンの応答パターンを取り込み、送出したテストパターンと比較することで被試験ICチップ2の試験評価を行う判定手段123を有する。この判定手段123による試験評価結果がハンドラ11に送られ、試験後のICチップ2を所定のトレイに分類する。
- [0090] 特に本実施形態では、テストパターンによる被試験ICチップ2の消費電力パターンを予測する消費電力パターン予測手段161と、この消費電力パターンを相殺する消費電力相殺パターンを生成する消費電力相殺パターン生成手段162と、この消費電力相殺パターンをヒータ112へ送出する第2制御手段163とを備えている。
- [0091] 消費電力パターン予測手段161は、テスト12のテストパターン生成手段121で生成されたテストパターンを被試験ICチップ2に送出したときに当該被試験ICチップ2にて消費される電力を、当該テストパターンから予測する。すなわち、試験を行うICチップ2の回路構成は既知であるので、被試験ICチップ2の入出力端子21bに入力される論理信号によって被試験ICチップ2の内部回路に流れる電流は予め求めることができる。また、ここで生成される消費電力パターンは、テストパターン生成手段121で生成されたテストパターンと時間的に同期したパターンとして求められることになる。
- [0092] 消費電力相殺パターン生成手段162は、消費電力パターン予測手段141で求めら

れた消費電力パターンを相殺する消費電力相殺パターンを生成する。この消費電力相殺パターンは消費電力パターンと時間的に同期したパターンとして生成されるので、テストパターン生成手段121で生成されたテストパターンとも時間的に同期したパターンとなる。

- [0093] 既述したように、被試験ICチップ2にテストパターンを入力すると、ICチップ2の内部回路で消費される電力によってICチップ2が自己発熱し、これが目的とする試験温度の変動を招くが、本実施形態ではこの自己発熱の主要因となる消費電力を相殺するパターンをヒータ112の発熱体112aに入力することで、被試験ICチップ2における消費電力とヒータ112(発熱体112a)の消費電力との総和を一定に維持し、これにより被試験ICチップ2の温度変動を抑制する。
- [0094] この構成は上述した実施形態と同様であり、ICチップ2にテストパターンを入力すると、図2(A)に示すようにICチップ2の内部回路に大小の電流($0, i_m, i_{max}, i_{min}$)が流れ、そしてこのような大小の電流が流れることにより同図(B)に示すように被試験ICチップ2は異なる熱量で自己発熱したり或いは自己発熱しなかったりし、これによりICチップ自体の温度が変動する。このため、本実施形態に係る消費電力相殺パターン生成手段162は、被試験ICチップ2における消費電力とヒータ112の消費電力との総和が常に一定値となるように消費電力相殺パターンを決定する。図2(C)に相殺パターンの一例を示す。
- [0095] ここでヒータ112の熱容量を被試験ICチップ2と同等又はこれに近似する熱容量とすることで、被試験ICチップ2の消費電力パターンから消費電力相殺パターンを生成する際の計算式を単純化することができプログラム作成作業がきわめて簡単になる。
- [0096] このようにして消費電力相殺パターン生成手段162で生成された消費電力相殺パターンは、第2制御手段163に送出され、ここからヒータ112の発熱体112aに電力(定電圧にした場合には電流)として供給される。この消費電力相殺パターンによるヒータ112の温度は図2(D)に示すように変動し、これと同図(B)に示す被試験ICチップ2の温度変化とを合成すると同図(E)に示すように一定温度となる。
- [0097] なお、ヒータ112には温度センサ115が設けられ、ヒータ112の実際の温度が第2

制御手段163に送出されて、ヒータ112の部位の温度が所望温度かを監視し、必要によりクーラ113の冷却/加熱能力、又は冷媒温度調節器114cの冷却能力を制御する。なお、ヒータ112の過熱防止の検出用に使用することもできる。また、サーマルダイオード21cが設けられていないICチップ2を被試験電子部品とした場合には、この温度センサ115の検出信号を第1制御手段165に送出し、ヒータ112の実際の温度に基づいてクーラ113の温度制御を行う。

- [0098] 特に本実施形態の電子部品試験装置1は、ICチップ2の内部につくり込まれたサーマルダイオード21c(本発明に係る温度感応素子に相当する。)を利用して、ICチップ2のテスト時における実際の温度、特にジャンクション温度 T_j (ICチップの接合部温度)を検出することとしている。
- [0099] たとえばサーマルダイオードなどの素子は、温度に対する信号特性が一義的に定まる温度感応素子であるので、テスト12による応答信号の読み取り時等に、このサーマルダイオード21cと電氣的に接続された入出力端子21b(接地端子を含む)からの出力信号をも読み取り、これによりICチップ2の実際の温度を演算する。
- [0100] このため、テストヘッド13のコンタクト端子132から、サーマルダイオード21cに対応する入出力端子21bの電気信号を T_j 温度演算手段164へ取り込む。 T_j 温度演算手段164には、ICチップ2のサーマルダイオード21cのダイオード特性から実際の温度を演算する演算プログラムが格納されており、これにより求められたICチップ2の実際の温度を第1制御手段165へ送出する。
- [0101] なお、テストヘッド13から T_j 温度演算手段164へのサーマルダイオード21cに関する電気信号の取り込みは、テスト12に設定されるテストプログラム中に当該サーマルダイオード21cの電気信号の取り込みコマンドを追加することで達成されるので、ハードウェアの変更等をとまなうことなく実施することができる。
- [0102] 第1制御手段165に入力された温度データは、ICチップ2におけるジャンクション温度に限りなく近い温度であることから、この温度がテスト条件とされている温度範囲にあるかどうかを判断し、もしその温度条件から外れているときはクーラ113のペルチェ素子に対して温度条件内に入るような印加電圧に調節(フィードバック制御)する。
- [0103] 本実施形態では、クーラ113にペルチェ素子を用いているので、その放熱面113b

から排熱させるためのヒートシンク114を備えている。このヒートシンク114は、フッ素系不活性液体などの冷媒を入口114aから導入して出口114bから排出し、これを冷媒温度調節器114cにより循環させることでヒートシンク114を温度的な接地部としている。このヒートシンク114の温度制御は、第1制御手段165に送出されたサーマルダイオード21cからの温度に基づいたフィードバック制御が実行される。

[0104] 以上のように、本実施形態では、まずICチップ2に内蔵されたサーマルダイオード21cなどの温度感応素子からの信号を取り込み、この温度に基づいてクーラ113の冷却能をフィードバック制御するので、ICチップ2と押圧接触する部位の熱抵抗などの変化の影響を受けることなく、試験温度(ICデバイス2のジャンクション温度 T_j)に限りなく近い温度に基づいて試験を行うことができ、試験結果の信頼性が著しく高くなる。

[0105] また、クーラ113にペルチェ素子を用いているので、冷却媒体を用いたクーラに比べて応答性が良く、冷却能の制御も簡単である。また、過冷却となった場合でも印加極性を反転させるだけで加熱することができ、ヒータ112として機能することにもなる。また、クーラ113にペルチェ素子を用いているので、冷却媒体の冷媒温度を動的に制御する必要性が無くなる。

[0106] また、ヒータ112によるICチップ2の加熱能は、テストパターンによってICチップ2の消費電力を予測し、これをフィードフォワード制御するので、ICチップ2の発熱量とヒータ112の発熱量との総和を常に一定に維持することができ、これによりフィードバック制御による制御遅れを防止することができ、ICチップ2をより狭小な温度範囲に維持管理することができる。

[0107] ところで、上述した図4のブロック図では、サーマルダイオード21cで検出した温度の信号に基づいて、第1制御手段165がクーラ113を制御するという具体例で本発明を説明したが、発熱体112a側も同時に制御するようにしても良い。この場合には、応答特性の早い発熱体112aにより、より良好な温度制御ができる。

[0108] また、発熱体112aからの熱源が被試験ICチップ2の内部に到達するまでに例えば数十ミリ秒程度の熱伝搬遅延時間がかかる。そこで、テストパターン生成手段121が熱伝搬遅延時間に相当する時間、早い消費電力相殺パターンを発生して消費電力パターン予測手段161へ供給するようにしても良い。これにより、一層応答特性の良

い温度制御ができる。

[0109] また、上述した図4のブロック図では、消費電力パターン予測手段161と、消費電力相殺パターン生成手段162とを備える構成であるが、図5に示すように、これを省略し、サーマルダイオード21cで被試験ICチップ2のジャンクション温度を検出し、これに基づいてクーラ113と発熱体112aの両方を同時に制御する構成としても良い。両者の役割担当は、クーラ113が緩やかな温度変化の相殺を担当し、発熱体112aが急峻な温度変化の相殺を担当するのが望ましい。この場合には、消費電力相殺パターンの生成が不要となる。

[0110] また、他の構成例として、サーマルダイオード21cが検出する温度変化の変化量に基づいて発熱体112aへ供給する加熱電力量を微分的に加算付与／減算付与する手段を追加しても良い。例えば、ジャンクション温度の降下を検出したら加熱電力を微分的に増加させ、ジャンクション温度の上昇を検出したら加熱電力を微分的に減少させる。これにより、熱伝搬の応答特性を補正することができるので、より一層応答特性の良い温度制御ができる。

[0111] なお、以上説明した実施形態は、本発明の理解を容易にするために記載されたものであって、本発明を限定するために記載されたものではない。したがって、上記の実施形態に開示された各要素は、本発明の技術的範囲に属する全ての設計変更や均等物をも含む趣旨である。

請求の範囲

- [1] 被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行する電子部品試験装置に用いられ、
前記被試験電子部品に接触するように設けられた温度調節器と、
前記テストパターンによる前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように、前記温度調節器の消費電力を制御する電力制御手段と、を有する温度制御装置。
- [2] 前記電力制御手段は、
前記被試験電子部品へ送出されるテストパターンから前記被試験電子部品における消費電力パターンを予測する消費電力パターン予測部と、
前記前記被試験電子部品における消費電力パターンを相殺する消費電力相殺パターンを生成する消費電力相殺パターン生成部と、
前記消費電力相殺パターンを前記温度調節器へ送出する消費電力相殺パターン送出部と、を有する請求項1記載の温度制御装置。
- [3] 前記電力制御手段は、
一定電流を供給する定電流供給手段から並列の一方に分岐して前記被試験電子部品へ電流を供給する第1の電力供給手段と、
前記定電流供給手段から並列の他方に分岐して前記温度調節器へ電流を供給する第2の電力供給手段と、を有する請求項1記載の温度制御装置。
- [4] 前記温度調節器の電力消費による温度変化特性が、前記被試験電子部品の電力消費による温度変化特性と等しいか又は近似する請求項1～3の何れかに記載の温度制御装置。
- [5] 前記温度調節器の熱容量が、前記被試験電子部品の熱容量と等しいか又は近似する請求項4記載の温度制御装置。
- [6] 被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行するに際し、
前記被試験電子部品に温度調節器を接触させるステップと、
前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定

値となるように前記温度調節器の消費電力を制御するステップと、を有する温度制御方法。

- [7] 前記消費電力を制御するステップは、
前記被試験電子部品へ送出されるテストパターンから前記被試験電子部品における消費電力パターンを予測するステップと、
前記前記被試験電子部品における消費電力パターンを相殺する消費電力相殺パターンを生成するステップと、
前記消費電力相殺パターンを前記温度調節器へ送出するステップと、を有する請求項6記載の温度制御方法。
- [8] 前記消費電力を制御するステップは、
一定電流を供給する定電流供給手段から並列の一方に分岐して前記被試験電子部品へ電流を供給するステップと、
前記定電流供給手段から並列の他方に分岐して前記温度調節器へ電流を供給するステップとを有する請求項6記載の温度制御方法。
- [9] テストパターンが入力されるコンタクト端子へ被試験電子部品を押し付けるプッシャと、
、
前記被試験電子部品に接触するように前記プッシャに設けられた温度調節器と、を有し、
前記テストパターンによる前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように、前記温度調節器の消費電力を制御することを特徴とする電子部品試験用ハンドラ。
- [10] 所定のテストパターンを生成するテストパターン生成手段と、
被試験電子部品の端子が押し付けられるコンタクト端子へ、前記テストパターン生成手段で生成されたテストパターンを送出するテストパターン送出手段と、
前記テストパターンの応答パターンに基づいて前記被試験電子部品の評価を行う判定手段と、
前記テストパターンによる前記被試験電子部品の消費電力と、前記被試験電子部品に接触するように設けられた温度調節器の消費電力との総電力が一定値となるよ

うに、前記温度調節器の消費電力を制御する電力制御手段と、を有する電子部品試験装置。

[11] 前記電力制御手段は、

前記被試験電子部品へ送出されるテストパターンから前記被試験電子部品における消費電力パターンを予測する消費電力パターン予測部と、

前記前記被試験電子部品における消費電力パターンを相殺する消費電力相殺パターンを生成する消費電力相殺パターン生成部と、

前記消費電力相殺パターンを前記温度調節器へ送出する消費電力相殺パターン送出部と、を有する請求項10記載の電子部品試験装置。

[12] 前記電力制御手段は、

一定電流を供給する定電流供給手段から並列の一方に分岐して前記被試験電子部品へ電流を供給する第1の電力供給手段と、

前記定電流供給手段から並列の他方に分岐して前記温度調節器へ電流を供給する第2の電力供給手段と、を有する請求項10記載の電子部品試験装置。

[13] 被試験電子部品の端子をコンタクト端子へ押し付けた状態で、前記コンタクト端子を介して前記被試験電子部品に所定のテストパターンを送出し、その応答パターンを検出することにより被試験電子部品のテストを実行する電子部品の試験方法において、

前記被試験電子部品に温度調節器を接触させるステップと、

前記テストパターンによる前記被試験電子部品の消費電力と前記温度調節器の消費電力との総電力が一定値となるように前記温度調節器の消費電力を制御するステップと、

前記テストパターンの応答パターンに基づいて前記被試験電子部品の評価を行うステップと、を有する電子部品の試験方法。

[14] 被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行する電子部品試験装置に用いられ、

前記被試験電子部品を動的に加熱するヒータと、

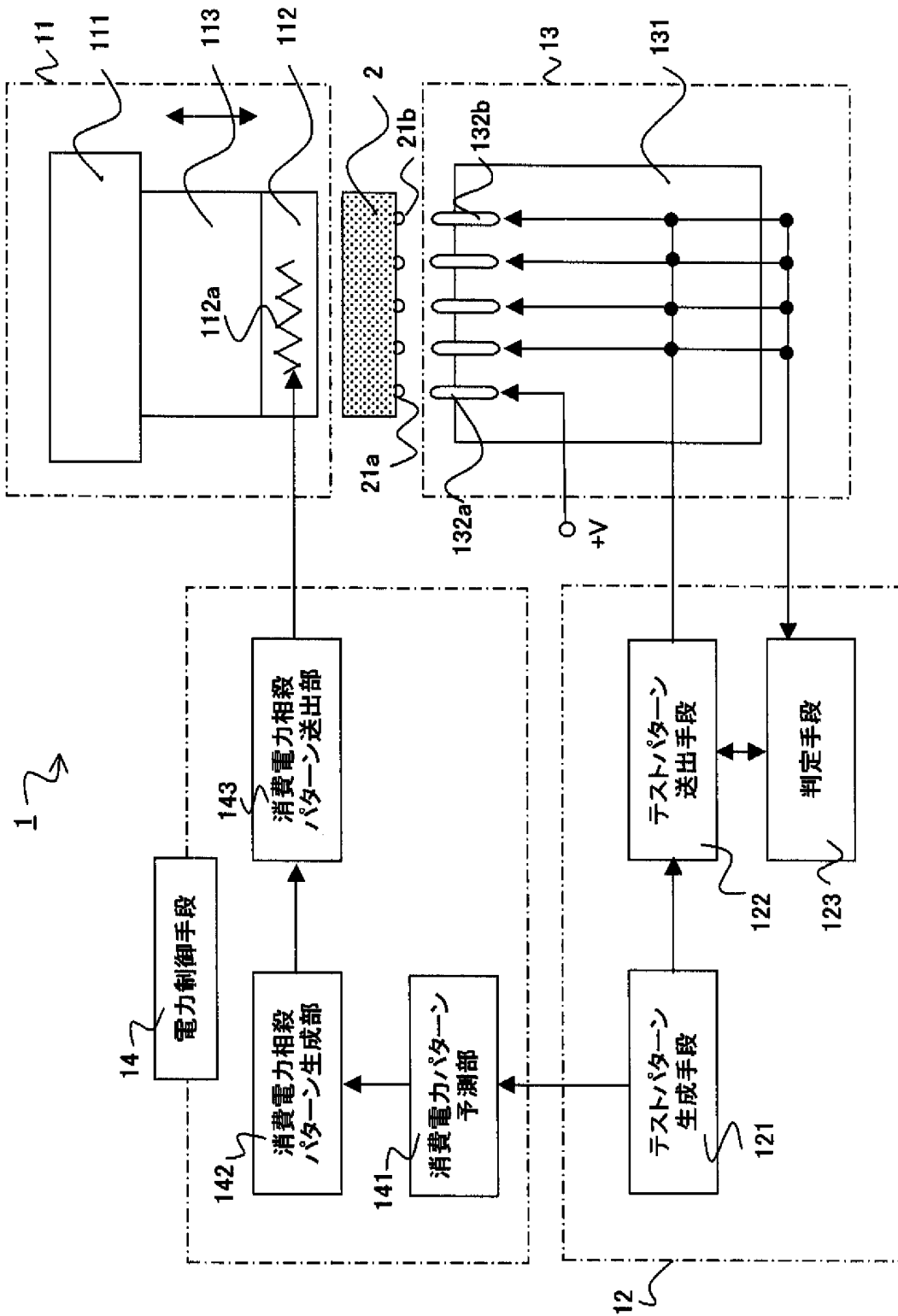
前記被試験電子部品を冷却又は加熱するペルチェ素子からなるクーラと、

前記クーラに熱的に接続されて前記クーラの放熱面を冷却又は加熱するヒートシンクと、を有する温度制御装置。

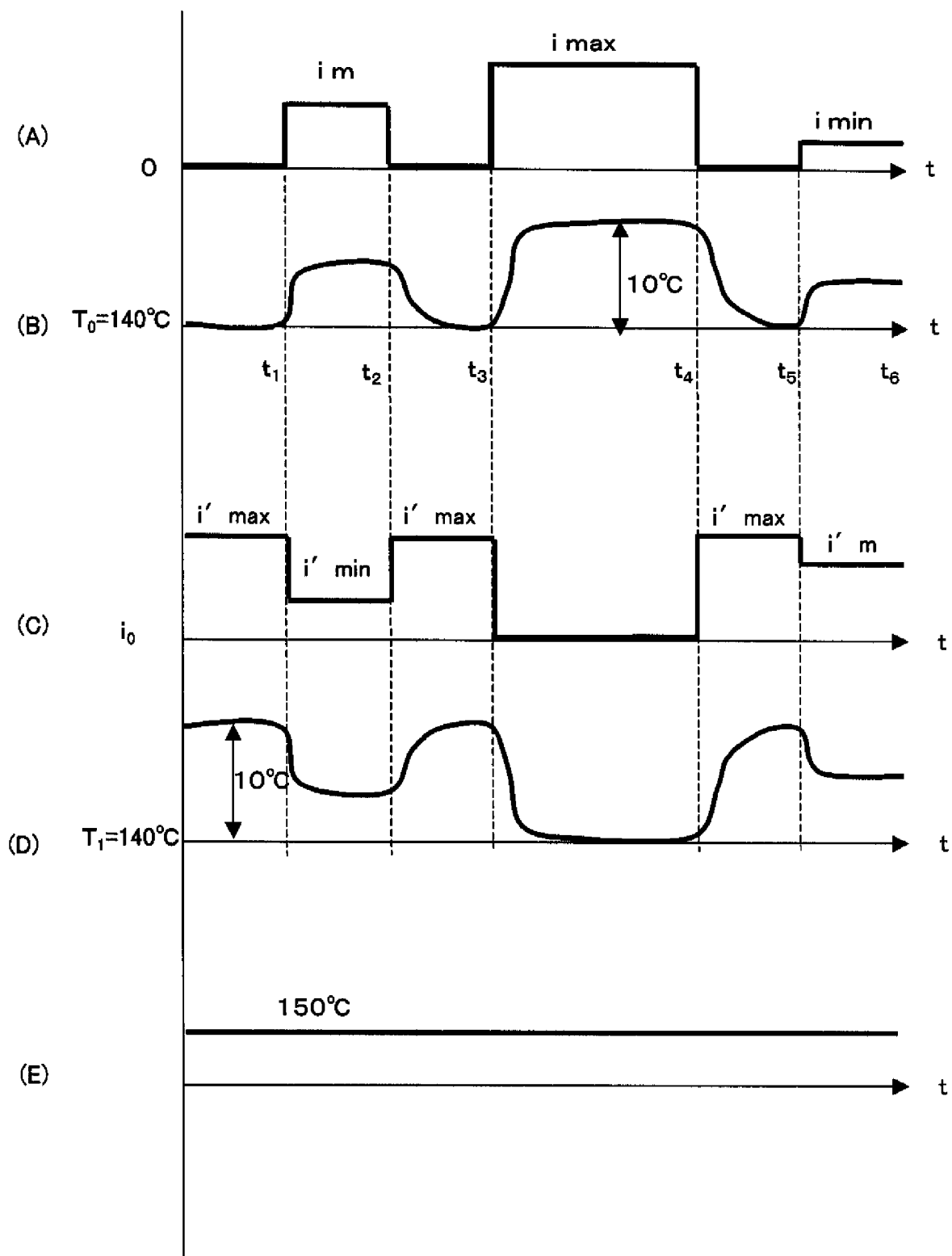
- [15] 前記テストパターンによる被試験電子部品の消費電力に基づいて、前記ヒータの加熱能を動的に制御することを特徴とする請求項14記載の温度制御装置。
- [16] 前記被試験電子部品に設けられた温度感応素子からの信号に基づいて消費電力相殺パターンを発生し、前記ヒータの加熱能を動的に制御することを特徴とする請求項14記載の温度制御装置。
- [17] 前記被試験電子部品に設けられた温度感応素子からの信号に基づいて、前記クーラの冷却又は加熱を制御することを特徴とする請求項14記載の温度制御装置。
- [18] 前記被試験電子部品に設けられた温度感応素子からの信号に基づいて、前記クーラの冷却能をフィードバック制御する第1制御手段と、
前記テストパターンによる被試験電子部品の消費電力に基づいて前記ヒータの加熱能をフィードフォワード制御する第2制御手段と、を有することを特徴とする請求項14記載の温度制御装置。
- [19] 被試験電子部品へテストパターンを送出し、その応答パターンを検出することにより前記被試験電子部品のテストを実行する電子部品試験装置であって、
請求項14～18の何れかに記載の温度制御装置と、
テストパターンが入力されるコンタクト端子へ被試験電子部品を押し付けるプッシャと、
前記被試験電子部品に熱的に接触するように前記プッシャに設けられ、前記被試験電子部品を冷却又は加熱するペルチェ素子からなるクーラと、
を有する電子部品試験装置。
- [20] 前記テストパターンによる被試験電子部品の消費電力に基づいて消費電力相殺パターンを発生し、前記ヒータの加熱能を動的に制御することを特徴とする請求項19記載の電子部品試験装置。
- [21] 前記被試験電子部品に設けられた温度感応素子からの信号に基づいて、前記ヒータの加熱能を動的に制御することを特徴とする請求項19記載の電子部品試験装置。

- [22] 前記被試験電子部品に設けられた温度感応素子からの信号に基づいて、前記クーラの冷却又は加熱を制御することを特徴とする請求項19記載の電子部品試験装置。
- [23] 前記テストパターンによる被試験電子部品の消費電力、及び前記被試験電子部品の内部に到達する熱伝導時間に基づいて、消費電力相殺パターンを所定の早期時間手前の段階で発生させ、前記ヒータの加熱能を動的に制御することを特徴とする請求項19記載の電子部品試験装置。
- [24] 前記被試験電子部品に設けられた温度感応素子からの信号の温度変化量に基づいて、前記ヒータの加熱能を微分的に加算付与／減算付与することを特徴とする請求項19記載の電子部品試験装置。

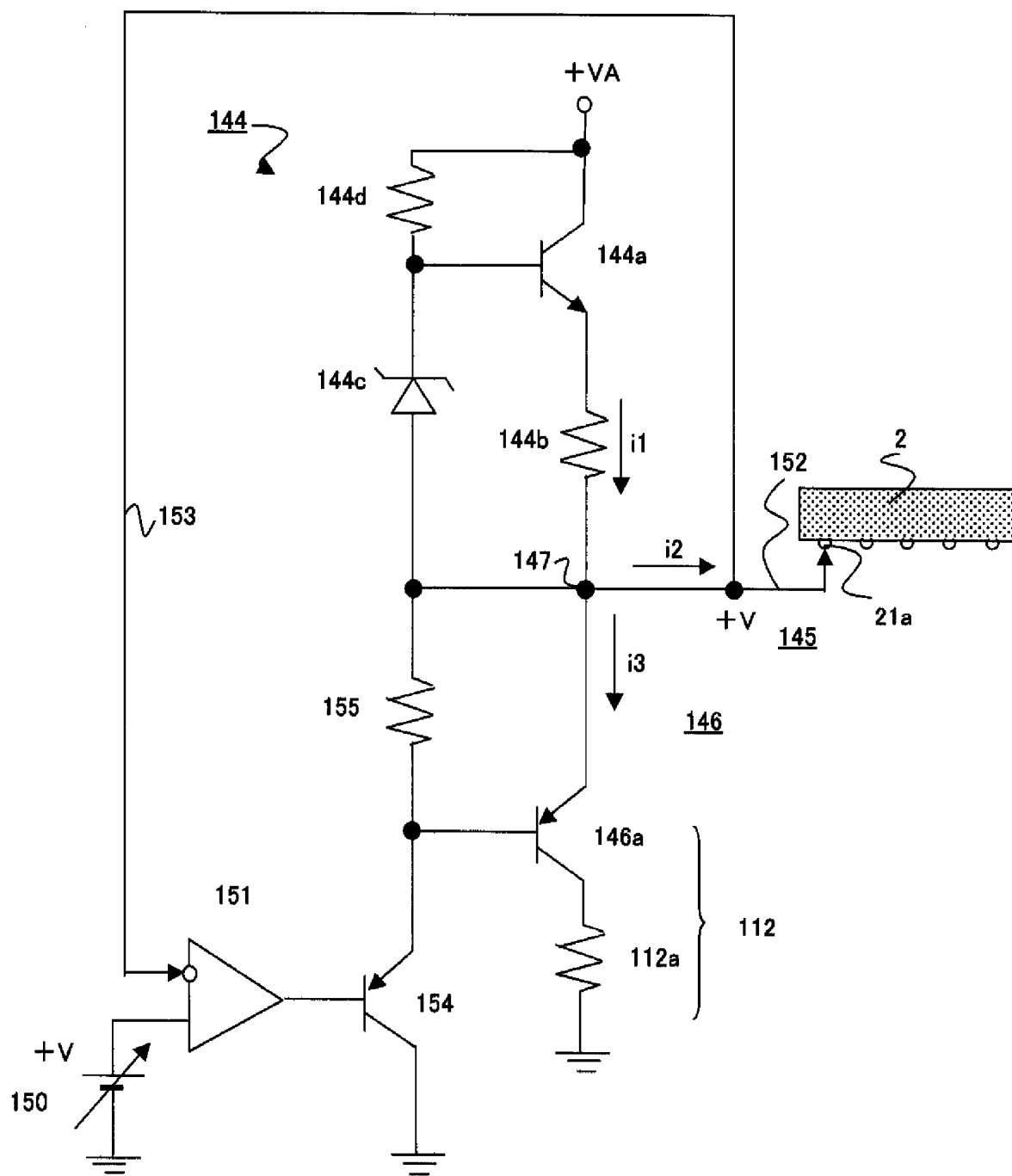
[図1]



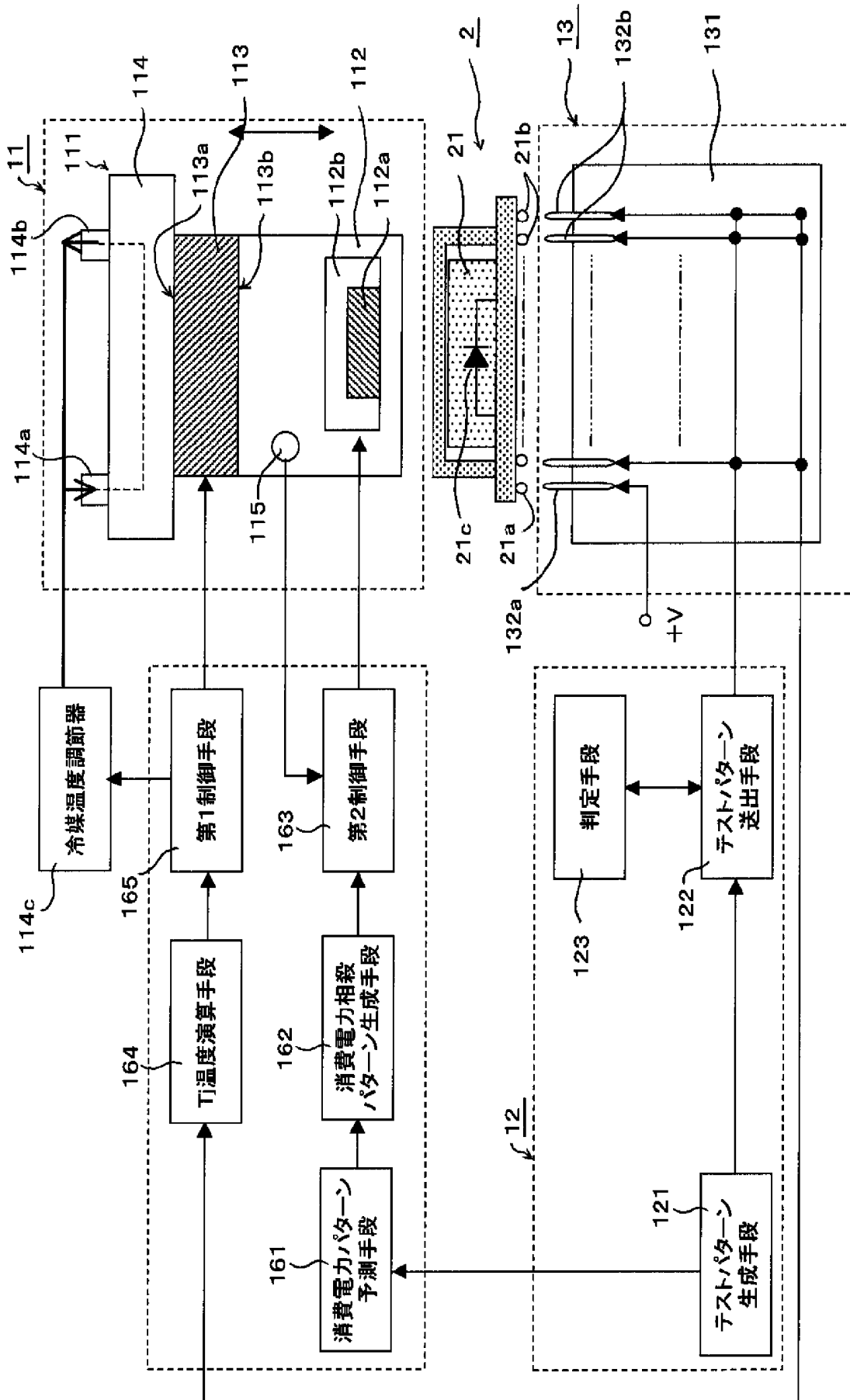
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/011843

<p>A. CLASSIFICATION OF SUBJECT MATTER Int.Cl⁷ G01R31/26</p> <p>According to International Patent Classification (IPC) or to both national classification and IPC</p>														
<p>B. FIELDS SEARCHED</p> <p>Minimum documentation searched (classification system followed by classification symbols) Int.Cl⁷ G01R31/26-31/3193, H01L21/66</p> <p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004 Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004</p> <p>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)</p>														
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p> <table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:10%;">Category*</th> <th style="width:70%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width:20%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td align="center">X A</td> <td>JP 7-209373 A (NEC Corp.), 11 August, 1995 (11.08.95), Full text; all drawings (Family: none)</td> <td align="center">14, 17-19, 21, 22 1-13, 15, 16, 20, 23, 24</td> </tr> <tr> <td align="center">A</td> <td>JP 6-102312 A (Fujitsu Ltd.), 15 April, 1994 (15.04.94), Full text; all drawings (Family: none)</td> <td align="center">1-24</td> </tr> <tr> <td align="center">A</td> <td>JP 2001-272434 A (Matsushita Electric Industrial Co., Ltd.), 05 October, 2001 (05.10.01), Full text; all drawings (Family: none)</td> <td align="center">1-24</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X A	JP 7-209373 A (NEC Corp.), 11 August, 1995 (11.08.95), Full text; all drawings (Family: none)	14, 17-19, 21, 22 1-13, 15, 16, 20, 23, 24	A	JP 6-102312 A (Fujitsu Ltd.), 15 April, 1994 (15.04.94), Full text; all drawings (Family: none)	1-24	A	JP 2001-272434 A (Matsushita Electric Industrial Co., Ltd.), 05 October, 2001 (05.10.01), Full text; all drawings (Family: none)	1-24
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X A	JP 7-209373 A (NEC Corp.), 11 August, 1995 (11.08.95), Full text; all drawings (Family: none)	14, 17-19, 21, 22 1-13, 15, 16, 20, 23, 24												
A	JP 6-102312 A (Fujitsu Ltd.), 15 April, 1994 (15.04.94), Full text; all drawings (Family: none)	1-24												
A	JP 2001-272434 A (Matsushita Electric Industrial Co., Ltd.), 05 October, 2001 (05.10.01), Full text; all drawings (Family: none)	1-24												
<p><input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.</p>														
<table border="0" style="width:100%;"> <tr> <td style="width:50%; vertical-align: top;"> <p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> </td> <td style="width:50%; vertical-align: top;"> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p> </td> </tr> </table>			<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>										
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>													
<p>Date of the actual completion of the international search 29 October, 2004 (29.10.04)</p>		<p>Date of mailing of the international search report 16 November, 2004 (16.11.04)</p>												
<p>Name and mailing address of the ISA/ Japanese Patent Office</p>		<p>Authorized officer</p>												
<p>Facsimile No.</p>		<p>Telephone No.</p>												

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/011843

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-88856 A (Matsushita Electronics Corp.), 29 March, 1994 (29.03.94), Full text; all drawings (Family: none)	1-24
A	JP 2001-141778 A (Sony Corp.), 25 May, 2001 (25.05.01), Full text; all drawings (Family: none)	1-24
A	JP 2000-88915 A (Sony Corp.), 31 March, 2000 (31.03.00), Full text; all drawings (Family: none)	1-24
A	JP 8-211121 A (Hitachi, Ltd.), 20 August, 1996 (20.08.96), Full text; all drawings (Family: none)	1-24

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ G01R31/26		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ G01R31/26-31/3193 Int. Cl ⁷ H01L21/66		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2004年 日本国実用新案登録公報 1996-2004年 日本国登録実用新案公報 1994-2004年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X A A A	JP 7-209373 A (日本電気株式会社) 1995. 08. 11, 全文, 全図 (ファミリーなし) JP 6-102312 A (富士通株式会社) 1994. 04. 15, 全文, 全図 (ファミリーなし) JP 2001-272434 A (松下電器産業株式会社) 2001. 10. 05, 全文, 全図 (ファミリーなし)	14, 17-19, 21, 22 1-13, 15, 16, 20, 23, 24 1-24 1-24
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー		
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	29. 10. 2004	国際調査報告の発送日
		16.11.2004
国際調査機関の名称及びあて先	特許庁審査官 (権限のある職員)	2 S
日本国特許庁 (ISA/J.P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	篠崎 正	9106
	電話番号 03-3581-1101 内線 3258	

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 6-88856 A (松下電子工業株式会社) 1994. 03. 29, 全文, 全図 (ファミリーなし)	1-24
A	JP 2001-141778 A (ソニー株式会社) 2001. 05. 25, 全文, 全図 (ファミリーなし)	1-24
A	JP 2000-88915 A (ソニー株式会社) 2000. 03. 31, 全文, 全図 (ファミリーなし)	1-24
A	JP 8-211121 A (株式会社日立製作所) 1996. 08. 20, 全文, 全図 (ファミリーなし)	1-24